

# R8C/M11A 群、 R8C/M12A 群

用户手册 硬件篇

瑞萨单片机  
R8C 族 / R8C/Mx 系列

暂定版

本资料所记载的内容，均为本资料发行时的信息，瑞萨电子对于本资料所记载的产品或者规格可能会作改动，恕不另行通知。  
请通过瑞萨电子的主页确认发布的最新信息。

## Notice

1. All information included in this document is current as of the date this document is issued. Such information, however, is subject to change without any prior notice. Before purchasing or using any Renesas Electronics products listed herein, please confirm the latest product information with a Renesas Electronics sales office. Also, please pay regular and careful attention to additional and different information to be disclosed by Renesas Electronics such as that disclosed through our website.
2. Renesas Electronics does not assume any liability for infringement of patents, copyrights, or other intellectual property rights of third parties by or arising from the use of Renesas Electronics products or technical information described in this document. No license, express, implied or otherwise, is granted hereby under any patents, copyrights or other intellectual property rights of Renesas Electronics or others.
3. You should not alter, modify, copy, or otherwise misappropriate any Renesas Electronics product, whether in whole or in part.
4. Descriptions of circuits, software and other related information in this document are provided only to illustrate the operation of semiconductor products and application examples. You are fully responsible for the incorporation of these circuits, software, and information in the design of your equipment. Renesas Electronics assumes no responsibility for any losses incurred by you or third parties arising from the use of these circuits, software, or information.
5. When exporting the products or technology described in this document, you should comply with the applicable export control laws and regulations and follow the procedures required by such laws and regulations. You should not use Renesas Electronics products or the technology described in this document for any purpose relating to military applications or use by the military, including but not limited to the development of weapons of mass destruction. Renesas Electronics products and technology may not be used for or incorporated into any products or systems whose manufacture, use, or sale is prohibited under any applicable domestic or foreign laws or regulations.
6. Renesas Electronics has used reasonable care in preparing the information included in this document, but Renesas Electronics does not warrant that such information is error free. Renesas Electronics assumes no liability whatsoever for any damages incurred by you resulting from errors in or omissions from the information included herein.
7. Renesas Electronics products are classified according to the following three quality grades: "Standard", "High Quality", and "Specific". The recommended applications for each Renesas Electronics product depends on the product's quality grade, as indicated below. You must check the quality grade of each Renesas Electronics product before using it in a particular application. You may not use any Renesas Electronics product for any application categorized as "Specific" without the prior written consent of Renesas Electronics. Further, you may not use any Renesas Electronics product for any application for which it is not intended without the prior written consent of Renesas Electronics. Renesas Electronics shall not be in any way liable for any damages or losses incurred by you or third parties arising from the use of any Renesas Electronics product for an application categorized as "Specific" or for which the product is not intended where you have failed to obtain the prior written consent of Renesas Electronics. The quality grade of each Renesas Electronics product is "Standard" unless otherwise expressly specified in a Renesas Electronics data sheets or data books, etc.
  - "Standard": Computers; office equipment; communications equipment; test and measurement equipment; audio and visual equipment; home electronic appliances; machine tools; personal electronic equipment; and industrial robots.
  - "High Quality": Transportation equipment (automobiles, trains, ships, etc.); traffic control systems; anti-disaster systems; anti-crime systems; safety equipment; and medical equipment not specifically designed for life support.
  - "Specific": Aircraft; aerospace equipment; submersible repeaters; nuclear reactor control systems; medical equipment or systems for life support (e.g. artificial life support devices or systems), surgical implantations, or healthcare intervention (e.g. excision, etc.), and any other applications or purposes that pose a direct threat to human life.
8. You should use the Renesas Electronics products described in this document within the range specified by Renesas Electronics, especially with respect to the maximum rating, operating supply voltage range, movement power voltage range, heat radiation characteristics, installation and other product characteristics. Renesas Electronics shall have no liability for malfunctions or damages arising out of the use of Renesas Electronics products beyond such specified ranges.
9. Although Renesas Electronics endeavors to improve the quality and reliability of its products, semiconductor products have specific characteristics such as the occurrence of failure at a certain rate and malfunctions under certain use conditions. Further, Renesas Electronics products are not subject to radiation resistance design. Please be sure to implement safety measures to guard them against the possibility of physical injury, and injury or damage caused by fire in the event of the failure of a Renesas Electronics product, such as safety design for hardware and software including but not limited to redundancy, fire control and malfunction prevention, appropriate treatment for aging degradation or any other appropriate measures. Because the evaluation of microcomputer software alone is very difficult, please evaluate the safety of the final products or system manufactured by you.
10. Please contact a Renesas Electronics sales office for details as to environmental matters such as the environmental compatibility of each Renesas Electronics product. Please use Renesas Electronics products in compliance with all applicable laws and regulations that regulate the inclusion or use of controlled substances, including without limitation, the EU RoHS Directive. Renesas Electronics assumes no liability for damages or losses occurring as a result of your noncompliance with applicable laws and regulations.
11. This document may not be reproduced or duplicated, in any form, in whole or in part, without prior written consent of Renesas Electronics.
12. Please contact a Renesas Electronics sales office if you have any questions regarding the information contained in this document or Renesas Electronics products, or if you have any other inquiries.

(Note 1) "Renesas Electronics" as used in this document means Renesas Electronics Corporation and also includes its majority-owned subsidiaries.

(Note 2) "Renesas Electronics product(s)" means any product developed or manufactured by or for Renesas Electronics.

## 产品使用时的注意事项

本文对适用于单片机所有产品的“使用时的注意事项”进行说明。有关个别的使用时的注意事项请参照正文。此外，如果在记载上有与本手册的正文有差异之处，请以正文为准。

### 1. 未使用的引脚的处理

**【注意】**将未使用的引脚按照正文的“未使用引脚的处理”进行处理。

CMOS产品的输入引脚的阻抗一般为高阻抗。如果在开路的状态下运行未使用的引脚，由于感应现象，外加LSI周围的噪声，在LSI内部产生穿透电流，有可能被误认为是输入信号而引起误动作。未使用的引脚，请按照正文的“未使用引脚的处理”中的指示进行处理。

### 2. 通电时的处理

**【注意】**通电时产品处于不定状态。

通电时，LSI内部电路处于不确定状态，寄存器的设定和各引脚的状态不定。通过外部复位引脚对产品进行复位时，从通电到复位有效之前的期间，不能保证引脚的状态。

同样，使用内部上电复位功能对产品进行复位时，从通电到达到复位产生的一定电压的期间，不能保证引脚的状态。

### 3. 禁止存取保留地址（保留区）

**【注意】**禁止存取保留地址（保留区）

在地址区域中，有被分配将来用作功能扩展的保留地址（保留区）。因为无法保证存取这些地址时的运行，所以不能对保留地址（保留区）进行存取。

### 4. 关于时钟

**【注意】**复位时，请在时钟稳定后解除复位。

在程序运行中切换时钟时，请在要切换成的时钟稳定之后进行。复位时，在通过使用外部振荡器（或者外部振荡电路）的时钟开始运行的系统中，必须在时钟充分稳定后解除复位。另外，在程序运行中，切换成使用外部振荡器（或者外部振荡电路）的时钟时，在要切换成的时钟充分稳定后再进行切换。

### 5. 关于产品间的差异

**【注意】**在变更不同型号的产品时，请对每一个产品型号进行系统评价测试。

即使是同一个群的单片机，如果产品型号不同，由于内部ROM、版本模式等不同，在电特性范围内有时特性值、动作容限、噪声耐量、噪声辐射量等不同。因此，在变更不认同型号的产品时，请对每一个型号的产品进行系统评价测试。

# 本手册的使用方法

## 1 目的和对象

本手册是一本帮助用户理解本单片机的硬件功能和电特性的手册。它以使用本手册来设计应用系统的用户为对象。在使用本手册时，需要具备电路、逻辑电路以及单片机的基础知识。

本手册由产品概要、CPU、系统控制功能、外围功能、电特性、使用时的注意事项几大部分组成。

必须在充分确认注意事项后使用本单片机。注意事项记录在各章的正文中、各章的最后和注意事项章节中。

修订记录归纳了对旧版本记载内容的更正或追加的主要位置。并不是修订内容的全部记载。详情请确认本手册的正文。

R8C/M11A 群和 R8C/M12A 群准备了以下的文献。请使用最新的文献。最新版本刊登在瑞萨电子的主页上。

文献的种类	记载内容	资料名	资料号
数据表	硬件的概要和电特性	R8C/M11A Group, R8C/M12A Group Datasheet	R01DS0010EJ
硬件手册	硬件的说明（引脚配置、存储器映像、外围功能的说明、电特性、时序）和工作说明 ※外围功能的使用方法必须参照应用注意事项。	R8C/M11A 群、 R8C/M12A 群 用户手册 硬件篇	本用户手册
软件手册	CPU 指令集的说明	R8C/Tiny 系列软件手册	RCJ09B0006
应用注意事项	外围功能的使用方法、应用例子 参考程序 应用汇编语言、C 语言编程方法	刊登在瑞萨电子的主页上	
RENESAS TECHNICAL UPDATE	相关产品说明、文献等的快速公告		

## 2 数字、符号的表示

以下说明本手册使用的寄存器名或者位名、数字或者符号的表示范例。

### 1. 寄存器名、位名、引脚名

在正文中用符号表示寄存器名、位名和引脚名。符号后面带有寄存器、位、引脚字样加以区别。

(例) PM0 寄存器的 PM03 位

P3\_5 引脚、VCC 引脚

### 2. 数字的表示

2 进制数的后面带有“b”，但是在只有 1 位时数字后面什么也没有；16 进制数后面带有“h”；十进制数后面什么也没有。

(例) 2 进制数：11b

16 进制数：EEA0h

10 进制数：1234

### 3 寄存器图表的阅读方法

说明在寄存器图表中使用的符号和术语。

X.X.X      ···· 寄存器（符号）

地址      地址···h

位      b7      b6      b5      b4      b3      b2      b1      b0

符号      

···7	···6	···5	—	—	—	···1	···0
------	------	------	---	---	---	------	------

      \*1

复位后的置      0      0      0      0      0      0      0      0

位	符号	位名	機能	R/W
b0	···0	···位	b1 b0 00: ··· 01: ··· 10: 不能设定。 11: ···	R/W
b1	···1			R/W
b2	—	什么也不指定。只能写“0”，读取值为不定值。		—
b3	—	保留位	必须置“0”。	W
b4	—			
b5	···5	···位	功能因运行模式而不同。	R/W
b6	···6			R/W
b7	···7	···位	0: ··· 1: ···	R

\*1

R/W : 可读写。  
R : 可读，写数据无效。  
W : 可写，不能读位的状态。  
— : 什么也不指定。

\*2

- 保留位  
保留位，必须写指定值。

\*3

- 什么也不指定  
对该位，什么也不指定。根据将来外围功能的发展，可能出现新的功能。写数据时只能写“0”。
- 不能设定  
不保证设定后的运行。
- 功能根据运行模式而不同  
位功能因外围功能的模式而发生变化，请参照各模式的寄存器图表。

#### 4 省略语及简称的说明

省略 / 简称	全称	备注
ACIA	Asynchronous Communication Interface Adapter	异步通信接口适配器
bps	bits per second	位 / 秒; 每秒传送位数
CRC	Cyclic Redundancy Check	循环冗余校验
DMA	Direct Memory Access	直接存储器存取
DMAC	Direct Memory Access Controller	DMA 控制器
GSM	Global System for Mobile Communications	全球数字移动电话系统
Hi-Z	High Impedance	高阻抗
IEBus	Inter Equipment bus	-
I/O	Input/Output	输入 / 输出
IrDA	Infrared Data Association	红外线数据协会
LSB	Least Significant Bit	最低有效位
MSB	Most Significant Bit	最高有效位
NC	Non-Connection	未连接引脚
PLL	Phase Locked Loop	锁相环路
PWM	Pulse Width Modulation	脉宽调制
SFR	Special Function Registers	特殊功能寄存器
SIM	Subscriber Identity Module	ISO-7816 规定的 IC 卡
UART	Universal Asynchronous Receiver/Transmitter	通用异步收发器
VCO	Voltage Controlled Oscillator	电压控制振荡器

# 目 录

地址 - 页速查表.....	速查表 -1
1. 概要 .....	1
1.1 特点 .....	1
1.1.1 用途 .....	1
1.1.2 各群的不同点 .....	1
1.1.3 规格概要 .....	3
1.2 产品一览表 .....	5
1.3 框图 .....	6
1.4 引脚排列图 .....	7
1.5 引脚功能的说明 .....	9
2. 中央处理器 (CPU) .....	10
2.1 数据寄存器 (R0、R1、R2、R3) .....	11
2.2 地址寄存器 (A0、A1) .....	11
2.3 帧基址寄存器 (FB) .....	11
2.4 中断表寄存器 (INTB) .....	11
2.5 程序计数器 (PC) .....	11
2.6 用户堆栈指针 (USP) 和中断堆栈指针 (ISP) .....	11
2.7 静态基址寄存器 (SB) .....	11
2.8 标志寄存器 (FLG) .....	11
2.8.1 进位标志 (C 标志) .....	11
2.8.2 调试标志 (D 标志) .....	11
2.8.3 零标志 (Z 标志) .....	11
2.8.4 符号标志 (S 标志) .....	12
2.8.5 寄存器组指定标志 (B 标志) .....	12
2.8.6 上溢标志 (O 标志) .....	12
2.8.7 中断允许标志 (I 标志) .....	12
2.8.8 堆栈指针指定标志 (U 标志) .....	12
2.8.9 处理器中断优先级 (IPL) .....	12
2.8.10 保留位 .....	12
3. 地址空间 .....	13
3.1 存储器映像 .....	13
3.2 SFR .....	14
4. 总线控制 .....	23
5. 系统控制 .....	25
5.1 概要 .....	25
5.2 寄存器说明 .....	25
5.2.1 处理器模式寄存器 0 (PM0) .....	25
5.2.2 模块待机控制寄存器 (MSTCR) .....	26
5.2.3 保护寄存器 (PRCR) .....	27
5.2.4 硬件复位保护寄存器 (HRPR) .....	28
5.2.5 复位源判断寄存器 (RSTFR) .....	29
5.2.6 选项功能选择寄存器 2 (OFS2) .....	31
5.2.7 选项功能选择寄存器 (OFS) .....	32
5.3 ID 码检查功能 .....	33
5.4 寄存器存取保护功能 .....	33
5.5 选项功能 .....	33

5.6	使用系统控制时的注意事项	34
5.6.1	选项功能选择区的设定例子	34
6.	复位	35
6.1	概要	35
6.2	寄存器说明	36
6.2.1	处理器模式寄存器 0 (PM0)	36
6.2.2	复位源判断寄存器 (RSTFR)	37
6.2.3	选项功能选择寄存器 2 (OFS2)	39
6.2.4	选项功能选择寄存器 (OFS)	40
6.3	运行说明	41
6.3.1	复位顺序	41
6.3.2	硬件复位	41
6.3.3	上电复位	43
6.3.4	电压监视 0 复位	44
6.3.5	看门狗定时器复位	44
6.3.6	软件复位	45
6.3.7	冷启动 / 热启动的判断功能	45
6.3.8	复位源的判断功能	45
6.4	复位时的状态	46
6.4.1	RESET 引脚为“L”电平期间的引脚状态	46
6.4.2	复位后的 CPU 寄存器的状态	47
7.	电压检测电路	48
7.1	概要	48
7.2	寄存器说明	51
7.2.1	电压监视电路的边沿选择寄存器 (VCAC)	51
7.2.2	电压检测寄存器 2 (VCA2)	52
7.2.3	电压检测 1 的电平选择寄存器 (VD1LS)	53
7.2.4	电压监视 0 电路的控制寄存器 (VW0C)	54
7.2.5	电压监视 1 电路的控制寄存器 (VW1C)	55
7.3	VCC 输入电压的监视	56
7.3.1	Vdet0 的监视	56
7.3.2	Vdet1 的监视	56
7.4	电压监视 0 复位	56
7.5	电压监视 1 中断	57
8.	看门狗定时器	59
8.1	概要	59
8.2	寄存器说明	60
8.2.1	复位中断选择寄存器 (RISR)	61
8.2.2	看门狗定时器的复位寄存器 (WDTR)	62
8.2.3	看门狗定时器的启动寄存器 (WDTS)	62
8.2.4	看门狗定时器的控制寄存器 (WDTC)	62
8.2.5	计数源保护模式寄存器 (CSPR)	63
8.2.6	看门狗定时器的中断控制寄存器 (WDTIR)	64
8.3	运行说明	65
8.3.1	有关多个模式的共同事项	65
8.3.2	计数源保护模式无效的情况	66
8.3.3	计数源保护模式有效的情况	67
8.3.4	周期定时器功能	68
8.4	使用看门狗定时器时的注意事项	68

9.	时钟发生电路 .....	69
9.1	概要 .....	69
9.2	寄存器说明 .....	71
9.2.1	外部时钟控制寄存器 (EXCKCR) .....	71
9.2.2	内部振荡器的控制寄存器 (OCOVR) .....	72
9.2.3	系统时钟 f 控制寄存器 (SCKCR) .....	74
9.2.4	系统时钟 f 选择寄存器 (PHISEL) .....	75
9.2.5	时钟停止控制寄存器 (CKSTPR) .....	76
9.2.6	模式返回时的时钟控制寄存器 (CKRSCR) .....	77
9.2.7	振荡停止检测寄存器 (BAKCR) .....	79
9.2.8	高速内部振荡器的 18.432MHz 控制寄存器 0 (FR18S0) .....	79
9.2.9	高速内部振荡器的 18.432MHz 控制寄存器 1 (FR18S1) .....	80
9.2.10	高速内部振荡器的控制寄存器 1 (FRV1) .....	80
9.2.11	高速内部振荡器的控制寄存器 2 (FRV2) .....	80
9.3	时钟振荡电路的说明 .....	81
9.3.1	XIN 时钟振荡电路 .....	81
9.3.2	高速内部振荡器时钟 .....	81
9.3.3	低速内部振荡器时钟 .....	82
9.4	时钟说明 .....	82
9.4.1	系统基准时钟 (fBASE) .....	82
9.4.2	系统时钟 (f) .....	83
9.4.3	系统基准时钟转换的运行例子 .....	83
9.4.4	CPU 时钟 (fs) .....	86
9.4.5	各种时钟 .....	86
9.4.6	预分频器 .....	86
9.5	振荡停止检测功能 .....	87
9.5.1	振荡停止检测功能的使用方法 .....	87
9.6	使用时钟发生电路时的注意事项 .....	87
9.6.1	振荡停止检测功能 .....	87
9.6.2	振荡电路常数 .....	87
10.	功率控制 .....	88
10.1	概要 .....	88
10.2	标准运行模式 .....	89
10.2.1	高速时钟模式 .....	89
10.2.2	高速内部振荡器模式 .....	89
10.2.3	低速内部振荡器模式 .....	90
10.3	等待模式 .....	90
10.3.1	外围功能时钟的停止功能 .....	90
10.3.2	向等待模式的转移 .....	90
10.3.3	等待模式中的引脚状态 .....	90
10.3.4	从等待模式的返回 .....	90
10.4	停止模式 .....	93
10.4.1	向停止模式的转移 .....	93
10.4.2	停止模式中的引脚状态 .....	93
10.4.3	从停止模式的返回 .....	93
10.5	等待模式的低功耗化 .....	95
10.5.1	通过 LPE 位实现内部电源的低功耗 .....	95
10.6	使用功率控制时的注意事项 .....	96
10.6.1	转移到等待模式时的程序限制 .....	96
10.6.2	转移到停止模式时的程序限制 .....	96

11. 中断 .....	97
11.1 概要 .....	97
11.2 寄存器说明 .....	99
11.2.1 外部输入允许寄存器 (INTEN) .....	100
11.2.2 INT 输入滤波器的选择寄存器 0 (INTF0) .....	100
11.2.3 INT 输入边沿选择寄存器 0 (ISCR0) .....	101
11.2.4 键输入允许寄存器 (KIEN) .....	102
11.2.5 中断优先级寄存器 i (ILVLi) (i=0,2 ~ E) .....	103
11.2.6 中断监视标志寄存器 0 (IRR0) .....	104
11.2.7 中断监视标志寄存器 1 (IRR1) .....	104
11.2.8 中断监视标志寄存器 2 (IRR2) .....	105
11.2.9 外部中断标志寄存器 (IRR3) .....	106
11.2.10 地址匹配中断寄存器 i (AIADRi) (i=0,1) .....	107
11.2.11 地址匹配中断允许寄存器 i (AIENi) (i=0,1) .....	108
11.3 中断和中断向量 .....	109
11.3.1 固定向量表 .....	109
11.3.2 可变向量表 .....	110
11.4 中断控制 .....	111
11.4.1 I 标志 .....	111
11.4.2 IRR0 ~ IRR3 寄存器 .....	111
11.4.3 ILVLi 寄存器 (i=0,2 ~ E) 的中断优先级和 IPL .....	111
11.4.4 中断响应顺序 .....	112
11.4.5 中断响应时间 .....	113
11.4.6 接受中断请求时的 IPL 变化 .....	113
11.4.7 寄存器压栈 .....	114
11.4.8 从中断程序的返回 .....	115
11.4.9 中断优先级 .....	115
11.4.10 中断优先级的判断电路 .....	116
11.5 INT 中断 .....	117
11.5.1 INTi 中断 (i=0 ~ 3) .....	117
11.5.2 INTi 输入滤波器 (i=0 ~ 3) .....	117
11.6 键输入中断 .....	118
11.7 地址匹配中断 .....	119
11.8 中断源的判断方法 .....	120
11.9 使用中断时的注意事项 .....	121
11.9.1 读地址 00000h .....	121
11.9.2 SP 的设定 .....	121
11.9.3 外部中断和键输入中断 .....	121
11.9.4 PMLi、PMHi (i=1,3,4)、ISCR0、INTEN、KIEN 寄存器的改写 .....	121
11.9.5 从等待模式或者停止模式返回到标准模式时的 INTi 输入滤波器 .....	121
12. I/O 端口 .....	122
12.1 概要 .....	122
12.2 端口输入电平的读取 .....	125
12.2.1 端口的输入 / 输出功能控制寄存器 (PINSR) .....	125
12.3 端口 1 .....	126
12.3.1 端口 P1 方向寄存器 (PD1) .....	126
12.3.2 端口 P1 寄存器 (P1) .....	127
12.3.3 上拉控制寄存器 1 (PUR1) .....	128
12.3.4 驱动能力控制寄存器 1 (DRR1) .....	128
12.3.5 漏极开路控制寄存器 1 (POD1) .....	129
12.3.6 端口 1 的功能映像寄存器 0 (PML1) .....	130

12.3.7	端口 1 的功能映像寄存器 1 (PMH1)	131
12.3.8	端口 1 的功能映像扩展寄存器 (PMH1E)	132
12.3.9	端口 1 的引脚设定	133
12.4	端口 3	136
12.4.1	端口 P3 方向寄存器 (PD3)	136
12.4.2	端口 P3 寄存器 (P3)	137
12.4.3	上拉控制寄存器 3 (PUR3)	138
12.4.4	驱动能力控制寄存器 3 (DRR3)	138
12.4.5	漏极开路控制寄存器 3 (POD3)	139
12.4.6	端口 3 的功能映像寄存器 0 (PML3)	139
12.4.7	端口 3 的功能映像寄存器 1 (PMH3)	140
12.4.8	端口 3 的引脚设定	140
12.5	端口 4	142
12.5.1	端口 P4 方向寄存器 (PD4)	142
12.5.2	端口 P4 寄存器 (P4)	143
12.5.3	上拉控制寄存器 4 (PUR4)	144
12.5.4	漏极开路控制寄存器 4 (POD4)	145
12.5.5	端口 4 的功能映像寄存器 0 (PML4)	145
12.5.6	端口 4 的功能映像寄存器 1 (PMH4)	146
12.5.7	端口 4 的功能映像扩展寄存器 (PMH4E)	147
12.5.8	端口 4 的引脚设定	147
12.6	端口 A	149
12.6.1	端口 PA 方向寄存器 (PDA)	149
12.6.2	端口 PA 寄存器 (PA)	150
12.6.3	端口 PA 的模式控制寄存器 (PAMCR)	151
12.6.4	端口 A 的引脚设定	151
12.7	外围功能输入 / 输出引脚的设定	152
12.8	未使用引脚的处理	153
12.9	I/O 端口结构	154
12.10	使用 I/O 端口时的注意事项	161
12.10.1	使用 PA_0 引脚时的注意事项	161
13.	定时器 RJ2	162
13.1	概要	162
13.2	输入 / 输出引脚	163
13.3	寄存器说明	163
13.3.1	定时器 RJ 的计数器寄存器 (TRJ)、定时器 RJ 的重加载寄存器	163
13.3.2	定时器 RJ 的控制寄存器 (TRJCR)	164
13.3.3	定时器 RJ 的 I/O 控制寄存器 (TRJIOC)	165
13.3.4	定时器 RJ 的模式寄存器 (TRJMR)	167
13.3.5	定时器 RJ 的事件选择寄存器 (TRJISR)	168
13.3.6	定时器 RJ 的中断请求和状态寄存器 (TRJIR)	169
13.4	运行说明	170
13.4.1	重加载寄存器和计数器的改写	170
13.4.2	定时器模式	171
13.4.3	脉冲输出模式	172
13.4.4	事件计数器模式	173
13.4.5	脉宽测量模式	174
13.4.6	脉冲周期测量模式	175
13.4.7	各模式的输出设定	176
13.5	使用定时器 RJ2 时的注意事项	176

14.	定时器 RB2 .....	179
14.1	概要 .....	179
14.2	输入 / 输出引脚 .....	180
14.3	寄存器说明 .....	180
14.3.1	定时器 RB 的控制寄存器 (TRBCR) .....	181
14.3.2	定时器 RB 的单触发控制寄存器 (TRBOCR) .....	182
14.3.3	定时器 RB 的 I/O 控制寄存器 (TRBIOC) .....	183
14.3.4	定时器 RB 的模式寄存器 (TRBMR) .....	184
14.3.5	定时器 RB 的预分频器寄存器 (TRBPRES) .....	185
14.3.6	定时器 RB 的主寄存器 (TRBPR) .....	186
14.3.7	定时器 RB 的辅助寄存器 (TRBSC) .....	187
14.3.8	定时器 RB 的中断请求和状态寄存器 (TRBIR) .....	188
14.4	运行说明 .....	189
14.4.1	定时器模式 .....	189
14.4.2	可编程波形发生模式 .....	191
14.4.3	可编程单触发发生模式 .....	193
14.4.4	可编程等待单触发发生模式 .....	196
14.5	选择功能 .....	199
14.5.1	TRBPRES、TRBPR、TRBSC 寄存器的结构和更新时序 .....	199
14.5.2	通过 TWRC 位写预分频器和计数器 .....	201
14.5.3	TOCNT 位的设定和引脚状态 .....	206
14.6	中断请求 .....	206
14.7	INT0 输入触发的选择 .....	206
14.8	使用定时器 RB2 时的注意事项 .....	207
15.	定时器 RC .....	208
15.1	概要 .....	208
15.2	寄存器说明 .....	211
15.2.1	定时器 RC 的计数器 (TRCCNT) .....	212
15.2.2	定时器 RC 的通用寄存器 A,B,C,D (TRCGRA、TRCGRB、TRCGRC、TRCGRD) .....	213
15.2.3	定时器 RC 的模式寄存器 (TRCMR) .....	214
15.2.4	定时器 RC 的控制寄存器 1 (TRCCR1) .....	215
15.2.5	定时器 RC 的中断允许寄存器 (TRCIER) .....	216
15.2.6	定时器 RC 的状态寄存器 (TRCSR) .....	217
15.2.7	定时器 RC 的 I/O 控制寄存器 0 (TRCIOR0) .....	218
15.2.8	定时器 RC 的 I/O 控制寄存器 1 (TRCIOR1) .....	219
15.2.9	定时器 RC 的控制寄存器 2 (TRCCR2) .....	221
15.2.10	定时器 RC 的数字滤波器的功能选择寄存器 (TRCDF) .....	222
15.2.11	定时器 RC 的输出允许寄存器 (TRCOER) .....	223
15.2.12	定时器 RC 的 A/D 转换触发控制寄存器 (TRCADCR) .....	224
15.2.13	定时器 RC 的波形输出操作寄存器 (TRCOPR) .....	225
15.3	运行说明 .....	226
15.3.1	定时器模式 .....	227
15.3.2	PWM 模式 .....	230
15.3.3	PWM2 模式 .....	233
15.4	选择功能 .....	238
15.4.1	输入捕捉的输入数字滤波器 .....	238
15.4.2	A/D 转换开始触发 .....	239
15.4.3	通用寄存器和输出引脚的变更 .....	240
15.4.4	波形输出操作功能 .....	241

15.5	运行时序	243
15.5.1	TRCCNT 寄存器的计数时序	243
15.5.2	输出比较的输出时序	243
15.5.3	输入捕捉的输入时序	244
15.5.4	通过比较匹配进行的计数器清除时序	244
15.5.5	缓冲器运行时序	245
15.5.6	比较匹配时的置位时序	245
15.5.7	输入捕捉时的置位时序	246
15.5.8	状态标志变为“0”的时序	246
15.5.9	通过比较匹配发生 A/D 转换开始触发的时序	247
15.6	使用定时器 RC 时的注意事项	247
15.6.1	TRCCNT 寄存器	247
15.6.2	TRCCR1 寄存器	247
15.6.3	TRCSR 寄存器	248
15.6.4	计数源的转换	248
15.6.5	输入捕捉功能	248
15.6.6	PWM2 模式的 TRCMR 寄存器	248
15.6.7	MSTCR 寄存器	248
15.6.8	模式的转换	248
15.6.9	定时器 RC 的相关寄存器的设定步骤	248
16.	串行接口 (UART0)	249
16.1	概要	249
16.2	寄存器说明	252
16.2.1	UART0 发送 / 接收模式寄存器 (U0MR)	252
16.2.2	UART0 位速率寄存器 (U0BRG)	253
16.2.3	UART0 发送缓冲寄存器 (U0TB)	253
16.2.4	UART0 发送 / 接收控制寄存器 0 (U0C0)	254
16.2.5	UART0 发送 / 接收控制寄存器 1 (U0C1)	255
16.2.6	UART0 接收缓冲寄存器 (U0RB)	256
16.2.7	UART0 中断标志和允许寄存器 (U0IR)	257
16.3	运行说明	258
16.3.1	时钟同步串行 I/O 模式	258
16.3.2	异步串行 I/O (UART) 模式	263
16.4	UART0 的中断	268
16.5	使用串行接口 (UART0) 时的注意事项	268
17.	A/D 转换器	269
17.1	概要	269
17.2	寄存器说明	271
17.2.1	A/D 寄存器 i (ADi) (i=0,1)	272
17.2.2	A/D 模式寄存器 (ADMOD)	273
17.2.3	A/D 输入选择寄存器 (ADINSEL)	274
17.2.4	A/D 控制寄存器 0 (ADCON0)	275
17.2.5	A/D 中断控制状态寄存器 (ADICSR)	276
17.3	运行说明	277
17.3.1	有关多个模式的共同事项	277
17.3.2	单次模式	279
17.3.3	重复模式	280
17.3.4	单次扫描模式	281
17.3.5	重复扫描模式	282
17.4	A/D 转换器的中断	283

17.5	A/D 转换精度的定义 .....	283
17.6	使用 A/D 转换器时的注意事项 .....	285
17.6.1	A/D 转换器的待机设定 .....	285
17.6.2	模拟输入的内部等效电路 .....	285
17.6.3	A/D 转换时的传感器输出阻抗 .....	286
17.6.4	寄存器的设定 .....	287
18.	比较器 B .....	288
18.1	概要 .....	288
18.2	寄存器说明 .....	289
18.2.1	比较器 B 的控制寄存器 (WCMR) .....	289
18.2.2	比较器 B1 的中断控制寄存器 (WCB1INTR) .....	290
18.2.3	比较器 B3 的中断控制寄存器 (WCB3INTR) .....	291
18.3	运行说明 .....	292
18.3.1	比较器 Bi 的数字滤波器 (i=1,3) .....	292
18.3.2	比较器 Bi (i=1,3) 的设定步骤和运行例子 .....	292
19.	闪存 .....	294
19.1	概要 .....	294
19.2	存储器的分配 .....	295
19.3	ID 码检查功能 .....	296
19.3.1	运行说明 .....	296
19.3.2	保留字 .....	297
19.4	CPU 改写模式 .....	298
19.5	寄存器说明 (CPU 改写模式) .....	298
19.5.1	闪存状态寄存器 (FST) .....	299
19.5.2	闪存控制寄存器 0 (FMR0) .....	301
19.5.3	闪存控制寄存器 1 (FMR1) .....	303
19.5.4	闪存控制寄存器 2 (FMR2) .....	304
19.5.5	闪存的刷新控制寄存器 (FREFR) .....	305
19.6	CPU 改写模式的说明 .....	306
19.6.1	EW0 模式 .....	306
19.6.2	EW1 模式 .....	306
19.6.3	挂起 .....	306
19.6.4	各模式的设定和解除方法 .....	308
19.6.5	数据保护功能 .....	309
19.6.6	软件命令 .....	310
19.6.7	全状态检查 .....	318
19.7	标准串行输入 / 输出模式 .....	320
19.8	使用闪存时的注意事项 .....	322
19.8.1	ID 码区域的设定例子 .....	322
19.8.2	CPU 改写模式 .....	323
20.	电特性 .....	327
21.	使用时的注意事项 .....	347
21.1	使用系统控制时的注意事项 .....	347
21.1.1	选项功能选择区的设定例子 .....	347
21.2	使用看门狗定时器时的注意事项 .....	347
21.3	使用时钟发生电路时的注意事项 .....	347
21.3.1	振荡停止检测功能 .....	347
21.3.2	振荡电路常数 .....	347

21.4	使用功率控制时的注意事项	348
21.4.1	转移到等待模式时的程序限制	348
21.4.2	转移到停止模式时的程序限制	348
21.5	使用中断时的注意事项	349
21.5.1	读地址 00000h	349
21.5.2	SP 的设定	349
21.5.3	外部中断和键输入中断	349
21.5.4	PMLi、PMHi (i=1,3,4)、ISCR0、INTEN、KIEN 寄存器的改写	349
21.5.5	从等待模式或者停止模式返回到标准模式时的 INTi 输入滤波器	349
21.6	使用 I/O 端口时的注意事项	350
21.6.1	使用 PA_0 引脚时的注意事项	350
21.7	使用定时器 RJ2 时的注意事项	350
21.8	使用定时器 RB2 时的注意事项	353
21.9	使用定时器 RC 时的注意事项	354
21.9.1	TRCCNT 寄存器	354
21.9.2	TRCCR1 寄存器	354
21.9.3	TRCSR 寄存器	354
21.9.4	计数源的转换	354
21.9.5	输入捕捉功能	354
21.9.6	PWM2 模式的 TRCMR 寄存器	355
21.9.7	MSTCR 寄存器	355
21.9.8	模式的转换	355
21.9.9	定时器 RC 的相关寄存器的设定步骤	355
21.10	使用串行接口 (UART0) 时的注意事项	355
21.11	使用 A/D 转换器时的注意事项	356
21.11.1	A/D 转换器的待机设定	356
21.11.2	模拟输入的内部等效电路	356
21.11.3	A/D 转换时的传感器输出阻抗	357
21.11.4	寄存器的设定	358
21.12	使用闪存时的注意事项	358
21.12.1	ID 码区域的设定例子	358
21.12.2	CPU 改写模式	358
21.13	有关噪声的注意事项	363
21.13.1	作为噪声和闩锁对策, 在 VCC-VSS 引脚之间插入旁路电容	363
21.13.2	端口控制寄存器的噪声误动作对策	363
21.14	有关电源电压波动的注意事项	363
22.	On-chip 调试器的注意事项	364
附录		365
附录 1.	封装尺寸图	365
附录 2.	和串行编程器、on-chip 调试仿真器的连接例子	367
附录 3.	振荡评估电路的例子	371
索引		372

# 地址 - 页速查表

地址	寄存器	符号	记载页
00000h			
00001h			
00002h			
00003h			
00004h			
00005h			
00006h			
00007h			
00008h			
00009h			
0000Ah			
0000Bh			
0000Ch			
0000Dh			
0000Eh			
0000Fh			
00010h	处理器模式寄存器 0	PM0	25、36
00011h			
00012h	模块待机控制寄存器	MSTCR	26
00013h	保护寄存器	PRCR	27
00014h			
00015h			
00016h	硬件复位保护寄存器	HRPR	28
00017h			
00018h			
00019h			
0001Ah			
0001Bh			
0001Ch			
0001Dh			
0001Eh			
0001Fh			
00020h	外部时钟控制寄存器	EXCKCR	71
00021h	内部振荡器的控制寄存器	OCOCCR	72
00022h	系统时钟 f 控制寄存器	SCKCR	74
00023h	系统时钟 f 选择寄存器	PHISEL	75
00024h	时钟停止控制寄存器	CKSTPR	76
00025h	模式返回时的时钟控制寄存器	CKRSCR	77
00026h	振荡停止检测寄存器	BAKCR	79
00027h			
00028h			
00029h			
0002Ah			
0002Bh			
0002Ch			
0002Dh			
0002Eh			
0002Fh			
00030h	复位中断选择寄存器	RISR	61
00031h	看门狗定时器的复位寄存器	WDTR	62
00032h	看门狗定时器的启动寄存器	WDTS	62
00033h	看门狗定时器的控制寄存器	WDTC	62
00034h	计数源保护模式寄存器	CSPR	63
00035h	看门狗定时器的中断控制寄存器	WDTIR	64
00036h			
00037h			
00038h	外部输入允许寄存器	INTEN	100
00039h			
0003Ah	INT 输入滤波器的选择寄存器 0	INTF0	100
0003Bh			
0003Ch	INT 输入边沿选择寄存器 0	ISCR0	101
0003Dh			
0003Eh	键输入允许寄存器	KIEN	102
0003Fh			

注 1. 空栏为保留区，不能存取。

地址	寄存器	符号	记载页
00040h	中断优先级寄存器 0	ILVL0	103
00041h			
00042h	中断优先级寄存器 2	ILVL2	103
00043h	中断优先级寄存器 3	ILVL3	103
00044h	中断优先级寄存器 4	ILVL4	103
00045h	中断优先级寄存器 5	ILVL5	103
00046h	中断优先级寄存器 6	ILVL6	103
00047h	中断优先级寄存器 7	ILVL7	103
00048h	中断优先级寄存器 8	ILVL8	103
00049h	中断优先级寄存器 9	ILVL9	103
0004Ah	中断优先级寄存器 A	ILVLA	103
0004Bh	中断优先级寄存器 B	ILVLB	103
0004Ch	中断优先级寄存器 C	ILVLC	103
0004Dh	中断优先级寄存器 D	ILVLD	103
0004Eh	中断优先级寄存器 E	ILVLE	103
0004Fh			
00050h	中断监视标志寄存器 0	IRR0	104
00051h	中断监视标志寄存器 1	IRR1	104
00052h	中断监视标志寄存器 2	IRR2	105
00053h	外部中断标志寄存器	IRR3	106
00054h			
00055h			
00056h			
00057h			
00058h	电压监视电路的边沿选择寄存器	VCAC	51
00059h			
0005Ah	电压检测寄存器 2	VCA2	52
0005Bh	电压检测 1 的电平选择寄存器	VD1LS	53
0005Ch	电压监视 0 电路的控制寄存器	VW0C	54
0005Dh	电压监视 1 电路的控制寄存器	VW1C	55
0005Eh			
0005Fh	复位源判断寄存器	RSTFR	29、37
00060h			
00061h			
00062h			
00063h			
00064h	高速内部振荡器的 18.432MHz 控制寄存器 0	FR18S0	79
00065h	高速内部振荡器的 18.432MHz 控制寄存器 1	FR18S1	80
00066h			
00067h	高速内部振荡器的控制寄存器 1	FRV1	80
00068h	高速内部振荡器的控制寄存器 2	FRV2	80
00069h			
0006Ah			
0006Bh			
0006Ch			
0006Dh			
0006Eh			
0006Fh			
00070h			
00071h			
00072h			
00073h			
00074h			
00075h			
00076h			
00077h			
00078h			
00079h			
0007Ah			
0007Bh			
0007Ch			
0007Dh			
0007Eh			
0007Fh			

地址	寄存器	符号	记载页
00080h	UART0 发送 / 接收模式寄存器	U0MR	252
00081h	UART0 位速率寄存器	U0BRG	253
00082h	UART0 发送缓冲寄存器	U0TBL	253
00083h		U0TBH	
00084h	UART0 发送 / 接收控制寄存器 0	U0C0	254
00085h	UART0 发送 / 接收控制寄存器 1	U0C1	255
00086h	UART0 接收缓冲寄存器	U0RBL	256
00087h		U0RBH	
00088h	UART0 中断标志和允许寄存器	U0IR	257
00089h			
0008Ah			
0008Bh			
0008Ch			
0008Dh			
0008Eh			
0008Fh			
00090h			
00091h			
00092h			
00093h			
00094h			
00095h			
00096h			
00097h			
00098h	A/D 寄存器 0	AD0L	272
00099h		AD0H	
0009Ah	A/D 寄存器 1	AD1L	272
0009Bh		AD1H	
0009Ch	A/D 模式寄存器	ADM0D	273
0009Dh	A/D 输入选择寄存器	ADINSEL	274
0009Eh	A/D 控制寄存器 0	ADCON0	275
0009Fh	A/D 中断控制状态寄存器 1	ADICSR	276
000A0h			
000A1h			
000A2h			
000A3h			
000A4h			
000A5h			
000A6h			
000A7h			
000A8h			
000A9h	端口 P1 方向寄存器	PD1	126
000Aah			
000Abh	端口 P3 方向寄存器	PD3	136
000ACh	端口 P4 方向寄存器	PD4	142
000ADh	端口 PA 方向寄存器	PDA	149
000AEh			
000AFh	端口 P1 寄存器	P1	127
000B0h			
000B1h	端口 P3 寄存器	P3	137
000B2h	端口 P4 寄存器	P4	143
000B3h	端口 PA 寄存器	PA	150
000B4h			
000B5h	上拉控制寄存器 1	PUR1	128
000B6h			
000B7h	上拉控制寄存器 3	PUR3	138
000B8h	上拉控制寄存器 4	PUR4	144
000B9h	端口的输入 / 输出功能控制寄存器	PINSR	125
000BAh			
000Bbh	驱动能力控制寄存器 1	DRR1	128
000BCh			
000BDh	驱动能力控制寄存器 3	DRR3	138
000BEh			
000BFh			

注 1. 空栏为保留区, 不能存取。

地址	寄存器	符号	记载页
000C0h			
000C1h	漏极开路控制寄存器 1	POD1	129
000C2h			
000C3h	漏极开路控制寄存器 3	POD3	139
000C4h	漏极开路控制寄存器 4	POD4	145
000C5h	端口 PA 的模式控制寄存器	PAMCR	151
000C6h			
000C7h			
000C8h	端口 1 的功能映像寄存器 0	PML1	130
000C9h	端口 1 的功能映像寄存器 1	PMH1	131
000CAh			
000CBh			
000CCh	端口 3 的功能映像寄存器 0	PML3	139
000CDh	端口 3 的功能映像寄存器 1	PMH3	140
000CEh	端口 4 的功能映像寄存器 0	PML4	145
000CFh	端口 4 的功能映像寄存器 1	PMH4	146
000D0h			
000D1h	端口 1 的功能映像扩展寄存器	PMH1E	132
000D2h			
000D3h			
000D4h			
000D5h	端口 4 的功能映像扩展寄存器	PMH4E	147
000D6h			
000D7h			
000D8h	定时器 RJ 的计数器寄存器	TRJ	163
000D9h			
000DAh	定时器 RJ 的控制寄存器	TRJCR	164
000DBh	定时器 RJ 的 I/O 控制寄存器	TRJIOC	165
000DCh	定时器 RJ 的模式寄存器	TRJMR	167
000DDh	定时器 RJ 的事件选择寄存器	TRJISR	168
000DEh	定时器 RJ 的中断请求和状态寄存器	TRJIR	169
000DFh			
000E0h	定时器 RB 的控制寄存器	TRBCR	181
000E1h	定时器 RB 的单独发控制寄存器	TRBOCR	182
000E2h	定时器 RB 的 I/O 控制寄存器	TRBIOC	183
000E3h	定时器 RB 的模式寄存器	TRBMR	184
000E4h	定时器 RB 的预分频器寄存器 定时器 RB 的主 / 辅助寄存器 (低 8 位)	TRBPRE	185
000E5h	定时器 RB 的主寄存器 定时器 RB 的主寄存器 (高 8 位)	TRBPR	186
000E6h	定时器 RB 的辅助寄存器 定时器 RB 的辅助寄存器 (高 8 位)	TRBSC	187
000E7h	定时器 RB 的中断请求和状态寄存器	TRBIR	188
000E8h			
000E9h	定时器 RC 的计数器	TRCCNT	212
000EAh			
000EBh	定时器 RC 的通用寄存器 A	TRCGRA	213
000ECh	定时器 RC 的通用寄存器 B	TRCGRB	213
000EDh			
000EEh	定时器 RC 的通用寄存器 C	TRCGRC	213
000EFh			
000F0h	定时器 RC 的通用寄存器 D	TRCGRD	213
000F1h			
000F2h	定时器 RC 的模式寄存器	TRCMR	214
000F3h	定时器 RC 的控制寄存器 1	TRCCR1	215
000F4h	定时器 RC 的中断允许寄存器	TRCIER	216
000F5h	定时器 RC 的状态寄存器	TRCSR	217
000F6h	定时器 RC 的 I/O 控制寄存器 0	TRCIOR0	218
000F7h	定时器 RC 的 I/O 控制寄存器 1	TRCIOR1	219
000F8h	定时器 RC 的控制寄存器 2	TRCCR2	221
000F9h	定时器 RC 的数字滤波器的功能选择寄存器	TRCDF	222
000FAh	定时器 RC 的输出允许寄存器	TRCOER	223
000FBh	定时器 RC 的 A/D 转换触发控制寄存器	TRCADCR	224
000FCh	定时器 RC 的波形输出操作寄存器	TRCOPR	225
000FDh			
000FEh			
000FFh			

地址	寄存器	符号	记载页
00100h			
00101h			
00102h			
00103h			
00104h			
00105h			
00106h			
00107h			
00108h			
00109h			
0010Ah			
0010Bh			
0010Ch			
0010Dh			
0010Eh			
0010Fh			
00110h			
00111h			
00112h			
00113h			
00114h			
00115h			
00116h			
00117h			
00118h			
00119h			
0011Ah			
0011Bh			
0011Ch			
0011Dh			
0011Eh			
0011Fh			
00120h			
00121h			
00122h			
00123h			
00124h			
00125h			
00126h			
00127h			
00128h			
00129h			
0012Ah			
0012Bh			
0012Ch			
0012Dh			
0012Eh			
0012Fh			
00130h			
00131h			
00132h			
00133h			
00134h			
00135h			
00136h			
00137h			
00138h			
00139h			
0013Ah			
0013Bh			
0013Ch			
0013Dh			
0013Eh			
0013Fh			

注 1. 空栏为保留区, 不能存取。

地址	寄存器	符号	记载页
00140h			
00141h			
00142h			
00143h			
00144h			
00145h			
00146h			
00147h			
00148h			
00149h			
0014Ah			
0014Bh			
0014Ch			
0014Dh			
0014Eh			
0014Fh			
00150h			
00151h			
00152h			
00153h			
00154h			
00155h			
00156h			
00157h			
00158h			
00159h			
0015Ah			
0015Bh			
0015Ch			
0015Dh			
0015Eh			
0015Fh			
00160h			
00161h			
00162h			
00163h			
00164h			
00165h			
00166h			
00167h			
00168h			
00169h			
0016Ah			
0016Bh			
0016Ch			
0016Dh			
0016Eh			
0016Fh			
00170h			
00171h			
00172h			
00173h			
00174h			
00175h			
00176h			
00177h			
00178h			
00179h			
0017Ah			
0017Bh			
0017Ch			
0017Dh			
0017Eh			
0017Fh			

地址	寄存器	符号	记载页
00180h	比较器 B 的控制寄存器	WCMPR	289
00181h	比较器 B1 的中断控制寄存器	WCB1INT	290
00182h	比较器 B3 的中断控制寄存器	WCB3INT	291
00183h			
00184h			
00185h			
00186h			
00187h			
00188h			
00189h			
0018Ah			
0018Bh			
0018Ch			
0018Dh			
0018Eh			
0018Fh			
00190h			
00191h			
00192h			
00193h			
00194h			
00195h			
00196h			
00197h			
00198h			
00199h			
0019Ah			
0019Bh			
0019Ch			
0019Dh			
0019Eh			
0019Fh			
001A0h			
001A1h			
001A2h			
001A3h			
001A4h			
001A5h			
001A6h			
001A7h			
001A8h			
001A9h	闪存状态寄存器	FST	299
001AAh	闪存控制寄存器 0	FMR0	301
001ABh	闪存控制寄存器 1	FMR1	303
001ACh	闪存控制寄存器 2	FMR2	304
001ADh	闪存刷新控制寄存器	FRETR	305
001AEh			
001AFh			
001B0h			
001B1h			
001B2h			
001B3h			
001B4h			
001B5h			
001B6h			
001B7h			
001B8h			
001B9h			
001BAh			
001BBh			
001BCh			
001BDh			
001BEh			
001BFh			

注 1. 空栏为保留区，不能存取。

地址	寄存器	符号	记载页
001C0h	地址匹配中断寄存器 0	AIADR0L	107
001C1h		AIADR0M	
001C2h		AIADR0H	
001C3h	地址匹配中断允许寄存器 0	AIEN0	108
001C4h	地址匹配中断寄存器 1	AIADR1L	107
001C5h		AIADR1M	
001C6h		AIADR1H	
001C7h	地址匹配中断允许寄存器 1	AIEN1	108
001C8h			
001C9h			
001CAh			
001CBh			
001CCh			
001CDh			
001CEh			
001CFh			
001D0h			
001D1h			
001D2h			
001D3h			
001D4h			
001D5h			
001D6h			
001D7h			
001D8h			
001D9h			
001DAh			
001DBh			
001DCh			
001DDh			
001DEh			
001DFh			
001E0h			
001E1h			
001E2h			
001E3h			
001E4h			
001E5h			
001E6h			
001E7h			
001E8h			
001E9h			
001EAh			
001EBh			
001ECh			
001EDh			
001EEh			
001EFh			
001F0h			
001F1h			
001F2h			
001F3h			
001F4h			
001F5h			
001F6h			
001F7h			
001F8h			
001F9h			
001FAh			
001FBh			
001FCh			
001FDh			
001FEh			
001FFh			

:			
0FFDBh	选项功能选择寄存器 2	OFS2	31、39
:			
0FFFFh	选项功能选择寄存器	OFS	32、40

## R8C/M11A 群、R8C/M12A 群

瑞萨单片机

R01UH0050CJ0010

Rev.0.10

2010.09.29

### 1. 概要

#### 1.1 特点

R8C/M11A 群和 R8C/M12A 群是装载了 R8C CPU 内核的单芯片微型计算机。R8C CPU 内核有高性能指令和高指令效率，还具备 1M 字节的地址空间和快速执行指令的能力，并且因有乘法器而能进行快速的运算处理。

R8C/M11A 群和 R8C/M12A 群不仅功耗小，而且能通过运行模式进行功率控制，还使用防止噪声的结构减小多余的辐射噪声，增大噪声容限。

R8C/M11A 群和 R8C/M12A 群还内置多功能定时器和串行接口等各种外围功能，能减少系统的部件数。

R8C/M11A 群和 R8C/M12A 群内置数据闪存（1KB×2 块）。

#### 1.1.1 用途

家电、办公设备、音响和民用设备等。

#### 1.1.2 各群的不同点

R8C/M11A 群和 R8C/M12A 群的规格比较如表 1.1 所示。在以后的章节中没有指定的情况下，说明 R8C/M12A 群的规格。

表 1.1 R8C/M11A 群和 R8C/M12A 群的规格比较

分类	功能说明	R8C/M11A 群	R8C/M12A 群
中断	外部中断输入	6 个（ $\overline{\text{INT}}\times 3$ 、键输入 $\times 3$ ）	8 个（ $\overline{\text{INT}}\times 4$ 、键输入 $\times 4$ ）
I/O 端口	引脚数	14 个 没有的引脚： P1_0/AN0/TRCIOD/ $\overline{\text{KI}}0$ P3_3/IVCMP3/TRCCLK/ $\overline{\text{INT}}3$ P3_4/IVREF3/TRCIOC/ $\overline{\text{INT}}2$ P3_5/TRCIOD/ $\overline{\text{KI}}2$ /VCOUT3 P4_2/TRBO/TXD0/ $\overline{\text{KI}}3$ P4_5/ $\overline{\text{INT}}0$ /ADTRG	20 个
	CMOS 输入 / 输出 端口数	11 个 没有的端口： P1_0、P3_3、P3_4、P3_5、P4_2、 P4_5	17 个
	大电流端口数	5 个 没有的端口：P3_3、P3_4、P3_5	8 个
A/D 转换器	A/D 通道数	5 个通道 没有的通道：AN0	6 个通道
比较器 B	通道数	比较器 B1	比较器 B1、比较器 B3

R8C/M11A 群的寄存器设定的说明如表 1.2 所示，对应 R8C/M11A 群和 R8C/M12A 群的规格不同点。

表 1.2 R8C/M11A 群的寄存器设定的说明

相关功能	寄存器名	地址	位	存取时的设定方法
INT3	INTEN	00038h	INT3EN	保留位，必须置“0”。
	INTF0	0003Ah	INT3F0、INT3F1	保留位，必须置“0”。
	ISCR0	0003Ch	INT3SA、INT3SB	保留位，必须置“0”。
	ILVLD	0004Dh	ILVLD0、ILVLD1	保留位，必须置“0”。
	IRR3	00053h	IRI3	保留位
KI0	KIEN	0003Eh	KI0EN、KI0PL	保留位，必须置“0”。
比较器 B3 中断	ILVL2	00042h	ILVL24、ILVL25	保留位，必须置“0”。
	IRR2	00052h	IRCMP3	保留位
P1_0	PD1	000A9h	PD1_0	保留位，必须置“0”。
	P1	000AFh	P1_0	保留位，必须置“0”。
	PUR1	000B5h	PU1_0	保留位，必须置“0”。
	POD1	000C1h	POD1_0	保留位，必须置“0”。
	PML1	000C8h	P10SEL0、P10SEL1	保留位，必须置“0”。
P3_3、 P3_4、 P3_5	PD3	000ABh	PD3_3、PD3_4、PD3_5	保留位，必须置“0”。
	P3	000B1h	P3_3、P3_4、P3_5	保留位，必须置“0”。
	PUR3	000B7h	PU3_3、PU3_4、PU3_5	保留位，必须置“0”。
	DRR3	000BDh	DRR3_3、DRR3_4、DRR3_5	保留位，必须置“0”。
	POD3	000C3h	POD3_3、POD3_4、POD3_5	保留位，必须置“0”。
	PML3	000CCh	P33SEL0、P33SEL1	保留位，必须置“0”。
	PMH3	000CDh	P34SEL0、P34SEL1 P35SEL0、P35SEL1	保留位，必须置“0”。
P4_2、 P4_5	PD4	000ACh	PD4_2、PD4_5	保留位，必须置“0”。
	P4	000B2h	P4_2、P4_5	保留位，必须置“0”。
	PUR4	000B8h	PU4_2、PU4_5	保留位，必须置“0”。
	POD4	000C4h	POD4_2、POD4_5	保留位，必须置“0”。
	PML4	000CEh	P42SEL0、P42SEL1	保留位，必须置“0”。
	PMH4	000CFh	P45SEL0、P45SEL1	保留位，必须置“0”。
AN0	ADINSEL	0009Dh	CH0、ADGSEL0、ADGSEL1	不能置“000”。
比较器 B3	WCMPR	00180h	WCB3M0、WCB3OUT	保留位，必须置“0”。
	WCB3INTR	00182h	全部位	保留寄存器，不能存取此寄存器。

### 1.1.3 规格概要

规格概要如表 1.3 和表 1.4 所示。

表 1.3 规格概要 (1)

分类	功能	说明
CPU	中央处理器	R8C CPU 内核 <ul style="list-style-type: none"> <li>基本指令数: 89 条</li> <li>指令的最短执行时间: 50ns (f(XIN)=20MHz, VCC=2.7V ~ 5.5V) 200ns (f(XIN)=5MHz, VCC=1.8V ~ 5.5V)</li> <li>乘法器: 16 位 × 16 位 → 32 位</li> <li>乘加运算指令: 16 位 × 16 位 + 32 位 → 32 位</li> <li>运行模式: 单芯片模式 (地址空间: 1M 字节)</li> </ul>
存储器	ROM、RAM、数据闪存	参照“表 1.5 产品一览表”。
复位源		<ul style="list-style-type: none"> <li>RESET 引脚的硬件复位</li> <li>上电复位</li> <li>看门狗定时器复位</li> <li>软件复位</li> <li>电压检测 0 复位</li> </ul>
电压检测	电压检测电路	电压检测 2 处: 电压检测 0 和电压检测 1 (可选择检测电平)
看门狗定时器		<ul style="list-style-type: none"> <li>14 位 × 1 个 (带预分频器)</li> <li>可选择复位开始功能。</li> <li>可选择计数源保护模式。</li> </ul>
时钟	时钟发生电路	<ul style="list-style-type: none"> <li>3 个电路: XIN 时钟振荡电路、 高速内部振荡器 (具有频率调整功能)、 低速内部振荡器</li> <li>振荡停止检测: XIN 时钟振荡停止检测功能</li> <li>内置时钟分频电路。</li> </ul>
功率控制		<ul style="list-style-type: none"> <li>标准运行模式</li> <li>等待模式 (CPU 停止而外围功能运行)</li> <li>停止模式 (CPU 和外围功能都停止运行)</li> </ul>
中断		<ul style="list-style-type: none"> <li>中断向量数: 69 个</li> <li>外部中断输入: 8 个 (INT×4、键输入×4)</li> <li>中断优先级: 2 级</li> </ul>
I/O 端口	可编程输入 / 输出端口	<ul style="list-style-type: none"> <li>CMOS 输入 / 输出: 17 个 (可选择上拉电阻)</li> <li>大电流端口: 8 个</li> </ul>
定时器	定时器 RJ2	16 位 × 1 个 定时器模式、脉冲输出模式 (各周期的电平反相输出)、事件计数器模式、脉宽测量模式、脉冲周期测量模式
	定时器 RB2	8 位 × 1 个 (带 8 位预分频器) 或者 16 位 × 1 个 (可选择) 定时器模式、可编程波形发生模式 (PWM 输出)、 可编程单触发生模式、可编程等待单触发生模式
	定时器 RC	16 位 × 1 个 (带 4 个捕捉 / 比较寄存器) 定时器模式 (输出比较功能、输入捕捉功能)、 PWM 模式 (3 个输出)、PWM2 模式 (1 个 PWM 输出)
串行接口	UART0	兼用时钟同步串行 I/O 和异步串行 I/O
A/D 转换器		<ul style="list-style-type: none"> <li>分辨率: 10 位 × 6 个通道</li> <li>有采样 &amp; 保持和扫描模式。</li> </ul>

表 1.4 规格概要 (2)

分类	功能	说明
比较器 B		2 个电路
闪存		<ul style="list-style-type: none"> <li>• 程序 ROM 的编程 / 擦除电压: VCC=1.8V ~ 5.5V</li> <li>• 数据闪存的编程 / 擦除电压: VCC=1.8V ~ 5.5V</li> <li>• 编程 / 擦除次数: 10000 次 (数据闪存) 10000 次 (程序 ROM)</li> <li>• 编程保护: ID 码检查、通过锁定位进行的保护</li> <li>• 调试功能: on-chip 调试功能、板上闪存改写功能</li> </ul>
工作频率 / 电源电压		f(XIN)=20MHz (VCC=2.7V ~ 5.5V) f(XIN)=5MHz (VCC=1.8V ~ 5.5V)
温度范围		-20°C ~ 85°C (N 版) -40°C ~ 85°C (D 版) (注 1)
封装		14 引脚 TSSOP: [封装代码]PTSP0014JA-B 14 引脚 DIP: [封装代码]PRDP0014AC-A 20 引脚 LSSOP: [封装代码]PLSP0020JB-A 20 引脚 DIP: [封装代码]PRDP0020AD-A

注 1. 如果要使用 D 版功能，请指定。

## 1.2 产品一览表

产品一览表如表 1.5 所示，产品型号、存储器容量和封装如图 1.1 所示。

表 1.5 产品一览表

2010 年 6 月

群名	产品型号	内部 ROM 容量		内部 RAM 容量	封装	备注	
		程序 ROM	数据闪存				
R8C/M11A 群	R5F2M110ANSP (开)	2K 字节	1K 字节 ×2	256 字节	PTSP0014JA-B	N 版	
	R5F2M111ANSP (开)	4K 字节	1K 字节 ×2	384 字节			
	R5F2M112ANSP (开)	8K 字节	1K 字节 ×2	512 字节			
	R5F2M110ANDD (开)	2K 字节	1K 字节 ×2	256 字节	PRDP0014AC-A		
	R5F2M111ANDD (开)	4K 字节	1K 字节 ×2	384 字节			
	R5F2M112ANDD (开)	8K 字节	1K 字节 ×2	512 字节			
	R5F2M110ADSP (开)	2K 字节	1K 字节 ×2	256 字节	PTSP0014JA-B		D 版
	R5F2M111ADSP (开)	4K 字节	1K 字节 ×2	384 字节			
	R5F2M112ADSP (开)	8K 字节	1K 字节 ×2	512 字节			
R8C/M12A 群	R5F2M120ANSP (开)	2K 字节	1K 字节 ×2	256 字节	PLSP0020JB-A	N 版	
	R5F2M121ANSP (开)	4K 字节	1K 字节 ×2	384 字节			
	R5F2M122ANSP (开)	8K 字节	1K 字节 ×2	512 字节			
	R5F2M120ANDD (开)	2K 字节	1K 字节 ×2	256 字节	PRDP0020AD-A		
	R5F2M121ANDD (开)	4K 字节	1K 字节 ×2	384 字节			
	R5F2M122ANDD (开)	8K 字节	1K 字节 ×2	512 字节			
	R5F2M120ADSP (开)	2K 字节	1K 字节 ×2	256 字节	PLSP0020JB-A		D 版
	R5F2M121ADSP (开)	4K 字节	1K 字节 ×2	384 字节			
	R5F2M122ADSP (开)	8K 字节	1K 字节 ×2	512 字节			

(开)：开发中

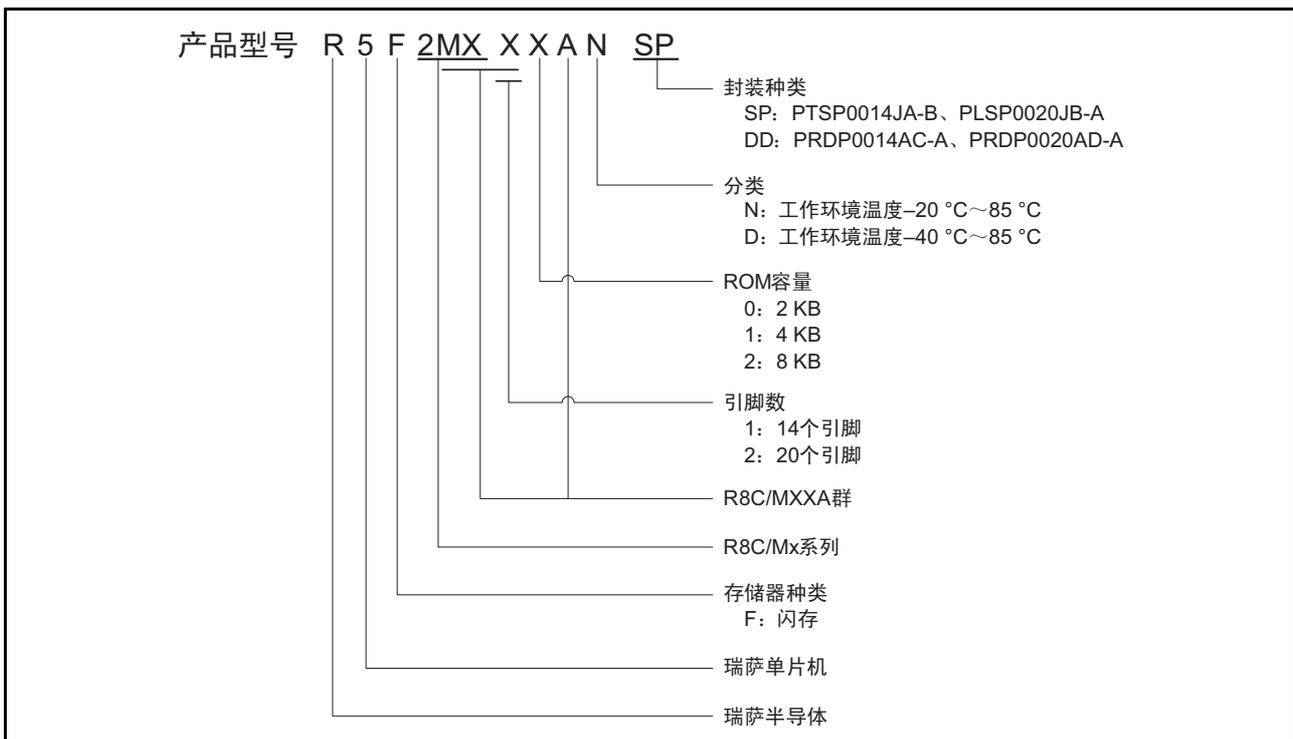


图 1.1 产品型号、存储器容量和封装

### 1.3 框图

框图如图 1.2 所示。

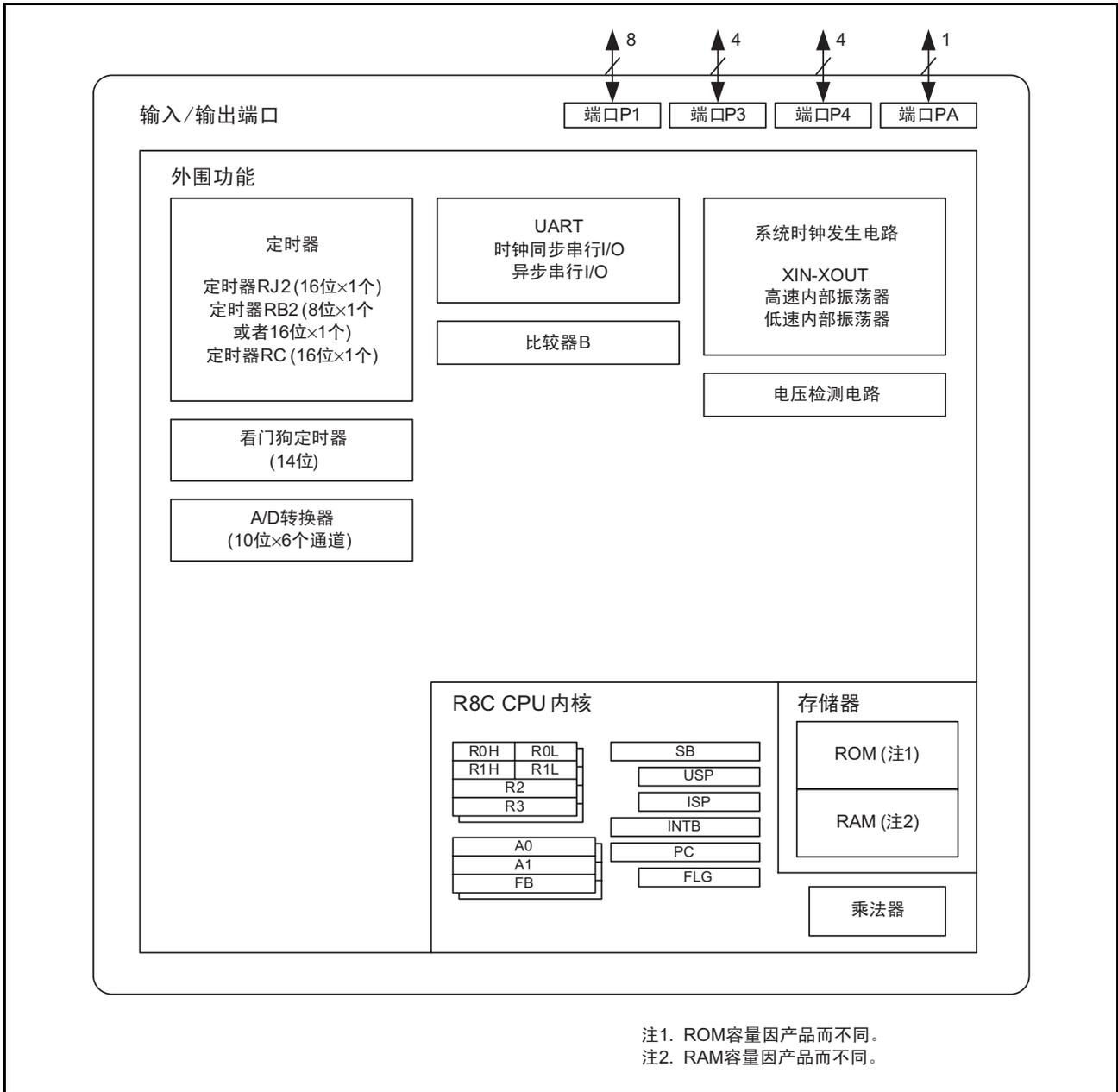


图 1.2 框图

## 1.4 引脚排列图

引脚排列图（俯视图）如图 1.3 和图 1.4 所示，各引脚序号的引脚名一览表如表 1.6 所示。

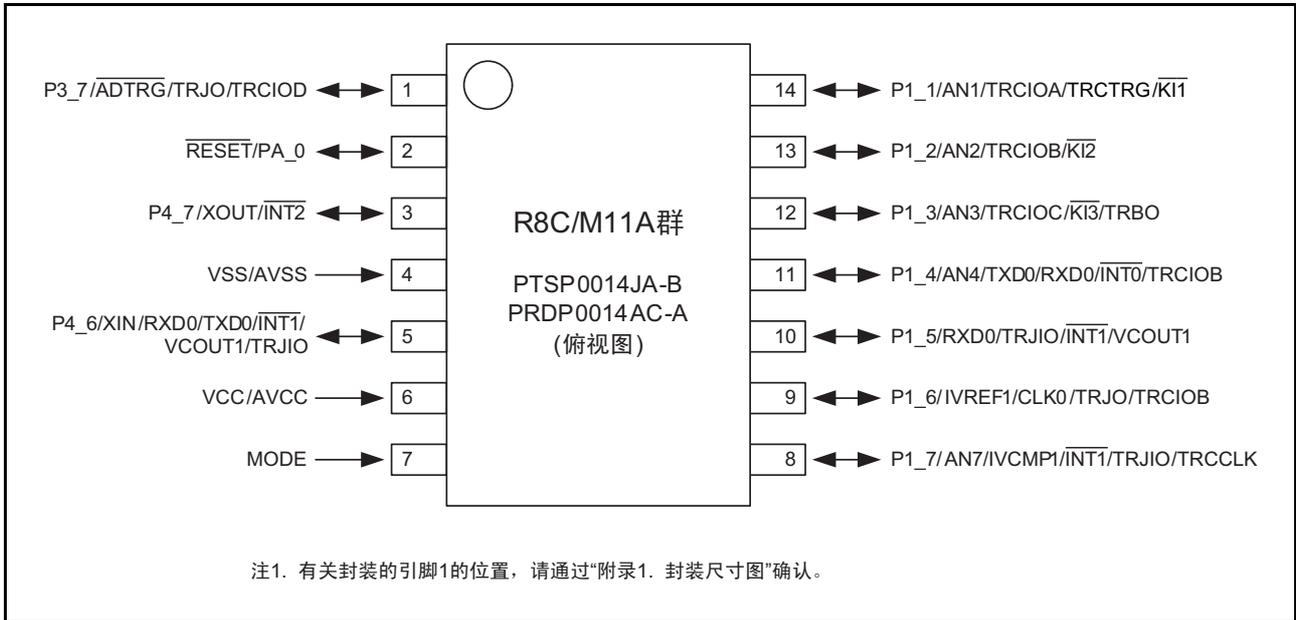


图 1.3 R8C/M11A 群的引脚排列图（俯视图）

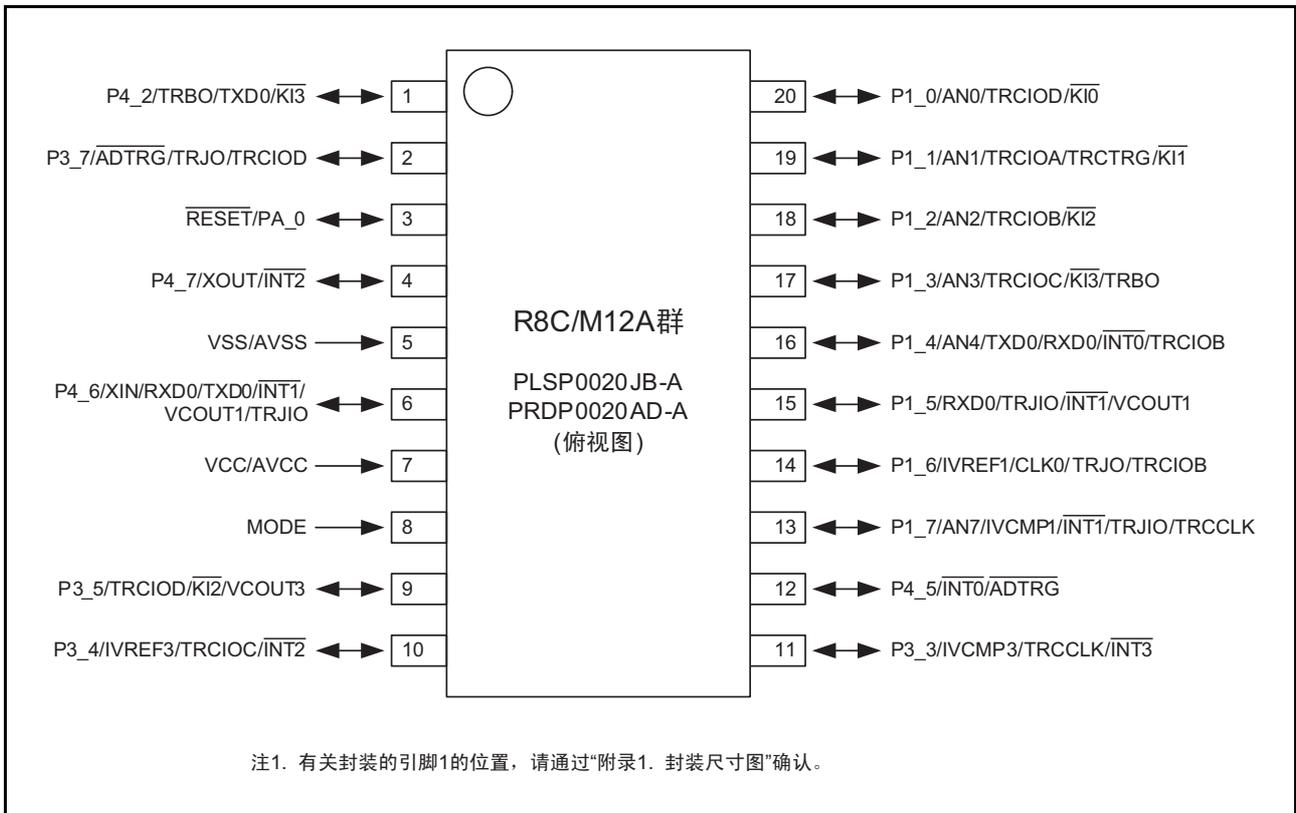


图 1.4 R8C/M12A 群的引脚排列图（俯视图）

表 1.6 各引脚序号的引脚名一览表

引脚序号		控制引脚	端口	外围功能的输入 / 输出引脚			
R8C/M11A 群	R8C/M12A 群			中断	定时器	串行接口	A/D 转换器、比较器 B、电压检测电路
	1		P4_2	$\overline{KI3}$	TRBO	TXD0	
1	2		P3_7		TRJO/TRCIOD		$\overline{ADTRG}$
2	3	$\overline{RESET}$	PA_0				
3	4	XOUT	P4_7	$\overline{INT2}$			
4	5	VSS/AVSS					
5	6	XIN	P4_6	$\overline{INT1}$	TRJIO	RXD0/TXD0	VCOUT1
6	7	VCC/AVCC					
7	8	MODE					
	9		P3_5	$\overline{KI2}$	TRCIOD		VCOUT3
	10		P3_4	$\overline{INT2}$	TRCIOC		IVREF3
	11		P3_3	$\overline{INT3}$	TRCCLK		IVCMP3
	12		P4_5	$\overline{INT0}$			$\overline{ADTRG}$
8	13		P1_7	$\overline{INT1}$	TRJIO/TRCCLK		AN7/IVCMP1
9	14		P1_6		TRJO/TRCIOB	CLK0	IVREF1
10	15		P1_5	$\overline{INT1}$	TRJIO	RXD0	VCOUT1
11	16		P1_4	$\overline{INT0}$	TRCIOB	RXD0/TXD0	AN4
12	17		P1_3	$\overline{KI3}$	TRBO/TRCIOC		AN3
13	18		P1_2	$\overline{KI2}$	TRCIOB		AN2
14	19		P1_1	$\overline{KI1}$	TRCIOA/TRCTRG		AN1
	20		P1_0	$\overline{KI0}$	TRCIOD		AN0

## 1.5 引脚功能的说明

引脚功能的说明如表 1.7 所示。

表 1.7 引脚功能的说明

分类	引脚名	输入 / 输出	功能
电源输入	VCC、VSS	—	必须给 VCC 输入 1.8V ~ 5.5V，给 VSS 输入 0V。
模拟电源输入	AVCC、AVSS	—	A/D 转换器的电源输入 必须在 AVCC 和 AVSS 之间连接电容器。
复位输入	$\overline{\text{RESET}}$	输入	如果给此引脚输入“L”电平，单片机就进入复位状态。
MODE	MODE	输入	必须通过电阻连接 VCC。
XIN 时钟输入	XIN	输入	XIN 时钟振荡电路的输入 / 输出
XIN 时钟输出	XOUT	输出	必须在 XIN 引脚和 XOUT 引脚之间连接陶瓷谐振器或者晶体振荡器（注 1）。 如果输入外部生成的时钟，就必须从 XIN 输入时钟，并且将 XOUT 置为开路。
$\overline{\text{INT}}$ 中断输入	$\overline{\text{INT0}} \sim \overline{\text{INT3}}$	输入	$\overline{\text{INT}}$ 中断的输入
键输入中断	$\overline{\text{KI0}} \sim \overline{\text{KI3}}$	输入	键输入中断的输入
输入 / 输出端口	P1_0 ~ P1_7、 P3_3 ~ P3_5、P3_7、 P4_2、P4_5 ~ P4_7、 PA_0	输入 / 输出	CMOS 的输入 / 输出端口 有用于选择输入 / 输出的方向寄存器，每个引脚都能设定为输入端口或者输出端口。 PA_0 以外的输入端口能通过程序选择有无上拉电阻。 P1_2 ~ P1_5、P3_3 ~ P3_5 和 P3_7 能用作 LED 驱动端口。
定时器 RJ2	TRJIO	输入 / 输出	定时器 RJ2 的输入 / 输出
	TRJO	输出	脉冲输出
定时器 RB2	TRBO	输出	定时器 RB2 的输出
定时器 RC	TRCCLK	输入	外部时钟的输入
	TRCTRG	输入	外部触发的输入
	TRCIOA、TRCIOB TRCIOC、TRCIOD	输入 / 输出	定时器 RC 的输入 / 输出
串行接口	CLK0	输入 / 输出	传送时钟的输入 / 输出
	RXD0	输入	串行数据的输入
	TXD0	输出	串行数据的输出
A/D 转换器	AN0 ~ AN4、AN7	输入	A/D 转换器的模拟输入
	$\overline{\text{ADTRG}}$	输入	A/D 转换器的外部触发输入
比较器 B	IVCMP1、IVCMP3	输入	比较器 B 的模拟电压输入
	IVREF1、IVREF3	输入	比较器 B 的基准电压输入
	VCOUT1、VCOUT3	输出	比较器 B 的比较结果输出

注 1. 有关振荡特性，请向振荡器厂商询问。

## 2. 中央处理器 (CPU)

CPU 的寄存器如图 2.1 所示。CPU 有 13 个寄存器，其中 R0、R1、R2、R3、A0、A1、FB 构成寄存器组，有 2 个寄存器组。

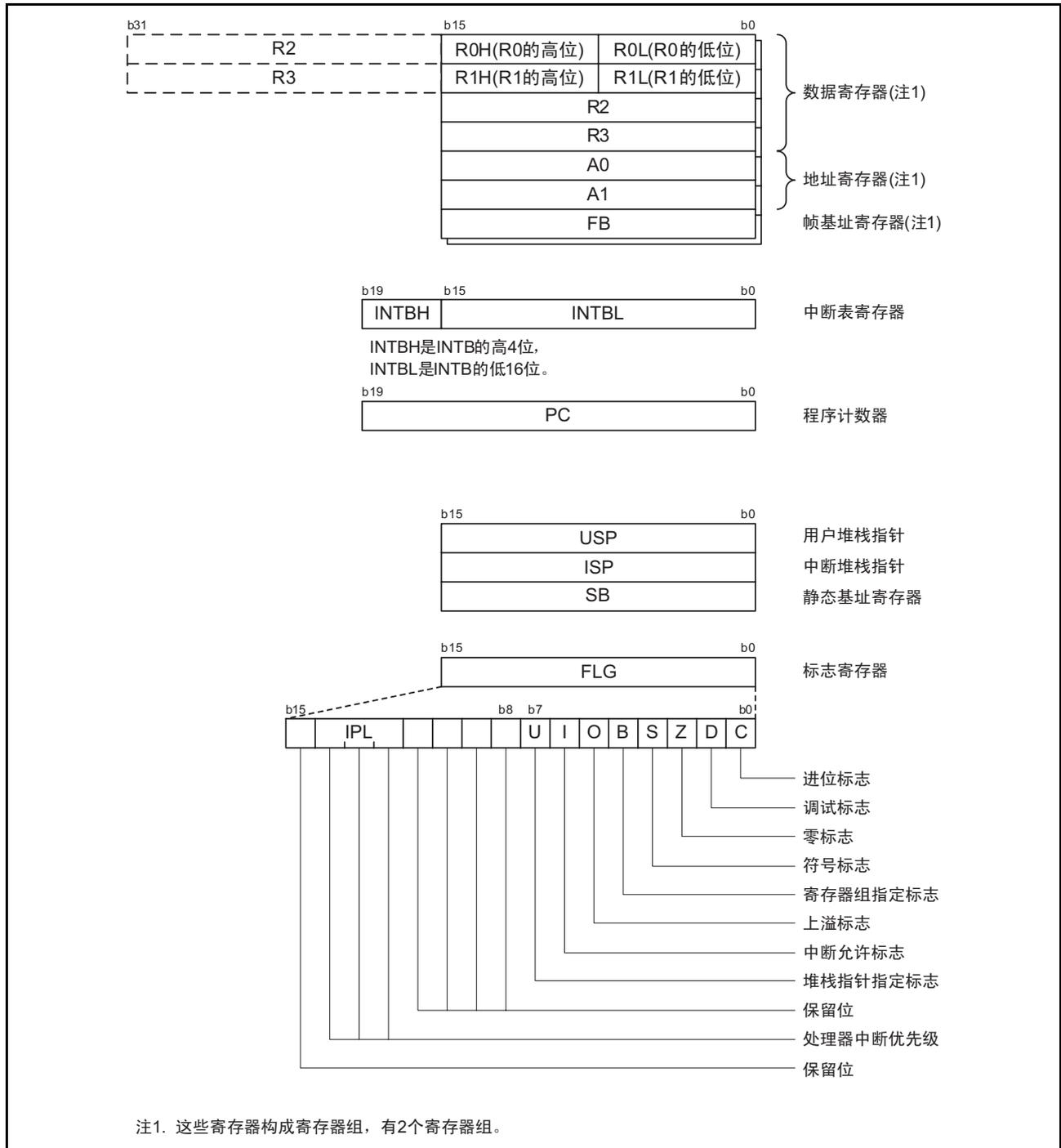


图 2.1 CPU 的寄存器

## 2.1 数据寄存器（R0、R1、R2、R3）

R0 由 16 位构成，主要用于传送、算术运算和逻辑运算，R1 ~ R3 和 R0 相同。能将 R0 的高位（R0H）和低位（R0L）分别用作 8 位数据寄存器，R1H、R1L 和 R0H、R0L 相同。能将 R2 和 R0 组合用作 32 位数据寄存器（R2R0），R3R1 和 R2R0 相同。

## 2.2 地址寄存器（A0、A1）

A0 由 16 位构成，用于地址寄存器间接寻址和地址寄存器相对寻址，也用于传送、算术运算和逻辑运算，A1 和 A0 相同。能将 A1 和 A0 组合用作 32 位地址寄存器（A1A0）。

## 2.3 帧基址寄存器（FB）

FB 由 16 位构成，用于 FB 相对寻址。

## 2.4 中断表寄存器（INTB）

INTB 由 20 位构成，表示可变中断向量表的起始地址。

## 2.5 程序计数器（PC）

PC 由 20 位构成，表示下次执行的指令地址。

## 2.6 用户堆栈指针（USP）和中断堆栈指针（ISP）

堆栈指针（SP）有 USP 和 ISP 两种，都由 16 位构成。  
能通过 FLG 的 U 标志进行 USP 和 ISP 的转换。

## 2.7 静态基址寄存器（SB）

SB 由 16 位构成，用于 SB 相对寻址。

## 2.8 标志寄存器（FLG）

FLG 由 11 位构成，表示 CPU 状态。

### 2.8.1 进位标志（C 标志）

保存由算术逻辑运算器产生的进位、借位和移出位等。

### 2.8.2 调试标志（D 标志）

D 标志是调试专用的标志，必须置“0”。

### 2.8.3 零标志（Z 标志）

当运算结果是“0”时，此标志为“1”，否则为“0”。

#### 2.8.4 符号标志 (S 标志)

当运算结果为负时，此标志为“1”，否则为“0”。

#### 2.8.5 寄存器组指定标志 (B 标志)

当 B 标志为“0”时，指定寄存器组 0；当 B 标志为“1”时，指定寄存器组 1。

#### 2.8.6 上溢标志 (O 标志)

当运算结果发生上溢时，此标志为“1”，否则为“0”。

#### 2.8.7 中断允许标志 (I 标志)

这是允许可屏蔽中断的标志。当 I 标志为“0”时，禁止可屏蔽中断；当 I 标志为“1”时，允许可屏蔽中断。如果接受中断请求，I 标志就变为“0”。

#### 2.8.8 堆栈指针指定标志 (U 标志)

当 U 标志为“0”时，指定 ISP；当 U 标志为“1”时，指定 USP。

当接受硬件中断请求或者执行软件中断序号 0 ~ 31 的 INT 指令时，U 标志变为“0”。

#### 2.8.9 处理器中断优先级 (IPL)

IPL 由 3 位构成，指定“0 级”~“7 级”的 8 个级别的处理器中断优先级。如果发生请求的中断优先级高于 IPL，就允许该中断请求。如果将 IPL 设定为“2 级”~“7 级”，就禁止全部的可屏蔽中断请求。

#### 2.8.10 保留位

只能写“0”，读取值为不定值。

### 3. 地址空间

#### 3.1 存储器映像

存储器分配图如图 3.1 所示。地址空间为地址 00000h ~ 地址 FFFFFh 的 1M 字节。内部 ROM（程序 ROM）分配在从地址 0FFFFh 向低位地址方向延伸的区域。例如，8K 字节的内部 ROM 分配在地址 0E000h ~ 地址 0FFFFh。

固定中断向量表分配在地址 0FFDCh ~ 地址 0FFFFh，保存中断程序的起始地址。

内部 ROM（数据闪存）分配在地址 03000h ~ 地址 037FFh。

内部 RAM 分配在从地址 00400h 向高位地址方向延伸的区域。例如，512 字节的内部 RAM 分配在地址 00400h ~ 地址 005FFh。内部 RAM 除了保存数据以外，还用作子程序调用和中断时的堆栈。

SFR（Special Function Register）分配在地址 00000h ~ 地址 002FFh，配置外围功能的控制寄存器。SFR 中未被配置的区域全部为保留区，用户不能使用。

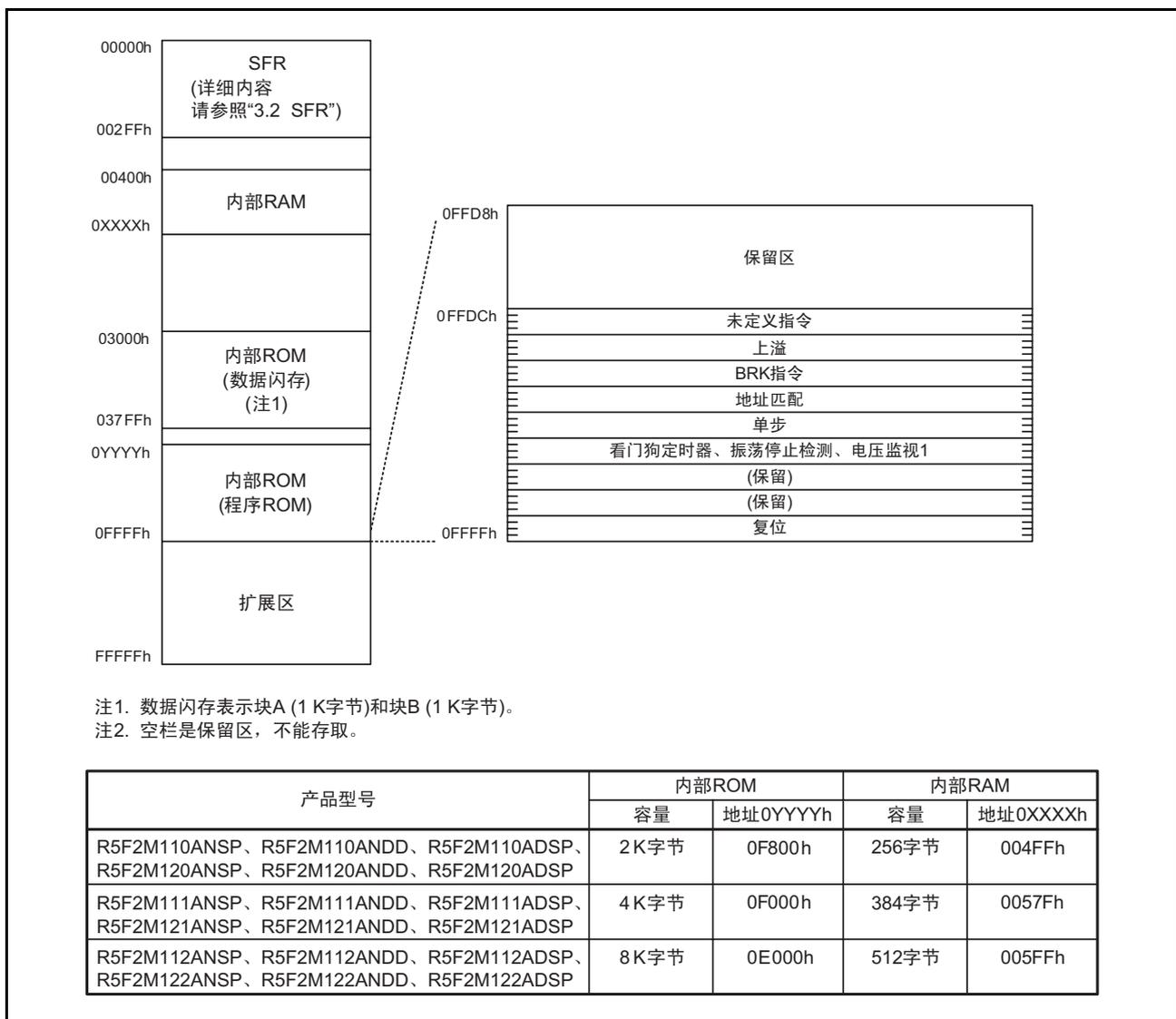


图 3.1 存储器的分配图

## 3.2 SFR

SFR（Special Function Register）是外围功能的控制寄存器，SFR 一览表如表 3.1～表 3.8 所示，ID 码区域和选项功能选择区如表 3.9 所示。

表 3.1 SFR 一览表（1）（注 1）

地址	寄存器	符号	复位后的值
00000h			
00001h			
00002h			
00003h			
00004h			
00005h			
00006h			
00007h			
00008h			
00009h			
0000Ah			
0000Bh			
0000Ch			
0000Dh			
0000Eh			
0000Fh			
00010h	处理器模式寄存器 0	PM0	00h
00011h			
00012h	模块待机控制寄存器	MSTCR	00h（注 2） 01110111b（注 3）
00013h	保护寄存器	PRCR	00h
00014h			
00015h			
00016h	硬件复位保护寄存器	HRPR	00h
00017h			
00018h			
00019h			
0001Ah			
0001Bh			
0001Ch			
0001Dh			
0001Eh			
0001Fh			
00020h	外部时钟控制寄存器	EXCKCR	00h
00021h	内部振荡器的控制寄存器	OCOCR	00h
00022h	系统时钟 f 控制寄存器	SCKCR	00h
00023h	系统时钟 f 选择寄存器	PHISEL	00h
00024h	时钟停止控制寄存器	CKSTPR	00h
00025h	模式返回时的时钟控制寄存器	CKRSCR	00h
00026h	振荡停止检测寄存器	BAKCR	00h
00027h			
00028h			
00029h			
0002Ah			
0002Bh			
0002Ch			
0002Dh			
0002Eh			
0002Fh			
00030h	复位中断选择寄存器	RISR	1000000b（注 4） 00h（注 5）
00031h	看门狗定时器的复位寄存器	WDTR	FFh
00032h	看门狗定时器的启动寄存器	WDTS	FFh
00033h	看门狗定时器的控制寄存器	WDTC	0100000b
00034h	计数源保护模式寄存器	CSPR	1000000b（注 4） 00h（注 5）
00035h	看门狗定时器的中断控制寄存器	WDTIR	00h
00036h			
00037h			
00038h	外部输入允许寄存器	INTEN	00h
00039h			

注 1. 空栏为保留区，不能存取。

注 2. 这是 OFS2 寄存器的 MSTINI 位为“0”的情况。

注 3. 这是 OFS2 寄存器的 MSTINI 位为“1”的情况。

注 4. 这是 OFS 寄存器的 CSPROINI 位为“0”的情况。

注 5. 这是 OFS 寄存器的 CSPROINI 位为“1”的情况。

表 3.2 SFR 一览表 (2) (注 1)

地址	寄存器	符号	复位后的值
0003Ah	INT 输入滤波器的选择寄存器 0	INTF0	00h
0003Bh			
0003Ch	INT 输入边沿选择寄存器 0	ISCR0	00h
0003Dh			
0003Eh	键输入允许寄存器	KIEN	00h
0003Fh			
00040h	中断优先级寄存器 0	ILVL0	00h
00041h			
00042h	中断优先级寄存器 2	ILVL2	00h
00043h	中断优先级寄存器 3	ILVL3	00h
00044h	中断优先级寄存器 4	ILVL4	00h
00045h	中断优先级寄存器 5	ILVL5	00h
00046h	中断优先级寄存器 6	ILVL6	00h
00047h	中断优先级寄存器 7	ILVL7	00h
00048h	中断优先级寄存器 8	ILVL8	00h
00049h	中断优先级寄存器 9	ILVL9	00h
0004Ah	中断优先级寄存器 A	ILVLA	00h
0004Bh	中断优先级寄存器 B	ILVLB	00h
0004Ch	中断优先级寄存器 C	ILVLC	00h
0004Dh	中断优先级寄存器 D	ILVLD	00h
0004Eh	中断优先级寄存器 E	ILVLE	00h
0004Fh			
00050h	中断监视标志寄存器 0	IRR0	00h
00051h	中断监视标志寄存器 1	IRR1	00h
00052h	中断监视标志寄存器 2	IRR2	00h
00053h	外部中断标志寄存器	IRR3	00h
00054h			
00055h			
00056h			
00057h			
00058h	电压监视电路的边沿选择寄存器	VCAC	00h
00059h			
0005Ah	电压检测寄存器 2	VCA2	00100100b (注 2) 00000100b (注 3)
0005Bh	电压检测 1 的电平选择寄存器	VD1LS	00000111b
0005Ch	电压监视 0 电路的控制寄存器	VW0C	1100X011b (注 2) 1100X010b (注 3)
0005Dh	电压监视 1 电路的控制寄存器	VW1C	10001010b
0005Eh			
0005Fh	复位源判断寄存器	RSTFR	0000XXXXb (注 4)
00060h			
00061h			
00062h			
00063h			
00064h	高速内部振荡器的 18.432MHz 控制寄存器 0	FR18S0	出厂值
00065h	高速内部振荡器的 18.432MHz 控制寄存器 1	FR18S1	出厂值
00066h			
00067h	高速内部振荡器的控制寄存器 1	FRV1	出厂值
00068h	高速内部振荡器的控制寄存器 2	FRV2	出厂值
00069h			
0006Ah			
0006Bh			
0006Ch			
0006Dh			
0006Eh			
0006Fh			
00070h			
00071h			
00072h			
00073h			
00074h			
00075h			
00076h			
00077h			
00078h			
00079h			

X: 不定值

注 1. 空栏为保留区，不能存取。

注 2. 这是 OFS 寄存器的 LVDAS 位为“0”的情况。

注 3. 这是 OFS 寄存器的 LVDAS 位为“1”的情况。

注 4. 复位后的值因复位源而不同。

表 3.3 SFR 一览表 (3) (注 1)

地址	寄存器	符号	复位后的值
0007Ah			
0007Bh			
0007Ch			
0007Dh			
0007Eh			
0007Fh			
00080h	UART0 发送 / 接收模式寄存器	U0MR	00h
00081h	UART0 位速率寄存器	U0BRG	XXh
00082h	UART0 发送缓冲寄存器	U0TBL	XXh
00083h		U0TBH	XXh
00084h	UART0 发送 / 接收控制寄存器 0	U0C0	00001000b
00085h	UART0 发送 / 接收控制寄存器 1	U0C1	00000010b
00086h	UART0 接收缓冲寄存器	U0RBL	XXh
00087h		U0RBH	XXh
00088h	UART0 中断标志和允许寄存器	U0IR	00h
00089h			
0008Ah			
0008Bh			
0008Ch			
0008Dh			
0008Eh			
0008Fh			
00090h			
00091h			
00092h			
00093h			
00094h			
00095h			
00096h			
00097h			
00098h	A/D 寄存器 0	AD0L	XXh
00099h		AD0H	000000XXb
0009Ah	A/D 寄存器 1	AD1L	XXh
0009Bh		AD1H	000000XXb
0009Ch	A/D 模式寄存器	ADMOD	00h
0009Dh	A/D 输入选择寄存器	ADINSEL	00h
0009Eh	A/D 控制寄存器 0	ADCON0	00h
0009Fh	A/D 中断控制状态寄存器	ADICSR	00h
000A0h			
000A1h			
000A2h			
000A3h			
000A4h			
000A5h			
000A6h			
000A7h			
000A8h			
000A9h	端口 P1 方向寄存器	PD1	00h
000AAh			
000ABh	端口 P3 方向寄存器	PD3	00h
000ACh	端口 P4 方向寄存器	PD4	00h
000ADh	端口 PA 方向寄存器	PDA	00h
000AEh			
000AFh	端口 P1 寄存器	P1	00h
000B0h			
000B1h	端口 P3 寄存器	P3	00h
000B2h	端口 P4 寄存器	P4	00h
000B3h	端口 PA 寄存器	PA	00h
000B4h			
000B5h	上拉控制寄存器 1	PUR1	00h
000B6h			
000B7h	上拉控制寄存器 3	PUR3	00h
000B8h	上拉控制寄存器 4	PUR4	00h
000B9h	端口的输入 / 输出功能控制寄存器	PINSR	00h
000BAh			
000BBh	驱动能力控制寄存器 1	DRR1	00h
000BCh			
000BDh	驱动能力控制寄存器 3	DRR3	00h
000BEh			
000BFh			

X: 不定值

注 1. 空栏为保留区，不能存取。

表 3.4 SFR 一览表 (4) (注 1)

地址	寄存器	符号	复位后的值
000C0h			
000C1h	漏极开路控制寄存器 1	POD1	00h
000C2h			
000C3h	漏极开路控制寄存器 3	POD3	00h
000C4h	漏极开路控制寄存器 4	POD4	00h
000C5h	端口 PA 的模式控制寄存器	PAMCR	00010001b
000C6h			
000C7h			
000C8h	端口 1 的功能映像寄存器 0	PML1	00h
000C9h	端口 1 的功能映像寄存器 1	PMH1	00h
000CAh			
000CBh			
000CCh	端口 3 的功能映像寄存器 0	PML3	00h
000CDh	端口 3 的功能映像寄存器 1	PMH3	00h
000CEh	端口 4 的功能映像寄存器 0	PML4	00h
000CFh	端口 4 的功能映像寄存器 1	PMH4	00h
000D0h			
000D1h	端口 1 的功能映像扩展寄存器	PMH1E	00h
000D2h			
000D3h			
000D4h			
000D5h	端口 4 的功能映像扩展寄存器	PMH4E	00h
000D6h			
000D7h			
000D8h	定时器 RJ 的计数器寄存器	TRJ	FFh
000D9h			FFh
000DAh	定时器 RJ 的控制寄存器	TRJCR	00h
000DBh	定时器 RJ 的 I/O 控制寄存器	TRJIOC	00h
000DCh	定时器 RJ 的模式寄存器	TRJMR	00h
000DDh	定时器 RJ 的事件选择寄存器	TRJISR	00h
000DEh	定时器 RJ 的中断请求和状态寄存器	TRJIR	00h
000DFh			
000E0h	定时器 RB 的控制寄存器	TRBCR	00h
000E1h	定时器 RB 的单触发控制寄存器	TRBOCR	00h
000E2h	定时器 RB 的 I/O 控制寄存器	TRBIOC	00h
000E3h	定时器 RB 的模式寄存器	TRBMR	00h
000E4h	定时器 RB 的预分频器寄存器 (注 2) 定时器 RB 的主/辅助寄存器 (低 8 位) (注 3)	TRBPRES	FFh
000E5h	定时器 RB 的主寄存器 (注 2) 定时器 RB 的主寄存器 (高 8 位) (注 3)	TRBPR	FFh
000E6h	定时器 RB 的辅助寄存器 (注 2) 定时器 RB 的辅助寄存器 (高 8 位) (注 3)	TRBSC	FFh
000E7h	定时器 RB 的中断请求和状态寄存器	TRBIR	00h
000E8h	定时器 RC 的计数器	TRCCNT	00h
000E9h			00h
000EAh	定时器 RC 的通用寄存器 A	TRCGRA	FFh
000EBh			FFh
000ECh	定时器 RC 的通用寄存器 B	TRCGRB	FFh
000EDh			FFh
000EEh	定时器 RC 的通用寄存器 C	TRCGRC	FFh
000EFh			FFh
000F0h	定时器 RC 的通用寄存器 D	TRCGRD	FFh
000F1h			FFh
000F2h	定时器 RC 的模式寄存器	TRCMR	01001000h
000F3h	定时器 RC 的控制寄存器 1	TRCCR1	00h
000F4h	定时器 RC 的中断允许寄存器	TRCIER	01110000b
000F5h	定时器 RC 的状态寄存器	TRCSR	01110000b
000F6h	定时器 RC 的 I/O 控制寄存器 0	TRCIOR0	10001000b
000F7h	定时器 RC 的 I/O 控制寄存器 1	TRCIOR1	10001000b
000F8h	定时器 RC 的控制寄存器 2	TRCCR2	00011000b
000F9h	定时器 RC 的数字滤波器的功能选择寄存器	TRCDF	00h
000FAh	定时器 RC 的输出允许寄存器	TRCOER	01111111b
000FBh	定时器 RC 的 A/D 转换触发控制寄存器	TRCADCR	11110000b
000FCh	定时器 RC 的波形输出操作寄存器	TRCOPR	00h
000FDh			
000FEh			
000FFh			

注 1. 空栏为保留区，不能存取。

注 2. 这是 TRBMR 寄存器的 TCNT16 位为“0”的情况。

注 3. 这是 TRBMR 寄存器的 TCNT16 位为“1”的情况。

表 3.5 SFR 一览表 (5) (注 1)

地址	寄存器	符号	复位后的值
00100h			
00101h			
00102h			
00103h			
00104h			
00105h			
00106h			
00107h			
00108h			
00109h			
0010Ah			
0010Bh			
0010Ch			
0010Dh			
0010Eh			
0010Fh			
00110h			
00111h			
00112h			
00113h			
00114h			
00115h			
00116h			
00117h			
00118h			
00119h			
0011Ah			
0011Bh			
0011Ch			
0011Dh			
0011Eh			
0011Fh			
00120h			
00121h			
00122h			
00123h			
00124h			
00125h			
00126h			
00127h			
00128h			
00129h			
0012Ah			
0012Bh			
0012Ch			
0012Dh			
0012Eh			
0012Fh			
00130h			
00131h			
00132h			
00133h			
00134h			
00135h			
00136h			
00137h			
00138h			
00139h			
0013Ah			
0013Bh			
0013Ch			
0013Dh			
0013Eh			
0013Fh			

注 1. 空栏为保留区，不能存取。

表 3.6 SFR 一览表 (6) (注 1)

地址	寄存器	符号	复位后的值
00140h			
00141h			
00142h			
00143h			
00144h			
00145h			
00146h			
00147h			
00148h			
00149h			
0014Ah			
0014Bh			
0014Ch			
0014Dh			
0014Eh			
0014Fh			
00150h			
00151h			
00152h			
00153h			
00154h			
00155h			
00156h			
00157h			
00158h			
00159h			
0015Ah			
0015Bh			
0015Ch			
0015Dh			
0015Eh			
0015Fh			
00160h			
00161h			
00162h			
00163h			
00164h			
00165h			
00166h			
00167h			
00168h			
00169h			
0016Ah			
0016Bh			
0016Ch			
0016Dh			
0016Eh			
0016Fh			
00170h			
00171h			
00172h			
00173h			
00174h			
00175h			
00176h			
00177h			
00178h			
00179h			
0017Ah			
0017Bh			
0017Ch			
0017Dh			
0017Eh			
0017Fh			

注 1. 空栏为保留区，不能存取。

表 3.7 SFR 一览表 (7) (注 1)

地址	寄存器	符号	复位后的值
00180h	比较器 B 的控制寄存器	WCMPR	00h
00181h	比较器 B1 的中断控制寄存器	WCB1INTR	00h
00182h	比较器 B3 的中断控制寄存器	WCB3INTR	00h
00183h			
00184h			
00185h			
00186h			
00187h			
00188h			
00189h			
0018Ah			
0018Bh			
0018Ch			
0018Dh			
0018Eh			
0018Fh			
00190h			
00191h			
00192h			
00193h			
00194h			
00195h			
00196h			
00197h			
00198h			
00199h			
0019Ah			
0019Bh			
0019Ch			
0019Dh			
0019Eh			
0019Fh			
001A0h			
001A1h			
001A2h			
001A3h			
001A4h			
001A5h			
001A6h			
001A7h			
001A8h			
001A9h	闪存状态寄存器	FST	1000000b
001AAh	闪存控制寄存器 0	FMR0	00h
001ABh	闪存控制寄存器 1	FMR1	00h
001ACh	闪存控制寄存器 2	FMR2	00h
001ADh	闪存刷新控制寄存器	FREFR	00h
001AEh			
001AFh			
001B0h			
001B1h			
001B2h			
001B3h			
001B4h			
001B5h			
001B6h			
001B7h			
001B8h			
001B9h			
001BAh			
001BBh			
001BCh			
001BDh			
001BEh			
001BFh			

注 1. 空栏为保留区，不能存取。

表 3.8 SFR 一览表 (8) (注 1)

地址	寄存器	符号	复位后的值
001C0h	地址匹配中断寄存器 0	AIADROL	00h
001C1h		AIADROM	00h
001C2h		AIADROH	00h
001C3h	地址匹配中断允许寄存器 0	AIEN0	00h
001C4h	地址匹配中断寄存器 1	AIADR1L	00h
001C5h		AIADR1M	00h
001C6h		AIADR1H	00h
001C7h	地址匹配中断允许寄存器 1	AIEN1	00h
001C8h			
001C9h			
001CAh			
001CBh			
001CCh			
001CDh			
001CEh			
001CFh			
001D0h			
001D1h			
001D2h			
001D3h			
001D4h			
001D5h			
001D6h			
001D7h			
001D8h			
001D9h			
001DAh			
001DBh			
001DCh			
001DDh			
001DEh			
001DFh			
001E0h			
001E1h			
001E2h			
001E3h			
001E4h			
001E5h			
001E6h			
001E7h			
001E8h			
001E9h			
001EAh			
001EBh			
001ECh			
001EDh			
001EEh			
001EFh			
001F0h			
001F1h			
001F2h			
001F3h			
001F4h			
001F5h			
001F6h			
001F7h			
001F8h			
001F9h			
001FAh			
001FBh			
001FCh			
001FDh			
001FEh			
001FFh			

注 1. 空栏为保留区，不能存取。

表 3.9 ID 码区域和选项功能选择区

地址	寄存器	符号	复位后的值
:			
0FFDBh	选项功能选择寄存器 2	OFS2	(注 1)
:			
0FFDFh	ID1		(注 2)
:			
0FFE3h	ID2		(注 2)
:			
0FFEbh	ID3		(注 2)
:			
0FFEFh	ID4		(注 2)
:			
0FFF3h	ID5		(注 2)
:			
0FFF7h	ID6		(注 2)
:			
0FFFBh	ID7		(注 2)
:			
0FFFFh	选项功能选择寄存器	OFS	(注 1)

- 注 1. 选项功能选择区在闪存内而不是 SFR，作为 ROM 数据，必须通过程序设定适当的值。  
 不能追加写选项功能选择区。如果擦除含选项功能选择区的块，选项功能选择区的值就变为“FFh”。
- 注 2. ID 码区域在闪存内而不是 SFR，作为 ROM 数据，必须通过程序设定适当的值。  
 不能追加写 ID 码区域。如果擦除含 ID 码区域的块，ID 码区域的值就变为“FFh”。

## 4. 总线控制

存取 ROM、RAM 和 SFR 时的总线周期不同。

存取区的总线周期如表 4.1 所示。

ROM、RAM 和 SFR 通过 8 位总线连接 CPU。SFR 的存取单位用各章寄存器结构中的“存取长度”表示。在没有指定的情况下，如果以字为单位存取长度为 8 位的寄存器，就需要 2 次以 8 位为单位的存取。

存取单位和总线的运行如表 4.2 所示。

表 4.1 存取区的总线周期

存取区	总线周期
ROM (数据闪存)	2 个 CPU 时钟周期
SFR (FMR2 寄存器除外)	
SFR (FMR2 寄存器)	6 个 CPU 时钟周期
ROM (程序 ROM)	1 个 CPU 时钟周期
RAM	

表 4.2 存取单位和总线的运行

区域	ROM (数据闪存)、SFR		ROM (程序ROM)、RAM	
偶数地址 字节存取	CPU 时钟		CPU 时钟	
	地址		地址	
	数据		数据	
奇数地址 字节存取	CPU 时钟		CPU 时钟	
	地址		地址	
	数据		数据	
偶数地址 字存取	CPU 时钟		CPU 时钟	
	地址		地址	
	数据		数据	
奇数地址 字存取	CPU 时钟		CPU 时钟	
	地址		地址	
	数据		数据	

但是，只有以下的 SFR 通过 16 位总线连接 CPU：

定时器 RC：TRCCNT、TRCGRA、TRCGRB、TRCGRC、TRCGRD 寄存器

因此，以 16 位为单位存取 1 次。总线的运行和“表 4.2 存取单位和总线的运行”的“区域：ROM（数据闪存）、SFR、偶数地址字节存取”相同，1 次存取 16 位数据。

## 5. 系统控制

### 5.1 概要

本章说明与 ID 码检查功能、寄存器存取保护功能和选项功能等有关的系统控制。

### 5.2 寄存器说明

系统控制的寄存器结构如表 5.1 所示。

表 5.1 系统控制的寄存器结构

寄存器名	符号	复位后的值	地址	存取长度
处理器模式寄存器 0	PM0	00h	00010h	8
模块待机控制寄存器	MSTCR	(注 1)	00012h	8
保护寄存器	PRCR	00h	00013h	8
硬件复位保护寄存器	HRPR	00h	00016h	8
复位源判断寄存器	RSTFR	(注 2)	0005Fh	8
选项功能选择寄存器 2	OFS2	(注 3)	0FFDBh	8
选项功能选择寄存器	OFS	(注 4)	0FFFFh	8

注 1. 请参照寄存器说明。

注 2. RSTFR 寄存器复位后的值因复位源而不同，详细内容请参照“5.2.5 复位源判断寄存器 (RSTFR)”。

注 3. OFS2 寄存器在闪存内而不是 SFR，作为 ROM 数据，必须通过程序设定适当的值。  
 不能追加写 OFS2 寄存器。如果擦除含 OFS2 寄存器的块，OFS2 寄存器的值就变为“FFh”。

注 4. OFS 寄存器在闪存内而不是 SFR，作为 ROM 数据，必须通过程序设定适当的值。  
 不能追加写 OFS 寄存器。如果擦除含 OFS 寄存器的块，OFS 寄存器的值就变为“FFh”。

#### 5.2.1 处理器模式寄存器 0 (PM0)

地址	00010h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	—	—	SRST	—	—	—
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	—	什么也不指定。读写值都为“0”。		—
b1	—			
b2	—			
b3	SRST	软件复位的位	0: 保持状态 1: 发生复位	R/W
b4	—	什么也不指定。读写值都为“0”。		—
b5	—			
b6	—			
b7	—			

必须在将 PRCR 寄存器的 PRC1 位置“1”（允许写）后改写 PM0 寄存器。

#### SRST 位（软件复位的位）

如果将 SRST 位置“1”，整个单片机就被复位，读取值为“0”。

## 5.2.2 模块待机控制寄存器 (MSTCR)

地址	00012h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	MSTUART	MSTTRC	MSTAD	—	—	MSTTRB	MSTTRJ
复位后的值	0	0	0	0	0	0	0	0

上述是 OFS2 寄存器的 MSTINT 位为“0”的情况。

复位后的值	0	1	1	1	0	1	1	1
-------	---	---	---	---	---	---	---	---

上述是 OFS2 寄存器的 MSTINT 位为“1”的情况。

位	符号	位名	功能	R/W
b0	MSTTRJ	定时器 RJ2 待机位	0: 有效 1: 待机 (注 1)	R/W
b1	MSTTRB	定时器 RB2 待机位	0: 有效 1: 待机 (注 2)	R/W
b2	—	保留位	必须置“0”，读取值为不定值。	R/W
b3	—	什么也不指定。读写值都为“0”。		—
b4	MSTAD	A/D 转换器待机位	0: 有效 1: 待机 (注 3)	R/W
b5	MSTTRC	定时器 RC 待机位	0: 有效 1: 待机 (注 4)	R/W
b6	MSTUART	UART0 待机位	0: 有效 1: 待机 (注 5)	R/W
b7	—	什么也不指定。读写值都为“0”。		—

注 1. 如果将 MSTTRJ 位置“1”（待机），定时器 RJ2 的相关寄存器（地址 000D8h ~ 000DEh）的存取无效。

注 2. 如果将 MSTTRB 位置“1”（待机），定时器 RB2 的相关寄存器（地址 000E0h ~ 000E7h）的存取无效。

注 3. 如果将 MSTAD 位置“1”（待机），A/D 转换器的相关寄存器（地址 00098h ~ 0009Fh）的存取无效。另外，A/D 转换器的部分相关寄存器被初始化，详细内容请参照“17. A/D 转换器”。

注 4. 如果将 MSTTRC 位置“1”（待机），定时器 RC 的相关寄存器（地址 000E8h ~ 000FCh）的存取无效，并且计数器停止计数。

注 5. 如果将 MSTUART 位置“1”（待机），UART0 的相关寄存器（地址 00080h ~ 00088h）的存取无效。

### 5.2.3 保护寄存器 (PRCR)

地址	00013h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	—	PRC4	PRC3	—	PRC1	PRC0
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	PRC0	保护位 0	允许或者禁止写 EXCKCR、OCOCR、SCKCR、PHISEL、CKSTPR、CKRSCR、BAKCR、FRV1、FRV2 寄存器。 0: 禁止 1: 允许 (注 1)	R/W
b1	PRC1	保护位 1	允许或者禁止写 PM0 寄存器和 RISR 寄存器。 0: 禁止 1: 允许 (注 1)	R/W
b2	—	什么也不指定。读写值都为“0”。		—
b3	PRC3	保护位 3	允许或者禁止写 VCA2、VD1LS、VW0C、VW1C、VREFMON 寄存器。 0: 禁止 1: 允许 (注 1)	R/W
b4	PRC4	保护位 4	允许或者禁止写 PINSR 寄存器。 0: 禁止 1: 允许 (注 1)	R/W
b5	—	什么也不指定。读写值都为“0”。		—
b6	—			
b7	—			

注 1. 一旦将此位置“1”，就在通过程序将此位置“0”前持续允许写这些寄存器。

### 5.2.4 硬件复位保护寄存器 (HRPR)

地址	00016h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	—	—	—	—	—	PAMCRE
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	PAMCRE	PAMCR 寄存器的写允许位	0: 禁止写 1: 允许写	R/W
b1	—	什么也不指定。读写值都为“0”。		—
b2	—			
b3	—			
b4	—			
b5	—			
b6	—			
b7	—			

PAMCRE 位 (PAMCR 寄存器的写允许位)

[为“0”的条件]

- 在写“0”时。

[为“1”的条件]

- 在写“0”后写“1”时。

### 5.2.5 复位源判断寄存器 (RSTFR)

地址	0005Fh							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	—	—	WDR	SWR	HWR	CWR
复位后的值	0	0	0	0	(注1)	(注1)	(注1)	(注1)

位	符号	位名	功能	R/W
b0	CWR	冷启动 / 热启动的判断标志	0: 冷启动 1: 热启动	R/W
b1	HWR	硬件复位的检测标志	0: 未检测到 1: 检测到	R
b2	SWR	软件复位的检测标志	0: 未检测到 1: 检测到	R
b3	WDR	看门狗定时器复位的检测标志	0: 未检测到 1: 检测到	R
b4	—	什么也不指定。读写值都为“0”。		—
b5	—			
b6	—			
b7	—			

注1. 复位后的值因复位源而不同。

#### CWR 位 (冷启动 / 热启动的判断标志)

此位是表示冷启动和热启动的标志。CWR 位在接通电源后或者电压监视 0 复位后变为“0” (冷启动)，而在硬件复位、软件复位或者看门狗定时器复位时不变。

如果通过程序给 CWR 位写“1”，此位就变为“1”。即使写“0”值也不变。

[为“0”的条件]

- 在接通电源或者发生电源监视0复位时。

[为“1”的条件]

- 在通过程序写“1”时。

#### HWR 位 (硬件复位的检测标志)

此位表示发生了硬件复位。

[为“0”的条件]

- 在发生软件复位、看门狗定时器复位、上电复位或者电压监视0复位时。

[为“1”的条件]

- 在发生硬件复位时。

#### SWR 位（软件复位的检测标志）

此位表示发生了软件复位。

[为“0”的条件]

- 在发生看门狗定时器复位、硬件复位、上电复位或者电压监视0复位时。

[为“1”的条件]

- 在发生软件复位时。

#### WDR 位（看门狗定时器复位的检测标志）

此位表示发生了看门狗定时器复位。

[为“0”的条件]

- 在发生软件复位、硬件复位、上电复位或者电压监视0复位时。

[为“1”的条件]

- 在发生看门狗定时器复位时。

### 5.2.6 选项功能选择寄存器 2 (OFS2)

地址	0FFDBh							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	MSTINI	—	WDTRCS1	WDTRCS0	WDTUFS1	WDTUFS0
复位后的值	用户的设定值 (注 1)							

位	符号	位名	功能	R/W
b0	WDTUFS0	看门狗定时器的下溢周期设定位	b1 b0 0 0: 03FFh 0 1: 0FFFh 1 0: 1FFFh 1 1: 3FFFh	R/W
b1	WDTUFS1			R/W
b2	WDTRCS0	看门狗定时器的刷新接受周期设定位	b3 b2 0 0: 25% 0 1: 50% 1 0: 75% 1 1: 100%	R/W
b3	WDTRCS1			R/W
b4	—	保留位	必须置“1”。	R/W
b5	MSTINI	MSTCR 寄存器的初始值指定位	0: 复位后, MSTCR 寄存器的值为“00h”。 1: 复位后, MSTCR 寄存器的值为“77h”。	R/W
b6	—	保留位	必须置“1”。	R/W
b7	—			

注 1. OFS2 寄存器在闪存内而不是 SFR，作为 ROM 数据，必须通过程序设定适当的值。  
 不能追加写 OFS2 寄存器。如果擦除含 OFS2 寄存器的块，OFS2 寄存器的值就变为“FFh”。

有关 OFS2 寄存器的设定例子，请参照“5.6.1 选项功能选择区的设定例子”。

WDTUFS0 ~ WDTUFS1 位 (看门狗定时器的下溢周期设定位)  
 这些位选择看门狗定时器的下溢周期。

WDTRCS0 ~ WDTRCS1 位 (看门狗定时器的刷新接受周期设定位)  
 假设看门狗定时器从开始计数到发生下溢的期间为 100%，选择能接受的看门狗定时器的刷新期间。  
 详细内容请参照“8.3.1.1 刷新接受期间”。

### 5.2.7 选项功能选择寄存器 (OFS)

地址	0FFFFh							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	CSPROINI	LVDAS	VDSEL1	VDSEL0	ROMCP1	ROMCR	—	WDTON
复位后的值	用户的设定值 (注 1)							

位	符号	位名	功能	R/W
b0	WDTON	看门狗定时器的启动选择位	0: 复位后, 看门狗定时器自动启动。 1: 复位后, 看门狗定时器处于停止状态。	R/W
b1	—	保留位	必须置“1”。	R/W
b2	ROMCR	ROM 码保护解除位	0: 解除 ROM 码保护 1: ROMCP1 位有效	R/W
b3	ROMCP1	ROM 码保护位	0: ROM 码保护有效 1: 解除 ROM 码保护	R/W
b4	VDSEL0	电压检测 0 的电平选择位	b5 b4 0 0: 选择 3.80V (典型) (Vdet0_3) 0 1: 选择 2.85V (典型) (Vdet0_2) 1 0: 选择 2.35V (典型) (Vdet0_1) 1 1: 选择 1.90V (典型) (Vdet0_0)	R/W
b5	VDSEL1			R/W
b6	LVDAS	电压检测 0 电路的启动位	0: 复位后, 电压监视 0 复位有效。 1: 复位后, 电压监视 0 复位无效。	R/W
b7	CSPROINI	复位后的计数源保护模式选择位	0: 复位后, 计数源保护模式有效。 1: 复位后, 计数源保护模式无效。	R/W

注 1. OFS 寄存器在闪存内而不是 SFR, 作为 ROM 数据, 必须通过程序设定适当的值。  
 不能追加写 OFS 寄存器。如果擦除含 OFS 寄存器的块, OFS 寄存器的值就变为“FFh”。

有关 OFS 寄存器的设定例子, 请参照“5.6.1 选项功能选择区的设定例子”。

#### WDTON 位 (看门狗定时器的启动选择位)

此位设定在解除复位后是否自动启动看门狗定时器。

#### VDSEL0 ~ VDSEL1 位 (电压检测 0 的电平选择位)

这些位选择电压监视 0 复位的检测电平 (Vdet0)。给电压监视 0 复位和上电复位两种功能设定由 VDSEL0 ~ VDSEL1 位选择的相同电压检测 0 电平。

#### LVDAS 位 (电压检测 0 电路的启动位)

此位选择电压监视 0 复位的有效或者无效。在使用上电复位时, 必须将 LVDAS 位置“0”(复位后, 电压监视 0 复位有效)。

#### CSPROINI 位 (复位后的计数源保护模式选择位)

此位设定在解除复位后是否保护看门狗定时器的计数源的变更。

### 5.3 ID 码检查功能

ID 码检查功能禁止在使用标准串行输入 / 输出模式时读、改写或者擦除闪存，通过判断写到 ID 码区域的 ID 码实现此功能。

详细内容请参照“19.3 ID 码检查功能”。

### 5.4 寄存器存取保护功能

寄存器存取保护功能是为了在程序失控时保护重要的寄存器不被轻易改写的功能。

PRCR 寄存器的各位以及被保护的寄存器一览表如表 5.2 所示。

各位的详细内容请参照“5.2.3 保护寄存器 (PRCR)”。

表 5.2 PRCR 寄存器的各位以及被保护的寄存器一览表

位	被保护的寄存器
PRC0	EXCKCR、OCOGR、SCKCR、PHISEL、CKSTPR、CKRSCR、BAKCR、FRV1、FRV2 寄存器
PRC1	PM0、RISR 寄存器
PRC3	VCA2、VD1LS、VW0C、VW1C、VREFMON 寄存器
PRC4	PINSR 寄存器

### 5.5 选项功能

选项功能是指用户能选择复位解除后的单片机状态，选项功能一览表如表 5.3 所示。

通过 OFS2 寄存器和 OFS 寄存器选择选项功能。如图 5.1 所示，OFS2 寄存器和 OFS 寄存器分配在闪存的地址 0FFD8h（复位向量的最高位）和地址 0FFDBh。

选项功能选择区在闪存内而不是 SFR，作为 ROM 数据，必须通过程序设定适当的值。

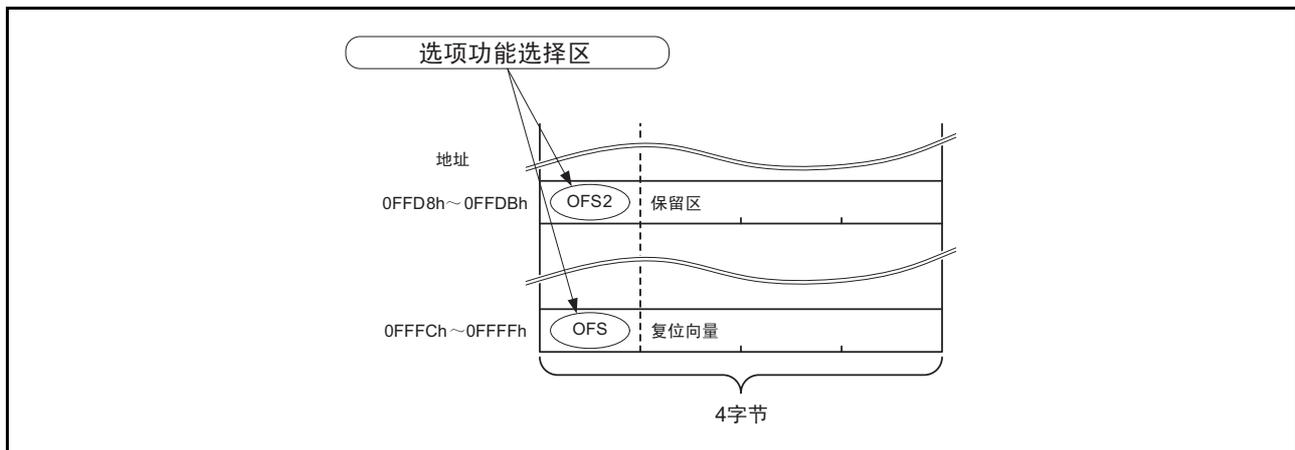


图 5.1 选项功能选择区

表 5.3 选项功能一览表

选项功能名		寄存器名	位名	参照
看门狗定时器	启动选择功能	OFS 寄存器	WDTON 位	8. 看门狗定时器
	计数源保护的选择功能		CSPROINI 位	
	下溢周期的选择功能	OFS2 寄存器	WDTUFS0 ~ WDTUFS1 位	
	刷新接受周期的选择功能		WDTRCS0 ~ WDTRCS1 位	
电压检测电路	电压监视 0 复位的电平选择功能	OFS 寄存器	VDSEL0 ~ VDSEL1 位	6. 复位 7. 电压检测电路
	电压监视 0 复位的启动选择功能		LVDAS 位	
闪存	ROM 码保护功能		ROMCR ~ ROMCP1 位	19. 闪存

## 5.6 使用系统控制时的注意事项

### 5.6.1 选项功能选择区的设定例子

选项功能选择区在闪存内而不是 SFR，作为 ROM 数据，必须通过程序设定适当的值。设定例子如下所示：

- 将 OFS2 寄存器的值设定为“FFh”的情况  

```
.org 00FFDBH
.byte 0FFh
```

程序格式因编译器而不同，请通过编译器的使用手册进行确认。

- 将 OFS 寄存器设定为“FFh”的情况  

```
.org 00FFFCH
.lword reset | (0FF00000h) ;RESET
```

程序格式因编译器而不同，请通过编译器的使用手册进行确认。

## 6. 复位

复位有硬件复位、上电复位、电压检测电路的电压监视 0 复位、看门狗定时器复位和软件复位。

### 6.1 概要

复位名称和复位源如表 6.1 所示，复位电路的框图如图 6.1 所示。

表 6.1 复位名称和复位源

复位名称	复位源
硬件复位	给 $\overline{\text{RESET}}$ 引脚输入“L”电平时。
上电复位	接通电源 VCC 时。
电压监视 0 复位	通过电压检测电路 0 检测到电源 VCC 小于等于 Vdet0 时。
看门狗定时器复位	看门狗定时器发生下溢时。
软件复位	通过程序给 PM0 寄存器的 SRST 位写“1”时。

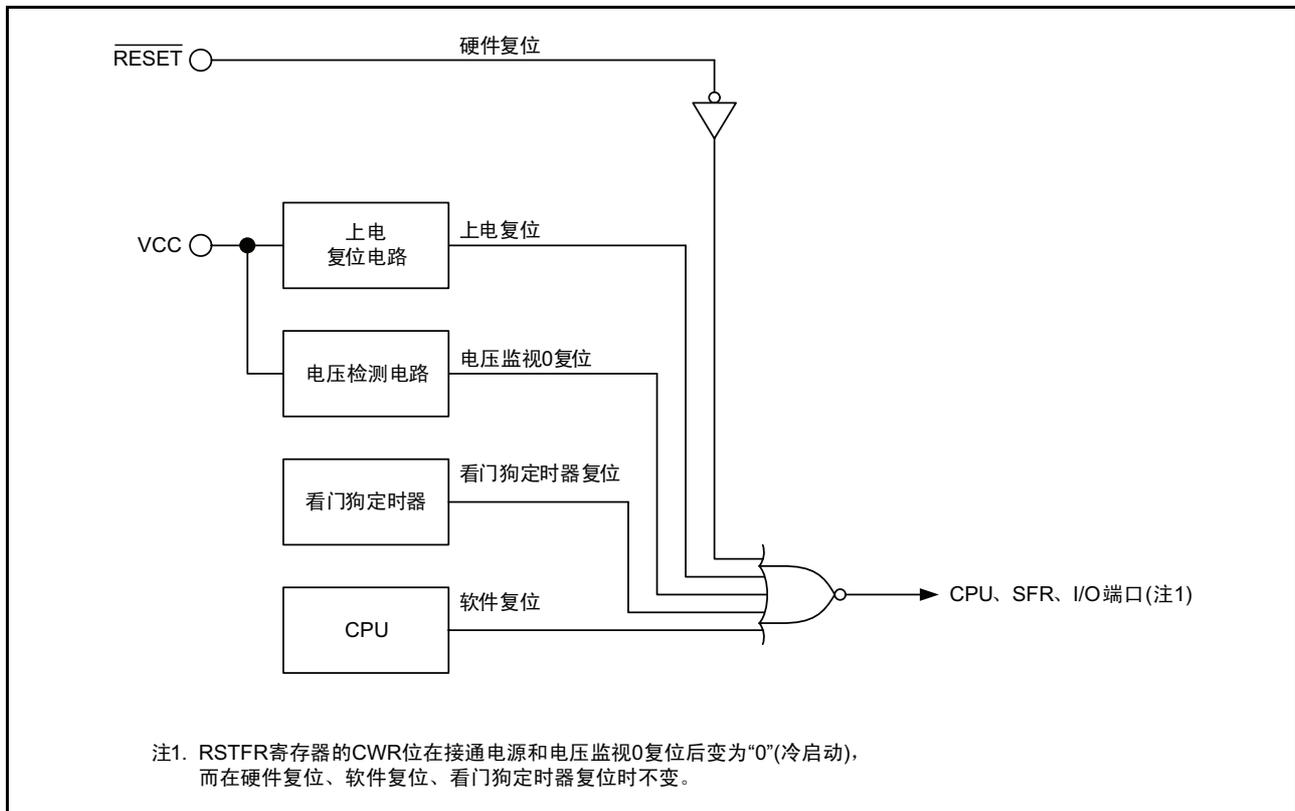


图 6.1 复位电路的框图

## 6.2 寄存器说明

复位的寄存器结构如表 6.2 所示。

表 6.2 复位的寄存器结构

寄存器名	符号	复位后的值	地址	存取长度
处理器模式寄存器 0	PM0	00h	00010h	8
复位源判断寄存器	RSTFR	(注 1)	0005Fh	8
选项功能选择寄存器 2	OFS2	(注 2)	0FFDBh	8
选项功能选择寄存器	OFS	(注 3)	0FFFFh	8

- 注 1. RSTFR 寄存器复位后的值因复位源而不同，详细内容请参照“6.2.2 复位源判断寄存器 (RSTFR)”。
- 注 2. OFS2 寄存器在闪存内而不是 SFR，作为 ROM 数据，必须通过程序设定适当的值。  
不能追加写 OFS2 寄存器。如果擦除含 OFS2 寄存器的块，OFS2 寄存器的值就变为“FFh”。
- 注 3. OFS 寄存器在闪存内而不是 SFR，作为 ROM 数据，必须通过程序设定适当的值。  
不能追加写 OFS 寄存器。如果擦除含 OFS 寄存器的块，OFS 寄存器的值就变为“FFh”。

### 6.2.1 处理器模式寄存器 0 (PM0)

地址	00010h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	—	—	SRST	—	—	—
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	—	什么也不指定。读写值都为“0”。		—
b1	—			
b2	—			
b3	SRST	软件复位的位	0: 保持状态 1: 发生复位	R/W
b4	—	什么也不指定。读写值都为“0”。		—
b5	—			
b6	—			
b7	—			

必须在将 PRCR 寄存器的 PRC1 位置“1”（允许写）后改写 PM0 寄存器。

#### SRST 位（软件复位的位）

如果将 SRST 位置“1”，整个单片机就被复位。读取值为“0”。

### 6.2.2 复位源判断寄存器 (RSTFR)

地址	0005Fh							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	—	—	WDR	SWR	HWR	CWR
复位后的值	0	0	0	0	(注1)	(注1)	(注1)	(注1)

位	符号	位名	功能	R/W
b0	CWR	冷启动 / 热启动的判断标志	0: 冷启动 1: 热启动	R/W
b1	HWR	硬件复位的检测标志	0: 未检测到 1: 检测到	R
b2	SWR	软件复位的检测标志	0: 未检测到 1: 检测到	R
b3	WDR	看门狗定时器复位的检测标志	0: 未检测到 1: 检测到	R
b4	—	什么也不指定。读写值都为“0”。		—
b5	—			
b6	—			
b7	—			

注 1. 复位后的值因复位源而不同。

#### CWR 位 (冷启动 / 热启动的判断标志)

此位是表示冷启动和热启动的标志。CWR 位在接通电源后或者电压监视 0 复位后变为“0”(冷启动)，而在硬件复位、软件复位或者看门狗定时器复位时不变。

如果通过程序给 CWR 位写“1”，此位就变为“1”。即使写“0”值也不变。

[为“0”的条件]

- 在接通电源或者发生电源监视0复位时。

[为“1”的条件]

- 在通过程序写“1”时。

#### HWR 位 (硬件复位的检测标志)

此位表示发生了硬件复位。

[为“0”的条件]

- 在发生软件复位、看门狗定时器复位、上电复位或者电压监视0复位时。

[为“1”的条件]

- 在发生硬件复位时。

#### SWR 位 (软件复位的检测标志)

此位表示发生了软件复位。

[为“0”的条件]

- 在发生看门狗定时器复位、硬件复位、上电复位或者电压监视0复位时。

[为“1”的条件]

- 在发生软件复位时。

#### WDR 位（看门狗定时器复位的检测标志）

此位表示发生了看门狗定时器复位。

[为“0”的条件]

- 在发生软件复位、硬件复位、上电复位或者电压监视0复位时。

[为“1”的条件]

- 在发生看门狗定时器复位时。

### 6.2.3 选项功能选择寄存器 2 (OFS2)

地址	0FFDBh							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	MSTINI	—	WDTRCS1	WDTRCS0	WDTUFS1	WDTUFS0
复位后的值	用户的设定值 (注 1)							

位	符号	位名	功能	R/W
b0	WDTUFS0	看门狗定时器的下溢周期设定位	b1 b0 0 0: 03FFh 0 1: 0FFFh 1 0: 1FFFh 1 1: 3FFFh	R/W
b1	WDTUFS1			R/W
b2	WDTRCS0	看门狗定时器的刷新接受周期设定位	b3 b2 0 0: 25% 0 1: 50% 1 0: 75% 1 1: 100%	R/W
b3	WDTRCS1			R/W
b4	—	保留位	必须置“1”。	R/W
b5	MSTINI	MSTCR 寄存器的初始值指定位	0: 复位后, MSTCR 寄存器的值为“00h”。 1: 复位后, MSTCR 寄存器的值为“77h”。	R/W
b6	—	保留位	必须置“1”。	R/W
b7	—			

注 1. OFS2 寄存器在闪存内而不是 SFR，作为 ROM 数据，必须通过程序设定适当的值。  
 不能追加写 OFS2 寄存器。如果擦除含 OFS2 寄存器的块，OFS2 寄存器的值就变为“FFh”。

有关 OFS2 寄存器的设定例子，请参照“5.6.1 选项功能选择区的设定例子”。

#### WDTUFS0 ~ WDTUFS1 位 (看门狗定时器的下溢周期设定位)

这些位选择看门狗定时器的下溢周期。

#### WDTRCS0 ~ WDTRCS1 位 (看门狗定时器的刷新接受周期设定位)

假设看门狗定时器从开始计数到发生下溢的期间为 100%，选择能接受的看门狗定时器的刷新期间。

详细内容请参照“8.3.1.1 刷新接受期间”。

### 6.2.4 选项功能选择寄存器 (OFS)

地址	0FFFFh							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	CSPROINI	LVDAS	VDSEL1	VDSEL0	ROMCP1	ROMCR	—	WDTON
复位后的值	用户的设定值 (注 1)							

位	符号	位名	功能	R/W
b0	WDTON	看门狗定时器的启动选择位	0: 复位后, 看门狗定时器自动启动。 1: 复位后, 看门狗定时器处于停止状态。	R/W
b1	—	保留位	必须置“1”。	R/W
b2	ROMCR	ROM 码保护解除位	0: 解除 ROM 码保护 1: ROMCP1 位有效	R/W
b3	ROMCP1	ROM 码保护位	0: ROM 码保护有效 1: 解除 ROM 码保护	R/W
b4	VDSEL0	电压检测 0 的电平选择位	b5 b4 0 0: 选择 3.80V (典型) (Vdet0_3) 0 1: 选择 2.85V (典型) (Vdet0_2) 1 0: 选择 2.35V (典型) (Vdet0_1) 1 1: 选择 1.90V (典型) (Vdet0_0)	R/W
b5	VDSEL1			R/W
b6	LVDAS	电压检测 0 电路启动位	0: 复位后, 电压监视 0 复位有效。 1: 复位后, 电压监视 0 复位无效。	R/W
b7	CSPROINI	复位后的计数源保护模式选择位	0: 复位后, 计数源保护模式有效。 1: 复位后, 计数源保护模式无效。	R/W

注 1. OFS 寄存器在闪存内而不是 SFR, 作为 ROM 数据, 必须通过程序设定适当的值。  
 不能追加写 OFS 寄存器。如果擦除含 OFS 寄存器的块, OFS 寄存器的值就变为“FFh”。

有关 OFS 寄存器的设定例子, 请参照“5.6.1 选项功能选择区的设定例子”。

#### WDTON 位 (看门狗定时器的启动选择位)

此位设定在解除复位后是否自动启动看门狗定时器。

#### VDSEL0 ~ VDSEL1 位 (电压检测 0 的电平选择位)

这些位选择电压监视 0 复位的检测电平 (Vdet0)。给电压监视 0 复位和上电复位两种功能设定由 VDSEL0 ~ VDSEL1 位选择的相同电压检测 0 电平。

#### LVDAS 位 (电压检测 0 电路启动位)

此位选择电压监视 0 复位的有效或者无效。在使用上电复位时, 必须将 LVDAS 位置“0” (复位后, 电压监视 0 复位有效)。

#### CSPROINI 位 (复位后的计数源保护模式选择位)

此位设定在解除复位后是否保护看门狗定时器的计数源的变更。

## 6.3 运行说明

### 6.3.1 复位顺序

以硬件复位为例的复位顺序如图 6.2 所示。如果解除内部复位信号，CPU 就在经过一定的时间后从复位向量（地址 0FFFCh ~ 0FFFEh）开始运行。

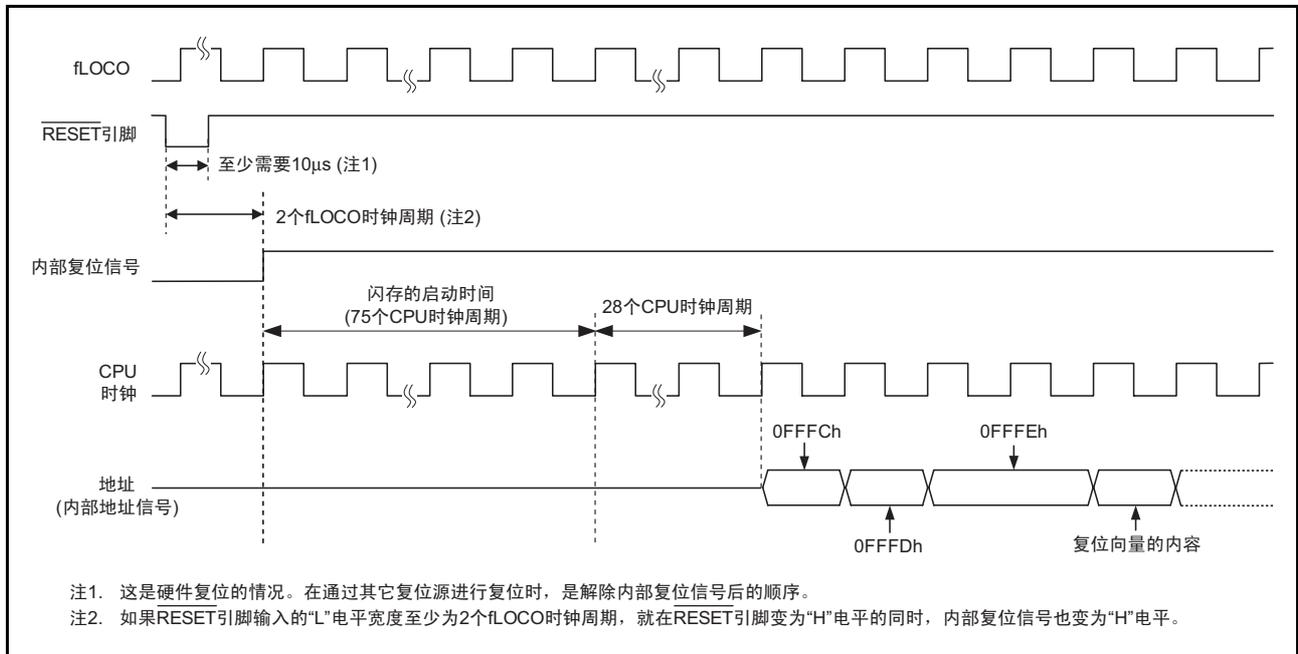


图 6.2 复位顺序

### 6.3.2 硬件复位

硬件复位是由  $\overline{\text{RESET}}$  引脚引起的复位。当电源电压满足推荐的工作条件时，如果将“L”电平输入到  $\overline{\text{RESET}}$  引脚，CPU、SFR 和 I/O 端口就被初始化。复位后的 SFR 状态和 I/O 端口状态请分别参照“3.2 SFR”和“表 6.3 ~ 表 6.4 引脚状态”。

不对内部 RAM 进行初始化。如果在写内部 RAM 的过程中  $\overline{\text{RESET}}$  引脚变为“L”电平，内部 RAM 的内容就为不定值。

如果将  $\overline{\text{RESET}}$  引脚的输入电平从“L”变为“H”，就从复位向量指向的地址开始执行程序。复位后的 CPU 时钟自动选择低速内部振荡器时钟的无分频时钟。

硬件复位的电路例子和运行如图 6.3 所示，硬件复位的电路例子（外接电源电压检测电路的使用例子）和运行如图 6.4 所示。

因为  $\overline{\text{RESET}}$  引脚兼用端口 PA\_0，所以在不用作硬件复位时，能用作 I/O 端口。详细内容请参照“12.10.1 使用 PA\_0 引脚时的注意事项”。

#### 6.3.2.1 电源稳定的情况

1. 将“L”电平输入到  $\overline{\text{RESET}}$  引脚。
2. 等待 10µs。
3. 将“H”电平输入到  $\overline{\text{RESET}}$  引脚。

6.3.2.2 接通电源的情况

1. 将“L”电平输入到 $\overline{\text{RESET}}$ 引脚。
2. 使电源电压上升到满足推荐的工作条件的电平。
3. 等待 $t_d(\text{P-R})$ 直到内部电源稳定（参照“20. 电特性”）。
4. 等待 $10\mu\text{s}$ 。
5. 将“H”电平输入到 $\overline{\text{RESET}}$ 引脚。

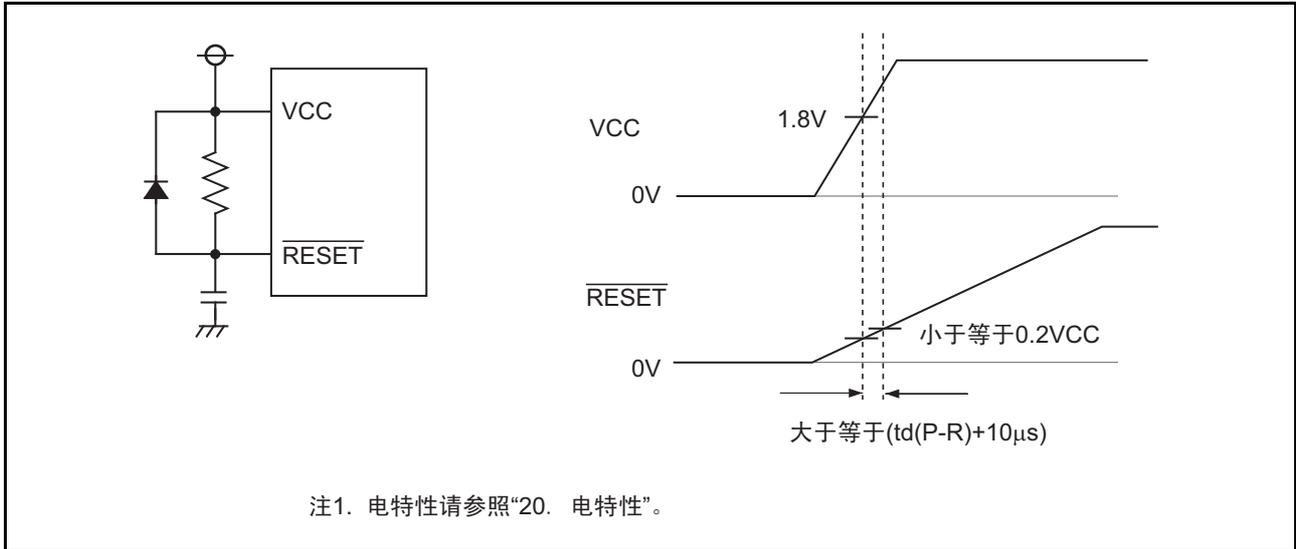


图 6.3 硬件复位的电路例子和运行

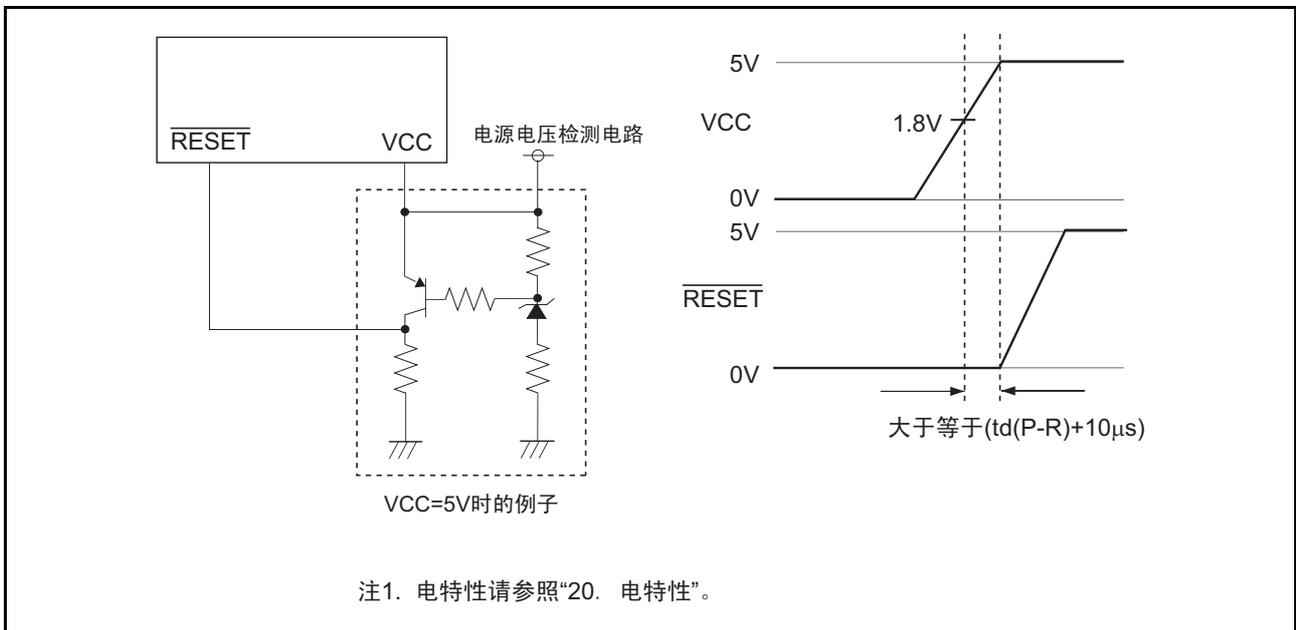


图 6.4 硬件复位的电路例子（外接电源电压检测电路的使用例子）和运行

### 6.3.3 上电复位

通过电阻将 RESET 引脚连接到 VCC。当 VCC 上升时，上电复位有效，并且对 CPU、SFR 和 I/O 端口进行初始化，内部 RAM 的内容为不定值。必须注意：在将电容器连接到 RESET 引脚时，RESET 引脚的电压也总是不能低于  $0.8V_{CC}$ 。在将 RESET 引脚用作 I/O 端口时，请参照“12.10.1 使用 PA\_0 引脚时的注意事项”。

当 VCC 引脚的输入电压大于等于  $V_{det0}$  时，开始对低速内部振荡器时钟进行计数。当对低速内部振荡器时钟进行了 256 次计数时，内部复位信号变为“H”电平，并且进入复位顺序（参照图 6.2）。复位后的 CPU 时钟自动选择低速内部振荡器时钟的无分频时钟。上电复位后的 SFR 状态请参照“3.2 SFR”。在使用上电复位时，必须将 OFS 寄存器的 LVDAS 位置“0”（复位后，电压监视 0 复位有效），使电压监视 0 复位有效。

上电复位的电路例子和运行如图 6.5 所示。

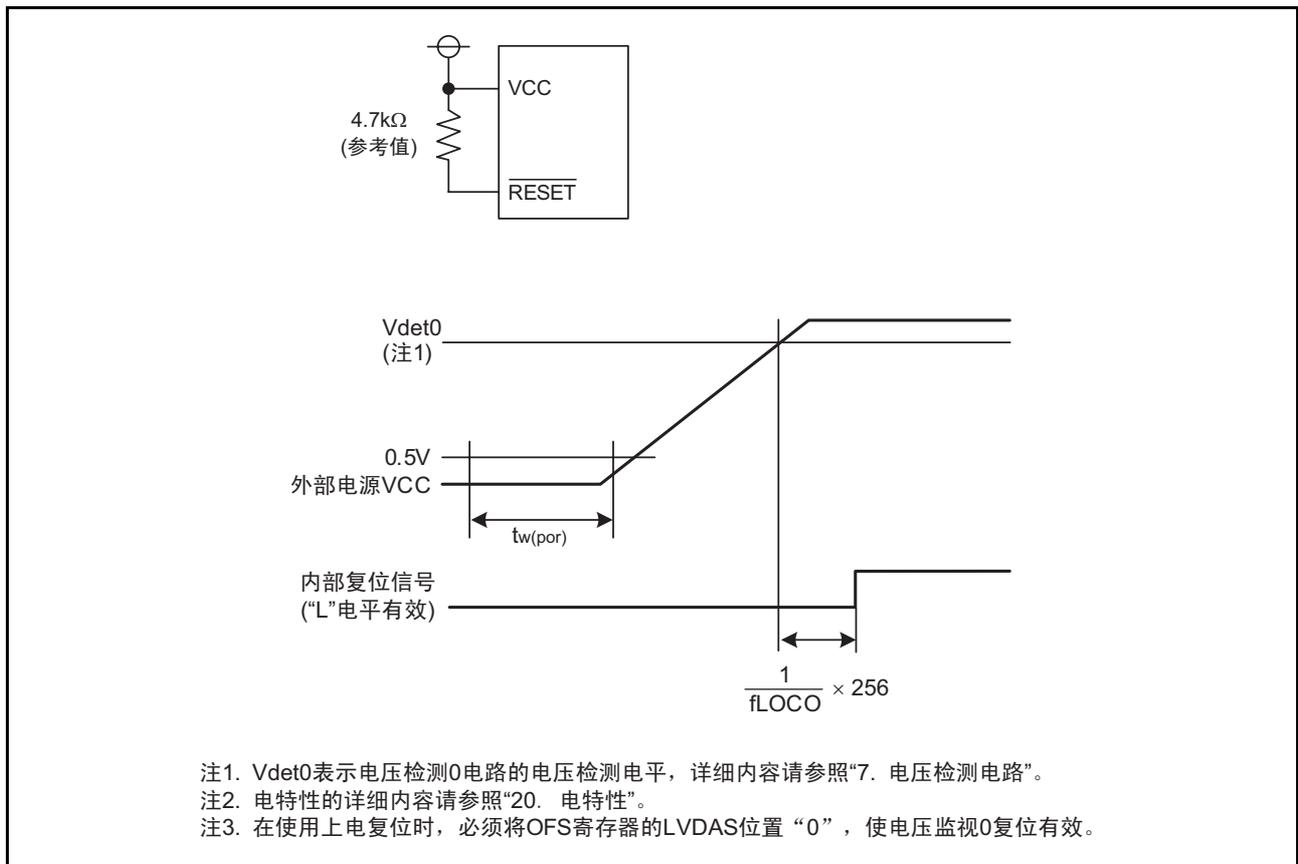


图 6.5 上电复位的电路例子和运行

### 6.3.4 电压监视 0 复位

电压监视 0 复位是由单片机内部的电压检测 0 电路引起的复位。电压检测 0 电路监视 VCC 引脚的输入电压。电压监视 0 复位的检测电平为 Vdet0。能通过设定 OFS 寄存器的 VDSEL0 ~ VDSEL1 位更改 Vdet0。

当 VCC 引脚的输入电压小于等于 Vdet0 时，就对 CPU、SFR 和 I/O 端口进行初始化，但是不对内部 RAM 进行初始化。如果在写内部 RAM 的过程中电源电压小于等于 Vdet0，内部 RAM 的内容就为不定值。

当 VCC 引脚的输入电压大于等于 Vdet0 时，开始对低速内部振荡器时钟进行计数。当对低速内部振荡器时钟进行了 256 次计数时，内部复位信号变为“H”电平，并且进入复位顺序（参照图 6.2）。复位后的 CPU 时钟自动选择低速内部振荡器时钟的无分频时钟。

能通过 OFS 寄存器的 LVDAS 位选择复位后的电压监视 0 复位的有效或者无效。LVDAS 位的设定对全部的复位都有效。

不能通过程序更改 VDSEL0 ~ VDSEL1 位和 LVDAS 位。要更改这些位时，必须通过闪存编程器将值写到地址 0FFFFh 的 b4 ~ b6。有关 OFS 寄存器的详细内容，请参照“6.2.4 选项功能选择寄存器（OFS）”。

有关电压监视 0 复位的详细内容，请参照“7. 电压检测电路”。

电压监视 0 复位的运行例子如图 6.6 所示。

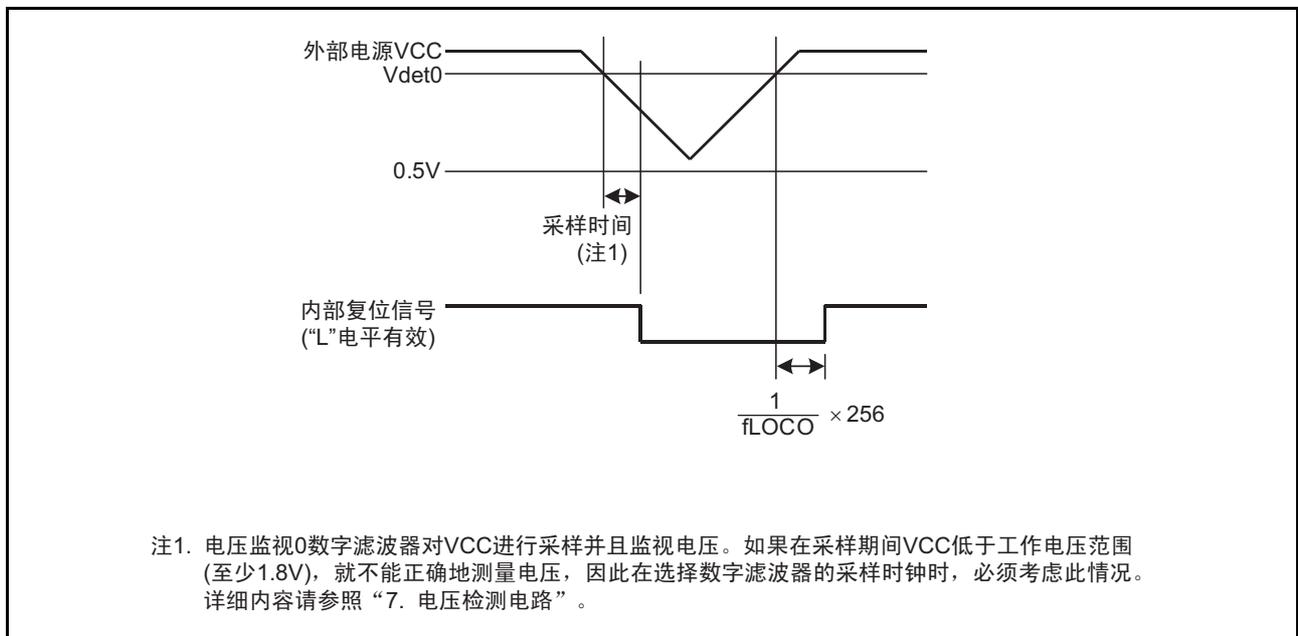


图 6.6 电压监视 0 复位的运行例子

### 6.3.5 看门狗定时器复位

当 RISR 寄存器的 RIS 位为“1”（看门狗定时器复位）时，如果看门狗定时器发生下溢或者不在刷新接受期间写 WDTR 寄存器，就产生看门狗定时器复位，并且对 CPU、SFR 和 I/O 端口进行初始化。同时解除内部复位信号和看门狗定时器复位，然后进入复位顺序（参照图 6.2）。复位后的 CPU 时钟自动选择低速内部振荡器时钟的无分频时钟。

不对内部 RAM 进行初始化。如果在写内部 RAM 的过程中看门狗定时器发生下溢，内部 RAM 的内容就为不定值。

能通过 OFS2 寄存器的 WDTUFS0 ~ WDTUFS1 位和 WDTRCS0 ~ WDTRCS1 位分别设定看门狗定时器的下溢周期和刷新接受周期。

有关看门狗定时器的详细内容，请参照“8. 看门狗定时器”。

### 6.3.6 软件复位

如果将 PM0 寄存器的 SRST 位置“1”（发生复位），单片机就对 CPU、SFR 和 I/O 端口进行初始化。然后，从复位向量指向的地址开始执行程序。复位后的 CPU 时钟自动选择低速内部振荡器时钟的无分频时钟。

软件复位后的 SFR 状态请参照“3.2 SFR”。

不对内部 RAM 进行初始化。

### 6.3.7 冷启动 / 热启动的判断功能

通过 RSTFR 寄存器的 CWR 位，判断是接通电源时的冷启动（复位处理）还是在运行中发生复位时的热启动（复位处理）。

CWR 位在接通电源时为“0”（冷启动），并且在电压监视 0 复位时也为“0”。如果通过程序给 CWR 位写“1”，此位就变为“1”，但是在硬件复位、软件复位或者看门狗定时器复位时，此位不变。

冷启动 / 热启动的判断功能使用电压监视 0 复位。

有关电压监视 0 复位相关位的设定，请参照“表 7.3 电压监视 0 复位相关位的设定步骤”。

冷启动 / 热启动的判断功能的运行例子如图 6.7 所示。

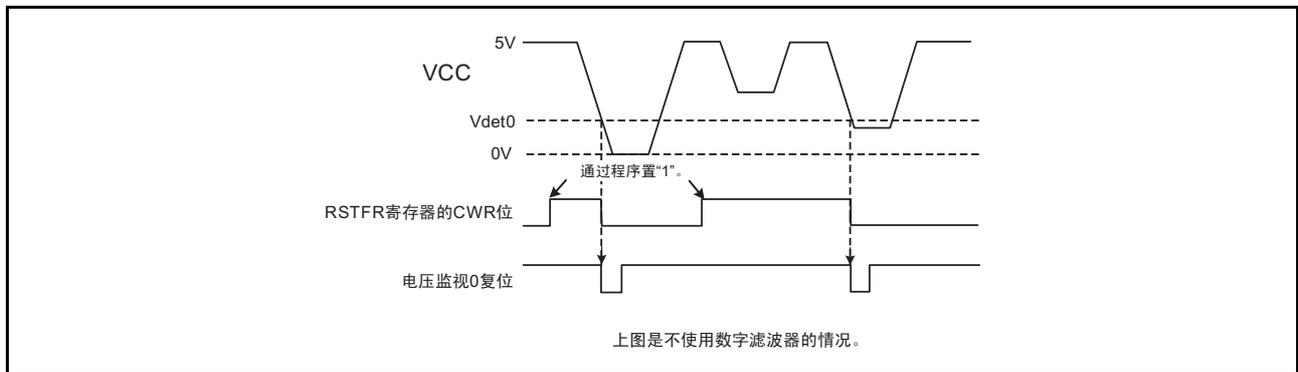


图 6.7 冷启动 / 热启动的判断功能的运行例子

### 6.3.8 复位源的判断功能

能通过 RSTFR 寄存器检测到硬件复位、软件复位和看门狗定时器复位的发生。

如果发生硬件复位，HWR 位就变为“1”（检测到）；如果发生软件复位，SWR 位就变为“1”（检测到）；如果发生看门狗定时器复位，WDR 位就变为“1”（检测到）。

## 6.4 复位时的状态

### 6.4.1 $\overline{\text{RESET}}$ 引脚为“L”电平期间的引脚状态

引脚状态如表 6.3 和表 6.4 所示。

表 6.3 引脚状态 (R8C/M11A 群)

引脚名	引脚状态
P1_1 ~ P1_7	输入端口
P3_7	输入端口
P4_6、P4_7	输入端口
PA_0	输入端口

表 6.4 引脚状态 (R8C/M12A 群)

引脚名	引脚状态
P1_0 ~ P1_7	输入端口
P3_3 ~ P3_5、P3_7	输入端口
P4_2、P4_5 ~ P4_7	输入端口
PA_0	输入端口

### 6.4.2 复位后的 CPU 寄存器的状态

复位后的 CPU 寄存器的状态如图 6.8 所示。

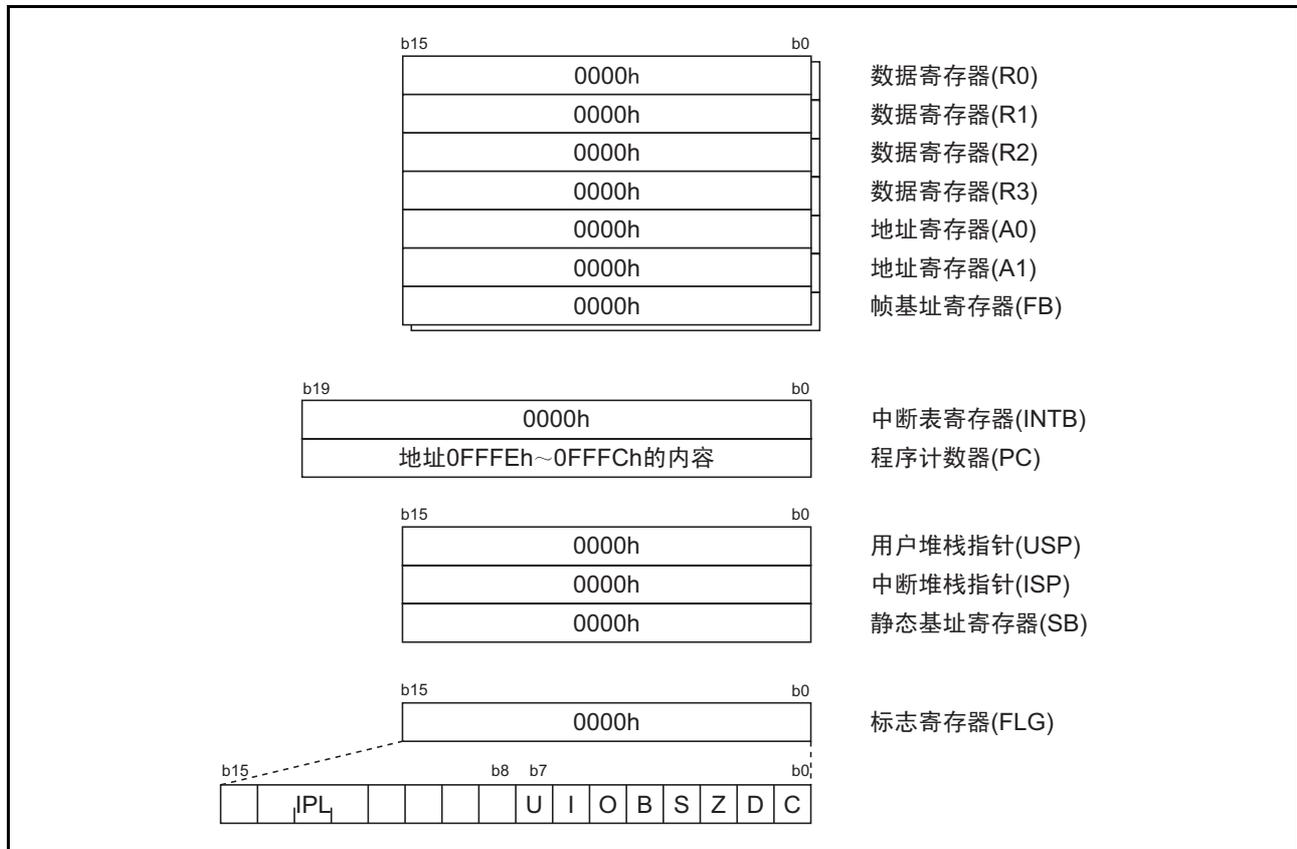


图 6.8 复位后的 CPU 寄存器的状态

## 7. 电压检测电路

电压检测电路是能通过程序监视 VCC 引脚的输入电压的电路。

### 7.1 概要

电压检测 0 能通过 OFS 寄存器从 4 种电平中选择检测电压，OFS 寄存器请参照“5. 系统控制”。

电压检测 1 能通过 VD1LS 寄存器从 8 种电平中选择检测电压。

能使用电压监视 0 复位和电压监视 1 中断。

电压检测电路的规格如表 7.1 所示，电压检测电路的框图、电压监视 0 复位发生电路的框图以及电压监视 1 中断发生电路的框图分别如图 7.1、图 7.2 和图 7.3 所示。

表 7.1 电压检测电路的规格

项目		电压监视 0	电压监视 1
VCC 监视	监视电压	Vdet0	Vdet1
	检测对象	下降过程中是否经过 Vdet0。	上升或者下降过程中是否经过 Vdet1。
	检测电压	能通过 OFS 寄存器从 4 种电平中进行选择。	能通过 VD1LS 寄存器从 8 种电平中进行选择。
	监视	无	VW1C 寄存器的 VW1C3 位 高于或者低于 Vdet1
电压检测时的处理	复位	电压监视 0 复位 当 Vdet0 > VCC 时，复位； 当 VCC > Vdet0 时，CPU 重新开始运行。	无
	中断	无	电压监视 1 中断 在 Vdet1 > VCC 和 VCC > Vdet1 时，都产生中断请求。 只在 Vdet1 > VCC 时，产生中断请求。 只在 VCC > Vdet1 时，产生中断请求。
数字滤波器	有效 / 无效的转换	有	有
	采样时间	(fLOCO 的 n 分频) × 2 n=1,2,4,8	(fLOCO 的 n 分频) × 2 n=1,2,4,8

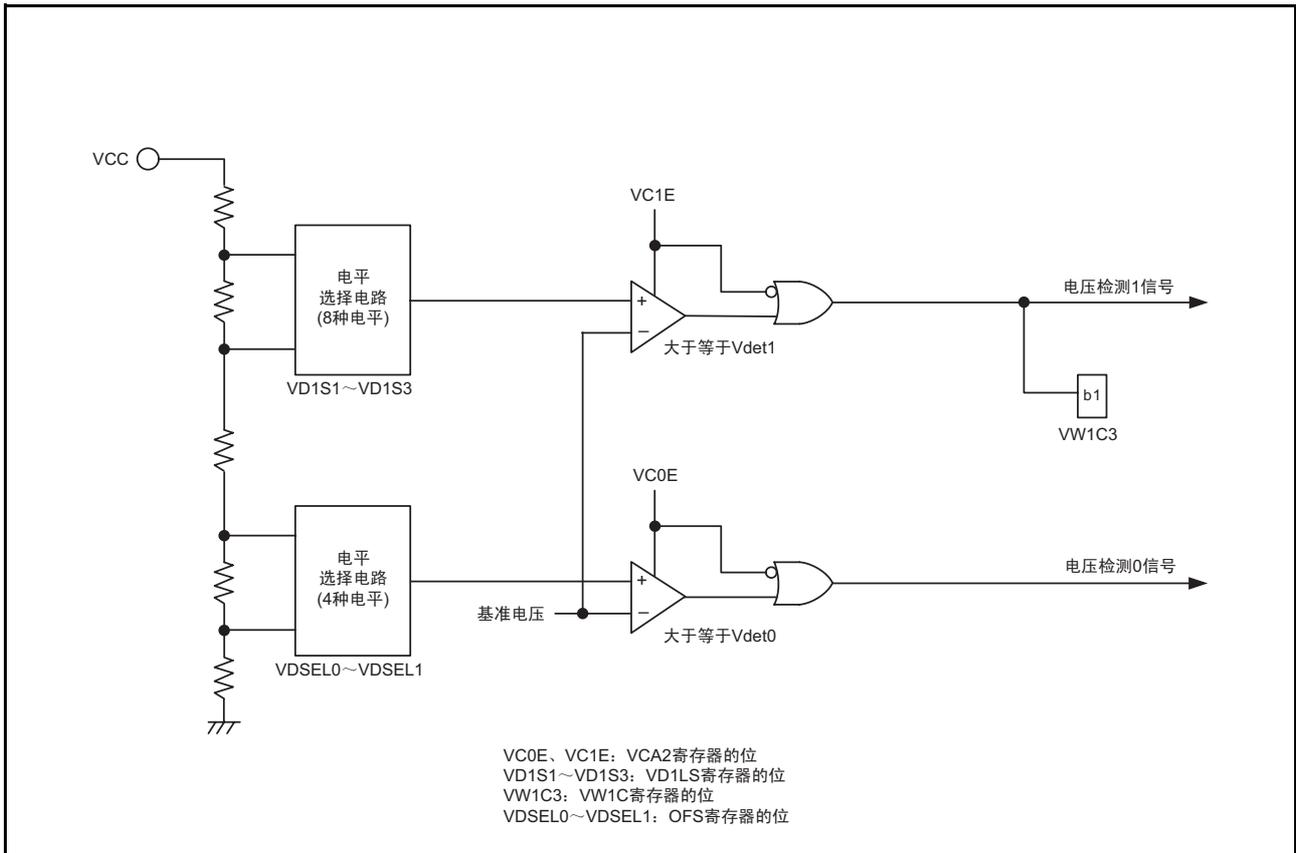


图 7.1 电压检测电路的框图

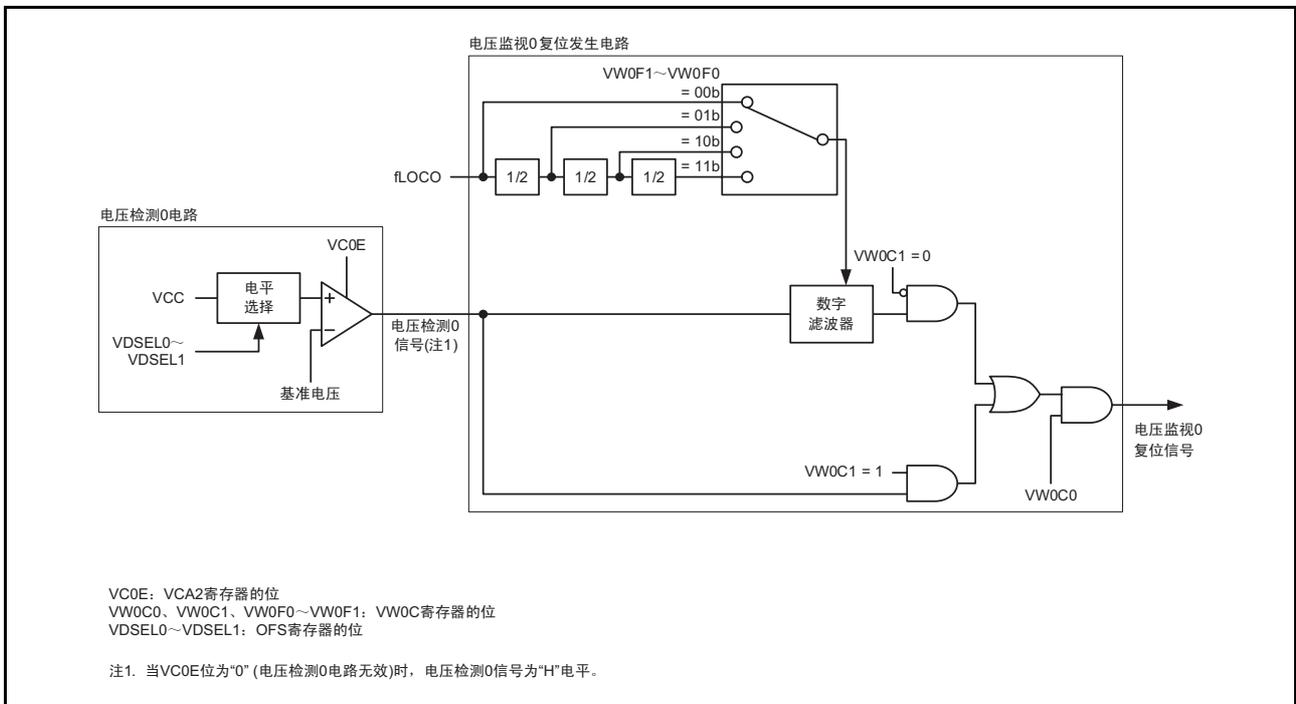


图 7.2 电压监视 0 复位发生电路的框图

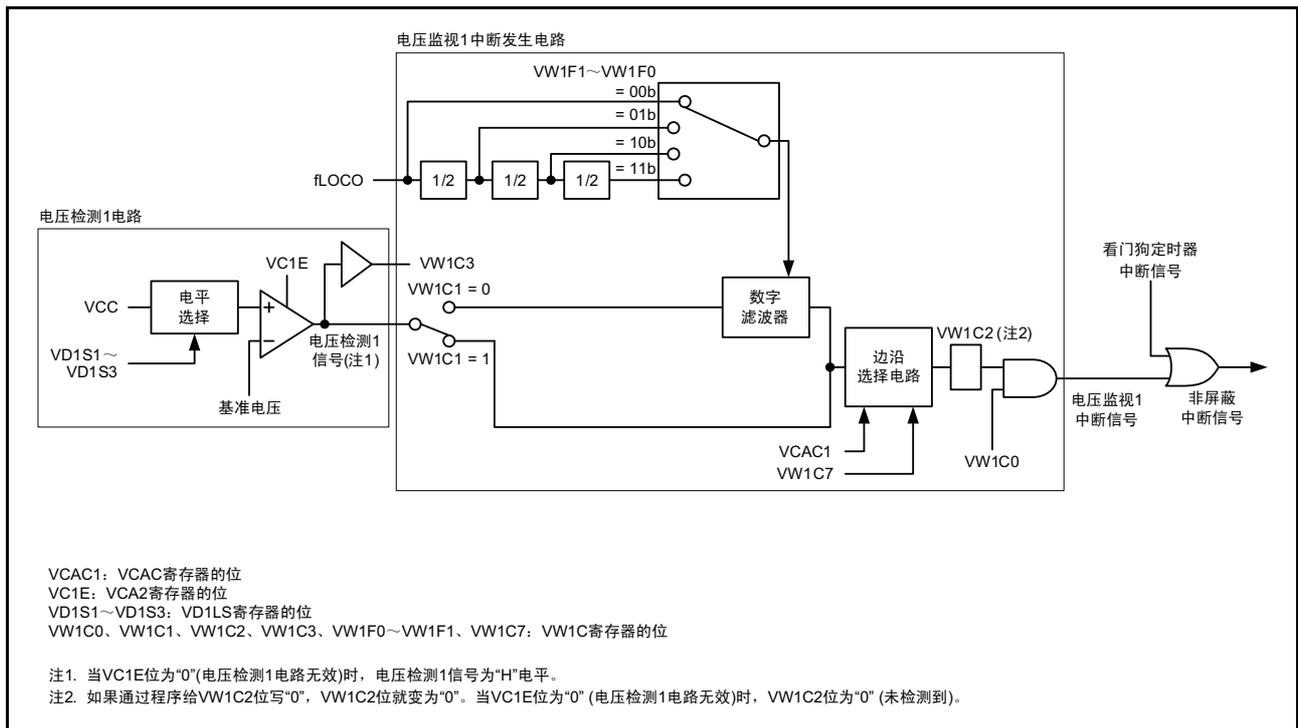


图 7.3 电压监视 1 中断发生电路的框图

## 7.2 寄存器说明

电压检测电路的寄存器结构如表 7.2 所示。

表 7.2 电压检测电路的寄存器结构

寄存器名	符号	复位后的值	地址	存取长度
电压监视电路的边沿选择寄存器	VCAC	00h	00058h	8
电压检测寄存器 2	VCA2	(注 1)	0005Ah	8
电压检测 1 的电平选择寄存器	VD1LS	00000111b	0005Bh	8
电压监视 0 电路的控制寄存器	VW0C	(注 1)	0005Ch	8
电压监视 1 电路的控制寄存器	VW1C	10001010b	0005Dh	8

注 1. 请参照寄存器说明。

### 7.2.1 电压监视电路的边沿选择寄存器 (VCAC)

地址	00058h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	—	—	—	—	VCAC1	—
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	—	保留位	必须置“0”。	R/W
b1	VCAC1	电压监视 1 电路的边沿选择位 (注 1)	0: 单边沿 1: 双边沿	R/W
b2	—	保留位	必须置“0”。	R/W
b3	—	什么也不指定。读写值都为“0”。		—
b4	—			
b5	—			
b6	—			
b7	—			

注 1. 当 VCAC1 位为“0”（单边沿）时，能通过 VW1C 寄存器的 VW1C7 位选择电压上升或者下降时的中断。必须在将 VCAC1 位置“0”后设定 VW1C7 位。

## 7.2.2 电压检测寄存器 2 (VCA2)

地址	0005Ah							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	VC1E	VC0E	—	—	—	—	LPE
复位后的值	0	0	1	0	0	1	0	0

上述是 OFS 寄存器的 LVDAS 位为 “0” 的情况。

复位后的值	0	0	0	0	0	1	0	0
-------	---	---	---	---	---	---	---	---

上述是 OFS 寄存器的 LVDAS 位为 “1” 的情况。

位	符号	位名	功能	R/W
b0	LPE	内部电源低功耗允许位 (注 1)	0: 禁止低功耗等待模式 1: 允许低功耗等待模式	R/W
b1	—	保留位	必须置 “0”。	R/W
b2	—	保留位	必须置 “1”。	R/W
b3	—	保留位	必须置 “0”。	R/W
b4	—			
b5	VC0E	电压检测 0 允许位 (注 2)	0: 电压检测 0 电路无效 1: 电压检测 0 电路有效	R/W
b6	VC1E	电压检测 1 允许位 (注 3)	0: 电压检测 1 电路无效 1: 电压检测 1 电路有效	R/W
b7	—	保留位	必须置 “0”。	R/W

注 1. 只能在转移到等待模式时使用 LPE 位。必须按照 “图 10.4 通过 LPE 位实现内部电源低功耗的操作步骤” 设定 LPE 位。当 LPE 位为 “1” (允许低功耗等待模式) 时，不能将 CKSTPR 寄存器的 STPM 位置 “1” (时钟停止振荡 (停止模式))。

注 2. 在使用电压监视 0 复位时，必须将 VC0E 位置 “1” (电压检测 0 电路有效)。在将 VC0E 位从 “0” 置为 “1” 后，电压检测 0 电路在经过 td(E-A) 后开始运行。td(E-A) 请参照 “20. 电特性”。

注 3. 在使用电压检测 1 中断或者 VW1C 寄存器的 VW1C3 位时，必须将 VC1E 位置 “1” (电压检测 1 电路有效)。在将 VC1E 位从 “0” 置为 “1” 后，电压检测 1 电路在经过 td(E-A) 后开始运行。td(E-A) 请参照 “20. 电特性”。

必须在将 PRCR 寄存器的 PRC3 位置 “1” (允许写) 后改写 VCA2 寄存器。

### 7.2.3 电压检测 1 的电平选择寄存器 (VD1LS)

地址	0005Bh							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	—	—	VD1S3	VD1S2	VD1S1	—
复位后的值	0	0	0	0	0	1	1	1

位	符号	位名	功能	R/W
b0	—	保留位	必须置“1”。	R/W
b1	VD1S1	电压检测 1 的电平选择位	b3 b2 b1 0 0 0: 2.35V (Vdet1_1) 0 0 1: 2.65V (Vdet1_3) 0 1 0: 2.95V (Vdet1_5) 0 1 1: 3.25V (Vdet1_7) 1 0 0: 3.55V (Vdet1_9) 1 0 1: 3.85V (Vdet1_B) 1 1 0: 4.15V (Vdet1_D) 1 1 1: 4.45V (Vdet1_F)	R/W
b2	VD1S2			R/W
b3	VD1S3			R/W
b4	—			保留位
b5	—			
b6	—			
b7	—			

必须在将 PRCR 寄存器的 PRC3 位置“1”（允许写）后改写 VD1LS 寄存器。

### 7.2.4 电压监视 0 电路的控制寄存器 (VW0C)

地址	0005Ch							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	VW0F1	VW0F0	—	—	VW0C1	VW0C0
复位后的值	1	1	0	0	X	0	1	1
	上述是 OFS 寄存器的 LVDAS 位为 “0” 的情况。							
复位后的值	1	1	0	0	X	0	1	0
	上述是 OFS 寄存器的 LVDAS 位为 “1” 的情况。							

位	符号	位名	功能	R/W
b0	VW0C0	电压监视 0 复位允许位 (注 1)	0: 禁止电压监视 0 复位 1: 允许电压监视 0 复位	R/W
b1	VW0C1	电压监视 0 的数字滤波器模式选择位 (注 2、注 3)	0: 数字滤波器有效模式 (数字滤波器电路有效) 1: 数字滤波器无效模式 (数字滤波器电路无效)	R/W
b2	—	保留位	必须置 “0”。	R/W
b3	—	保留位	读取值为不定值。	R
b4	VW0F0	采样时钟选择位 (注 3)	b5 b4 0 0: fLOCO 的 1 分频 (无分频) 0 1: fLOCO 的 2 分频 1 0: fLOCO 的 4 分频 1 1: fLOCO 的 8 分频	R/W
b5	VW0F1			R/W
b6	—	保留位	必须置 “1”。	R/W
b7	—			

注 1. VW0C0 位在 VCA2 寄存器的 VC0E 位为 “1” (电压检测 0 电路有效) 时有效。当 VC0E 位为 “0” (电压检测 0 电路无效) 时，必须将 VW0C0 位置 “0” (禁止电压监视 0 复位)。在将 VW0C0 位置 “1” (允许电压监视 0 复位) 时，必须参照 “表 7.3 电压监视 0 复位相关位的设定步骤”。

注 2. 在使用数字滤波器 (VW0C1 位为 “0”) 时，必须将 OCOCR 寄存器的 LOCODIS 位置 “0” (低速内部振荡器振荡)。  
在将电压监视 0 复位用于从停止模式的返回时，必须将 VW0C1 位置 “1” (数字滤波器无效模式)。

注 3. 当 VW0C0 位为 “1” (允许电压监视 0 复位) 时，不能同时 (用 1 条指令) 设定 VW0C1 位和 VW0F0 ~ VW0F1 位。

必须在将 PRCR 寄存器的 PRC3 位置 “1” (允许写) 后改写 VW0C 寄存器。

### 7.2.5 电压监视 1 电路的控制寄存器 (VW1C)

地址	0005Dh							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	VW1C7	—	VW1F1	VW1F0	VW1C3	VW1C2	VW1C1	VW1C0
复位后的值	1	0	0	0	1	0	1	0

位	符号	位名	功能	R/W
b0	VW1C0	电压监视 1 的中断允许位 (注 1)	0: 禁止电压监视 1 中断 1: 允许电压监视 1 中断	R/W
b1	VW1C1	电压监视 1 的数字滤波器模式选择位 (注 2、注 5)	0: 数字滤波器有效模式 (数字滤波器电路有效) 1: 数字滤波器无效模式 (数字滤波器电路无效)	R/W
b2	VW1C2	电压变化检测标志 (注 3、注 4)	0: 未检测到 1: 检测到经过 Vdet1	R/W
b3	VW1C3	电压检测 1 的信号监视标志 (注 3)	0: $VCC < Vdet1$ 1: $VCC \geq Vdet1$ 或者电压检测 1 电路无效	R
b4	VW1F0	采样时钟选择位 (注 5)	b5 b4 00: fLOCO 的 1 分频 (无分频) 01: fLOCO 的 2 分频 10: fLOCO 的 4 分频 11: fLOCO 的 8 分频	R/W
b5	VW1F1			R/W
b6	—	保留位	必须置“0”。	R/W
b7	VW1C7	电压监视 1 中断的发生条件选择位 (注 6)	0: 当 $VCC \geq Vdet1$ 时 1: 当 $VCC \leq Vdet1$ 时	R/W

- 注 1. VW1C0 位在 VCA2 寄存器为 VC1E 位为“1” (电压检测 1 电路有效) 时有效。当 VC1E 位为“0” (电压检测 1 电路无效) 时，必须将 VW1C0 位置“0” (禁止电压监视 1 中断)。在将 VW1C0 位置“1” (允许电压监视 1 中断) 时，必须参照“表 7.4 电压监视 1 中断相关位的设定步骤”。
- 注 2. 在使用数字滤波器 (VW1C1 位为“0”) 时，必须将 OCOCR 寄存器的 LOCODIS 位置“0” (低速内部振荡器振荡)。在将电压监视 1 中断用于从停止模式的返回时，必须将 VW1C1 位置“1” (数字滤波器无效模式)。
- 注 3. VW1C2 位和 VW1C3 位在 VCA2 寄存器的 VC1E 位为“1” (电压检测 1 电路有效) 时有效。
- 注 4. 必须通过程序置“0”。如果通过程序写“0”，此位就变为“0”。即使写“1”值也不变。
- 注 5. 当 VW1C0 位为“1” (允许电压监视 1 中断) 时，不能同时 (用 1 条指令) 设定 VW1C1 位和 VW1F0 ~ VW1F1 位。
- 注 6. VW1C7 位在 VCAC 寄存器的 VCAC1 位为“0” (单边沿) 时有效。必须在将 VCAC1 位置“0”后设定 VW1C7 位。

必须在将 PRCR 寄存器的 PRC3 位置“1” (允许写) 后改写 VW1C 寄存器。如果改写 VW1C 寄存器，VW1C2 位就可能变为“1” (检测到经过 Vdet1)。因此，必须在改写 VW1C 寄存器后将 VW1C2 位置“0” (未检测到)。

## 7.3 VCC 输入电压的监视

### 7.3.1 Vdet0 的监视

不能监视 Vdet0。

### 7.3.2 Vdet1 的监视

在进行以下的设定并且经过  $t_d(E-A)$ （参照“20. 电特性”）后，能通过 VW1C 寄存器的 VW1C3 位监视电压监视 1 的比较结果。

1. 通过 VD1LS 寄存器的 VD1S1 ~ VD1S3 位选择电压检测 1 的检测电压。
2. 将 VCA2 寄存器的 VC1E 位置“1”（电压检测 1 电路有效）。

## 7.4 电压监视 0 复位

电压监视 0 复位相关位的设定步骤以及电压监视 0 复位的运行例子分别如表 7.3 和图 7.4 所示。

在将电压监视 0 复位用于从停止模式的返回时，必须将 VW0C 寄存器的 VW0C1 位置“1”（数字滤波器无效模式）。

表 7.3 电压监视 0 复位相关位的设定步骤

步骤	使用数字滤波器的情况	不使用数字滤波器的情况
1	通过 OFS 寄存器的 VDSEL0 ~ VDSEL1 位选择电压检测 0 的检测电压。	
2	将 VCA2 寄存器的 VC0E 位置“1”（电压检测 0 电路有效）。	
3	等待 $t_d(E-A)$ 。	
4（注 1）	通过 VW0C 寄存器的 VW0F0 ~ VW0F1 位选择数字滤波器的采样时钟。	—
5（注 1）	将 VW0C 寄存器的 VW0C1 位置“0”（数字滤波器有效模式）。	将 VW0C 寄存器的 VW0C1 位置“1”（数字滤波器无效模式）。
6	将 OCOCR 寄存器的 LOCODIS 位置“0”（低速内部振荡器振荡）。	—
7	等待 2 个数字滤波器的采样时钟周期。	无等待时间
8	将 VW0C 寄存器的 VW0C0 位置“1”（允许电压监视 0 复位）。	

注 1. 当 VW0C 寄存器的 VW0C0 位为“0”（禁止电压监视 0 复位）时，可以同时（用 1 条指令）执行步骤 4 和步骤 5。

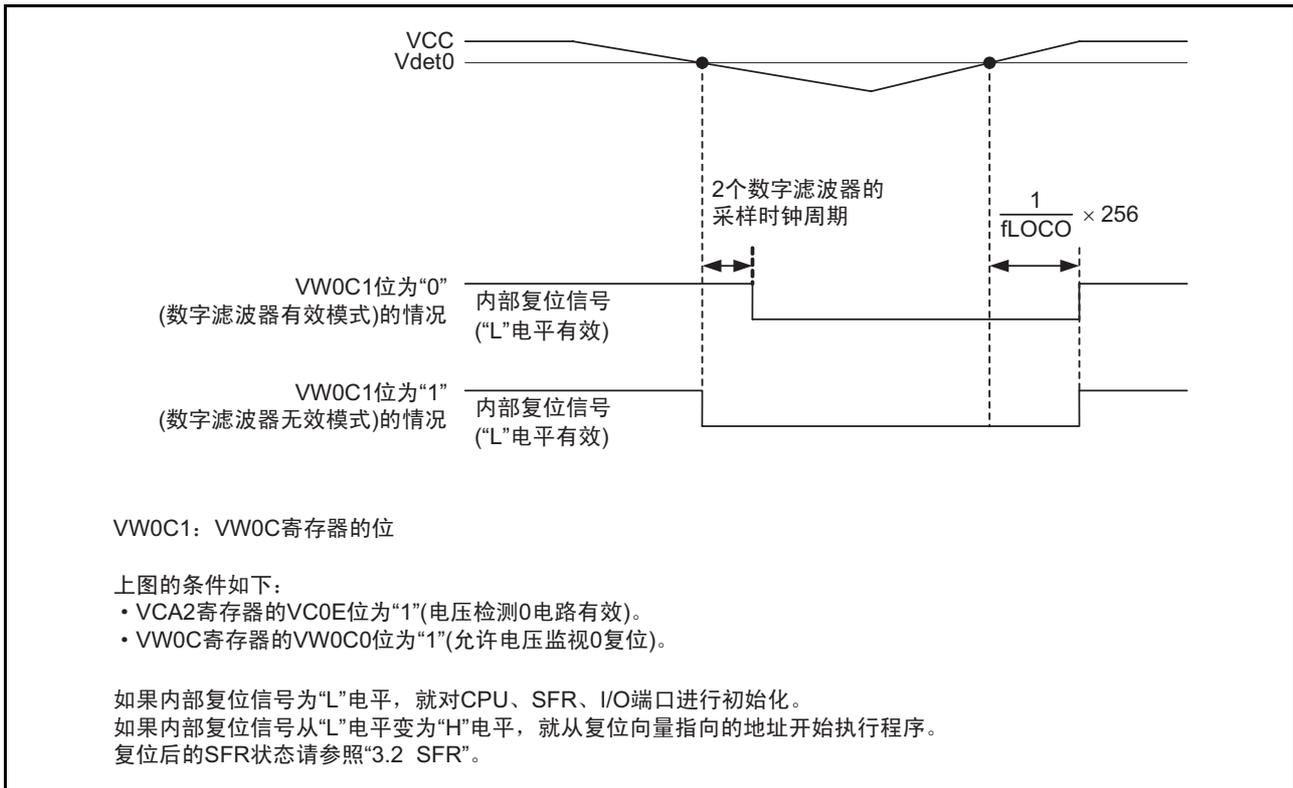


图 7.4 电压监视 0 复位的运行例子

## 7.5 电压监视 1 中断

电压监视 1 中断相关位的设定步骤以及电压监视 1 中断的运行例子分别如表 7.4 和图 7.5 所示。

在将电压监视 1 中断用于从停止模式的返回时，必须将 VW1C 寄存器的 VW1C1 位置 “1”（数字滤波器无效模式）。

表 7.4 电压监视 1 中断相关位的设定步骤

步骤	使用数字滤波器的情况	不使用数字滤波器的情况
1	通过 VD1LS 寄存器的 VD1S1 ~ VD1S3 位选择电压检测 1 的检测电压。	
2	将 VCA2 寄存器的 VC1E 位置 “1”（电压检测 1 电路有效）。	
3	等待 td(E-A)。	
4 (注 1)	通过 VW1C 寄存器的 VW1F0 ~ VW1F1 位选择数字滤波器的采样时钟。	—
5 (注 1)	将 VW1C 寄存器的 VW1C1 位置 “0”（数字滤波器有效模式）。	将 VW1C 寄存器的 VW1C1 位置 “1”（数字滤波器无效模式）。
6	通过 VCAC 寄存器的 VCAC1 位和 VW1C 寄存器的 VW1C7 位，选择中断请求的时序。	
7	将 VW1C 寄存器的 VW1C2 位置 “0”（未检测到）。	
8	将 OCOCR 寄存器的 LOCODIS 位置 “0”（低速内部振荡器振荡）。	—
9	等待 2 个数字滤波器的采样时钟周期	无等待时间
10	将 VW1C 寄存器的 VW1C0 位置 “1”（允许电压监视 1 中断）。	

注 1. 当 VW1C 寄存器的 VW1C0 位为 “0”（禁止电压监视 1 中断）时，可以同时（用 1 条指令）执行步骤 4 和步骤 5。

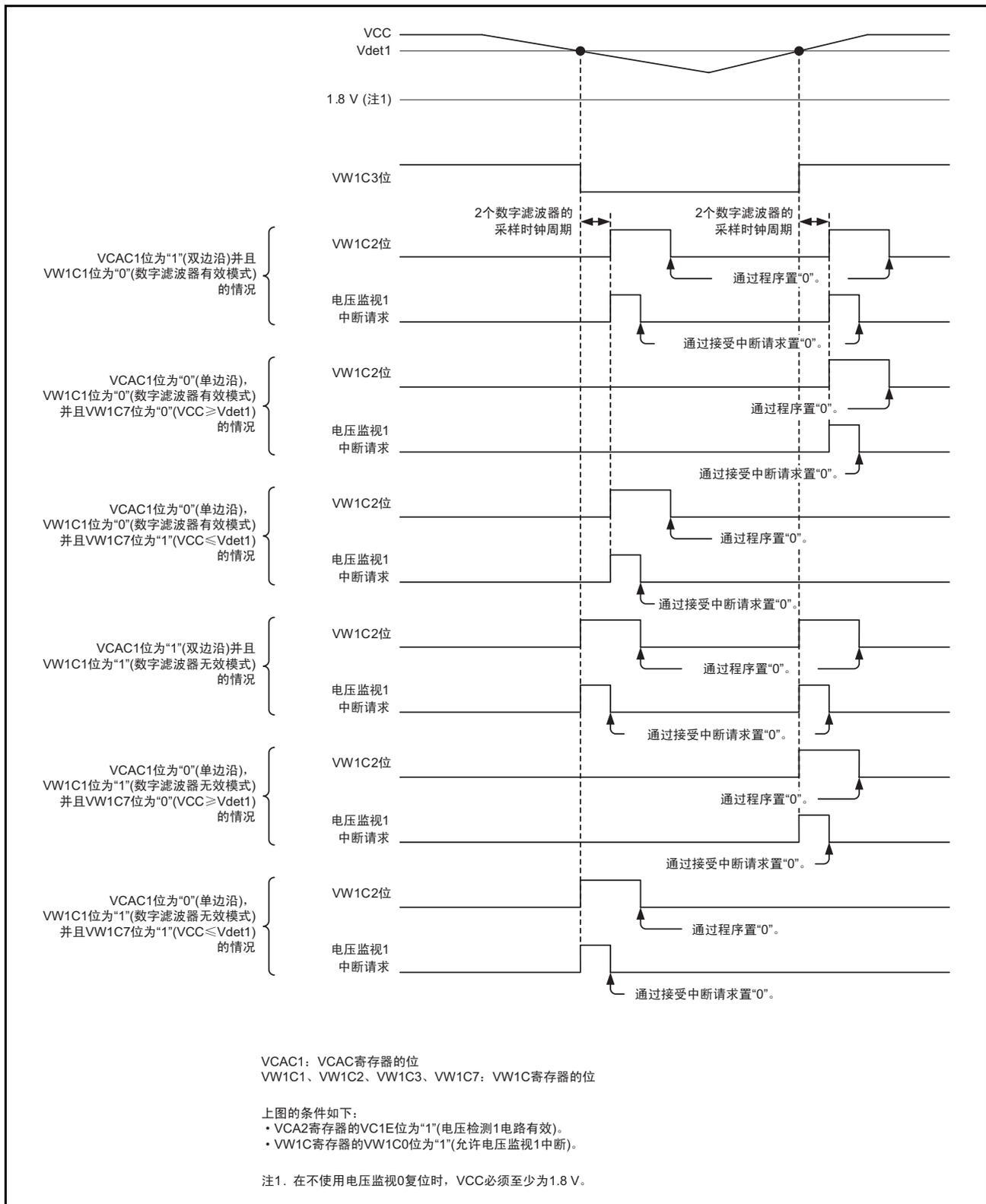


图 7.5 电压监视 1 中断的运行例子

## 8. 看门狗定时器

看门狗定时器用于检测程序的失控。因此，为了提高系统的可靠性，建议使用看门狗定时器。  
 另外，看门狗定时器还能用作周期定时器。

### 8.1 概要

看门狗定时器有 14 位递减计数器，能选择计数源保护模式的有效或者无效。

看门狗定时器的规格如表 8.1 所示。

有关看门狗定时器复位的详细内容，请参照“6.3.5 看门狗定时器复位”。

有关周期定时器的详细内容，请参照“8.3.4 周期定时器功能”。

看门狗定时器的框图如图 8.1 所示。

表 8.1 看门狗定时器的规格

项目	计数源保护模式无效	计数源保护模式有效
计数源	CPU 时钟或者低速内部振荡器时钟（1/16）	低速内部振荡器时钟
计数	递减计数	
计数开始条件	可选择以下任意一项： <ul style="list-style-type: none"> <li>复位后，自动开始计数。</li> <li>通过写 WDTS 寄存器开始计数。</li> </ul>	
计数停止条件	<ul style="list-style-type: none"> <li>当计数源为 CPU 时钟的 2 分频、16 分频或者 128 分频时，如果转移到等待模式或者停止模式，就停止计数。</li> <li>当计数源为低速内部振荡器时钟的 16 分频时，即使转移到等待模式或者停止模式，也不停止计数。</li> </ul>	无
看门狗定时器的初始化条件	<ul style="list-style-type: none"> <li>复位</li> <li>在可接受期间内，先将“00h”、紧接着将“FFh”写到 WDTR 寄存器（注 1）。（设定接受期间）</li> <li>下溢</li> </ul>	
下溢时的运行	看门狗定时器中断或者看门狗定时器复位	看门狗定时器复位
选择功能	<ul style="list-style-type: none"> <li>计数源的选择 通过 WDTC 寄存器的 WDTC6 ~ WDTC7 位进行选择。</li> <li>计数源保护模式                             <ul style="list-style-type: none"> <li>通过 OFS 寄存器的 CSPROINI 位（闪存）选择在复位后计数源保护模式的有效或者无效。</li> <li>在复位后计数源保护模式无效的情况下，通过 CSPR 寄存器的 CSPRO 位（程序）选择计数源保护模式的有效。</li> </ul> </li> <li>复位后的看门狗定时器的启动或者停止 通过 OFS 寄存器的 WDTON 位（闪存）进行选择。</li> <li>看门狗定时器的初始值 通过 OFS2 寄存器的 WDTUFS0 ~ WDTUFS1 位进行选择。</li> <li>看门狗定时器的刷新接受周期 通过 OFS2 寄存器的 WDTRCS0 ~ WDTRCS1 位进行选择。</li> </ul>	

注 1. 必须在看门狗定时器计数过程中的刷新期间写 WDTR 寄存器。

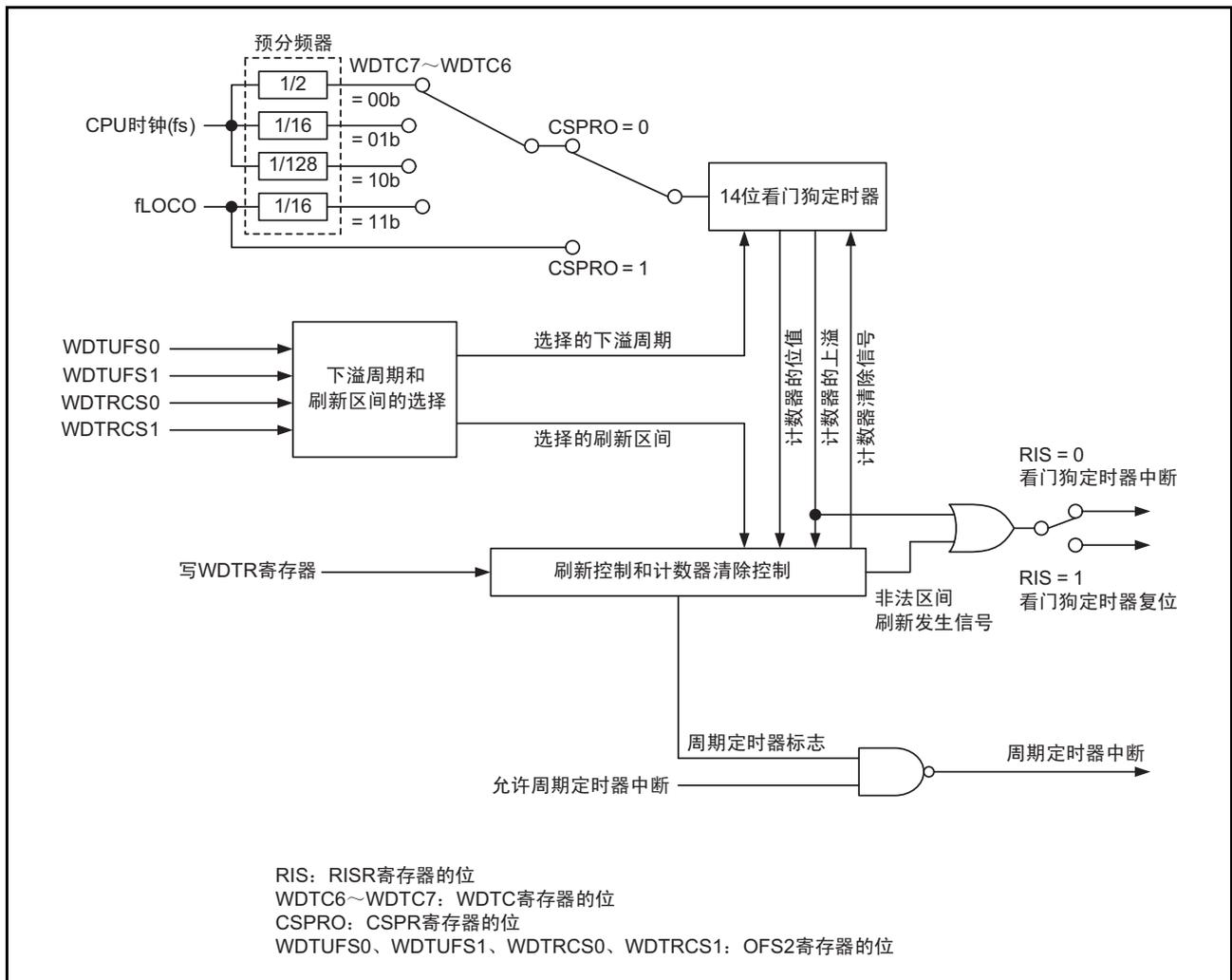


图 8.1 看门狗定时器的框图

## 8.2 寄存器说明

看门狗定时器的寄存器结构如表 8.2 所示。

表 8.2 看门狗定时器的寄存器结构

寄存器名	符号	复位后的值	地址	存取长度
复位中断选择寄存器	RISR	(注 1)	00030h	8
看门狗定时器的复位寄存器	WDTR	FFh	00031h	8
看门狗定时器的启动寄存器	WDTS	FFh	00032h	8
看门狗定时器的控制寄存器	WDT6	01000000b	00033h	8
计数源保护模式寄存器	CSPR	(注 1)	00034h	8
看门狗定时器的中断控制寄存器	WDTIR	00h	00035h	8

注 1. 请参照寄存器说明。

### 8.2.1 复位中断选择寄存器 (RISR)

地址	00030h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	RIS	UFIF	—	—	—	—	—	—
复位后的值	1	0	0	0	0	0	0	0
	上述是 OFS 寄存器的 CSPROINI 位为 “0” 情况。							
复位后的值	0	0	0	0	0	0	0	0
	上述是 OFS 寄存器的 CSPROINI 位为 “1” 情况。							

位	符号	位名	功能	R/W
b0	—	什么也不指定。读写值都为 “0”。		—
b1	—			
b2	—			
b3	—			
b4	—			
b5	—			
b6	UFIF	WDT 下溢检测标志	0: 看门狗定时器未发生下溢 1: 看门狗定时器发生下溢 (注 1)	R/W
b7	RIS	WDT 中断 / 复位转换位	0: 看门狗定时器中断 1: 看门狗定时器复位 (注 2)	R/W

注 1. 不能在 UFIF 位变为 “1” 后给 UFIF 位写 “0”。必须在读 “1” 后经过 1 个计数源时钟周期，然后给 UFIF 位写 “0”。

注 2. 如果通过程序给 RIS 位写 “1”，此位就变为 “1”。即使写 “0” 值也不变。  
 当 CSPR 寄存器的 CSPRO 位为 “1” (计数源保护模式有效) 时，RIS 位自动变为 “1”。

必须在将 PRCR 寄存器的 PRC1 位置 “1” (允许写) 后改写 RISR 寄存器。

#### UFIF 位 (WDT 下溢检测标志)

[为 “0” 的条件]

- 在写 “0” 时。

[为 “1” 的条件]

- 在 RIS 位为 “0” (看门狗定时器中断) 并且看门狗定时器发生下溢时。
- 在 RIS 位为 “0” (看门狗定时器中断) 并且在可接受期间外执行刷新时 (非法刷新)。

### 8.2.2 看门狗定时器的复位寄存器 (WDTR)

地址	00031h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	—	—	—	—	—	—
复位后的值	1	1	1	1	1	1	1	1

位	功能	R/W
b7 ~ b0	如果在可接受期间内先写“00h”再接着写“FFh”，看门狗定时器就被初始化。 通过 OFS2 寄存器的 WDTUFS0 ~ WDTUFS1 位，指定看门狗定时器的初始值（注 1）。	W

注 1. 必须在看门狗定时器计数过程中写 WDTR 寄存器。

### 8.2.3 看门狗定时器的启动寄存器 (WDTS)

地址	00032h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	—	—	—	—	—	—
复位后的值	1	1	1	1	1	1	1	1

位	功能	R/W
b7 ~ b0	通过写此寄存器的指令，看门狗定时器开始计数。	W

### 8.2.4 看门狗定时器的控制寄存器 (WDTC)

地址	00033h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	WDTC7	WDTC6	—	—	—	—	—	—
复位后的值	0	1	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	—	保留位	读取值为不定值。	R
b1	—			
b2	—			
b3	—			
b4	—			
b5	—			
b6	WDTC6	看门狗定时器的计数源选择位	b7 b6 00: CPU 时钟的 2 分频 01: CPU 时钟的 16 分频 10: CPU 时钟的 128 分频 11: 低速内部振荡器时钟的 16 分频	R/W
b7	WDTC7			R/W

### 8.2.5 计数源保护模式寄存器 (CSPR)

地址	00034h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	CSPRO	—	—	—	—	—	—	—
复位后的值	1	0	0	0	0	0	0	0
	上述是 OFS 寄存器的 CSPROINI 位为 “0” 情况。							
复位后的值	0	0	0	0	0	0	0	0
	上述是 OFS 寄存器的 CSPROINI 位为 “1” 情况。							

位	符号	位名	功能	R/W
b0	—	保留位	必须置 “0”。	R/W
b1	—			
b2	—			
b3	—			
b4	—			
b5	—			
b6	—			
b7	CSPRO	计数源保护模式选择位 (注 1)	0: 计数源保护模式无效 1: 计数源保护模式有效	R/W

注 1. 要将 CSPRO 位置 “1” 时，必须在写 “0” 后写 “1”。不能通过程序将此位置 “0”。在写 “0” 后到写 “1” 前，不能写 CSPR 寄存器以外的寄存器。

### 8.2.6 看门狗定时器的中断控制寄存器 (WDTIR)

地址	00035h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	WDTIE	WDTIF	—	—	—	—	—	—
复位后的值	0	1	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	—	什么也不指定。读写值都为“0”。		—
b1	—			
b2	—			
b3	—			
b4	—			
b5	—			
b6	WDTIF	周期定时器的中断标志	0: 无周期定时器中断请求 1: 有周期定时器中断请求	R/W
b7	WDTIE	周期定时器的中断允许位	0: 禁止周期定时器中断 1: 允许周期定时器中断	R/W

#### WDTIF 位 (周期定时器的中断标志)

[为“0”的条件]

- 在读“1”后写“0”时。

[为“1”的条件]

- 在结束刷新接受期间的计数时。

### 8.3 运行说明

#### 8.3.1 有关多个模式的共同事项

##### 8.3.1.1 刷新接受期间

能通过 OFS2 寄存器的 WDTRCS0 ~ WDTRCS1 位，选择看门狗定时器可接受刷新（写 WDTR 寄存器）的期间，看门狗定时器的刷新接受期间如图 8.2 所示。

假设看门狗定时器从开始计数到发生下溢的期间为 100%，则在可接受期间内执行的刷新被接受。在可接受期间外执行的刷新被视为非法写操作，并且发生看门狗定时器中断或者看门狗定时器复位（通过 RISR 寄存器的 RIS 位进行选择）。

不能在看门狗定时器停止计数时执行刷新。

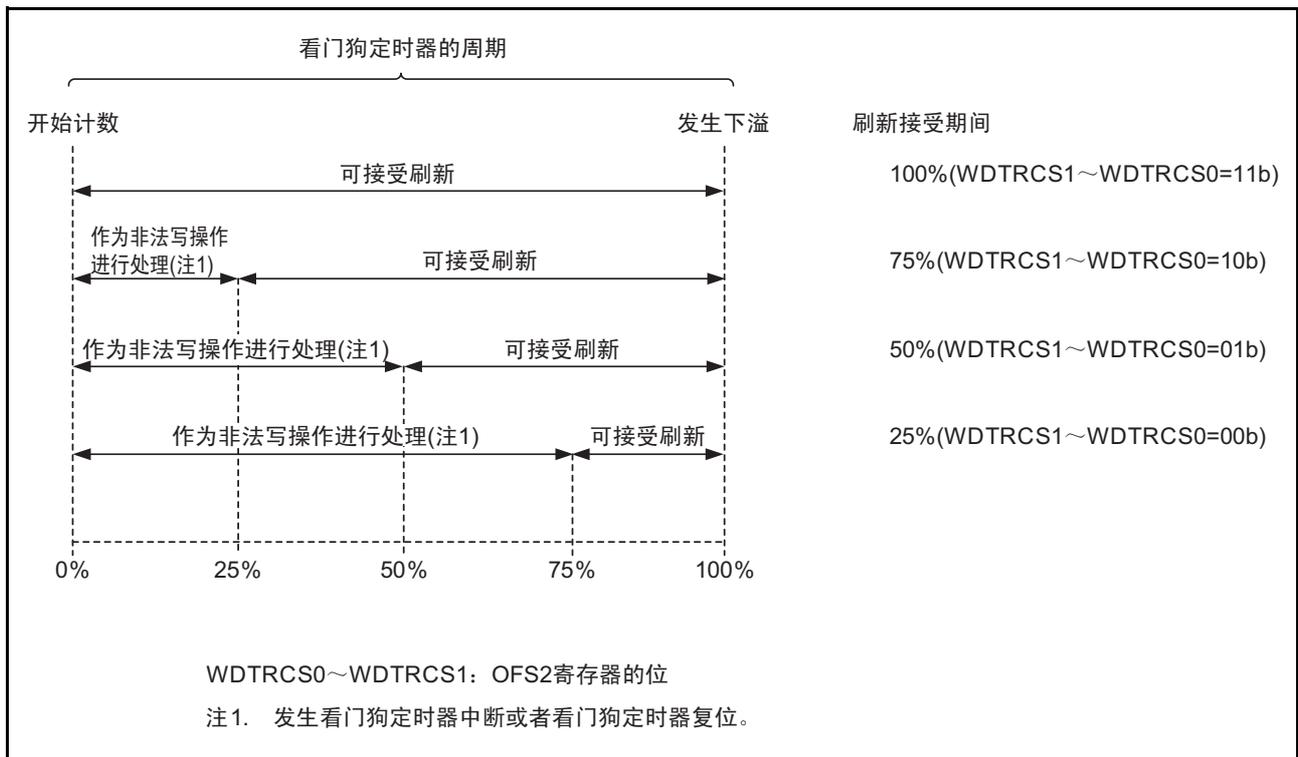


图 8.2 看门狗定时器的刷新接受期间

### 8.3.2 计数源保护模式无效的情况

在计数源保护模式无效的情况下，看门狗定时器的计数源为 CPU 时钟或者低速内部振荡器时钟。  
 计数源保护模式无效时的看门狗定时器的规格如表 8.3 所示。

表 8.3 计数源保护模式无效时的看门狗定时器的规格

项目	规格
计数源	CPU 时钟或者低速内部振荡器时钟 (1/16)
计数	递减计数
周期	<p>预分频器的分频比 (n) × 看门狗定时器的计数值 (m) (注 1)</p> <p>计数源</p> <p>n: 2、16 或者 128 (通过 WDTC 寄存器的 WDTC6 ~ WDTC7 位进行选择)                      但是, 当 WDTC7 ~ WDTC6 位为 “11b” (计数源为低速内部振荡器时钟) 时, n 为 16。</p> <p>m: 通过 OFS2 寄存器的 WDTUFS0 ~ WDTUFS1 位设定的值。                      例: 当 CPU 时钟为 20MHz, 预分频器为 16 分频并且 WDTUFS1 ~ WDTUFS0 位为 “11b” (3FFFh) 时, 周期约为 13.1ms。</p>
看门狗定时器的初始化条件	<ul style="list-style-type: none"> <li>• 复位</li> <li>• 先将 “00h”、紧接着将 “FFh” 写到 WDTR 寄存器 (注 2)。</li> <li>• 下溢</li> </ul>
计数开始条件	<p>通过 OFS 寄存器 (地址 0FFFFh) 的 WDTON 位 (注 3) 选择复位后的看门狗定时器运行。</p> <ul style="list-style-type: none"> <li>• 当 WDTON 位为 “1” (复位后, 看门狗定时器处于停止状态) 时                      复位后, 看门狗定时器和预分频器停止运行, 通过写 WDTS 寄存器开始计数。</li> <li>• 当 WDTON 位为 “0” (复位后, 看门狗定时器自动启动) 时                      复位后, 看门狗定时器和预分频器自动开始计数。</li> </ul>
计数停止条件	<ul style="list-style-type: none"> <li>• 当计数源为 CPU 时钟的 2 分频、16 分频或者 128 分频时, 如果转移到等待模式或者停止模式, 就停止计数。</li> <li>• 当计数源为低速内部振荡器时钟的 16 分频时, 即使转移到等待模式或者停止模式, 也不停止计数。</li> </ul>
下溢时的运行	<ul style="list-style-type: none"> <li>• 当 RISR 寄存器的 RIS 位为 “0” 时                      看门狗定时器中断</li> <li>• 当 RISR 寄存器的 RIS 位为 “1” 时                      看门狗定时器复位 (参照 “6.3.5 看门狗定时器复位”)</li> </ul>

注 1. 如果先将 “00h”、紧接着将 “FFh” 写到 WDTR 寄存器, 看门狗定时器就被初始化。预分频器在复位后被初始化, 因此看门狗定时器的周期将产生由预分频器引起的误差。

注 2. 必须在看门狗定时器的计数过程中写 WDTR 寄存器。

注 3. 不能通过程序更改 WDTON 位。在设定 WDTON 位时, 必须通过闪存编程器给地址 0FFFFh 的 b0 写 “0”。

### 8.3.3 计数源保护模式有效的情况

在计数源保护模式有效的情况下，看门狗定时器的计数源为低速内部振荡器时钟。在程序失控时，即使 CPU 时钟停止振荡，也能给看门狗定时器提供时钟。

计数源保护模式有效时的看门狗定时器的规格如表 8.4 所示。

表 8.4 计数源保护模式有效时的看门狗定时器的规格

项目	规格
计数源	低速内部振荡器时钟
计数	递减计数
周期	看门狗定时器的计数值 (m) 低速内部振荡器时钟 m: 通过 OFS2 寄存器的 WDTUFS0 ~ WDTUFS1 位设定的值。 例: 当低速内部振荡器时钟为 125kHz 并且 WDTUFS1 ~ WDTUFS0 位为 “00b” (03FFh) 时, 周期约为 8.2ms。
看门狗定时器的初始化条件	<ul style="list-style-type: none"> <li>• 复位</li> <li>• 先将 “00h”、紧接着将 “FFh” 写到 WDTR 寄存器 (注 1)。</li> <li>• 下溢</li> </ul>
计数开始条件	通过 OFS 寄存器 (地址 0FFFFh) 的 WDTON 位 (注 2) 选择复位后的看门狗定时器运行。 <ul style="list-style-type: none"> <li>• 当 WDTON 位为 “1” (复位后, 看门狗定时器处于停止状态) 时                              复位后, 看门狗定时器停止运行, 通过写 WDTS 寄存器开始计数。</li> <li>• 当 WDTON 位为 “0” (复位后, 看门狗定时器自动启动) 时                              复位后, 看门狗定时器自动开始计数。</li> </ul>
计数停止条件	无 (在开始计数后, 即使在等待模式或者停止模式中, 也不停止计数。)
下溢时的运行	看门狗定时器复位 (参照 “6.3.5 看门狗定时器复位”)
寄存器、位	如果将 CSPR 寄存器的 CSPRO 位置 “1” (计数源保护模式有效) (注 3), 就自动进行以下的设定: <ul style="list-style-type: none"> <li>• 低速内部振荡器振荡。</li> <li>• 将 RISR 寄存器的 RIS 位置 “1” (看门狗定时器复位)。</li> </ul>

注 1. 必须在看门狗定时器的计数过程中写 WDTR 寄存器。

注 2. 不能通过程序更改 WDTON 位。在设定 WDTON 位时, 必须通过闪存编程器给地址 0FFFFh 的 b0 写 “0”。

注 3. 即使给 OFS 寄存器的 CSPROINI 位写 “0”, CSPRO 位也变为 “1”。不能通过程序更改 CSPROINI 位。在设定 CSPROINI 位时, 必须通过闪存编程器给地址 0FFFFh 的 b7 写 “0”。

### 8.3.4 周期定时器功能

计时区间取决于下溢周期的设定（OFS2 寄存器的 WDTUFS0 ~ WDTUFS1 位）和刷新接受周期的设定（OFS2 寄存器的 WDTRCS0 ~ WDTRCS1 位）。周期定时器不能用于停止模式。

周期定时器的设定以及周期定时器功能的时序图分别如表 8.5 和图 8.3 所示。

如果周期定时器经过表 8.5 所示的计时区间，WDTIR 寄存器的 WDTIF 位就变为“1”（有周期定时器中断请求）。

表 8.5 周期定时器的设定

初始值的设定 OFS2 寄存器的 WDTUFS1 ~ WDTUFS0 位	刷新区间的设定 OFS2 寄存器的 WDTRCS1 ~ WDTRCS0 位	周期定时器的计时区间
11b	11b	3FFFh→0000h (3FFFh)
	10b	3FFFh→2FFFh (1000h)
	01b	3FFFh→1FFFh (2000h)
	00b	3FFFh→0FFFh (3000h)
10b	11b	1FFFh→0000h (1FFFh)
	10b	1FFFh→17FFh (0800h)
	01b	1FFFh→0FFFh (1000h)
	00b	1FFFh→07FFh (1800h)
01b	11b	0FFFh→0000h (0FFFh)
	10b	0FFFh→0BFFh (0400h)
	01b	0FFFh→07FFh (0800h)
	00b	0FFFh→03FFh (0C00h)
00b	11b	03FFh→0000h (03FFh)
	10b	03FFh→02FFh (0100h)
	01b	03FFh→01FFh (0200h)
	00b	03FFh→00FFh (0300h)

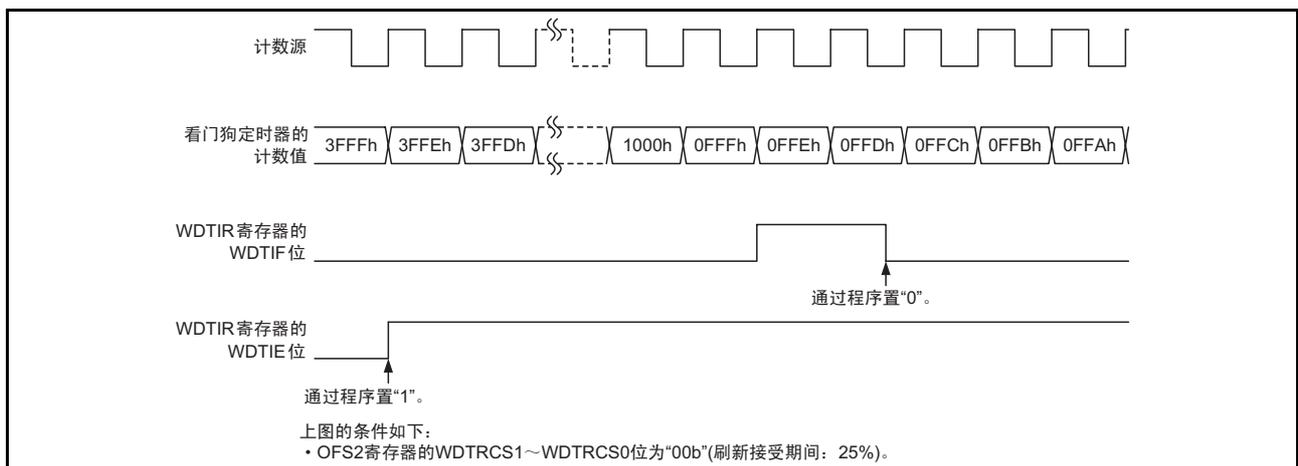


图 8.3 周期定时器功能的时序图

### 8.4 使用看门狗定时器时的注意事项

- 不能在看门狗定时器运行过程中转换计数源。
- 从写 WDTR 寄存器到看门狗定时器被初始化前，有 2 个计数源周期的延迟。
- 如果选择低速内部振荡器时钟作为计数源，就可能因低速内部振荡器的精度而在看门狗定时器的下溢周期产生误差。在使用低速内部振荡器时钟时，必须确认下溢周期。
- 将“00h”和“FFh”连续写到 WDTR 寄存器，并且必须在写“00h”后到写“FFh”前空出 3 个计数源周期的间隔。

## 9. 时钟发生电路

### 9.1 概要

R8C/M12A 群内置 3 个时钟发生电路：

- XIN 时钟振荡电路
- 高速内部振荡器
- 低速内部振荡器

时钟发生电路的规格和引脚结构分别如表 9.1 和表 9.2 所示，时钟发生电路的框图以及外围功能时钟的提供分别如图 9.1 和图 9.2 所示。

表 9.1 时钟发生电路的规格

项目	XIN 时钟振荡电路	高速内部振荡器	低速内部振荡器
时钟频率	0MHz ~ 20MHz（在使用振荡器时，为 2MHz ~ 20MHz）	约 20MHz	约 125kHz
能连接的振荡器	<ul style="list-style-type: none"><li>• 陶瓷谐振器</li><li>• 晶体振荡器</li></ul>	—	—
振荡器的连接引脚	XIN、XOUT（注 1）	—	—
振荡的开始和停止	有	有	有
复位后的状态	停止	停止	振荡
其他	<ul style="list-style-type: none"><li>• 能输入外部生成的时钟（注 2）。</li><li>• 内置反馈电阻（可选择连接或者不连接）。</li></ul>	—	—

注 1. 在不使用 XIN 时钟振荡电路而将内部振荡器时钟用作 CPU 时钟的情况下，这些引脚能用作 P4\_6 和 P4\_7。

注 2. 在输入外部时钟的情况下，必须将 EXCKCR 寄存器的 CKPT1 ~ CKPT0 位置“01b”（P4\_6: XIN 时钟输入（外部时钟输入），P4\_7: I/O 端口）。内部反馈电阻无效，XIN 时钟振荡电路也停止运行。

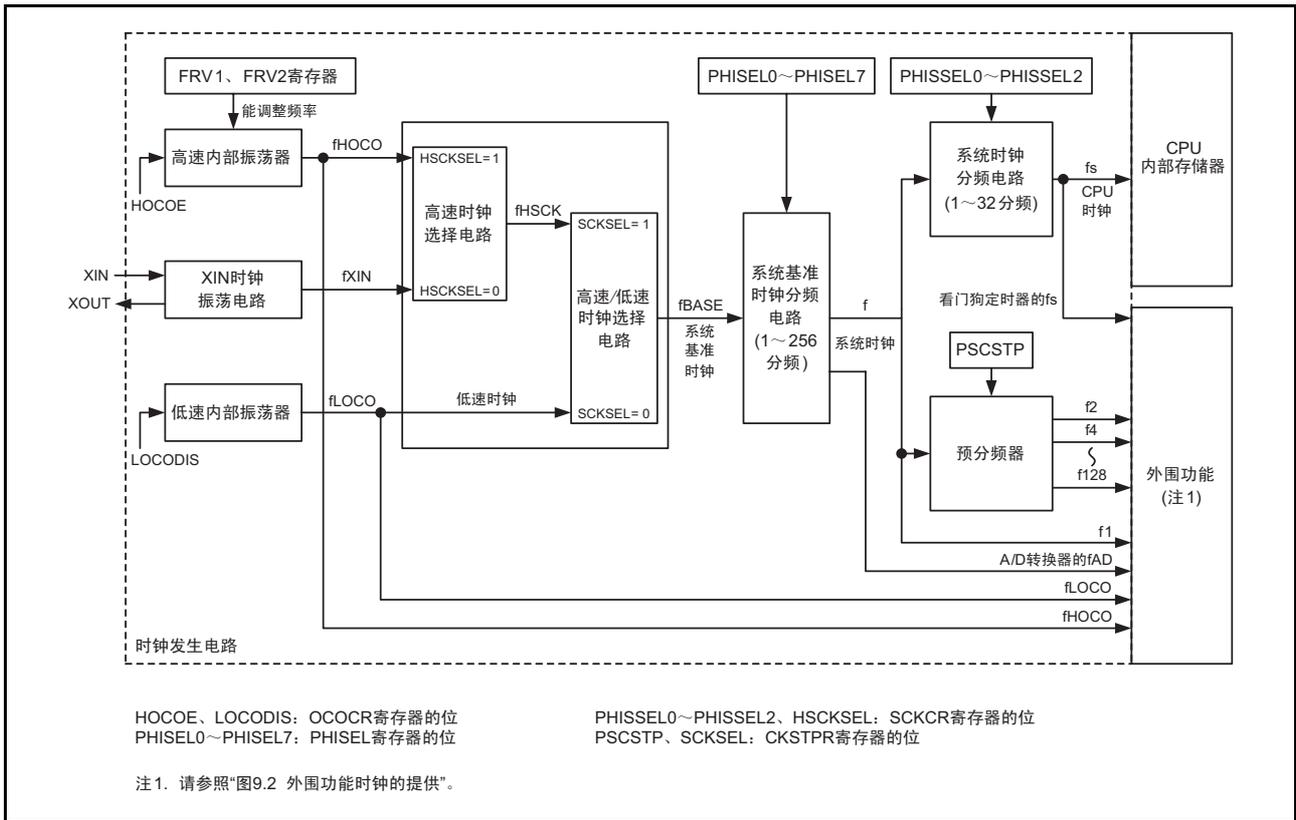


图 9.1 时钟发生电路的框图

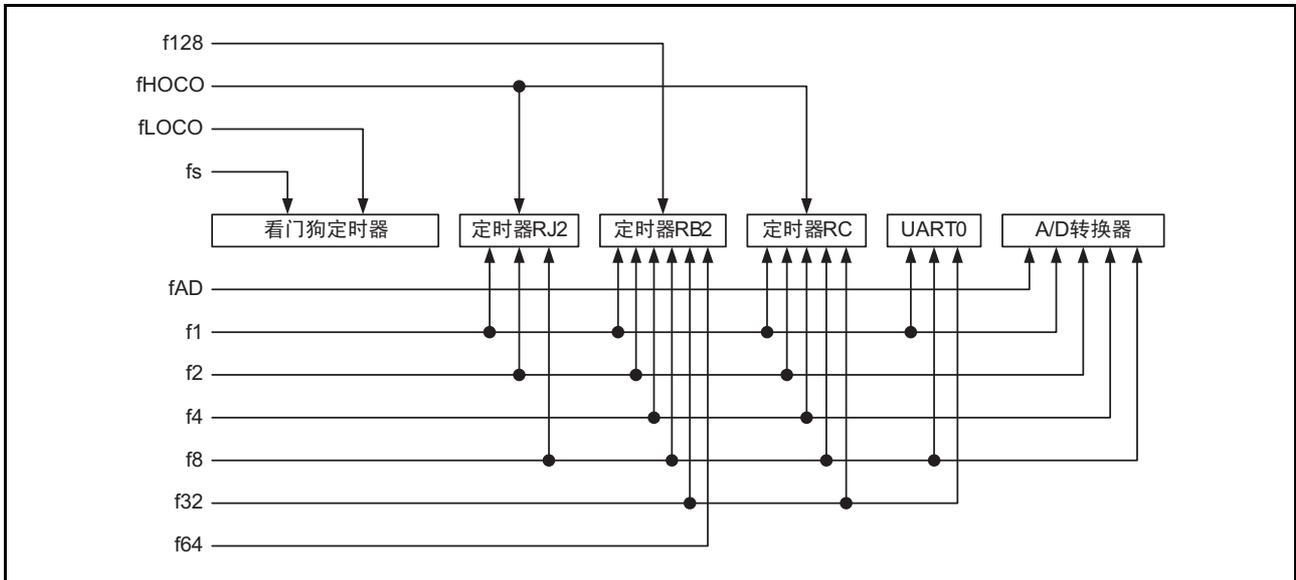


图 9.2 外围功能时钟的提供

表 9.2 时钟发生电路的引脚结构

引脚名	输入 / 输出	功能
XIN	输入	XIN 时钟输入 / 外部时钟输入
XOUT	输出	XIN 时钟输出

## 9.2 寄存器说明

时钟发生电路的寄存器结构如表 9.3 所示。

表 9.3 时钟发生电路的寄存器结构

寄存器名	符号	复位后的值	地址	存取长度
外部时钟控制寄存器	EXCKCR	00h	00020h	8
内部振荡器的控制寄存器	OCOCCR	00h	00021h	8
系统时钟 f 控制寄存器	SCKCR	00h	00022h	8
系统时钟 f 选择寄存器	PHISEL	00h	00023h	8
时钟停止控制寄存器	CKSTPR	00h	00024h	8
模式返回时的时钟控制寄存器	CKRSCR	00h	00025h	8
振荡停止检测寄存器	BAKCR	00h	00026h	8
高速内部振荡器的 18.432MHz 控制寄存器 0	FR18S0	出厂值	00064h	8
高速内部振荡器的 18.432MHz 控制寄存器 1	FR18S1	出厂值	00065h	8
高速内部振荡器的控制寄存器 1	FRV1	出厂值	00067h	8
高速内部振荡器的控制寄存器 2	FRV2	出厂值	00068h	8

### 9.2.1 外部时钟控制寄存器 (EXCKCR)

地址	00020h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	XRCUT	—	—	—	—	CKPT1	CKPT0
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	CKPT0	P4_6、	P4_6 引脚	R/W
b1	CKPT1	P4_7 引脚功能选择位	b1 b0 00: I/O 端口 01: XIN 时钟输入 (外部时钟输入) 10: I/O 端口 11: XIN	R/W
b2	—	什么也不指定。读写值都为“0”。		—
b3	—			
b4	—			
b5	—			
b6	XRCUT	XIN-XOUT 内部反馈电阻选择位	0: 内部反馈电阻有效 1: 内部反馈电阻无效	R/W
b7	—	什么也不指定。读写值都为“0”。		—

必须在将 PRCCR 寄存器的 PRC0 位置“1” (允许写) 后改写 EXCKCR 寄存器。

#### XRCUT 位 (XIN-XOUT 内部反馈电阻选择位)

在振荡停止时，内部反馈电阻无效。

### 9.2.2 内部振荡器的控制寄存器（OCOCR）

地址	00021h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	—	—	—	—	LOCODIS	HOCOE
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	HOCOE	高速内部振荡器的振荡允许位	0: 高速内部振荡器停止振荡 1: 高速内部振荡器振荡	R/W
b1	LOCODIS	低速内部振荡器的振荡停止位	0: 低速内部振荡器振荡 1: 低速内部振荡器停止振荡	R/W
b2	—	什么也不指定。读写值都为“0”。		—
b3	—			
b4	—			
b5	—			
b6	—			
b7	—			

必须在将 PRCR 寄存器的 PRC0 位置“1”（允许写）后改写 OCOCR 寄存器。

#### HOCOE 位（高速内部振荡器的振荡允许位）

复位后，高速内部振荡器生成的内部振荡器时钟停止振荡。一旦将 HOCOE 位置“1”（高速内部振荡器振荡），就开始振荡。

高速内部振荡器振荡的开始条件和停止条件如下所示：

[ 高速内部振荡器振荡的开始条件 ]

在至少满足以下任意一个条件时：

- 在停止模式以外的模式中将 HOCOE 位置“1”（高速内部振荡器振荡）时。
- 在停止模式以外的模式中选择高速内部振荡器时钟作为系统基准时钟时。

[ 高速内部振荡器振荡的停止条件 ]

在至少满足以下任意一个条件时：

- 转移到停止模式时。
- 系统基准时钟不是高速内部振荡器时钟，并且将 HOCOE 位置“0”（高速内部振荡器停止振荡）时。

#### LOCODIS 位（低速内部振荡器的振荡停止位）

低速内部振荡器生成的时钟为 CPU 时钟和外围功能时钟的时钟源。

复位后，低速内部振荡器生成的内部振荡器时钟的无分频时钟为 CPU 时钟。

低速内部振荡器振荡的开始条件和停止条件如下所示：

[ 低速内部振荡器振荡的开始条件 ]

在至少满足以下任意一个条件时：

- 在停止模式以外的模式中将 LOCODIS 位置 “0”（低速内部振荡器振荡）时。
- 在看门狗定时器为计数源保护模式有效的情况下，选择低速内部振荡器的 16 分频时钟作为看门狗定时器的计数源时。
- 在停止模式以外的模式中选择低速内部振荡器时钟作为系统基准时钟时。
- 在选择系统时钟作为 XIN 时钟并且 BAKCR 寄存器的 XINBAKE 位为 “1”（振荡停止检测功能有效）的状态下，检测到振荡的停止时。

[ 低速内部振荡器振荡的停止条件 ]

在至少满足以下任意一个条件时：

- 在看门狗定时器为计数源保护模式无效的情况下，选择低速内部振荡器的 16 分频时钟以外的时钟作为看门狗定时器的计数源，并且转移到停止模式时。
- 在系统基准时钟不是低速内部振荡器时钟并且在看门狗定时器为计数源保护模式无效的情况下，将 LOCODIS 位置 “1”（低速内部振荡器停止振荡）时。

### 9.2.3 系统时钟 f 控制寄存器 (SCKCR)

地址	00022h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	HCKSEL	WAITM	—	—	PHISSEL2	PHISSEL1	PHISSEL0
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	PHISSEL0	系统时钟的分频选择位	系统时钟的分频 b2 b1 b0 0 0 0: fs=f1 0 0 1: fs=f2 0 1 0: fs=f4 0 1 1: fs=f8 1 0 0: fs=f16 1 0 1: fs=f32 1 1 0: 不能设定 1 1 1: 不能设定	R/W
b1	PHISSEL1			R/W
b2	PHISSEL2			R/W
b3	—	什么也不指定。读写值都为“0”。		—
b4	—			
b5	WAITM	等待控制位	0: 不是等待模式 1: 转移到等待模式	R/W
b6	HCKSEL	高速内部振荡器 /XIN 时钟的选择位	0: XIN 时钟 1: 高速内部振荡器	R/W
b7	—	什么也不指定。读写值都为“0”。		—

必须在将 PRCR 寄存器的 PRC0 位置“1”（允许写）后改写 SCKCR 寄存器。

#### PHISSEL0 ~ PHISSEL2 位（系统时钟的分频选择位）

在从等待模式或者停止模式返回时，如果 CKRSCR 寄存器的 PHISRS 位为“1”（无分频），PHISSEL2 ~ PHISSEL0 位就变为“000b”（fs=f1）。

#### WAITM 位（等待控制位）

[为“0”的条件]

- 在通过外围功能中断从等待模式返回时。

[为“1”的条件]

- 在将 PRCR 寄存器的 PRC0 位置“1”（允许写）后给 WAITM 位写“1”时。

### 9.2.4 系统时钟 f 选择寄存器 (PHISEL)

地址	00023h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	PHISEL7	PHISEL6	PHISEL5	PHISEL4	PHISEL3	PHISEL2	PHISEL1	PHISEL0
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	PHISEL0	系统时钟 (f) 和 A/D 转换器时钟 (fAD) 的选择位	<ul style="list-style-type: none"> <li>系统时钟 (f)  <math>f=fBASE/(n+1)</math></li> <li>A/D 转换器时钟 (fAD)  <math>fAD=fBASE/(n+1)\cdots(n+1)</math> 不是 4 的倍数时  <math>fAD=4\times fBASE/(n+1)\cdots(n+1)</math> 是 4 的倍数时                      n: PHISEL0 ~ PHISEL7 位设定的 2 进制的值</li> </ul>	R/W
b1	PHISEL1			R/W
b2	PHISEL2			R/W
b3	PHISEL3			R/W
b4	PHISEL4			R/W
b5	PHISEL5			R/W
b6	PHISEL6			R/W
b7	PHISEL7			R/W

必须在将 PRCR 寄存器的 PRC0 位置 “1” (允许写) 后改写 PHISEL 寄存器。  
 复位期间的系统时钟与 PHISEL 寄存器的设定值无关，固定为 8 分频后的频率。  
 PHISEL 寄存器的设定例子如表 9.4 所示。

表 9.4 PHISEL 寄存器的设定例子

PHISEL 寄存器的设定值 (n)	系统时钟 (f)	A/D 转换器时钟 (fAD)
00h	fBASE	fBASE
01h	fBASE 的 2 分频	fBASE 的 2 分频
02h	fBASE 的 3 分频	fBASE 的 3 分频
03h	fBASE 的 4 分频	fBASE
04h	fBASE 的 5 分频	fBASE 的 5 分频
05h	fBASE 的 6 分频	fBASE 的 6 分频
06h	fBASE 的 7 分频	fBASE 的 7 分频
07h	fBASE 的 8 分频	fBASE 的 2 分频

### 9.2.5 时钟停止控制寄存器 (CKSTPR)

地址	00024h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	SCKSEL	—	—	—	—	PSCSTP	WCKSTP	STPM
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	STPM	全部时钟停止控制位	0: 时钟振荡 1: 时钟停止振荡 (停止模式)	R/W
b1	WCKSTP	等待模式中的 fBASE 停止位	0: 在等待模式中提供系统时钟 1: 在等待模式中停止系统时钟	R/W
b2	PSCSTP	预分频器停止位	0: 预分频器运行 1: 预分频器停止运行	R/W
b3	—	什么也不指定。读写值都为“0”。		—
b4	—			
b5	—			
b6	—			
b7	SCKSEL	系统基准时钟选择位	0: fLOCO 1: fHSCK	R/W

必须在将 PRCR 寄存器的 PRC0 位置“1” (允许写) 后改写 CKSTPR 寄存器。

#### STPM 位 (全部时钟停止控制位)

即使在计数源保护模式有效的情况下转移到停止模式，也给看门狗定时器提供低速内部振荡器时钟。

#### WCKSTP 位 (等待模式的 fBASE 停止位)

控制等待模式中的系统时钟的提供和停止。

#### PSCSTP 位 (预分频器停止位)

一旦将 PSCSTP 位置“1”，预分频器就停止运行。使用 f2 ~ f128 的外围功能变为运行停止状态，但是保持寄存器的值。

#### SCKSEL 位 (系统基准时钟选择位)

fHSCK 通过 SCKCR 寄存器的 HSCKSEL 位选择 XIN 时钟或者高速内部振荡器时钟。

[为“0”的条件]

- 在写“0”时。
- 在选择系统时钟作为 XIN 时钟并且 BAKCR 寄存器的 XINBAKE 位为“1” (振荡停止检测功能有效) 的状态下，检测到 XIN 时钟停止振荡并且系统时钟变为 fLOCO 时。

[为“1”的条件]

- 在写“1”时。
- 在 CKRSCR 寄存器的 WAITRS 位为“1” (fHSCK) 的状态下从等待模式返回时。
- 在 CKRSCR 寄存器的 STOPRS 位为“1” (fHSCK) 的状态下从停止模式返回时。

### 9.2.6 模式返回时的时钟控制寄存器 (CKRSCR)

地址	00025h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	STOPRS	WAITRS	PHISRS	—	CKST3	CKST2	CKST1	CKST0
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	CKST0	时钟振荡器的振荡稳定状态选择位	待机状态数 b3 b2 b1 b0 0 0 0 0: 4 个 0 0 0 1: 16 个 0 0 1 0: 32 个 0 0 1 1: 64 个 0 1 0 0: 128 个 0 1 0 1: 256 个 0 1 1 0: 512 个 0 1 1 1: 1024 个 1 0 0 0: 2048 个 1 0 0 1: 4096 个 1 0 1 0: 8192 个 1 0 1 1: 16384 个 1 1 0 0: 32768 个 1 1 0 1: 65536 个 1 1 1 0: 131072 个 1 1 1 1: 262144 个	R/W
b1	CKST1			R/W
b2	CKST2			R/W
b3	CKST3			R/W
b4	—	什么也不指定。读写值都为“0”。		—
b5	PHISRS	从等待模式或者停止模式返回时的系统时钟分频选择位	0: SCKCR 寄存器的 PHISSEL0 ~ PHISSEL2 的设定值有效 1: 无分频	R/W
b6	WAITRS	从等待模式返回时的高速时钟选择位	0: 通过转移到等待模式前的 CPU 时钟返回 1: fHSCK	R/W
b7	STOPRS	从停止模式返回时的高速时钟选择位	0: 通过转移到停止模式前的 CPU 时钟返回 1: fHSCK	R/W

必须在将 PRCR 寄存器的 PRC0 位置“1”（允许写）后改写 CKRSCR 寄存器。

#### CKST0 ~ CKST3 位（时钟振荡器的振荡稳定状态选择位）

在从等待模式转移到标准模式时，通过 WAITRS 位选择时钟源；在从停止模式转移到标准模式时，通过 STOPRS 位选择时钟源。CKST0 ~ CKST3 位设定从系统时钟的时钟振荡器开始振荡到提供时钟为止的期间（稳定时间）。稳定时间的生成时钟是返回后的系统时钟。但是，如果转移到等待模式前的系统时钟和从等待模式返回后的系统时钟相同，就不需要等待稳定时间而返回到标准模式，与 CKST0 ~ CKST3 位的设定无关。

在从等待模式或者停止模式返回时，必须考虑振荡器的频率，使用 CKST0 ~ CKST3 位并且按照表 9.5 设定稳定时间。

表 9.5 稳定时间

返回后的系统基准时钟源	稳定时间	备注
XIN 时钟振荡电路	$\geq 6.5\text{ms}$	稳定时间的生成时钟 <ul style="list-style-type: none"> <li>• 振荡停止检测功能有效时：低速内部振荡器</li> <li>• 振荡停止检测功能无效时：XIN</li> </ul>
高速内部振荡器时钟	$\geq \text{TBD}$	
低速内部振荡器时钟	2 个系统时钟周期	

在振荡停止检测功能无效的情况下，从停止模式返回后的系统基准时钟为 XIN 时钟。硬件生成的稳定时间如下：

$$\text{稳定时间} = \text{XIN 时钟周期} \times \text{系统时钟分频值} \times \text{待机状态数}$$

在振荡停止检测功能有效的情况下，从停止模式返回后的系统基准时钟为低速内部振荡器时钟。硬件生成的稳定时间如下：

$$\text{稳定时间} = \text{低速内部振荡器时钟周期} \times \text{系统时钟分频值} \times \text{待机状态数}$$

WAITRS 位（从等待模式返回时的高速时钟选择位）

fHCK 通过 SCKCR 寄存器的 HCKSEL 位选择 XIN 时钟或者高速内部振荡器时钟。

STOPRS 位（从停止模式返回时的高速时钟选择位）

fHCK 通过 SCKCR 寄存器的 HCKSEL 位选择 XIN 时钟或者高速内部振荡器时钟。

### 9.2.7 振荡停止检测寄存器 (BAKCR)

地址	00026h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	—	—	CKSWIF	XINHALT	CKSWIE	XINBAKE
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	XINBAKE	振荡停止检测有效位	0: 振荡停止检测功能无效 1: 振荡停止检测功能有效	R/W
b1	CKSWIE	振荡停止检测的中断允许位	0: 禁止中断请求 1: 允许中断请求	R/W
b2	XINHALT	XIN 时钟的振荡停止检测标志 (注 1)	0: 外部 XIN 时钟振荡 1: 外部 XIN 时钟停止振荡	R/W
b3	CKSWIF	振荡停止检测的中断标志	0: 未发生振荡停止检测的中断请求 1: 发生振荡停止检测的中断请求	R/W
b4	—	什么也不指定。读写值都为“0”。		—
b5	—			
b6	—			
b7	—			

注 1. XINHALT 位在 XINBAKE 位为“1”（振荡停止检测功能有效）时有效。

必须在将 PRCR 寄存器的 PRC0 位置“1”（允许写）后改写 BAKCR 寄存器。

#### CKSWIF 位（振荡停止检测的中断标志）

[为“0”的条件]

- 在写“0”时。

[为“1”的条件]

- 在选择系统时钟作为 XIN 时钟并且 BAKCR 寄存器的 XINBAKE 位为“1”（振荡停止检测功能有效）的状态下，检测到振荡停止时。

### 9.2.8 高速内部振荡器的 18.432MHz 控制寄存器 0 (FR18S0)

地址	00064h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	—	—	—	—	—	—
复位后的值	出厂值							

位	功能	R/W
b7 ~ b0	保存 18.432MHz 频率的调整数据。 能通过将此值传送到 FRV1 寄存器并且将 FR18S1 寄存器的调整值传送到 FRV2 寄存器，将高速内部振荡器的频率调整为 18.432MHz。	R/W

### 9.2.9 高速内部振荡器的 18.432MHz 控制寄存器 1 (FR18S1)

地址	00065h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	—	—	—	—	—	—
复位后的值	出厂值							

位	功能	R/W
b7 ~ b0	保存 18.432MHz 频率的调整数据。 能通过将此值传送到 FRV2 寄存器并且将 FR18S0 寄存器的调整值传送到 FRV1 寄存器，将高速内部振荡器的频率调整为 18.432MHz。	R/W

### 9.2.10 高速内部振荡器的控制寄存器 1 (FRV1)

地址	00067h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	—	—	—	—	—	—
复位后的值	出厂值							

位	功能	R/W
b7 ~ b0	能通过以下设定，更改高速内部振荡器的频率： 20MHz: FRV1 为复位后的值，FRV2 为复位后的值。 18.432MHz: 将 FR18S0 寄存器的值传送到 FRV1 寄存器并且将 FR18S1 寄存器的值传送到 FRV2 寄存器。	R/W

必须在将 PRCR 寄存器的 PRC0 位置 “1” (允许写) 后改写 FRV1 寄存器。

### 9.2.11 高速内部振荡器的控制寄存器 2 (FRV2)

地址	00068h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	—	—	—	—	—	—
复位后的值	出厂值							

位	功能	R/W
b7 ~ b0	能通过以下的设定，更改高速内部振荡器的频率： 20MHz: FRV1 为复位后的值，FRV2 为复位后的值。 18.432 MHz: 将 FR18S0 寄存器的值传送到 FRV1 寄存器并且将 FR18S1 寄存器的值传送到 FRV2 寄存器。	R/W

必须在将 PRCR 寄存器的 PRC0 位置 “1” (允许写) 后改写 FRV2 寄存器。

### 9.3 时钟振荡电路的说明

#### 9.3.1 XIN 时钟振荡电路

XIN 时钟是 XIN 时钟振荡电路提供的时钟，是 CPU 时钟和外围功能时钟的时钟源。XIN 时钟振荡电路通过在 XIN 和 XOUT 引脚之间连接振荡器构成振荡电路。XIN 时钟振荡电路内置反馈电阻，为了在停止模式中降低功耗，将反馈电阻从振荡电路分开。对于 XIN 时钟振荡电路，也能将外部生成的时钟输入到 XIN 引脚。

XIN 时钟振荡电路的连接例子如图 9.3 所示。

在复位过程中和复位后，XIN 时钟停止振荡。

一旦将 EXCKCR 寄存器的 CKPT1 ~ CKPT0 位置“11b”（P4\_6: XIN, P4\_7: XOUT），XIN 时钟就开始振荡。如果在 XIN 时钟振荡稳定后将 SCKCR 寄存器的 HSCKSEL 位置“0”（XIN 时钟）并且将 CKSTPR 寄存器的 SCKSEL 位置“1”（fHSCK），就选择 XIN 时钟，并且 XIN 时钟为 CPU 时钟、外围功能时钟的时钟源。

在停止模式中 XIN 时钟停止振荡，详细内容请参照“10. 功率控制”。

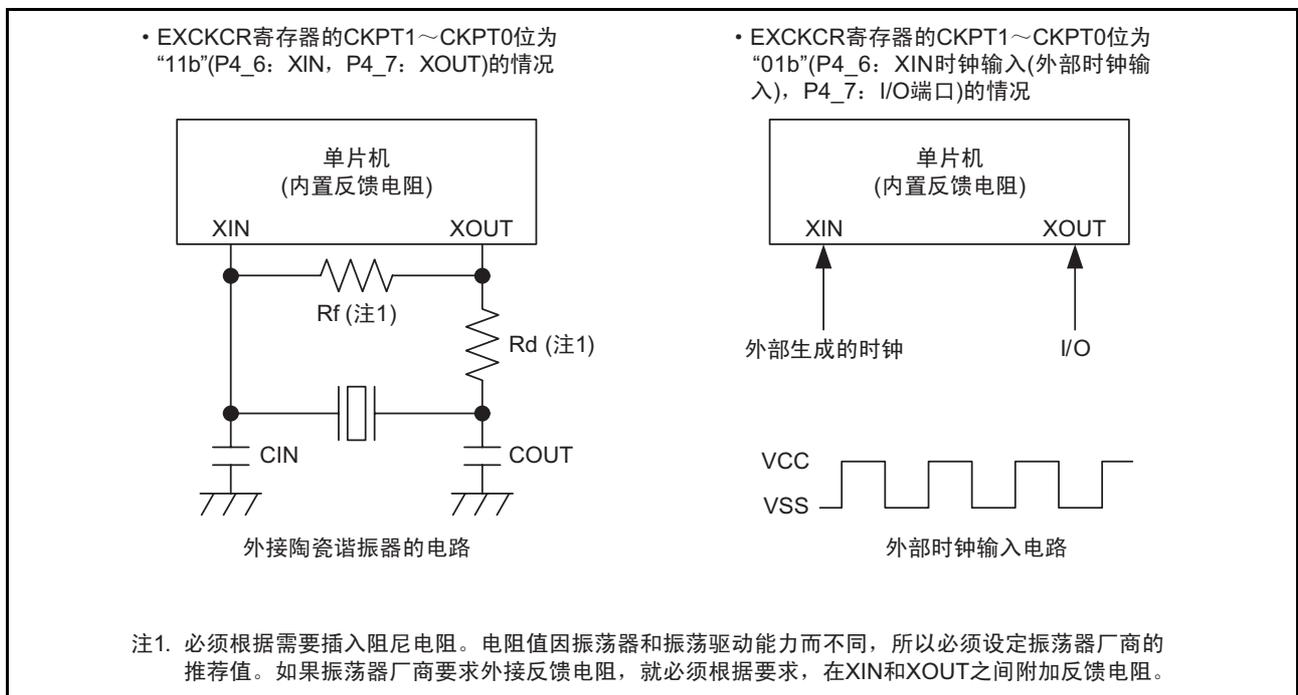


图 9.3 XIN 时钟振荡电路的连接例子

#### 9.3.2 高速内部振荡器时钟

高速内部振荡器生成的时钟为 CPU 时钟和外围功能时钟的时钟源。

如果在将 OCOCR 寄存器的 HOCOE 位置“1”（高速内部振荡器振荡）并且经过振荡稳定的等待时间（ $\geq T_{BD}\mu s$ ）后，将 CKSTPR 寄存器的 SCKSEL 位置“1”（fHSCK），高速内部振荡器时钟就变为系统基准时钟（fBASE）。

复位后，高速内部振荡器生成的内部振荡器时钟停止振荡。一旦将 OCOCR 寄存器的 HOCOE 位置“1”（高速内部振荡器振荡），就开始振荡。

当从等待模式或者停止模式返回到标准模式时，如果选择返回时钟作为高速内部振荡器时钟，高速内部振荡器就自动振荡。

FRV1、FRV2、FR18S0、FR18S1 寄存器保存频率的调整数据。

如果将高速内部振荡器时钟的频率设定为 18.432MHz，就必须在将 FR18S0 寄存器的调整值传送到 FRV1 寄存器并且将 FR18S1 寄存器的调整值传送到 FRV2 寄存器后再使用。

### 9.3.3 低速内部振荡器时钟

低速内部振荡器生成的时钟是 CPU 时钟和外围功能时钟的时钟源。

如果在将 OCOCR 寄存器的 LOCODIS 位置 “0”（低速内部振荡器振荡）并且经过振荡稳定的等待时间（ $\geq T_{BD}$ μs）后，将 CKSTPR 寄存器的 SCKSEL 位置 “0”（fLOCO），低速内部振荡器时钟就变为系统基准时钟（fBASE）。

复位后，低速内部振荡器生成的内部振荡器时钟的无分频时钟为 CPU 时钟。

在 BAKCR 寄存器的 CKSWIE ~ XINBAKE 位为 “11b”（允许中断请求并且振荡停止检测功能有效）的情况下，当 XIN 时钟停止振荡时，低速内部振荡器自动开始振荡并且提供时钟。

当从等待模式或者停止模式返回到标准模式时，如果选择返回时钟作为低速内部振荡器时钟，低速内部振荡器就自动振荡。

根据电源电压和工作环境温度不同，低速内部振荡器时钟的频率会发生很大的变化，因此在设计应用产品时，必须对频率变化留有充分的容限。

## 9.4 时钟说明

### 9.4.1 系统基准时钟（fBASE）

系统基准时钟是从 XIN 时钟振荡电路、高速内部振荡器和低速内部振荡器中选择的单片机的运行时钟。

复位后，单片机通过低速内部振荡器时钟在标准模式中运行。用户能通过软件将系统时钟转换为低速内部振荡器时钟、高速内部振荡器时钟或者 XIN 时钟。

系统基准时钟的转换如图 9.4 所示。

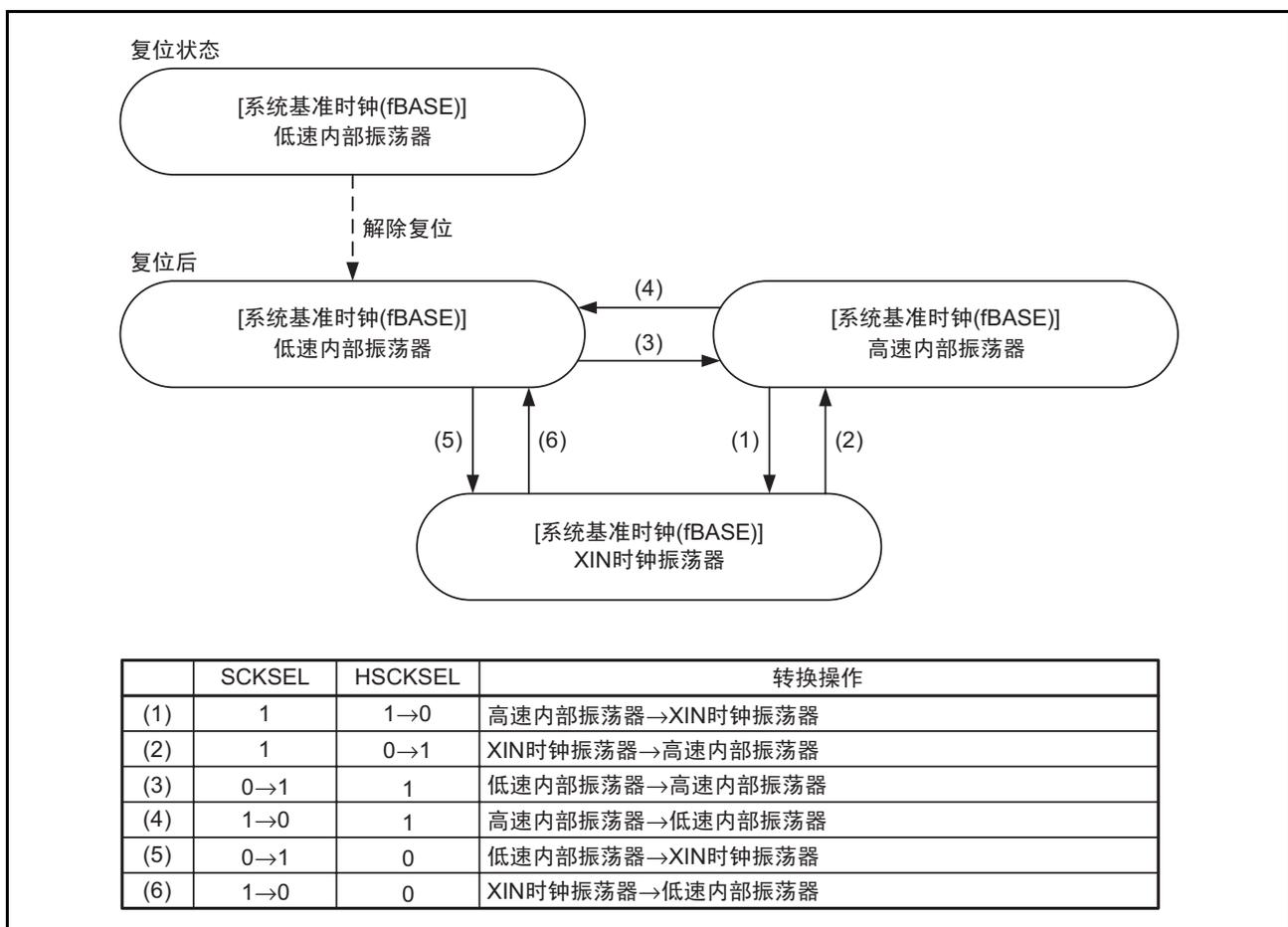


图 9.4 系统基准时钟的转换

### 9.4.2 系统时钟 (f)

设定 PHISEL 寄存器的 PHISEL0 ~ PHISEL7 位，以 1 ~ 256 的任意值将系统基准时钟分频后的时钟为系统时钟。在复位期间，系统时钟是低速内部振荡器的 8 分频时钟。在解除复位后，系统时钟变为低速内部振荡器时钟的无分频时钟。

### 9.4.3 系统基准时钟转换的运行例子

XIN 时钟振荡电路、低速内部振荡器和高速内部振荡器之间的转换流程图如图 9.5 所示。

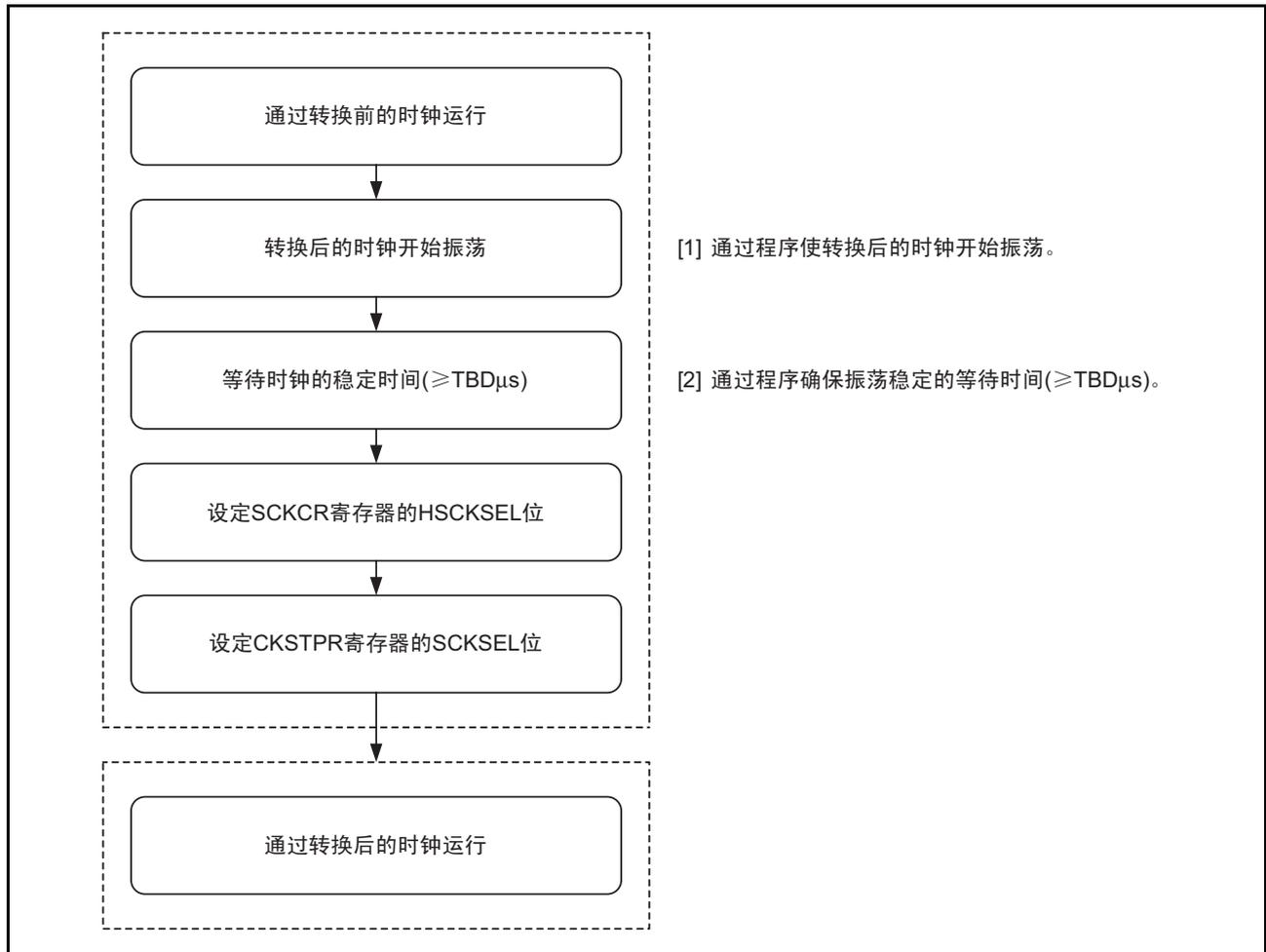


图 9.5 XIN 时钟振荡电路、低速内部振荡器和高速内部振荡器之间的转换流程图

### 9.4.3.1 系统基准时钟转换为高速内部振荡器的运行例子

从低速内部振荡器向高速内部振荡器时钟转换的流程图如图 9.6 所示。

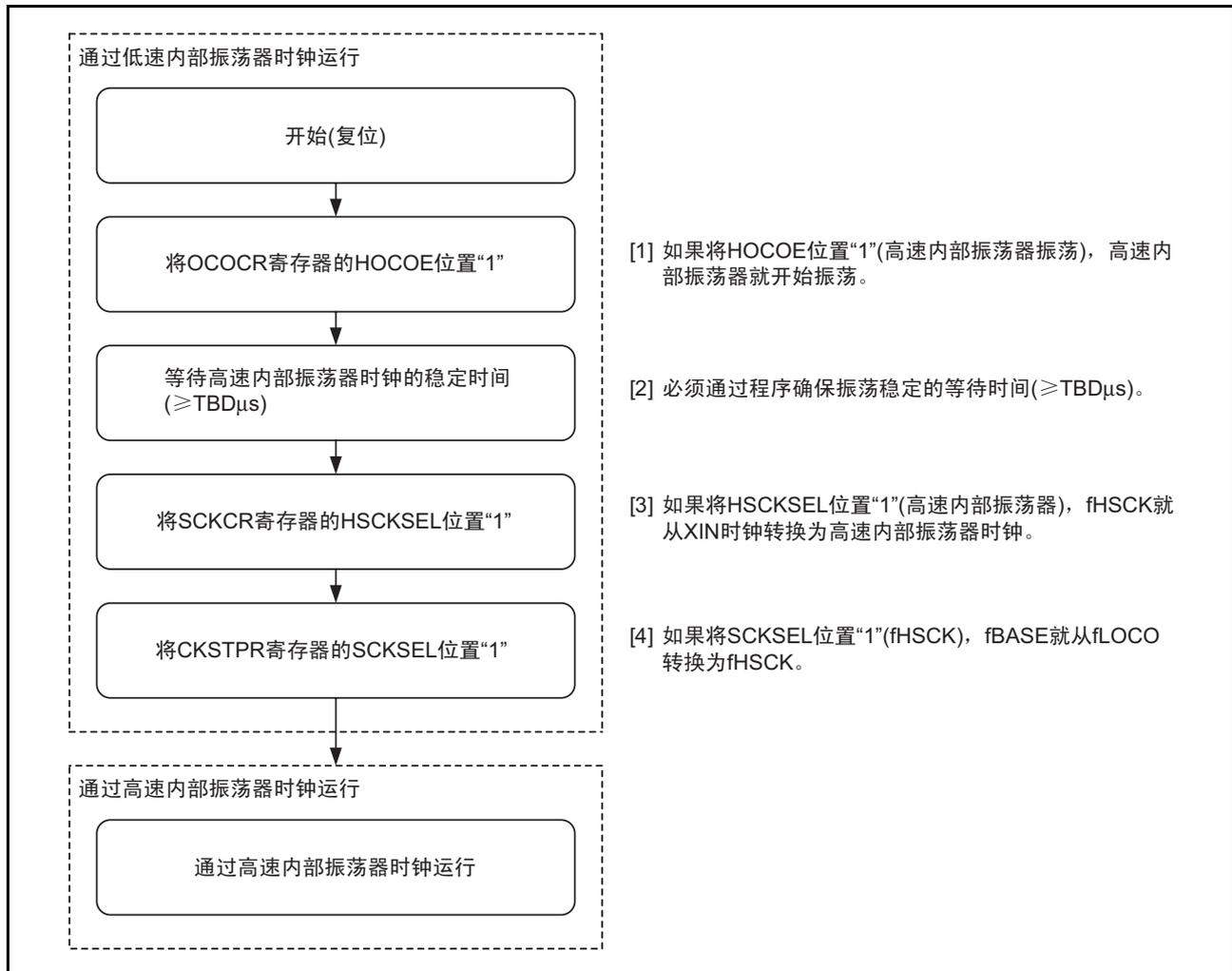


图 9.6 从低速内部振荡器向高速内部振荡器时钟转换的流程图

### 9.4.3.2 系统基准时钟转换为 XIN 时钟的运行例子

从低速内部振荡器时钟向 XIN 时钟转换的流程图如图 9.7 所示。

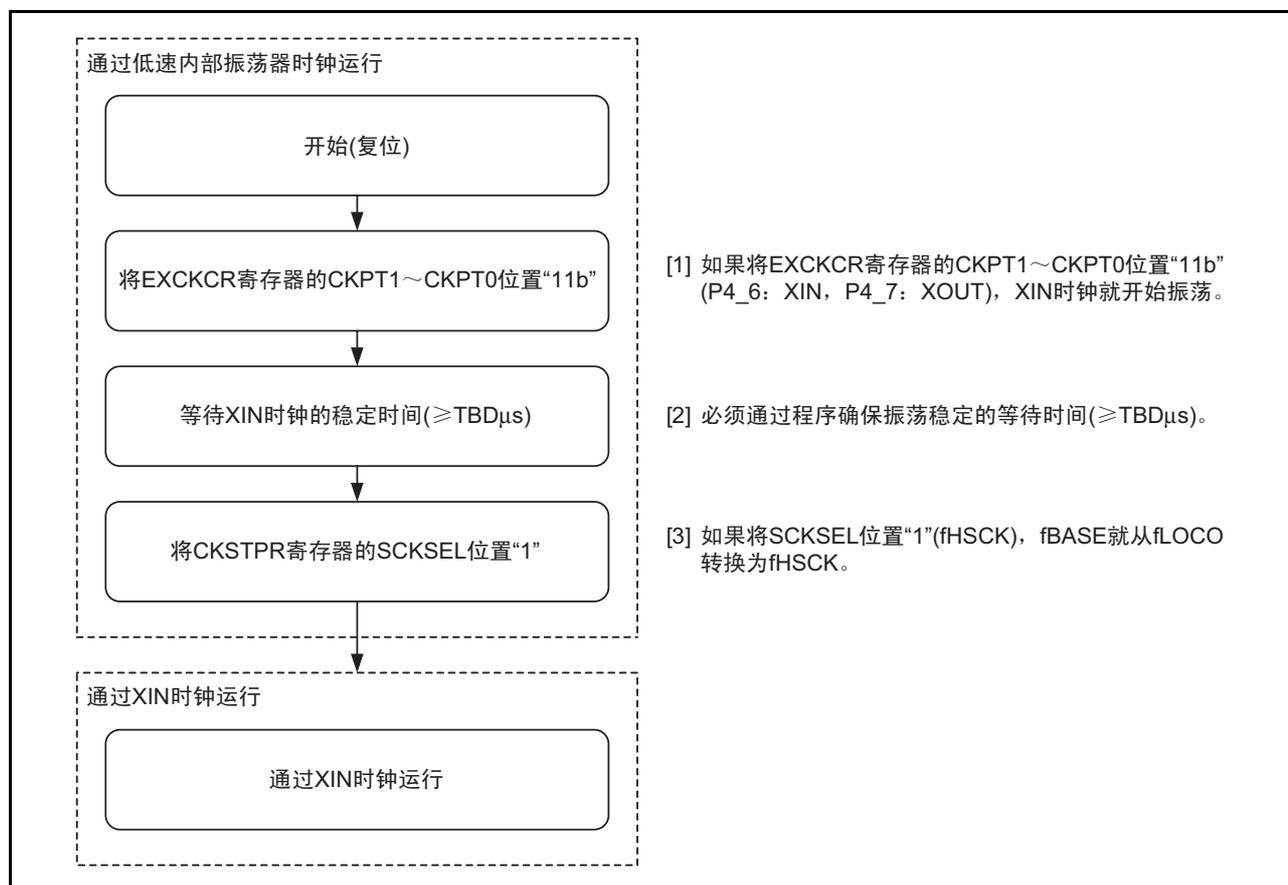


图 9.7 从低速内部振荡器时钟向 XIN 时钟转换的流程图

#### 9.4.4 CPU 时钟 (fs)

CPU 时钟是指 CPU 的运行时钟，能从系统时钟的 1 分频（无分频）、2 分频、4 分频、8 分频、16 分频或者 32 分频后的时钟中选择。能通过 SCKCR 寄存器的 PHISSEL0 ~ PHISSEL2 位设定系统时钟的分频比。解除复位后的 CPU 时钟为低速内部振荡器时钟的无分频时钟。

#### 9.4.5 各种时钟

时钟发生电路生成的各种时钟的名称和说明如表 9.6 所示。

表 9.6 各种时钟的名称和说明

时钟的名称	说明
外围功能时钟 f1 ~ f128	外围功能的时钟 这是对系统时钟进行分频的时钟，用于定时器 RJ2、定时器 RB2、定时器 RC、UART0 和 A/D 转换器。 如果在将 CKSTPR 寄存器的 WCKSTP 位置“1”（在等待模式中停止系统时钟）后转移到等待模式，外围功能时钟就停止振荡。
fHOCO	fHOCO 是高速内部振荡器生成的时钟。一旦将 OCOCR 寄存器的 HOCOE 位置“1”，fHOCO 就开始振荡。 fHOCO 在等待模式中不停止振荡。
fLOCO	fLOCO 是低速内部振荡器生成的时钟。一旦将 OCOCR 寄存器的 LOCODIS 位置“0”，fLOCO 就开始振荡。 fLOCO 在等待模式中不停止振荡。

#### 9.4.6 预分频器

预分频器是将系统时钟作为输入时钟的 13 位计数器，被分频的输出时钟用作内部外围功能的内部时钟。通过 PHISEL 寄存器的 PHISEL0 ~ PHISEL7 位的设定值对系统基准时钟进行分频的系统时钟为预分频器的输入时钟。复位时，预分频器被初始化为“FFFFh”。通过将 CKSTPR 寄存器的 PSCSTP 位置“0”（预分频器运行），预分频器开始运行。

如果在将 CKSTPR 寄存器的 WCKSTP 位置“1”（在等待模式中停止系统时钟）后转移到等待模式，预分频器就停止运行。然后，在将 CKSTPR 寄存器的 WCKSTP 位置“0”（在等待模式中提供系统时钟）后，从等待模式转移到标准模式。此时，如果通过 CKRSCR 寄存器的 WAITRS 位进行时钟的转换，预分频器就被初始化。在从停止模式转移到标准模式时，预分频器被初始化。不能读写预分频器的计数器。

## 9.5 振荡停止检测功能

振荡停止检测功能是检测 XIN 时钟振荡电路停止的功能。

能通过 BAKCR 寄存器的 XINBAKE 位，选择振荡停止检测功能的有效或者无效。

振荡停止检测功能的规格如表 9.7 所示。

在 XIN 时钟为系统基准时钟并且 BAKCR 寄存器的 CKSWIE ~ XINBAKE 位为 “11b”（允许中断请求并且振荡停止检测功能有效）的情况下，如果 XIN 时钟停止振荡，就出现以下的状态：

- 低速内部振荡器振荡，但是 OCOCR 寄存器的 LOCODIS 位的值不变。
- CKSTPR 寄存器的 SCKSEL 位变为 “0”（fLOCO）。
- BAKCR 寄存器的 XINHALL 位变为 “0”（外部 XIN 时钟停止振荡）。
- 产生振荡停止检测的中断请求。

表 9.7 振荡停止检测功能的规格

项目	规格
振荡停止检测的时钟频率	$f(XIN) \geq 2\text{MHz}$
振荡停止检测功能的有效条件	CKSWIE ~ XINBAKE 位为 “11b”（允许中断请求并且振荡停止检测功能有效）。
振荡停止检测时的运行	产生振荡停止检测中断。

### 9.5.1 振荡停止检测功能的使用方法

- 振荡停止检测中断和看门狗定时器中断、电压监视 1 中断共用向量。在同时使用振荡停止检测中断和看门狗定时器中断时，必须判断中断源。
- 在振荡停止后，如果 XIN 时钟要重新开始振荡，就必须通过程序将 XIN 时钟恢复为 CPU 时钟或者外围功能的时钟源。

从低速内部振荡器时钟向 XIN 时钟转换的流程图如图 9.7 所示。

- 振荡停止检测功能是针对外部因素导致 XIN 时钟停止振荡而设置的功能，因此在通过程序使 XIN 时钟停止或者振荡（设定为停止模式或者更改 EXCKCR 寄存器的 CKPT0 ~ CKPT1 位）时，必须将 BAKCR 寄存器的 CKSWIE ~ XINBAKE 位置 “00b”（禁止中断请求并且振荡停止检测功能无效）。
- 在 XIN 时钟频率低于 2MHz 时不能使用该功能，因此必须将 BAKCR 寄存器的 CKSWIE ~ XINBAKE 位置 “00b”（禁止中断请求并且振荡停止检测功能无效）。
- 在检测到振荡的停止后，低速内部振荡器用作 CPU 时钟和外围功能的时钟源。为了降低功耗，能在振荡停止检测功能有效的状态下将低速内部振荡器设定为停止状态。如果检测到 XIN 时钟的停止，就使低速内部振荡器自动振荡，在一定的振荡稳定等待时间后转换系统时钟。

## 9.6 使用时钟发生电路时的注意事项

### 9.6.1 振荡停止检测功能

在 XIN 时钟频率低于 2MHz 时不能使用振荡停止检测功能，因此必须将 BAKCR 寄存器的 CKSWIE ~ XINBAKE 位置 “00b”（禁止中断请求并且振荡停止检测功能无效）。

### 9.6.2 振荡电路常数

有关用户系统的最佳振荡电路常数，请向振荡器厂商询问后决定。

如果在电源电压（VCC）低于 2.7V 的情况下使用，就必须将 EXCKCR 寄存器的 XRCUT 位置 “1”（内部反馈电阻无效）并且在外部连接反馈电阻。

## 10. 功率控制

通过选择或者停止 CPU 时钟和外围功能时钟等进行功耗控制，称之为功率控制。

### 10.1 概要

功率控制有 3 种模式。根据系统基准时钟（fBASE），标准运行模式有 3 种。

表 10.1 模式的种类

项目	内容	
标准运行模式	CPU 和外围功能都运行。	
高速时钟模式	系统基准时钟（fBASE）	XIN 时钟
高速内部振荡器模式		高速内部振荡器时钟
低速内部振荡器模式		低速内部振荡器时钟
等待模式	CPU 停止运行，外围功能运行。	
停止模式	CPU 和外围功能都停止运行，功耗最小。	

功率控制的状态转移图如图 10.1 所示。

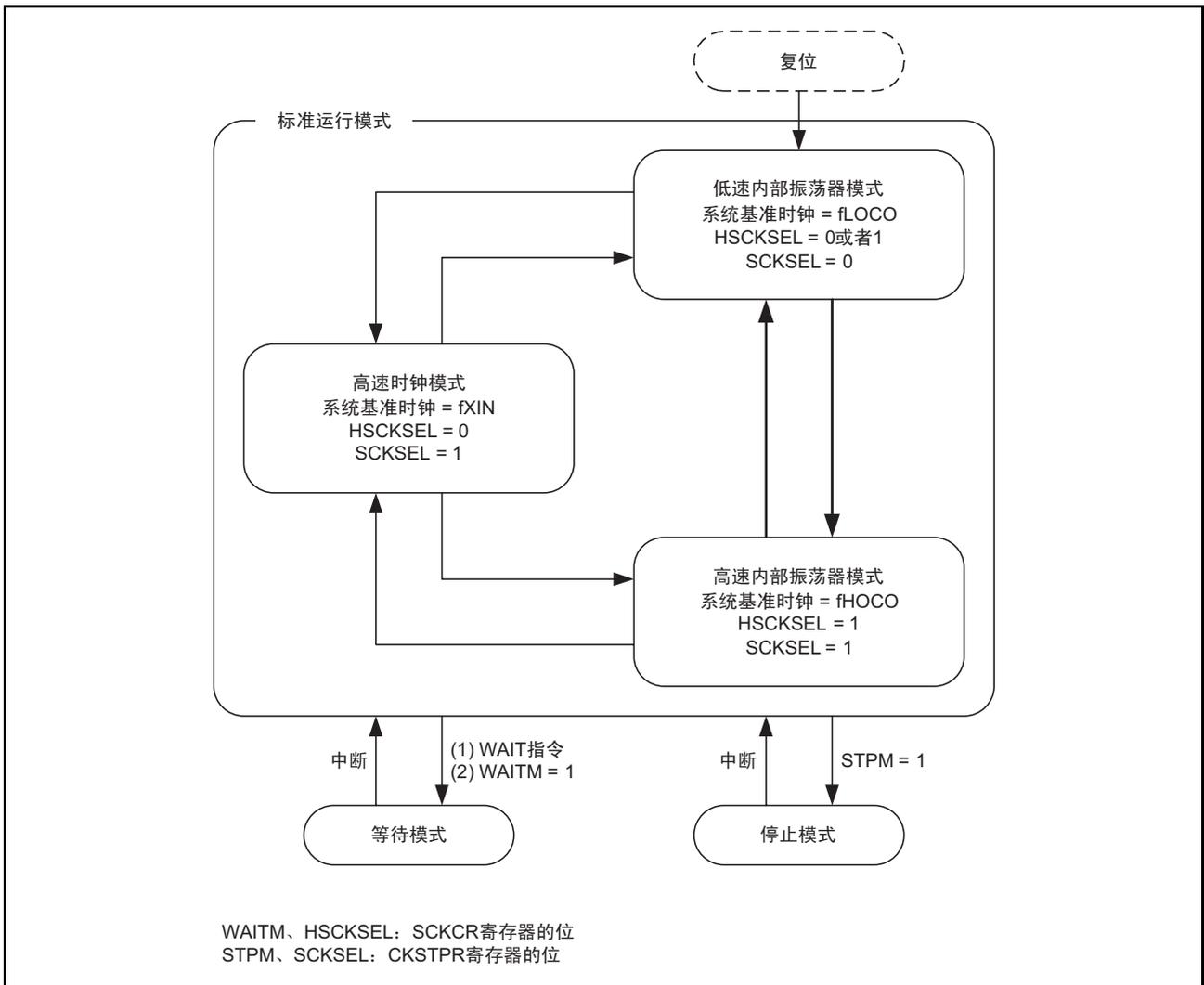


图 10.1 功率控制的状态转移图

## 10.2 标准运行模式

因为在标准运行模式中提供系统时钟，所以 CPU 和外围功能都运行。通过控制系统时钟和 CPU 时钟的频率进行功率控制。

CPU 时钟的频率越高，处理能力就越强；频率越低，功耗就越小。如果停止不需要的振荡电路，功耗就会更小。

转换 CPU 时钟的时钟源时，需要转换目标的时钟振荡稳定。必须通过程序确保转换目标的时钟振荡稳定前的等待时间后再转换时钟。

标准运行模式的寄存器设定如表 10.2 所示。

表 10.2 标准运行模式的寄存器设定

模式	寄存器	OCOCR		SCKCR	CKSTPR	EXCKCR	
	位	HOCOE	LOCODIS	HCKSEL	SCKSEL	CKPT1	CKPT0
	转换内容	fHOCO 振荡 / 停止	fLOCO 振荡 / 停止	XIN/fHOCO	fLOCO/ fHSCK	P4_6、P4_7 引脚功能	
高速时钟模式	—	—	—	0 (XIN)	1 (fHSCK)	1	1
高速内部振荡器模式	1 (振荡)	—	—	1 (fHOCO)	1 (fHSCK)	—	—
低速内部振荡器模式	—	—	0 (振荡)	—	0 (fLOCO)	—	—

—：“0”和“1”都可以  
 选择（）内的内容。

### 10.2.1 高速时钟模式

当 SCKCR 寄存器的 HCKSEL 位为“0”（XIN 时钟）并且 CKSTPR 寄存器的 SCKSEL 位为“1”（fHSCK）时，XIN 时钟为系统基准时钟（fBASE）。此时，以 1（无分频）~ 256 的任意值将 XIN 时钟分频后的时钟为系统时钟，将系统时钟 1 分频（无分频）、2 分频、4 分频、8 分频、16 分频或者 32 分频后的时钟为 CPU 时钟，通过预分频器将系统时钟分频后的时钟为外围功能时钟。当 OCOCR 寄存器的 HOCOE 位为“1”（高速内部振荡器振荡）时，外围功能时钟能使用 fHOCO；当 LOCODIS 位为“0”（低速内部振荡器振荡）时，外围功能时钟能使用 fLOCO。

### 10.2.2 高速内部振荡器模式

当 OCOCR 寄存器的 HOCOE 位为“1”（高速内部振荡器振荡），SCKCR 寄存器的 HCKSEL 位为“1”（高速内部振荡器）并且 CKSTPR 寄存器的 SCKSEL 位为“1”（fHSCK）时，高速内部振荡器为系统基准时钟（fBASE）。此时，以 1（无分频）~ 256 的任意值将高速内部振荡器时钟分频后的时钟为系统时钟，将系统时钟 1 分频（无分频）、2 分频、4 分频、8 分频、16 分频或者 32 分频后的时钟为 CPU 时钟，通过预分频器将系统时钟分频后的时钟为外围功能时钟。当 HOCOE 位为“1”（高速内部振荡器振荡）时，外围功能时钟能使用 fHOCO；当 LOCODIS 位为“0”（低速内部振荡器振荡）时，外围功能时钟能使用 fLOCO。

### 10.2.3 低速内部振荡器模式

当 OCOCR 寄存器的 LOCODIS 位为“0”（低速内部振荡器振荡）并且 CKSTPR 寄存器的 SCKSEL 位为“0”（fLOCO）时，低速内部振荡器为系统基准时钟（fBASE）。此时，以 1（无分频）~ 256 的任意值将低速内部振荡器时钟分频后的时钟为系统时钟，将系统时钟 1 分频（无分频）、2 分频、4 分频、8 分频、16 分频或者 32 分频后的时钟为 CPU 时钟，通过预分频器将系统时钟分频后的时钟为外围功能时钟。当 OCOCR 寄存器的 HOCOE 位为“1”（高速内部振荡器振荡）时，外围功能时钟能使用 fHOCO；当 LOCODIS 位为“0”（低速内部振荡器振荡）时，外围功能时钟能使用 fLOCO。

在此模式中，能通过停止 XIN 时钟和高速内部振荡器以及将 FMR2 寄存器的 FMR27 位置“1”（允许低功耗电流读模式），进行低功耗运行。

在从此模式转移到等待模式时，能通过将 VCA2 寄存器的 LPE 位置“1”（允许低功耗等待模式），进一步降低等待模式中的电流。

有关降低功耗的方法的详细内容，请参照“10.5 等待模式的低功耗化”。

## 10.3 等待模式

因为在等待模式中 CPU 时钟停止振荡，所以通过 CPU 时钟运行的 CPU 以及计数源保护模式无效时的看门狗定时器停止运行。因为 XIN 时钟和高速 / 低速内部振荡器时钟不停止振荡，所以使用这些时钟的外围功能保持运行状态。能通过 CKSTPR 寄存器的 WCKSTP 位停止系统时钟和外围功能时钟。此时，使用系统时钟和外围功能时钟的外围功能停止运行。

### 10.3.1 外围功能时钟的停止功能

当 CKSTPR 寄存器的 WCKSTP 位为“1”（在等待模式中停止系统时钟）时，在等待模式中系统时钟和预分频器停止运行，因此能降低功耗。此时，使用系统时钟和外围功能时钟的外围功能停止运行。

### 10.3.2 向等待模式的转移

一旦执行 WAIT 指令或者将 SCKCR 寄存器的 WAITM 位置“1”（转移到等待模式），就转移到等待模式。

### 10.3.3 等待模式中的引脚状态

输入 / 输出端口保持进入等待模式前的状态。

### 10.3.4 从等待模式的返回

通过复位或者外围功能中断从等待模式返回。

外围功能中断受 CKSTPR 寄存器的 WCKSTP 位的影响。当 WCKSTP 位为“0”（在等待模式中提供系统时钟）时，外围功能中断能用于从等待模式的返回；当 WCKSTP 位为“1”（在等待模式中停止系统时钟）时，使用外围功能时钟的外围功能停止运行。只有通过外部信号或者高速 / 低速内部振荡器时钟（各内部振荡器需要振荡）运行的外围功能中断能用于从等待模式的返回。

能用于从等待模式返回的中断和使用条件如表 10.3 所示。

表 10.3 能用于从等待模式返回的中断和使用条件

中断	CKSTPR 寄存器	
	WCKSTP 位 =0	WCKSTP 位 =1
振荡停止检测中断	能使用	不能使用
INT0 ~ INT3 中断	能使用	能在没有滤波器的情况下使用。
键输入中断	能使用	能使用
看门狗定时器的周期定时器中断	<ul style="list-style-type: none"> <li>能在计数源为 fLOCO/16 时使用。</li> <li>能用于计数源保护模式。</li> </ul>	不能使用
定时器 RJ2 中断	能用于所有模式。	<ul style="list-style-type: none"> <li>能在没有滤波器的情况下用于事件计数器模式。</li> <li>能在计数源为 fHOCO 时使用。</li> </ul>
定时器 RB2 中断	能用于所有模式。	能在没有滤波器的情况下用于事件计数器模式，并且能在选择定时器 RJ2 的下溢作为定时器 RB2 的计数源时使用。
定时器 RC 中断	能用于所有模式。	不能使用
串行接口中断	能用于内部时钟或者外部时钟。	能用于外部时钟。
A/D 转换中断	能使用	不能使用
电压监视 1 中断	能使用	能使用
比较器 B1 中断	能使用	能在没有滤波器的情况下使用。
比较器 B3 中断	能使用	能在没有滤波器的情况下使用。

从等待模式到执行中断程序为止的时间如图 10.2 所示。

在将外围功能中断用于从等待模式的返回时，必须在执行 WAIT 指令前进行以下的设定：

1. 对用于从等待模式返回的外围功能中断，给该中断的中断优先级寄存器的 ILVLi0 ~ ILVLi1 位或者 ILVLi4 ~ ILVLi5 位设定中断优先级。对不用于从等待模式返回的外围功能中断，将该中断的 ILVLi1 ~ ILVLi0 位或者 ILVLi5 ~ ILVLi4 位置 “00b” (0 级 (禁止中断))。
2. 将 I 标志置 “1” (允许屏蔽中断)。
3. 用于从等待模式返回的外围功能运行。

通过外围功能中断从等待模式返回时的 CPU 时钟是由 SCKCR 寄存器的 PHISSEL0 ~ PHISSEL2 位、CKRSCR 寄存器的 PHISRS 位和 WAITRS 位设定的时钟。此时，SCKCR 寄存器的 PHISSEL0 ~ PHISSEL2 位被自动更改。

必须通过 CKRSCR 寄存器的 CKST0 ~ CKST3 位，设定从等待模式返回到标准运行模式时所需的系统基准时钟 (fBASE) 的稳定时间。不需要进行软件处理。

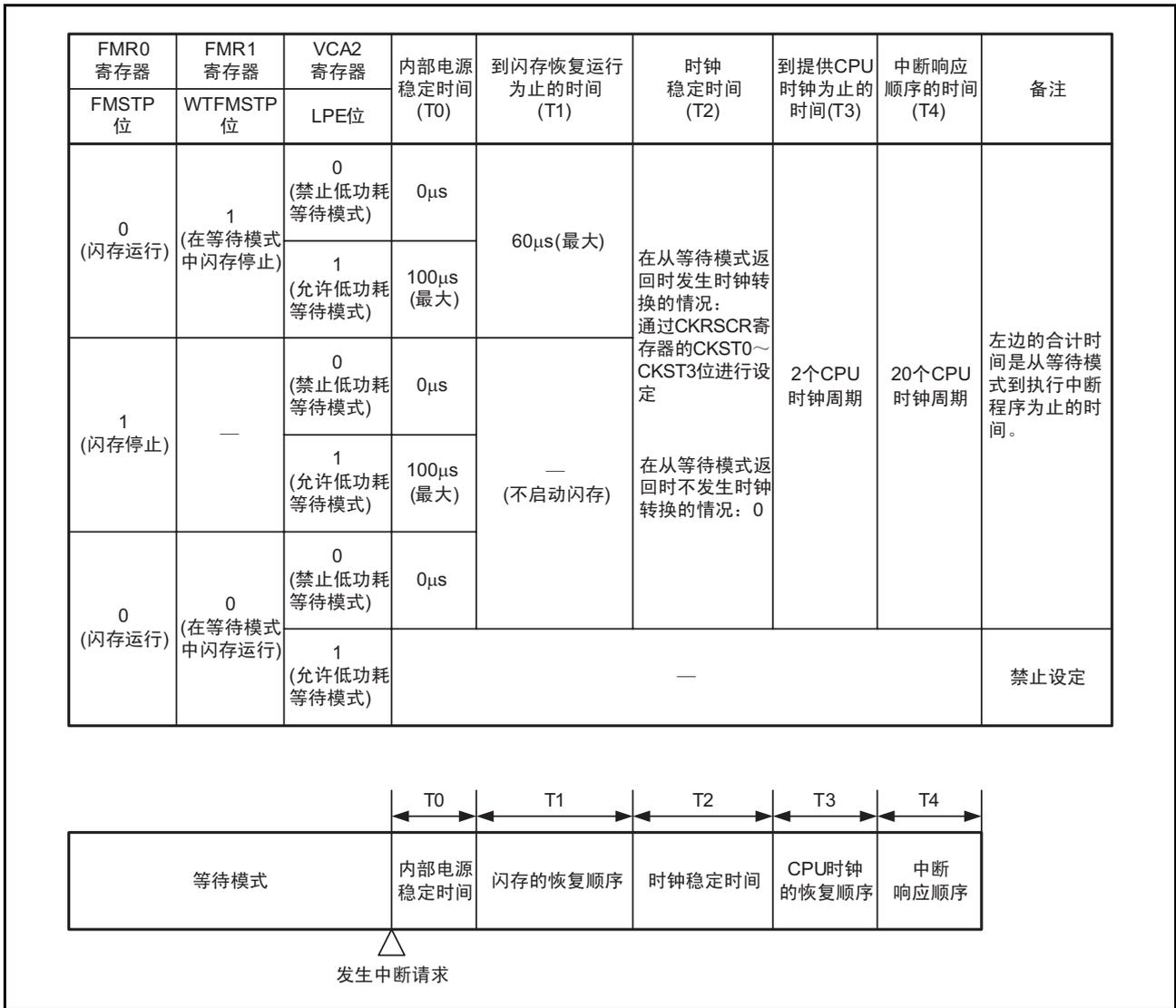


图 10.2 从等待模式到执行中断程序为止的时间

## 10.4 停止模式

在停止模式中，全部振荡都停止。因为 CPU 时钟和外围功能时钟停止振荡，所以通过这些时钟运行的 CPU 和外围功能也停止运行。但是，如果选择低速内部振荡器作为看门狗定时器的计数源（计数源保护模式或者 WDTC 寄存器的 WDTC7 ~ WDTC6 位为“11b”（低速内部振荡器的 16 分频）），低速内部振荡器就不停止振荡。

与其他模式相比，停止模式是功耗最小的模式。当 VCC 引脚的外加电压不低于 VRAM 时，保持内部 RAM 的内容。

### 10.4.1 向停止模式的转移

一旦将 CKSTPR 寄存器的 STPM 位置“1”（时钟停止振荡（停止模式）），就转移到停止模式。

### 10.4.2 停止模式中的引脚状态

输入 / 输出端口保持进入停止模式前的状态。

### 10.4.3 从停止模式的返回

通过复位或者外围功能中断从停止模式返回。

能用于从停止模式返回的中断和使用条件如表 10.4 所示。

表 10.4 能用于从停止模式返回的中断和使用条件

中断	使用条件
INT0 ~ INT3 中断	能在没有滤波器的情况下使用。
键输入中断	能使用
定时器 RJ2 中断	能在没有滤波器并且在事件计数器模式中对外部脉冲进行计数时使用。
定时器 RB2 中断	能在没有滤波器时用于事件计数器模式，并且能在选择定时器 RJ2 的下溢作为定时器 RB2 的计数源时使用。
串行接口中断	能用于外部时钟。
电压监视 1 中断	能在数字滤波器无效模式（VW1C 寄存器的 VW1C1 位为“1”）中使用。
比较器 B1 中断	能在没有滤波器的情况下使用。
比较器 B3 中断	能在没有滤波器的情况下使用。

从停止模式到执行中断程序为止的时间如图 10.3 所示。

在将外围功能中断用于从停止模式的返回时，必须在将 CKSTPR 寄存器的 STPM 位置“1”（时钟停止振荡（停止模式））前进行以下的设定：

1. 对用于从停止模式返回的外围功能中断，给该中断的中断优先级寄存器的 ILVLi0 ~ ILVLi1 位或者 ILVLi4 ~ ILVLi5 位设定中断优先级。对不用于从停止模式返回的外围功能中断，将该中断的 ILVLi1 ~ ILVLi0 位或者 ILVLi5 ~ ILVLi4 位置“00b”（0 级（禁止中断））。
2. 将 I 标志置“1”（允许屏蔽中断）。
3. 用于从停止模式返回的外围功能运行。

在通过外围功能中断返回时，如果在发生中断请求后开始提供 CPU 时钟，就执行中断响应顺序。

通过外围功能中断从停止模式返回时的 CPU 时钟是由 SCKCR 寄存器的 PHISSEL0 ~ PHISSEL2 位、CKRSCR 寄存器的 PHISRS 位和 STOPRS 位设定的时钟。此时，SCKCR 寄存器的 PHISSEL0 ~ PHISSEL2 位被自动更改。

必须通过 CKRSCR 寄存器的 CKST0 ~ CKST3 位，设定从停止模式返回到标准运行模式时所需的系统基准时钟（fBASE）的稳定时间。不需要进行软件处理。

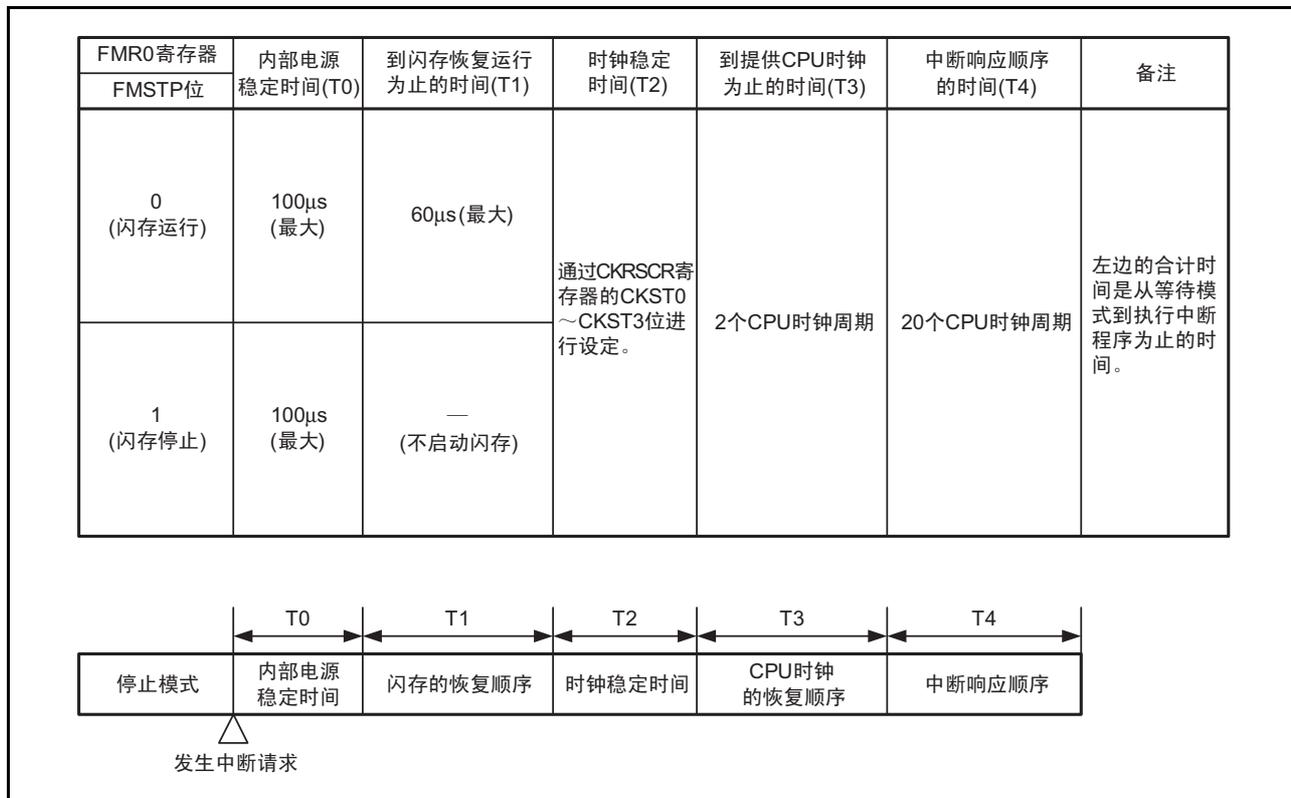


图 10.3 从停止模式到执行中断程序为止的时间

## 10.5 等待模式的低功耗化

### 10.5.1 通过 LPE 位实现内部电源的低功耗

通过 LPE 位实现内部电源低功耗的操作步骤如图 10.4 所示。

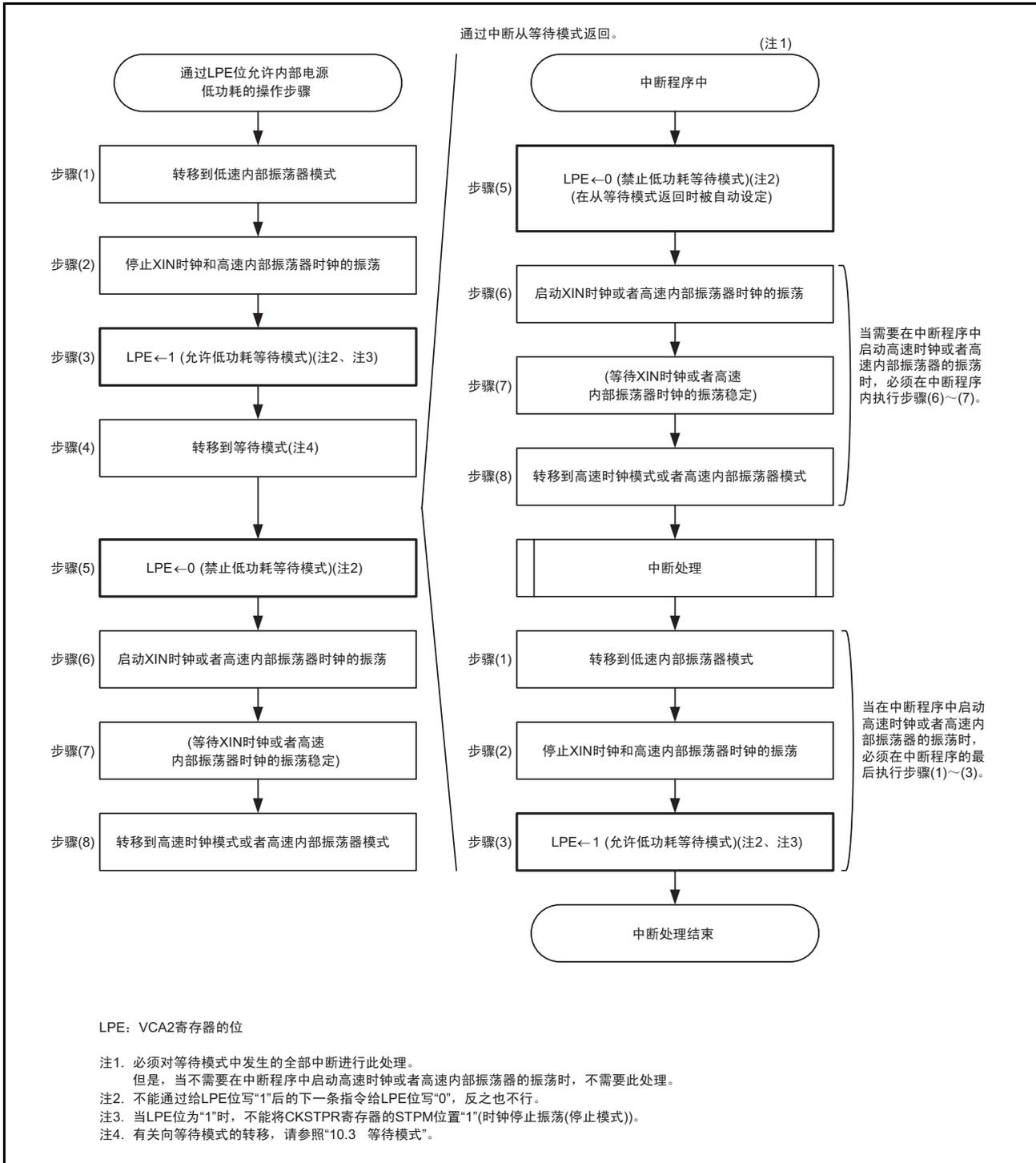


图 10.4 通过 LPE 位实现内部电源低功耗的操作步骤

## 10.6 使用功率控制时的注意事项

### 10.6.1 转移到等待模式时的程序限制

当使用 WAIT 指令转移到等待模式时，必须在将 FMR0 寄存器的 FMR01 位置“0”（CPU 改写模式无效）后执行 WAIT 指令。指令队列从 WAIT 指令开始预读 4 字节，然后停止程序。

必须在 WAIT 指令之后至少插入 4 条 NOP 指令。

- 执行 WAIT 指令的程序例子

```
BCLR      1,FMR0      ;CPU改写模式无效
FSET      I           ;允许中断
WAIT      ;等待模式
NOP
NOP
NOP
NOP
```

### 10.6.2 转移到停止模式时的程序限制

要转移到停止模式时，必须在将 FMR0 寄存器的 FMR01 位置“0”（CPU 改写模式无效）后将 CKSTPR 寄存器的 STPM 位置“1”（时钟停止振荡（停止模式））。指令队列从将 STPM 位置“1”的指令开始预读 4 字节，然后停止程序。

必须在将 STPM 位置“1”的指令之后插入 JMP.B 指令，接着至少插入 4 条 NOP 指令。

- 转移到停止模式时的程序例子

```
BCLR      1,FMR0      ;CPU改写模式无效
BSET      0,PRCR      ;解除保护
FSET      I           ;允许中断
BSET      0,CKSTPR     ;停止模式
JMP.B     LABEL_001
LABEL_001:
NOP
NOP
NOP
NOP
```

## 11. 中断

### 11.1 概要

中断分为非屏蔽中断和可屏蔽中断。有关通过中断允许标志（I 标志）允许或者禁止中断以及通过中断优先级更改中断优先级，这两种中断的不同点如表 11.1 所示。

表 11.1 可屏蔽中断 / 非屏蔽中断

	通过中断允许标志（I 标志） 允许或者禁止中断	通过中断优先级更改优先级
非屏蔽中断	不能	不能
可屏蔽中断	能	能

各中断的分类和说明分别如图 11.1 和表 11.2 所示。

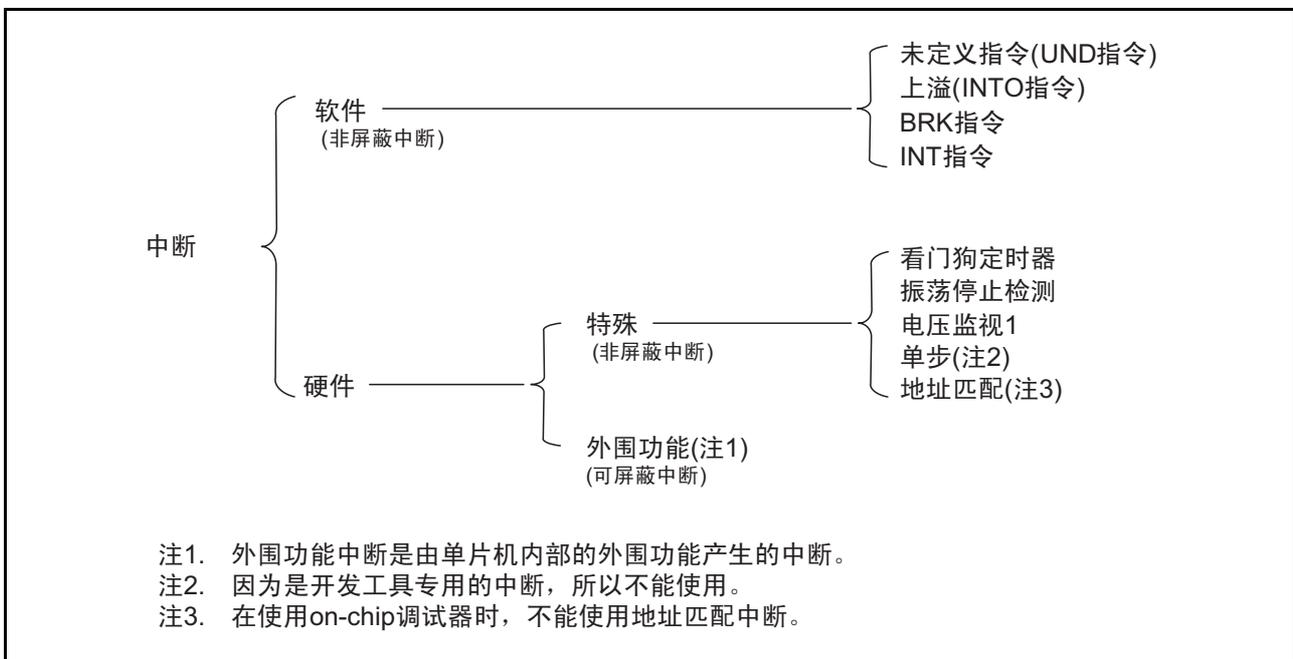


图 11.1 各中断的分类

表 11.2 各中断的说明

中断	说明
未定义指令中断	如果执行 UND 指令，就产生未定义指令中断。
上溢中断	如果在 O 标志为“1”（运算结果发生上溢）时执行 INTO 指令，就产生上溢中断。根据运算，O 标志发生变化的指令如下： ABS、ADC、ADCF、ADD、CMP、DIV、DIVU、DIVX、NEG、RMPA、SBB、SHA、SUB
BRK 指令中断	如果执行 BRK 指令，就产生 BRK 指令中断。
INT 指令中断	如果执行 INT 指令，就产生 INT 指令中断。INT 指令能指定的软件中断序号为 0 ~ 63。分配给外围功能中断的软件中断序号能通过执行 INT 指令，执行和外围功能中断相同的中断程序。 对于软件中断序号 0 ~ 31，在执行指令时先将 U 标志保存，再将 U 标志置“0”（ISP），然后执行中断响应顺序。在从中断程序返回时，恢复被保存的 U 标志。 对于软件中断序号 32 ~ 63，在执行指令时 U 标志不变，使用当时选择的 SP。
看门狗定时器中断	这是看门狗定时器产生的中断。有关看门狗定时器的详细内容，请参照“8. 看门狗定时器”。
振荡停止检测中断	这是振荡停止检测功能产生的中断。有关振荡停止检测功能的详细内容，请参照“9. 时钟发生电路”。
电压监视 1 中断	这是电压检测电路产生的中断。有关电压检测电路的详细内容，请参照“7. 电压检测电路”。
单步中断	因为单步中断是开发工具专用的中断，所以不能使用。
地址匹配中断	如果 AIENi 寄存器的 AIENi0 位（i=0,1）中的某位为“1”（允许），就在执行对应的 AIADRI 寄存器（i=0,1）所指地址的指令前产生地址匹配中断。有关地址匹配中断的详细内容，请参照“11.7 地址匹配中断”。
外围功能中断	外围功能中断是单片机内部的外围功能产生的中断。有关外围功能中断的中断源，请参照“表 11.6 可变向量表”中分配的中断和向量表的地址。有关外围功能的详细内容，请参照各外围功能的说明。

## 11.2 寄存器说明

中断的寄存器结构如表 11.3 所示。

表 11.3 中断的寄存器结构

寄存器名	符号	复位后的值	地址	存取长度
外部输入允许寄存器	INTEN	00h	00038h	8
INT 输入滤波器的选择寄存器 0	INTF0	00h	0003Ah	8
INT 输入边沿选择寄存器 0	ISCR0	00h	0003Ch	8
键输入允许寄存器	KIEN	00h	0003Eh	8
中断优先级寄存器 0	ILVL0	00h	00040h	8
中断优先级寄存器 2	ILVL2	00h	00042h	8
中断优先级寄存器 3	ILVL3	00h	00043h	8
中断优先级寄存器 4	ILVL4	00h	00044h	8
中断优先级寄存器 5	ILVL5	00h	00045h	8
中断优先级寄存器 6	ILVL6	00h	00046h	8
中断优先级寄存器 7	ILVL7	00h	00047h	8
中断优先级寄存器 8	ILVL8	00h	00048h	8
中断优先级寄存器 9	ILVL9	00h	00049h	8
中断优先级寄存器 A	ILVLA	00h	0004Ah	8
中断优先级寄存器 B	ILVLB	00h	0004Bh	8
中断优先级寄存器 C	ILVLC	00h	0004Ch	8
中断优先级寄存器 D	ILVLD	00h	0004Dh	8
中断优先级寄存器 E	ILVLE	00h	0004Eh	8
中断监视标志寄存器 0	IRR0	00h	00050h	8
中断监视标志寄存器 1	IRR1	00h	00051h	8
中断监视标志寄存器 2	IRR2	00h	00052h	8
外部中断标志寄存器	IRR3	00h	00053h	8
地址匹配中断寄存器 0	AIADR0L	00h	001C0h	8
	AIADR0M	00h	001C1h	8
	AIADR0H	00h	001C2h	8
地址匹配中断允许寄存器 0	AIEN0	00h	001C3h	8
地址匹配中断寄存器 1	AIADR1L	00h	001C4h	8
	AIADR1M	00h	001C5h	8
	AIADR1H	00h	001C6h	8
地址匹配中断允许寄存器 1	AIEN1	00h	001C7h	8

### 11.2.1 外部输入允许寄存器 (INTEN)

地址	00038h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	—	—	INT3EN	INT2EN	INT1EN	INT0EN
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	INT0EN	$\overline{\text{INT0}}$ 输入允许位	0: 禁止 1: 允许	R/W
b1	INT1EN	$\overline{\text{INT1}}$ 输入允许位		R/W
b2	INT2EN	$\overline{\text{INT2}}$ 输入允许位		R/W
b3	INT3EN	$\overline{\text{INT3}}$ 输入允许位		R/W
b4	—	保留位	必须置“0”。	R/W
b5	—	什么也不指定。读写值都为“0”。		—
b6	—			
b7	—	保留位	必须置“0”。	R/W

### 11.2.2 INT 输入滤波器的选择寄存器 0 (INTF0)

地址	0003Ah							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	INT3F1	INT3F0	INT2F1	INT2F0	INT1F1	INT1F0	INT0F1	INT0F0
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	INT0F0	$\overline{\text{INT0}}$ 输入滤波器选择位	b1 b0 00: 无滤波器 01: 有滤波器，通过 f1 进行采样。 10: 有滤波器，通过 f8 进行采样。 11: 有滤波器，通过 f32 进行采样。	R/W
b1	INT0F1			R/W
b2	INT1F0	$\overline{\text{INT1}}$ 输入滤波器选择位	b3 b2 00: 无滤波器 01: 有滤波器，通过 f1 进行采样。 10: 有滤波器，通过 f8 进行采样。 11: 有滤波器，通过 f32 进行采样。	R/W
b3	INT1F1			R/W
b4	INT2F0	$\overline{\text{INT2}}$ 输入滤波器选择位	b5 b4 00: 无滤波器 01: 有滤波器，通过 f1 进行采样。 10: 有滤波器，通过 f8 进行采样。 11: 有滤波器，通过 f32 进行采样。	R/W
b5	INT2F1			R/W
b6	INT3F0	$\overline{\text{INT3}}$ 输入滤波器选择位	b7 b6 00: 无滤波器 01: 有滤波器，通过 f1 进行采样。 10: 有滤波器，通过 f8 进行采样。 11: 有滤波器，通过 f32 进行采样。	R/W
b7	INT3F1			R/W

### 11.2.3 INT 输入边沿选择寄存器 0 (ISCR0)

地址	0003Ch							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	INT3SB	INT3SA	INT2SB	INT2SA	INT1SB	INT1SA	INT0SB	INT0SA
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	INT0SA	$\overline{\text{INT0}}$ 输入边沿选择位 (注 1)	b1 b0 0 0: 在 $\overline{\text{INT0}}$ 输入的下降沿发生中断请求 0 1: 在 $\overline{\text{INT0}}$ 输入的上升沿发生中断请求 1 0: 不能设定 1 1: $\overline{\text{INT0}}$ 输入的双边沿发生中断请求	R/W
b1	INT0SB			R/W
b2	INT1SA	$\overline{\text{INT1}}$ 输入边沿选择位 (注 1)	b3 b2 0 0: 在 $\overline{\text{INT1}}$ 输入的下降沿发生中断请求 0 1: 在 $\overline{\text{INT1}}$ 输入的上升沿发生中断请求 1 0: 不能设定 1 1: 在 $\overline{\text{INT1}}$ 输入的双边沿发生中断请求	R/W
b3	INT1SB			R/W
b4	INT2SA	$\overline{\text{INT2}}$ 输入边沿选择位 (注 1)	b5 b4 0 0: 在 $\overline{\text{INT2}}$ 输入的下降沿发生中断请求 0 1: 在 $\overline{\text{INT2}}$ 输入的上升沿发生中断请求 1 0: 不能设定 1 1: 在 $\overline{\text{INT2}}$ 输入的双边沿发生中断请求	R/W
b5	INT2SB			R/W
b6	INT3SA	$\overline{\text{INT3}}$ 输入边沿选择位 (注 1)	b7 b6 0 0: 在 $\overline{\text{INT3}}$ 输入的下降沿发生中断请求 0 1: 在 $\overline{\text{INT3}}$ 输入的上升沿发生中断请求 1 0: 不能设定 1 1: 在 $\overline{\text{INT3}}$ 输入的双边沿发生中断请求	R/W
b7	INT3SB			R/W

注 1. 如果更改 INTiSA ~ INTiSB 位 (i=0 ~ 3), IRR3 寄存器的 IRRli 位 (i=0 ~ 3) 就可能变为“1”(有中断请求)。详细内容请参照“11.9.4 PMLi、PMHi (i=1,3,4)、ISCR0、INTEN、KIEN 寄存器的改写”。

### 11.2.4 键输入允许寄存器 (KIEN)

地址	0003Eh							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	KI3PL	KI3EN	KI2PL	KI2EN	KI1PL	KI1EN	KI0PL	KI0EN
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	KI0EN	$\overline{\text{KI0}}$ 输入允许位	0: 禁止 1: 允许	R/W
b1	KI0PL	$\overline{\text{KI0}}$ 输入边沿选择位 (注 1)	0: 下降沿 1: 上升沿	R/W
b2	KI1EN	$\overline{\text{KI1}}$ 输入允许位	0: 禁止 1: 允许	R/W
b3	KI1PL	$\overline{\text{KI1}}$ 输入边沿选择位 (注 1)	0: 下降沿 1: 上升沿	R/W
b4	KI2EN	$\overline{\text{KI2}}$ 输入允许位	0: 禁止 1: 允许	R/W
b5	KI2PL	$\overline{\text{KI2}}$ 输入边沿选择位 (注 1)	0: 下降沿 1: 上升沿	R/W
b6	KI3EN	$\overline{\text{KI3}}$ 输入允许位	0: 禁止 1: 允许	R/W
b7	KI3PL	$\overline{\text{KI3}}$ 输入边沿选择位 (注 1)	0: 下降沿 1: 上升沿	R/W

注 1. 如果更改 KIiPL 位 (i=0 ~ 3), IRR3 寄存器的 IRKI 位就可能变为“1”(有中断请求)。详细内容请参照“11.9.4 PMLi、PMHi (i=1,3,4)、ISCR0、INTEN、KIEN 寄存器的改写”。

### 11.2.5 中断优先级寄存器 i (ILVLi) (i=0,2 ~ E)

地址 00040h ((ILVL0)、00042h ~ 0004Eh (ILVL2 ~ ILVLE))

位 b7 b6 b5 b4 b3 b2 b1 b0

符号	—	—	ILVLi5	ILVLi4	—	—	ILVLi1	ILVLi0
----	---	---	--------	--------	---	---	--------	--------

复位后的值 0 0 0 0 0 0 0 0

位	符号	位名	功能	R/W
b0	ILVLi0	中断优先级设定位	b1 b0 00: 0级 (禁止中断) 01: 1级 10: 2级 11: 2级	R/W
b1	ILVLi1			R/W
b2	—	什么也不指定。读写值都为“0”。		—
b3	—			—
b4	ILVLi4	中断优先级设定位	b5 b4 00: 0级 (禁止中断) 01: 1级 10: 2级 11: 2级	R/W
b5	ILVLi5			R/W
b6	—	什么也不指定。读写值都为“0”。		—
b7	—			—

ILVLi 寄存器 (i=0,2 ~ E) 设定可屏蔽中断的优先级 (0级 ~ 2级)。对应的中断请求的优先级由各寄存器的 ILVLi0 ~ ILVLi1 位或者 ILVLi4 ~ ILVLi5 位的设定来决定。

各中断的设定位请参照“表 11.4 各中断请求和 ILVLi (i=0,2 ~ E) 的对应”。

表 11.4 各中断请求和 ILVLi (i=0,2 ~ E) 的对应

ILVLi 寄存器	位							
	b7	b6	b5	b4	b3	b2	b1	b0
	—	—	ILVLi5	ILVLi4	—	—	ILVLi1	ILVLi0
ILVL0	—	—	闪存就绪		—	—	—	
ILVL2	—	—	比较器 B3		—	—	比较器 B1	
ILVL3	—	—	定时器 RC		—	—	—	
ILVL4	—	—	—		—	—	—	
ILVL5	—	—	—		—	—	—	
ILVL6	—	—	键输入		—	—	—	
ILVL7	—	—	—		—	—	A/D 转换	
ILVL8	—	—	UART0 发送		—	—	—	
ILVL9	—	—	—		—	—	UART0 接收	
ILVLA	—	—	INT2		—	—	—	
ILVLB	—	—	周期定时器		—	—	定时器 RJ2	
ILVLC	—	—	INT1		—	—	定时器 RB2	
ILVLD	—	—	—		—	—	INT3	
ILVLE	—	—	INT0		—	—	—	

—: 未使用。只能写“0”。

i=0,2 ~ E

### 11.2.6 中断监视标志寄存器 0 (IRR0)

地址	00050h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	IRS0R	IRS0T	—	IRTC	IRTB	IRTJ
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	IRTJ	定时器 RJ2 的中断请求监视标志	0: 无中断请求 1: 有中断请求	R
b1	IRTB	定时器 RB2 的中断请求监视标志		R
b2	IRTC	定时器 RC 的中断请求监视标志		R
b3	—	保留位	必须置“0”。	R
b4	IRS0T	UART0 发送的中断请求监视标志	0: 无中断请求 1: 有中断请求	R
b5	IRS0R	UART0 接收的中断请求监视标志		R
b6	—	保留位	必须置“0”。	R
b7	—			

IRR0 寄存器是定时器 RJ2、定时器 RB2、定时器 RC、UART0 发送和 UART0 接收的中断请求监视标志寄存器。

### 11.2.7 中断监视标志寄存器 1 (IRR1)

地址	00051h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	IRWD	IRFM	—	IRAD	—	—
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	—	保留位	必须置“0”。	R
b1	—			
b2	IRAD	A/D 转换的中断请求监视标志	0: 无中断请求 1: 有中断请求	R
b3	—	保留位	必须置“0”。	R
b4	IRFM	闪存就绪的中断请求监视标志	0: 无中断请求 1: 有中断请求	R
b5	IRWD	周期定时器的中断请求监视标志		R
b6	—	什么也不指定。读写值都为“0”。		—
b7	—			

IRR1 寄存器是 A/D 转换、闪存就绪和周期定时器的中断请求监视标志寄存器。

### 11.2.8 中断监视标志寄存器 2 (IRR2)

地址	00052h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	—	—	IRCMP3	IRCMP1	—	—
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	—	保留位	必须置“0”。	R
b1	—			
b2	IRCMP1	比较器 B1 的中断请求监视标志	0: 无中断请求 1: 有中断请求	R
b3	IRCMP3	比较器 B3 的中断请求监视标志		
b4	—	什么也不指定。读写值都为“0”。		—
b5	—			
b6	—			
b7	—			

### 11.2.9 外部中断标志寄存器 (IRR3)

地址	00053h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	IRKI	—	IRI3	IRI2	IRI1	IRI0
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	IRI0	$\overline{\text{INT0}}$ 中断请求标志	0: 无中断请求 1: 有中断请求	R/W
b1	IRI1	$\overline{\text{INT1}}$ 中断请求标志		R/W
b2	IRI2	$\overline{\text{INT2}}$ 中断请求标志		R/W
b3	IRI3	$\overline{\text{INT3}}$ 中断请求标志		R/W
b4	—	保留位	必须置“0”。	R/W
b5	IRKI	键输入中断请求标志	0: 无中断请求 1: 有中断请求	R/W
b6	—	什么也不指定。读写值都为“0”。		—
b7	—			

#### IRI0 位 ( $\overline{\text{INT0}}$ 中断请求标志)

如果在读“1”后给 IRI0 位写“0”，此位就变为“0”。一旦接受对应的中断 ( $\overline{\text{INT0}}$ )，此位就自动变为“0”。

#### IRI1 位 ( $\overline{\text{INT1}}$ 中断请求标志)

如果在读“1”后给 IRI1 位写“0”，此位就变为“0”。一旦接受对应的中断 ( $\overline{\text{INT1}}$ )，此位就自动变为“0”。

#### IRI2 位 ( $\overline{\text{INT2}}$ 中断请求标志)

如果在读“1”后给 IRI2 位写“0”，此位就变为“0”。一旦接受对应的中断 ( $\overline{\text{INT2}}$ )，此位就自动变为“0”。

#### IRI3 位 ( $\overline{\text{INT3}}$ 中断请求标志)

如果在读“1”后给 IRI3 位写“0”，此位就变为“0”。一旦接受对应的中断 ( $\overline{\text{INT3}}$ )，此位就自动变为“0”。

#### IRKI 位 (键输入中断请求标志)

如果在读“1”后给 IRKI 位写“0”，此位就变为“0”。一旦接受对应的中断 (键输入)，此位就自动变为“0”。

### 11.2.10 地址匹配中断寄存器 i (AIADRi) (i=0,1)

地址	001C0h (AIADR0L)、001C4h (AIADR1L)							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	—	—	—	—	—	—
复位后的值	0	0	0	0	0	0	0	0

地址	001C1h (AIADR0M)、001C5h (AIADR1M)							
位	b15	b14	b13	b12	b11	b10	b9	b8
符号	—	—	—	—	—	—	—	—
复位后的值	0	0	0	0	0	0	0	0

地址	001C2h (AIADR0H)、001C6h (AIADR1H)							
位	b23	b22	b21	b20	b19	b18	b17	b16
符号	—	—	—	—	—	—	—	—
复位后的值	0	0	0	0	0	0	0	0

位	符号	功能	设定范围	R/W
b19 ~ b0	—	匹配地址的设定	00000h ~ FFFFFh	R/W
b20	—	什么也不指定。读写值都为“0”。		—
b21	—			
b22	—			
b23	—			

通过上电复位或者硬件复位对 AIADRi 寄存器 (i=0,1) 进行初始化。

### 11.2.11 地址匹配中断允许寄存器 i (AIENi) (i=0,1)

地址 001C3h (AIEN0)

位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	—	—	—	—	—	AIEN00
复位后的值	0	0	0	0	0	0	0	0

地址 001C7h (AIEN1)

位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	—	—	—	—	—	AIEN10
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	AIENi0	地址匹配中断允许 i 位 (i=0,1)	0: 禁止 1: 允许	R/W
b1	—	什么也不指定。读写值都为“0”。		—
b2	—			
b3	—			
b4	—			
b5	—			
b6	—			
b7	—			

通过上电复位或者硬件复位对 AIENi 寄存器 (i=0,1) 进行初始化。

### 11.3 中断和中断向量

1 个向量为 4 字节。必须给各中断向量设定中断程序的起始地址。如果接受中断请求，就转移到设定在中断向量的地址。

中断向量如图 11.2 所示。

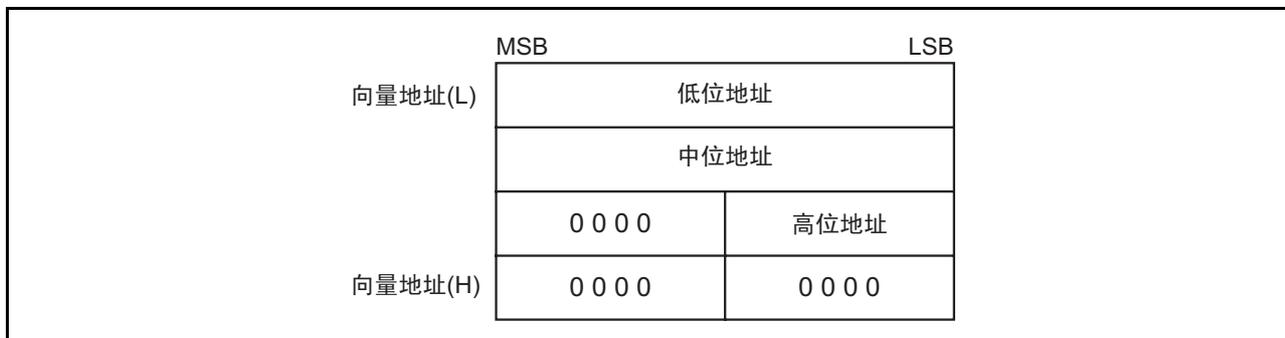


图 11.2 中断向量

#### 11.3.1 固定向量表

固定向量表分配在地址 0FFDCh ~ 0FFFFh。

固定向量表如表 11.5 所示。固定向量的向量地址（H）用于 ID 码检查功能，详细内容请参照“19.3 ID 码检查功能”。

表 11.5 固定向量表

中断源	向量地址 地址（L）～地址（H）	备注
未定义指令	0FFDCh ~ 0FFDFh	通过 UND 指令产生中断。
上溢	0FFE0h ~ 0FFE3h	通过 INTO 指令产生中断。
BRK 指令	0FFE4h ~ 0FFE7h	当地址 0FFE7h 的内容为“FFh”时，从可变量表中的向量所指的地址开始执行。
地址匹配	0FFE8h ~ 0FFEBh	
单步（注 1）	0FFEC h ~ 0FFEFh	
看门狗定时器、振荡停止检测、电压监视 1	0FFF0h ~ 0FFF3h	
保留	0FFF4h ~ 0FFF7h	
保留	0FFF8h ~ 0FFFBh	
复位	0FFFCh ~ 0FFFFh	

注 1. 因为是开发工具专用的中断，所以不能使用。

### 11.3.2 可变向量表

从设定在 INTB 寄存器的起始地址开始的 256 字节为可变向量表的区域。  
 可变向量表如表 11.6 所示。

表 11.6 可变向量表

中断源	向量地址 (注 1) 地址 (L) ~ 地址 (H)	软件中断序号	优先级的设定 (ILVL0、ILVL2 ~ ILVLE)
BRK 指令 (注 2)	+0 ~ +3 (+0000h ~ +0003h)	0	—
闪存就绪	+4 ~ +7 (+0004h ~ +0007h)	1	ILVL05 ~ ILVL04
保留		2 ~ 3	—
比较器 B1	+16 ~ +19 (+0010h ~ +0013h)	4	ILVL21 ~ ILVL20
比较器 B3	+20 ~ +23 (+0014h ~ +0017h)	5	ILVL25 ~ ILVL24
保留	+24 ~ +27 (+0018h ~ +001Bh)	6	—
定时器 RC	+28 ~ +31 (+001Ch ~ +001Fh)	7	ILVL35 ~ ILVL34
保留	+32 ~ +35 (+0020h ~ +0023h)	8	—
保留	+36 ~ +39 (+0024h ~ +0027h)	9	—
保留	+40 ~ +43 (+0028h ~ +002Bh)	10	—
保留	+44 ~ +47 (+002Ch ~ +002Fh)	11	—
保留	+48 ~ +51 (+0030h ~ +0033h)	12	—
键输入	+52 ~ +55 (+0034h ~ +0037h)	13	ILVL65 ~ ILVL64
A/D 转换	+56 ~ +59 (+0038h ~ +003Bh)	14	ILVL71 ~ ILVL70
保留	+60 ~ +63 (+003Ch ~ +003Fh)	15	—
保留		16	—
UART0 发送	+68 ~ +71 (+0044h ~ +0047h)	17	ILVL85 ~ ILVL84
UART0 接收	+72 ~ +75 (+0048h ~ +004Bh)	18	ILVL91 ~ ILVL90
保留	+76 ~ +79 (+004Ch ~ +004Fh)	19	—
保留	+80 ~ +83 (+0050h ~ +0053h)	20	—
$\overline{\text{INT2}}$	+84 ~ +87 (+0054h ~ +0057h)	21	ILVLA5 ~ ILVLA4
定时器 RJ2	+88 ~ +91 (+0058h ~ +005Bh)	22	ILVLB1 ~ ILVLB0
周期定时器	+92 ~ +95 (+005Ch ~ +005Fh)	23	ILVLB5 ~ ILVLB4
定时器 RB2	+96 ~ +99 (+0060h ~ +0063h)	24	ILVLC1 ~ ILVLC0
$\overline{\text{INT1}}$	+100 ~ +103 (+0064h ~ +0067h)	25	ILVLC5 ~ ILVLC4
$\overline{\text{INT3}}$	+104 ~ +107 (+0068h ~ +006Bh)	26	ILVLD1 ~ ILVLD0
保留		27 ~ 28	—
$\overline{\text{INT0}}$	+116 ~ +119 (+0074h ~ +0077h)	29	ILVLE5 ~ ILVLE4
保留		30	—
保留		31	—
软件 (注 2)	+128 ~ +131 (+0080h ~ +0083h) ~ +252 ~ +255 (+00FCh ~ +00FFh)	32 ~ 63	—

注 1. 这是从 INTB 寄存器指向的地址开始的相对地址。

注 2. 不能通过 I 标志禁止该中断。

## 11.4 中断控制

以下说明可屏蔽中断的允许和禁止以及接受优先级的设定，但是在此说明的内容不适用于非屏蔽中断。

### 11.4.1 I 标志

I 标志允许或者禁止可屏蔽中断。如果将 I 标志置“1”（允许），就允许可屏蔽中断；如果置“0”（禁止），就禁止全部的可屏蔽中断。

### 11.4.2 IRR0 ~ IRR3 寄存器

IRR0 ~ IRR2 寄存器是外围功能中断的监视标志寄存器，只能读而不能写。因各外围功能中断请求而变化的标志及其允许位被分配在各外围功能模块。在接受中断请求后，必须通过中断程序将各外围功能的中断标志置“0”。此时，中断监视标志也变为“0”。有关各外围功能中断的详细内容，请参照各外围功能模块的中断的说明和框图。

IRR3 寄存器是外部中断（ $\overline{INT0} \sim \overline{INT3}$ ， $\overline{KI0} \sim \overline{KI3}$ ）的标志寄存器。如果在允许外部输入后检测到有效边沿，IRR3 寄存器的中断标志就变为“1”。一旦接受中断请求，就在转移到对应的中断向量后，此中断位自动变为“0”。如果在读“1”后写“0”，中断标志就变为“0”。

### 11.4.3 ILVLi 寄存器（i=0,2 ~ E）的中断优先级和 IPL

能通过 ILVLi 寄存器（i=0,2 ~ E）设定中断优先级。

中断优先级的设定以及 IPL 允许的中断优先级分别如表 11.7 和表 11.8 所示。

接受中断请求的条件如下所示：

- I 标志=1
- IRR0 ~ IRR3 寄存器的各标志=1
- 中断优先级 > IPL

I 标志、IRR0 ~ IRR3 寄存器、ILVLi 寄存器（i=0,2 ~ E）和 IPL 各自独立，互不影响。

表 11.7 中断优先级的设定

ILVLi1 ~ ILVLi0 位或者 ILVLi5 ~ ILVLi4 位（注 1）	中断优先级	优先级
00b	0 级（禁止中断）	—
01b	1 级	低 ↓ 高
10b	2 级	
11b	2 级	

注 1. 这是中断优先级寄存器 i（ILVLi）（i=0,2 ~ E）内的设定值。

表 11.8 IPL 允许的中断优先级

IPL	允许的中断优先级
000b	1 级和 2 级
001b	2 级
010b ~ 111b	无（禁止全部的可屏蔽中断）

### 11.4.4 中断响应顺序

以下说明从接受中断请求到执行中断程序为止的中断响应顺序。

如果在指令执行过程中发生中断请求，CPU 就在该指令执行结束后判断优先级，从下一个周期转移到中断响应顺序。但是，如果在 SMOVB、SMOVF、SSTR、RMPA 各指令执行过程中发生中断请求，就暂停指令的运行，转移到中断响应顺序。

中断响应顺序的运行如下，中断响应顺序的执行时间如图 11.3 所示。

1. 在 CPU 通过读地址 00000h 获得中断信息（中断序号和中断请求级）后，对应中断（ $\overline{\text{INT0}} \sim \overline{\text{INT3}}$ 、 $\overline{\text{KI0}} \sim \overline{\text{KI3}}$ ）的位变为“0”（无中断请求）。
2. 将中断响应顺序前的 FLG 寄存器保存到 CPU 内部的临时寄存器（注 1）。
3. FLG 寄存器中的 I 标志、D 标志和 U 标志的状态变化如下：
  - I 标志为“0”（禁止中断）。
  - D 标志为“0”（禁止单步中断）。
  - U 标志为“0”（指定 ISP）
 但是，如果执行软件中断序号 32~63 的 INT 指令，U 标志就不变。
4. 将 CPU 内部的临时寄存器（注 1）压栈。
5. 将 PC 压栈。
6. 给 IPL 设定已接受中断的中断优先级。
7. 将设定在中断向量的中断程序的起始地址取到 PC。

在中断响应顺序结束后，从中断程序的起始地址开始执行指令。

注 1. 用户不能使用。

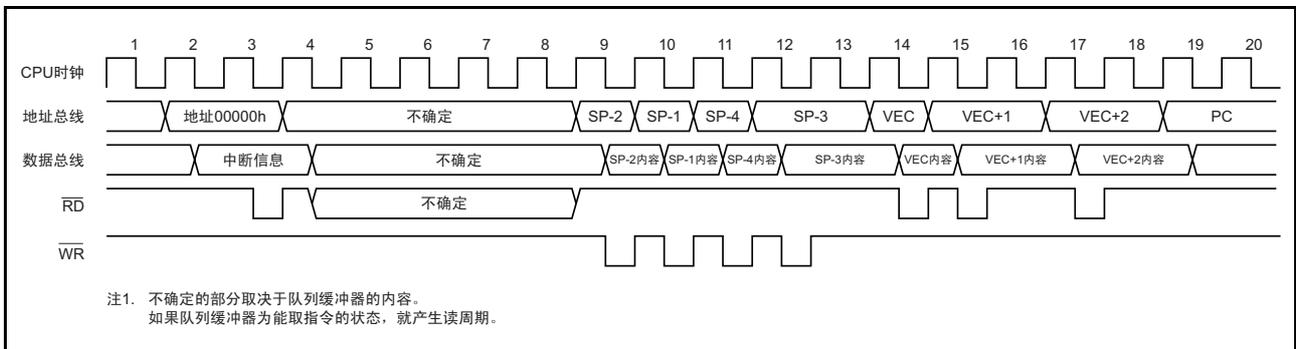


图 11.3 中断响应顺序的执行时间

### 11.4.5 中断响应时间

中断响应时间如图 11.4 所示。中断响应时间是从发生中断请求开始到执行中断程序内的第一条指令为止的时间，由发生中断请求开始到当时正在执行的指令结束为止的时间（图 11.4 的 (a)）和执行中断响应顺序的时间（20 个周期 (b)）构成。

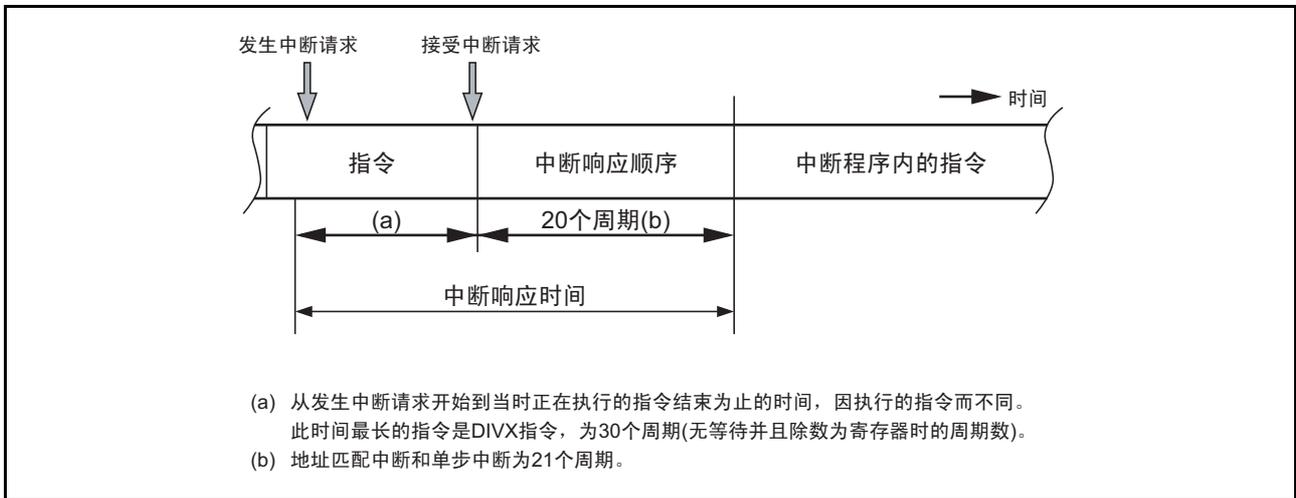


图 11.4 中断响应时间

### 11.4.6 接受中断请求时的 IPL 变化

如果接受可屏蔽中断的中断请求，就给 IPL 设定已接受中断的中断优先级。  
 有关软件中断和特殊中断，就给 IPL 设定表 11.9 所示的值。

表 11.9 接受软件中断和特殊中断时的 IPL 值

没有中断优先级的中断源	IPL 的设定值
看门狗定时器、振荡停止检测、电压监视 1	7
软件、地址匹配、单步	不变

### 11.4.7 寄存器压栈

在中断响应顺序中，将 FLG 寄存器和 PC 压栈。

先将 PC 的高 4 位、FLG 寄存器的高 4 位（IPL）和低 8 位共 16 位压栈，然后将 PC 的低 16 位压栈。

接受中断请求前后的堆栈状态如图 11.5 所示。

必须在中断程序的开始位置通过程序将其他需要的寄存器压栈。如果使用 PUSHM 指令，就能用 1 条指令将 SP 以外的全部寄存器压栈。

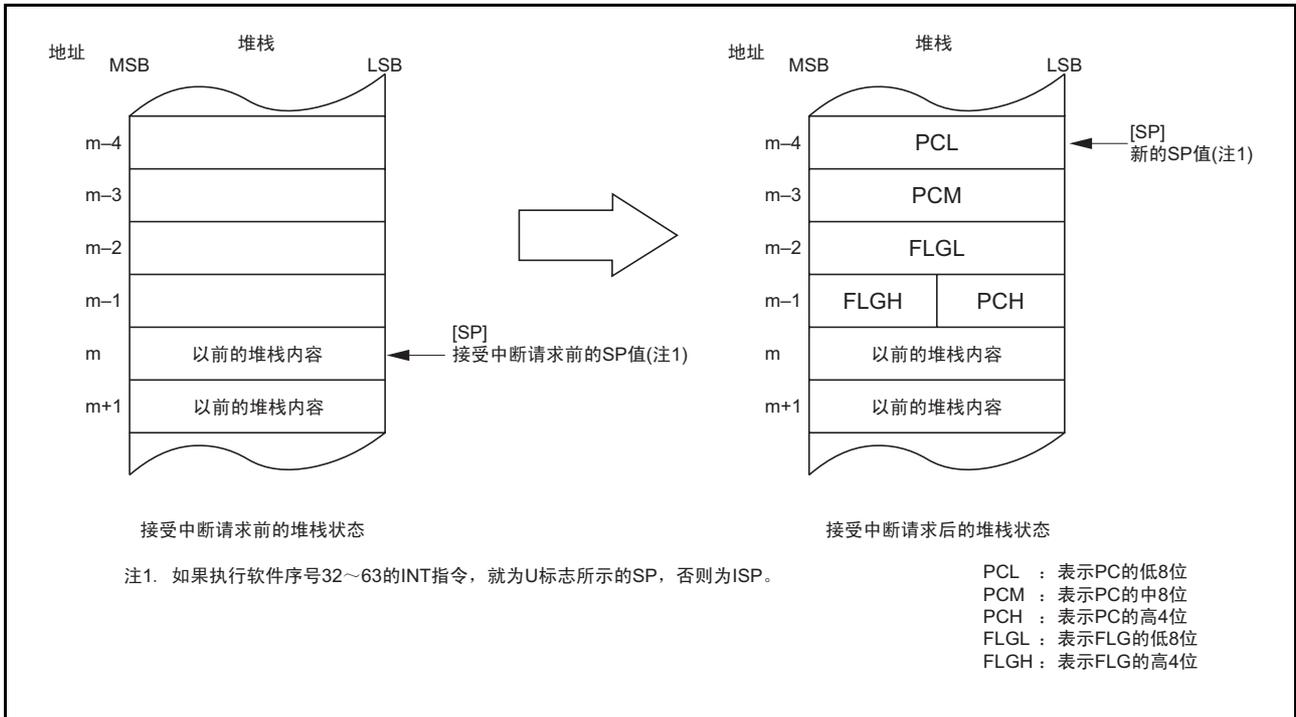


图 11.5 接受中断请求前后的堆栈状态

在中断响应顺序中，按 8 位分 4 次将寄存器压栈。

寄存器的压栈操作如图 11.6 所示。

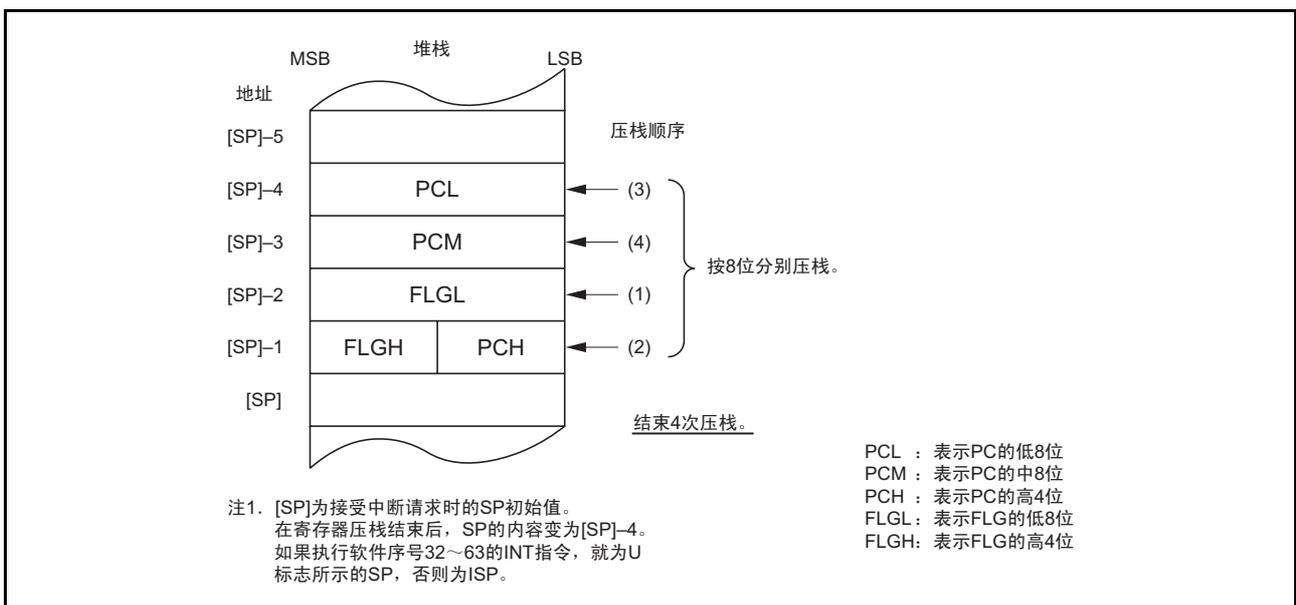


图 11.6 寄存器的压栈操作

### 11.4.8 从中断程序的返回

如果在中断程序的最后执行 REIT 指令，就先恢复被压栈的中断响应顺序前的 FLG 寄存器和 PC，然后返回到接受中断请求前正在执行的程序。

必须在执行 REIT 指令前使用 POPM 指令等，恢复在中断程序内通过程序压栈的寄存器。

### 11.4.9 中断优先级

如果在 1 条指令的执行过程中发生 2 个或者 2 个以上的中断请求，就接受优先级高的中断。

能通过 ILVLi0 ~ ILVLi1 位或者 ILVLi4 ~ ILVLi5 位任意选择可屏蔽中断（外围功能）的优先级。但是，如果中断优先级为相同的设定值，就接受由硬件设定的优先级高的中断。

看门狗定时器中断等特殊中断的优先级是由硬件设定的。

硬件中断的中断优先级如图 11.7 所示。

软件中断不受中断优先级的影响。如果执行指令，就执行中断程序。

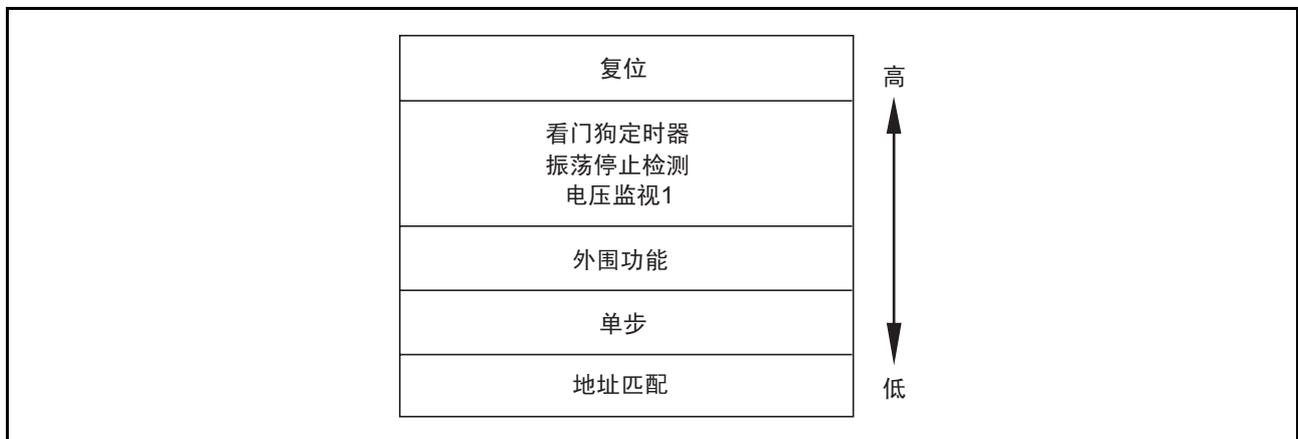


图 11.7 硬件中断的中断优先级

### 11.4.10 中断优先级的判断电路

中断优先级的判断电路用于选择优先级最高的中断。  
 中断优先级的判断电路如图 11.8 所示。

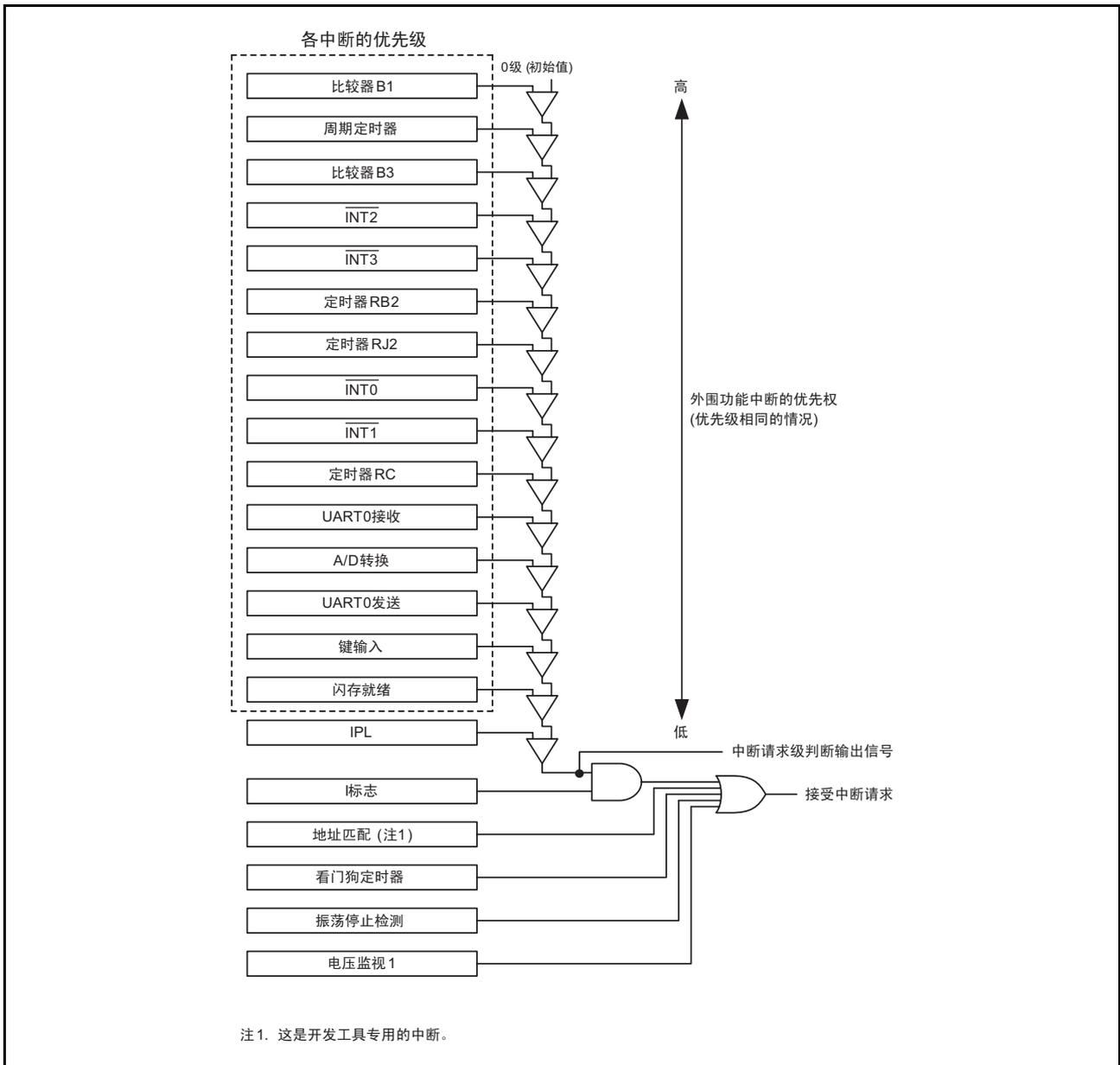


图 11.8 中断优先级的判断电路

## 11.5 $\overline{\text{INT}}$ 中断

### 11.5.1 $\overline{\text{INT}}_i$ 中断 ( $i=0 \sim 3$ )

$\overline{\text{INT}}_i$  中断是  $\overline{\text{INT}}_i$  输入产生的中断。在使用  $\overline{\text{INT}}_i$  中断时，必须将  $\overline{\text{INT}}_i$  寄存器的  $\text{INT}_i\text{EN}$  位置“1”（允许）。能通过  $\text{ISCR0}$  寄存器的  $\text{INT}_i\text{SA} \sim \text{INT}_i\text{SB}$  位进行极性的选择。给  $\text{INT}_0$  分配了多个输入引脚。

另外，还能通过有 3 种采样时钟的数字滤波器进行输入。在停止模式中，数字滤波器无效。

$\overline{\text{INT}}_i$  输入产生的中断能用作解除等待模式或者停止模式的唤醒功能。

$\overline{\text{INT}}_i$  中断的引脚结构如表 11.10 所示。

表 11.10  $\overline{\text{INT}}_i$  中断的引脚结构

引脚名	分配的引脚	输入 / 输出	功能
$\overline{\text{INT}}_0$	P1_4、P4_5	输入	$\overline{\text{INT}}_0$ 中断输入
$\overline{\text{INT}}_1$	P1_5、P1_7	输入	$\overline{\text{INT}}_1$ 中断输入
$\overline{\text{INT}}_2$	P3_4、P4_7	输入	$\overline{\text{INT}}_2$ 中断输入
$\overline{\text{INT}}_3$	P3_3	输入	$\overline{\text{INT}}_3$ 中断输入

### 11.5.2 $\overline{\text{INT}}_i$ 输入滤波器 ( $i=0 \sim 3$ )

$\overline{\text{INT}}_i$  输入有数字滤波器，能通过  $\text{INTF0}$  寄存器的  $\text{INT}_i\text{F0} \sim \text{INT}_i\text{F1}$  位选择采样时钟。按每个采样时钟对  $\overline{\text{INT}}_i$  输入的电平进行采样，在电平连续 3 次相同时， $\text{IRR3}$  寄存器对应的  $\text{IRR}_i$  位变为“1”（有中断请求）。

$\overline{\text{INT}}_i$  输入滤波器的结构和运行例子分别如图 11.9 和图 11.10 所示。通过  $\text{INTEN}$  寄存器的  $\text{INT}_i\text{EN}$  位允许  $\overline{\text{INT}}_i$  的输入，通过  $\text{INTF0}$  寄存器的  $\text{INT}_i\text{F0} \sim \text{INT}_i\text{F1}$  位选择采样时钟。

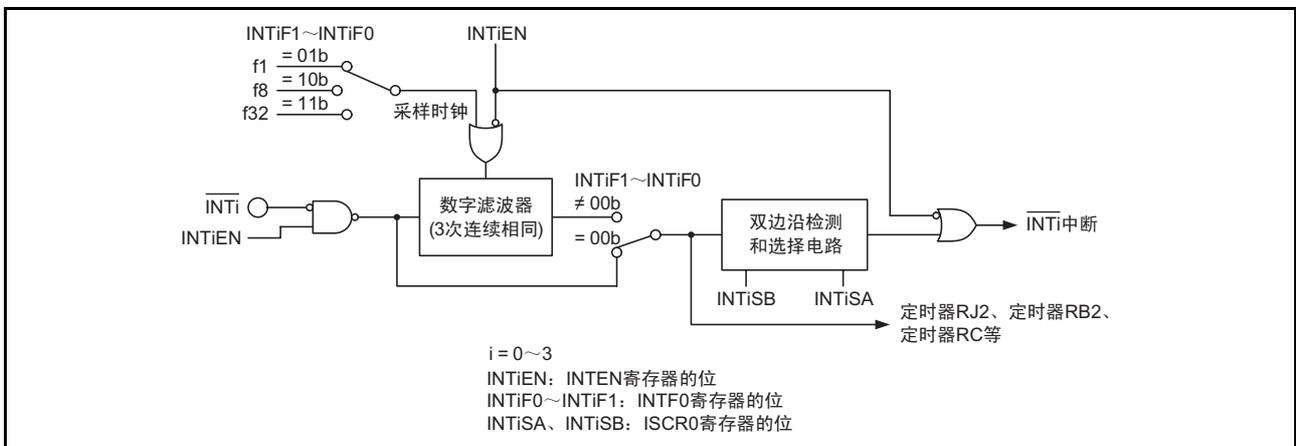


图 11.9  $\overline{\text{INT}}_i$  输入滤波器的结构

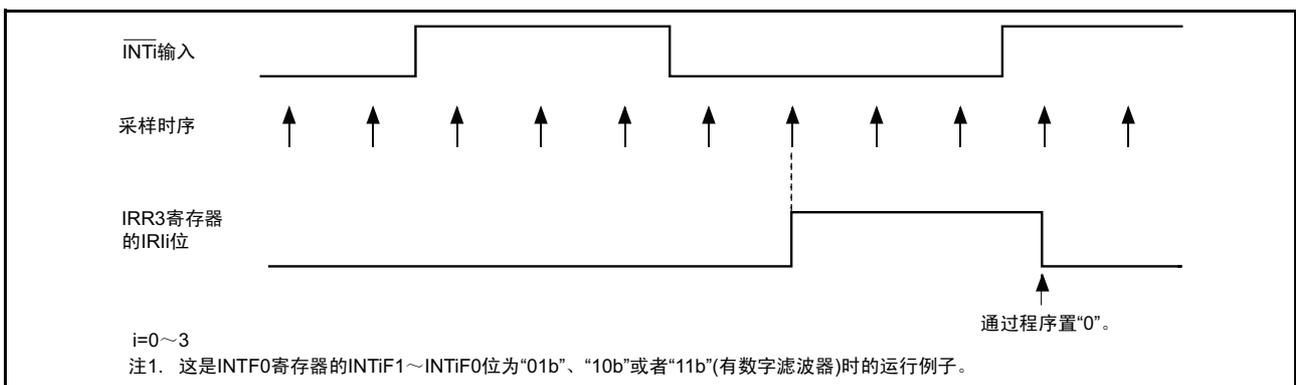


图 11.10  $\overline{\text{INT}}_i$  输入滤波器的运行例子

### 11.6 键输入中断

在  $\overline{KI0} \sim \overline{KI3}$  引脚中的某个输入边沿发生键输入中断请求。键输入中断也能用作解除等待模式或者停止模式的键唤醒功能。

能通过 **KIEN** 寄存器的 **KIiEN** 位 ( $i=0 \sim 3$ ) 选择是否将引脚用作  $\overline{KIi}$  输入引脚，还能通过 **KIEN** 寄存器的 **KIiPL** 位选择输入极性。

如果给 **KIiPL** 位为“0”（下降沿）的  $\overline{KIi}$  引脚输入“L”电平，就无法检测到其他  $\overline{KI0} \sim \overline{KI3}$  引脚的输入中断。同样，如果给 **KIiPL** 位为“1”（上升沿）的  $\overline{KIi}$  引脚输入“H”电平，就无法检测到其他  $\overline{KI0} \sim \overline{KI3}$  引脚的输入中断。

键输入中断的框图和引脚结构分别如图 11.11 和表 11.11 所示。

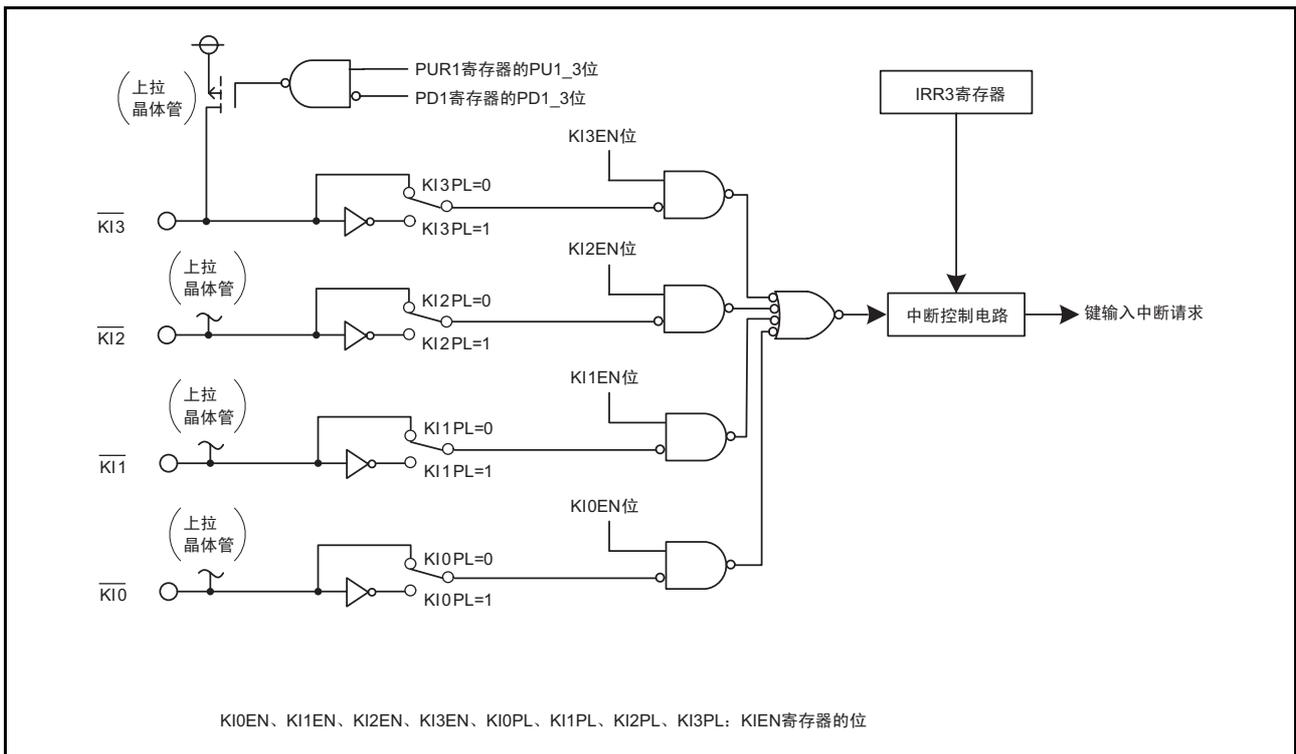


图 11.11 键输入中断的框图

表 11.11 键输入中断的引脚结构

引脚名	输入 / 输出	功能
$\overline{KI0}$	输入	$\overline{KI0}$ 中断输入
$\overline{KI1}$	输入	$\overline{KI1}$ 中断输入
$\overline{KI2}$	输入	$\overline{KI2}$ 中断输入
$\overline{KI3}$	输入	$\overline{KI3}$ 中断输入

## 11.7 地址匹配中断

在即将执行 AIADR<sub>i</sub> 寄存器 (i=0,1) 所指地址的指令前发生地址匹配中断请求。必须给 AIADR<sub>i</sub> 寄存器设定指令的起始地址。能通过 AIEN<sub>i</sub> 寄存器的 AIEN<sub>i0</sub> 位 (i=0,1) 选择禁止或者允许中断。地址匹配中断不受 I 标志和 IPL 的影响，能用作调试器的断点功能。在使用 on-chip 调试器时，不能通过用户系统设定地址匹配中断 (AIEN<sub>i</sub> 寄存器、AIADR<sub>i</sub> 寄存器和固定向量表)。

接受地址匹配中断请求时被压栈的 PC 值 (参照“11.4.7 寄存器压栈”) 因 AIADR<sub>i</sub> 寄存器所指地址的指令而不同。因为正确的返回目标地址没有被压栈，所以在从地址匹配中断返回时，必须使用以下的任何一种方法：

- 改写堆栈内容，通过 REIT 指令返回。
- 使用 POP 等指令将堆栈恢复到接受中断请求前的状态，然后通过跳转指令返回。

接受地址匹配中断请求时被压栈的 PC 值如表 11.12 所示，地址匹配中断源和相关寄存器的对应如表 11.13 所示。

表 11.12 接受地址匹配中断请求时被压栈的 PC 值

AIADR <sub>i</sub> 寄存器 (i=0,1) 所指地址的指令	被压栈的 PC 值 (注 1)
• 16 位操作码指令 • 8 位操作码指令中的以下指令： ADD.B:S #IMM8,dest SUB.B:S #IMM8,dest AND.B:S #IMM8,dest OR.B:S #IMM8,dest MOV.B:S #IMM8,dest STZ.B:S #IMM8,dest STNZ.B:S #IMM8,dest STZX.B:S #IMM81,#IMM82,dest CMP.B:S #IMM8,dest PUSHM src POPM dest JMPS #IMM8 JSRS #IMM8 MOV.B:S #IMM, dest (但是, dest 为 A0 或者 A1)	AIADR <sub>i</sub> 寄存器所指的地址 +2
上述以外	AIADR <sub>i</sub> 寄存器所指的地址 +1

注 1. 被压栈的 PC 值请参照“11.4.7 寄存器压栈”

表 11.13 地址匹配中断源和相关寄存器的对应

地址匹配中断源	地址匹配中断允许位	地址匹配中断寄存器
地址匹配中断 0	AIEN00	AIADR0
地址匹配中断 1	AIEN10	AIADR1

### 11.8 中断源的判断方法

振荡停止检测中断、看门狗定时器中断和电压监视 1 中断的中断源判断如表 11.14 所示，振荡停止检测中断、看门狗定时器中断和电压监视 1 中断的中断源判断例子如图 11.12 所示。

表 11.14 振荡停止检测中断、看门狗定时器中断和电压监视 1 中断的中断源判断

中断源	表示中断源的位
振荡停止检测	BAKCR 寄存器的 CKSWIF 位为 “1”。
看门狗定时器	RISR 寄存器的 UFIF 位为 “1”。
电压监视 1	VW1C 寄存器的 VW1C2 位为 “1”。

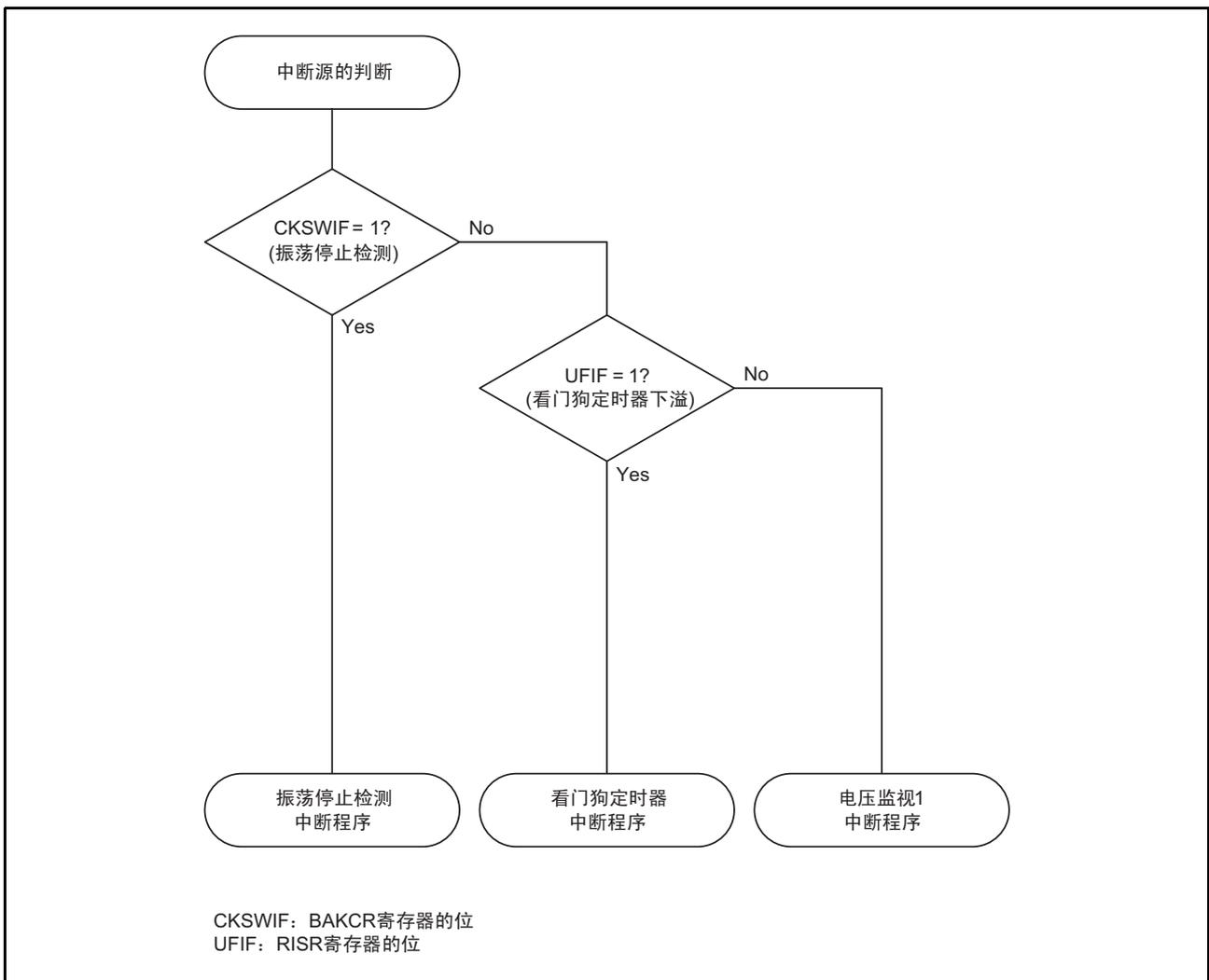


图 11.12 振荡停止检测中断、看门狗定时器中断和电压监视 1 中断的中断源判断例子

## 11.9 使用中断时的注意事项

### 11.9.1 读地址 00000h

不能通过程序读地址 00000h。如果接受外部中断请求，CPU 就在中断响应顺序中从地址 00000h 读中断信息（中断序号和中断请求级）。此时，被接受中断的 IRR3 寄存器的对应位变为“0”。

如果通过程序读地址 00000h，允许的中断中优先级最高中断的 IRR3 寄存器的对应位变为“0”。因此，中断有可能被取消或者发生意想不到的中断。

### 11.9.2 SP 的设定

必须在接受中断前设定 SP 的值，SP 在复位后为“0000h”。因此，如果在设定 SP 值前接受中断，就会导致程序失控。

### 11.9.3 外部中断和键输入中断

$\overline{\text{INT0}} \sim \overline{\text{INT3}}$  引脚和  $\overline{\text{KI0}} \sim \overline{\text{KI3}}$  引脚的输入信号与 CPU 的运行时钟无关，需要保持电特性的外部中断  $\text{INTi}$  输入 ( $i=0 \sim 3$ ) 所示的“L”电平宽度或者“H”电平宽度，详细内容请参照“表 20.18 (Vcc=5V)、表 20.24 (Vcc=3V)、表 20.30 (Vcc=2.2V) 外部中断  $\text{INTi}$  输入和键输入中断  $\text{KIi}$  ( $i=0 \sim 3$ )”。

### 11.9.4 PMLi、PMHi ( $i=1,3,4$ )、ISCR0、INTEN、KIEN 寄存器的改写

要更改  $\overline{\text{INT0}} \sim \overline{\text{INT3}}$  和  $\overline{\text{KI0}} \sim \overline{\text{KI3}}$  中断的功能时，有可能因改写 PMLi、PMHi ( $i=1,3,4$ )、ISCR0、INTEN、KIEN 寄存器而无意使中断请求标志变为“1”。如果要转换引脚功能，就必须在禁止中断请求的状态下改写这些寄存器，在等待一定时间（注 1）后将中断请求标志置“0”。

PMLi、PMHi ( $i=1,3,4$ )、ISCR0、INTEN、KIEN 寄存器的操作以及将中断请求标志置“0”的步骤如图 11.13 所示。

注 1. 根据数字滤波器功能，也需要考虑标志被置位前的延迟（5 个采样时钟周期）。

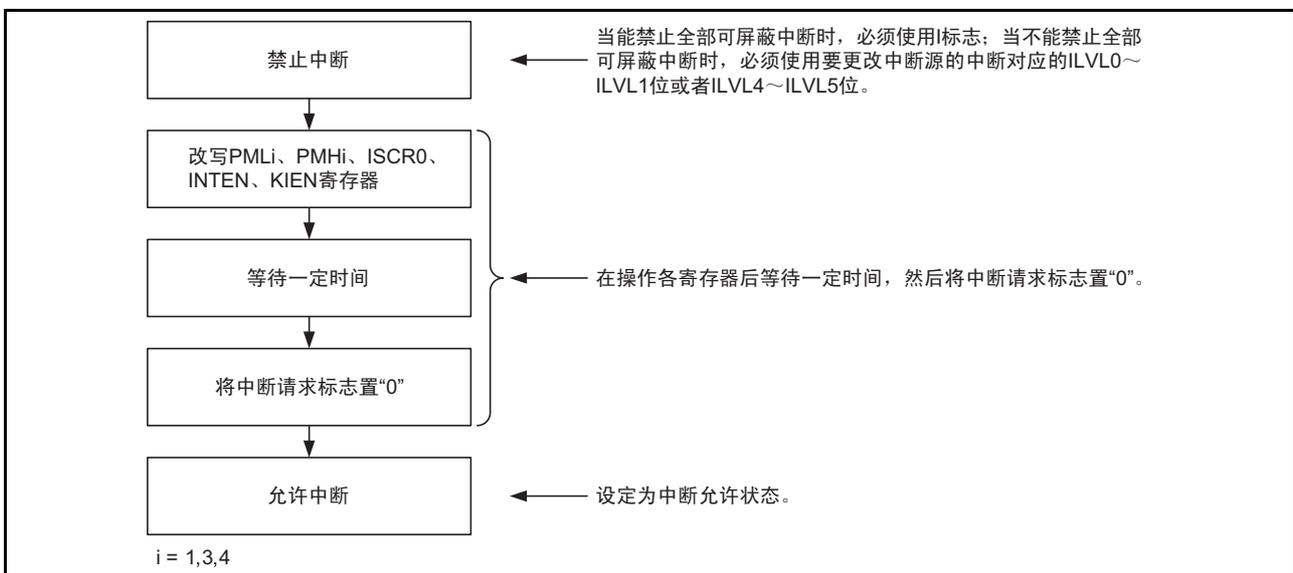


图 11.13 PMLi、PMHi ( $i=1,3,4$ )、ISCR0、INTEN、KIEN 寄存器的操作以及将中断请求标志置“0”的步骤

### 11.9.5 从等待模式或者停止模式返回到标准模式时的 $\text{INTi}$ 输入滤波器

如果在使用滤波器的状态下将 CKSTPR 寄存器的 WCKSTP 位置“1”（在等待模式中停止系统时钟）并且转移到等待模式或者停止模式，就不能使用  $\text{INTi}$  中断返回到标准模式。

在通过  $\text{INTi}$  中断返回时，必须在转移到等待模式或者停止模式前将 WCKSTP 位置“1”，并且将 INTF0 寄存器的  $\text{INTiF1} \sim \text{INTiF0}$  位置“00b”（无滤波器）。如果要再次使用滤波器，就必须在通过  $\text{INTiF0} \sim \text{INTiF1}$  位选择采样时钟后将 INTEN 寄存器的  $\text{INTiEN}$  位设定为有效。

## 12. I/O 端口

I/O 端口有 17 个。在不使用 XIN 时钟振荡电路时，P4\_6 和 P4\_7 能分别用作 I/O 端口；在不使用硬件复位时，PA\_0 能用作 I/O 端口。全部引脚都兼有多个外围功能。

### 12.1 概要

通过外围功能映像寄存器（PMLi/PMHi，i=1,3,4）和外围功能映像扩展寄存器（PMH1E、PMH4E）选择端口的功能，通过端口方向寄存器（PDi，i=1,3,4,A）选择 I/O 端口的功能，还能转换部分端口的驱动能力。I/O 端口的概要和寄存器结构分别如表 12.1 和表 12.3 所示，各引脚的端口功能一览表（R8C/M12A 群）如表 12.2 所示。

表 12.1 I/O 端口的概要

端口名	输入 / 输出	输出格式	输入 / 输出的设定	内部上拉电阻	驱动能力的转换
P1_0 ~ P1_7	输入 / 输出	CMOS 三态	以 1 位为单位进行设定。	以 1 位为单位进行设定（注 3）。	以 1 位为单位进行设定（注 4）。
P3_3、P3_4、 P3_5、P3_7	输入 / 输出	CMOS 三态	以 1 位为单位进行设定。	以 1 位为单位进行设定（注 3）。	以 1 位为单位进行设定（注 4）。
PA_0（注 1）	输入 / 输出	CMOS 三态	以 1 位为单位进行设定。	无	无
P4_2、P4_5、 P4_6、P4_7（注 2）	输入 / 输出	CMOS 三态	以 1 位为单位进行设定。	以 1 位为单位进行设定（注 3）。	无

注 1. 在不使用硬件复位时，此端口能用作 I/O 端口。

注 2. 在不使用 XIN 时钟振荡电路和 XIN 直接输入时，这些端口能用作 I/O 端口。

注 3. 在输入模式中，能通过 PURi 寄存器（i=1,3,4）选择是否连接内部上拉电阻。

注 4. 能通过 DRRi 寄存器（i=1,3），选择是将输出晶体管的驱动能力置为 Low 还是置为 High。

表 12.2 各引脚的端口功能一览表 (R8C/M12A 群)

引脚号	R8C/M12A 群	功能 0	功能 1	功能 2	功能 3	功能 4	功能 5	功能选择位		
		PM2 ~ PM0 =000b	PM2 ~ PM0 =001b	PM2 ~ PM0 =010b	PM2 ~ PM0 =011b	PM2 ~ PM0 =100b	PM2 ~ PM0 =101b	PM2	PM1	PM0
1	P4_2	P4_2	TRBO	TXD0	$\overline{KI3}$	—	—	—	P42SEL1	P42SEL0
2	P3_7	P3_7	$\overline{ADTRG}$	TRJO	TRCIOD	—	—	—	P37SEL1	P37SEL0
3	$\overline{RESET}$	PA_0	—	—	—	—	—	—	—	—
4	P4_7/XOUT	P4_7/XOUT	$\overline{INT2}$	—	—	—	—	—	P47SEL1	P47SEL0
5	VSS/AVSS	—	—	—	—	—	—	—	—	—
6	P4_6/XIN	P4_6/XIN	RXD0	TXD0	$\overline{INT1}$	VCOUT1	TRJIO	P46SEL2	P46SEL1	P46SEL0
7	VCC/AVCC	—	—	—	—	—	—	—	—	—
8	MODE	—	—	—	—	—	—	—	—	—
9	P3_5	P3_5	TRCIOD	$\overline{KI2}$	VCOUT3	—	—	—	P35SEL1	P35SEL0
10	P3_4	P3_4/ IVREF3	TRCIOC	$\overline{INT2}$	—	—	—	—	P34SEL1	P34SEL0
11	P3_3	P3_3/ IVCMP3	TRCCLK	$\overline{INT3}$	—	—	—	—	P33SEL1	P33SEL0
12	P4_5	P4_5	$\overline{INT0}$	$\overline{ADTRG}$	—	—	—	—	P45SEL1	P45SEL0
13	P1_7	P1_7/AN7/ IVCMP1	$\overline{INT1}$	TRJIO	TRCCLK	—	—	—	P17SEL1	P17SEL0
14	P1_6	P1_6/ IVREF1	CLK0	TRJO	TRCIOB	—	—	—	P16SEL1	P16SEL0
15	P1_5	P1_5	RXD0	TRJIO	$\overline{INT1}$	VCOUT1	—	P15SEL2	P15SEL1	P15SEL0
16	P1_4	P1_4/AN4	TXD0	RXD0	$\overline{INT0}$	TRCIOB	—	P14SEL2	P14SEL1	P14SEL0
17	P1_3	P1_3/AN3	TRCIOC	$\overline{KI3}$	TRBO	—	—	—	P13SEL1	P13SEL0
18	P1_2	P1_2/AN2	TRCIOB	$\overline{KI2}$	—	—	—	—	P12SEL1	P12SEL0
19	P1_1	P1_1/AN1	TRCIOA/ TRCTRG	$\overline{KI1}$	—	—	—	—	P11SEL1	P11SEL0
20	P1_0	P1_0/AN0	TRCIOD	$\overline{KI0}$	—	—	—	—	P10SEL1	P10SEL0

表 12.3 I/O 端口的寄存器结构

寄存器名	符号	复位后的值	地址	存取长度
端口 P1 方向寄存器	PD1	00h	000A9h	8
端口 P3 方向寄存器	PD3	00h	000ABh	8
端口 P4 方向寄存器	PD4	00h	000ACh	8
端口 PA 方向寄存器	PDA	00h	000ADh	8
端口 P1 寄存器	P1	00h	000AFh	8
端口 P3 寄存器	P3	00h	000B1h	8
端口 P4 寄存器	P4	00h	000B2h	8
端口 PA 寄存器	PA	00h	000B3h	8
上拉控制寄存器 1	PUR1	00h	000B5h	8
上拉控制寄存器 3	PUR3	00h	000B7h	8
上拉控制寄存器 4	PUR4	00h	000B8h	8
端口的输入 / 输出功能控制寄存器	PINSR	00h	000B9h	8
驱动能力控制寄存器 1	DRR1	00h	000BBh	8
驱动能力控制寄存器 3	DRR3	00h	000BDh	8
漏极开路控制寄存器 1	POD1	00h	000C1h	8
漏极开路控制寄存器 3	POD3	00h	000C3h	8
漏极开路控制寄存器 4	POD4	00h	000C4h	8
端口 PA 的模式控制寄存器	PAMCR	00010001b	000C5h	8
端口 1 的功能映像寄存器 0	PML1	00h	000C8h	8
端口 1 的功能映像寄存器 1	PMH1	00h	000C9h	8
端口 3 的功能映像寄存器 0	PML3	00h	000CCh	8
端口 3 的功能映像寄存器 1	PMH3	00h	000CDh	8
端口 4 的功能映像寄存器 0	PML4	00h	000CEh	8
端口 4 的功能映像寄存器 1	PMH4	00h	000CFh	8
端口 1 的功能映像扩展寄存器	PMH1E	00h	000D1h	8
端口 4 的功能映像扩展寄存器	PMH4E	00h	000D5h	8

## 12.2 端口输入电平的读取

与端口功能的映像设定无关，在读 P<sub>i</sub> 寄存器（i=1,3,4,A）时，能选择读端口锁存器或者引脚电平。

如果将 IOINSEL 位置 “0”，就在 P<sub>i</sub> 寄存器为 “0” 时读引脚电平，在 P<sub>i</sub> 寄存器为 “1” 时读端口锁存器。

如果将 IOINSEL 位置 “1”，就读引脚电平，与 P<sub>i</sub> 寄存器无关。

### 12.2.1 端口的输入 / 输出功能控制寄存器（PINSR）

地址	000B9h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	IOINSEL	TRJIOSEL	—	—	—	—	—	—
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	—	保留位	写入值无效，读取值为不定值。	—
b1	—	保留位	必须置 “0”，读取值为 “0”。	—
b2	—	什么也不指定。读写值都为 “0”。		—
b3	—			
b4	—			
b5	—			
b6	TRJIOSEL	TRJIO 输入信号选择位	0: 从外部 TRJIO 引脚的输入 1: 从比较器 B 的 VCOUT1 的内部输入	R/W
b7	IOINSEL	I/O 端口的输入功能选择位	0: I/O 端口的输入功能取决于 P <sub>i</sub> 寄存器（i=1,3,4,A）。 当 P <sub>i</sub> 寄存器的 P <sub>i</sub> <sub>j</sub> 位（j=0~7）为 “0”（输入模式（用作输入端口））时，读引脚的输入电平；当 P <sub>i</sub> <sub>j</sub> 位为 “1”（输出模式（用作输出端口））时，读端口锁存器。 1: I/O 端口的输入功能与 P <sub>i</sub> 寄存器无关，读引脚的输入电平。	R/W

必须在将 PRCR 寄存器的 PRC4 位置 “1”（允许写）后改写 PINSR 寄存器。

### 12.3 端口 1

端口 1 的引脚结构如图 12.1 所示。

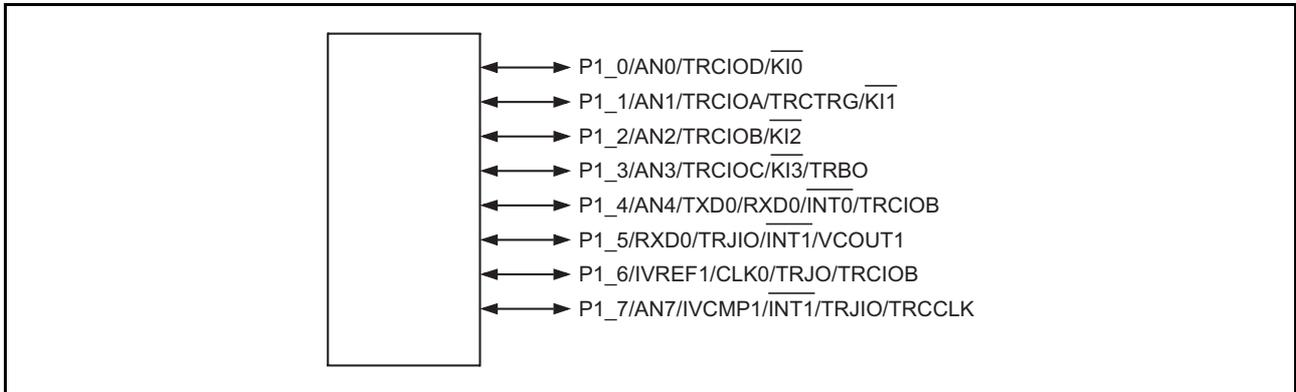


图 12.1 端口 1 的引脚结构

#### 12.3.1 端口 P1 方向寄存器 (PD1)

地址	000A9h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	PD1_7	PD1_6	PD1_5	PD1_4	PD1_3	PD1_2	PD1_1	PD1_0
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	PD1_0	端口 P1_0 方向位	0: 输入模式 (用作输入端口) 1: 输出模式 (用作输出端口)	R/W
b1	PD1_1	端口 P1_1 方向位		R/W
b2	PD1_2	端口 P1_2 方向位		R/W
b3	PD1_3	端口 P1_3 方向位		R/W
b4	PD1_4	端口 P1_4 方向位		R/W
b5	PD1_5	端口 P1_5 方向位		R/W
b6	PD1_6	端口 P1_6 方向位		R/W
b7	PD1_7	端口 P1_7 方向位		R/W

PD1 寄存器选择是将 I/O 端口用于输入还是用于输出，各位分别对应 1 个端口。

### 12.3.2 端口 P1 寄存器 (P1)

地址	000AFh							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	P1_7	P1_6	P1_5	P1_4	P1_3	P1_2	P1_1	P1_0
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	P1_0	端口 P1_0 位	0: “L” 电平 1: “H” 电平	R/W
b1	P1_1	端口 P1_1 位		R/W
b2	P1_2	端口 P1_2 位		R/W
b3	P1_3	端口 P1_3 位		R/W
b4	P1_4	端口 P1_4 位		R/W
b5	P1_5	端口 P1_5 位		R/W
b6	P1_6	端口 P1_6 位		R/W
b7	P1_7	端口 P1_7 位		R/W

P1 寄存器是输入 / 输出端口的数据寄存器，通过读写 P1 寄存器，和外部进行数据的输入和输出。P1 寄存器由保持输出数据的端口锁存器和读引脚状态的电路构成，从引脚输出端口锁存器的值。P1 寄存器的各位分别对应 1 个端口。

[PINSR 寄存器的 IOINSEL 位为 “0” 的情况]

如果读被设定为输入模式的 I/O 端口的对应位，就能读到引脚电平；如果写被设定为输出模式的 I/O 端口的对应位，就能控制引脚电平。

[PINSR 寄存器的 IOINSEL 位为 “1” 的情况]

如果读被设定为输入模式或者输出模式的 I/O 端口的对应位，就能读到引脚电平；如果写被设定为输出模式的 I/O 端口的对应位，就能控制引脚电平。

### 12.3.3 上拉控制寄存器 1 (PUR1)

地址	000B5h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	PU1_7	PU1_6	PU1_5	PU1_4	PU1_3	PU1_2	PU1_1	PU1_0
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	PU1_0	端口 P1_0 的上拉控制位	0: 有上拉 1: 无上拉	R/W
b1	PU1_1	端口 P1_1 的上拉控制位		R/W
b2	PU1_2	端口 P1_2 的上拉控制位		R/W
b3	PU1_3	端口 P1_3 的上拉控制位		R/W
b4	PU1_4	端口 P1_4 的上拉控制位		R/W
b5	PU1_5	端口 P1_5 的上拉控制位		R/W
b6	PU1_6	端口 P1_6 的上拉控制位		R/W
b7	PU1_7	端口 P1_7 的上拉控制位		R/W

PUR1 寄存器控制端口 P1 的上拉电阻。如果将对应的 PD1 寄存器的 PD1\_j 位 (j=0~7) 置“0” (输入模式 (用作输入端口)) 并且将 PUR1 寄存器的 PU1\_j 位 (j=0~7) 置“1”，I/O 端口就被上拉。如果将对应的 PD1\_j 位置“0”并且将 PU1\_j 位置“1”，外围功能的输入引脚就被上拉。

对于外围功能的输出引脚，不能将对应的 PU1\_j 位置“1”。

### 12.3.4 驱动能力控制寄存器 1 (DRR1)

地址	000BBh							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	DRR1_5	DRR1_4	DRR1_3	DRR1_2	—	—
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	—	保留位	必须置“0”。	—
b1	—			—
b2	DRR1_2	端口 P1_2 的驱动能力控制位	0: Low 驱动能力 1: High 驱动能力	R/W
b3	DRR1_3	端口 P1_3 的驱动能力控制位		R/W
b4	DRR1_4	端口 P1_4 的驱动能力控制位		R/W
b5	DRR1_5	端口 P1_5 的驱动能力控制位		R/W
b6	—	保留位	必须置“0”。	—
b7	—			—

DRR1 寄存器选择是将 P1 为输出 (输出端口或者外围功能的输出引脚) 时的输出晶体管的驱动能力置为 Low 还是置为 High。如果将 DRR1 寄存器的 DRR1\_j 位 (j=2~5) 置“1”，对应的输出晶体管的驱动能力就为 High。

### 12.3.5 漏极开路控制寄存器 1 (POD1)

地址	000C1h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	POD1_7	POD1_6	POD1_5	POD1_4	POD1_3	POD1_2	POD1_1	POD1_0
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	POD1_0	端口 P1_0 的漏极开路控制位	0: 无漏极开路 1: 有漏极开路	R/W
b1	POD1_1	端口 P1_1 的漏极开路控制位		R/W
b2	POD1_2	端口 P1_2 的漏极开路控制位		R/W
b3	POD1_3	端口 P1_3 的漏极开路控制位		R/W
b4	POD1_4	端口 P1_4 的漏极开路控制位		R/W
b5	POD1_5	端口 P1_5 的漏极开路控制位		R/W
b6	POD1_6	端口 P1_6 的漏极开路控制位		R/W
b7	POD1_7	端口 P1_7 的漏极开路控制位		R/W

POD1 寄存器设定 CMOS 输出或者 N 沟道漏极开路输出。如果设定为外围功能输出或者输出端口功能，POD1 寄存器的设定就有效。

如果将 POD1<sub>j</sub> 位 (j=0 ~ 7) 置“1” (有漏极开路)，对应的引脚就为 N 沟道漏极开路输出；如果置“0” (无漏极开路)，对应的引脚就为 CMOS 输出。

### 12.3.6 端口 1 的功能映像寄存器 0 (PML1)

地址	000C8h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	P13SEL1	P13SEL0	P12SEL1	P12SEL0	P11SEL1	P11SEL0	P10SEL1	P10SEL0
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	P10SEL0	端口 P1_0 的功能选择位	b1 b0 0 0: I/O 端口或者 AN0 输入 0 1: TRCIOD 1 0: $\overline{KI0}$ 1 1: 不能设定	R/W
b1	P10SEL1			R/W
b2	P11SEL0	端口 P1_1 的功能选择位	b3 b2 0 0: I/O 端口或者 AN1 输入 0 1: TRCIOA/TRCTRГ 1 0: $\overline{KI1}$ 1 1: 不能设定	R/W
b3	P11SEL1			R/W
b4	P12SEL0	端口 P1_2 的功能选择位	b5 b4 0 0: I/O 端口或者 AN2 输入 0 1: TRCIOB 1 0: $\overline{KI2}$ 1 1: 不能设定	R/W
b5	P12SEL1			R/W
b6	P13SEL0	端口 P1_3 的功能选择位	b7 b6 0 0: I/O 端口或者 AN3 输入 0 1: TRCIOC 1 0: $\overline{KI3}$ 1 1: TRBO	R/W
b7	P13SEL1			R/W

PML1 寄存器选择 P1\_0 ~ P1\_3 引脚的功能。

### 12.3.7 端口 1 的功能映像寄存器 1 (PMH1)

地址	000C9h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	P17SEL1	P17SEL0	P16SEL1	P16SEL0	P15SEL1	P15SEL0	P14SEL1	P14SEL0
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	P14SEL0	端口 P1_4 的功能选择位	bx b1 b0 0 0 0: I/O 端口或者 AN4 输入 0 0 1: TXD0 0 1 0: RXD0 0 1 1: $\overline{\text{INT0}}$ 1 0 0: TRCIOB 上述以外: 不能设定 (bx: PMH1E 寄存器的 P14SEL2 位)	R/W
b1	P14SEL1			R/W
b2	P15SEL0	端口 P1_5 的功能选择位	bx b3 b2 0 0 0: I/O 端口 0 0 1: RXD0 0 1 0: TRJIO 0 1 1: $\overline{\text{INT1}}$ 1 0 0: VCOU1 上述以外: 不能设定 (bx: PMH1E 寄存器的 P15SEL2 位)	R/W
b3	P15SEL1			R/W
b4	P16SEL0	端口 P1_6 的功能选择位	b5 b4 0 0: I/O 端口或者 IVREF1 输入 0 1: CLK0 1 0: TRJO 1 1: TRCIOB	R/W
b5	P16SEL1			R/W
b6	P17SEL0	端口 P1_7 的功能选择位	b7 b6 0 0: I/O 端口、AN7 输入或者 IVCMP1 输入 0 1: $\overline{\text{INT1}}$ 1 0: TRJIO 1 1: TRCCLK	R/W
b7	P17SEL1			R/W

PMH1 寄存器选择 P1\_4 ~ P1\_7 引脚的功能。

### 12.3.8 端口 1 的功能映像扩展寄存器 (PMH1E)

地址	000D1h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	—	—	—	P15SEL2	—	P14SEL2
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	P14SEL2		通过和 PMH1 寄存器的 P14SEL0 ~ P14SEL1 位的并用，选择 P1_4 引脚的功能。 详细内容请参照“12.3.7 端口 1 的功能映像寄存器 1 (PMH1)”。	R/W
b1	—		什么也不指定。读写值都为“0”。	—
b2	P15SEL2		通过和 PMH1 寄存器的 P15SEL0 ~ P15SEL1 位的并用，选择 P1_5 引脚的功能。 详细内容请参照“12.3.7 端口 1 的功能映像寄存器 1 (PMH1)”。	R/W
b3	—		什么也不指定。读写值都为“0”。	—
b4	—			
b5	—			
b6	—			
b7	—			

PMH1E 寄存器与 PML1 寄存器和 PMH1 寄存器同时选择端口 1 的功能。

### 12.3.9 端口 1 的引脚设定

端口 1 的引脚设定如表 12.4 ~ 表 12.11 所示。

表 12.4 端口 P1\_0/AN0/TRCIOD/ $\overline{KI0}$

寄存器	PD1	ADINSEL			PML1		定时器 RC 的设定	功能
位	PD1_0	ADGSEL		CH0	P10SEL			
		1	0		1	0		
设定值	0	X	X	X	0	0	X	输入端口
	1	X	X	X	0	0	X	输出端口
	0	0	0	0	0	0	X	A/D 转换器输入 (AN0)
	X	X	X	X	0	1	参照“表 12.24 TRCIOD 引脚的设定”。	TRCIOD 输入
	X	X	X	X	0	1	参照“表 12.24 TRCIOD 引脚的设定”。	TRCIOD 输出
	X	X	X	X	1	0	X	$\overline{KI0}$ 输入

X: “0” 或者 “1”

表 12.5 端口 P1\_1/AN1/TRCIOA/TRCTRG/ $\overline{KI1}$

寄存器	PD1	ADINSEL			PML1		定时器 RC 的设定	功能
位	PD1_1	ADGSEL		CH0	P11SEL			
		1	0		1	0		
设定值	0	X	X	X	0	0	X	输入端口
	1	X	X	X	0	0	X	输出端口
	0	0	0	1	0	0	X	A/D 转换器输入 (AN1)
	X	X	X	X	0	1	参照“表 12.21 TRCIOA 引脚的设定”。	TRCIOA 输入或者 TRCTRG 输入
	X	X	X	X	0	1	参照“表 12.21 TRCIOA 引脚的设定”。	TRCIOA 输出
	X	X	X	X	1	0	X	$\overline{KI1}$ 输入

X: “0” 或者 “1”

表 12.6 端口 P1\_2/AN2/TRCIOB/ $\overline{KI2}$

寄存器	PD1	ADINSEL			PML1		定时器 RC 的设定	功能
位	PD1_2	ADGSEL		CH0	P12SEL			
		1	0		1	0		
设定值	0	X	X	X	0	0	X	输入端口
	1	X	X	X	0	0	X	输出端口
	0	0	1	0	0	0	X	A/D 转换器输入 (AN2)
	X	X	X	X	0	1	参照“表 12.22 TRCIOB 引脚的设定”。	TRCIOB 输入
	X	X	X	X	0	1	参照“表 12.22 TRCIOB 引脚的设定”。	TRCIOB 输出
	X	X	X	X	1	0	X	$\overline{KI2}$ 输入

X: “0” 或者 “1”

表 12.7 端口 P1\_3/AN3/TRCIOC/ $\overline{\text{KI3}}$ /TRBO

寄存器	PD1	ADINSEL			PML1		定时器 RC 的设定	定时器 RB2 的设定	功能
位	PD1_3	ADGSEL		CH0	P13SEL				
		1	0		1	0			
设定值	0	X	X	X	0	0	X	X	输入端口
	1	X	X	X	0	0	X	X	输出端口
	0	0	1	1	0	0	X	X	A/D 转换器输入 (AN3)
	X	X	X	X	0	1	参照“表 12.23 TRCIOC 引脚的设定”。	X	TRCIOC 输入
	X	X	X	X	0	1	参照“表 12.23 TRCIOC 引脚的设定”。	X	TRCIOC 输出
	X	X	X	X	1	0	X	X	$\overline{\text{KI3}}$ 输入
	X	X	X	X	1	1	X	X	TRBO 输出

X: “0” 或者 “1”

表 12.8 端口 P1\_4/AN4/TXD0/RXD0/ $\overline{\text{INT0}}$ /TRCIOB

寄存器	PD1	ADINSEL			PMH1E	PMH1		定时器 RC 的设定	功能
位	PD1_4	ADGSEL		CH0	P14SEL2	P14SEL			
		1	0			1	0		
设定值	0	X	X	X	0	0	0	X	输入端口
	1	X	X	X	0	0	0	X	输出端口
	0	1	0	0	0	0	0	X	A/D 转换器输入 (AN4)
	X	X	X	X	0	0	1	X	TXD0 输出
	X	X	X	X	0	1	0	X	RXD0 输入
	X	X	X	X	0	1	1	X	$\overline{\text{INT0}}$ 输入
	X	X	X	X	1	0	0	参照“表 12.22 TRCIOB 引脚的设定”。	TRCIOB 输入
	X	X	X	X	1	0	0	参照“表 12.22 TRCIOB 引脚的设定”。	TRCIOB 输出

X: “0” 或者 “1”

表 12.9 端口 P1\_5/RXD0/TRJIO/ $\overline{\text{INT1}}$ /VCOUT1

寄存器	PD1	PMH1E	PMH1		TRJIOC	TRJMR			功能
位	PD1_5	P15SEL2	P15SEL		TOPCR	TMOD			
			1	0		2	1	0	
设定值	0	0	0	0	X	X	X	X	输入端口
	1	0	0	0	X	X	X	X	输出端口
	X	0	0	1	X	X	X	X	RXD0 输出
	X	0	1	0	0	000b、001b 以外			TRJIO 输入
	X	0	1	0	0	001b			TRJIO 脉冲输出
	X	0	1	1	X	X	X	X	$\overline{\text{INT1}}$ 输入
	X	1	0	0	X	X	X	X	VCOUT1 输出

X: “0” 或者 “1”

表 12.10 端口 P1\_6/IVREF1/CLK0/TRJO/TRCIOB

寄存器	PD1	PMH1		U0SR	U0MR			定时器 RC 的设定	功能	
位	PD1_6	P16SEL		CLK0SEL0	SMD					CKDIR
		1	0		2	1	0			
设定值	0	0	0	X	X	X	X	X	输入端口 /IVREF1	
	1	0	0	X	X	X	X	X	输出端口	
	X	0	1	1	X	X	X	1	CLK0 (外部时钟) 输入	
	X	0	1	1	0	0	1	0	CLK0 (内部时钟) 输出	
	X	1	0	X	X	X	X	X	TRJO 输出	
	X	1	1	X	X	X	X	X	参照“表 12.22 TRCIOB 引脚的设定”。	TRCIOB 输入
	X	1	1	X	X	X	X	X	参照“表 12.22 TRCIOB 引脚的设定”。	TRCIOB 输出

X: “0” 或者 “1”

表 12.11 端口 P1\_7/AN7/IVCMP1/INT1/TRJIO/TRCCLK

寄存器	PD1	ADINSEL		PML1	TRJIOC	TRJMR			功能		
位	PD1_7	ADGSEL		CH0	P17SEL	TOPCR	TMOD				
		1	0				2	1		0	
设定值	0	X	X	X	0	0	X	X	X	X	输入端口
	1	X	X	X	0	0	X	X	X	X	输出端口
	0	1	0	1	0	0	X	X	X	X	A/D 转换器输入 (AN7)
	X	X	X	X	0	1	0	1	X	X	INT1 输入
	X	X	X	X	1	0	0	000b、001b 以外			TRJIO 输入
	X	X	X	X	1	0	0	001b			TRJIO 脉冲输出
	X	X	X	X	1	1	1	1	X	X	TRCCLK 输入

X: “0” 或者 “1”

## 12.4 端口 3

端口 3 的引脚结构如图 12.2 所示。

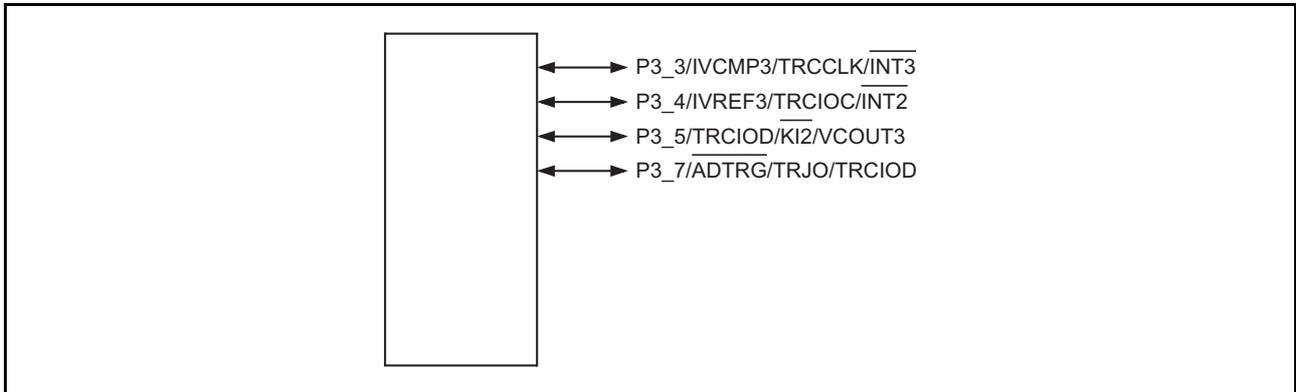


图 12.2 端口 3 的引脚结构

### 12.4.1 端口 P3 方向寄存器 (PD3)

地址	000ABh							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	PD3_7	—	PD3_5	PD3_4	PD3_3	—	—	—
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	—	什么也不指定。读写值都为“0”。		—
b1	—			
b2	—			
b3	PD3_3	端口 P3_3 方向位	0: 输入模式 (用作输入端口) 1: 输出模式 (用作输出端口)	R/W
b4	PD3_4	端口 P3_4 方向位		R/W
b5	PD3_5	端口 P3_5 方向位		R/W
b6	—	什么也不指定。读写值都为“0”。		—
b7	PD3_7	端口 P3_7 方向位	0: 输入模式 (用作输入端口) 1: 输出模式 (用作输出端口)	R/W

PD3 寄存器选择是将 I/O 端口用于输入还是用于输出，各位分别对应 1 个端口。

### 12.4.2 端口 P3 寄存器 (P3)

地址	000B1h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	P3_7	—	P3_5	P3_4	P3_3	—	—	—
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	—	什么也不指定。读写值都为“0”。		—
b1	—			
b2	—			
b3	P3_3	端口 P3_3 位	0: “L” 电平 1: “H” 电平	R/W
b4	P3_4	端口 P3_4 位		R/W
b5	P3_5	端口 P3_5 位		R/W
b6	—	什么也不指定。读写值都为“0”。		—
b7	P3_7	端口 P3_7 位	0: “L” 电平 1: “H” 电平	R/W

P3 寄存器是输入 / 输出端口的数据寄存器，能通过读写 P3 寄存器，和外部进行数据的输入和输出。P3 寄存器由保持输出数据的端口锁存器和读引脚状态的电路构成，从引脚输出端口锁存器的值。P3 寄存器的各位分别对应 1 个端口。

[PINSR 寄存器的 IOINSEL 位为“0”的情况]

如果读被设定为输入模式的 I/O 端口的对应位，就能读到引脚电平；如果写被设定为输出模式的 I/O 端口的对应位，就能控制引脚电平。

[PINSR 寄存器的 IOINSEL 位为“1”的情况]

如果读被设定为输入模式或者输出模式的 I/O 端口的对应位，就能读到引脚电平；如果写被设定为输出模式的 I/O 端口的对应位，就能控制引脚电平。

### 12.4.3 上拉控制寄存器 3 (PUR3)

地址	000B7h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	PU3_7	—	PU3_5	PU3_4	PU3_3	—	—	—
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	—	什么也不指定。读写值都为“0”。		—
b1	—			
b2	—			
b3	PU3_3	端口 P3_3 的上拉控制位	0: 无上拉 1: 有上拉	R/W
b4	PU3_4	端口 P3_4 的上拉控制位		R/W
b5	PU3_5	端口 P3_5 的上拉控制位		R/W
b6	—	什么也不指定。读写值都为“0”。		—
b7	PU3_7	端口 P3_7 的上拉控制位	0: 无上拉 1: 有上拉	R/W

PUR3 寄存器控制端口 P3 的上拉电阻。如果将对应的 PD3 寄存器的 PD3<sub>j</sub> 位 (j=3 ~ 5,7) 置“0” (输入模式 (用作输入端口)) 并且将 PUR3 寄存器的 PU3<sub>j</sub> 位 (j=3 ~ 5,7) 置“1”，I/O 端口就被上拉。如果将对应的 PD3<sub>j</sub> 位置“0”并且将 PU3<sub>j</sub> 位置“1”，外围功能的输入引脚就被上拉。

对于外围功能的输出引脚，不能将对应的 PU3<sub>j</sub> 位置“1”。

### 12.4.4 驱动能力控制寄存器 3 (DRR3)

地址	000BDh							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	DRR3_7	—	DRR3_5	DRR3_4	DRR3_3	—	—	—
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	—	什么也不指定。读写值都为“0”。		—
b1	—			
b2	—			
b3	DRR3_3	端口 P3_3 的驱动能力控制位	0: Low 驱动能力 1: High 驱动能力	R/W
b4	DRR3_4	端口 P3_4 的驱动能力控制位		R/W
b5	DRR3_5	端口 P3_5 的驱动能力控制位		R/W
b6	—	什么也不指定。读写值都为“0”。		—
b7	DRR3_7	端口 P3_7 的驱动能力控制位	0: Low 驱动能力 1: High 驱动能力	R/W

DRR3 寄存器选择是将 P3 为输出 (输出端口或者外围功能的输出引脚) 时的输出晶体管的驱动能力置为 Low 还是置为 High。如果将 DRR3 寄存器的 DRR3<sub>j</sub> 位 (j=3 ~ 5,7) 置“1”，对应的输出晶体管的驱动能力就为 High。

### 12.4.5 漏极开路控制寄存器 3 (POD3)

地址	000C3h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	POD3_7	—	POD3_5	POD3_4	POD3_3	—	—	—
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	—	什么也不指定。读写值都为“0”。		—
b1	—			
b2	—			
b3	POD3_3	端口 P3_3 的漏极开路控制位	0: 无漏极开路 1: 有漏极开路	R/W
b4	POD3_4	端口 P3_4 的漏极开路控制位		R/W
b5	POD3_5	端口 P3_5 的漏极开路控制位		R/W
b6	—	什么也不指定。读写值都为“0”。		—
b7	POD3_7	端口 P3_7 的漏极开路控制位	0: 无漏极开路 1: 有漏极开路	R/W

POD3 寄存器设定 CMOS 输出或者 N 沟道漏极开路输出。如果设定为外围功能输出或者输出端口功能，POD3 寄存器的设定就有效。

如果将 POD3\_j 位 (j=3 ~ 5,7) 置“1” (有漏极开路)，对应的引脚就为 N 沟道漏极开路输出；如果置“0” (无漏极开路)，对应的引脚就为 CMOS 输出。

### 12.4.6 端口 3 的功能映像寄存器 0 (PML3)

地址	000CCh							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	P33SEL1	P33SEL0	—	—	—	—	—	—
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	—	什么也不指定。读写值都为“0”。		—
b1	—			
b2	—			
b3	—			
b4	—			
b5	—			
b6	P33SEL0	端口 P3_3 的功能选择位	b7 b6 0 0: I/O 端口或者 IVCMP3 输入 0 1: TRCCLK 1 0: $\overline{\text{INT3}}$ 1 1: 不能设定	R/W
b7	P33SEL1			R/W

PML3 寄存器选择 P3\_3 引脚的功能。

### 12.4.7 端口 3 的功能映像寄存器 1 (PMH3)

地址	000CDh							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	P37SEL1	P37SEL0	—	—	P35SEL1	P35SEL0	P34SEL1	P34SEL0
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	P34SEL0	端口 P3_4 的功能选择位	b1 b0 0 0: I/O 端口或者 IVREF3 输入 0 1: TRCIOC 1 0: $\overline{\text{INT2}}$ 1 1: 不能设定	R/W
b1	P34SEL1			R/W
b2	P35SEL0	端口 P3_5 的功能选择位	b3 b2 0 0: I/O 端口 0 1: TRCIOD 1 0: $\overline{\text{KI2}}$ 1 1: VCOU3	R/W
b3	P35SEL1			R/W
b4	—	什么也不指定。读写值都为“0”。		—
b5	—			
b6	P37SEL0	端口 P3_7 的功能选择位	b7 b6 0 0: I/O 端口 0 1: $\overline{\text{ADTRG}}$ 1 0: TRJO 1 1: TRCIOD	R/W
b7	P37SEL1			R/W

PMH3 寄存器选择 P3\_4、P3\_5、P3\_7 引脚的功能。

### 12.4.8 端口 3 的引脚设定

端口 3 的引脚设定如表 12.12 ~ 表 12.15 所示。

表 12.12 端口 P3\_3/IVCMP3/TRCCLK/ $\overline{\text{INT3}}$

寄存器	PD3	PMH3		功能
位	PD3_3	P33SEL		
		1	0	
设定值	0	0	0	输入端口 /IVCMP3
	1	0	0	输出端口
	X	0	1	TRCCLK 输入
	X	1	0	$\overline{\text{INT3}}$ 输入

X: “0” 或者 “1”

表 12.13 端口 P3\_4/IVREF3/TRCIOC/ $\overline{\text{INT2}}$

寄存器	PD3	PMH3		定时器 RC 的设定	功能
位	PD3_4	P34SEL			
		1	0		
设定值	0	0	0	X	输入端口 /IVREF3
	1	0	0	X	输出端口
	X	0	1	参照“表 12.23 TRCIOC 引脚的设定”。	TRCIOC 输入
	X	0	1	参照“表 12.23 TRCIOC 引脚的设定”。	TRCIOC 输出
	X	1	0	X	$\overline{\text{INT2}}$ 输入

X: “0” 或者 “1”

表 12.14 端口 P3\_5/TRCIOD/ $\overline{\text{KI2}}$ /VCOUT3

寄存器	PD3	PMH3		定时器 RC 的设定	功能
位	PD3_5	P35SEL			
		1	0		
设定值	0	0	0	X	输入端口
	1	0	0	X	输出端口
	X	0	1	参照“表 12.24 TRCIOD 引脚的设定”。	TRCIOD 输入
	X	0	1	参照“表 12.24 TRCIOD 引脚的设定”。	TRCIOD 输出
	X	1	0	X	$\overline{\text{KI2}}$ 输入
	X	1	1	X	VCOUT3 输出

X: “0” 或者 “1”

表 12.15 端口 P3\_7/ $\overline{\text{ADTRG}}$ /TRJO/TRCIOD

寄存器	PD3	PMH3		定时器 RC 的设定	功能
位	PD3_7	P37SEL			
		1	0		
设定值	0	0	0	X	输入端口
	1	0	0	X	输出端口
	X	0	1	X	$\overline{\text{ADTRG}}$ 输入
	X	0	1	X	TRJO 输出
	X	1	0	参照“表 12.24 TRCIOD 引脚的设定”。	TRCIOD 输入
	X	1	1	参照“表 12.24 TRCIOD 引脚的设定”。	TRCIOD 输出

X: “0” 或者 “1”

## 12.5 端口 4

端口 4 的引脚结构如图 12.3 所示。

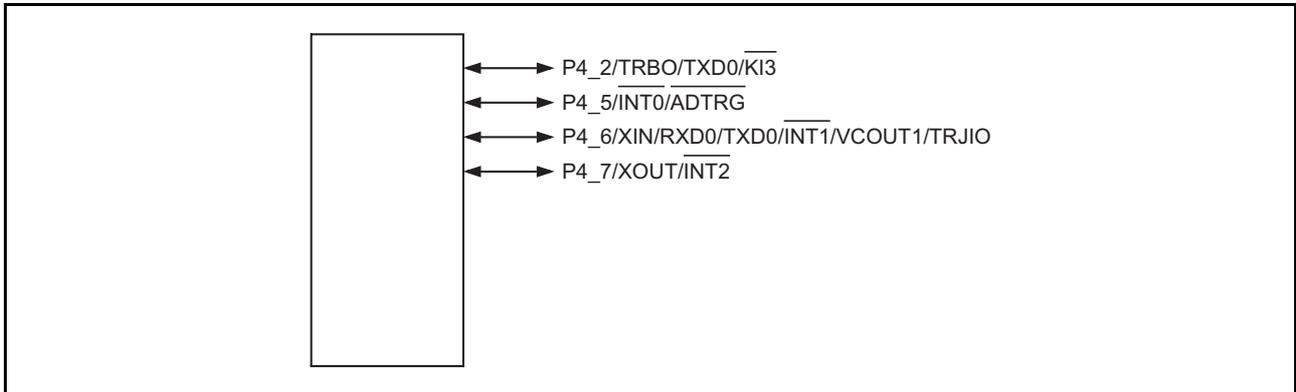


图 12.3 端口 4 的引脚结构

### 12.5.1 端口 P4 方向寄存器 (PD4)

地址	000ACh							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	PD4_7	PD4_6	PD4_5	—	—	PD4_2	—	—
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	—	什么也不指定。读写值都为“0”。		—
b1	—			
b2	PD4_2	端口 P4_2 方向位	0: 输入模式 (用作输入端口) 1: 输出模式 (用作输出端口)	R/W
b3	—	什么也不指定。读写值都为“0”。		—
b4	—			
b5	PD4_5	端口 P4_5 方向位	0: 输入模式 (用作输入端口) 1: 输出模式 (用作输出端口)	R/W
b6	PD4_6	端口 P4_6 方向位		R/W
b7	PD4_7	端口 P4_7 方向位		R/W

PD4 寄存器选择是将 I/O 端口用于输入还是用于输出，各位分别对应 1 个端口。

## 12.5.2 端口 P4 寄存器 (P4)

地址	000B2h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	P4_7	P4_6	P4_5	—	—	P4_2	—	—
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	—	什么也不指定。读写值都为“0”。		—
b1	—			
b2	P4_2	端口 P4_2 位	0: “L” 电平 1: “H” 电平	R/W
b3	—	什么也不指定。读写值都为“0”。		—
b4	—			
b5	P4_5	端口 P4_5 位	0: “L” 电平 1: “H” 电平	R/W
b6	P4_6	端口 P4_6 位		R/W
b7	P4_7	端口 P4_7 位		R/W

P4 寄存器是输入 / 输出端口的数据寄存器，通过读写 P4 寄存器，和外部进行数据的输入和输出。P4 寄存器由保持输出数据的端口锁存器和读引脚状态的电路构成，从引脚输出端口锁存器的值。P4 寄存器的各位分别对应 1 个端口。

[PINSR 寄存器的 IOINSEL 位为“0”的情况]

如果读被设定为输入模式的 I/O 端口的对应位，就能读到引脚电平；如果写被设定为输出模式的 I/O 端口的对应位，就能控制引脚电平。

[PINSR 寄存器的 IOINSEL 位为“1”的情况]

如果读被设定为输入模式或者输出模式的 I/O 端口的对应位，就能读到引脚电平；如果写被设定为输出模式的 I/O 端口的对应位，就能控制引脚电平。

### 12.5.3 上拉控制寄存器 4 (PUR4)

地址	000B8h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	PU4_7	PU4_6	PU4_5	—	—	PU4_2	—	—
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	—	什么也不指定。读写值都为“0”。		—
b1	—			
b2	PU4_2	端口 P4_2 的上拉控制位	0: 无上拉 1: 有上拉	R/W
b3	—	什么也不指定。读写值都为“0”。		—
b4	—			
b5	PU4_5	端口 P4_5 的上拉控制位	0: 无上拉 1: 有上拉	R/W
b6	PU4_6	端口 P4_6 的上拉控制位		R/W
b7	PU4_7	端口 P4_7 的上拉控制位		R/W

PUR4 寄存器控制端口 P4 的上拉电阻。如果将对应的 PD4 寄存器的 PD4\_j 位 (j=2,5~7) 置“0” (输入模式 (用作输入端口)) 并且将 PUR4 寄存器的 PU4\_j 位 (j=2,5~7) 置“1”，I/O 端口就被上拉。如果将对应的 PD4\_j 位置“0”并且将 PU4\_j 位置“1”，外围功能的输入引脚就被上拉。

对于外围功能的输出引脚，不能将对应的 PU4\_j 位置“1”。

### 12.5.4 漏极开路控制寄存器 4 (POD4)

地址	000C4h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	POD4_7	POD4_6	POD4_5	—	—	POD4_2	—	—
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	—	什么也不指定。读写值都为“0”。		—
b1	—			
b2	POD4_2	端口 P4_2 的漏极开路控制位	0: 无漏极开路 1: 有漏极开路	R/W
b3	—	什么也不指定。读写值都为“0”。		—
b4	—			
b5	POD4_5	端口 P4_5 的漏极开路控制位	0: 无漏极开路 1: 有漏极开路	R/W
b6	POD4_6	端口 P4_6 的漏极开路控制位		R/W
b7	POD4_7	端口 P4_7 的漏极开路控制位		R/W

POD4 寄存器设定 CMOS 输出或者 N 沟道漏极开路输出。如果设定为外围功能输出或者输出端口功能，POD4 寄存器的设定就有效。

如果将 POD4\_j 位 (j=2,5 ~ 7) 置“1” (有漏极开路)，对应的引脚就为 N 沟道漏极开路输出；如果置“0” (无漏极开路)，对应的引脚就为 CMOS 输出。

### 12.5.5 端口 4 的功能映像寄存器 0 (PML4)

地址	000CEh							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	P42SEL1	P42SEL0	—	—	—	—
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	—	什么也不指定。读写值都为“0”。		—
b1	—			
b2	—			
b3	—			
b4	P42SEL0	端口 P4_2 的功能选择位	b5 b4 00: I/O 端口 01: TRBO 10: TXD0 11: KI3	R/W
b5	P42SEL1			R/W
b6	—	什么也不指定。读写值都为“0”。		—
b7	—			

PML4 寄存器选择 P4\_2 引脚的功能。

### 12.5.6 端口 4 的功能映像寄存器 1 (PMH4)

地址	000CFh							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	P47SEL1	P47SEL0	P46SEL1	P46SEL0	P45SEL1	P45SEL0	—	—
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	—	什么也不指定。读写值都为“0”。		—
b1	—			
b2	P45SEL0	端口 P4_5 的功能选择位	b3 b2 0 0: I/O 端口 0 1: $\overline{\text{INT0}}$ 1 0: ADTRG 1 1: 不能设定	R/W
b3	P45SEL1			R/W
b4	P46SEL0	端口 P4_6 的功能选择位	bx b5 b4 0 0 0: I/O 端口或者 XIN 输入 0 0 1: RXD0 0 1 0: $\overline{\text{TXD0}}$ 0 1 1: $\overline{\text{INT1}}$ 1 0 0: VCOU1 1 0 1: TRJIO 上述以外: 不能设定 (bx: PMH4E 寄存器的 P46SEL2 位)	R/W
b5	P46SEL1			R/W
b6	P47SEL0	端口 P4_7 的功能选择位	b7 b6 0 0: I/O 端口或者 XOUT 输出 0 1: $\overline{\text{INT2}}$ 上述以外: 不能设定	R/W
b7	P47SEL1			R/W

PMH4 寄存器选择 P4\_5 ~ P4\_7 引脚的功能。

### 12.5.7 端口 4 的功能映像扩展寄存器 (PMH4E)

地址	000D5h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	—	P46SEL2	—	—	—	—
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	—	什么也不指定。读写值都为“0”。		—
b1	—			
b2	—			
b3	—			
b4	P46SEL2	通过和 PMH4 寄存器的 P46SEL0 ~ P46SEL1 位的并用，选择 P4_6 引脚的功能。 详细内容请参照“12.5.6 端口 4 的功能映像寄存器 1 (PMH4)”。		R/W
b5	—	什么也不指定。读写值都为“0”。		—
b6	—			
b7	—			

PMH4E 寄存器与 PML4 寄存器和 PMH4 寄存器同时选择端口 4 的功能。

### 12.5.8 端口 4 的引脚设定

端口 4 的引脚设定如表 12.16 ~ 表 12.19 所示。

表 12.16 端口 P4\_2/TRBO/TXD0/ $\overline{\text{KI3}}$

寄存器	PD4	PMH4		功能
位	PD4_2	P42SEL		
		1	0	
设定值	0	0	0	输入端口
	1	0	0	输出端口
	X	0	1	TRBO 输出
	X	1	0	TXD0 输出
	X	1	1	$\overline{\text{INT3}}$ 输入

X: “0” 或者 “1”

表 12.17 端口 P4\_5/ $\overline{\text{INT0}}$ / $\overline{\text{ADTRG}}$

寄存器	PD4	PMH4		功能
位	PD4_5	P45SEL		
		1	0	
设定值	0	0	0	输入端口
	1	0	0	输出端口
	X	0	1	$\overline{\text{INT0}}$ 输入
	X	1	0	$\overline{\text{ADTRG}}$ 输入

X: “0” 或者 “1”

表 12.18 端口 P4\_6/XIN/RXD0/TXD0/ $\overline{\text{INT1}}$ /VCOOUT1/TRJIO

寄存器	PD4	PMH1E	PMH1		EXCKCR		TRJIOC	TRJMR			功能
位	PD4_6	P46SEL2	P46SEL		CKPT		TOPCR	TMOD			
			1	0	1	0		2	1	0	
设定值	0	0	0	0	X	0	X	X	X	X	输入端口
	1	0	0	0	X	0	X	X	X	X	输出端口
	X	0	0	0	0	1	X	X	X	X	XIN 时钟输入（外部时钟输入）
	X	0	0	0	1	1	X	X	X	X	XIN 振荡
	X	0	0	1	X	X	X	X	X	X	RXD0 输入
	X	0	1	0	X	X	X	X	X	X	TXD0 输出
	X	0	1	1	X	X	X	X	X	X	$\overline{\text{INT1}}$ 输入
	X	1	0	0	X	X	X	X	X	X	VCOOUT1 输出
	X	1	0	1	X	X	0	000b、001b 以外			TRJIO 输入
	X	1	0	1	X	X	0	001b			TRJIO 输出

X: “0” 或者 “1”

表 12.19 端口 P4\_7/XOUT/ $\overline{\text{INT2}}$

寄存器	PD4	PMH1		EXCKCR		功能
位	PD4_7	P47SEL		CKPT		
		1	0	1	0	
设定值	0	0	0	0	X	输入端口
	1	0	0	0	X	输出端口
	X	0	0	1	0	系统时钟（f）输出
	X	0	0	1	1	XOUT 输出
	X	0	1	X	X	$\overline{\text{INT2}}$ 输入

X: “0” 或者 “1”

## 12.6 端口 A

端口 A 的引脚结构如图 12.4 所示。

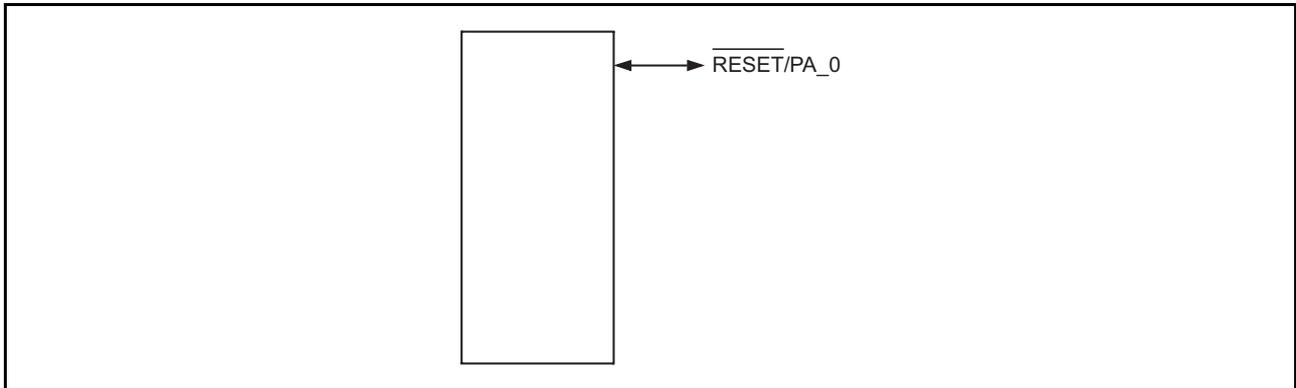


图 12.4 端口 A 的引脚结构

### 12.6.1 端口 PA 方向寄存器 (PDA)

地址	000ADh							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	—	—	—	—	—	PDA_0
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	PDA_0	端口 PA_0 方向位	0: 输入模式 (用作输入端口) 1: 输出模式 (用作输出端口)	R/W
b1	—	什么也不指定。读写值都为“0”。		—
b2	—			
b3	—			
b4	—			
b5	—			
b6	—			
b7	—			

PDA 寄存器选择是将 PA\_0 用于输入还是用于输出。

## 12.6.2 端口 PA 寄存器 (PA)

地址	000B3h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	—	—	—	—	—	PA_0
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	PA_0	端口 PA_0 位	0: “L” 电平 1: “H” 电平	R/W
b1	—	什么也不指定。读写值都为 “0”。		—
b2	—			
b3	—			
b4	—			
b5	—			
b6	—			
b7	—			

PA 寄存器是输入 / 输出端口的数据寄存器，通过读写 PA 寄存器，和外部进行数据的输入和输出。PA 寄存器由保持输出数据的端口锁存器和读引脚状态的电路构成，从引脚输出端口锁存器的值。

[PINSR 寄存器的 IOINSEL 位为 “0” 的情况]

如果读被设定为输入模式的 PA 寄存器的 PA\_0 位，就能读到引脚电平；如果写被设定为输出模式的 PA\_0 位，就能控制引脚电平。

[PINSR 寄存器的 IOINSEL 位为 “1” 的情况]

如果读被设定为输入模式或者输出模式的 PA\_0 位，就能读到引脚电平；如果写被设定为输出模式的 PA\_0 位，就能控制引脚电平。

### 12.6.3 端口 PA 的模式控制寄存器 (PAMCR)

地址	000C5h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	—	HWRSTE	—	—	—	PODA_0
复位后的值	0	0	0	1	0	0	0	1

位	符号	位名	功能	R/W
b0	PODA_0	端口 PA_0 的漏极开路控制位 (注 1)	0: 无漏极开路 1: 有漏极开路	R/W
b1	—	什么也不指定。读写值都为“0”。		—
b2	—			
b3	—			
b4	HWRSTE	硬件复位允许位	0: 端口 PA_0 用作 I/O 端口 1: 端口 PA_0 用作硬件复位 ( $\overline{\text{RESET}}$ )	R/W
b5	—	什么也不指定。读写值都为“0”。		—
b6	—			
b7	—			

注 1. 如果将此位置“1”（有漏极开路），对应的引脚就为 N 沟道漏极开路输出；如果置“0”（无漏极开路），对应的引脚就为 CMOS 输出。

PAMCR 寄存器控制端口 PA 的漏极开路和端口 A 的功能。如果设定为外围功能或者输出端口功能，漏极开路的设定就有效。

必须在将 HRPR 寄存器的 PAMCRE 位置“1”（允许写）后改写 PAMCR 寄存器。

### 12.6.4 端口 A 的引脚设定

端口 A 的引脚设定如表 12.20 所示。

表 12.20  $\overline{\text{RESET}}$ / 端口 PA\_0

寄存器	PDA	PAMCR	功能
位	PDA_0	HWRSTE	
设定值	X	1	$\overline{\text{RESET}}$
	0	0	输入端口 (注 1)
	1	0	输出端口 (注 2)

X: “0” 或者 “1”

注 1. 必须连接上拉电阻，详细内容请参照“12.10.1 使用 PA\_0 引脚时的注意事项”。

注 2. 如果将 PODA\_0 位置“1”，该端口就为 N 沟道漏极开路输出。

## 12.7 外围功能输入 / 输出引脚的设定

外围功能输入 / 输出引脚的设定如表 12.21 ~ 表 12.24 所示。

表 12.21 TRCIOA 引脚的设定

寄存器 位	TRCOER	TRCMR	TRCIOR0			TRCCR2		功能
	EA	PWM2	IOA2	IOA1	IOA0	TCEG1	TCEG0	
设定值	0	1	0	0	1	X	X	定时器模式的波形输出 (输出比较功能)
				1	X			
	1	0	X	X	X	X	X	定时器模式 (输入捕捉功能)
1	0	X	X	X	0	1	PWM2 模式 (TRCTRG 输入)	
					1	X		

X: “0” 或者 “1”

表 12.22 TRCIOB 引脚的设定

寄存器 位	TRCOER	TRCMR		TRCIOR0			功能
	EB	PWM2	PWMB	IOB2	IOB1	IOB0	
设定值	0	0	X	X	X	X	PWM2 模式的波形输出
	0	1	1	X	X	X	PWM 模式的波形输出
	0	1	0	0	0	1	定时器模式的波形输出 (输出比较功能)
					1	X	
	1	1	0	1	X	X	定时器模式 (输入捕捉功能)

X: “0” 或者 “1”

表 12.23 TRCIOC 引脚的设定

寄存器 位	TRCOER	TRCMR		TRCIOR1			功能
	EC	PWM2	PWMC	IOC2	IOC1	IOC0	
设定值	0	1	1	X	X	X	PWM 模式的波形输出
	0	1	0	0	0	1	定时器模式的波形输出 (输出比较功能)
					1	X	
	1	1	0	1	X	X	定时器模式 (输入捕捉功能)

X: “0” 或者 “1”

表 12.24 TRCIOD 引脚的设定

寄存器 位	TRCOER	TRCMR		TRCIOR1			功能
	ED	PWM2	PWMD	IOD2	IOD1	IOD0	
设定值	0	1	1	X	X	X	PWM 模式的波形输出
	0	1	0	0	0	1	定时器模式的波形输出 (输出比较功能)
					1	X	
	1	1	0	1	X	X	定时器模式 (输入捕捉功能)

X: “0” 或者 “1”

## 12.8 未使用引脚的处理

未使用引脚的处理例子如表 12.25 和图 12.5 所示。

表 12.25 未使用引脚的处理例子

引脚名	处理内容
端口 P1、P3_3 ~ P3_5、P3_7、P4_2、P4_5 ~ P4_7	<ul style="list-style-type: none"> <li>• 设定为输入模式，每个引脚通过电阻连接 VSS（下拉）或者 VCC（上拉）（注 2）。</li> <li>• 设定为输出模式并且将引脚置为开路（注 2、注 3）。</li> </ul>
$\overline{\text{RESET/PA}}_0$ （注 1）	通过电阻连接 VCC（上拉）（注 2）。

注 1. 这是使用上电复位的情况。

注 2. 必须尽量用短的布线（不超过 2cm）处理单片机的未使用引脚。

注 3. 在将端口设定为输出模式并且将引脚置为开路的情况下，在通过程序将端口设定为输出模式前，端口为输入模式。因此，引脚的电压电平不确定，在端口为输入模式的期间，电源电流有可能增加。考虑到因噪声或者噪声引起的失控等而使方向寄存器的内容发生变化的情况，建议通过程序定期对方向寄存器的内容进行重新设定，以提高程序的可靠性。

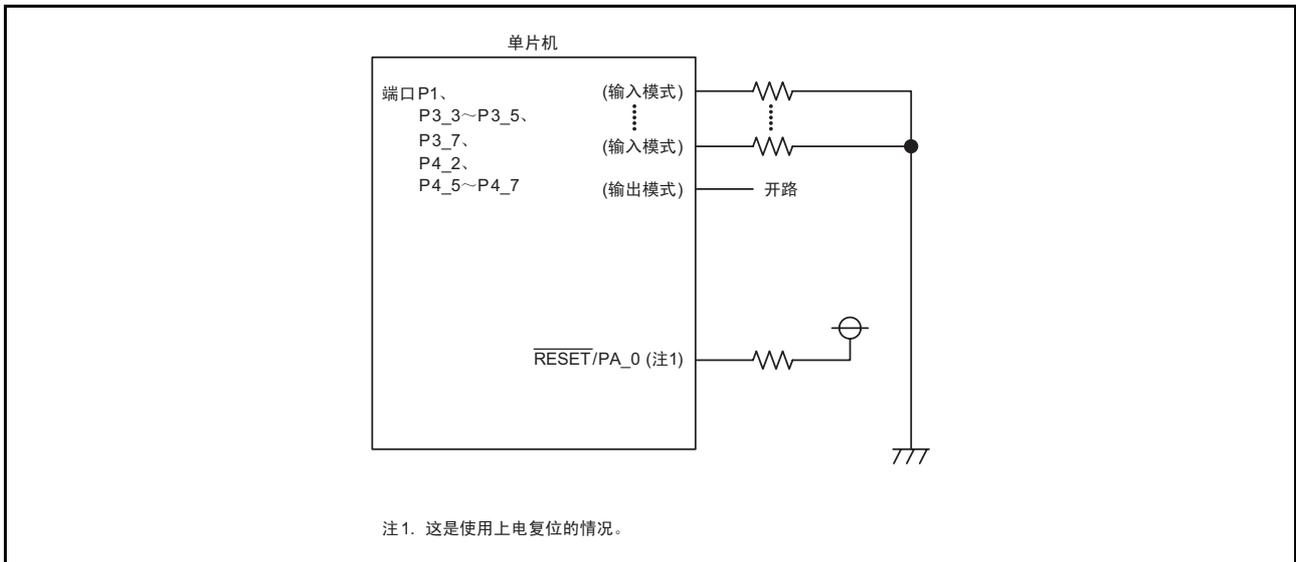


图 12.5 未使用引脚的处理例子

## 12.9 I/O 端口结构

I/O 端口结构和引脚结构分别如图 12.6 ~ 图 12.17 和图 12.18 所示。

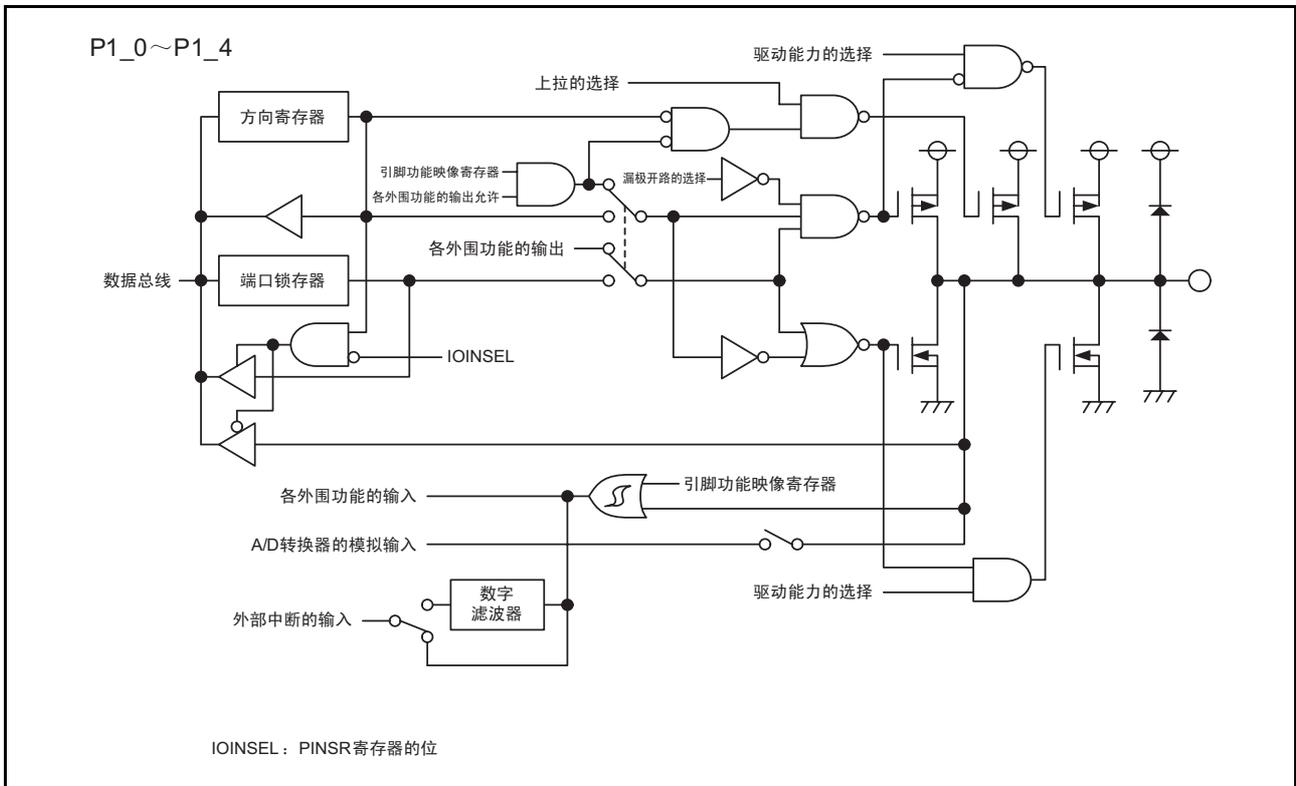


图 12.6 I/O 端口结构 (1)

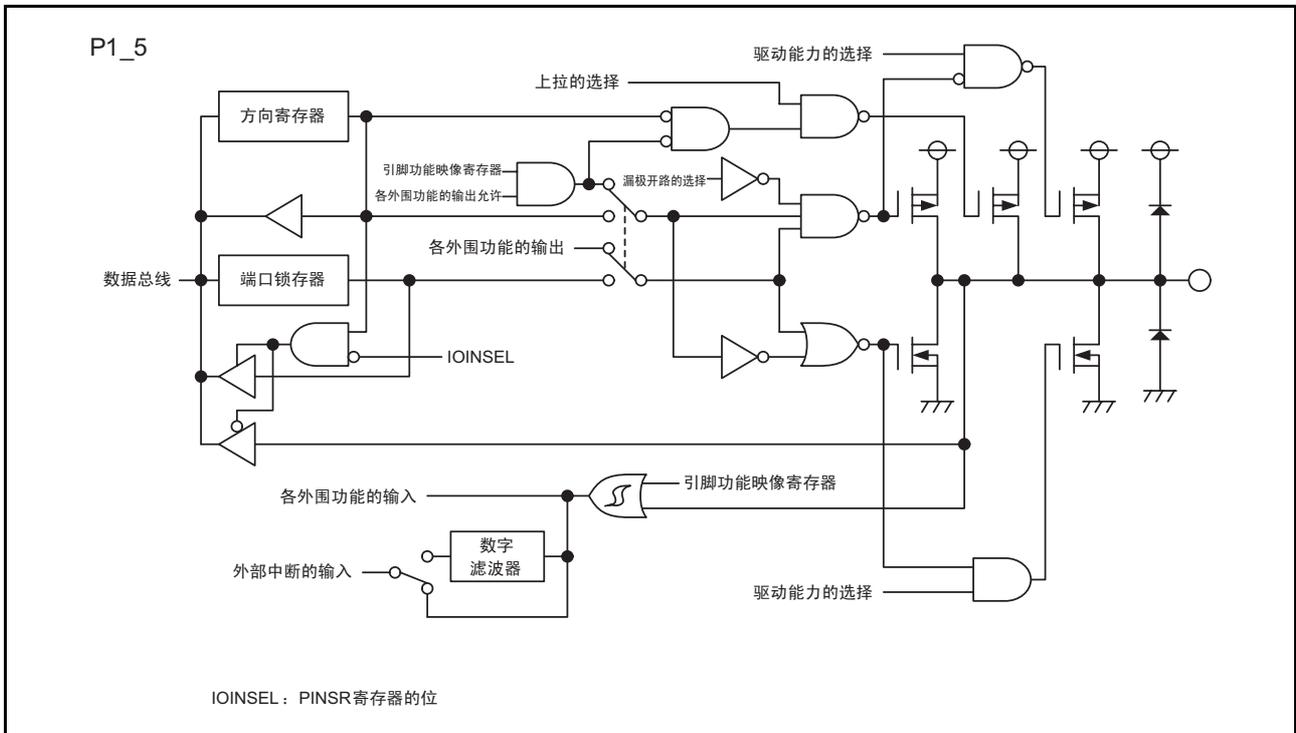


图 12.7 I/O 端口结构 (2)

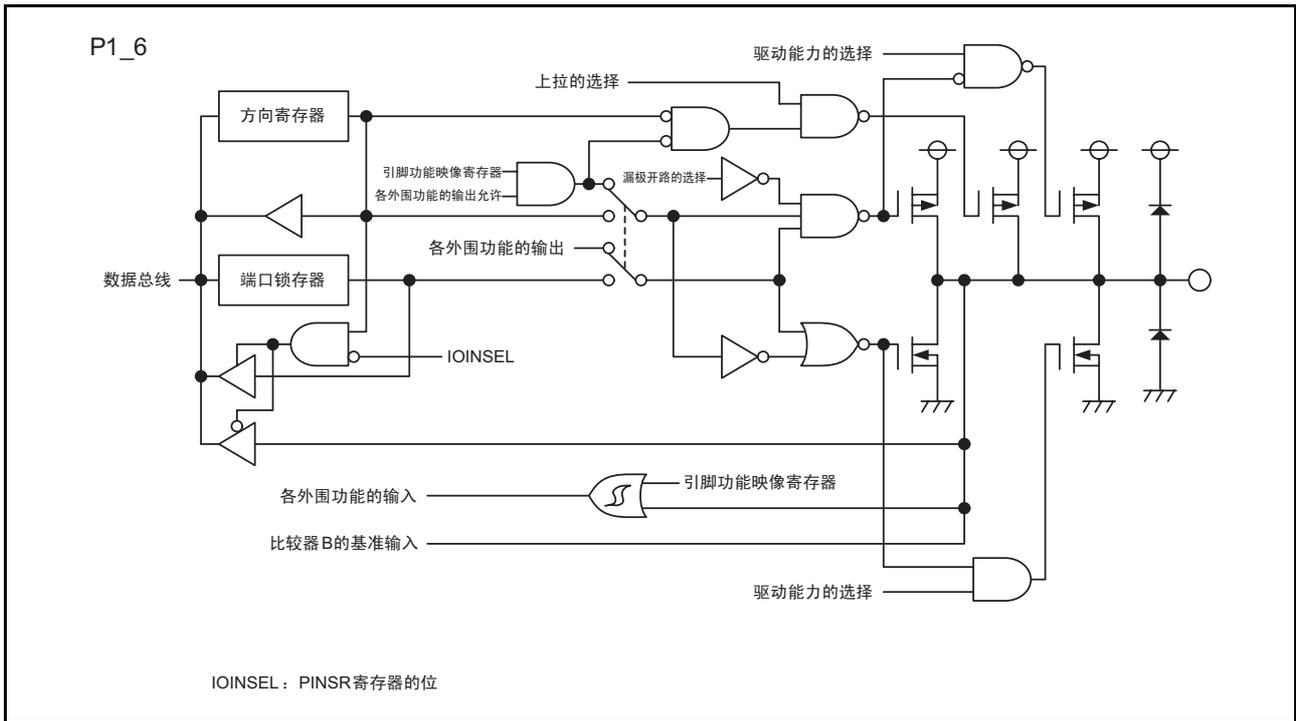


图 12.8 I/O 端口结构 (3)

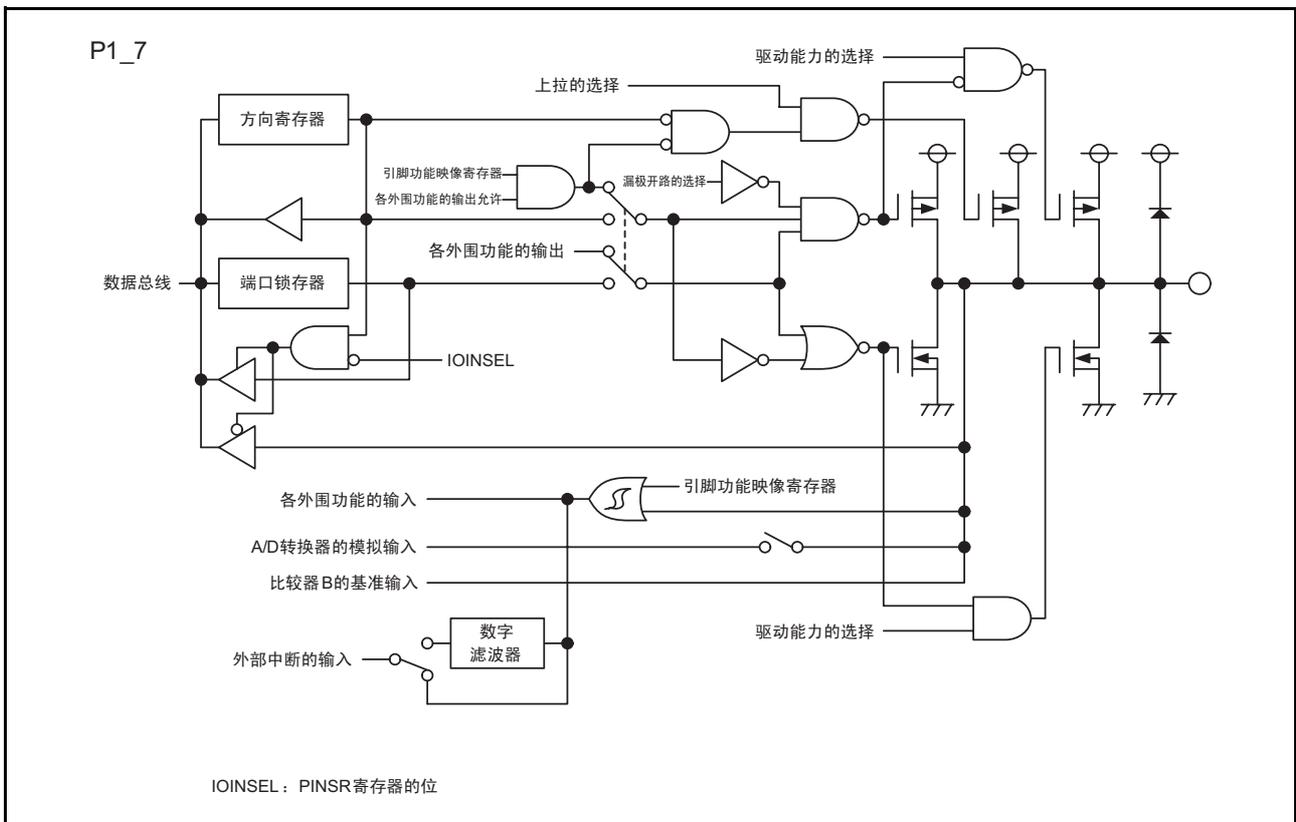


图 12.9 I/O 端口结构 (4)

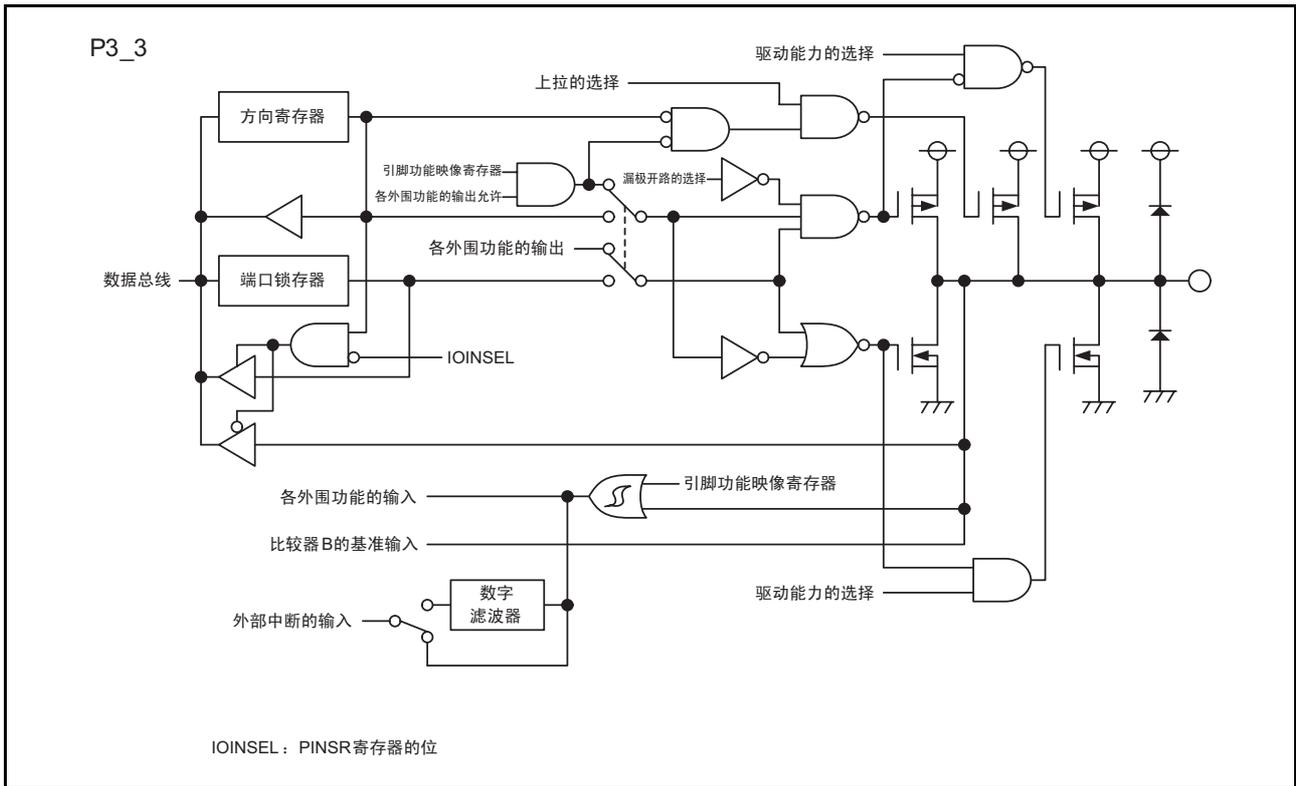


图 12.10 I/O 端口结构 (5)

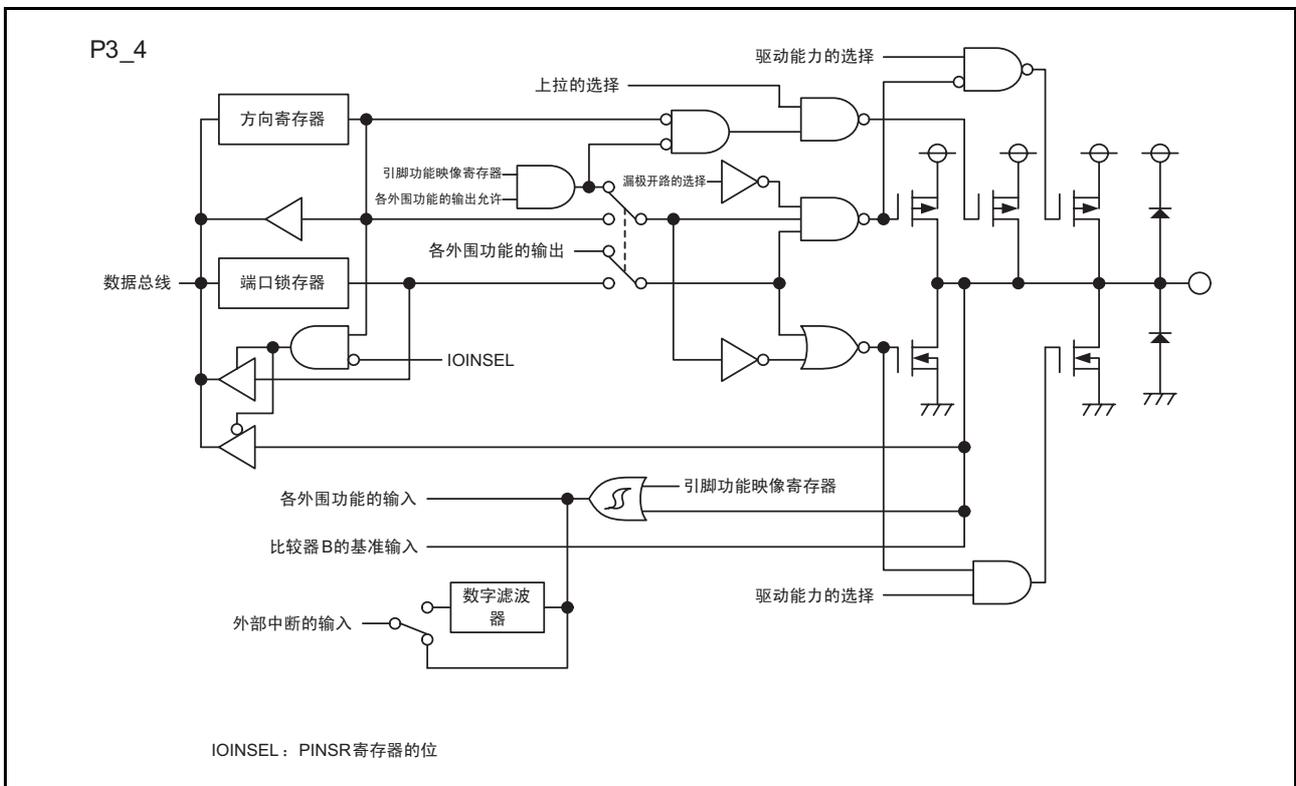


图 12.11 I/O 端口结构 (6)

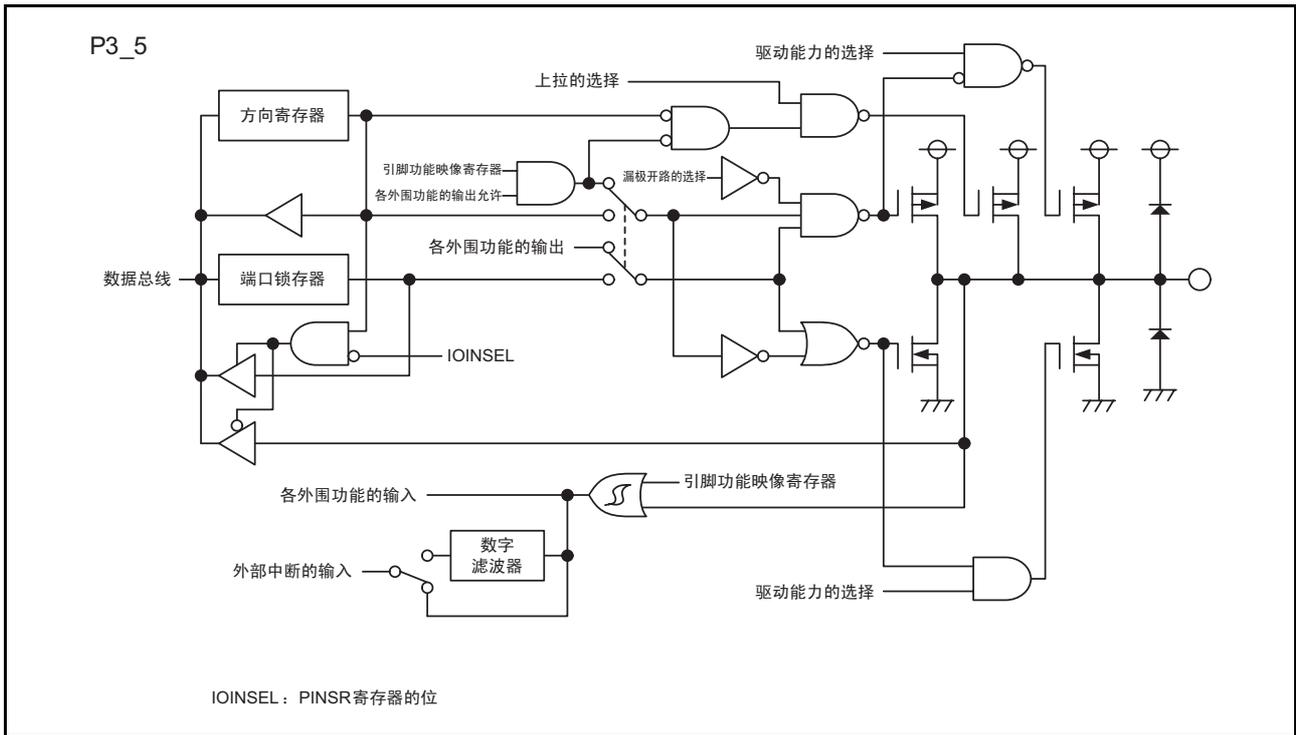


图 12.12 I/O 端口结构 (7)

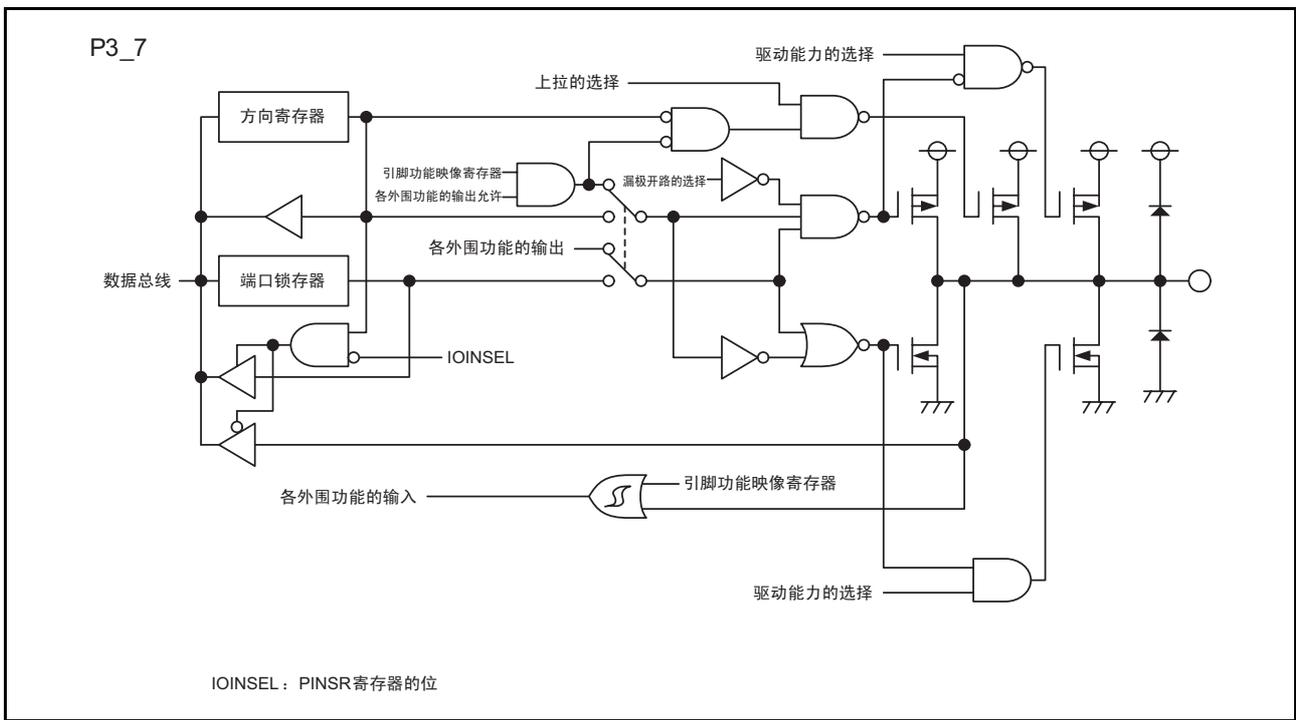


图 12.13 I/O 端口结构 (8)

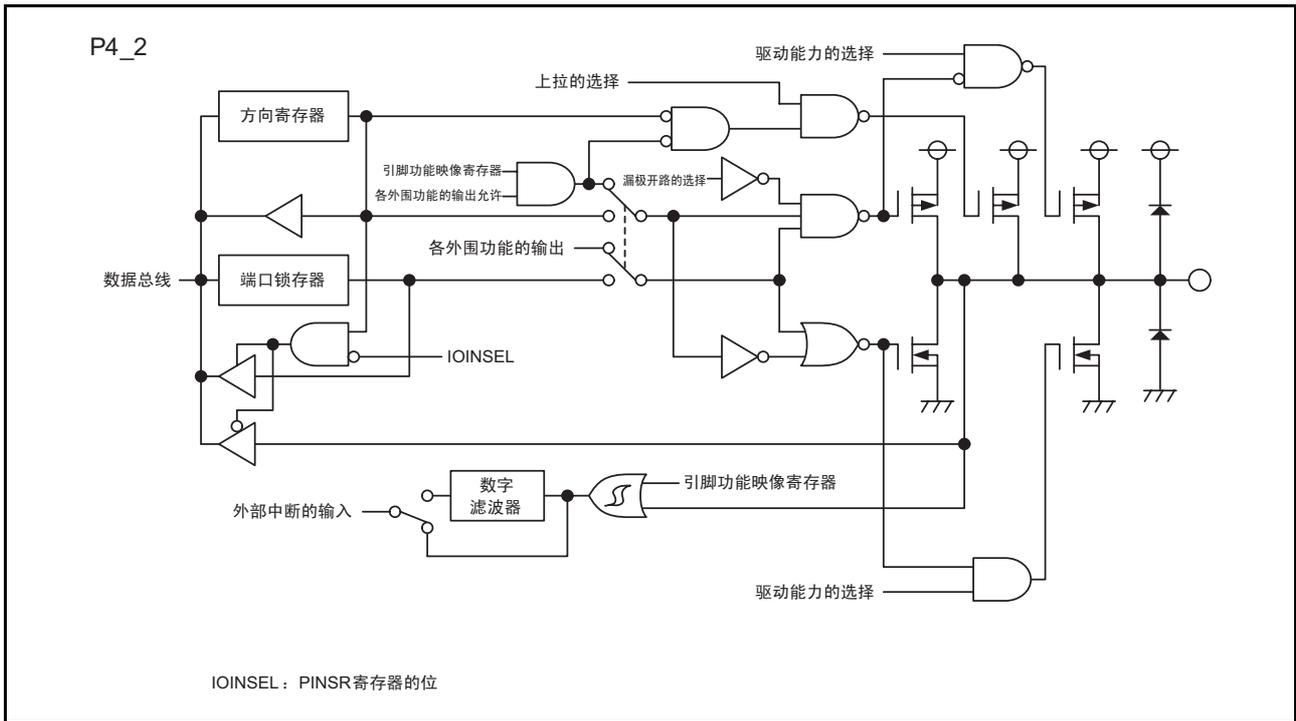


图 12.14 I/O 端口结构 (9)

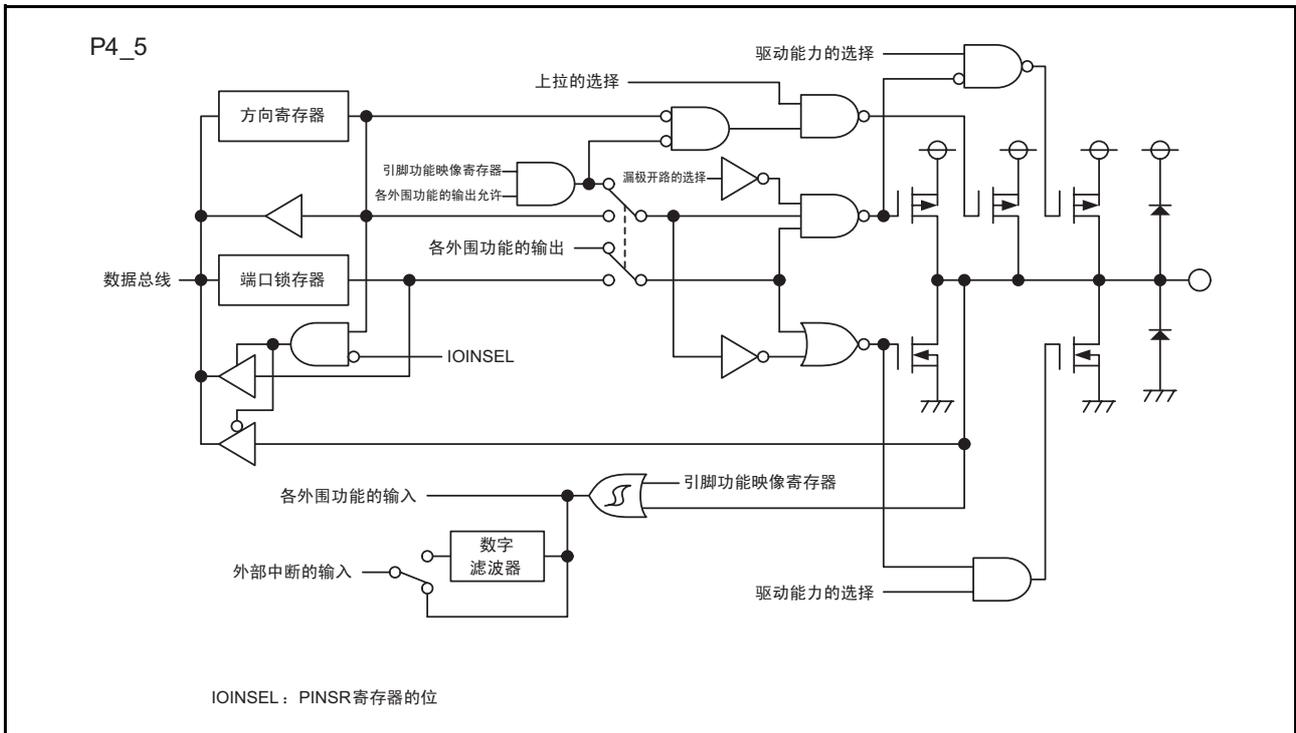


图 12.15 I/O 端口结构 (10)

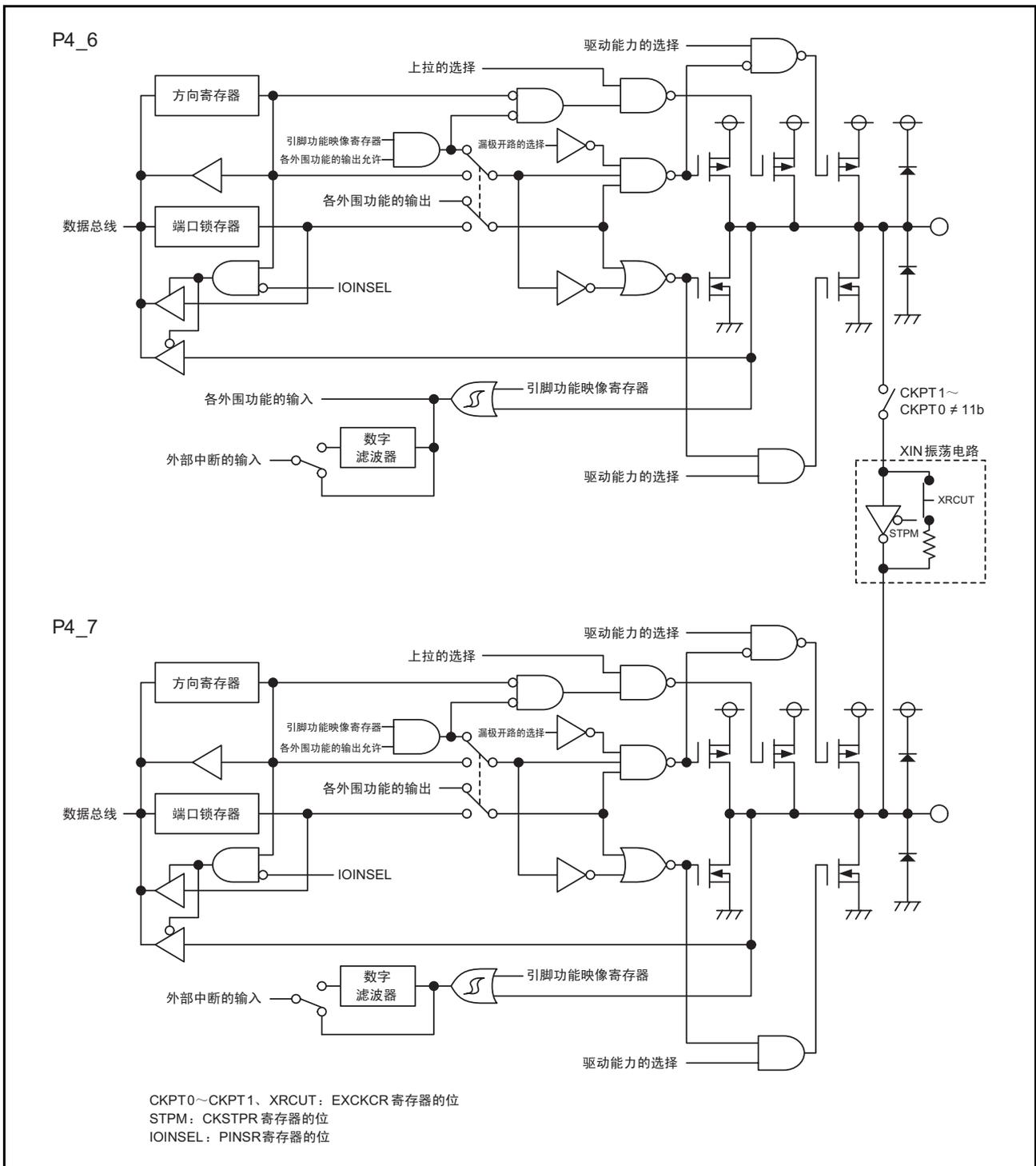


图 12.16 I/O 端口结构 (11)

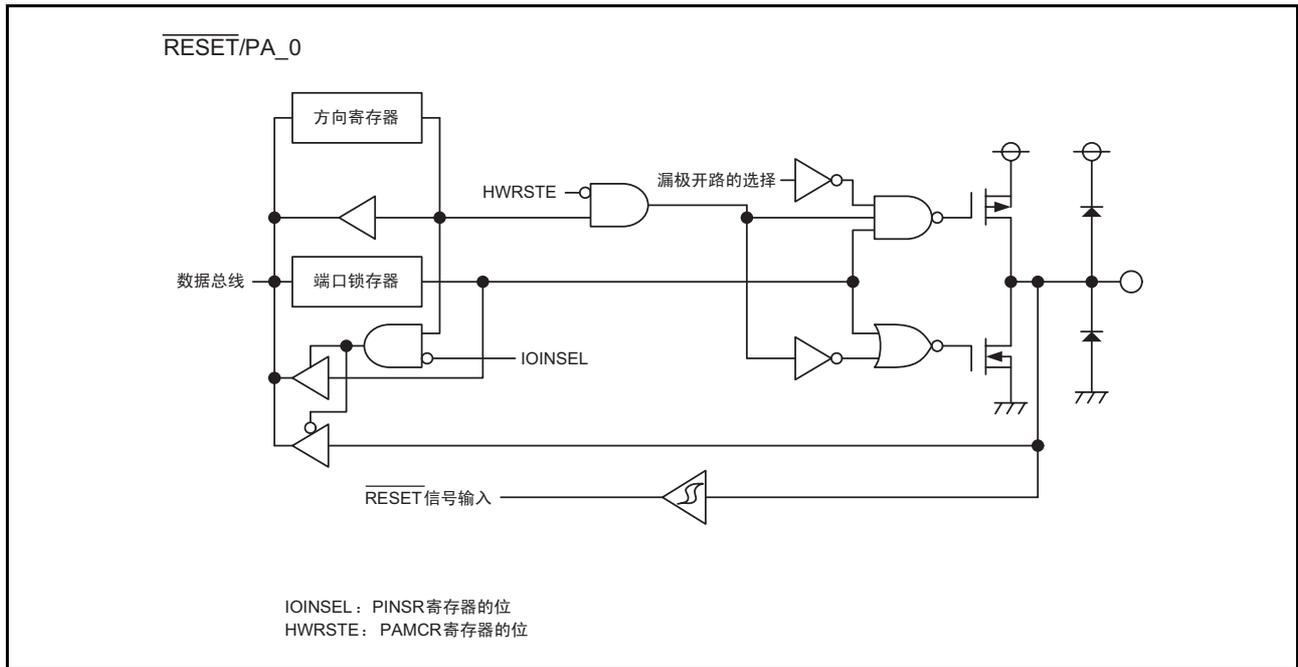


图 12.17 I/O 端口结构 (12)

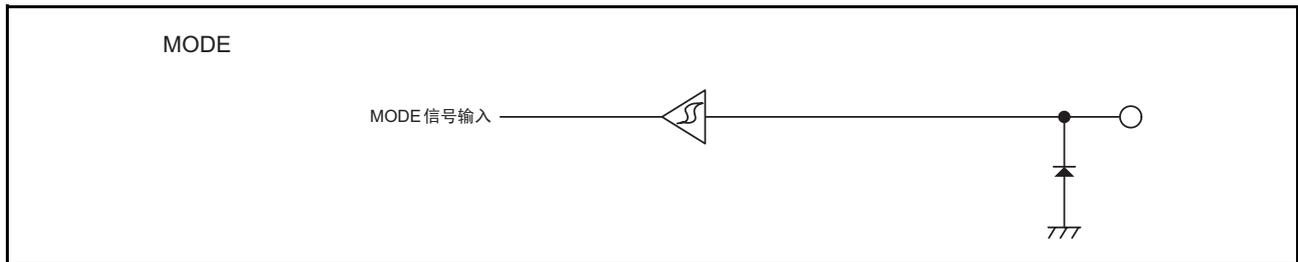


图 12.18 引脚结构

## 12.10 使用 I/O 端口时的注意事项

### 12.10.1 使用 PA\_0 引脚时的注意事项

PA\_0 引脚兼用硬件复位功能 ( $\overline{\text{RESET}}$ )。在发生全部的复位 (硬件复位、上电复位、电压检测电路的电压监视 0 复位、看门狗定时器复位和软件复位) 时，PA\_0 引脚为  $\overline{\text{RESET}}$  功能。在解除复位后，能通过 PAMCR 寄存器的 HWRSTE 位，设定为 I/O 端口功能或者硬件复位功能。如果在解除复位前将 “L” 电平输入到  $\overline{\text{RESET}}$  引脚，单片机就视为硬件复位。在将 “H” 电平输入到  $\overline{\text{RESET}}$  引脚前，不能解除复位状态。

如果将 HWRSTE 位置 “0”， $\overline{\text{RESET}}$ /PA\_0 引脚就为 I/O 端口的 PA\_0。在用作输入端口时，必须在外部连接上拉电阻；在用作输出端口时，为了避免和外部的复位信号发生误冲突，必须将漏极开路输出功能设定为有效。请参照以下的汇编语言：

- 将 PA\_0 设定为输出端口的程序例子

```
MOV.B    #00000000b, HRPR
MOV.B    #00000001b, HRPR    ;PAMCRE=1, un-protect PAMCR register
;
MOV.B    #00000001b, PAMCR    ;HWRSTE=0, PODA_0=1
MOV.B    #00000001b, PDA      ;PDA_0=1, PA_0 output L
;
...
MOV.B    #00000001b, PA       ;PA_0 become hiz output (open drain)
```

## 13. 定时器 RJ2

定时器 RJ2 是能对脉冲输出、外部输入脉冲的宽度 / 周期的测量以及外部事件进行计数的 16 位定时器。定时器 RJ2 由重加载寄存器和递减计数器构成，重加载寄存器和递减计数器分配在相同的地址。

### 13.1 概要

定时器 RJ2 的规格和框图分别如表 13.1 和图 13.1 所示。

表 13.1 定时器 RJ2 的规格

项目	内容	
运行模式	定时器模式	对计数源进行计数。
	脉冲输出模式	对计数源进行计数并且在定时器发生下溢时输出极性相反的脉冲。
	事件计数器模式	对外部事件进行计数。
	脉宽测量模式	测量外部输入的脉宽。
	脉冲周期测量模式	测量外部输入的脉冲周期。
计数源	可从 f1、f2、f8、fHOCO 中选择。	
中断	<ul style="list-style-type: none"> <li>在计数器发生下溢时。</li> <li>在脉宽测量模式中，结束外部输入（TRJIO）的有效宽度的测量时。</li> <li>在脉冲周期测量模式中，输入外部输入（TRJIO）的设定边沿时。</li> </ul>	

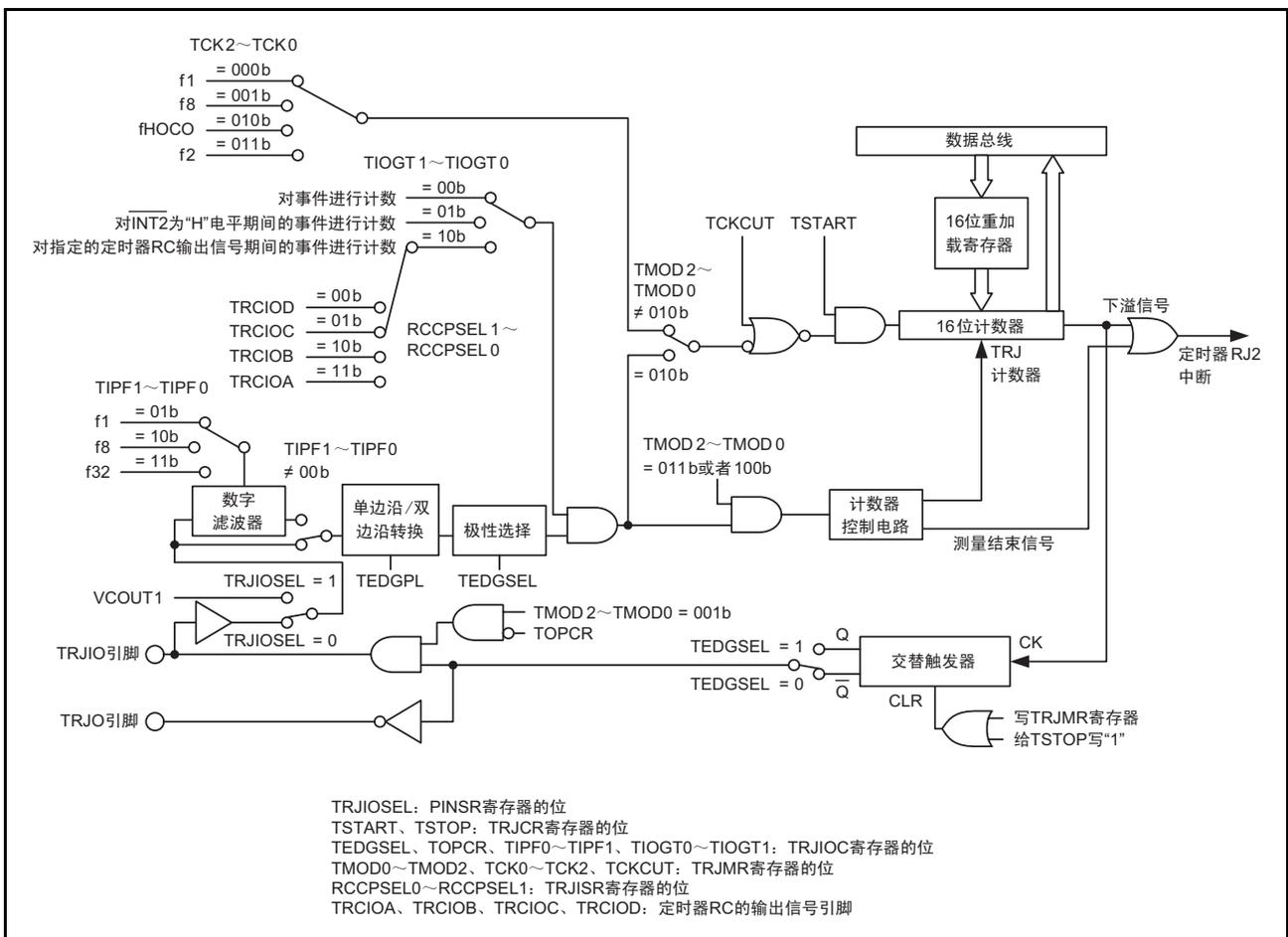


图 13.1 定时器 RJ2 的框图

## 13.2 输入 / 输出引脚

定时器 RJ2 的引脚结构如表 13.2 所示。

表 13.2 定时器 RJ2 的引脚结构

引脚名	分配的引脚	输入 / 输出	功能
INT2	P3_4、P4_7	输入	定时器 RJ2 的外部输入
TRJIO	P1_5、P1_7、P4_6	输入 / 输出	定时器 RJ2 的外部事件输入和脉冲输出
TRJO	P1_6、P3_7	输出	定时器 RJ2 的脉冲输出

## 13.3 寄存器说明

定时器 RJ2 的寄存器结构如表 13.3 所示。

表 13.3 定时器 RJ2 的寄存器结构

寄存器名	符号	复位后的值	地址	存取长度
定时器 RJ 的计数器寄存器	TRJ	FFh	000D8h	16
		FFh	000D9h	
定时器 RJ 的控制寄存器	TRJCR	00h	000DAh	8
定时器 RJ 的 I/O 控制寄存器	TRJIOC	00h	000DBh	8
定时器 RJ 的模式寄存器	TRJMR	00h	000DCh	8
定时器 RJ 的事件选择寄存器	TRJISR	00h	000DDh	8
定时器 RJ 的中断请求和状态寄存器	TRJIR	00h	000DEh	8

### 13.3.1 定时器 RJ 的计数器寄存器 (TRJ)、定时器 RJ 的重加载寄存器

地址	000D8h ~ 000D9h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	—	—	—	—	—	—
复位后的值	1	1	1	1	1	1	1	1

位	b15	b14	b13	b12	b11	b10	b9	b8
符号	—	—	—	—	—	—	—	—
复位后的值	1	1	1	1	1	1	1	1

位	符号	功能	设定范围	R/W
b15 ~ b0	—	这是 16 位计数器和重加载寄存器 (注 1、注 2)。	0001h ~ FFFFh	R/W

- 注 1. 如果给 TRJCR 寄存器的 TSTOP 位写“1”，就强制停止 16 位计数器的计数并且寄存器的值变为“FFFFh”。  
 注 2. 必须以 16 位为单位存取 TRJ 寄存器，而不能以 8 位为单位进行存取。TRJ 寄存器通过 8 位总线连接 CPU，在以 16 位为单位存取此寄存器时，内部总线以 8 位为单位进行 2 次存取。

TRJ 寄存器是 16 位寄存器。如果写此寄存器，数据就被写到重加载寄存器；如果读此寄存器，就能读到计数器的值。

重加载寄存器和计数器的状态因 TRJCR 寄存器的 TSTART 位的值而发生变化，详细内容请参照“13.4.1 重加载寄存器和计数器的改写”。

### 13.3.2 定时器 RJ 的控制寄存器 (TRJCR)

地址	000DAh							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	TUNDF	TEDGF	—	TSTOP	TCSTF	TSTART
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	TSTART	定时器 RJ 的计数开始位 (注 1)	0: 停止计数 1: 开始计数	R/W
b1	TCSTF	定时器 RJ 的计数状态标志 (注 1)	0: 停止计数 1: 正在计数	R
b2	TSTOP	定时器 RJ 的计数强制停止位 (注 2)	如果写“1”，就强制停止计数。 读取值为“0”。	W
b3	—	什么也不指定。读写值都为“0”。		—
b4	TEDGF	有效边沿的判断标志 (注 3)	0: 无有效边沿 1: 有有效边沿	R/W
b5	TUNDF	定时器 RJ 的下溢标志 (注 3)	0: 无下溢 1: 有下溢	R/W
b6	—	什么也不指定。读写值都为“0”。		—
b7	—			

- 注 1. 有关使用 TSTART 位和 TCSTF 位时的注意事项，请参照“13.5 使用定时器 RJ2 时的注意事项的第 2 项”。
- 注 2. 如果给 TSTOP 位写“1”（强制停止计数），TSTART 位和 TCSTF 位就同时被初始化，脉冲的输出电平也被初始化。
- 注 3. 必须使用 MOV 指令将 TEDGF 位和 TUNDF 位置“1”。如果对 TRJCR 寄存器执行读 - 改 - 写指令，就可能误将 TEDGF 位和 TUNDF 位置“0”。

#### TSTART 位 (定时器 RJ 的计数开始位)

通过给 TSTART 位写“1”，开始计数；通过给此位写“0”，停止计数。如果将 TSTART 位置“1”（开始计数），TCSTF 位就与计数源同步变为“1”（正在计数）。在给 TSTART 位写“0”后，TCSTF 位与计数源同步变为“0”（停止计数）。详细内容请参照“13.5 使用定时器 RJ2 时的注意事项的第 2 项”。

#### TCSTF 位 (定时器 RJ 的计数状态标志)

[为“0”的条件]

- 在给 TSTART 位写“0”时（与计数源同步变为“0”）。
- 在给 TSTOP 位写“1”时。

[为“1”的条件]

- 在给 TSTART 位写“1”时（与计数源同步变为“1”）。

#### TEDGF 位 (有效边沿的判断标志)

[为“0”的条件]

- 在通过程序写“0”时。

[为“1”的条件]

- 在脉宽测量模式中，当结束外部输入 (TRJIO) 的有效宽度的测量时。
- 在脉冲周期测量模式中，当输入外部输入 (TRJIO) 的设定边沿时。

#### TUNDF 位 (定时器 RJ 的下溢标志)

[为“0”的条件]

- 在通过程序写“0”时。

[为“1”的条件]

- 在计数器发生下溢时。

### 13.3.3 定时器 RJ 的 I/O 控制寄存器 (TRJIOC)

地址	000DBh							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	TIOGT1	TIOGT0	TIPF1	TIPF0	—	—	TOPCR	TEDGSEL
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	TEDGSEL	输入 / 输出极性转换位	功能因运行模式而不同。	R/W
b1	TOPCR	TRJIO 输出控制位	0: 允许 TRJIO 输出 (开始交替输出) 1: 禁止 TRJIO 输出 (停止交替输出)	R/W
b2	—	保留位	必须置“0”。	R/W
b3	—			
b4	TIPF0	TRJIO 输入滤波器选择位	b5 b4 0 0: 无滤波器 0 1: 有滤波器, 通过 f1 进行采样。 1 0: 有滤波器, 通过 f8 进行采样。 1 1: 有滤波器, 通过 f32 进行采样。	R/W
b5	TIPF1			R/W
b6	TIOGT0	TRJIO 计数控制位	b7 b6 0 0: 对事件进行计数 0 1: 只对 INT2 为“H”电平期间的事件进行计数 1 0: 只对 TRJISR 寄存器的 RCCPSEL 位指定的定时器 RC 输出信号期间的事件进行计数 1 1: 不能设定	R/W
b7	TIOGT1			R/W

#### TEDGSEL 位 (输入 / 输出极性转换位)

TEDGSEL 位设定 TRJO 输出极性、TRJIO 输入 / 输出边沿和极性转换。在脉冲输出模式中，此位只控制交替触发器的反相 / 正相输出。在写 TRJMR 寄存器或者给 TRJCR 寄存器的 TSTOP 位写“1”时，交替触发器被初始化。

表 13.4 TRJIO 输入 / 输出边沿和极性转换

运行模式	功能
脉冲输出模式	0: 从“H”电平开始输出 1: 从“L”电平开始输出
事件计数器模式	0: 在上升沿进行计数 1: 在下降沿进行计数
脉宽测量模式	0: 测量“L”电平的宽度 1: 测量“H”电平的宽度
脉冲周期测量模式	0: 对测量脉冲的 2 个上升沿之间的时间进行测量 1: 对测量脉冲的 2 个下降沿之间的时间进行测量

表 13.5 TRJO 输出极性的转换

运行模式	功能
全部模式	0: 从“L”电平开始输出 1: 从“H”电平开始输出

#### TOPCR 位（TRJIO 输出控制位）

TOPCR 位只在脉冲输出模式中有效。如果将此位置“0”，就为反相输出；如果置“1”，就禁止输出，TRJIO 功能的端口为高阻抗状态。

在其他运行模式中，与 TOPCR 位的设定无关，此位具有表 13.6 所示的功能。

表 13.6 TRJIO 引脚功能

运行模式	功能
定时器模式	I/O 端口
事件计数器模式	事件输入（计数源输入）
脉宽测量模式	脉宽测量的输入
脉冲周期测量模式	脉冲周期测量的输入

#### TIPF0 ~ TIPF1 位（TRJIO 输入滤波器选择位）

这些位指定 TRJIO 输入滤波器的采样频率。对 TRJIO 引脚的输入进行采样，在采样值连续 3 次相同时确定输入。

### 13.3.4 定时器 RJ 的模式寄存器 (TRJMR)

地址	000DCh							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	TCKCUT	TCK2	TCK1	TCK0	TEDGPL	TMOD2	TMOD1	TMOD0
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	TMOD0	定时器 RJ 的运行模式选择位 (注 1)	b2 b1 b0 0 0 0: 定时器模式 0 0 1: 脉冲输出模式 0 1 0: 事件计数器模式 0 1 1: 脉宽测量模式 1 0 0: 脉冲周期测量模式 上述以外: 不能设定	R/W
b1	TMOD1			R/W
b2	TMOD2			R/W
b3	TEDGPL			TRJIO 边沿极性选择位 (注 2)
b4	TCK0	定时器 RJ 的计数源选择位 (注 3、注 4)	b6 b5 b4 0 0 0: f1 0 0 1: f8 0 1 0: fHOCO 0 1 1: f2 上述以外: 不能设定	R/W
b5	TCK1			R/W
b6	TCK2			R/W
b7	TCKCUT	定时器 RJ 的计数源截止位	0: 提供计数源 1: 截止计数源	R/W

- 注 1. 必须在停止计数时选择运行模式。如果写 TRJMR 寄存器，交替触发器就被初始化。
- 注 2. 如果在事件计数器模式中将 TEDGPL 位置“1”（双边沿），就必须将 TRJIOC 寄存器的 TEDGSEL 位置“0”（在上升沿进行计数）。
- 注 3. 如果选择事件计数器模式，就选择外部输入（TRJIO）为计数源，与 TCK0 ~ TCK2 位的设定无关。
- 注 4. 不能在计数过程中转换或者截止计数源。要转换或者截止计数源时，必须将 TRJCR 寄存器的 TSTART 位和 TCSTF 位都置“0”（停止计数）并且停止定时器的计数。

### 13.3.5 定时器 RJ 的事件选择寄存器 (TRJISR)

地址	000DDh							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	—	—	—	RCCPSEL2	RCCPSEL1	RCCPSEL0
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	RCCPSEL0	定时器 RC 的输出信号选择位	b1 b0 0 0: TRCIOD 0 1: TRCIOC 1 0: TRCIOB 1 1: TRCIOA	R/W
b1	RCCPSEL1			R/W
b2	RCCPSEL2	定时器 RC 的输出信号反相位	0: 对定时器 RC 的输出信号的“L”电平期间进行计数 1: 对定时器 RC 的输出信号的“H”电平期间进行计数	R/W
b3	—	什么也不指定。读写值都为“0”。		—
b4	—			
b5	—			
b6	—			
b7	—			

### 13.3.6 定时器 RJ 的中断请求和状态寄存器 (TRJIR)

地址	000DEh							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	TRJIE	TRJIF	—	—	—	—	—	—
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	—	什么也不指定。读写值都为“0”。		—
b1	—			
b2	—			
b3	—			
b4	—			
b5	—			
b6	TRJIF	定时器 RJ 的中断请求标志	0: 无中断请求 1: 有中断请求	R/W
b7	TRJIE	定时器 RJ 的中断允许位	0: 禁止中断 1: 允许中断	R/W

#### TRJIF 位 (定时器 RJ 的中断请求标志)

[为“0”的条件]

- 在读“1”后写“0”时。

[为“1”的条件]

- 在定时器 RJ2 发生下溢时。
- 在脉宽测量模式中，当结束外部输入 (TRJIO) 的有效宽度的测量时。
- 在脉冲周期测量模式中，当输入外部输入 (TRJIO) 的设定边沿时。

## 13.4 运行说明

### 13.4.1 重加载寄存器和计数器的改写

重加载寄存器和计数器的改写与运行模式无关，改写时序因 TRJCR 寄存器的 TSTART 位的值而不同。当 TSTART 位为“0”（停止计数）时，在将数据直接写到重加载寄存器后，与下一个计数源同步写到计数器；当 TSTART 位为“1”（开始计数）时，在与计数源同步将数据写到重加载寄存器后，与下一个计数源同步写到计数器。

根据 TSTART 位的值进行改写的时序图如图 13.2 所示。

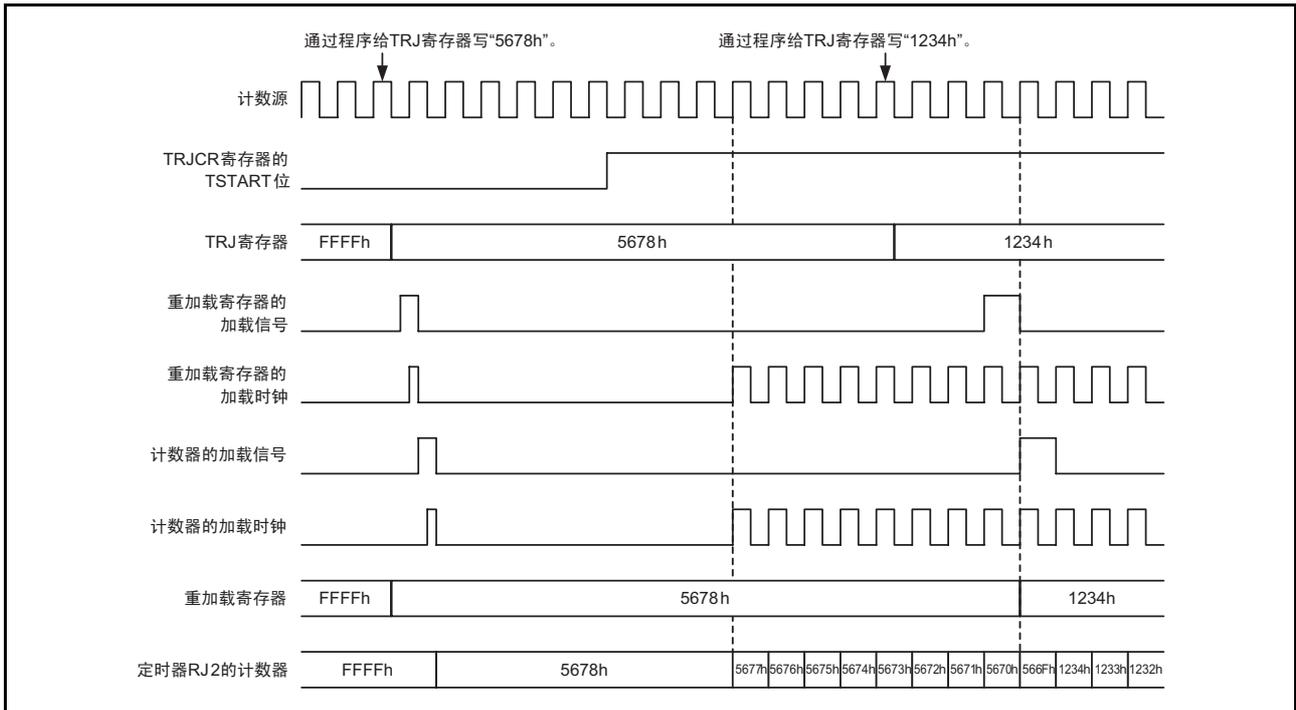


图 13.2 根据 TSTART 位的值进行改写的时序图

### 13.4.2 定时器模式

这是用 TRJMR 寄存器的 TCK0 ~ TCK2 位选择的计数源进行递减计数的模式。

在定时器模式中，每当输入计数源时，计数值就减 1。如果在计数值变为“0000h”后输入下一个计数源，就产生下溢。此时，TRJIR 寄存器的 TRJIF 位变为“1”（有中断请求），同时将设定在重加载寄存器的值加载到计数器。当 TRJIR 寄存器的 TRJIE 位为“1”（允许中断）时，对 CPU 产生中断请求信号。

定时器模式的运行例子如图 13.3 所示。

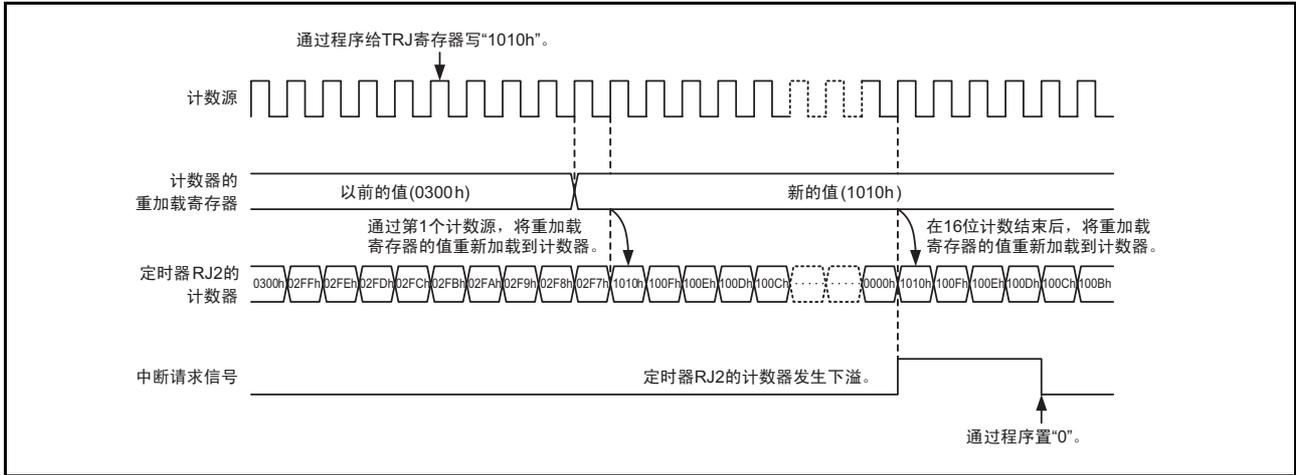


图 13.3 定时器模式的运行例子

### 13.4.3 脉冲输出模式

这是用 TRJMR 寄存器的 TCK0 ~ TCK2 位选择的计数源进行递减计数并且在每次下溢时从 TRJIO 引脚和 TRJO 引脚输出脉冲的模式。

在脉冲输出模式中，每当输入计数源时，计数值就减 1。如果在计数值变为“0000h”后输入下一个计数源，就产生下溢。此时，TRJIR 寄存器的 TRJIF 位变为“1”（有中断请求），同时将设定在重加载寄存器的值加载到计数器。当 TRJIR 寄存器的 TRJIE 位为“1”（允许中断）时，对 CPU 产生中断请求信号。

能从 TRJIO 引脚和 TRJO 引脚输出脉冲并且在每次下溢时将输出电平取反。对于 TRJIO 引脚，能通过 TRJIOC 寄存器的 TOPCR 位停止输出脉冲。

能通过 TRJIOC 寄存器的 TEDGSEL 位选择输出电平。

脉冲输出模式的运行例子如图 13.4 所示。

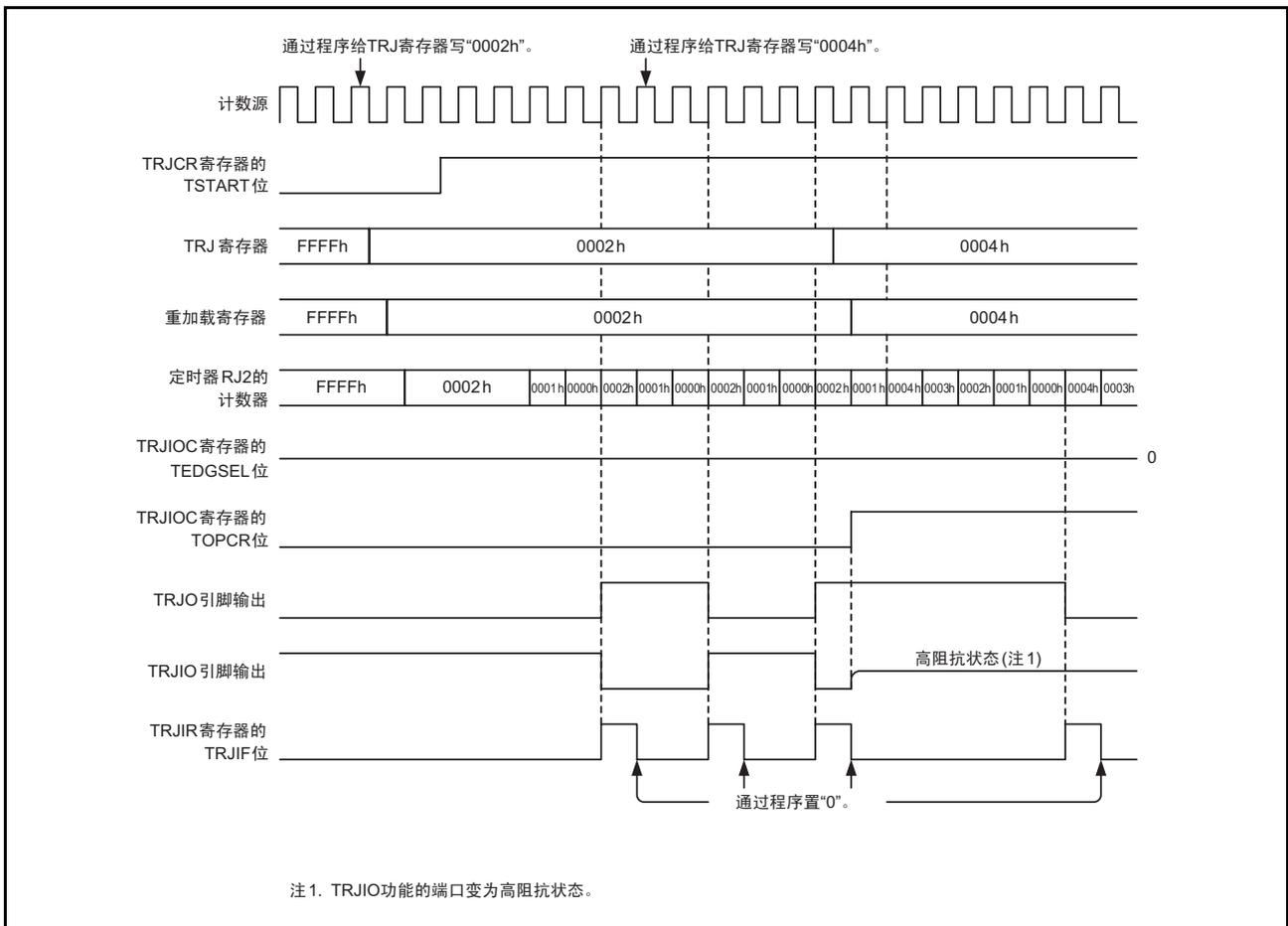


图 13.4 脉冲输出模式的运行例子

### 13.4.4 事件计数器模式

这是用 TRJIO 引脚输入的外部事件信号（计数源）进行递减计数的模式。

能通过 TRJIOC 寄存器的 TIOGT0 ~ TIOGT1 位和 TRJISR 寄存器，对事件计数期间进行各种设定，还能通过 TRJIOC 寄存器的 TIPF0 ~ TIPF1 位指定 TRJIO 输入滤波器功能。

在事件计数器模式中也能从 TRJIO 引脚进行交替输出。

有关事件计数器模式的使用情况，请参照“13.5 使用定时器 RJ2 时的注意事项的第 3 项、第 8 项和第 9 项”。

事件计数器模式的运行例子如图 13.5 所示。

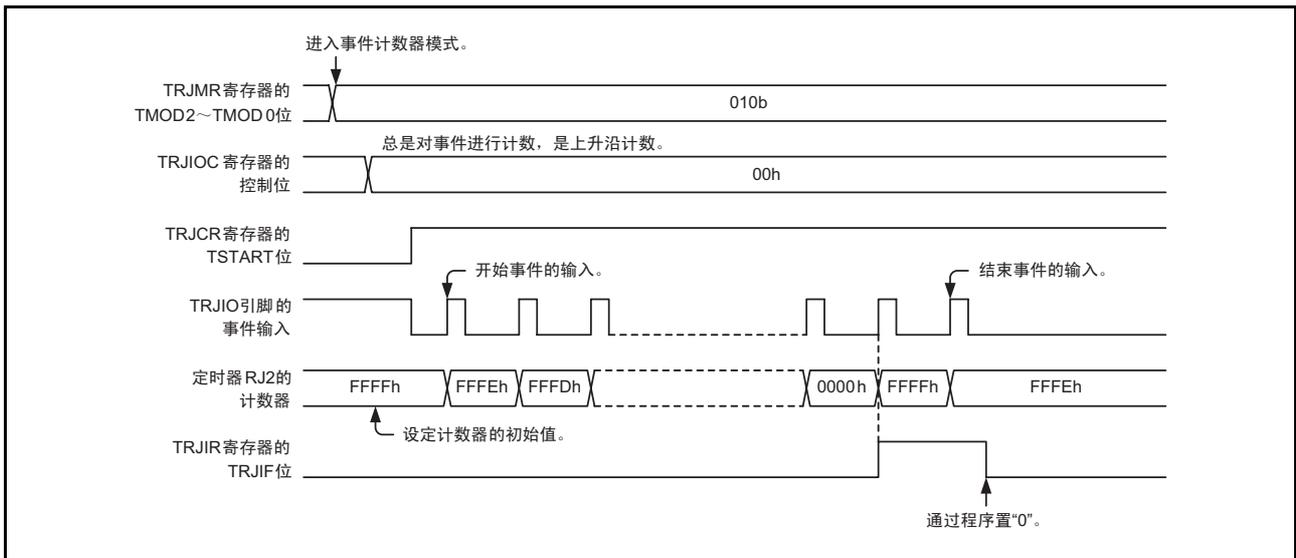


图 13.5 事件计数器模式的运行例子

### 13.4.5 脉宽测量模式

这是测量 TRJIO 引脚输入的外部信号脉宽的模式。

在脉宽测量模式中，如果将 TRJIOC 寄存器的 TEDGSEL 位指定的电平输入到 TRJIO 引脚，就通过所选的计数源开始递减计数。一旦 TRJIO 引脚指定的电平输入结束，计数器就停止计数，TRJCR 寄存器的 TEDGF 位变为“1”（有有效边沿）并且 TRJIR 寄存器的 TRJIF 位变为“1”（有中断请求）。通过在计数器停止计数时读计数器的值来测量脉宽数据。如果在测量过程中计数器发生下溢，TRJCR 寄存器的 TUNDF 位就变为“1”（有下溢）并且 TRJIR 寄存器的 TRJIF 位变为“1”（有中断请求）。当 TRJIR 寄存器的 TRJIE 位变为“1”（允许中断）时，对 CPU 产生中断请求信号。

脉宽测量模式的运行例子如图 13.6 所示。

有关 TRJCR 寄存器的 TEDGF 位和 TUNDF 位的存取，请参照“13.5 使用定时器 RJ2 时的注意事项的第 4 项”。

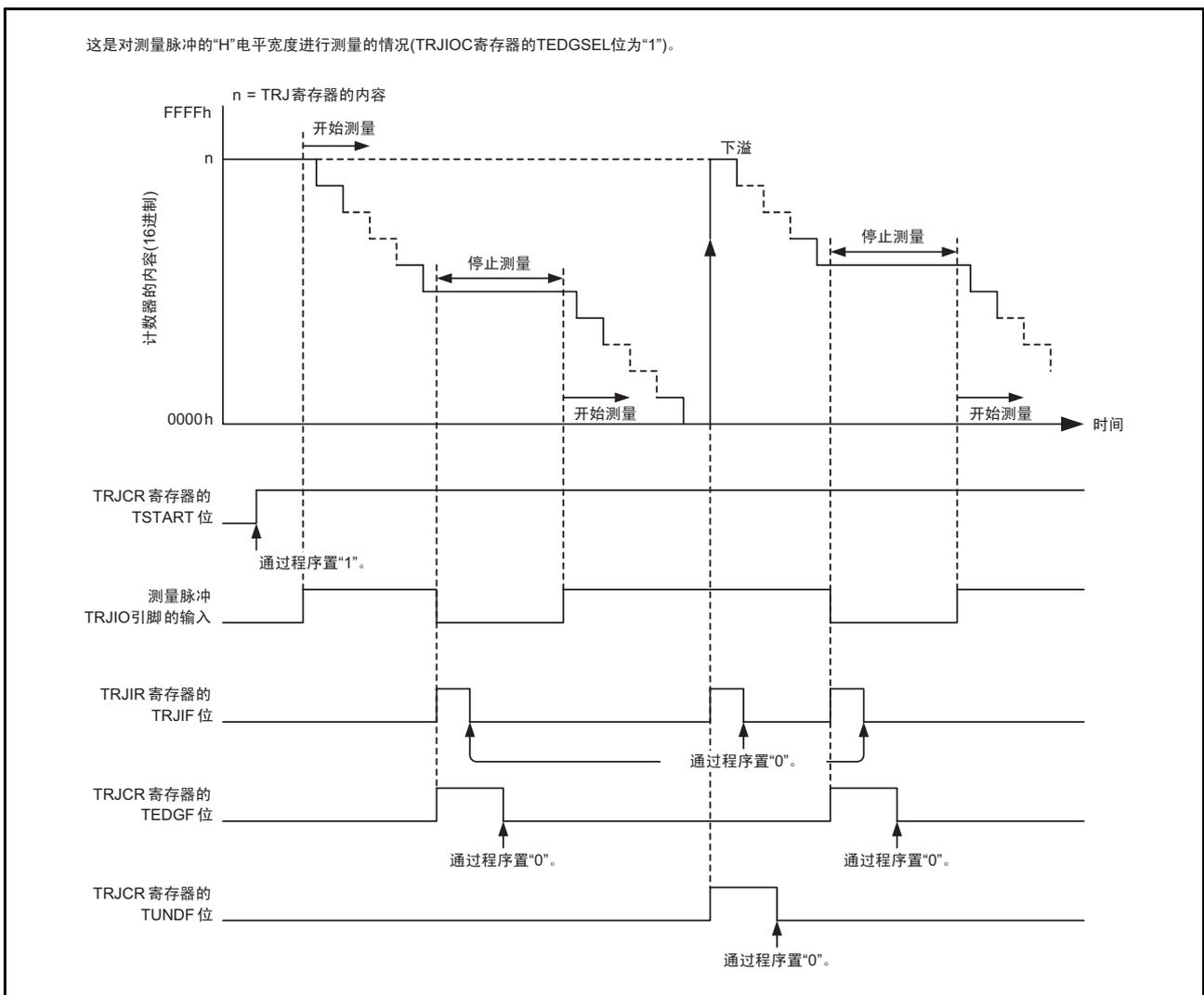


图 13.6 脉宽测量模式的运行例子

### 13.4.6 脉冲周期测量模式

这是测量 TRJIO 引脚输入的外部信号脉冲周期的模式。

计数器通过 TRJMR 寄存器的 TCK0 ~ TCK2 位选择的计数源进行递减计数。如果将 TRJIOC 寄存器的 TEDGSEL 位指定期间的脉冲输入到 TRJIO 引脚，就在计数源的上升沿将计数器的值传送到读缓冲器。在下一个计数源的上升沿，将重加载寄存器的值加载到计数器，同时 TRJCR 寄存器的 TEDGF 位变为“1”（有有效边沿）并且 TRJIR 寄存器的 TRJIF 位变为“1”（有中断请求）。此时读 TRJ 寄存器（读缓冲器），读取值和重新加载的值之间的差（参照“13.5 使用定时器 RJ2 时的注意事项的第 5 项”）为输入脉冲的周期数据。在读 TRJ 寄存器（读缓冲器）前，保持周期数据。如果计数器发生下溢，TRJCR 寄存器的 TUNDF 位就变为“1”（有下溢）并且 TRJIR 寄存器的 TRJIF 位变为“1”（有中断请求）。当 TRJIR 寄存器的 TRJIE 位为“1”（允许中断）时，对 CPU 产生中断请求信号。

脉冲周期测量模式的运行例子如图 13.7 所示。

必须输入长于 2 倍计数源周期的脉冲以及“L”电平宽度和“H”电平宽度长于计数源周期的脉冲，否则输入就可能被忽视。

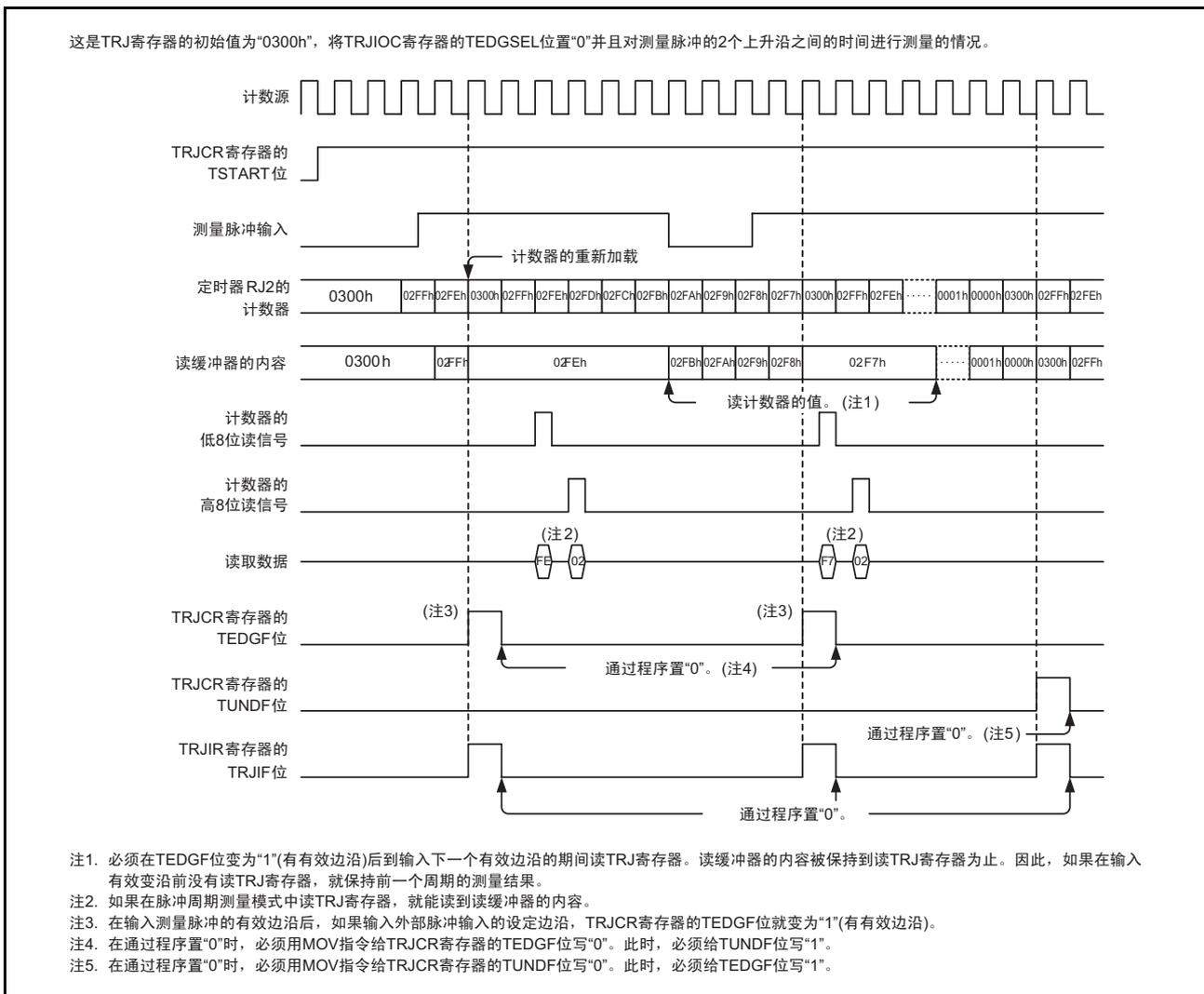


图 13.7 脉冲周期测量模式的运行例子

### 13.4.7 各模式的输出设定

表 13.7 TRJIO 引脚的设定

运行模式	TRJIOC 寄存器		TRJIO 引脚的输入 / 输出
	TOPCR 位	TEDGSEL 位	
定时器模式	0 或者 1	0 或者 1	输入
脉冲输出模式	1	0 或者 1	禁止输出（注 1）。
	0	1	从“L”电平开始输出。
		0	从“H”电平开始输出。
事件计数器模式	0 或者 1	0 或者 1	输入
脉宽测量模式			
脉冲周期测量模式			

注 1. TRJIO 功能的端口为高阻抗状态。

表 13.8 TRJO 引脚的设定

运行模式	TRJIOC 寄存器	TRJO 引脚的输出
	TEDGSEL 位	
全部模式	1	从“H”电平开始输出。
	0	从“L”电平开始输出。

### 13.5 使用定时器 RJ2 时的注意事项

1. 复位后，定时器停止计数。必须在设定定时器的值后开始计数。
2. 在停止计数时给 TRJCR 寄存器的 TSTART 位写“1”（开始计数）后，TRJCR 寄存器的 TCSTF 位在 2~3 个计数源周期的期间内变为“0”（停止计数）。  
 除 TCSTF 位以外，不能在 TCSTF 位变为“1”（正在计数）前存取定时器 RJ2 的相关寄存器（注 1）。  
 在 TCSTF 位变为“1”后，从第一个计数源有效边沿开始计数。  
 在计数过程中给 TSTART 位写“0”（停止计数）后，TCSTF 位在 2~3 个计数源周期的期间内变为“1”。在 TCSTF 位为“0”时，停止计数。除 TCSTF 位以外，不能在 TCSTF 位变为“0”前存取定时器 RJ2 的相关寄存器（注 1）。

注 1. 定时器 RJ2 的相关寄存器：TRJ、TRJCR、TRJIOC、TRJMR 寄存器

3. 在事件计数器模式中，必须在将 TRJCR 寄存器的 TSTART 位置“1”（开始计数）后输入外部事件。  
 事件计数的个数 = 计数器的初始值 - 有效事件结束时计数器的值 + 1
4. 如果通过程序给脉宽测量模式和脉冲周期测量模式中使用的 TRJCR 寄存器的 TEDGF 位和 TUNDF 位写“0”，这些位就变为“0”。即使写“1”，其值也不变。如果对 TRJCR 寄存器使用读-改写-写指令，即使在指令执行过程中 TEDGF 位为“1”（有有效边沿）并且 TUNDF 位为“1”（有下溢），也可能因时序误将 TEDGF 位和 TUNDF 位置“0”。  
 此时，必须用 MOV 指令给不想被置“0”的 TEDGF 位和 TUNDF 位写“1”。
5. 输入脉冲的周期数据 = (计数器的设定初始值 - 读缓冲器读取的值) + 1
6. 必须在处于停止状态的 TRJ 计数器的相关寄存器的读操作和写操作之间插入 NOP 指令。
7. 如果在 TRJCR 寄存器的 TSTART 位为“1”（开始计数）或者 TCSTF 位为“1”（正在计数）时连续写 TRJ 寄存器，就必须将各自的写间隔至少空出 3 个计数源时钟周期。

8. 在事件计数器模式中将 TRJIOC 寄存器的 TEDGSEL 位置 “0”（在上升沿进行计数）并且对外部信号（TRJIO）进行计数的情况下，有可能因 TRJCR 寄存器的 TSTART 位的状态而无法正确地进行计数（参照图 13.8）。

如果在 TSTART 位变为 “1”（开始计数）前 TRJIO 引脚变为 “L” 电平，然后在 TSTART 位变为 “1” 后输入有效事件，就不在 TRJIO 输入的第一个上升沿进行计数。

因此，事件计数的个数如下：

$$\text{事件计数的个数} = \{(\text{计数器的初始值} - \text{有效事件结束时计数器的值} + 1) + 1\}$$

为了避免上述情况的发生，必须在将 TSTART 位置 “1”（开始计数）后将 TRJIO 引脚置为 “L” 电平（参照图 13.9）。

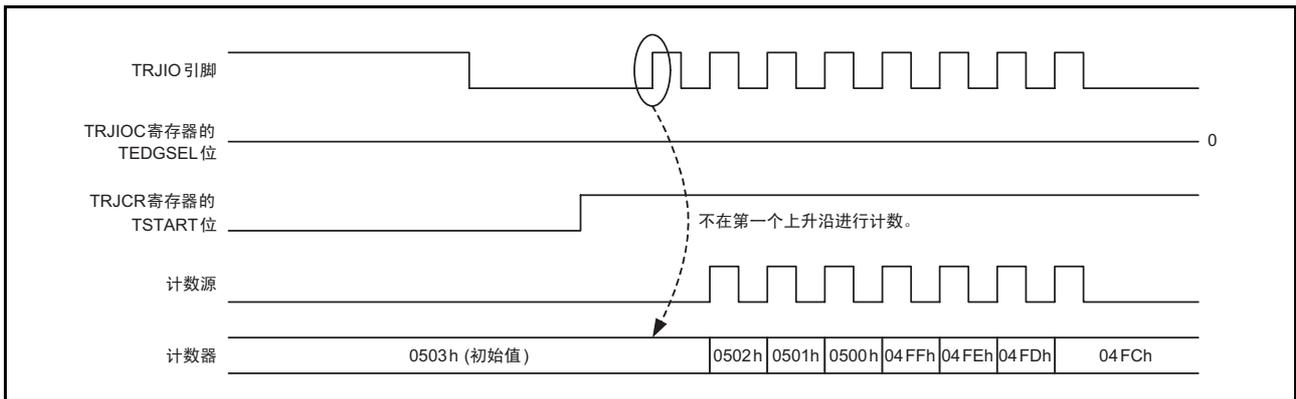


图 13.8 事件计数器模式的 TSTART 设定时序图（1）

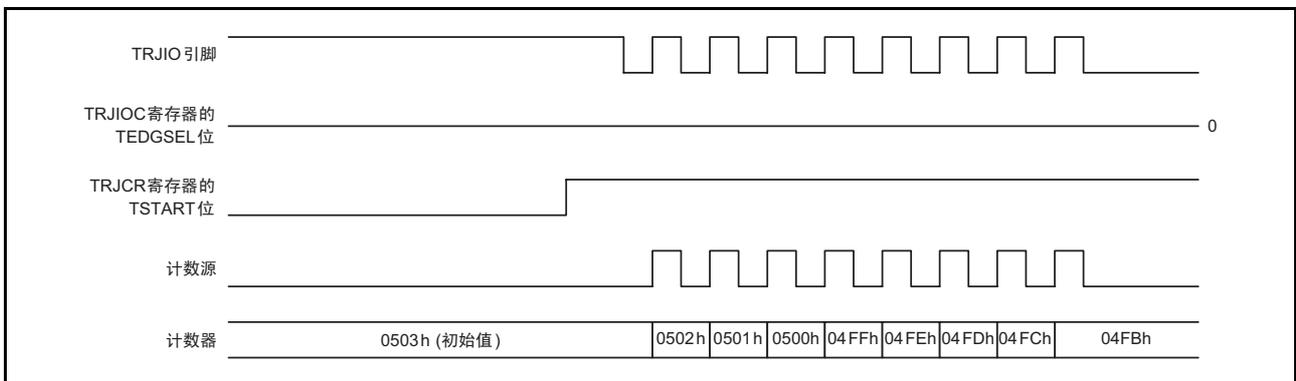


图 13.9 事件计数器模式的 TSTART 设定时序图（2）

9. 在事件计数器模式中将 TRJIOC 寄存器的 TEDGSEL 位置 “1”（在下降沿进行计数）并且对外部信号（TRJIO）进行计数的情况下，有可能因 TRJCR 寄存器的 TSTART 位的状态而无法正确地进行计数（参照图 13.10）。

即使在 TSTART 位变为 “1”（开始计数）后 TRJIO 引脚变为 “L” 电平，也不在下降沿进行计数。因此，事件计数的个数如下：

$$\text{事件计数的个数} = \{(\text{计数器的初始值} - \text{有效事件结束时计数器的值} + 1) + 1\}$$

为了避免上述情况的发生，必须在将 TRJIO 引脚置为 “L” 电平后将 TSTART 位置 “1”（开始计数），并且输入有效事件（参照图 13.11）。

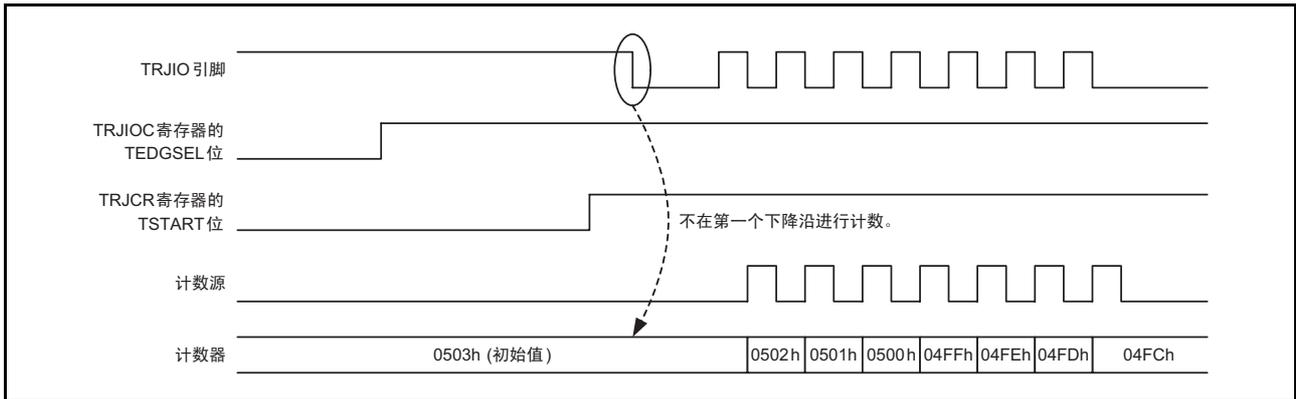


图 13.10 事件计数器模式的外部事件信号时序图（1）

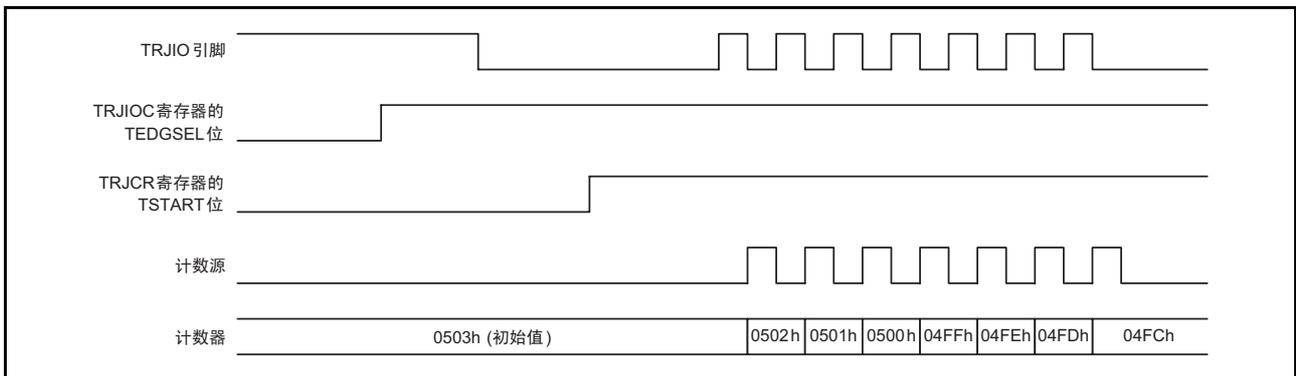


图 13.11 事件计数器模式的外部事件信号时序图（2）

## 14. 定时器 RB2

定时器 RB2 是带 8 位预分频器的 8 位定时器或者 16 位定时器。预分频器和定时器各自由重加载寄存器和计数器构成。重加载寄存器和计数器分配在相同的地址。作为重加载寄存器，定时器 RB2 有定时器 RB 的主寄存器和定时器 RB 的辅助寄存器。

### 14.1 概要

定时器 RB2 的规格和框图分别如表 14.1 和图 14.1 所示。

表 14.1 定时器 RB2 的规格

项目	内容	
运行模式	定时器模式	对内部计数源或者定时器 RJ2 的下溢进行计数。
	可编程波形发生模式	连续输出任意宽度的脉冲。
	可编程单触发生模式	输出单触发脉冲。
	可编程等待单触发生模式	输出延迟的单触发脉冲。
计数源	可选择 f1、f2、f4、f8、f32、f64、f128、定时器 RJ2 的下溢。	
中断	定时器 RB2 的下溢	

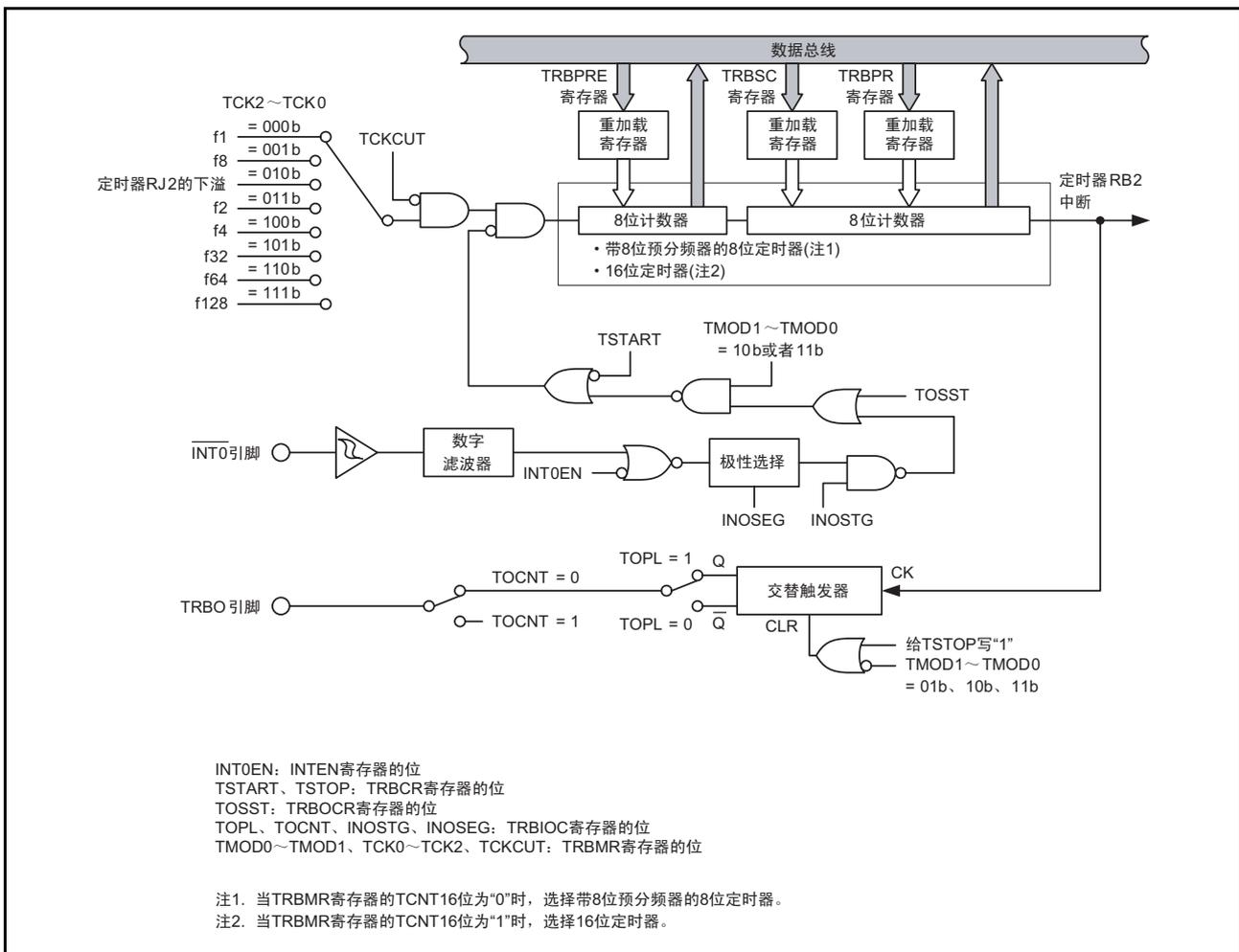


图 14.1 定时器 RB2 的框图

## 14.2 输入 / 输出引脚

定时器 RB2 的引脚结构如表 14.2 所示。

表 14.2 定时器 RB2 的引脚结构

引脚名	分配的引脚	输入 / 输出	功能
INT0	P1_4、P4_5	输入	外部触发
TRBO	P1_3、P4_2	输出	脉冲连续输出或者单触发脉冲输出

INT0 的详细内容请参照“11. 中断”。不能在解除复位后立即使用数字滤波器。必须在等待 4 个采样时钟周期后将 TRBIOC 寄存器的 INOSTG 位置“1”（INT0 引脚的单触发有效）。

## 14.3 寄存器说明

定时器 RB2 的寄存器结构如表 14.3 所示。

表 14.3 定时器 RB2 的寄存器结构

寄存器名	符号	复位后的值	地址	存取长度
定时器 RB 的控制寄存器	TRBCR	00h	000E0h	8
定时器 RB 的单触发控制寄存器	TRBOCR	00h	000E1h	8
定时器 RB 的 I/O 控制寄存器	TRBIOC	00h	000E2h	8
定时器 RB 的模式寄存器	TRBMR	00h	000E3h	8
带 8 位预分频器的 8 位定时器： 定时器 RB 的预分频器寄存器 16 位定时器： 定时器 RB 的主 / 辅助寄存器（低 8 位）	TRBPRES	FFh	000E4h	8
带 8 位预分频器的 8 位定时器： 定时器 RB 的主寄存器 16 位定时器： 定时器 RB 的主寄存器（高 8 位）	TRBPR	FFh	000E5h	8
带 8 位预分频器的 8 位定时器： 定时器 RB 的辅助寄存器 16 位定时器： 定时器 RB 的辅助寄存器（高 8 位）	TRBSC	FFh	000E6h	8
定时器 RB 的中断请求和状态寄存器	TRBIR	00h	000E7h	8

### 14.3.1 定时器 RB 的控制寄存器 (TRBCR)

地址	000E0h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	—	—	—	TSTOP	TCSTF	TSTART
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	TSTART	定时器 RB 的计数开始位 (注 1、注 2、注 3)	[当 TRBMR 寄存器的 TMOD1 位为 “0” 时] 0: 停止计数 1: 开始计数 [当 TRBMR 寄存器的 TMOD1 位为 “1” 时] 0: 停止计数 1: 允许计数	R/W
b1	TCSTF	定时器 RB 的计数状态标志 (注 1)	[当 TRBMR 寄存器的 TMOD1 位为 “0” 时] 0: 停止计数 1: 正在计数 [当 TRBMR 寄存器的 TMOD1 位为 “1” 时] 0: 停止计数 1: 计数允许状态	R
b2	TSTOP	定时器 RB 的计数强制停止位 (注 4)	如果给 TSTOP 位写 “1”，就强制停止计数。 读取值为 “0”。	R/W
b3	—	什么也不指定。读写值都为 “0”。		—
b4	—			
b5	—			
b6	—			
b7	—			

- 注 1. 有关使用 TSTART 位和 TCSTF 位时的注意事项，请参照 “14.8 使用定时器 RB2 时的注意事项”。
- 注 2. 如果在将 TSTART 位置 “1” (开始计数) 后开始计数，TCSTF 位就变为 “1” (正在计数)。除 TCSTF 位以外，不能在 TCSTF 位变为 “1” 前存取定时器 RB2 的相关寄存器。
- 注 3. 如果在给 TSTART 位写 “0” (停止计数) 后停止计数，TCSTF 位就变为 “0” (停止计数)。除 TCSTF 位以外，不能在 TCSTF 位变为 “0” 前存取定时器 RB2 的相关寄存器。
- 注 4. 如果给 TSTOP 位写 “1” (强制停止计数)，计数器、TRBPRES 寄存器、TRBPR 寄存器、TRBSC 寄存器、TSTART 位、TCSTF 位以及 TRBOCR 寄存器的 TOSST 位、TOSSP 位和 TOSSTF 位就被初始化，TRBO 输出也被初始化。

#### TSTART 位 (定时器 RB 的计数开始位)

[为 “0” 的条件]

- 在写 “0” 时。

[为 “1” 的条件]

- 在写 “1” 时。

#### TCSTF 位 (定时器 RB 的计数状态标志)

[为 “0” 的条件]

- 在给 TSTART 位写 “0” 时。
- 在给 TSTOP 位写 “1” 时。

[为 “1” 的条件]

- 在给 TSTART 位写 “1” 时。

### 14.3.2 定时器 RB 的单触发控制寄存器 (TRBOCR)

地址	000E1h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	—	—	—	TOSSTF	TOSSP	TOSST
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	TOSST	定时器 RB 的单触发开始位 (注 1、注 2)	如果给 TOSST 位写 “1”，就开始单触发计数。 读取值为 “0”。	R/W
b1	TOSSP	定时器 RB 的单触发停止位 (注 2、注 3)	如果给 TOSSP 位写 “1”，就停止单触发计数。 读取值为 “0”。	R/W
b2	TOSSTF	定时器 RB 的单触发状态标志	0: 单触发停止 1: 单触发运行 (包括等待期间)	R
b3	—	什么也不指定。读写值都为 “0”。		—
b4	—			
b5	—			
b6	—			
b7	—			

注 1. 必须在确认 TOSSTF 位变为 “0” (停止单触发) 后给 TOSST 位写 “1” (开始单触发计数)。

注 2. 即使写 “0” 值也不变。

注 3. 必须在确认 TOSSTF 位变为 “1” (单触发运行 (包括等待期间)) 后给 TOSSP 位写 “1” (停止单触发计数)。

#### TOSSTF 位 (定时器 RB 的单触发状态标志)

[为 “0” 的条件]

- 在将 TRBCR 寄存器的 TSTOP 位置 “1” (强制停止计数) 时。
- 在可编程单触发发生模式中，当计数值变为 “00h” 并且进行重新加载时。
- 在可编程等待单触发发生模式中，当辅助寄存器的计数值变为 “00h” 并且进行重新加载时。
- 在将 TOSSP 位置 “1” (停止单触发计数) 时。
- 在将 TRBCR 寄存器的 TSTART 位置 “0” (停止计数) 后给 TRBCR 寄存器的 TSTOP 位写 “1” (强制停止计数) 时。

[为 “1” 的条件]

- 在将 TOSST 位置 “1” (开始单触发计数) 时。
- 在输入触发时。

### 14.3.3 定时器 RB 的 I/O 控制寄存器 (TRBIOC)

地址	000E2h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	—	—	INOSEG	INOSTG	TOCNT	TOPL
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	TOPL	定时器 RB 的输出电平选择位	参照“表 14.4 定时器 RB 的输出电平选择位的功能”。	R/W
b1	TOCNT	定时器 RB 的输出转换位	0: 输出波形 1: 输出固定值	R/W
b2	INOSTG	单触发控制位	0: $\overline{\text{INT0}}$ 引脚的单触发无效 1: $\overline{\text{INT0}}$ 引脚的单触发有效	R/W
b3	INOSEG	单触发极性选择位	0: 下降沿 1: 上升沿	R/W
b4	—	什么也不指定。读写值都为“0”。		—
b5	—			
b6	—			
b7	—			

#### TOCNT 位 (定时器 RB 的输出转换位)

TOCNT 位的设定只在可编程波形发生模式、可编程单触发生模式和可编程等待单触发生模式中有效。有关各模式中 TRBO 输出状态变化的详细内容，请参照“14.5.3 TOCNT 位的设定和引脚状态”。

表 14.4 定时器 RB 的输出电平选择位的功能

运行模式	功能	
定时器模式	—	
可编程波形发生模式	0	在主期间输出“H”电平。 在辅助期间输出“L”电平。 在定时器停止运行时输出“L”电平。
	1	在主期间输出“L”电平。 在辅助期间输出“H”电平。 在定时器停止运行时输出“H”电平。
可编程单触发生模式	0	输出单触发脉冲的“H”电平。 在定时器停止运行时输出“L”电平。
	1	输出单触发脉冲的“L”电平。 在定时器停止运行时输出“H”电平。
可编程等待单触发生模式	0	输出单触发脉冲的“H”电平。 在定时器停止运行以及等待期间输出“L”电平。
	1	输出单触发脉冲的“L”电平。 在定时器停止运行以及等待期间输出“H”电平。

### 14.3.4 定时器 RB 的模式寄存器 (TRBMR)

地址	000E3h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	TCKCUT	TCK2	TCK1	TCK0	TWRC	TCNT16	TMOD1	TMOD0
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	TMOD0	定时器 RB 的运行模式选择位 (注 1)	b1 b0 0 0: 定时器模式 0 1: 可编程波形发生模式 1 0: 可编程单触发发生模式 1 1: 可编程等待单触发发生模式	R/W
b1	TMOD1			R/W
b2	TCNT16	定时器 RB 的计数器选择位 (注 1)	0: 带 8 位预分频器的 8 位定时器 1: 16 位定时器	R/W
b3	TWRC	定时器 RB 的写控制位 (注 2)	0: 写重加载寄存器和计数器 1: 只写重加载寄存器	R/W
b4	TCK0	定时器 RB 的计数源选择位 (注 1)	b6 b5 b4 0 0 0: f1 0 0 1: f8 0 1 0: 定时器 RJ2 的下溢 0 1 1: f2 1 0 0: f4 1 0 1: f32 1 1 0: f64 1 1 1: f128	R/W
b5	TCK1			R/W
b6	TCK2			R/W
b7	TCKCUT	定时器 RB 的计数源截止位 (注 1)	0: 提供计数源 1: 截止计数源	R/W

注 1. 必须在 TRBCR 寄存器的 TSTART 位和 TCSTF 位都为“0”（停止计数）时更改这些位。

注 2. 有关通过 TWRC 位写寄存器和计数器的详细内容，请参照“14.5.2 通过 TWRC 位写预分频器和计数器”。

在定时器模式中，能将 TWRC 位置“0”或者“1”；在可编程波形发生模式、可编程单触发发生模式、可编程等待单触发发生模式中，必须将此位置“1”（只写重加载寄存器）。

### 14.3.5 定时器 RB 的预分频器寄存器 (TRBPRES)

地址	000E4h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	—	—	—	—	—	—
复位后的值	1	1	1	1	1	1	1	1

位	模式	功能	初始值	设定范围	R/W
b7 ~ b0	定时器模式	对内部计数源或者定时器 RJ2 的下溢进行计数。	FFh	00h ~ FFh	R/W
	可编程波形发生模式		FFh	00h ~ FFh	R/W
	可编程单触发发生模式		FFh	00h ~ FFh	R/W
	可编程等待单触发发生模式		FFh	00h ~ FFh	R/W

在用作带 8 位预分频器的 8 位定时器时，TRBPRES 寄存器设定预分频器的周期。预分频器进行递减计数并且在每次下溢时重新加载 TRBPRES 寄存器的值。能读到预分频器的计数值。

在用作 16 位定时器时，此寄存器为低 8 位的计数器。计数器进行递减计数并且在每次下溢时重新加载 TRBPRES 寄存器的值。能读到低 8 位的计数值。必须在存取 TRBPRES 寄存器后，存取 TRBPR 寄存器。

TRBPRES 寄存器为主寄存器 - 重加载寄存器的缓冲结构，在停止计数时数据也同时被写到重加载寄存器。在计数器运行过程中，重加载寄存器的更新时序因运行模式而不同，详细内容请参照“表 14.6 用作带 8 位预分频器的 8 位定时器时的 TRBPR 寄存器和 TRBSC 寄存器的重加载寄存器的更新时序”和“表 14.7 用作 16 位定时器时的 TRBPRES、TRBPR、TRBSC 寄存器的重加载寄存器的更新时序”。与计数源同步被更新。

### 14.3.6 定时器 RB 的主寄存器 (TRBPR)

地址	000E5h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	—	—	—	—	—	—
复位后的值	1	1	1	1	1	1	1	1

位	模式	功能		初始值	设定范围	R/W
		带 8 位预分频器的 8 位定时器	16 位定时器			
b7 ~ b0	定时器模式	对定时器 RB 的预分频器的下溢进行计数。	对内部计数源或者定时器 RJ2 的下溢进行计数。	FFh	00h ~ FFh	R/W
	可编程波形发生模式			FFh	00h ~ FFh	R/W
	可编程单触发发生模式	对定时器 RB 的预分频器的下溢进行计数 (对单触发宽度进行计数)。		FFh	00h ~ FFh	R/W
	可编程等待单触发发生模式	对定时器 RB 的预分频器的下溢进行计数 (对等待期间进行计数)。		FFh	00h ~ FFh	R/W

在用作带 8 位预分频器的 8 位定时器时，TRBPR 寄存器设定计数器的周期和主期间。能读到计数器的 8 位计数值。

在用作 16 位定时器时，此寄存器设定高 8 位计数器的周期和主期间。能读到高 8 位的值。必须在存取 TRBPRES 寄存器后，存取 TRBPR 寄存器。

TRBPR 寄存器为主寄存器 - 重加载寄存器的缓冲结构，在停止计数时数据也同时被写到重加载寄存器。在计数器运行过程中，重加载寄存器的更新时序因运行模式不同，详细内容请参照“表 14.6 用作带 8 位预分频器的 8 位定时器时的 TRBPR 寄存器和 TRBSC 寄存器的重加载寄存器的更新时序”和“表 14.7 用作 16 位定时器时的 TRBPRES、TRBPR、TRBSC 寄存器的重加载寄存器的更新时序”。

### 14.3.7 定时器 RB 的辅助寄存器 (TRBSC)

地址	000E6h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	—	—	—	—	—	—
复位后的值	1	1	1	1	1	1	1	1

位	模式	功能		初始值	设定范围	R/W
		带 8 位预分频器的 8 位定时器	16 位定时器			
b7 ~ b0	定时器模式	无效		FFh	无效	—
	可编程波形发生模式	对定时器 RB 的预分频器的下溢进行计数。	对内部计数源或者定时器 RJ2 的下溢进行计数 (注 1)。	FFh	00h ~ FFh	R/W
	可编程单触发发生模式	无效		FFh	无效	—
	可编程等待单触发发生模式	对定时器 RB 的预分频器的下溢进行计数。	对内部计数源或者定时器 RJ2 的下溢进行计数 (注 1)。	FFh	00h ~ FFh	R/W

注 1. 将 TRBPR 寄存器和 TRBSC 寄存器的值交替地重新加载到计数器并且进行计数。在辅助期间进行计数的过程中，也能通过 TRBPR 寄存器读到计数值。

在用作带 8 位预分频器的 8 位定时器时，TRBSC 寄存器设定在可编程波形发生模式和可编程等待单触发发生模式中使用的辅助期间。能读到重加载寄存器的值。

在用作 16 位定时器时，此寄存器设定在可编程波形发生模式和可编程等待单触发发生模式中使用的的高 8 位的辅助期间。在定时器模式和可编程单触发发生模式中也能设定此寄存器，但是不能用于计数器的运行。能读到重加载寄存器的值。

TRBSC 寄存器为主寄存器 - 重加载寄存器的缓冲结构，在停止计数时数据也同时被写到重加载寄存器。在计数器运行过程中，重加载寄存器的更新时序因运行模式而不同，详细内容请参照“表 14.6 用作带 8 位预分频器的 8 位定时器时的 TRBPR 寄存器和 TRBSC 寄存器的重加载寄存器的更新时序”和“表 14.7 用作 16 位定时器时的 TRBPRE、TRBPR、TRBSC 寄存器的重加载寄存器的更新时序”。

### 14.3.8 定时器 RB 的中断请求和状态寄存器 (TRBIR)

地址	000E7h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	TRBIE	TRBIF	—	—	—	—	—	—
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	—	什么也不指定。读写值都为“0”。		—
b1	—			
b2	—			
b3	—			
b4	—			
b5	—			
b6	TRBIF	定时器 RB 的中断请求标志	0: 无中断请求 1: 有中断请求	R/W
b7	TRBIE	定时器 RB 的中断允许位	0: 禁止中断 1: 允许中断	R/W

#### TRBIF 位 (定时器 RB 的中断请求标志)

[为“0”的条件]

- 在读“1”后写“0”时。

[为“1”的条件]

- 参照“表 14.5 TRBIF 位为“1”的条件”。

表 14.5 TRBIF 位为“1”的条件

运行模式	条件
定时器模式	在定时器 RB2 发生下溢时。
可编程波形发生模式	在辅助期间，当定时器 RB2 发生下溢时。
可编程单触发生模式	在定时器 RB2 发生下溢时。
可编程等待单触发生模式	在辅助期间，当定时器 RB2 发生下溢时。

## 14.4 运行说明

### 14.4.1 定时器模式

这是对内部生成的计数源或者定时器 RJ2 的下溢进行计数的模式。在定时器模式中不使用 TRBOCR 寄存器和 TRBSC 寄存器。

如果给 TRBCR 寄存器的 TSTART 位写“1”（开始计数），就在对计数源进行 3 次采样后开始计数；如果给 TSTART 位写“0”（停止计数），就在对计数源进行 3 次采样后停止计数；如果给 TRBCR 寄存器的 TSTOP 位写“1”（强制停止计数），就停止计数。对于实际的计数状态，必须监视 TRBCR 寄存器的 TCSTF 位。

在定时器 RB2 发生下溢时产生中断请求。

如果读 TRBPRES 寄存器和 TRBPR 寄存器，就能读到各自的计数值。如果在停止计数时写 TRBPRES 寄存器和 TRBPR 寄存器，数据就被写到各自的重加载寄存器和计数器；如果在计数过程中写 TRBPRES 寄存器和 TRBPR 寄存器，数据就被写到各自的重加载寄存器。可通过程序选择是在下一次计数时将数据传送到计数器，还是只写到各自的重加载寄存器并且在下一次重新加载时将数据传送到计数器。

定时器模式的运行例子如图 14.2 所示。

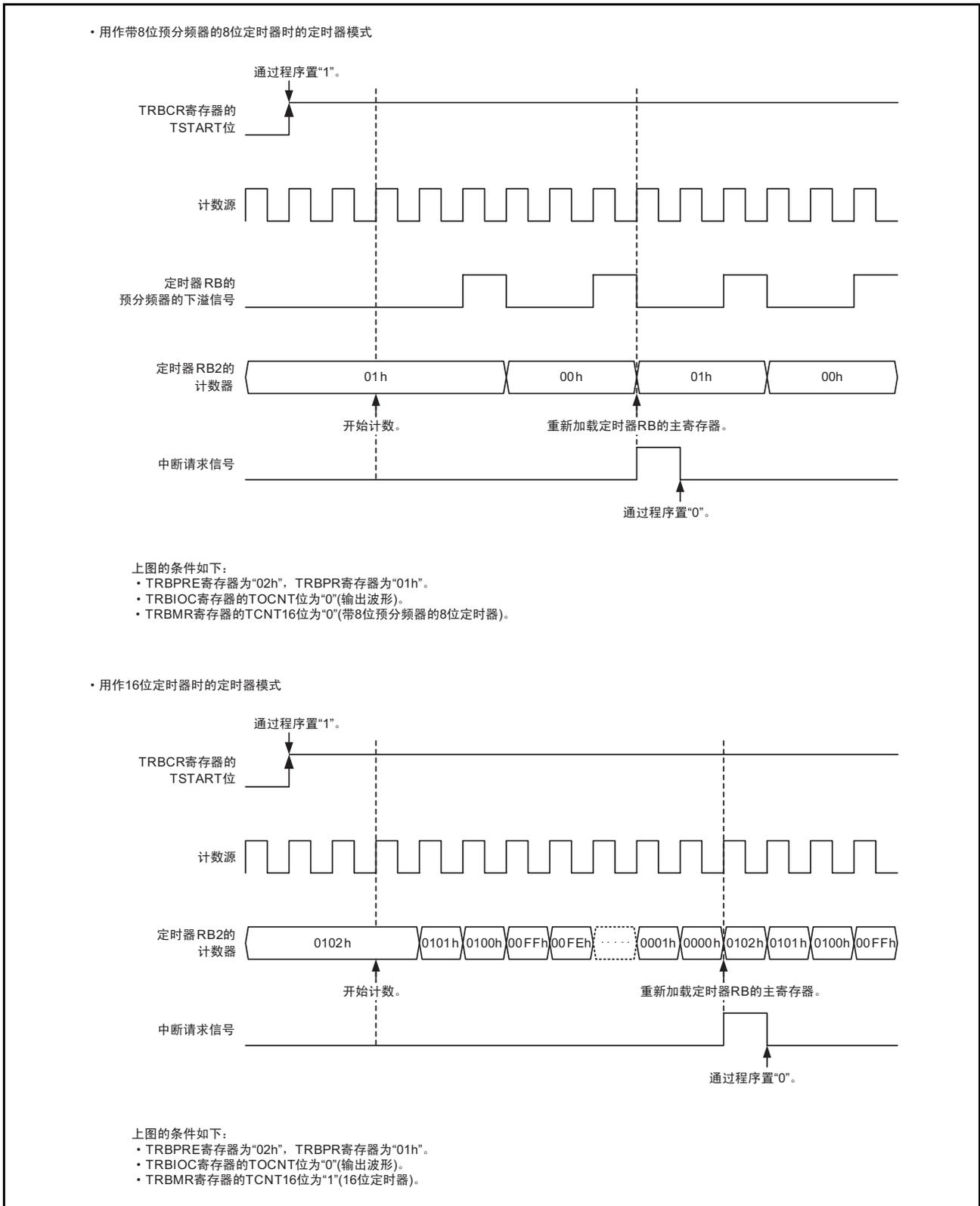


图 14.2 定时器模式的运行例子

### 14.4.2 可编程波形发生模式

在用作带 8 位预分频器的 8 位定时器时，对 TRBPR 寄存器和 TRBSC 寄存器的值交替地进行计数。

在用作 16 位定时器时，对 TRBPRE 寄存器的低 8 位进行计数，并且对 TRBPR 寄存器和 TRBSC 寄存器的高 8 位交替地进行计数。

每当计数器发生下溢时，从 TRBO 引脚输出反相信号。从 TRBPR 寄存器的设定值开始计数。在可编程波形发生模式中不使用 TRBOCR 寄存器。

如果给 TRBCR 寄存器的 TSTART 位写“1”（开始计数），就在对计数源进行 3 次采样后开始计数；如果给 TSTART 位写“0”（停止计数），就在对计数源进行 3 次采样后停止计数；如果给 TRBCR 寄存器的 TSTOP 位写“1”（强制停止计数），就停止计数。对于实际的计数状态，必须监视 TRBCR 寄存器的 TCSTF 位。

在辅助期间定时器 RB2 发生下溢时产生中断请求。

如果读 TRBPRE 寄存器和 TRBPR 寄存器，就能读到各自的计数值。如果在停止计数时写 TRBPRE、TRBPR、TRBSC 寄存器，数据就被写到各自的重加载寄存器和计数器；如果在计数过程中写 TRBPRE、TRBPR、TRBSC 寄存器，数据就被写到各自的重加载寄存器并且在下一次重新加载时将数据传送到计数器。

用作带 8 位预分频器的 8 位定时器时的可编程波形发生模式的运行例子以及用作 16 位定时器时的可编程波形发生模式的运行例子分别如图 14.3 和图 14.4 所示。

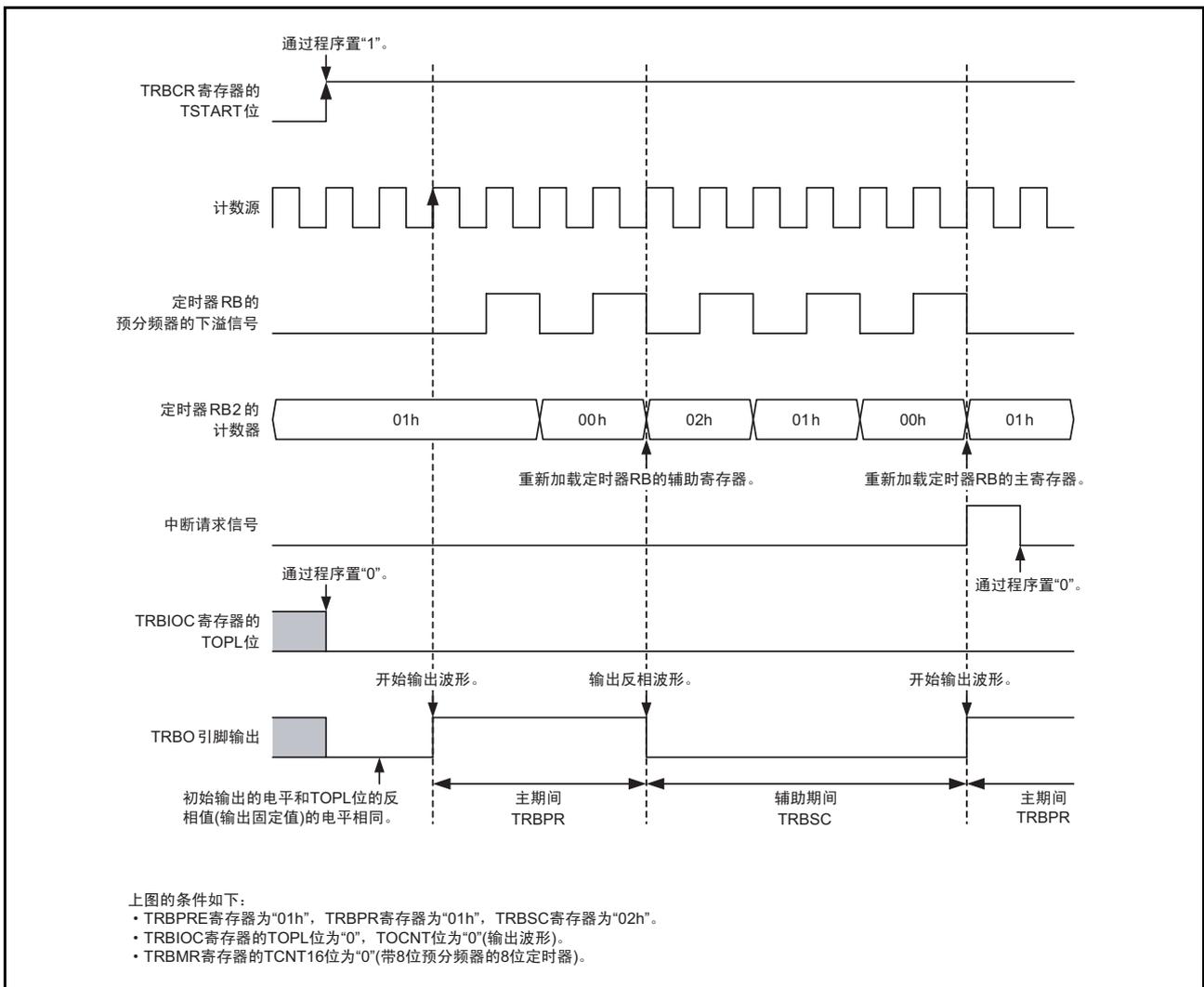


图 14.3 用作带 8 位预分频器的 8 位定时器时的可编程波形发生模式的运行例子

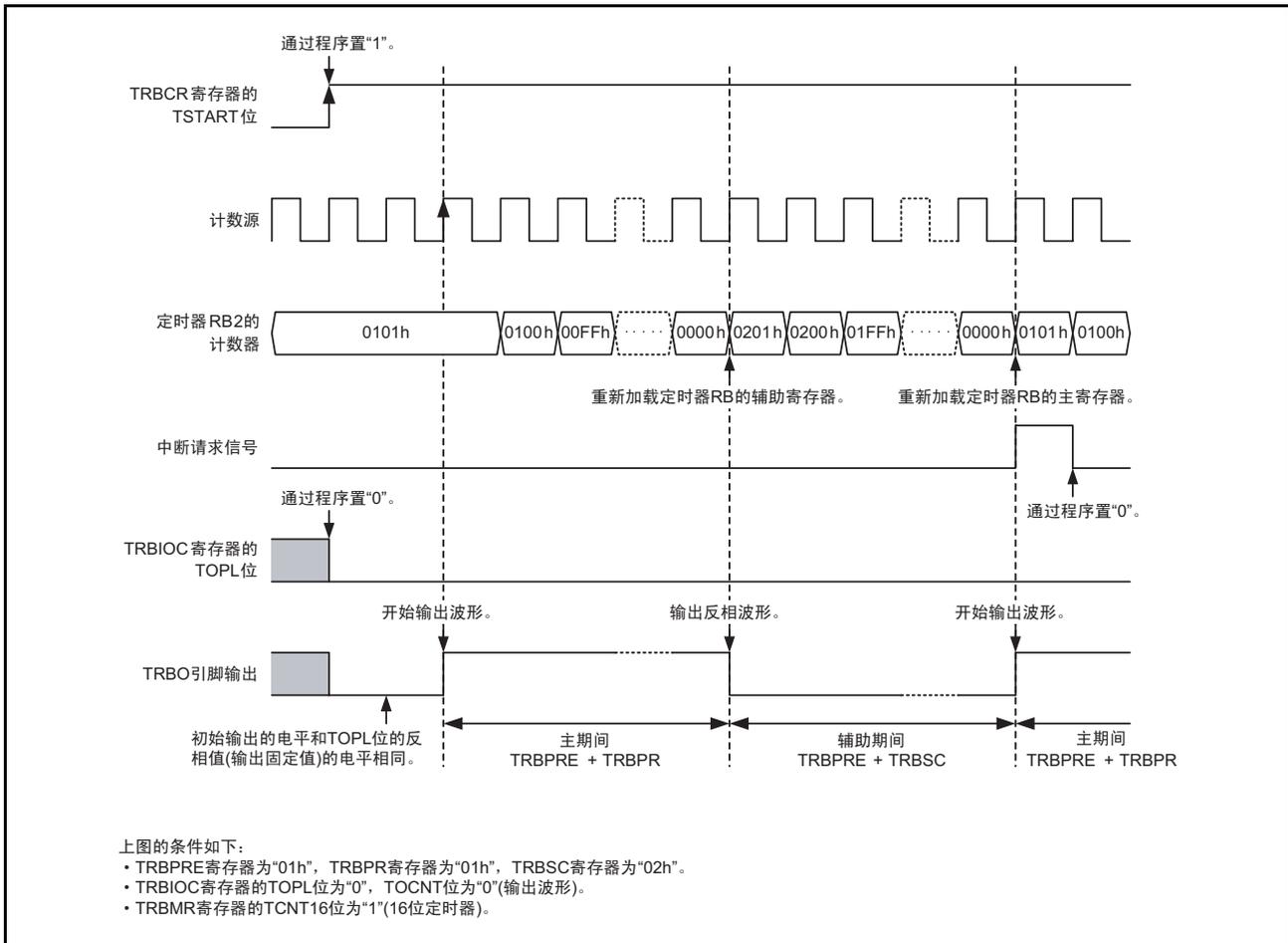


图 14.4 用作 16 位定时器时的可编程波形发生模式的运行例子

### 14.4.3 可编程单触发生模式

此模式通过程序或者  $\overline{\text{INT0}}$  输入，从 TRBO 引脚输出单触发脉冲。对从触发开始的任意时间进行计数。

在用作带 8 位预分频器的 8 位定时器时，将计数值设定到 TRBPR 寄存器。

在用作 16 位定时器时，将计数值的高 8 位设定到 TRBPR 寄存器并且将计数值的低 8 位设定到 TRBPRES 寄存器。

定时器只运行 1 次。在可编程单触发生模式中不使用 TRBSC 寄存器。

如果在 TRBCR 寄存器的 TCSTF 位为“1”（计数允许状态）时给 TRBOCR 寄存器的 TOSST 位写“1”（开始单触发计数），就在对计数源进行 3 次采样后开始计数。如果在 TCSTF 位为“1”时将有效触发输入到  $\overline{\text{INT0}}$  引脚，就在对计数源进行 3 次采样后开始计数。计数值变为“00h”并且在重新加载后停止计数。通过以下的任意 1 个设定来停止计数：

- 如果给 TRBOCR 寄存器的 TOSSP 位写“1”（停止单触发计数），就在对计数源进行 3 次采样后停止计数。
- 如果给 TRBCR 寄存器的 TSTART 位写“0”（停止计数），就在对计数源进行 3 次采样后停止计数。
- 如果给 TRBCR 寄存器的 TSTOP 位写“1”（强制停止计数），就停止计数。

对于实际的计数状态，必须监视 TRBCR 寄存器的 TCSTF 位。

在定时器 RB2 发生下溢时产生中断请求。

如果读 TRBPRES 寄存器和 TRBPR 寄存器，就能读到各自的计数值。如果在停止计数时写 TRBPRES 寄存器和 TRBPR 寄存器，数据就被写到各自的重加载寄存器和计数器；如果在计数过程中写 TRBPRES 寄存器和 TRBPR 寄存器，数据就被写到各自的重加载寄存器并且在下一次重新加载时将数据传送到计数器。

有关  $\overline{\text{INT0}}$  输入的触发设定，请参照“14.7  $\overline{\text{INT0}}$  输入的触发选择”。

用作带 8 位预分频器的 8 位定时器时的可编程单触发生模式的运行例子以及用作 16 位定时器时的可编程单触发生模式的运行例子分别如图 14.5 和图 14.6 所示。

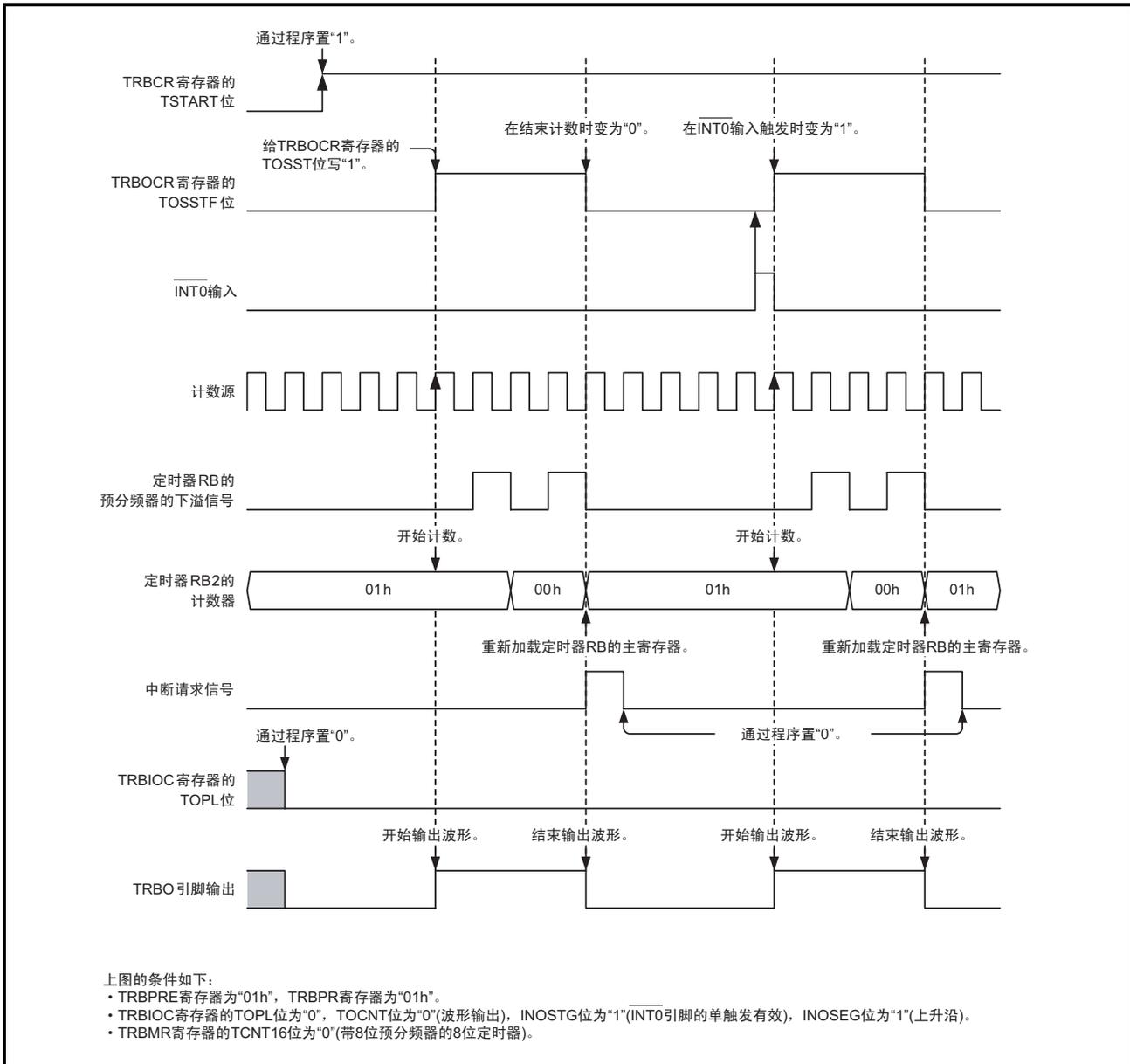


图 14.5 用作带 8 位预分频器的 8 位定时器时的可编程单触发发生模式的运行例子

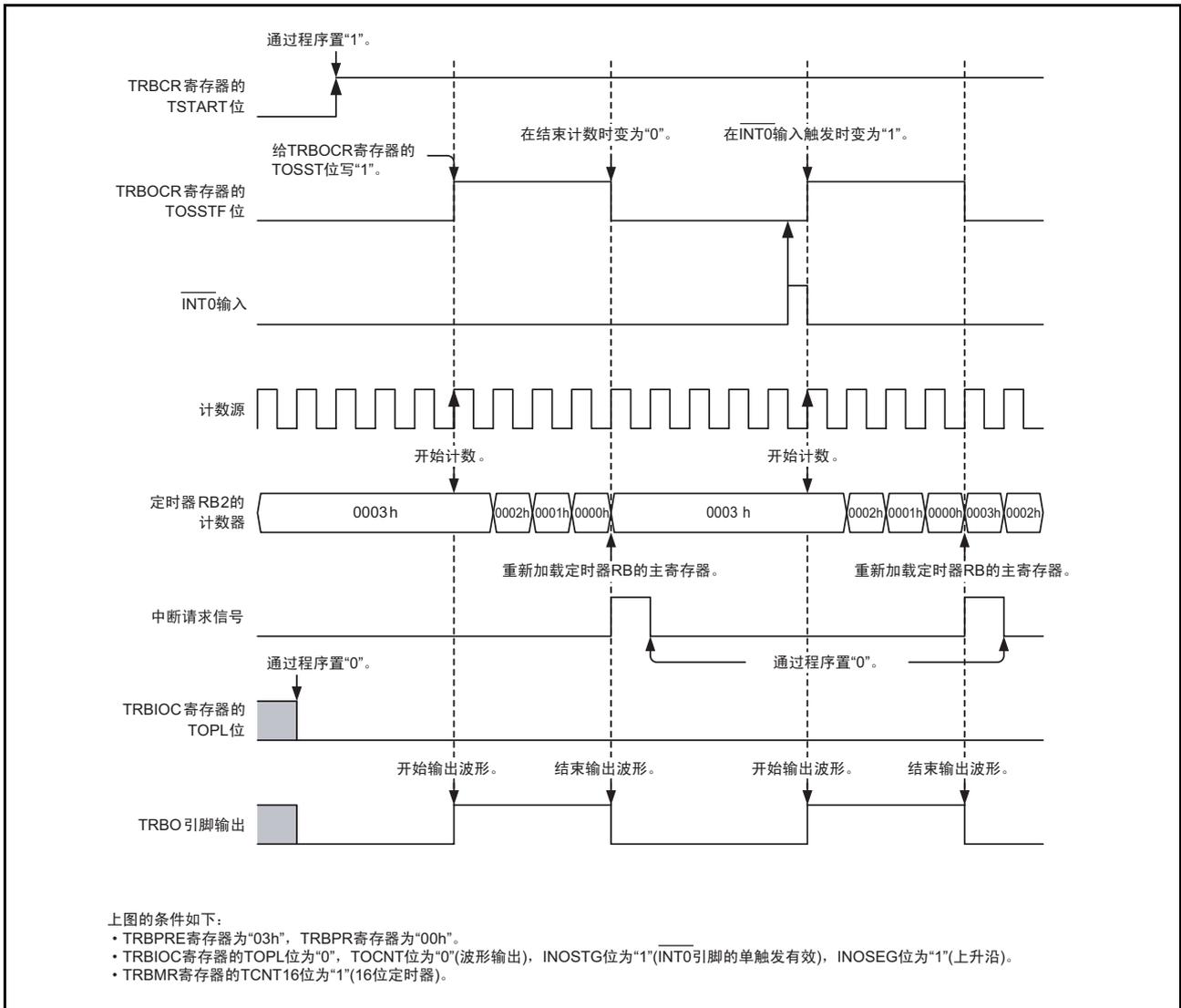


图 14.6 用作 16 位定时器时的可编程单触发生模式的运行例子

#### 14.4.4 可编程等待单触发生模式

此模式通过程序或者外部触发 ( $\overline{\text{INT0}}$  输入)，在一定时间后从 TRBO 引脚输出单触发脉冲。对从触发开始的任意时间进行计数。

在用作带 8 位预分频器的 8 位定时器时，将计数值设定到 TRBPR 寄存器。

在用作 16 位定时器时，在将计数值的高 8 位设定到 TRBPR 寄存器并且将计数值的低 8 位设定到 TRBPRES 寄存器后，只输出 1 次任意宽度的脉冲。

在用作带 8 位预分频器的 8 位定时器时，必须将脉宽的值设定到 TRBSC 寄存器；在用作 16 位定时器时，必须将脉宽值的高 8 位设定到 TRBSC 寄存器并且将脉宽值的低 8 位设定到 TRBPRES 寄存器。

如果在 TRBCR 寄存器的 TCSTF 位为“1”（计数允许状态）时给 TRBOCR 寄存器的 TOSST 位写“1”（开始单触发计数），就在对计数源进行 3 次采样后开始计数。如果在 TCSTF 位为“1”时将有效触发输入到  $\overline{\text{INT0}}$  引脚，就在对计数源进行 3 次采样后开始计数。定时器 RB 的辅助寄存器的计数值变为“00h”并且在重新加载后停止计数。通过以下任意 1 个设定来停止计数：

- 如果给 TRBOCR 寄存器的 TOSSP 位写“1”（停止单触发计数），就在对计数源进行 3 次采样后停止计数。
- 如果给 TRBCR 寄存器的 TSTART 位写“0”（停止计数），就在对计数源进行 3 次采样后停止计数。
- 如果给 TRBCR 寄存器的 TSTOP 位写“1”（强制停止计数），就停止计数。

对于实际的计数状态，必须监视 TRBCR 寄存器的 TCSTF 位。

在辅助期间定时器 RB2 发生下溢时产生中断请求。

如果读 TRBPRES 寄存器和 TRBPR 寄存器，就能读到各自的计数值。如果在停止计数时写 TRBPRES、TRBPR、TRBSC 寄存器，数据就被写到各自的重加载寄存器和计数器；如果在计数过程中写 TRBPRES、TRBPR、TRBSC 寄存器，数据就被写到各自的重加载寄存器并且在下一次重新加载时将数据传送到计数器。

有关  $\overline{\text{INT0}}$  输入的触发设定，请参照“14.7  $\overline{\text{INT0}}$  输入触发的选择”。

用作带 8 位预分频器的 8 位定时器时的可编程等待单触发生模式的运行例子以及用作 16 位定时器时的可编程等待单触发生模式的运行例子分别如图 14.7 和图 14.8 所示。

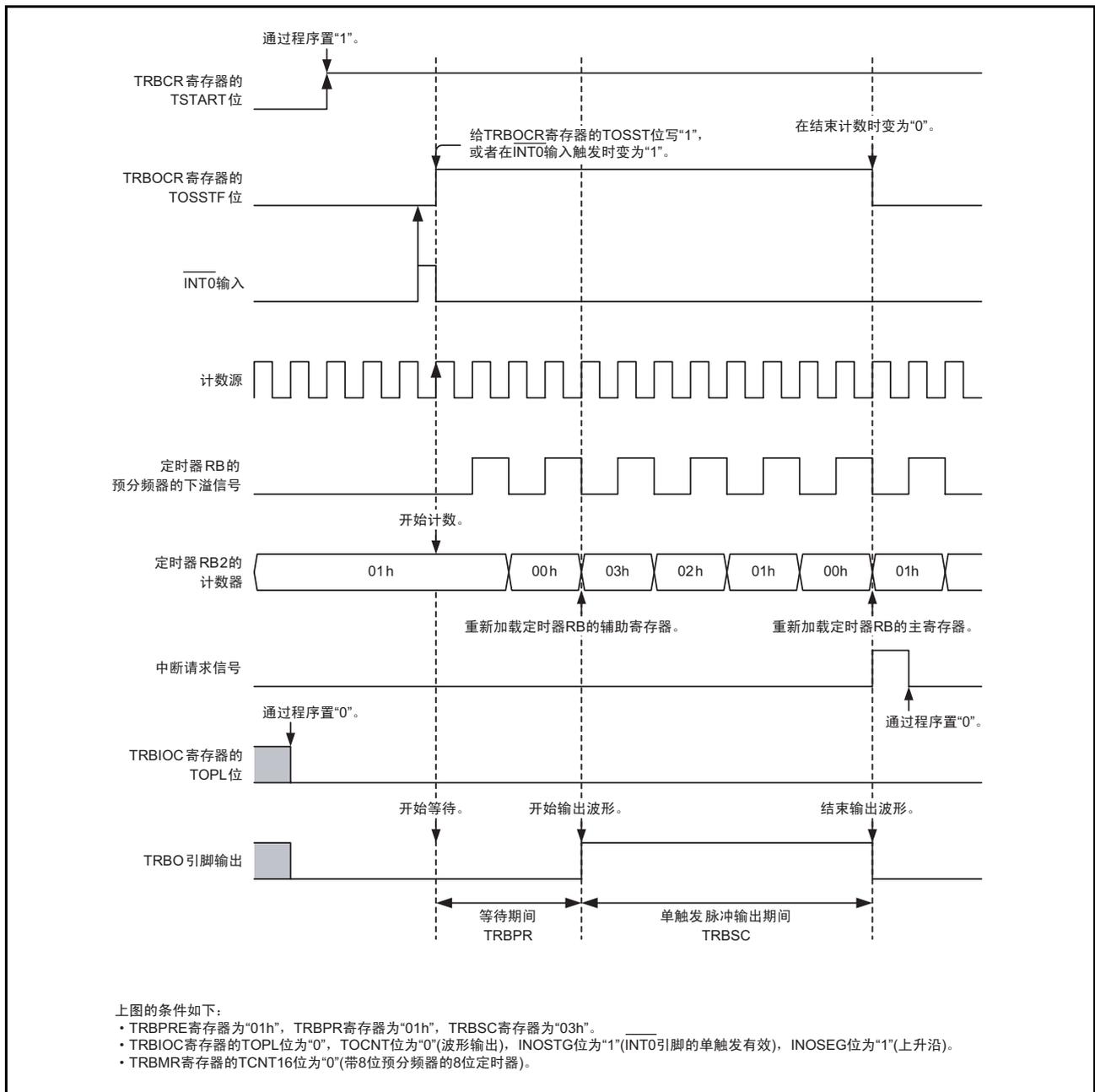


图 14.7 用作带 8 位预分频器的 8 位定时器时的可编程等待单触发生模式的运行例子

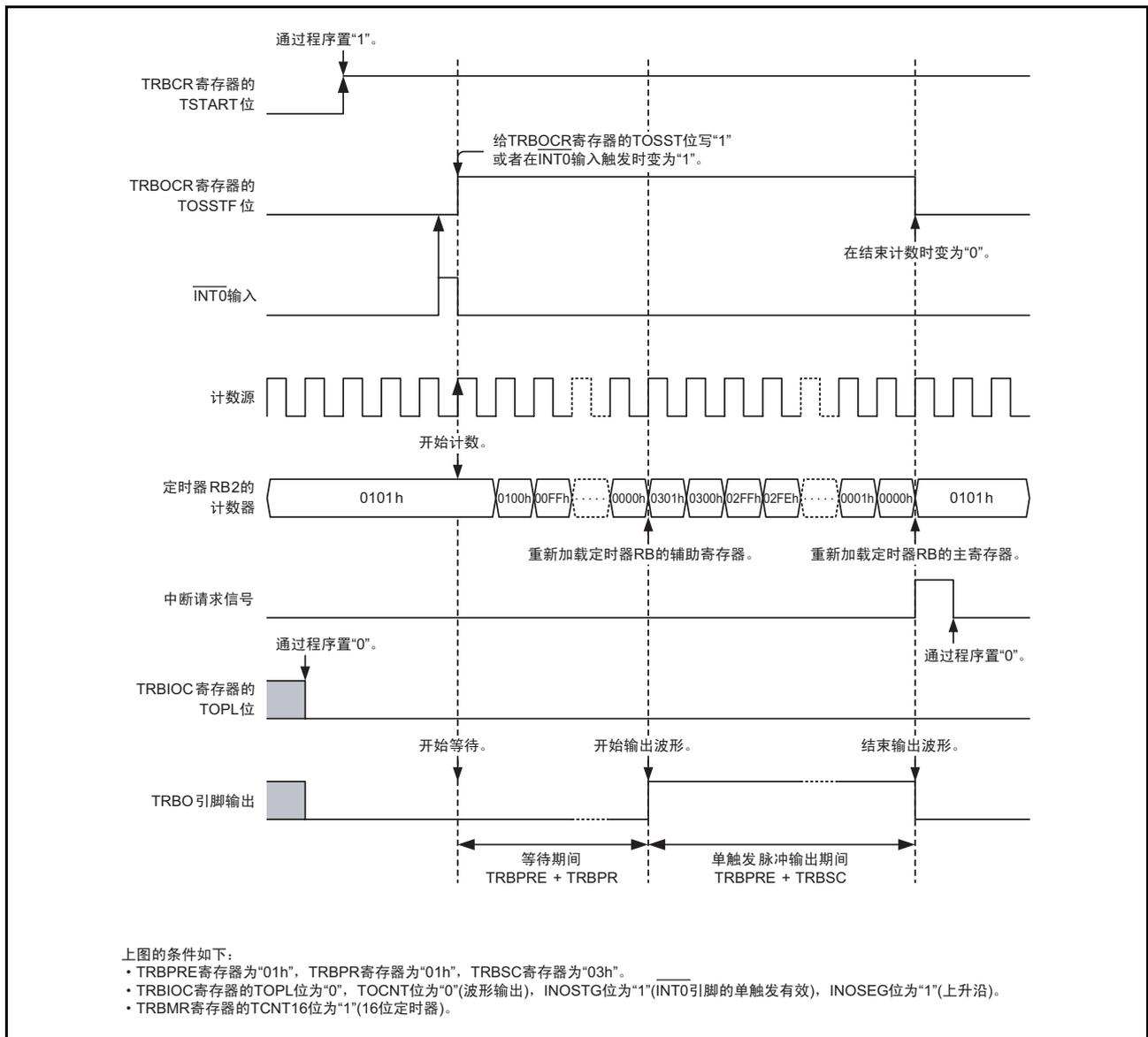


图 14.8 用作 16 位定时器时的可编程等待单触发生模式的运行例子

## 14.5 选择功能

### 14.5.1 TRBPRES、TRBPR、TRBSC 寄存器的结构和更新时序

TRBPRES、TRBPR、TRBSC 寄存器为主寄存器 - 重加载寄存器的缓冲结构。TRBPRES、TRBPR、TRBSC 寄存器的结构如图 14.9 所示。当 TRBCR 寄存器的 TSTART 位为“0”（停止计数）时，在写寄存器后数据立即被更新到重加载寄存器。但是，当 TSTART 位为“1”（开始计数）时，重加载寄存器的更新时序因运行模式而不同。在用作带 8 位预分频器的 8 位定时器时，在写 TRBPRES 寄存器后，与计数源同步更新 TRBPRES 寄存器的重加载寄存器。

用作带 8 位预分频器的 8 位定时器时的 TRBPR 寄存器和 TRBSC 寄存器的重加载寄存器的更新时序以及用作 16 位定时器时的 TRBPRES、TRBPR、TRBSC 寄存器的重加载寄存器的更新时序分别如表 14.6 和表 14.7 所示。

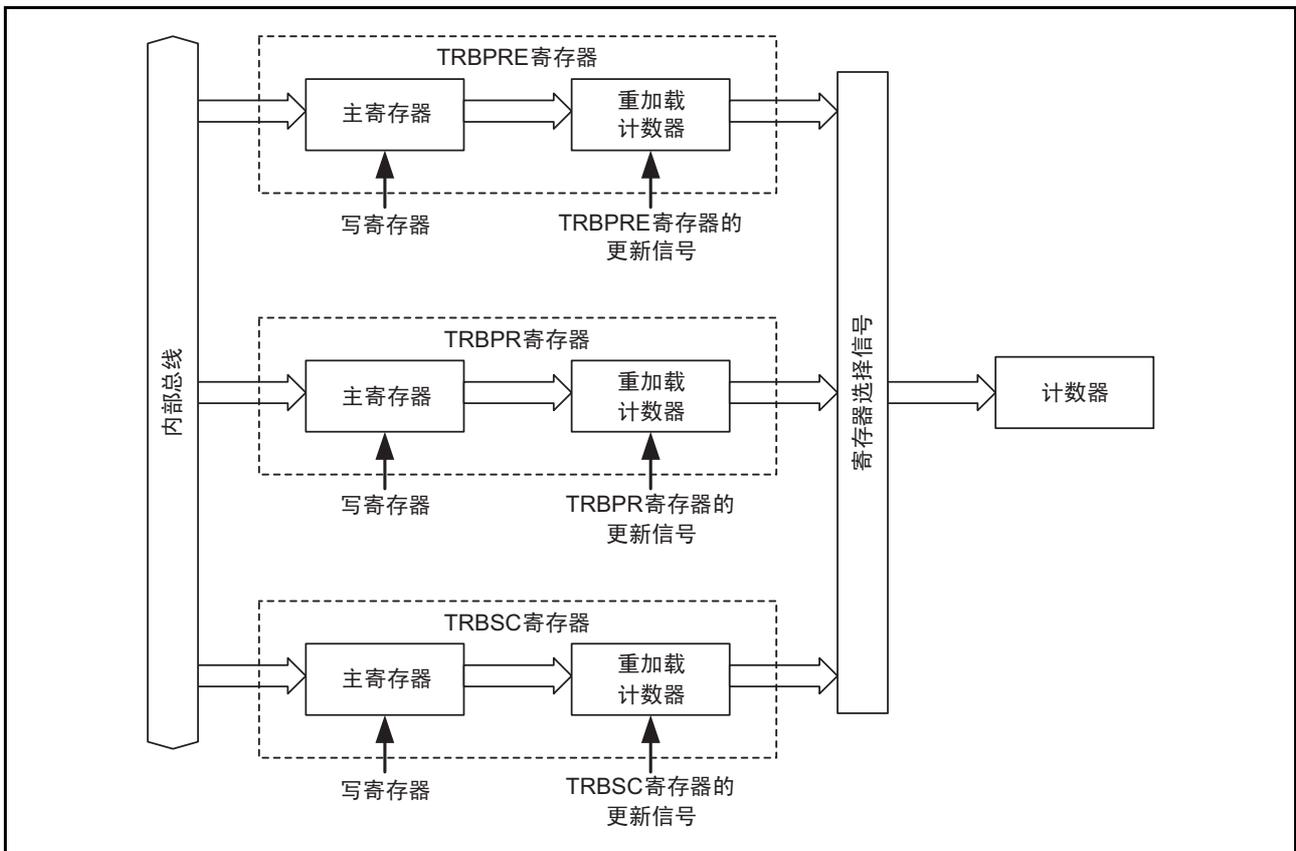


图 14.9 TRBPRES、TRBPR、TRBSC 寄存器的结构

表 14.6 用作带 8 位预分频器的 8 位定时器时的 TRBPR 寄存器和 TRBSC 寄存器的重加载寄存器的更新时序

运行模式		更新时序 (注 1)	
		TRBPR 寄存器	TRBSC 寄存器
定时器模式		与预分频器的下溢同步更新。	
可编程波形发生模式	TWRC=1	在写 TRBPR 寄存器后到辅助输出期间结束前。	
	TWRC=0	在写 TRBPR 寄存器后，与预分频器的下溢同步更新 (注 2)。	
可编程单触发生模式		与预分频器的下溢同步更新 (注 3)。	
可编程等待单触发生模式	TWRC=1	在写 TRBPR 寄存器后到下一个输出期间结束前。	
	TWRC=0	在写 TRBPR 寄存器后，与预分频器的下溢同步更新 (注 2)。	

TWRC: TRBMR 寄存器的位

注 1. 详细内容请参照“14.5.2 通过 TWRC 位写预分频器和计数器”。

注 2. 在可编程波形发生模式和可编程等待单触发生模式中，如果在 TWRC 位为“0”（写重加载寄存器和计数器）并且正在计数时更新 TRBSC 寄存器和 TRBPR 寄存器的数据，就以当时更新的周期输出波形。

注 3. 在可编程单触发生模式中，如果在 TWRC 位为“0”（写重加载寄存器和计数器）并且正在计数时更新 TRBPR 寄存器的数据，就以当时更新的周期输出波形。

表 14.7 用作 16 位定时器时的 TRBPRE、TRBPR、TRBSC 寄存器的重加载寄存器的更新时序

运行模式		更新时序 (注 1)	
		TRBPRE 寄存器和 TRBPR 寄存器	TRBSC 寄存器
定时器模式		在写 TRBPR 寄存器后，与计数源同步更新。	在写 TRBSC 寄存器后，与计数源同步更新。
可编程波形发生模式	TWRC=1	在写 TRBPR 寄存器后到辅助输出期间结束前。	
	TWRC=0	在写 TRBPR 寄存器后，与计数源同步更新 (注 2)。	
可编程单触发生模式		在写 TRBPR 寄存器后，与计数源同步更新。	在写 TRBSC 寄存器后，与计数源同步更新。
可编程等待单触发生模式	TWRC=1	在写 TRBPR 寄存器后到辅助输出期间结束前 (注 3)。	
	TWRC=0	在写 TRBPR 寄存器后，与计数源同步更新 (注 2)。	

TWRC: TRBMR 寄存器的位

注 1. 详细内容请参照“14.5.2 通过 TWRC 位写预分频器和计数器”。

注 2. 在可编程波形发生模式和可编程等待单触发生模式中，如果在 TWRC 位为“0”（写重加载寄存器和计数器）并且正在计数时更新 TRBSC 寄存器和 TRBPR 寄存器的数据，就以当时更新的周期输出波形。

注 3. 在可编程单触发生模式中，如果在 TWRC 位为“0”（写重加载寄存器和计数器）并且正在计数时更新 TRBPR 寄存器的数据，就以当时更新的周期输出波形。

### 14.5.2 通过 TWRC 位写预分频器和计数器

定时器 RB2 能通过 TRBMR 寄存器的 TWRC 位，选择是只写 TRBPRES、TRBPR、TRBSC 寄存器，还是同时写寄存器、预分频器和计数器。但是，当 TRBCR 寄存器的 TCSTF 位为“0”（停止计数）时，与 TRBMR 寄存器的 TWRC 位的设定无关，数据被同时写到寄存器、预分频器和计数器。如果将 TWRC 位置“1”（只写重加载寄存器）并且只写寄存器，就能在设定前的周期和设定后的周期之间进行周期转换而不出现不规则的周期。

在可编程等待单触发发生模式中，当 TRBCR 寄存器的 TCSTF 位为“1”（正在计数）并且 TRBOCR 寄存器的 TOSSTF 位为“0”（停止单触发）时，TRBMR 寄存器的 TWRC 位的设定无效，因此能写重加载寄存器和计数器。

用作带 8 位预分频器的 8 位定时器时的预分频器和计数器的运行例子如图 14.10 和图 14.11 所示，用作 16 位定时器时的计数器的运行例子如图 14.12 和图 14.13 所示。

当 TCSTF 位为“1”（正在计数）时，即使将 TWRC 位置“0”（写重加载寄存器和计数器），也与计数源同步进行预分频器和计数器的传送，因此在执行写指令后不能立即更新计数器的值。

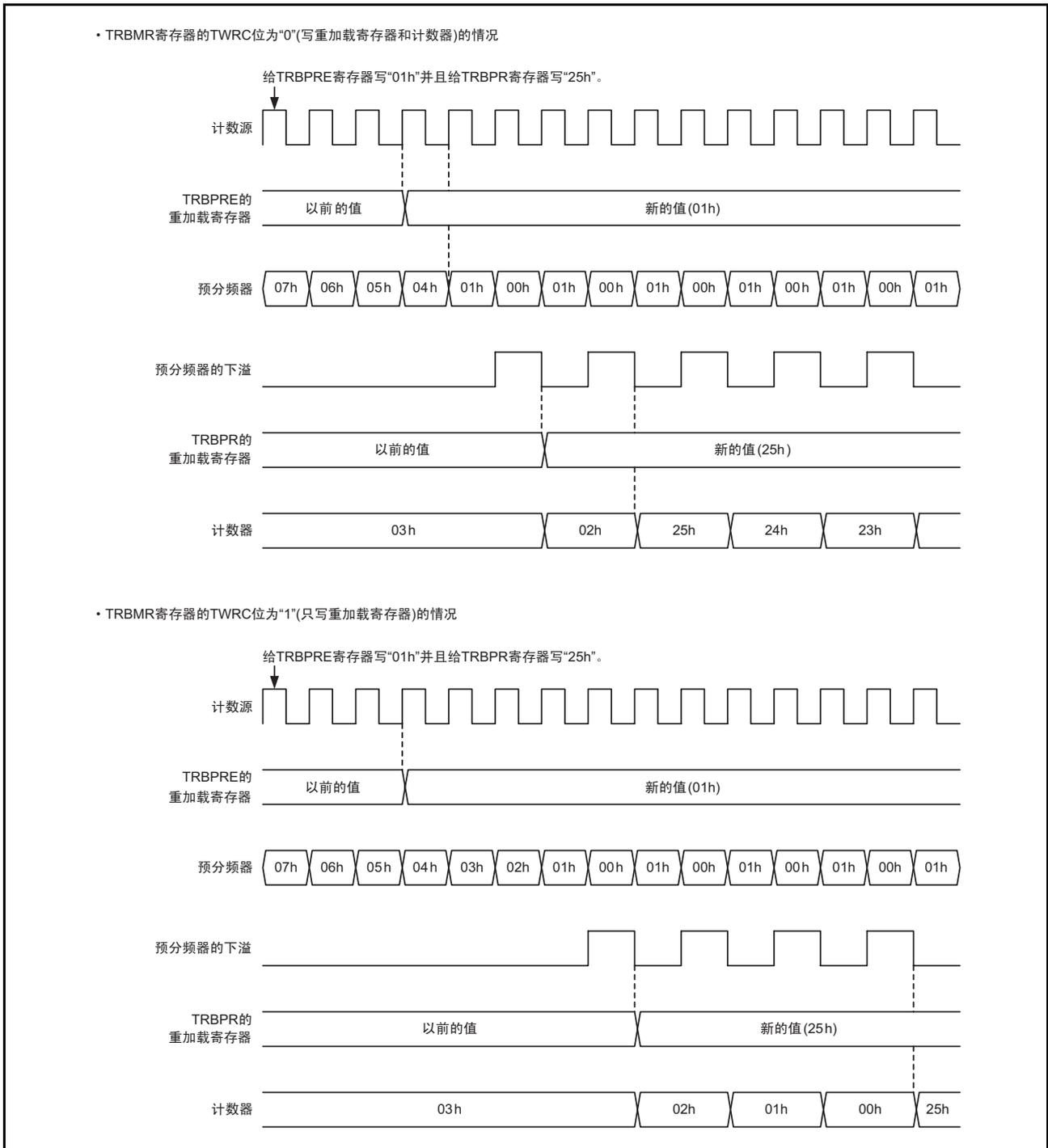


图 14.10 用作带 8 位预分频器的 8 位定时器时的预分频器和计数器的运行例子  
 (定时器模式或者可编程单触发生模式的例子)

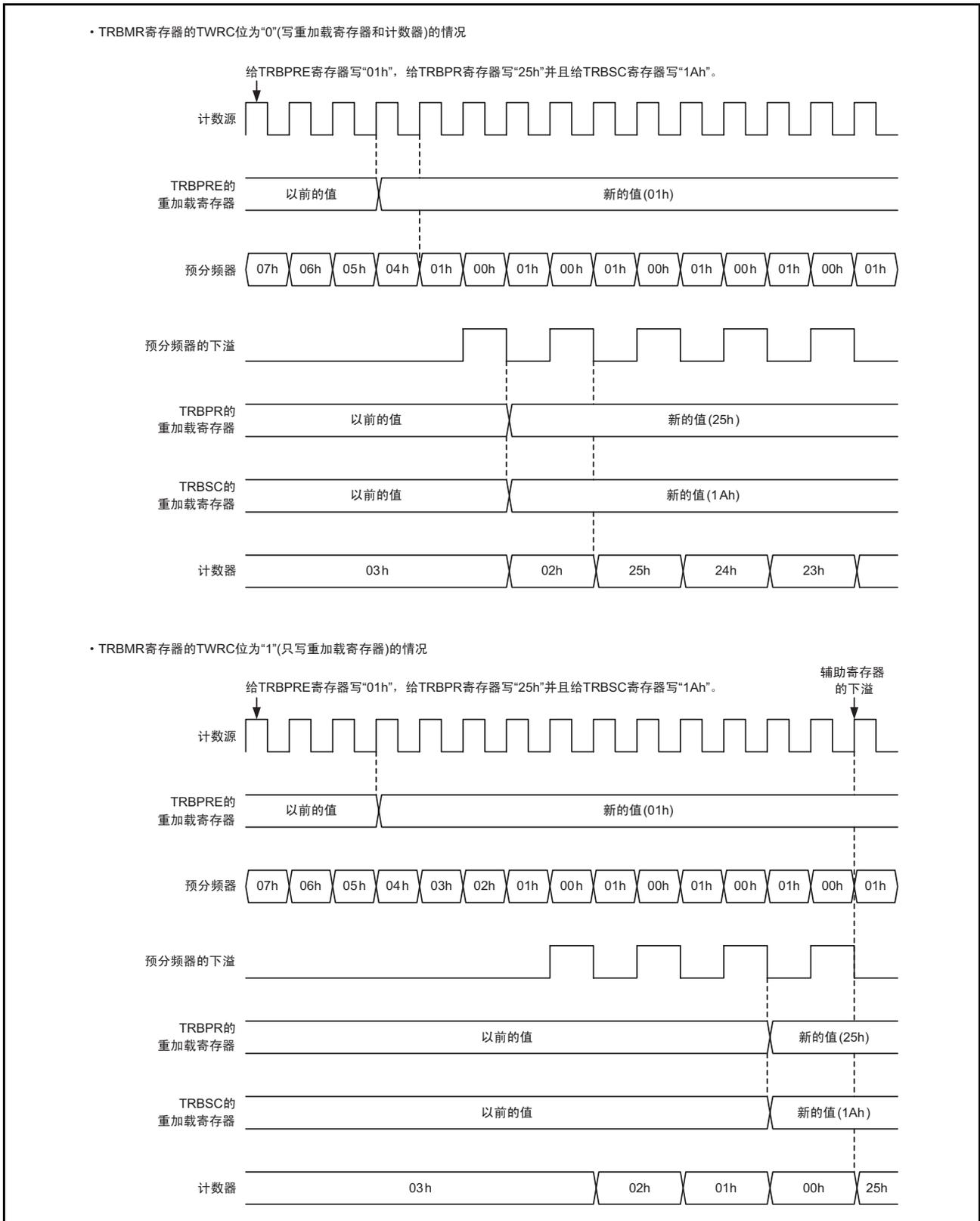


图 14.11 用作带 8 位预分频器的 8 位定时器时的预分频器和计数器的运行例子  
 (可编程波形发生模式或者可编程等待单触发生模式的例子)

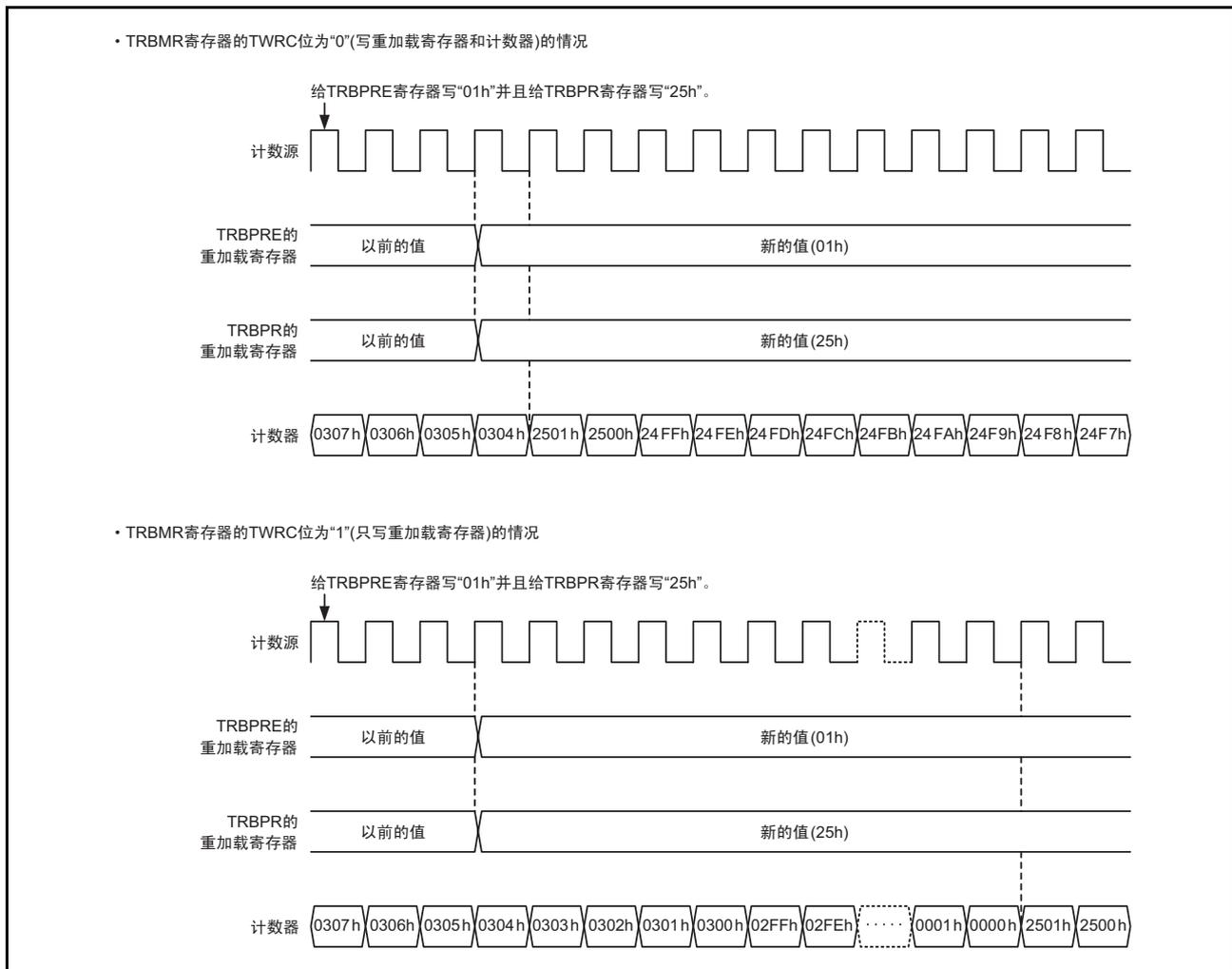


图 14.12 用作 16 位定时器时的计数器的运行例子（定时器模式或者可编程单触发生模式的例子）

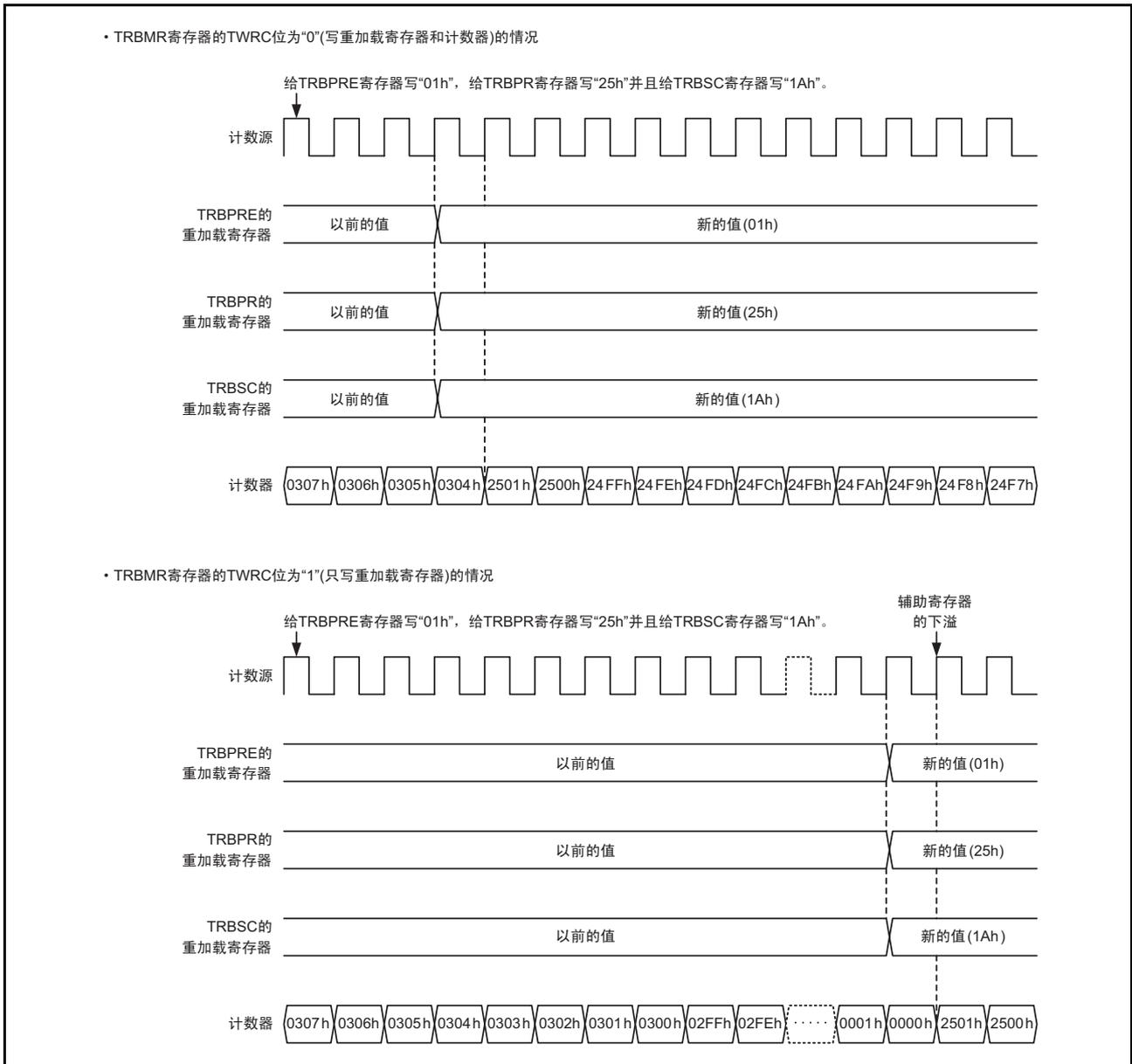


图 14.13 用作 16 位定时器时的计数器的运行例子  
 (可编程波形发生模式或者可编程等待单触发发生模式的例子)

### 14.5.3 TOCNT 位的设定和引脚状态

能通过 TRBIOC 寄存器的 TOCNT 位，选择是输出定时器波形还是输出固定值。但是，与 TOCNT 位的设定无关，在定时器模式中输出不定值，在可编程单触发生模式和可编程等待单触发生模式中输出波形。

各模式中的输出数据如表 14.8 所示。

表 14.8 各模式的输出数据

运行模式	输出的允许和禁止		输出数据
定时器模式	禁止输出。		输出不定值。
可编程波形发生模式	TCNT	0	输出波形。
		1	输出固定值。 (TOPL 的反相值)
可编程单触发生模式	允许输出。		输出波形。
可编程等待单触发生模式			

TOPL、TOCNT: TRBIOC 寄存器的位

在可编程波形发生模式中，如果改写 TOCNT 位，引脚状态不立即发生变化，而在满足下述任意条件时反映所更改的内容。当 TOCNT 位为“1”（输出固定值）时，输出 TRBIOC 寄存器的 TOPL 位设定的主期间的值。

[ 引脚状态的更新条件 ]

- 在将 TRBCR 寄存器的 TSTART 位从“0”（停止计数）更改为“1”（开始计数）时。
- 在将 TRBPR 寄存器的值重新加载到计数器时。

### 14.6 中断请求

当 TRBIR 寄存器的 TRBIF 位为“1”（有中断请求）并且 TRBIE 位为“1”（允许中断）时，对 CPU 产生中断请求。TRBIF 位变为“1”的条件因运行模式而不同，请参照 TRBIF 位和各模式的说明。

### 14.7 $\overline{\text{INT0}}$ 输入触发的选择

在可编程单触发生模式和可编程等待单触发生模式中，如果在 TRBCR 寄存器的 TCSTF 位为“1”（正在计数）的状态下给 TRBOCR 寄存器的 TOSST 位写“1”（开始单触发计数）或者将触发输入到  $\overline{\text{INT0}}$  引脚，就开始单触发运行。

在使用  $\overline{\text{INT0}}$  引脚的触发输入时，必须预先进行以下的设定：

1. 通过设定端口的映像寄存器，将端口 P1\_4 或者 P4\_5 设定为  $\overline{\text{INT0}}$  引脚。
2. 通过 INTF0 寄存器的 INT0F0 ~ INT0F1 位，选择  $\overline{\text{INT0}}$  引脚的数字滤波器的采样时钟。
3. 将 INTEN 寄存器的 INT0EN 位置“1”（允许），允许中断。
4. 通过 TRBIOC 寄存器的 INOSEG 位，选择下降沿或者上升沿。
5. 将 TRBIOC 寄存器的 INOSTG 位置“1”（ $\overline{\text{INT0}}$  引脚的单触发有效）。

如果因  $\overline{\text{INT0}}$  引脚的触发输入而发生中断请求，就必须注意以下的事项：

- 通过 ISCR0 寄存器的 INT0SA ~ INT0SB 位，选择中断的下降沿、上升沿或者双边沿。

在 TRBOCR 寄存器的 TOSSTF 位为“1”（单触发运行（包括等待期间））的期间，即使发生单触发也不影响定时器 RB2 的运行。但是，IRR3 寄存器的 IRI0 位会发生变化。

中断的详细内容请参照“11. 中断”。

## 14.8 使用定时器 RB2 时的注意事项

- 复位后，定时器停止计数。必须先给定时器和预分频器设定值，然后开始计数。
- 在用作带8位预分频器的8位定时器时，即使以16位为单位读预分频器和定时器，单片机内部也按字节顺序逐个读取。因此，在读这2个寄存器期间，定时器的值有可能被更新。  
在用作16位定时器时，必须在存取TRBPRES寄存器后存取TRBPR寄存器。先读TRBPRES寄存器，然后读低位字节的计数值，保留高位字节的计数值。接着读TRBPR寄存器，然后读保留的高位字节的计数值。
- 在可编程单触发生模式和可编程等待单触发生模式中，如果通过将TRBCR寄存器的TSTART位置“0”（停止计数）来停止计数，定时器就在对重加载寄存器的值进行重新加载后停止计数。必须在定时器停止计数前读定时器的计数值。
- 在停止计数时给TRBCR寄存器的TSTART位写“1”（开始计数）后，TRBCR寄存器的TCSTF位在2~3个计数源周期的期间内变为“0”（停止计数）。除了TCSTF位以外，不能在TCSTF位变为“1”（正在计数）前存取定时器RB2的相关寄存器（注1）。在TCSTF位变为“1”后，从第一个计数源的有效边沿开始计数。  
在计数过程中给TSTART位写“0”（停止计数）后，TCSTF位在1~2个计数源周期的期间内变为“1”。在TCSTF位变为“0”时，停止计数。除了TCSTF位以外，不能在TCSTF位变为“0”前存取定时器RB2的相关寄存器（注1）。

注 1. 定时器 RB2 的相关寄存器：TRBCR、TRBOCR、TRBIOC、TRBMR、TRBPRES、TRBPR、TRBSC

- 在定时器模式中，不能将TRBPRES寄存器和TRBPR寄存器同时置“00h”。
- 如果在TRBCR寄存器的TSTART位为“0”（停止计数）时更改TRBPRES、TRBPR、TRBSC寄存器的值，就必须在至少等待2个系统时钟（f）周期后，将TSTART位置“1”（开始计数）。
- 当TRBCR寄存器的TSTART位为“1”（开始计数）或者TCSTF位为“1”（正在计数）时，不能更改TRBIOC、TRBMR寄存器、TRBIR寄存器的TRBIE位的值。
- 必须在确认TRBCR寄存器的TCSTF位为“1”（正在计数）后给TRBOCR寄存器的TOSST位写“1”（开始单触发计数）。当TCSTF位为“0”（停止计数）时，即使给TOSST位写“1”（开始单触发计数），值也不变。
- 在可编程波形发生模式和可编程等待单触发生模式中，在从写主寄存器到将主寄存器的值重新加载到计数器的期间，不能再次写辅助寄存器。
- 当TRBCR寄存器的TSTART位为“1”（开始计数）或者TCSTF位为“1”（正在计数）时，不能在更改TRBPRES寄存器的数据之后的1~3个计数源周期的期间，更新预分频器的重加载寄存器的数据；也不能在更改TRBPR寄存器的数据之后的1~3个计数源周期的期间，更新主重加载寄存器的数据。
- 在可编程单触发生模式和可编程等待单触发生模式中，如果TRBCR寄存器的TSTART位为“1”（开始计数）或者TCSTF位为“1”（正在计数），并且TRBOCR寄存器的TOSSTF位为“0”（停止单触发），就不能在更改TRBPR寄存器的数据之后的1~3个计数源周期的期间，更新主重加载寄存器的数据。
- 必须在处于停止状态的TRBPRES位和TRBPR寄存器的读操作和写操作之间插入NOP指令。
- 如果在计数过程中（TSTART位或者TCSTF位为“1”）写TRBPRES、TRBPR、TRBSC寄存器，就必须注意以下几点：
  - 在连续写TRBPRES寄存器时，必须将各自的写间隔至少空出3个计数源时钟周期。
  - 在连续写TRBPR寄存器时，必须将各自的写间隔至少空出3个计数源时钟周期。
  - 在连续写TRBSC寄存器时，必须将各自的写间隔至少空出3个计数源时钟周期。
- 如果在可编程波形发生模式中改写TRBPR寄存器，就不能在改写后的辅助输出期间的下一个时序写TRBPRES、TRBPR、TRBSC寄存器。
  - 带8位预分频器的8位定时器：  
辅助输出期间结束前的2个预分频器下溢周期
  - 16位定时器：  
辅助输出期间结束前的2个计数源时钟周期
- 如果将定时器RJ2的下溢信号设定为定时器RB2的计数源，就必须将定时器RJ2设定为定时器模式、脉冲输出模式或者事件计数器模式。

## 15. 定时器 RC

定时器 RC 是内置输出比较功能和输入捕捉功能的 16 位定时器，能对外部事件进行计数。通过定时器 RC 的计数器和 4 个通用寄存器的比较匹配，能作为多功能定时器应用于任意占空比的脉冲输出等方面。

### 15.1 概要

定时器 RC 的规格、功能一览表和引脚结构分别如表 15.1、表 15.2 和表 15.3 所示，定时器 RC 的框图如图 15.1 所示。

表 15.1 定时器 RC 的规格

项目		内容
计数源（计数器的输入时钟）	内部时钟	<ul style="list-style-type: none"> <li>f1、f2、f4、f8、f32： 通过 TRCCR1 寄存器的 CKS2 ~ CKS0 位为“000b ~ 100b”进行选择。</li> <li>fHOCO：通过 TRCCR1 寄存器的 CKS2 ~ CKS0 位为“110b”进行选择。</li> </ul>
	外部时钟（外部事件的计数）	TRCCLK 输入：通过 TRCCR1 寄存器的 CKS2 ~ CKS0 位为“101b”进行选择。
脉冲输入 / 输出引脚		4 个
通用寄存器		4 个 <ul style="list-style-type: none"> <li>能独立设定为输出比较寄存器和输入捕捉寄存器。</li> <li>也能用作输出比较寄存器和输入捕捉寄存器的缓冲寄存器。</li> </ul>
运行模式	定时器模式	<ul style="list-style-type: none"> <li>输出比较功能：能进行“L”电平输出、“H”电平输出和交替输出。</li> <li>输入捕捉功能：检测上升沿、下降沿和双边沿。</li> <li>计数器清除功能：能设定计数器的周期。</li> </ul>
	PWM 模式	能进行最多 3 相的 PWM 输出。
	PWM2 模式	能进行任意周期和任意占空比的脉冲输出。
中断源		<ul style="list-style-type: none"> <li>比较匹配 / 输入捕捉兼用中断 ×4 个中断源</li> <li>上溢中断</li> </ul>
其他		<ul style="list-style-type: none"> <li>能任意设定定时器 RC 输出的初始值。</li> <li>能设定由 TRCGRA、TRCGRB、TRCGRC、TRCGRD 寄存器的比较匹配控制的 A/D 转换触发。</li> </ul>

表 15.2 定时器 RC 的功能一览表

项目	计数器	输入 / 输出引脚			
		TRCIOA	TRCIOB	TRCIOC	TRCIOD
通用寄存器 (输出比较 / 输入捕捉兼用 寄存器)	TRCGRA 寄存器 (用于设定周期)	TRCGRA 寄存器	TRCGRB 寄存器	TRCGRC 寄存器 当作为缓冲器运行时，为 TRCGRA 寄存器的缓冲寄 存器。	TRCGRD 寄存器 当作为缓冲器运行时，为 TRCGRB 寄存器的缓冲寄 存器。
计数器清除功能	TRCGRA 寄存器的 输入捕捉 / 比较匹配	TRCGRA 寄存器的 输入捕捉 / 比较匹配	—	—	—
	TRCTRG 输入	—	—	—	—
初始输出电平的设定功能	—	○	○	○	○
缓冲器运行	—	○	○	—	—
比较匹配	“L” 电平输出	—	○	○	○
	“H” 电平输出	—	○	○	○
	交替输出	—	○	○	○
输入捕捉功能	—	○	○	○	○
PWM 模式	—	—	○	○	○
PWM2 模式	—	—	○	—	—
中断源	上溢	比较匹配 / 输入 捕捉	比较匹配 / 输入 捕捉	比较匹配 / 输入 捕捉	比较匹配 / 输入 捕捉

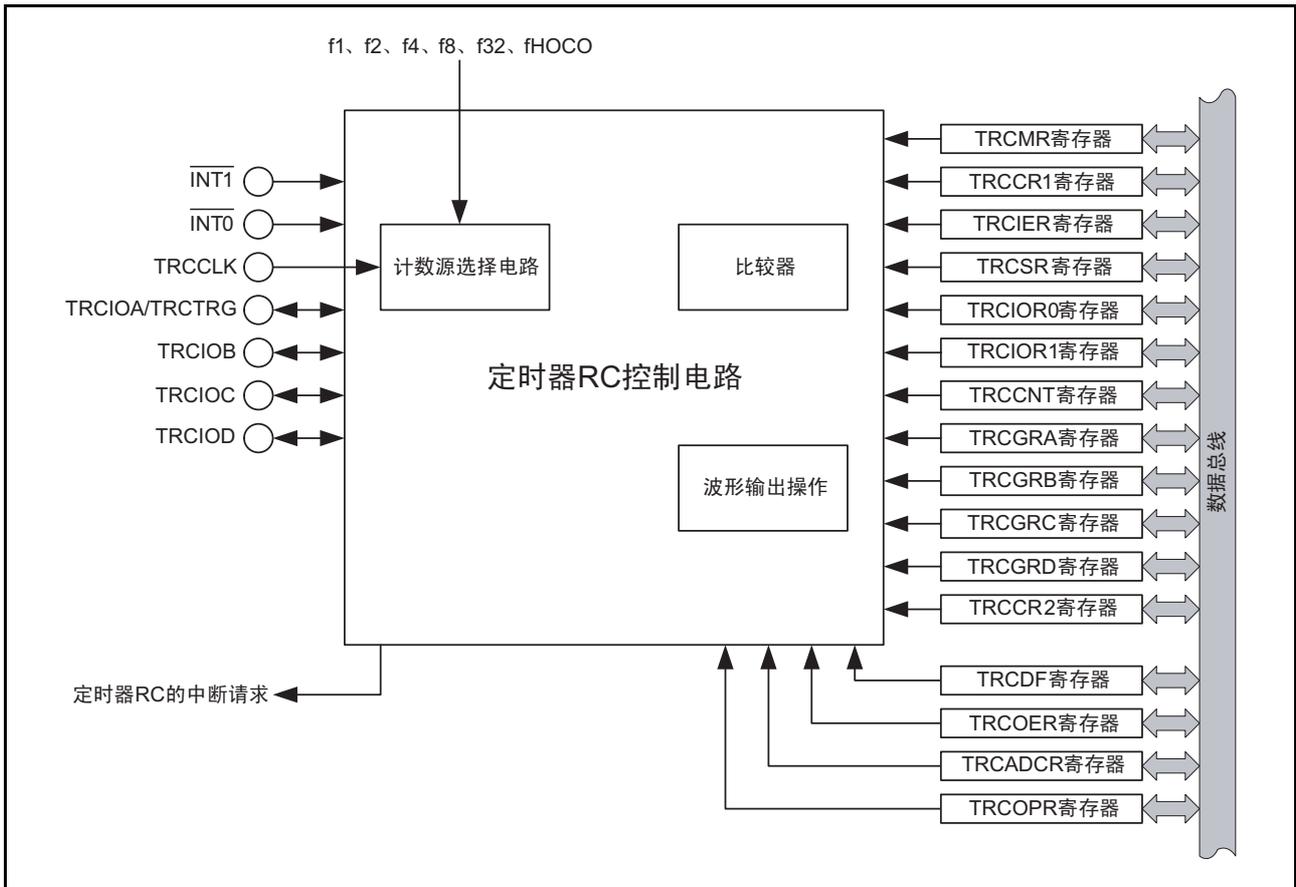


图 15.1 定时器 RC 的框图

表 15.3 定时器 RC 的引脚结构

引脚名	输入 / 输出	功能
TRCCLK	输入	外部时钟输入
TRCIOA/TRCTRГ	输入 / 输出	TRCGRA 输出比较的输出 / TRCGRA 输入捕捉的输入 / 外部触发输入 (TRCTRГ)
TRCIOB	输入 / 输出	TRCGRB 输出比较的输出 / TRCGRB 输入捕捉的输入 / PWM 输出 (PWM 模式)
TRCIOC	输入 / 输出	TRCGRC 输出比较的输出 / TRCGRC 输入捕捉的输入 / PWM 输出 (PWM 模式)
TRCIOD	输入 / 输出	TRCGRD 输出比较的输出 / TRCGRD 输入捕捉的输入 / PWM 输出 (PWM 模式)
$\overline{\text{INT0}}$	输入	定时器输出禁止的控制输入
$\overline{\text{INT1}}$	输入	波形输出操作事件的输入

## 15.2 寄存器说明

定时器 RC 的寄存器结构如表 15.4 所示。

表 15.4 定时器 RC 的寄存器结构

寄存器名	符号	复位后的值	地址	存取长度
定时器 RC 的计数器	TRCCNT	00h	000E8h	16
		00h	000E9h	
定时器 RC 的通用寄存器 A	TRCGRA	FFh	000EAh	16
		FFh	000EBh	
定时器 RC 的通用寄存器 B	TRCGRB	FFh	000ECh	16
		FFh	000EDh	
定时器 RC 的通用寄存器 C	TRCGRC	FFh	000EEh	16
		FFh	000EFh	
定时器 RC 的通用寄存器 D	TRCGRD	FFh	000F0h	16
		FFh	000F1h	
定时器 RC 的模式寄存器	TRCMR	01001000b	000F2h	8
定时器 RC 的控制寄存器 1	TRCCR1	00h	000F3h	8
定时器 RC 的中断允许寄存器	TRCIER	01110000b	000F4h	8
定时器 RC 的状态寄存器	TRCSR	01110000b	000F5h	8
定时器 RC 的 I/O 控制寄存器 0	TRCIOR0	10001000b	000F6h	8
定时器 RC 的 I/O 控制寄存器 1	TRCIOR1	10001000b	000F7h	8
定时器 RC 的控制寄存器 2	TRCCR2	00011000b	000F8h	8
定时器 RC 的数字滤波器的功能选择寄存器	TRCDF	00h	000F9h	8
定时器 RC 的输出允许寄存器	TRCOER	01111111b	000FAh	8
定时器 RC 的 A/D 转换触发控制寄存器	TRCADCR	11110000b	000FBh	8
定时器 RC 的波形输出操作寄存器	TRCOPR	00h	000FCh	8

### 15.2.1 定时器 RC 的计数器 (TRCCNT)

地址	000E8h ~ 000E9h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	—	—	—	—	—	—
复位后的值	0	0	0	0	0	0	0	0
位	b15	b14	b13	b12	b11	b10	b9	b8
符号	—	—	—	—	—	—	—	—
复位后的值	0	0	0	0	0	0	0	0

位	功能	设定范围	R/W
b15 ~ b0	TRCCNT 寄存器是 16 位可读写递增计数器。 如果发生上溢，TRCSR 寄存器的 OVF 位就变为“1”。此时，如果 TRCIER 寄存器的 OVIE 位为“1”（允许由 OVF 位引起的中断请求 (FOVI)），就产生中断请求。	0000h ~ FFFFh	R/W

TRCCNT 寄存器通过 TRCCR1 寄存器的 CKS0 ~ CKS2 位选择输入时钟。设定 TRCCR1 寄存器的 CCLR 位，并且在发生与 TRCGRA 寄存器的比较匹配时，TRCCNT 寄存器的值变为“0000h”。

必须以 16 位为单位存取 TRCCNT 寄存器，而不能以 8 位为单位进行存取。

### 15.2.2 定时器 RC 的通用寄存器 A,B,C,D (TRCGRA、TRCGRB、TRCGRC、TRCGRD)

地址	000EAh ~ 000EBh (TRCGRA)、000ECh ~ 000EDh (TRCGRB)、 000EEh ~ 000EFh (TRCGRC)、000F0h ~ 000F1h (TRCGRD)							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	—	—	—	—	—	—
复位后的值	1	1	1	1	1	1	1	1
位	b15	b14	b13	b12	b11	b10	b9	b8
符号	—	—	—	—	—	—	—	—
复位后的值	1	1	1	1	1	1	1	1

位	功能	R/W
b15 ~ b0	这些是 16 位可读写寄存器。	R/W

TRCGRA ~ TRCGRD 寄存器能用作输出比较寄存器和输入捕捉寄存器，通过 TRCIOR0 寄存器和 TRCIOR1 寄存器选择此功能。

在将通用寄存器设定为输出比较寄存器时，通用寄存器的值随时和 TRCCNT 寄存器的值进行比较。如果两者的值比较匹配，TRCSR 寄存器的 IMFA ~ IMFD 位就变为“1”。此时，如果 TRCIER 寄存器的 IMIEA ~ IMIED 位为“1”，就产生中断请求。能通过 TRCIOR0 寄存器和 TRCIOR1 寄存器设定比较匹配的输出。

在将通用寄存器设定为输入捕捉寄存器时，如果检测到外部的输入捕捉，就将 TRCCNT 寄存器的值保存到通用寄存器，TRCSR 寄存器的 IMFA ~ IMFD 变为“1”。此时，如果 TRCIER 寄存器的 IMIEA ~ IMIED 位为“1”，就产生中断请求。能通过 TRCIOR0 寄存器和 TRCIOR1 寄存器选择输入捕捉的检测边沿。

TRCGRC 寄存器能用作 TRCGRA 寄存器的缓冲寄存器，TRCGRD 寄存器能用作 TRCGRB 寄存器的缓冲寄存器，能通过 TRCMR 寄存器的 BUFEA ~ BUFEF 位选择此功能。

例如，如果将 TRCGRA 寄存器设定为输出比较寄存器并且将 TRCGRC 寄存器设定为 TRCGRA 寄存器的缓冲寄存器，就在每次发生比较匹配 A 时将缓冲寄存器 TRCGRC 的值传送到 TRCGRA 寄存器。

如果将 TRCGRA 寄存器设定为输入捕捉寄存器并且将 TRCGRC 寄存器设定为 TRCGRA 寄存器的缓冲寄存器，一旦发生输入捕捉，就将 TRCCNT 寄存器的值传送到 TRCGRA 寄存器并且将 TRCGRA 寄存器的值传送到缓冲寄存器 TRCGRC。

必须以 16 位为单位存取 TRCGRA ~ TRCGRD 寄存器，而不能以 8 位为单位进行存取。TRCGRA ~ TRCGRD 寄存器的初始值为“FFFFh”。

### 15.2.3 定时器 RC 的模式寄存器 (TRCMR)

地址	000F2h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	CTS	—	BUFEB	BUFEA	PWM2	PWMD	PWMC	PWMB
复位后的值	0	1	0	0	1	0	0	0

位	符号	位名	功能	R/W
b0	PWMB	TRCIOB 的 PWM 模式选择位	0: 定时器模式 1: PWM 模式	R/W
b1	PWMC	TRCIOC 的 PWM 模式选择位		R/W
b2	PWMD	TRCIOD 的 PWM 模式选择位		R/W
b3	PWM2	PWM2 模式选择位	0: PWM2 模式 (注 1) 1: 定时器模式或者 PWM 模式 (注 2)	R/W
b4	BUFEA	TRCGRC 寄存器的功能选择位	0: 输出比较寄存器或者输入捕捉寄存器 1: TRCGRC 寄存器为 TRCGRA 寄存器的缓冲寄存器	R/W
b5	BUFEB	TRCGRD 寄存器的功能选择位	0: 输出比较寄存器或者输入捕捉寄存器 1: TRCGRD 寄存器为 TRCGRB 寄存器的缓冲寄存器	R/W
b6	—	什么也不指定。读写值都为“1”。		—
b7	CTS	TRCCNT 的计数开始位	0: 停止计数 1: 开始计数	R/W

注 1. 当 PWM2 位为“0”时，PWMB ~ PWMD 位、TRCIOR0 寄存器和 TRCIOR1 寄存器的设定无效。

注 2. 当 PWM2 位为“1”时，PWMB ~ PWMD 位、TRCIOR0 寄存器和 TRCIOR1 寄存器的设定有效。

#### CTS 位 (TRCCNT 的计数开始位)

[为“0”的条件]

- 在写“0”时。
- 在 PWM2 模式中，在 TRCCR2 寄存器的 CSTP 位为“1” (停止递增计数) 的状态下发生比较匹配时。

[为“1”的条件]

- 在写“1”时。

### 15.2.4 定时器 RC 的控制寄存器 1 (TRCCR1)

地址	000F3h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	CCLR	CKS2	CKS1	CKS0	TOD	TOC	TOB	TOA
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	TOA	定时器的输出电平选择 A 位	0: 输出值为“0”(注1) 1: 输出值为“1”(注1)	R/W
b1	TOB	定时器的输出电平选择 B 位		R/W
b2	TOC	定时器的输出电平选择 C 位		R/W
b3	TOD	定时器的输出电平选择 D 位		R/W
b4	CKS0	计数源选择位	b6 b5 b4 0 0 0: f1 0 0 1: f2 0 1 0: f4 0 1 1: f8 1 0 0: f32 1 0 1: TRCCLK 输入的上升沿 1 1 0: fHOCO (注2) 1 1 1: 不能设定	R/W
b5	CKS1			R/W
b6	CKS2			R/W
b7	CCLR	TRCCNT 计数器的清除选择位	0: 自由运行计数器 1: 在发生输入捕捉或者比较匹配 A 时清除 TRCCNT 计数器	R/W

注 1. 在更改时反映 TOA ~ TOD 位设定的输出值，而且必须在 TRCMR 寄存器的 CTS 位为“0”(停止计数)时设定该输出值。

注 2. 在选择 fHOCO 时，必须在内部振荡器振荡的状态下进行设定。在转换计数源时，必须在计数器停止计数的状态下进行设定。

#### TOA 位 (定时器的输出电平选择 A 位)

此位设定发生第一次比较匹配 A 前的 TRCIOA 引脚的输出值。在 PWM 模式中，此位控制 TRCIOA 引脚的输出电平。

#### TOB 位 (定时器的输出电平选择 B 位)

此位设定发生第一次比较匹配 B 前的 TRCIOB 引脚的输出值。在 PWM 模式中，此位控制 TRCIOB 引脚的输出电平。

#### TOC 位 (定时器的输出电平选择 C 位)

此位设定发生第一次比较匹配 C 前的 TRCIOC 引脚的输出值。在 PWM 模式中，此位控制 TRCIOC 引脚的输出电平。

#### TOD 位 (定时器的输出电平选择 D 位)

此位设定发生第一次比较匹配 D 前的 TRCIOD 引脚的输出值。在 PWM 模式中，此位控制 TRCIOD 引脚的输出电平。

### 15.2.5 定时器 RC 的中断允许寄存器 (TRCIER)

地址	000F4h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	OVIE	—	—	—	IMIED	IMIEC	IMIEB	IMIEA
复位后的值	0	1	1	1	0	0	0	0

位	符号	位名	功能	R/W
b0	IMIEA	输入捕捉 / 比较匹配 A 的中断允许位	0: 禁止由 TRCSR 寄存器的 IMFA 位引起的中断请求 (IMIA) 1: 允许由 TRCSR 寄存器的 IMFA 位引起的中断请求 (IMIA)	R/W
b1	IMIEB	输入捕捉 / 比较匹配 B 的中断允许位	0: 禁止由 TRCSR 寄存器的 IMFB 位引起的中断请求 (IMIB) 1: 允许由 TRCSR 寄存器的 IMFB 位引起的中断请求 (IMIB)	R/W
b2	IMIEC	输入捕捉 / 比较匹配 C 的中断允许位	0: 禁止由 TRCSR 寄存器的 IMFC 位引起的中断请求 (IMIC) 1: 允许由 TRCSR 寄存器的 IMFC 位引起的中断请求 (IMIC)	R/W
b3	IMIED	输入捕捉 / 比较匹配 D 的中断允许位	0: 禁止由 TRCSR 寄存器的 IMFD 位引起的中断请求 (IMID) 1: 允许由 TRCSR 寄存器的 IMFD 位引起的中断请求 (IMID)	R/W
b4	—	什么也不指定。读写值都为“1”。		—
b5	—			
b6	—			
b7	OVIE	定时器的上溢中断允许位	0: 禁止由 TRCSR 寄存器的 OVF 位引起的中断请求 (FOVI) 1: 允许由 TRCSR 寄存器的 OVF 位引起的中断请求 (FOVI)	R/W

### 15.2.6 定时器 RC 的状态寄存器 (TRCSR)

地址	000F5h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	OVF	—	—	—	IMFD	IMFC	IMFB	IMFA
复位后的值	0	1	1	1	0	0	0	0

位	符号	位名	功能	R/W
b0	IMFA	输入捕捉 / 比较匹配的 A 标志	[为“0”的条件] • 在读“1”后写“0”时。 [为“1”的条件] • 参照“表 15.5 各标志为“1”的条件”。	R/W
b1	IMFB	输入捕捉 / 比较匹配的 B 标志		R/W
b2	IMFC	输入捕捉 / 比较匹配的 C 标志		R/W
b3	IMFD	输入捕捉 / 比较匹配的 D 标志		R/W
b4	—	什么也不指定。读写值都为“1”。		—
b5	—			
b6	—			
b7	OVF	定时器的上溢标志	[为“0”的条件] • 在读“1”后写“0”时。 [为“1”的条件] • 参照“表 15.5 各标志为“1”的条件”。	R/W

表 15.5 各标志为“1”的条件

符号	定时器模式		PWM 模式	PWM2 模式
	输入捕捉功能	输出比较功能		
IMFA	在 TRCIOA 引脚的输入边沿 (注 1) 将 TRCCNT 寄存器的值传送到 TRCGRA 寄存器时。	在 TRCCNT 寄存器和 TRCGRA 寄存器的值相同时。		
IMFB	在 TRCIOB 引脚的输入边沿 (注 1) 将 TRCCNT 寄存器的值传送到 TRCGRB 寄存器时。	在 TRCCNT 寄存器和 TRCGRB 寄存器的值相同时。		
IMFC	在 TRCIOC 引脚的输入边沿 (注 1) 将 TRCCNT 寄存器的值传送到 TRCGRC 寄存器时。	在 TRCCNT 寄存器和 TRCGRC 寄存器的值相同时。		
IMFD	在 TRCIOD 引脚的输入边沿 (注 1) 将 TRCCNT 寄存器的值传送到 TRCGRD 寄存器时。	在 TRCCNT 寄存器和 TRCGRD 寄存器的值相同时。		
OVF	在 TRCCNT 寄存器的值从“FFFFh”上溢到“0000h”时。			

注 1. 这是通过 TRCIOR0 寄存器和 TRCIOR1 寄存器的 IOj0 ~ IOj1 位 (j=A,B,C,D) 选择的边沿。但是，必须将 TRCIOR0 寄存器的 IOA2 位和 IOB2 位以及 TRCIOR1 寄存器的 IOC2 位和 IOD2 位全部置“1” (输入捕捉功能)。

### 15.2.7 定时器 RC 的 I/O 控制寄存器 0 (TRCIOR0)

地址	000F6h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	IOB2	IOB1	IOB0	—	IOA2	IOA1	IOA0
复位后的值	1	0	0	0	1	0	0	0

位	符号	位名	功能	R/W
b0	IOA0	TRCGRA 控制 A0 位	[IOA2=0 (输出比较寄存器)]	R/W
b1	IOA1	TRCGRA 控制 A1 位	b1 b0 0 0: 禁止由比较匹配 A 产生的引脚输出 0 1: 在发生比较匹配 A 时将“L”电平输出到 TRCIOA 引脚 1 0: 在发生比较匹配 A 时将“H”电平输出到 TRCIOA 引脚 1 1: 在发生比较匹配 A 时将高低电平交替输出到 TRCIOA 引脚 [IOA2=1 (输入捕捉寄存器)] b1 b0 0 0: TRCIOA 引脚的上升沿 0 1: TRCIOA 引脚的下降沿 上述以外: TRCIOA 引脚的双边沿	R/W
b2	IOA2	TRCGRA 控制 A2 位 (注 1)	0: 输出比较功能 1: 输入捕捉功能	R/W
b3	—	保留位	必须置“1”。	R/W
b4	IOB0	TRCGRB 控制 B0 位	[IOB2=0 (输出比较寄存器)]	R/W
b5	IOB1	TRCGRB 控制 B1 位	b5 b4 0 0: 禁止由比较匹配 B 产生的引脚输出 0 1: 在发生比较匹配 B 时将“L”电平输出到 TRCIOB 引脚 1 0: 在发生比较匹配 B 时将“H”电平输出到 TRCIOB 引脚 1 1: 在发生比较匹配 B 时将高低电平交替输出到 TRCIOB 引脚 [IOB2=1 (输入捕捉寄存器)] b5 b4 0 0: TRCIOB 引脚的上升沿 0 1: TRCIOB 引脚的下降沿 上述以外: TRCIOB 引脚的双边沿	R/W
b6	IOB2	TRCGRB 控制 B2 位 (注 1)	0: 输出比较功能 1: 输入捕捉功能	R/W
b7	—	什么也不指定。读写值都为“1”。		—

注 1. 在进行缓冲器运行时，TRCGRA 和 TRCGRC 寄存器、TRCGRB 和 TRCGRD 寄存器成对。必须给 IOA2 位和 TRCIOR1 寄存器的 IOC2 位、IOB2 位和 TRCIOR1 寄存器的 IOD2 位设定相同的值。

在 PWM 模式和 PWM2 模式中，TRCIOR0 寄存器的设定无效。

### 15.2.8 定时器 RC 的 I/O 控制寄存器 1 (TRCIOR1)

地址	000F7h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	IOD3	IOD2	IOD1	IOD0	IOC3	IOC2	IOC1	IOC0
复位后的值	1	0	0	0	1	0	0	0

位	符号	位名	功能	R/W
b0	IOC0	TRCGRC 控制 C0 位	[IOC2=0, IOC3=0 (在发生比较匹配 C 时输出到 TRCIOA 引脚)] (注 1、注 2)	R/W
b1	IOC1	TRCGRC 控制 C1 位	b1 b0 0 0: 禁止由比较匹配 C 产生的引脚输出 0 1: 在发生比较匹配 C 时将“L”电平输出到 TRCIOA 引脚 1 0: 在发生比较匹配 C 时将“H”电平输出到 TRCIOA 引脚 1 1: 在发生比较匹配 C 时将高低电平交替输出到 TRCIOA 引脚 [IOC2=0, IOC3=1 (在发生比较匹配 C 时输出到 TRCIOA 引脚)] (注 1) b1 b0 0 0: 禁止由比较匹配 C 产生的引脚输出 0 1: 在发生比较匹配 C 时将“L”电平输出到 TRCIOA 引脚 1 0: 在发生比较匹配 C 时将“H”电平输出到 TRCIOA 引脚 1 1: 在发生比较匹配 C 时将高低电平交替输出到 TRCIOA 引脚 [IOC2=1, IOC3=1 (选择发生输入捕捉 C 时的 TRCIOA 输入边沿)] (注 3) b1 b0 0 0: 在 TRCIOA 输入的上升沿发生输入捕捉 C 0 1: 在 TRCIOA 输入的下降沿发生输入捕捉 C 上述以外: 在 TRCIOA 输入的双边沿发生输入捕捉 C [不能设定 IOC2=1 和 IOC3=0]	R/W
b2	IOC2	TRCGRC 控制 C2 位 (注 4)	0: 输出比较功能 1: 输入捕捉功能	R/W
b3	IOC3	TRCGRC 控制 C3 位	0: 在发生比较匹配 C 时输出到 TRCIOA 引脚 1: 在发生比较匹配 C 时输出到 TRCIOA 引脚	R/W

位	符号	位名	功能	R/W
b4	IOD0	TRCGRD 控制 D0 位	[IOD2=0, IOD3=0 (在发生比较匹配 D 时输出到 TRCIOB 引脚)] (注 5、注 6)	R/W
b5	IOD1	TRCGRD 控制 D1 位	b5 b4 0 0: 禁止由比较匹配 D 产生的引脚输出 0 1: 在发生比较匹配 D 时将“L”电平输出到 TRCIOB 引脚 1 0: 在发生比较匹配 D 时将“H”电平输出到 TRCIOB 引脚 1 1: 在发生比较匹配 D 时将高低电平交替输出到 TRCIOB 引脚 [IOD2=0, IOD3=1 (在发生比较匹配 D 时输出到 TRCIOD 引脚)] (注 5) b5 b4 0 0: 禁止由比较匹配 D 产生的引脚输出 0 1: 在发生比较匹配 D 时将“L”电平输出到 TRCIOD 引脚 1 0: 在发生比较匹配 D 时将“H”电平输出到 TRCIOD 引脚 1 1: 在发生比较匹配 D 时将高低电平交替输出到 TRCIOD 引脚 [IOD2=1, IOD3=1 (选择发生输入捕捉 D 时的 TRCIOD 输入边沿)] (注 7) b5 b4 0 0: 在 TRCIOD 输入的上升沿发生输入捕捉 D 0 1: 在 TRCIOD 输入的下降沿发生输入捕捉 D 上述以外: 在 TRCIOD 输入的双边沿发生输入捕捉 D [不能设定 IOD2=1 和 IOD3=0]	R/W
b6	IOD2	TRCGRD 控制 D2 位 (注 4)	0: 输出比较功能 1: 输入捕捉功能	R/W
b7	IOD3	TRCGRD 控制 D3 位	0: 在发生比较匹配 D 时输出到 TRCIOB 引脚 1: 在发生比较匹配 D 时输出到 TRCIOD 引脚	R/W

- 注 1. 当 TRCMR 寄存器的 BUFEA 位为“1” (TRCGRC 寄存器为 TRCGRA 寄存器的缓冲寄存器) 时，在发生比较匹配 A 时将 TRCGRC 寄存器的值传送到 TRCGRA 寄存器。
- 注 2. 当 TRCIOR0 寄存器的 IOA2 位为“0” (输出比较功能) 时，如果同时发生比较匹配 A 和比较匹配 C，就优先在发生比较匹配 C 时输出到 TRCIOA 引脚。
- 注 3. 当 BUFEA 位为“1” (TRCGRC 寄存器为 TRCGRA 寄存器的缓冲寄存器) 时，在发生输入捕捉 A 时将 TRCGRA 寄存器的值传送到 TRCGRC 寄存器。如果输入由 IOC0 ~ IOC1 位选择的 TRCIOA 引脚的输入捕捉边沿，TRCSR 寄存器的 IMFC 位就变为“1”。但是，不将计数值传送到 TRCGRC 寄存器。
- 注 4. 在作为缓冲器运行时，TRCGRA 寄存器和 TRCGRC 寄存器、TRCGRB 寄存器和 TRCGRD 寄存器成对。必须给 IOC2 位和 TRCIOR0 寄存器的 IOA2 位、IOD2 位和 TRCIOR0 寄存器的 IOB2 位设定相同的值。
- 注 5. 当 TRCMR 寄存器的 BUFEA 位为“1” (TRCGRD 寄存器为 TRCGRB 寄存器的缓冲寄存器) 时，在发生比较匹配 B 时将 TRCGRD 寄存器的值传送到 TRCGRB 寄存器。
- 注 6. 当 TRCIOR0 寄存器为 IOB2 位“0” (输出比较功能) 时，如果同时发生比较匹配 B 和比较匹配 D，就优先在发生比较匹配 D 时输出到 TRCIOB 引脚。
- 注 7. 当 BUFEA 位为“1” (TRCGRD 寄存器为 TRCGRB 寄存器的缓冲寄存器) 时，在发生输入捕捉 B 时将 TRCGRB 寄存器的值传送到 TRCGRD 寄存器。如果输入由 IOD0 ~ IOD1 位选择的 TRCIOD 引脚的输入捕捉边沿，TRCSR 寄存器的 IMFD 位就变为“1”。但是，不将计数值传送到 TRCGRD 寄存器。

在 PWM 模式和 PWM2 模式中，TRCIOR1 寄存器的设定无效。

### 15.2.9 定时器 RC 的控制寄存器 2 (TRCCR2)

地址	000F8h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	TCEG1	TCEG0	CSTP	—	—	POLD	POLC	POLB
复位后的值	0	0	0	1	1	0	0	0

位	符号	位名	功能	R/W
b0	POLB	TRCIOB 的 PWM 模式输出电平控制位	0: 输出电平为“L”电平有效 1: 输出电平为“H”电平有效	R/W
b1	POLC	TRCIOC 的 PWM 模式输出电平控制位		R/W
b2	POLD	TRCIOD 的 PWM 模式输出电平控制位		R/W
b3	—	什么也不指定。读写值都为“1”。		—
b4	—			
b5	CSTP	计数停止位	0: 继续递增计数 1: 停止递增计数	R/W
b6	TCEG0	TRCTRG 输入边沿选择位	b7 b6 0 0: 禁止 TRCTRG 输入 0 1: 上升沿 1 0: 下降沿 1 1: 双边沿	R/W
b7	TCEG1			R/W

#### CSTP 位 (计数停止位)

此位设定在发生比较匹配 A 时是继续还是停止 TRCCNT 寄存器的递增计数。此功能在全部的运行模式中有效。

在比较匹配时停止计数后，如果要重新开始计数，就必须将 TRCMR 寄存器的 CTS 位置“1”（开始计数）。

#### TCEG0 ~ TCEG1 位 (TRCTRG 输入边沿选择位)

这些位选择 TRCTRG 输入边沿，并且只在 TRCMR 寄存器的 PWM2 位置“0”（PWM2 模式）时有效。

### 15.2.10 定时器 RC 的数字滤波器的功能选择寄存器 (TRCDF)

地址	000F9h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	DFCK1	DFCK0	—	DFTRG	DFD	DFC	DFB	DFA
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	DFA	TRCIOA 的数字滤波器功能位	0: 无数字滤波器功能 1: 有数字滤波器功能	R/W
b1	DFB	TRCIOB 的数字滤波器功能位		R/W
b2	DFC	TRCIOC 的数字滤波器功能位		R/W
b3	DFD	TRCIOD 的数字滤波器功能位		R/W
b4	DFTRG	TRCTRG 的数字滤波器功能位		R/W
b5	—	什么也不指定。读写值都为“0”。		—
b6	DFCK0	数字滤波器的时钟选择位	b7 b6 0 0: f32 0 1: f8 1 0: f1 1 1: 通过 TRCCR1 寄存器的 CSK0 ~ CSK2 位选择的时钟	R/W
b7	DFCK1			R/W

TRCDF 寄存器的设定在以下情况下有效:

- 在通过 TRCIOR0 寄存器和 TRCIOR1 寄存器将 TRCIOA ~ TRCIOD 引脚设定为输入时。
- 在通过 TRCCR2 寄存器的 TCEG0 ~ TCEG1 位选择 TRCTRG 引脚时。

### 15.2.11 定时器 RC 的输出允许寄存器 (TRCOER)

地址	000FAh							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	PTO	—	—	—	ED	EC	EB	EA
复位后的值	0	1	1	1	1	1	1	1

位	符号	位名	功能	R/W
b0	EA	TRCIOA 输出禁止位	[当 TRCOPR 寄存器的 OPE 位为“0”（波形输出操作无效）时] 0: 允许输出（取决于 TRCMR 寄存器和 TRCIOR0 寄存器的设定） 1: 禁止输出（与 TRCMR 寄存器和 TRCIOR0 寄存器的设定无关） [当 TRCOPR 寄存器的 OPE 位为“1”（波形输出操作有效）时] 0: 允许输出（取决于 TRCMR 寄存器和 TRCIOR0 寄存器的设定） 1: 通过 TRCOPR 寄存器的设定输出固定电平	R/W
b1	EB	TRCIOB 输出禁止位		R/W
b2	EC	TRCIOC 输出禁止位	[当 TRCOPR 寄存器的 OPE 位为“0”（波形输出操作无效）时] 0: 允许输出（取决于 TRCMR 寄存器和 TRCIOR1 寄存器的设定） 1: 禁止输出（与 TRCMR 寄存器和 TRCIOR1 寄存器的设定无关） [当 TRCOPR 寄存器的 OPE 位为“1”（波形输出操作有效）时] 0: 允许输出（取决于 TRCMR 寄存器和 TRCIOR1 寄存器的设定） 1: 通过 TRCOPR 寄存器的设定输出固定电平	R/W
b3	ED	TRCIOD 输出禁止位		R/W
b4	—	什么也不指定。读写值都为“1”。		—
b5	—			
b6	—			
b7	PTO	定时器的输出禁止位	[当 TRCOPR 寄存器的 OPE 位为“0”（波形输出操作无效）时] 0: 定时器的输出禁止无效 1: 定时器的输出禁止有效（如果将“L”电平输入到 $\overline{INT0}$ 引脚，EA ~ ED 位就变为“1”（禁止输出）） $\overline{INT0}$ 请参照“11. 中断”。 [当 TRCOPR 寄存器的 OPE 位为“1”（波形输出操作有效）时] PTO 位的功能无效，但是可读写此位。	R/W

### 15.2.12 定时器 RC 的 A/D 转换触发控制寄存器 (TRCADCR)

地址	000FBh							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	—	—	ADTRGDE	ADTRGCE	ADTRGBE	ADTRGAE
复位后的值	1	1	1	1	0	0	0	0

位	符号	位名	功能	R/W
b0	ADTRGAE	TRCGRA 的 A/D 转换开始触发允许位	0: 在发生比较匹配 A 时不产生 A/D 转换开始触发 1: 在发生比较匹配 A 时产生 A/D 转换开始触发	R/W
b1	ADTRGBE	TRCGRB 的 A/D 转换开始触发允许位	0: 在发生比较匹配 B 时不产生 A/D 转换开始触发 1: 在发生比较匹配 B 时产生 A/D 转换开始触发	R/W
b2	ADTRGCE	TRCGRC 的 A/D 转换开始触发允许位	0: 在发生比较匹配 C 时不产生 A/D 转换开始触发 1: 在发生比较匹配 C 时产生 A/D 转换开始触发	R/W
b3	ADTRGDE	TRCGRD 的 A/D 转换开始触发允许位	0: 在发生比较匹配 D 时不产生 A/D 转换开始触发 1: 在发生比较匹配 D 时产生 A/D 转换开始触发	R/W
b4	—	什么也不指定。读写值都为“0”。		—
b5	—			
b6	—			
b7	—			

### 15.2.13 定时器 RC 的波形输出操作寄存器 (TRCOPR)

地址	000FCh							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	OPE	RESTATS	OPOL1	OPOL0	OPSEL1	OPSEL0
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	OPSEL0	波形输出操作事件选择位 (注 1)	b1 b0 0 0: 在比较器 B1 的“L”电平输出 (VCOUT1) 期间进行波形输出操作 0 1: 在 $\overline{\text{INT1}}$ 的“L”电平输入期间进行波形输出操作 上述以外: 在比较器 B1 的“L”电平输出 (VCOUT1) 期间或者 $\overline{\text{INT1}}$ 的“L”电平输入期间进行波形输出操作	R/W
b1	OPSEL1			R/W
b2	OPOL0	波形输出操作期间的输出电平选择位	b3 b2 0 0: 在下拉定时器 RC 的引脚的情况下, 在波形输出操作期间定时器 RC 的输出电平固定为高阻抗。 0 1: 在上拉定时器 RC 的引脚的情况下, 在波形输出操作期间定时器 RC 的输出电平固定为高阻抗。 1 0: 在波形输出操作期间, 定时器 RC 的输出电平固定为“L”电平。 1 1: 在波形输出操作期间, 定时器 RC 的输出电平固定为“H”电平。	R/W
b3	OPOL1			R/W
b4	RESTATS	重启方式选择位 (注 2)	0: 通过软件重新开始输出 (注 3) 1: 自动重新开始输出 (注 4)	R/W
b5	OPE	波形输出操作允许位 (注 5)	0: 波形输出操作无效 1: 波形输出操作有效	R/W
b6	—	什么也不指定。读写值都为“0”。		—
b7	—			

- 注 1. 当 OPE 位为“1” (波形输出操作有效) 时, 如果输入波形输出操作事件, TRCOER 寄存器的 EA ~ ED 位就变为“1” (通过 TRCOPR 寄存器的设定输出固定电平)。
- 注 2. 当 OPE 位为“0” (波形输出操作无效) 时, TRCOER 寄存器的 EA ~ ED 位不受此位设定的影响。
- 注 3. 当 OPE 位为“1” 或者 RESTATS 位为“0” (通过软件重新开始输出) 时, 通过软件将 TRCOER 寄存器的 EA ~ ED 位置“0”。即使解除波形输出操作事件, EA ~ ED 位也不自动变为“0”。
- 注 4. 当 OPE 位为“1” 或者 RESTATS 位为“1” (自动重新开始输出) 时, 如果解除波形输出操作事件, EA ~ ED 位就自动变为“0”。
- 注 5. 当 OPE 位为“0” 时, 只通过设定 TRCOER 寄存器进行定时器 RC 的波形输出操作。当 OPE 位为“1” 时, 与 TRCOER 寄存器的 PTO 位的设定无关, 通过设定 TRCOPR 寄存器进行定时器 RC 的波形输出操作。将 TRCOER 寄存器的 EA ~ ED 位用作波形输出操作的标志。一旦输入波形输出操作事件, EA ~ ED 位就变为“1”。

### 15.3 运行说明

定时器 RC 的运行模式如表 15.6 所示。

表 15.6 定时器 RC 的运行模式

项目	内容
定时器模式	通过设定 TRCIOR0 寄存器的 IOA0 ~ IOA2 位和 IOB0 ~ IOB2 位以及 TRCIOR1 寄存器的 IOC0 ~ IOC3 位和 IOD0 ~ IOD3 位，使输出比较功能和输入捕捉功能有效。
PWM 模式	通过设定 TRCMR 寄存器的 PWMB ~ PWMD 位，使 PWM 模式运行。
PWM2 模式	通过设定 TRCMR 寄存器的 PWM2 位，使 PWM2 模式运行。

TRCIOA ~ TRCIOD 引脚的设定如表 15.7 ~ 表 15.10 所示，TRCIOA ~ TRCIOD 引脚的排列请参照“12. I/O 端口”。

表 15.7 TRCIOA 引脚的设定

寄存器 位	TRCOER	TRCMR	TRCIOR0			功能
	EA	PWM2	IOA2	IOA1	IOA0	
设定值	0	1	0	0	1	定时器模式的波形输出（输出比较功能）
	X	1	1	X	X	定时器模式（输入捕捉功能）
	上述以外					I/O 端口

X: “0” 或者 “1”

表 15.8 TRCIOB 引脚的设定

寄存器 位	TRCOER	TRCMR		TRCIOR0			功能
	EB	PWM2	PWMB	IOB2	IOB1	IOB0	
设定值	0	0	X	X	X	X	PWM2 模式的波形输出
	0	1	1	X	X	X	PWM 模式的波形输出
	0	1	0	0	0	1	定时器模式的波形输出（输出比较功能）
					1	X	定时器模式（输入捕捉功能）
	X	1	0	1	X	X	定时器模式（输入捕捉功能）
上述以外						I/O 端口	

X: “0” 或者 “1”

表 15.9 TRCIO C 引脚的设定

寄存器 位	TRCOER	TRCMR		TRCIOR1			功能
	EC	PWM2	PWMC	IOC2	IOC1	IOC0	
设定值	0	1	1	X	X	X	PWM 模式的波形输出
	0	1	0	0	0	1	定时器模式的波形输出（输出比较功能）
					1	X	定时器模式（输入捕捉功能）
	X	1	0	1	X	X	定时器模式（输入捕捉功能）
PWM2=1 以及上述以外						I/O 端口	

X: “0” 或者 “1”

表 15.10 TRCIOD 引脚的设定

寄存器	TRCOER	TRCMR		TRCIOR1			功能
	ED	PWM2	PWMD	IOD2	IOD1	IOD0	
设定值	0	1	1	X	X	X	PWM 模式的波形输出
	0	1	0	0	0	1	定时器模式的波形输出（输出比较功能）
					1	X	
	X	1	0	1	X	X	定时器模式（输入捕捉功能）
PWM2=1 以及上述以外							I/O 端口

X: “0” 或者 “1”

### 15.3.1 定时器模式

TRCCNT 寄存器进行自由计数或者周期计数，在复位后立即被设定为自由计数器。如果将 TRCMR 寄存器的 CTS 位置 “1”（开始计数），TRCCNT 寄存器就开始计数。如果 TRCCNT 寄存器的值从 “FFFFh” 上溢到 “0000h”，TRCSR 寄存器的 OVF 位就变为 “1”。此时，如果 TRCIER 寄存器的 OVIE 位为 “1”（允许由 OVF 位引起的中断请求（FOVI）），就产生中断请求。

自由计数器的运行例子如图 15.2 所示。

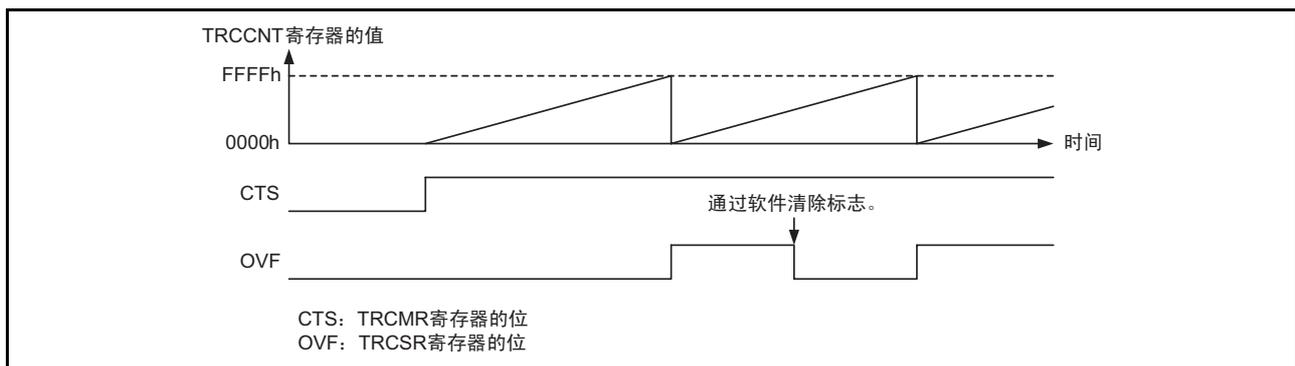


图 15.2 自由计数器的运行例子

如果将设定周期的 TRCGRA 寄存器设定为输出比较寄存器并且将 TRCCR1 寄存器的 CCLR 位置 “1”，TRCCNT 寄存器就进行周期计数。如果计数值和 TRCGRA 寄存器的值相同，TRCCNT 寄存器的值就变为 “0000h”，TRCSR 寄存器的 IMFA 位变为 “1”。此时，如果对应的 TRCIER 寄存器的 IMIEA 位为 “1”（允许由 TRCSR 寄存器的 IMFA 位引起的中断请求（IMIA）），就产生中断请求。TRCCNT 寄存器从 “0000h” 开始继续递增计数。

周期计数器的运行例子如图 15.3 所示。

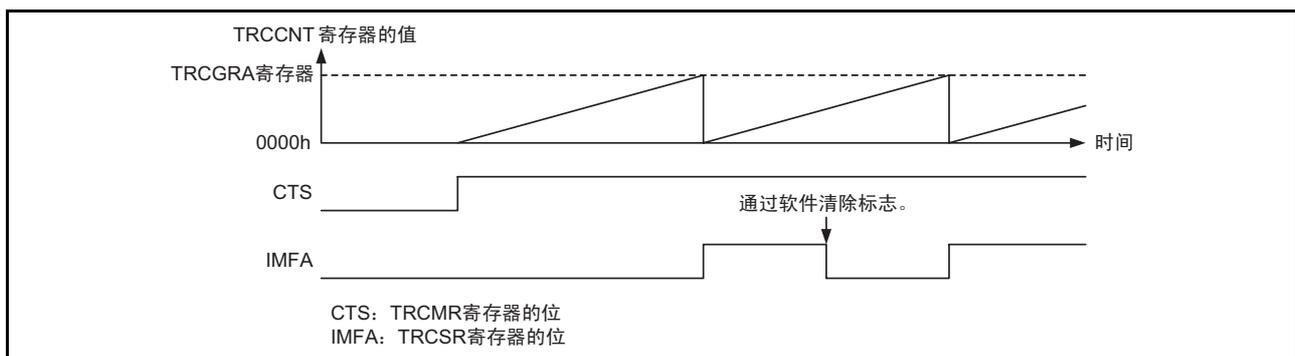


图 15.3 周期计数器的运行例子

通过将通用寄存器设定为输出比较寄存器，在发生比较匹配 A ~ D 时 TRCIOA、TRCIOB、TRCIOC、TRCIOD 引脚进行“L”电平输出、“H”电平输出或者交替输出。

输出“L”电平和“H”电平的运行例子如图 15.4 所示。使 TRCCNT 寄存器自由计数，在发生比较匹配 B 时输出“L”电平，在发生比较匹配 A 时输出“H”电平。如果设定的电平和引脚的电平相同，引脚的电平就不变。

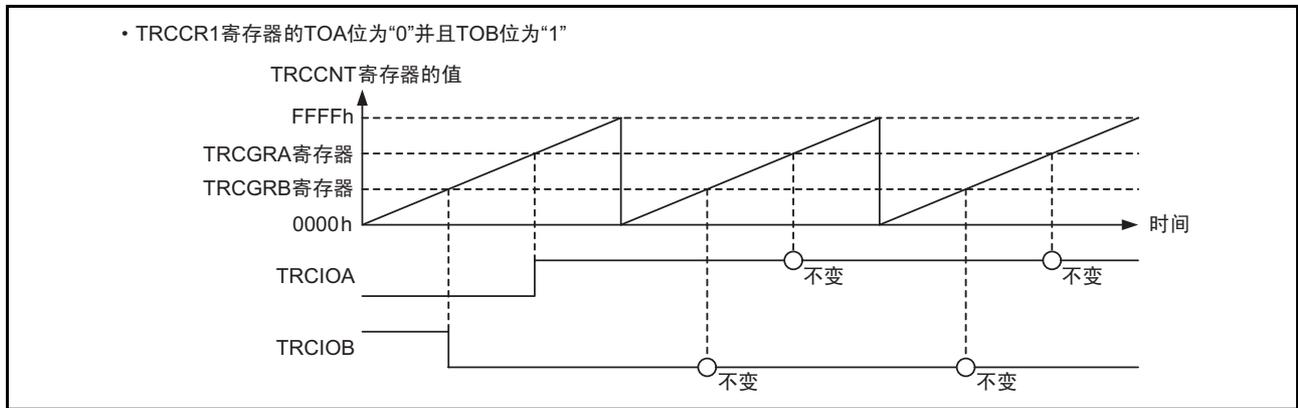


图 15.4 “L”电平输出和“H”电平输出的运行例子

自由计数时的交替输出的运行例子如图 15.5 所示。使 TRCCNT 寄存器自由计数，在发生比较匹配 A 和比较匹配 B 时进行交替输出。

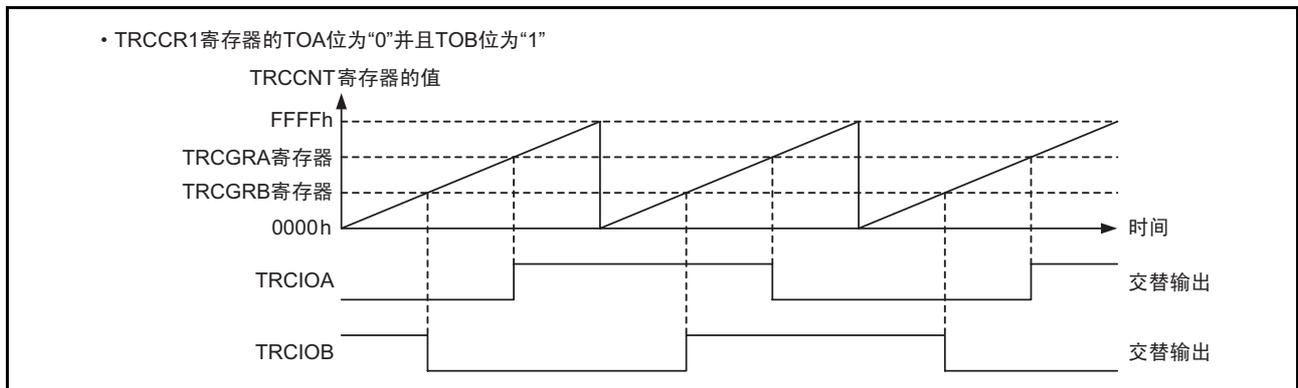


图 15.5 自由计数时的交替输出的运行例子

周期计数时的交替输出的运行例子如图 15.6 所示。使 TRCCNT 寄存器进行周期计数，在发生比较匹配 A 和比较匹配 B 时进行交替输出。

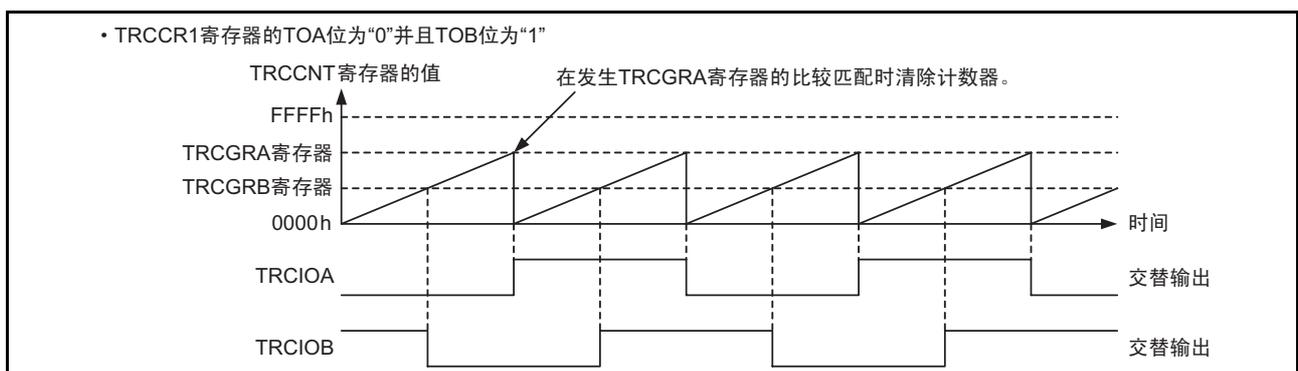


图 15.6 周期计数时的交替输出的运行例子

能通过输入捕捉功能测量脉宽和脉冲周期。

通过将通用寄存器设定为输入捕捉寄存器，将检测到 TRCIOA ~ TRCIOD 引脚输入边沿时的 TRCCNT 寄存器的值传送到 TRCGRA ~ TRCGRD 寄存器，以此测量周期。检测边沿可选择上升沿、下降沿或者双边沿。

输入捕捉的运行例子如图 15.7 所示。使 TRCCNT 寄存器自由计数，选择在双边沿输入 TRCIOA 引脚的输入捕捉，在下降沿输入 TRCIOB 引脚的输入捕捉。

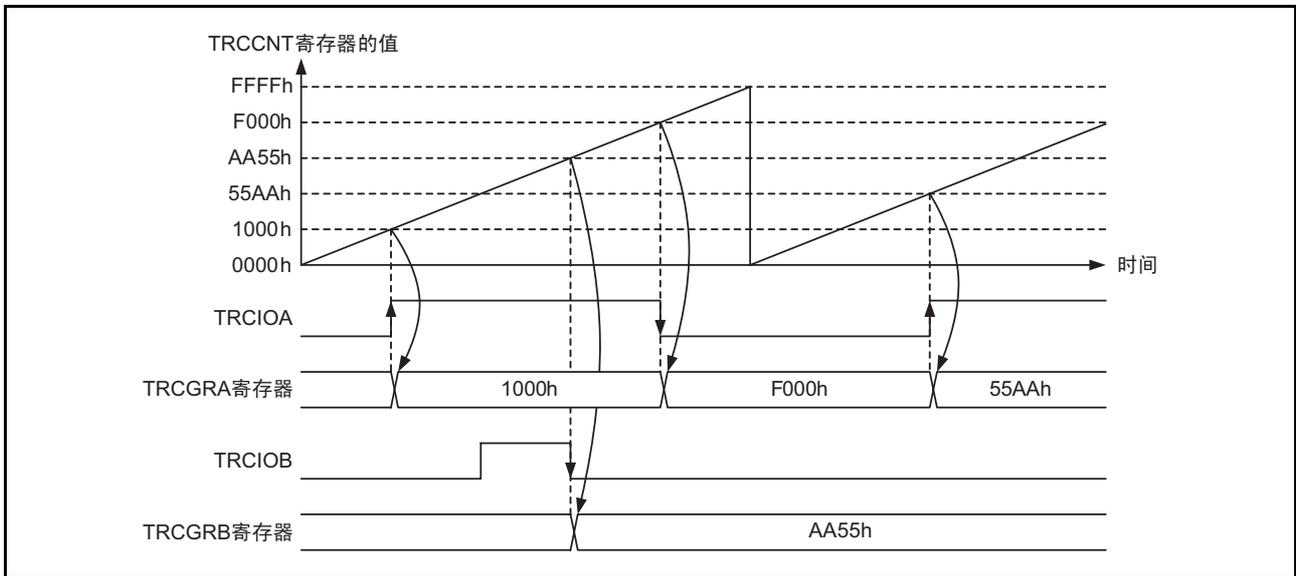


图 15.7 输入捕捉的运行例子

输入捕捉时的缓冲器运行例子如图 15.8 所示，这是将 TRCGRA 寄存器设定为输入捕捉寄存器并且将 TRCGRC 寄存器设定为 TRCGRA 寄存器的缓冲寄存器的情况，是 TRCCNT 寄存器进行自由计数并且选择在双边沿输入 TRCIOA 引脚的输入捕捉的例子。因为设定为缓冲器运行，所以在发生输入捕捉 A 时将 TRCCNT 寄存器的值保存到 TRCGRA 寄存器，同时将以前保存在 TRCGRA 寄存器的值传送到 TRCGRC 寄存器。

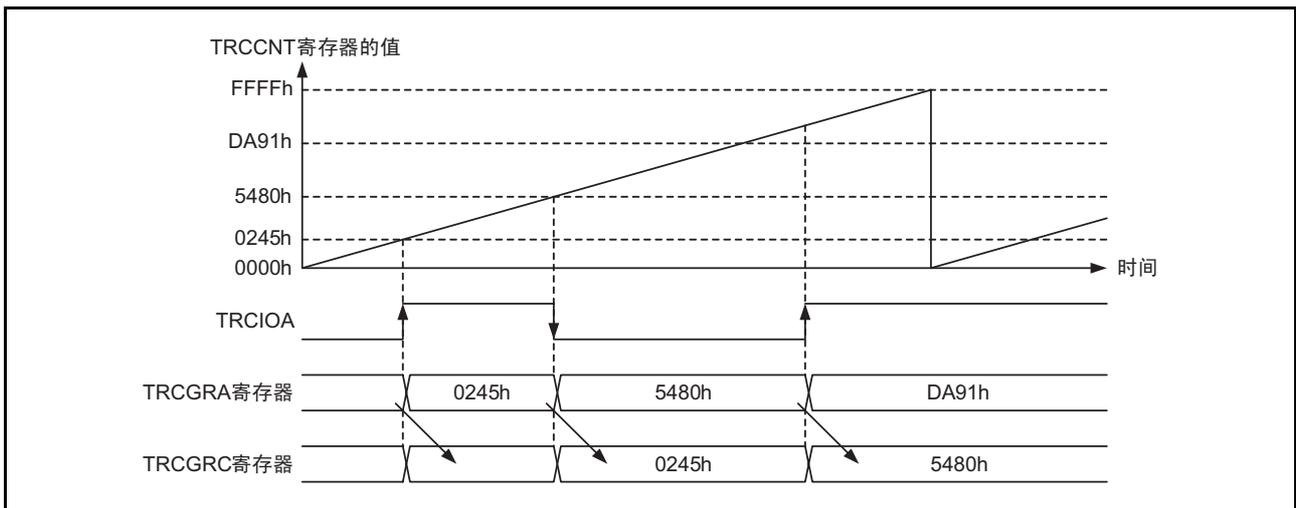


图 15.8 输入捕捉时的缓冲器运行例子

### 15.3.2 PWM 模式

在 PWM 模式中，将 TRCGRA 寄存器设定为周期寄存器并且将 TRCGRB、TRCGRC、TRCGRD 寄存器设定为占空比寄存器，从 TRCIOB、TRCIOC、TRCIOD 输出引脚分别输出 PWM 波形。PWM 模式能进行最多 3 相的 PWM 输出，通用寄存器自动用作输出比较寄存器。对应引脚的初始输出电平取决于 TRCCR1 寄存器的 TOA ~ TOD 位和 TRCCR2 寄存器的 POLB ~ POLD 位的设定值。

TRCIOB 引脚的初始输出电平如表 15.11 所示。

表 15.11 TRCIOB 引脚的初始输出电平

TRCCR1 寄存器的 TOB 位	TRCCR2 寄存器的 POLB 位	初始输出电平
0	0	1
	1	0
1	0	0
	1	1

输出电平取决于 TRCCR2 寄存器的 POLB ~ POLD 位。当 POLB 位为“0”（输出电平为“L”电平有效）时，TRCIOB 输出引脚在发生比较匹配 B 时输出“L”电平，在发生比较匹配 A 时输出“H”电平；当 POLB 位为“1”（输出电平为“H”电平有效）时，TRCIOB 输出引脚在发生比较匹配 B 时输出“H”电平，在发生比较匹配 A 时输出“L”电平。

PWM 模式的设定值优先于 TRCIOR0 寄存器和 TRCIOR1 寄存器的设定值。如果周期寄存器和占空比寄存器的设定值相同，即使发生比较匹配，输出值也不变。

PWM 模式的运行例子如图 15.9 所示。

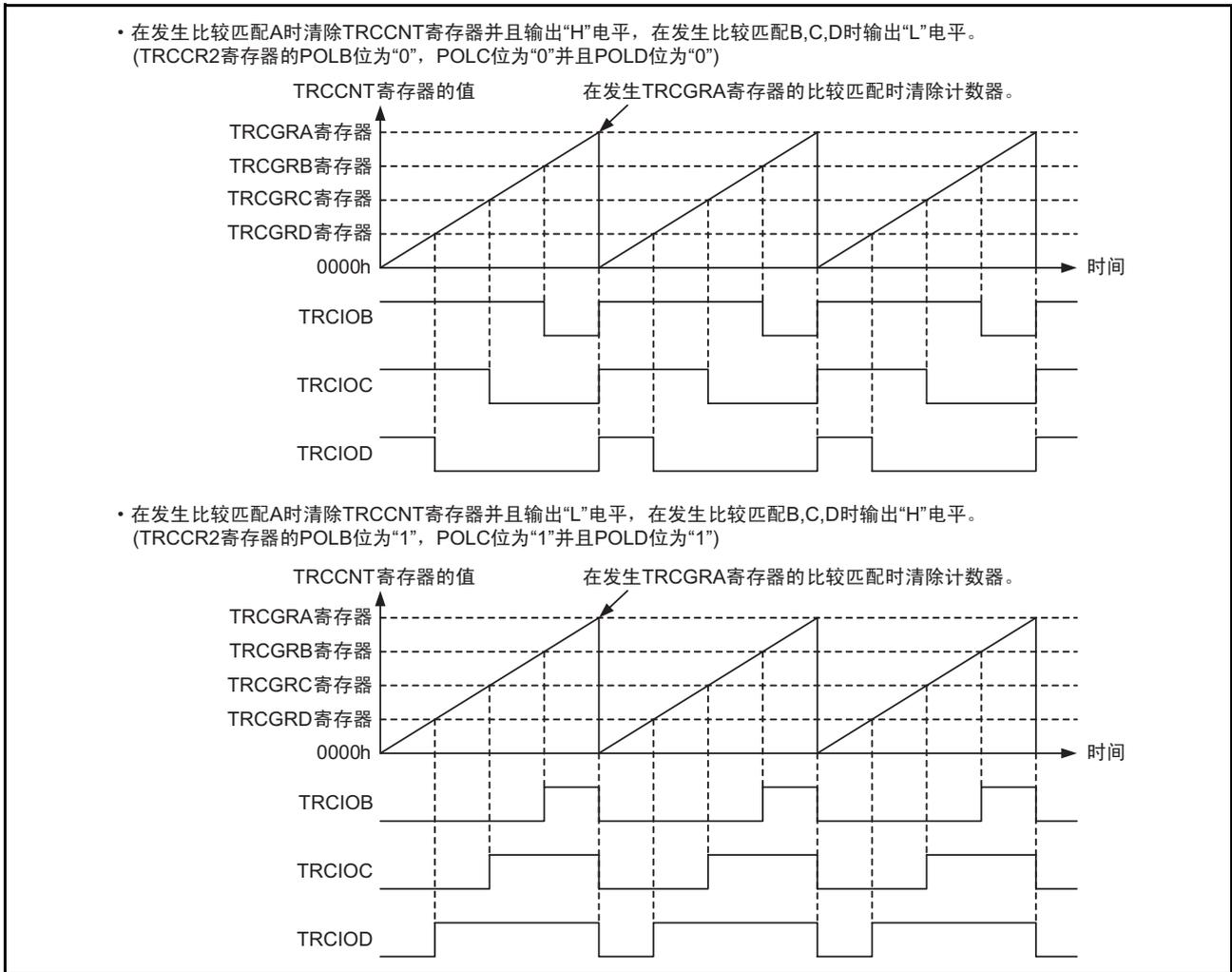


图 15.9 PWM 模式的运行例子

输出比较时的缓冲器运行例子如图 15.10 所示。这是将 TRCIOB 引脚设定为 PWM 模式并且将 TRCGRD 寄存器设定为 TRCGRB 寄存器的缓冲寄存器的情况，是在发生比较匹配 A 时清除 TRCNT 寄存器并且输出“L”电平，在发生比较匹配 B 时输出“H”电平的例子。

因为设定为缓冲器运行，如果发生比较匹配 B，就在改变输出的同时将缓冲寄存器的 TRCGRD 寄存器的值传送到 TRCGRB 寄存器。在每次发生比较匹配 B 时重复此操作。

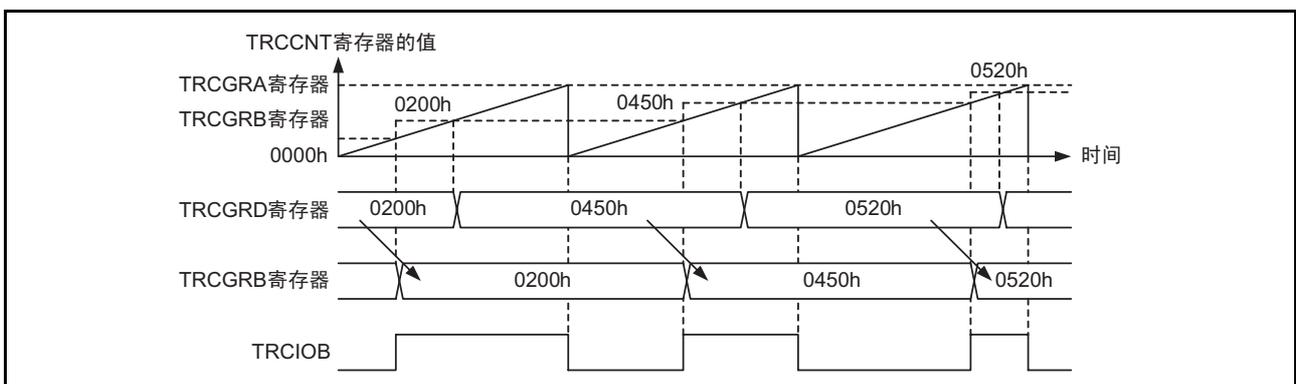


图 15.10 输出比较时的缓冲器运行例子

PWM 模式的运行例子（占空比为 0% 和 100%）如图 15.11 所示。

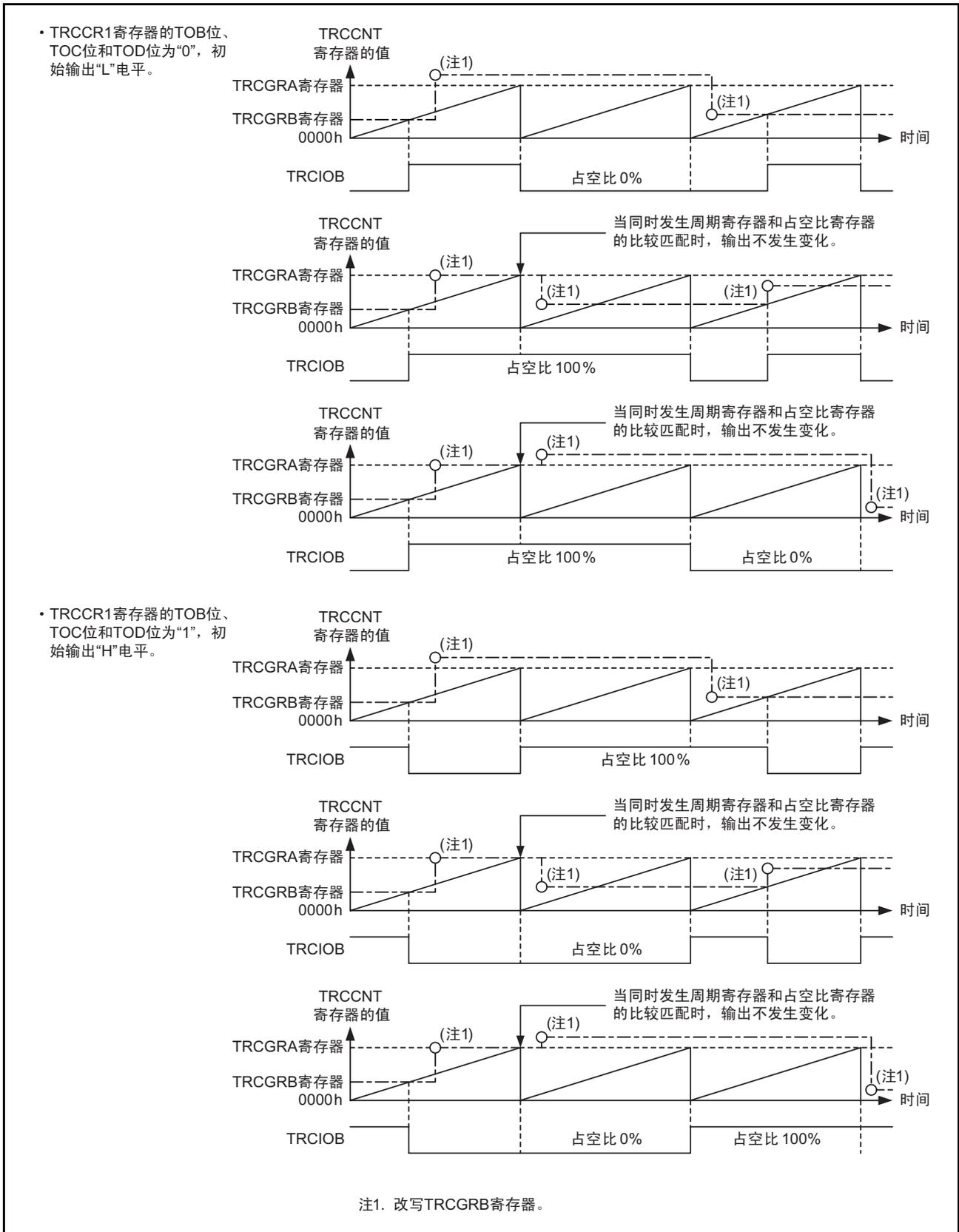


图 15.11 PWM 模式的运行例子（占空比为 0% 和 100%）

### 15.3.3 PWM2 模式

PWM2 模式不同于 PWM 模式，是在发生 TRCGRB 寄存器的比较匹配和 TRCGRC 寄存器的比较匹配时从 TRCIOB 引脚输出波形的模式。通过将 TRCMR 寄存器的 BUFEB 位置“1”（TRCGRD 寄存器为 TRCGRB 寄存器的缓冲寄存器），TRCGRD 寄存器用作 TRCGRB 寄存器的缓冲寄存器。输出电平取决于 TRCCR1 寄存器的 TOB 位的设定值。

当 TOB 位为“0”（输出值为“0”）时，在发生 TRCGRB 寄存器的比较匹配时输出“L”电平，在发生 TRCGRC 寄存器的比较匹配时输出“H”电平；当 TOB 位为“1”（输出值为“1”）时，在发生 TRCGRB 寄存器的比较匹配时输出“H”电平，在发生 TRCGRC 寄存器的比较匹配时输出“L”电平。

PWM2 模式的引脚功能和通用寄存器的组合如表 15.12 所示，PWM2 模式的框图以及 TRCGRD 寄存器和 TRCGRB 寄存器的缓冲器运行时序图分别如图 15.12 和图 15.13 所示。

在发生 TRCGRA 寄存器的比较匹配时，将 TRCGRD 寄存器的值传送到 TRCGRB 寄存器并且清除计数器。但是，只在将 TRCCR1 寄存器的 CCLR 位置“1”（在发生输入捕捉 / 比较匹配 A 时清除 TRCNT 计数器）后清除计数器。在通过 TRCCR2 寄存器的 TCEG0 ~ TCEG1 位将触发输入设定为有效时，通过触发将 TRCGRD 寄存器的值传送到 TRCGRB 寄存器并且清除计数器。PWM2 模式中不使用的定时器的输入 / 输出引脚只能用于 I/O 端口。

表 15.12 PWM2 模式的引脚功能和通用寄存器的组合

引脚名	输入 / 输出	比较匹配寄存器	缓冲寄存器
TRCIOA	输入 / 输出	端口功能（注 1）/ TRCTRГ 输入	
TRCIOB	输出	TRCGRB 寄存器	TRCGRD 寄存器
		TRCGRC 寄存器	—
TRCIOC	输入 / 输出	端口功能（注 1）	
TRCIOD			

注 1. 在使用端口功能时，必须将 PMLi 寄存器和 PMHi 寄存器（i=1,3,4）的对应位置“0”。

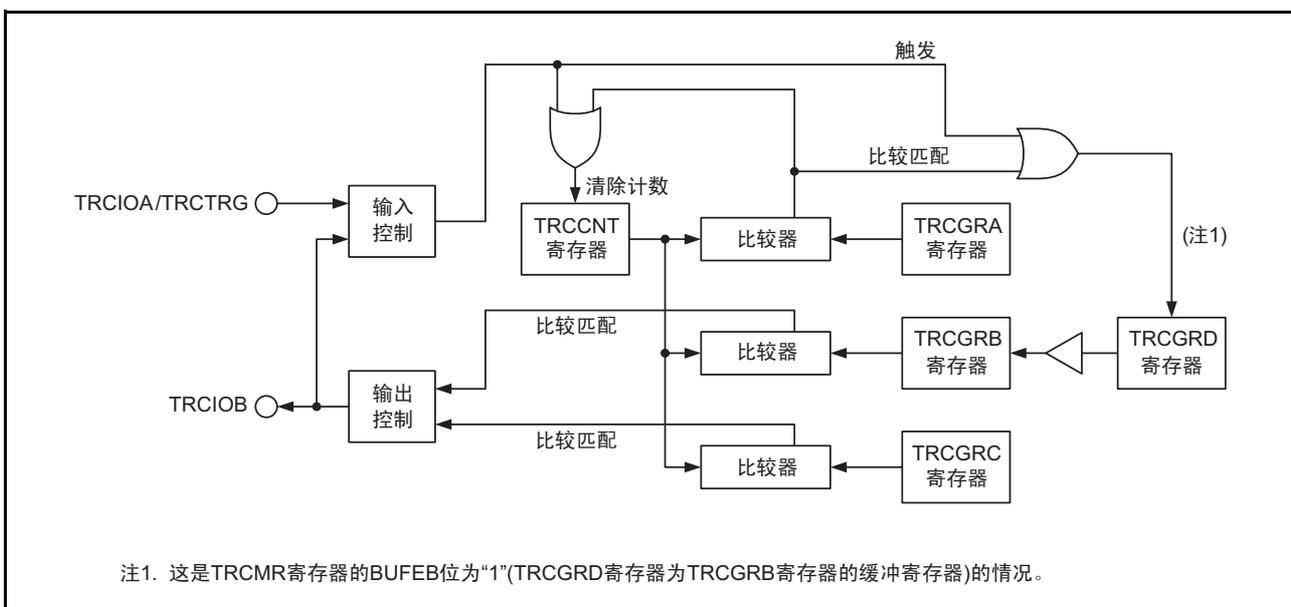


图 15.12 PWM2 模式的框图

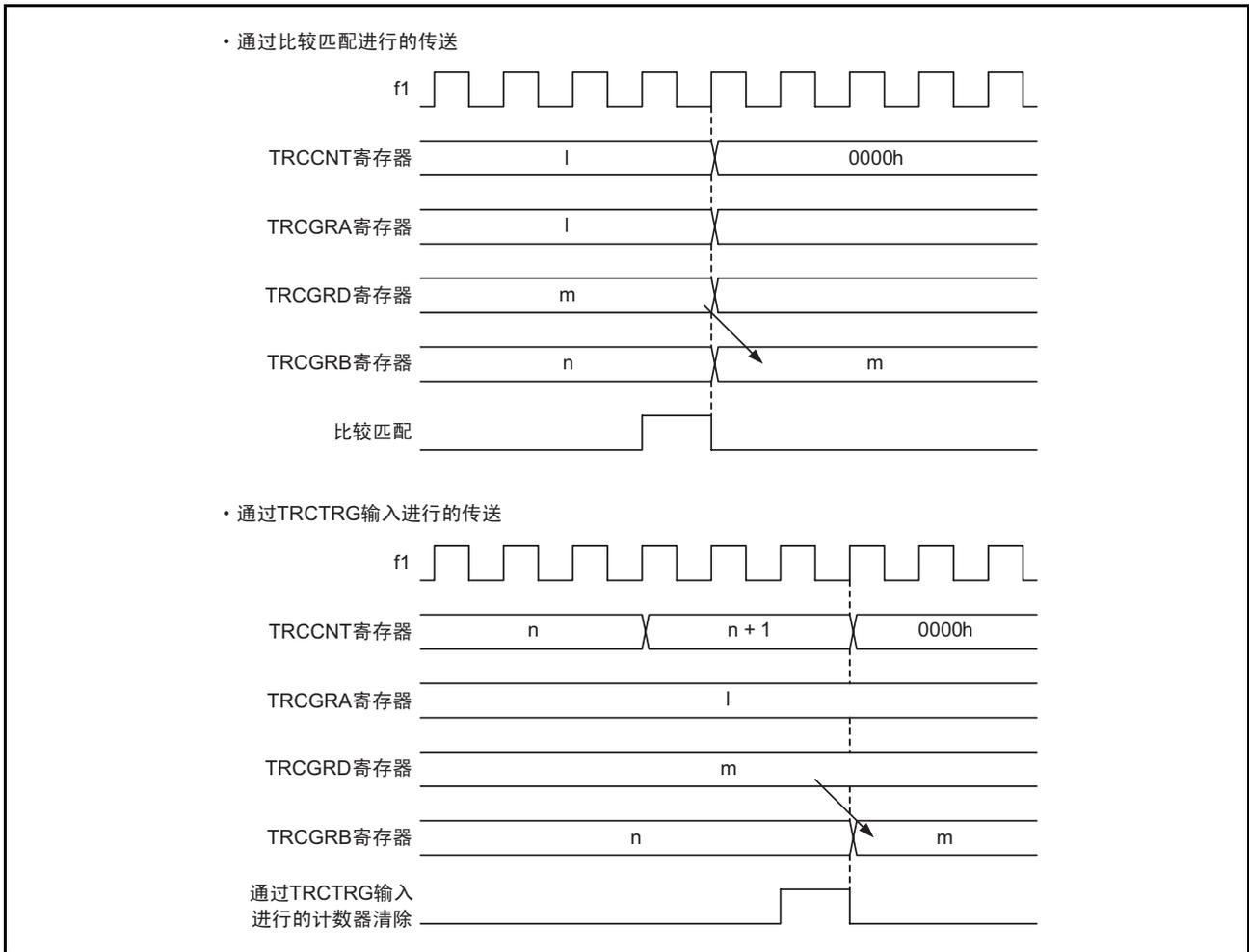


图 15.13 PWM2 模式的 TRCGRD 寄存器和 TRCGRB 寄存器的缓冲器运行时序图

在 PWM2 模式中，能从 TRCIOB 引脚输出 TRCTRГ 输入的任意延迟时间和宽度的脉冲。

将 TRCCR2 寄存器的 TCEG1 ~ TCEG0 位置“10b”（下降沿），设定 TRCTRГ 输入的下沿。将 TRCCR2 寄存器的 CSTP 位置“0”（继续递增计数），设定为在发生与 TRCGRA 寄存器的比较匹配 A 时继续递增计数。将 TRCMR 寄存器的 BUFEB 位置“1”（TRCGRD 寄存器为 TRCGRB 寄存器的缓冲寄存器），将 TRCGRD 寄存器设定为缓冲寄存器。将 TRCCR1 寄存器的 TOB 位置“0”（输出值为“0”）或者“1”（输出值为“1”），将输出电平的初始值置“0”或者“1”。然后将 TRCCR1 寄存器的 CCLR 位置“1”（在发生输入捕捉 / 比较匹配 A 时清除 TRCCNT 计数器），在发生比较匹配 A 时清除 TRCCNT 寄存器。

允许 TRCTRГ 输入时的 PWM2 模式的运行例子如图 15.14，禁止 TRCTRГ 输入时的 PWM2 模式的运行例子如图 15.15 所示。这是将 TRCMR 寄存器的 PWM2 位置“0”（PWM2 模式）并且从 TRCIOB 引脚输出波形的例子。

在 PWM2 模式中，当 TRCCR1 寄存器的 TOB 位为“0”（输出值为“0”）时，在从 TRCIOB 引脚输出“H”电平的过程中取消 TRCTRГ 的输入边沿；当 TOB 位为“1”（输出值为“1”）时，在从 TRCIOB 引脚输出“L”电平过程中取消 TRCTRГ 的输入边沿。在发生与 TRCGRA 寄存器的比较匹配以及发生 TRCTRГ 输入时，将数据从 TRCGRD 寄存器传送到 TRCGRB 寄存器。但是，如果通过 TRCIOB 引脚的电平取消 TRCTRГ 输入，就不将数据从 TRCGRD 寄存器传送到 TRCGRB 寄存器。

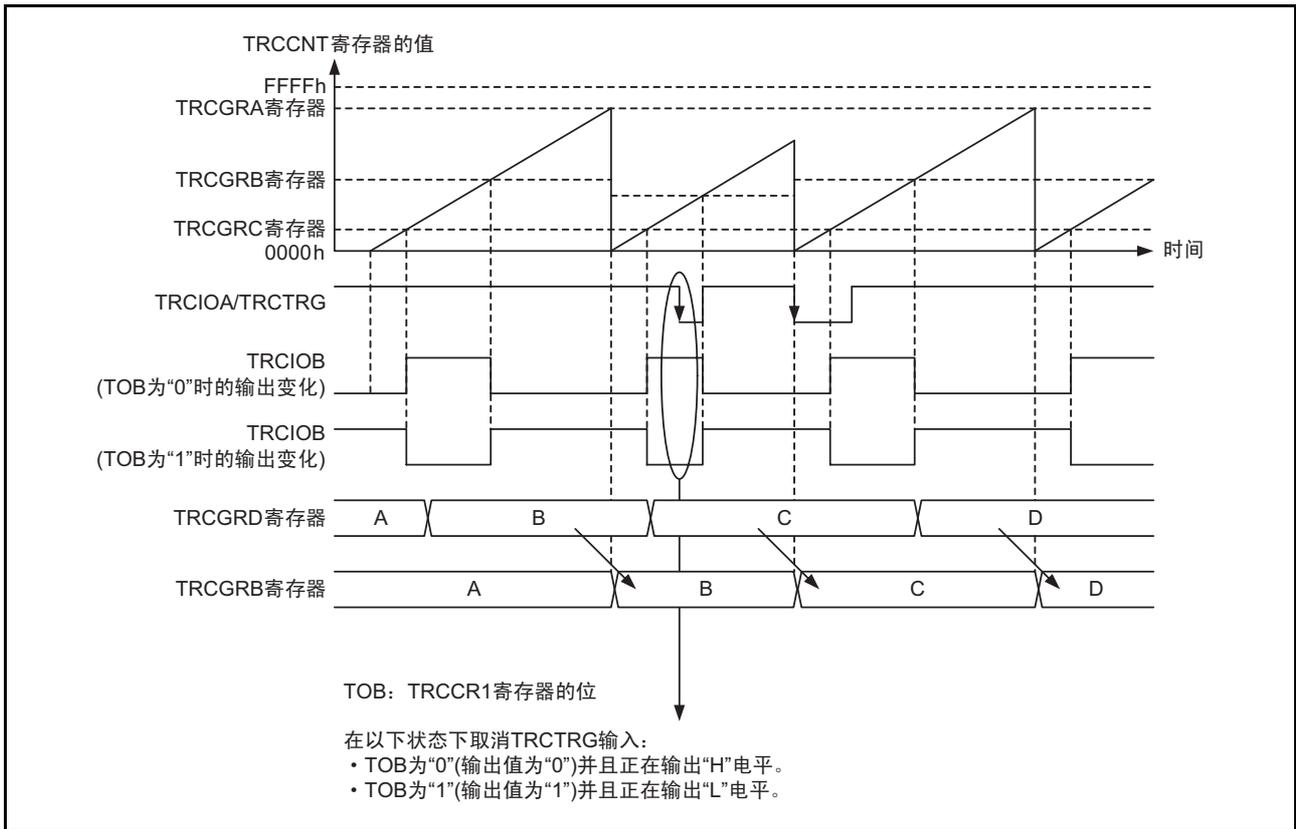


图 15.14 允许 TRCTRG 输入时的 PWM2 模式的运行例子

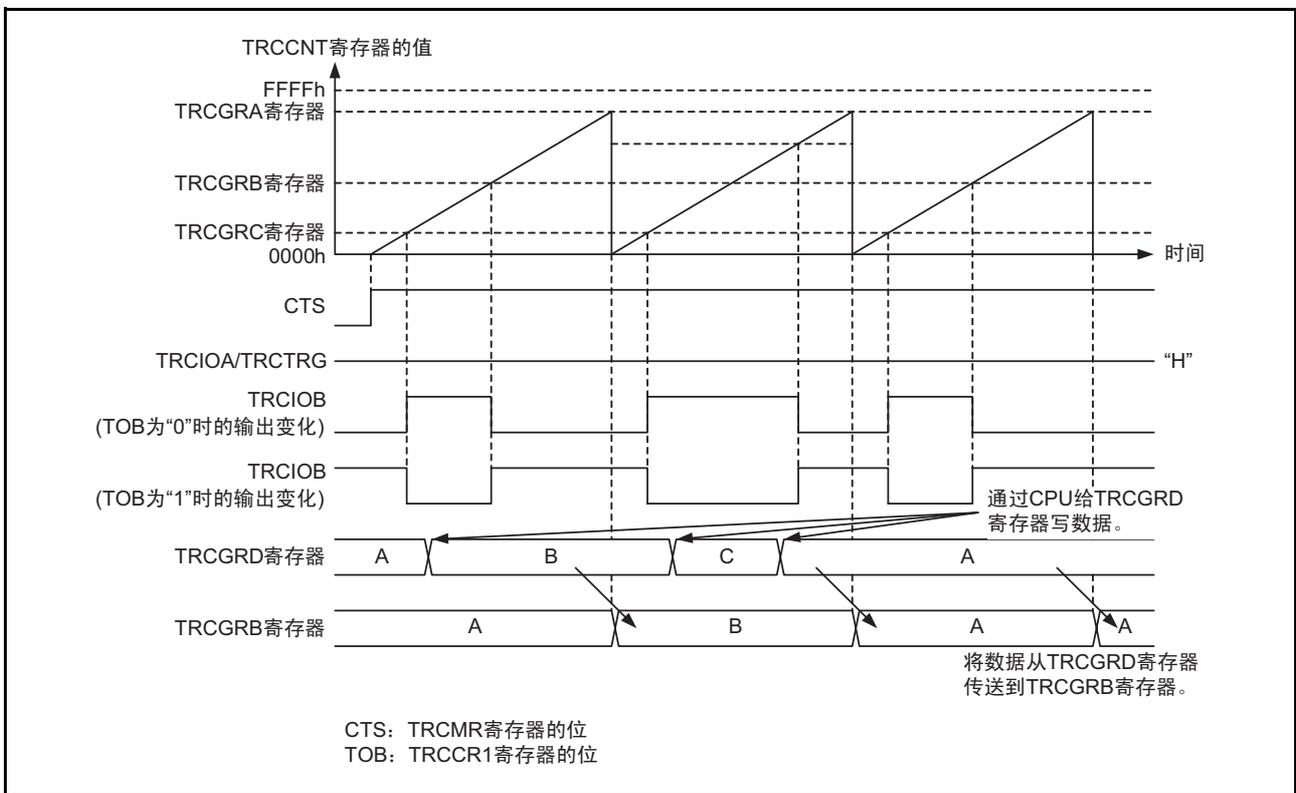


图 15.15 禁止 TRCTRG 输入时的 PWM2 模式的运行例子

PWM2 模式的计数器停止的运行例子如图 15.16 所示，这是将 TRCCR1 寄存器的 TOB 位置“0”（输出值为“0”）并且将 TOB 位置“1”（输出值为“1”）的例子。

通过将 TRCCR2 寄存器的 CSTP 位置“1”（停止递增计数）并且将 TRCCR1 寄存器的 CCLR 位置“1”（在发生输入捕捉/比较匹配 A 时清除 TRCCNT 计数器），在 TRCCNT 寄存器与 TRCGRA 寄存器比较匹配时，计数器变为“0000h”并且停止计数。通过将 TRCMR 寄存器的 CTS 位置“0”（停止计数），强制停止计数器的计数，输出电平变为初始电平。

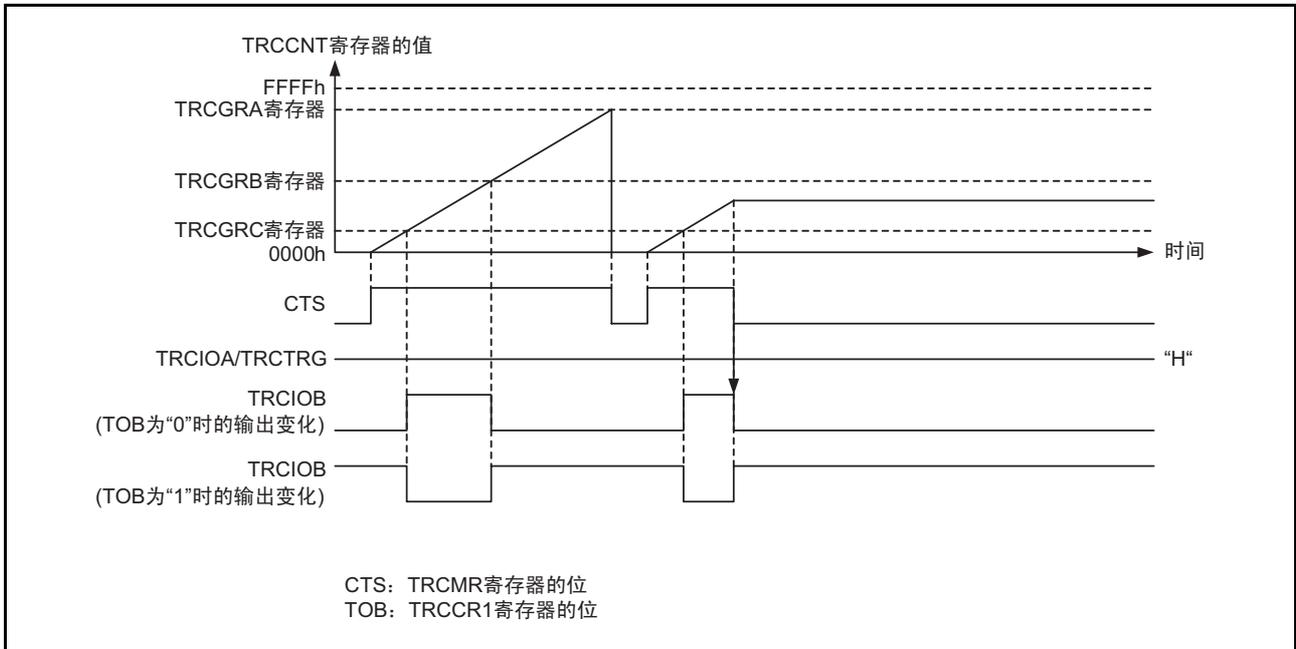


图 15.16 PWM2 模式的计数器停止的运行例子

PWM2 模式的单触发脉冲波形输出的运行例子如图 15.17 所示。

在以下条件下，在将 TRCMR 寄存器的 CTS 位置“1”（开始计数）时开始计数。然后，在发生与 TRCGRA 寄存器的比较匹配时，计数器变为“0000h”，停止计数并且输出单触发波形。

- 将 TRCCR2 寄存器的 TCEG1 ~ TCEG0 位置“00b”（禁止 TRCTRIG 输入），设定为禁止 TRCTRIG 输入。
- 将 TRCCR2 寄存器的 CSTP 位置“1”（停止递增计数），设定为在发生与 TRCGRA 寄存器的比较匹配 A 时停止递增计数。
- 将 TRCCR1 寄存器的 CCLR 位置“1”（在发生输入捕捉/比较匹配 A 时清除 TRCCNT 计数器），在发生比较匹配 A 时清除 TRCCNT 寄存器。
- 将 TRCCR1 寄存器的 TOB 位置“0”（输出值为“0”），将输出电平的初始值置“0”。

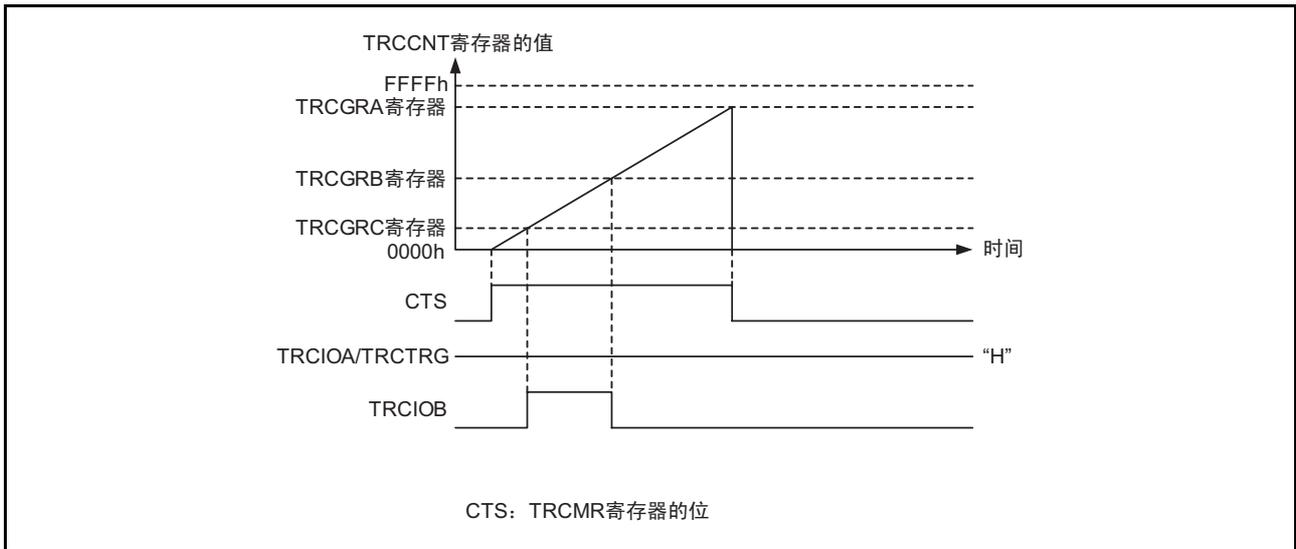


图 15.17 PWM2 模式的单触发脉冲波形输出的运行例子

PWM2 模式的单触发脉冲波形输出（通过 TRCTRIG 输入开始计数）的运行例子如图 15.18 所示。

在以下条件下，在将 TRCMR 寄存器的 CTS 位置“1”（开始计数）后，在 TRCIOA/TRCTRIG 的下降沿开始递增计数，在发生与 TRCGRA 寄存器的比较匹配时计数器变为“0000h”，停止计数并且输出单触发波形。

- 将 TRCCR2 寄存器的 TCEG1 ~ TCEG0 位置“10b”（下降沿），设定为 TRCTRIG 输入的下降沿。
- 将 TRCCR2 寄存器的 CSTP 位置“1”（停止递增计数），设定为在发生与 TRCGRA 寄存器的比较匹配时停止递增计数。
- 将 TRCCR1 寄存器的 CCLR 位置“1”（在发生输入捕捉/比较匹配A时清除 TRCCNT 计数器），在发生比较匹配时清除 TRCCNT 寄存器。
- 将 TRCCR1 寄存器的 TOB 位置“0”（输出值为“0”），将输出电平的初始值置“0”。

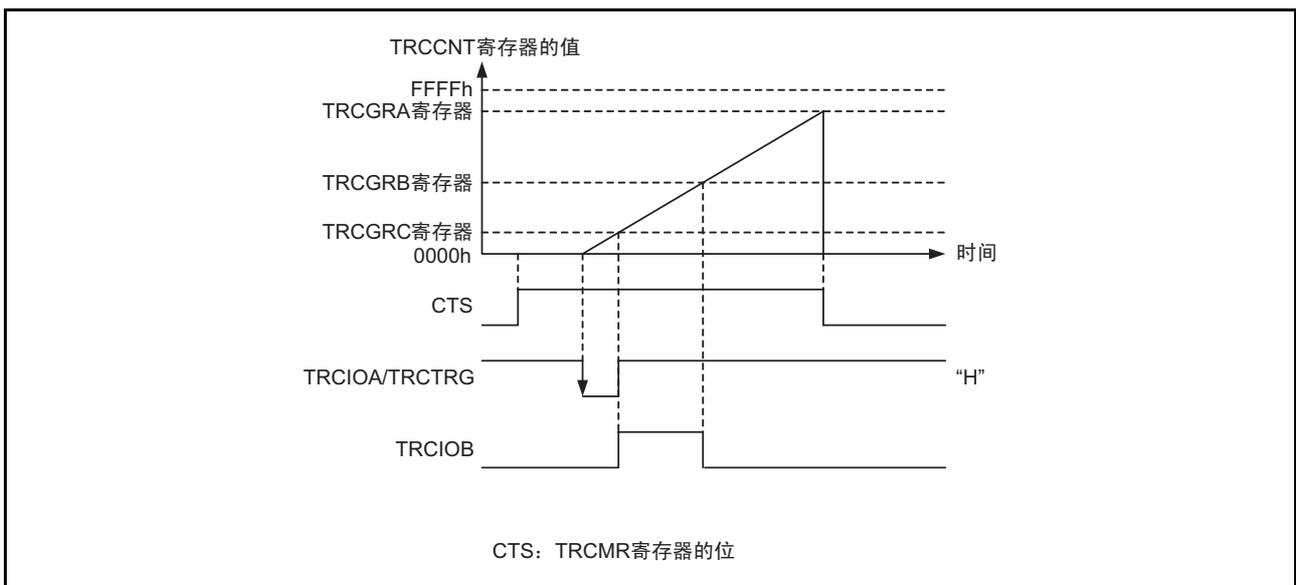


图 15.18 PWM2 模式的单触发脉冲波形输出（通过 TRCTRIG 输入开始计数）的运行例子

## 15.4 选择功能

### 15.4.1 输入捕捉的输入数字滤波器

数字滤波器电路的框图如图 15.19 所示。TRCIOA ~ TRCIOD 输入信号和 TRCTRIG 输入信号能经过数字滤波器电路被取到内部。数字滤波器电路由 3 段串联的锁存电路和匹配检测电路构成。通过 TRCDF 寄存器的 DFCK0 ~ DFCK1 位选择的时钟对 TRCIOA ~ TRCIOD 输入和 TRCTRIG 输入进行采样，如果 3 个锁存器的输出匹配，就将该电平传送到后段，否则就保持以前的值。即，将 3 个采样时钟以上宽度的脉冲输入视为信号，而将 3 个采样时钟以下的信号变化视为噪声并且将之消除。

不能在解除复位后立即使用数字滤波器，必须等待 4 个采样时钟周期并且在设定输入捕捉后使用输入捕捉功能。

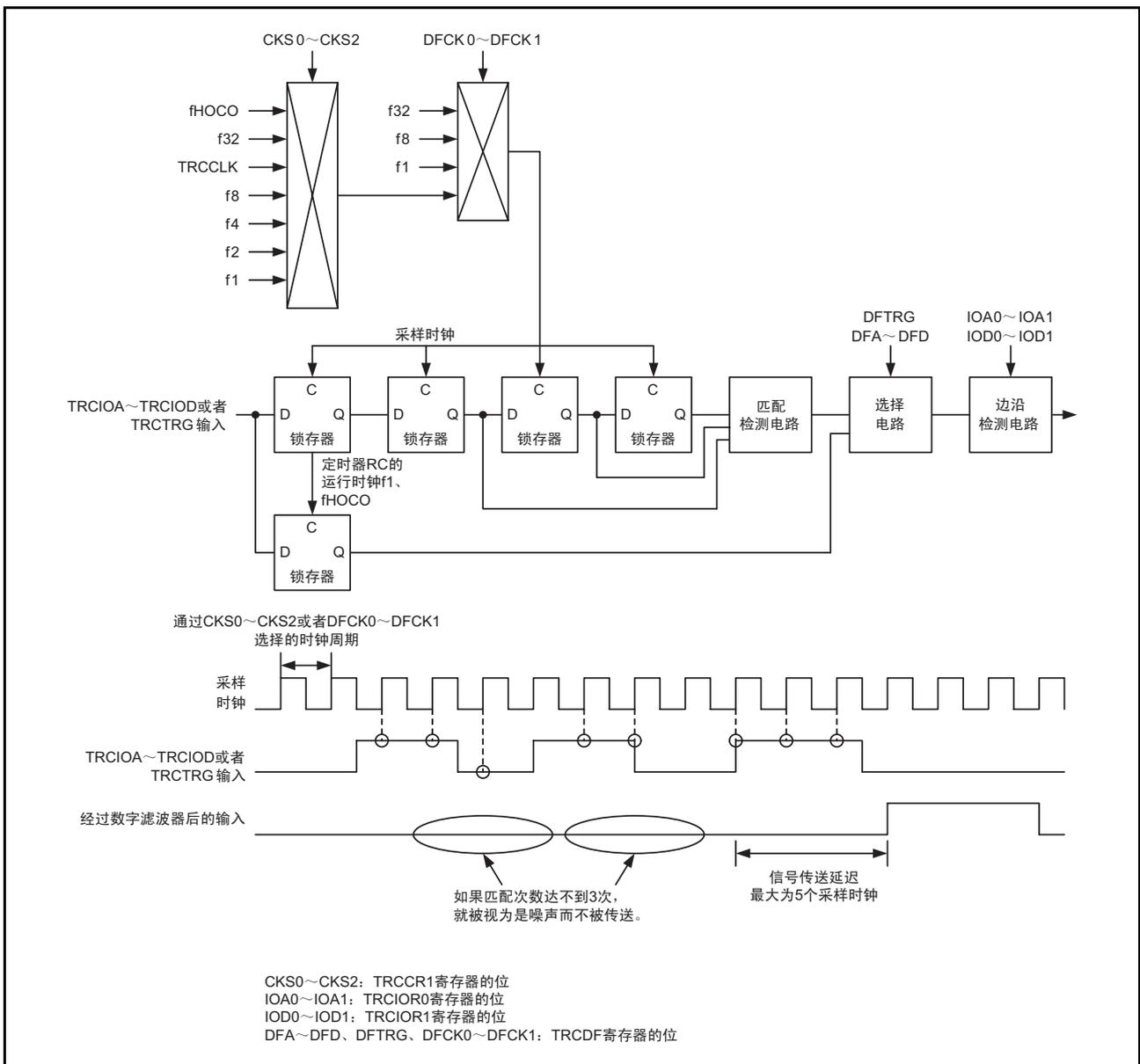


图 15.19 数字滤波器电路的框图

### 15.4.2 A/D 转换开始触发

能通过设定 TRCADCR 寄存器，在比较匹配 A ~ D 时产生 A/D 转换开始触发。  
 在比较匹配 B 和比较匹配 C 时的 A/D 转换开始触发的设定例子如图 15.20 所示。

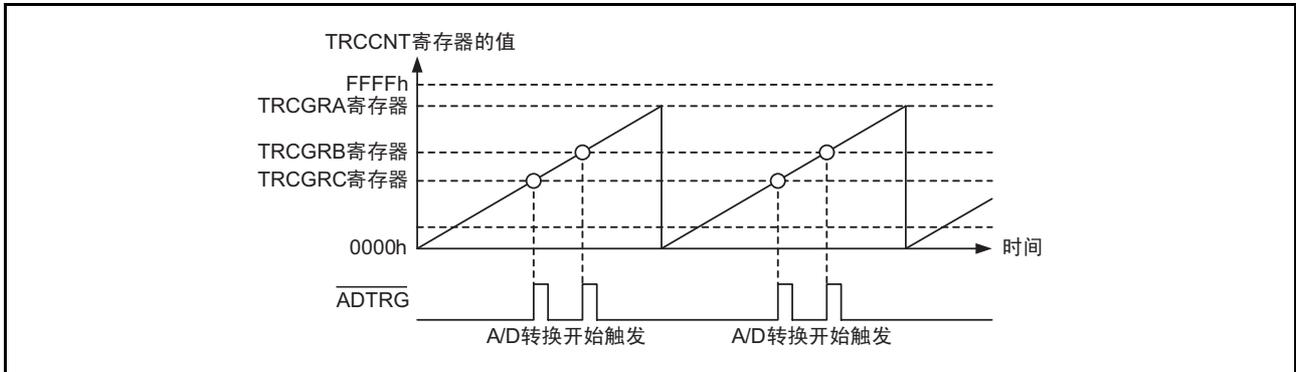


图 15.20 在比较匹配 B 和比较匹配 C 时的 A/D 转换开始触发的设定例子

对于缓冲器运行时的缓冲寄存器，不能发生 A/D 转换开始触发。PWM2 模式的 TRCGRC 寄存器不能用作 TRCGRA 寄存器的缓冲寄存器。

A/D 转换开始触发源的发生状况如表 15.13 所示。

表 15.13 A/D 转换开始触发源的发生状况

运行模式	缓冲器运行	A/D 转换开始触发源			
		TRCGRA	TRCGRB	TRCGRC	TRCGRD
输入捕捉	使用	×	×	×	×
	未使用	×	×	×	×
比较匹配	使用	○	○	×	×
	未使用	○	○	○	○
PWM 模式	使用	○	○	×	×
	未使用	○	○	○	○
PWM2 模式	使用	○	○	○	×
	未使用	○	○	○	○

○：发生 A/D 转换开始触发

×：不发生 A/D 转换开始触发

### 15.4.3 通用寄存器和输出引脚的变更

这是能通过设定 TRCIOR1 寄存器的 IOC3 位和 IOD3 位，将 TRCGRC 寄存器和 TRCGRD 寄存器的比较匹配输出分别从 TRCIOC 引脚和 TRCIOD 引脚更改为 TRCIOA 引脚和 TRCIOB 引脚的功能。TRCIOA 引脚能输出比较匹配 A 和比较匹配 C 的组合，TRCIOB 引脚能输出比较匹配 B 和比较匹配 D 的组合。

通用寄存器和输出引脚变更的框图如图 15.21 所示。

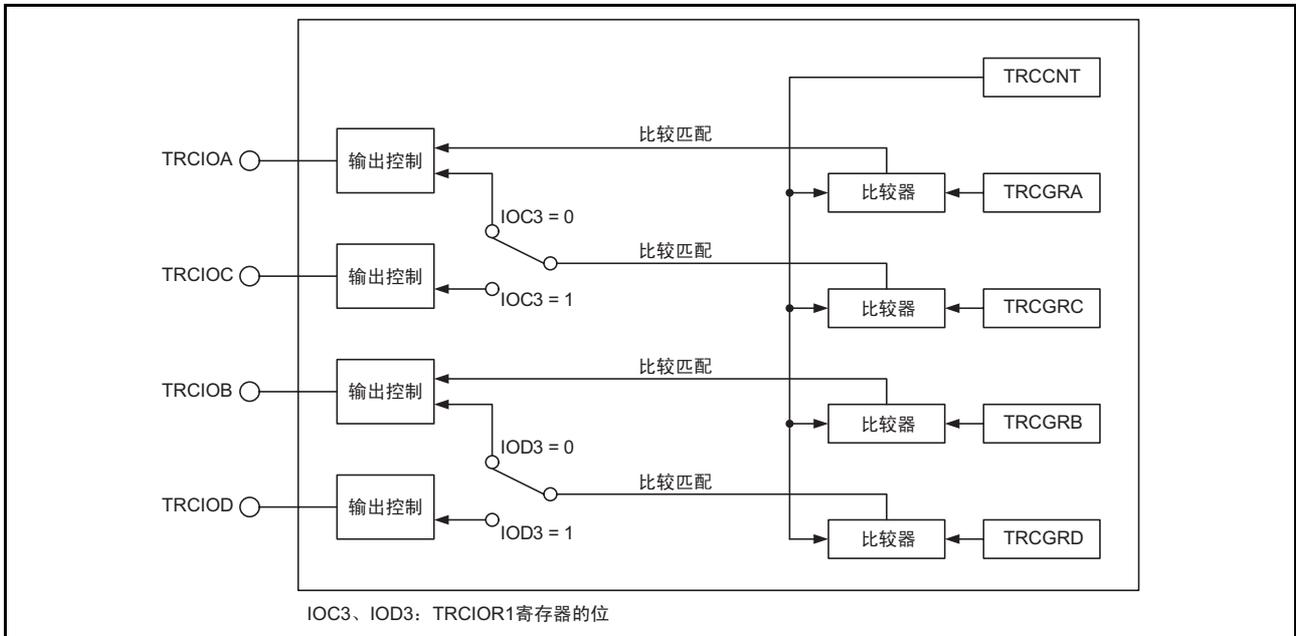


图 15.21 通用寄存器和输出引脚变更的框图

TRCIOA 和 TRCIOB 不重叠输出的运行例子如图 15.22 所示，设定如下：

- 将 TRCCR1 寄存器的 CCLR 位置 “1”（在发生输入捕捉/比较匹配 A 时清除 TRCCNT 计数器），在比较匹配时清除计数器，对 TRCCNT 寄存器进行周期计数。
- 将 TRCIOR0 寄存器的 IOA2 ~ IOA0 位置 “011b”（在发生比较匹配 A 时交替输出到 TRCIOA 引脚），进行交替输出。
- 将 TRCIOR0 寄存器的 IOB2 ~ IOB0 位置 “011b”（在发生比较匹配 B 时交替输出到 TRCIOB 引脚），进行交替输出。
- 将 TRCIOR1 寄存器的 IOC3 ~ IOC0 位置 “0011b”（在发生比较匹配 C 时交替输出到 TRCIOA 引脚），进行交替输出。
- 将 TRCIOR1 寄存器的 IOD3 ~ IOD0 位置 “0011b”（在发生比较匹配 D 时交替输出 TRCIOD 引脚），进行交替输出。

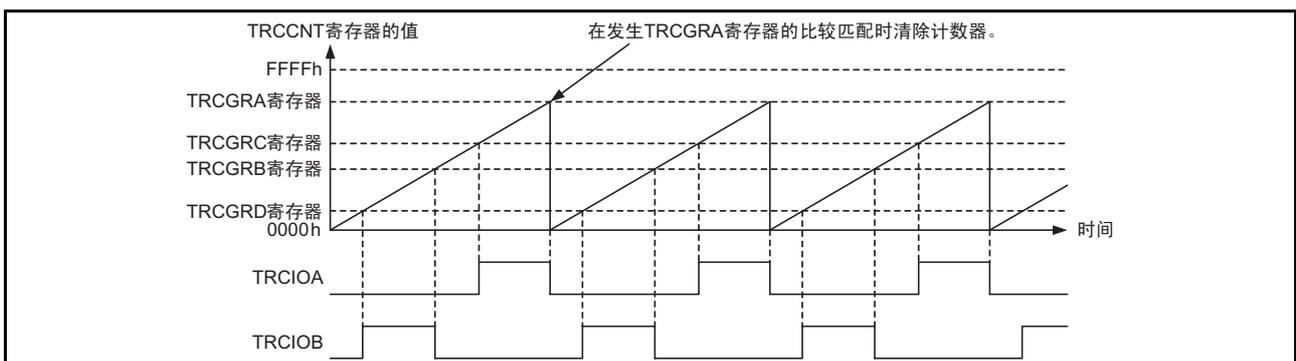


图 15.22 TRCIOA 和 TRCIOB 不重叠输出的运行例子

### 15.4.4 波形输出操作功能

能通过设定 TRCOPR 寄存器，由 INT1 输入或者比较器 B1 输出进行定时器 RC 的波形输出操作。

当 TRCOPR 寄存器的 OPE 位为“0”时，波形输出操作功能无效。通过设定 TRCIOR0、TRCIOR1、TRCOER 寄存器，输出定时器 RC 的 TRCIOA、TRCIOB、TRCIOC、TRCIOD。即使输入波形输出操作事件（INT1 输入或者比较器 B1 的“L”电平期间），波形输出操作功能也无效。

当 TRCOPR 寄存器的 OPE 位为“1”时，波形输出操作功能有效。如果输入波形输出操作事件，TRCOER 寄存器的 EA ~ ED 位就变为“1”。在波形输出操作期间，通过 TRCOPR 寄存器的 OPOL0 ~ OPOL1 位，将定时器 RC 引脚的输出电平固定为“L”电平、“H”电平或者高阻抗。在解除波形输出操作事件后，通过设定 TRCOPR 寄存器的 RESTATS 位，中止定时器 RC 引脚的波形输出操作并且重新开始输出。在重新开始输出后自动取得同步，避免输出不足 1 个周期的波形。

波形输出操作的运行例子如图 15.23 ~ 图 15.26 所示。

- 这是下拉定时器 RC 引脚，TRCOPR 寄存器的 OPE 位为“1”（波形输出操作有效），OPOL1 ~ OPOL0 位为“00b”（在下拉定时器 RC 引脚的情况下，在波形输出操作期间定时器 RC 的输出电平固定为高阻抗）并且 RESTATS 位为“0”（通过软件重新开始输出）的情况。

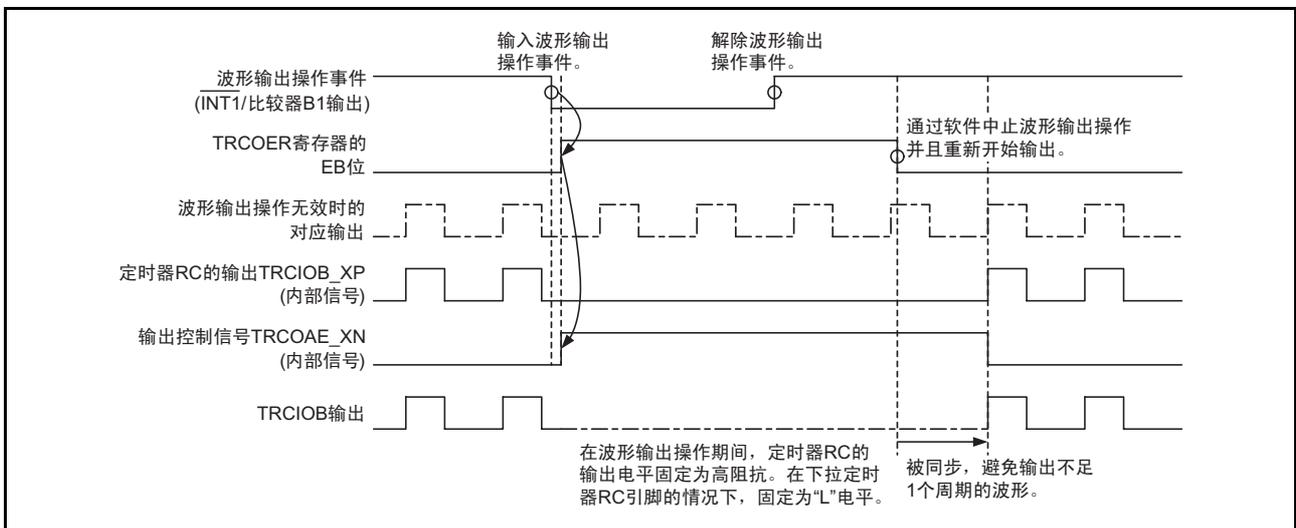


图 15.23 波形输出操作的运行例子（1）

- 这是上拉定时器 RC 引脚，TRCOPR 寄存器的 OPE 位为“1”（波形输出操作有效），OPOL1 ~ OPOL0 位为“01b”（在上拉定时器 RC 引脚的情况下，在波形输出操作期间定时器 RC 的输出电平固定为高阻抗）并且 RESTATS 位为“0”（通过软件重新开始输出）的情况。

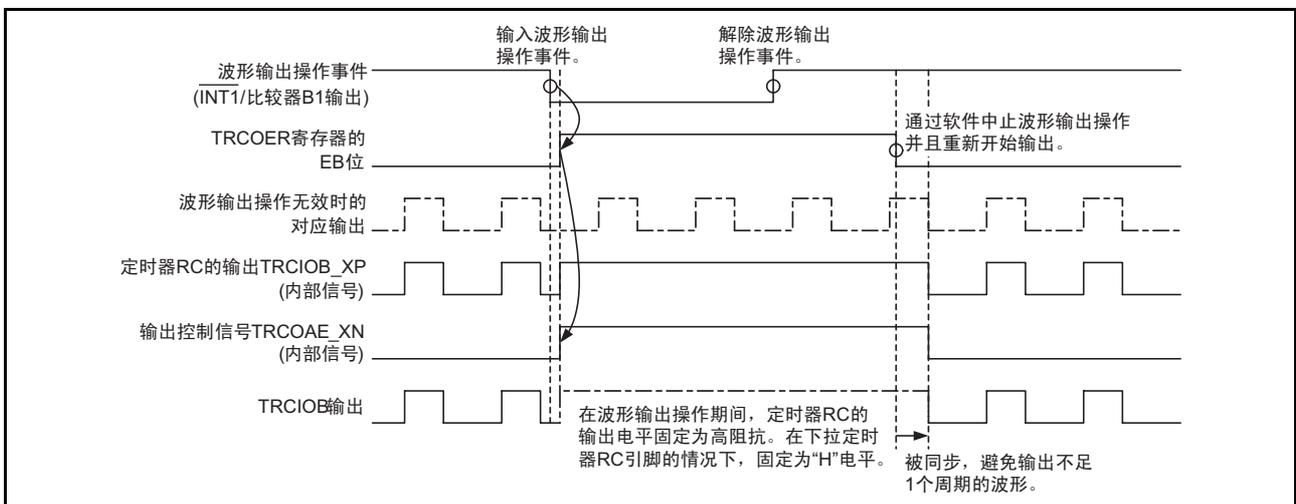


图 15.24 波形输出操作的运行例子（2）

- 这是TRCOPR寄存器的OPE位为“1”（波形输出操作有效），OPOL1~OPOL0位为“10b”（在波形输出操作期间，定时器RC的输出电平固定为“L”电平）并且RESTATS位为“1”（自动重新开始输出）的情况。

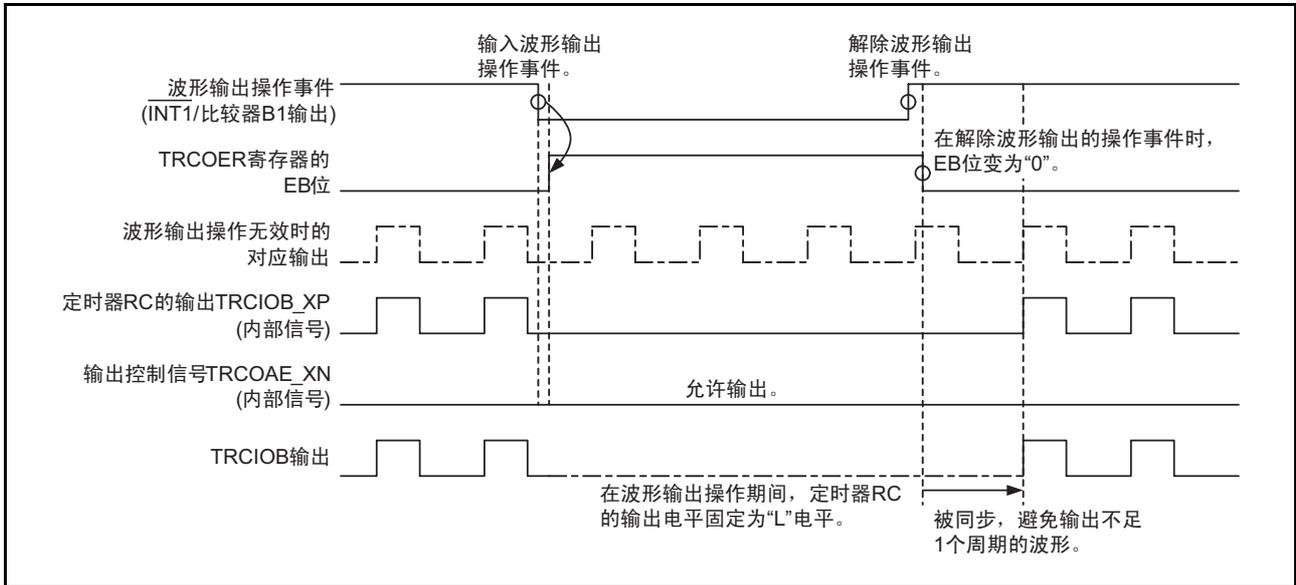


图 15.25 波形输出操作的运行例子（3）

- 这是TRCOPR寄存器的OPE位为“1”（波形输出操作有效），OPOL1~OPOL0位为“11b”（在波形输出操作期间，定时器RC的输出电平固定为“H”电平）并且RESTATS位为“1”（自动重新开始输出）的情况。

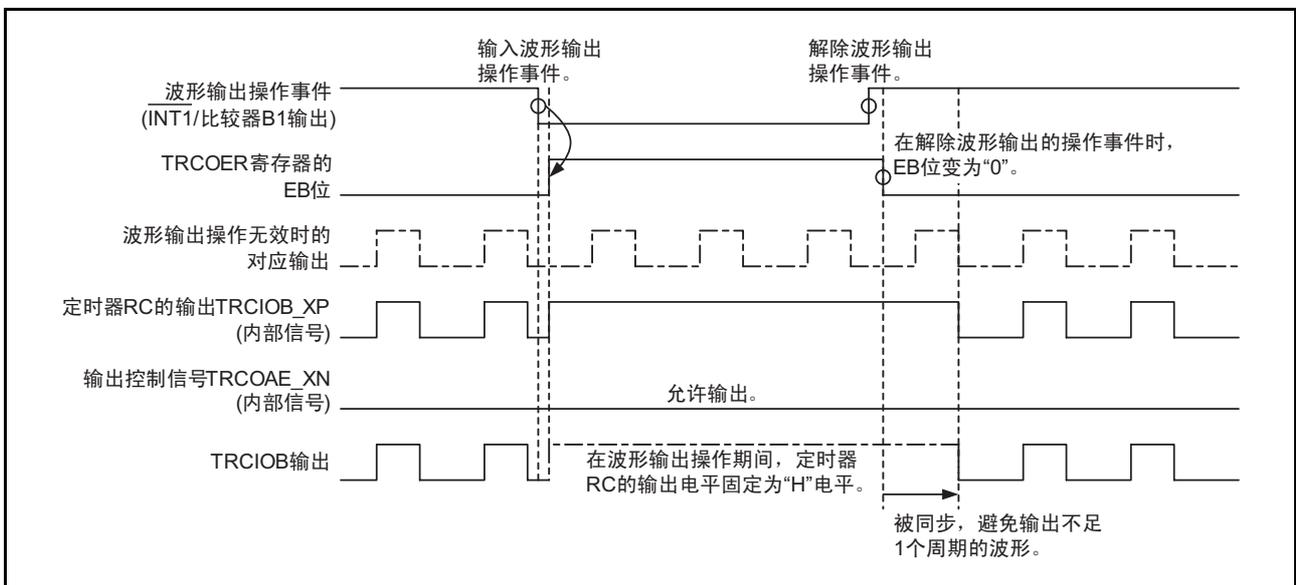


图 15.26 波形输出操作的运行例子（4）

## 15.5 运行时序

### 15.5.1 TRCCNT 寄存器的计数时序

计数时序图如图 15.27 所示。

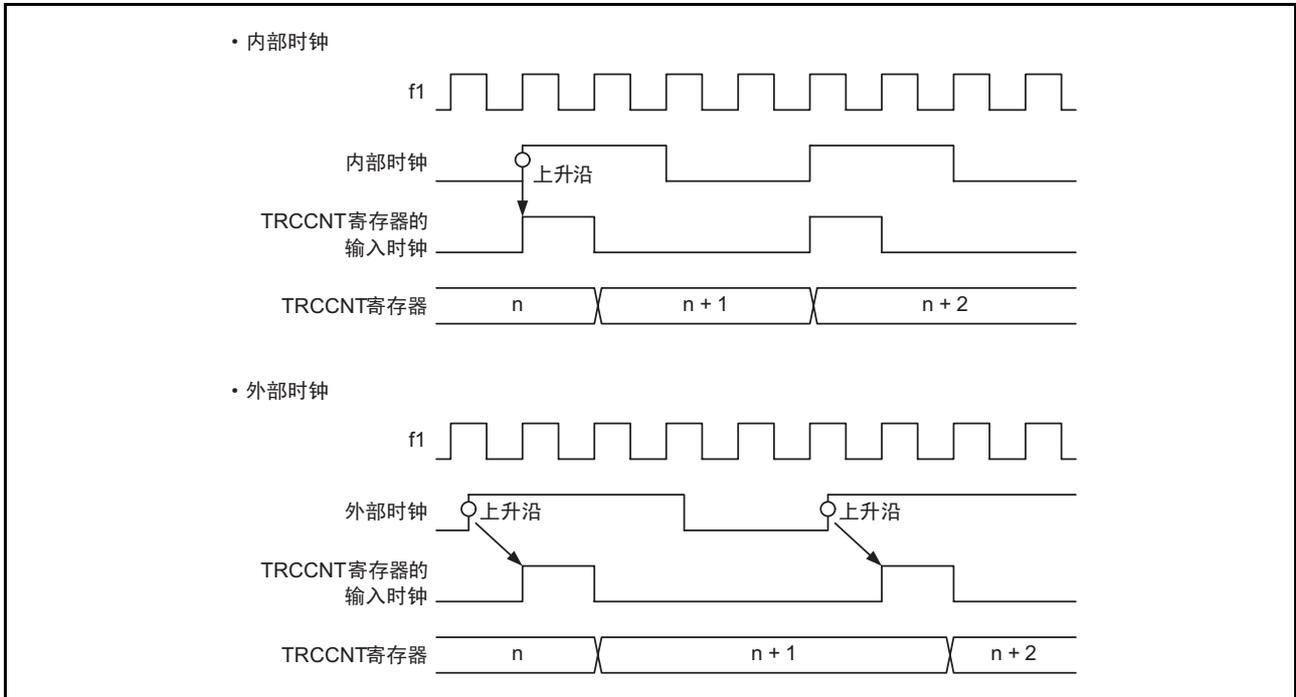


图 15.27 计数时序图

### 15.5.2 输出比较的输出时序

在 TRCCNT 寄存器和通用寄存器匹配的最后状态（在更新 TRCCNT 寄存器匹配后的计数值时）产生比较匹配信号。在发生比较匹配时，将 TRCIOR 寄存器设定的输出值输出到输出比较的输出引脚（TRCIOA、TRCIOB、TRCIOC、TRCIOD）。在 TRCCNT 寄存器和通用寄存器匹配后到产生 TRCCNT 寄存器的输入时钟前，不产生比较匹配信号。

输出比较的输出时序图如图 15.28 所示。

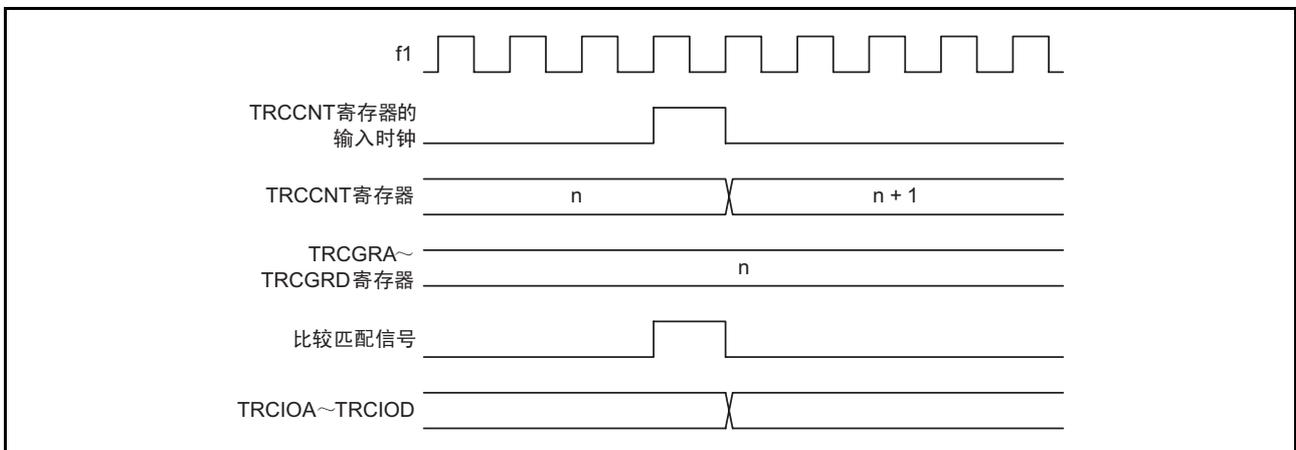


图 15.28 输出比较的输出时序图

### 15.5.3 输入捕捉的输入时序

能通过设定 TRCIOR0 寄存器和 TRCIOR1 寄存器，选择输入捕捉的输入的上升沿、下降沿或者双边沿。输入捕捉的输入时序图如图 15.29 所示，这是选择下降沿的情况。

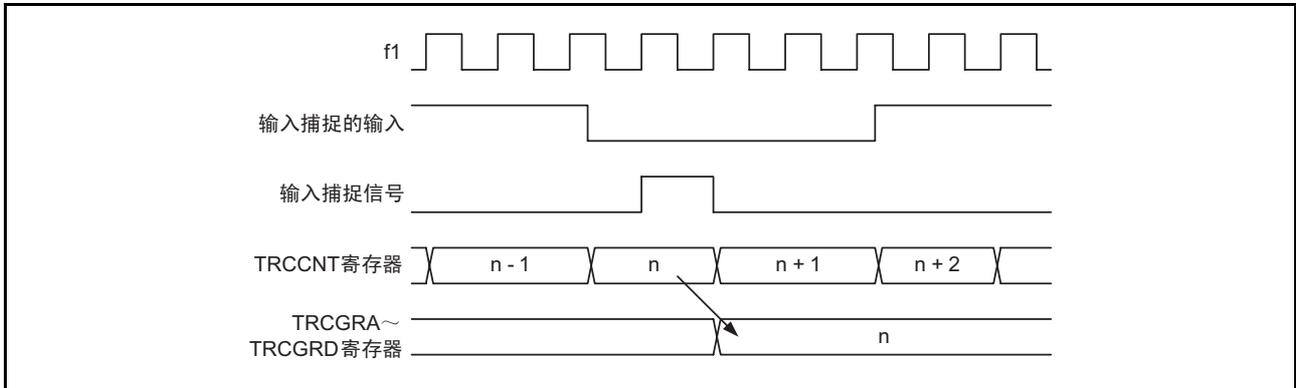


图 15.29 输入捕捉的输入时序图

### 15.5.4 通过比较匹配进行的计数器清除时序

通过比较匹配 A 进行的计数器清除时序图如图 15.30 所示。假设 TRCGRA 寄存器的值为  $n$ ，则计数器进行  $0 \sim n$  的计数，周期为  $n+1$ 。

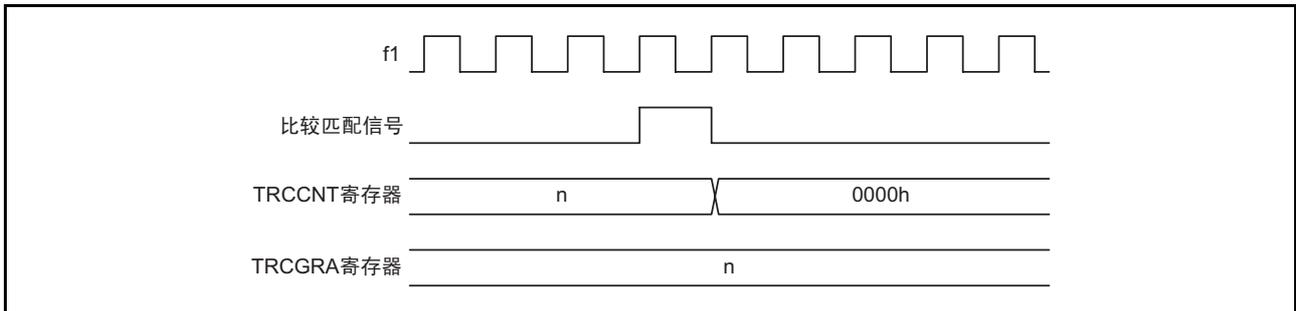


图 15.30 通过比较匹配 A 进行的计数器清除时序图

### 15.5.5 缓冲器运行时序

缓冲器运行时序图如图 15.31 所示。

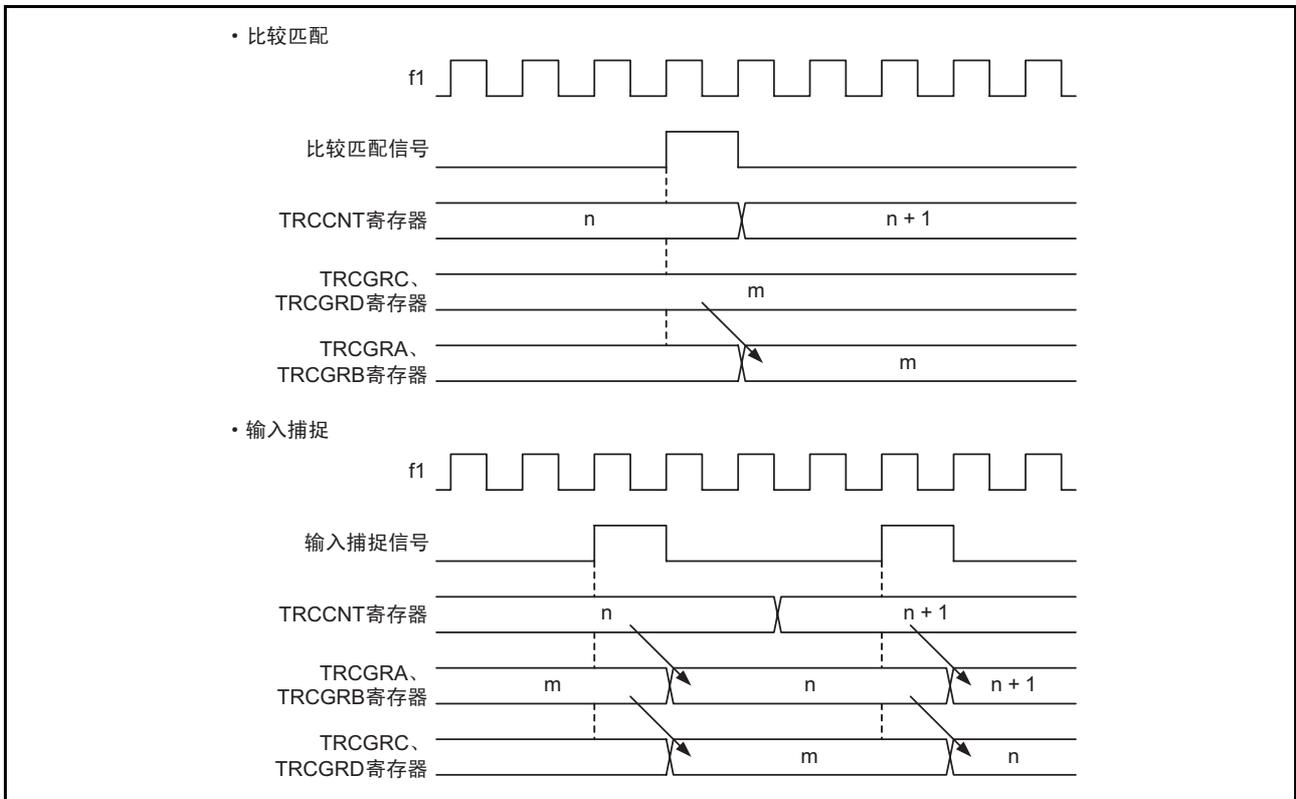


图 15.31 缓冲器运行时序图

### 15.5.6 比较匹配时的置位时序

在 TRCCNT 寄存器和通用寄存器（TRCGRA、TRCGRB、TRCGRC、TRCGRD）匹配时，用作输出比较寄存器的 TRCSR 寄存器的 IMFA ~ IMFD 位变为“1”。

在匹配的最后状态（在更新 TRCCNT 寄存器匹配后的计数值时）产生比较匹配信号。因此，在 TRCCNT 寄存器和通用寄存器匹配后到产生 TRCCNT 寄存器的输入时钟前，不产生比较匹配信号。

比较匹配时的时序图如图 15.32 所示。

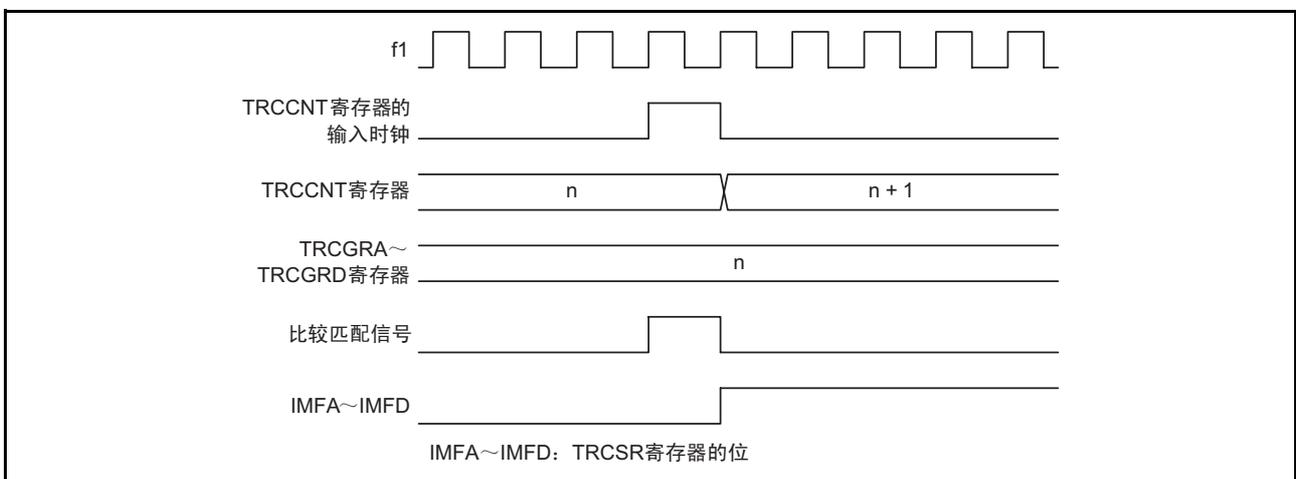


图 15.32 比较匹配时的时序图

### 15.5.7 输入捕捉时的置位时序

在发生输入捕捉时，用作输入捕捉寄存器的 TRCSR 寄存器的 IMFA ~ IMFD 位变为“1”。  
 输入捕捉时的时序图如图 15.33 所示。

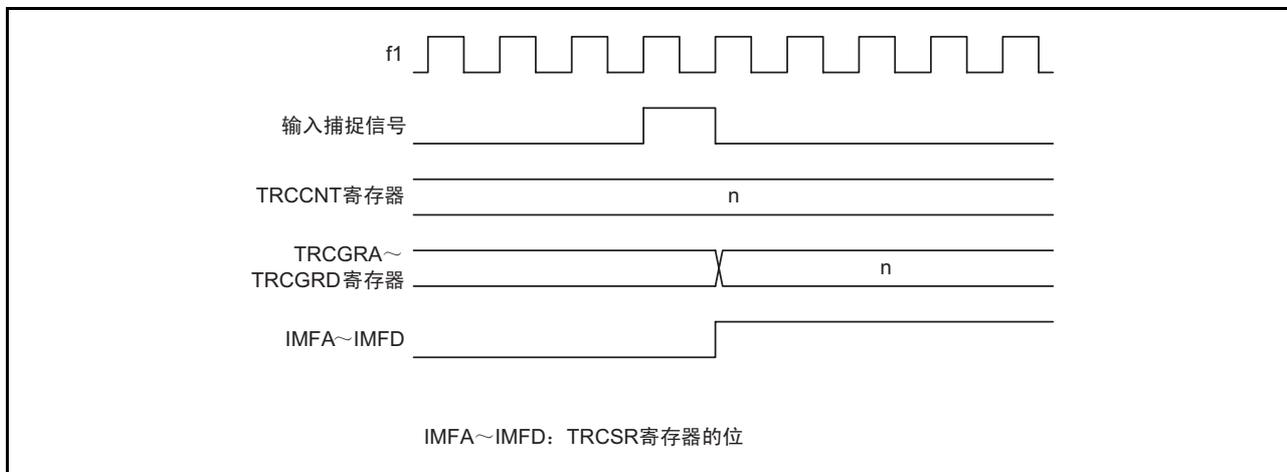


图 15.33 输入捕捉时的时序图

### 15.5.8 状态标志变为“0”的时序

如果 CPU 在读“1”后给此状态标志写“0”，此状态标志就变为“0”。  
 由 CPU 进行的状态标志变化的时序图如图 15.34 所示。

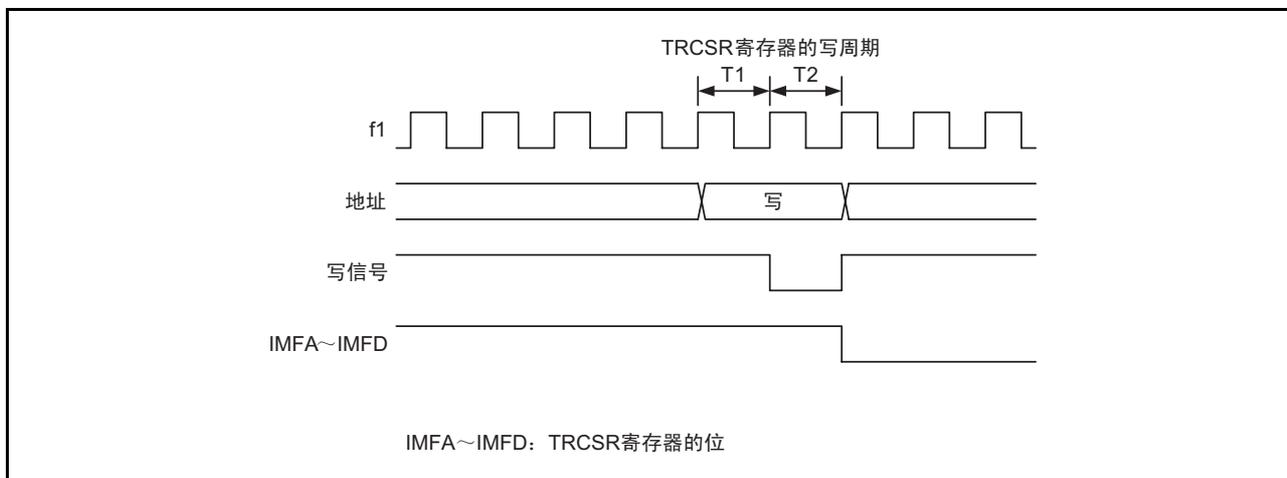


图 15.34 由 CPU 进行的状态标志变化的时序图

### 15.5.9 通过比较匹配发生 A/D 转换开始触发的时序

通过比较匹配发生 A/D 转换开始触发的时序图如图 15.35 所示。

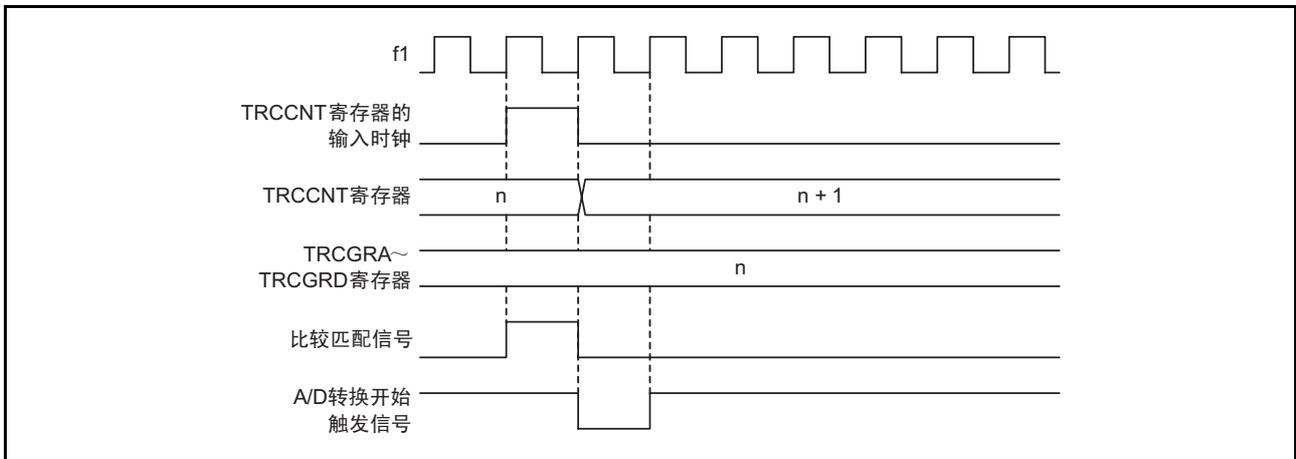


图 15.35 通过比较匹配发生 A/D 转换开始触发的时序图

## 15.6 使用定时器 RC 时的注意事项

### 15.6.1 TRCCNT 寄存器

当 TRCCR1 寄存器的 CCLR 位为 “1”（在发生输入捕捉 / 比较匹配 A 时清除 TRCCNT 计数器）时，必须注意以下事项：

- 在 TRCMR 寄存器的 CTS 位为 “1”（开始计数）的状态下，不能在 TRCCNT 寄存器变为 “0000h” 的同时通过程序将值写到 TRCCNT 寄存器。
- 如果 TRCCNT 寄存器变为 “0000h” 和写 TRCCNT 寄存器同时发生，值就无法被写入而 TRCCNT 寄存器变为 “0000h”。

如果在写 TRCCNT 寄存器后接着读 TRCCNT 寄存器，就可能读到写入前的值。此时，必须在写和读的指令之间执行 JMP.B 指令。

- 程序例子

```
MOV.W    #XXXXh, TRCCNT    ;写
JMP.B    L1                ;JMP.B 指令
L1:      MOV.W    TRCCNT, DATA    ;读
```

### 15.6.2 TRCCR1 寄存器

在将 TRCCR1 寄存器的 CKS2 ~ CKS0 位置 “110b”（fHOCO）时，必须将 fHOCO 的时钟频率设定为大于 CPU 的时钟频率。

### 15.6.3 TRCSR 寄存器

如果在写 TRCSR 寄存器后接着读 TRCSR 寄存器，就可能读到写入前的值。此时，必须在写和读的指令之间执行 JMP.B 指令。

- 程序例子

```
MOV.B    #XXh, TRCSR    ;写
JMP.B    L1             ;JMP.B 指令
L1:      MOV.B    TRCSR, DATA    ;读
```

### 15.6.4 计数源的转换

必须在停止计数后转换计数源。在转换计数源后，必须在至少等待 2 个 CPU 时钟周期后，写定时器 RC 的相关寄存器（地址 000E8h ~ 000FCh）。

- 变更步骤
  1. 将 TRCMR 寄存器的 CTS 位置“0”（停止计数）。
  2. 更改 TRCCR1 寄存器的 CKS0 ~ CKS2 位。
  3. 至少等待 2 个 CPU 时钟周期。
  4. 写定时器 RC 的相关寄存器（地址 000E8h ~ 000FCh）。

### 15.6.5 输入捕捉功能

输入捕捉信号的脉宽必须至少为 3 个定时器 RC 的运行时钟周期。

在将输入捕捉信号输入到 TRCIO<sub>j</sub> 引脚（j=A,B,C,D）后，需要等待 1 ~ 2 个定时器 RC 的运行时钟周期，然后将 TRCCNT 寄存器的值传送到 TRCGR<sub>i</sub> 寄存器（i=A,B,C,D）。

### 15.6.6 PWM2 模式的 TRCMR 寄存器

当 TRCCR2 寄存器的 CSTP 位为“1”（停止递增计数）时，不能在 TRCCNT 寄存器与 TRCGRA 寄存器比较匹配时写 TRCMR 寄存器。

### 15.6.7 MSTCR 寄存器

必须在停止定时器 RC 的计数后将 MSTCR 寄存器的 MSTTRC 位置“1”（待机）。

### 15.6.8 模式的转换

- 要在运行过程中转换模式时，必须在将 TRCMR 寄存器的 CTS 位置“0”（停止计数）后进行。
- 在模式转换后，必须在开始运行前将 TRCSR 寄存器的各标志置“0”。

### 15.6.9 定时器 RC 的相关寄存器的设定步骤

必须按照以下的步骤设定定时器 RC 的相关寄存器：

1. 设定定时器 RC 的运行模式（TRCMR 寄存器的 PWMB 位、PWMC 位、PWMD 位、PWM2 位）。
2. 设定步骤 1. 以外的寄存器。
3. 设定为允许端口输出（TRCOER 寄存器的 EA ~ ED 位）。

## 16. 串行接口 (UART0)

串行接口由 1 个通道的 UART0 构成。

### 16.1 概要

UART0 有产生传送时钟的定时器，并且有时钟同步串行 I/O 模式和异步串行 I/O (UART) 模式。

UART0 的规格和引脚结构分别如表 16.1 和表 16.2 所示，UART0 的框图和发送 / 接收部的框图分别如图 16.1 和图 16.2 所示。

表 16.1 UART0 的规格

项目		内容
输入 / 输出引脚		3 个 (CLK0、RXD0、TXD0)
时钟同步串行 I/O 模式	传送数据的格式	传送数据的长度: 8 位
	传送时钟	<ul style="list-style-type: none"> <li>当 U0MR 寄存器的 CKDIR 位为 “0” (内部时钟) 时: <math>f_i/(2(n+1))</math>  <math>f_i</math>: f1、f8、f32  <math>n</math>: U0BRG 寄存器的设定值 (00h ~ FFh)</li> <li>当 U0MR 寄存器的 CKDIR 位为 “1” (外部时钟) 时: fEXT (CLK0 引脚的输入)</li> </ul>
	错误检测	溢出错误
异步串行 I/O 模式	传送数据的格式	<ul style="list-style-type: none"> <li>字符位 (传送数据): 可选择 7 位、8 位或者 9 位。</li> <li>起始位: 1 位</li> <li>奇偶校验位: 可选择奇校验、偶校验或者无奇偶校验。</li> <li>停止位: 可选择 1 位或者 2 位。</li> </ul>
	传送时钟	<ul style="list-style-type: none"> <li>当 U0MR 寄存器的 CKDIR 位为 “0” (内部时钟) 时: <math>f_j/(16(n+1))</math>  <math>f_j</math>: f1、f8、f32  <math>n</math>: U0BRG 寄存器的设定值 (00h ~ FFh)</li> <li>当 U0MR 寄存器的 CKDIR 位为 “1” (外部时钟) 时: <math>f_{EXT}/(16(n+1))</math>  <math>f_{EXT}</math> (CLK0 引脚的输入)  <math>n</math>: U0BRG 寄存器的设定值 (00h ~ FFh)</li> </ul>
	错误检测	溢出错误、帧错误、奇偶校验错误、错误和标志
中断源		发送缓冲器空或者发送结束中断 (兼用)、接收结束中断

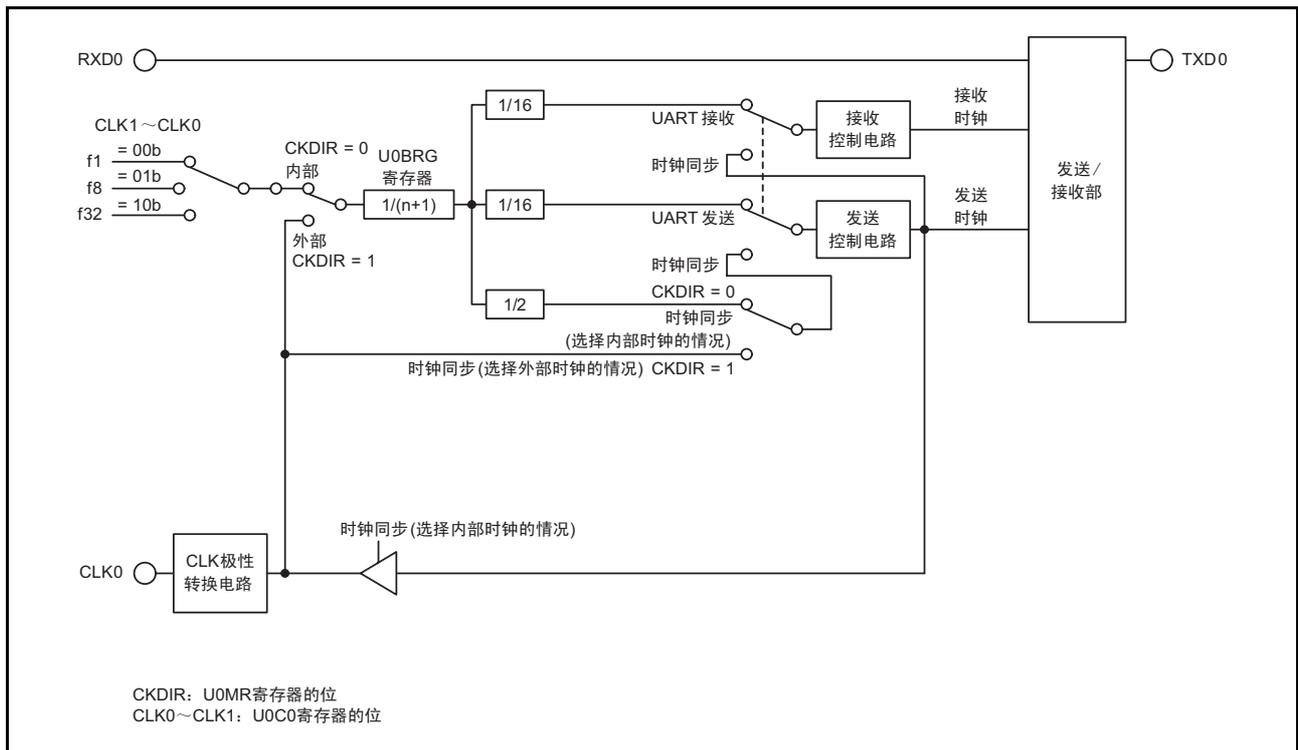


图 16.1 UART0 的框图

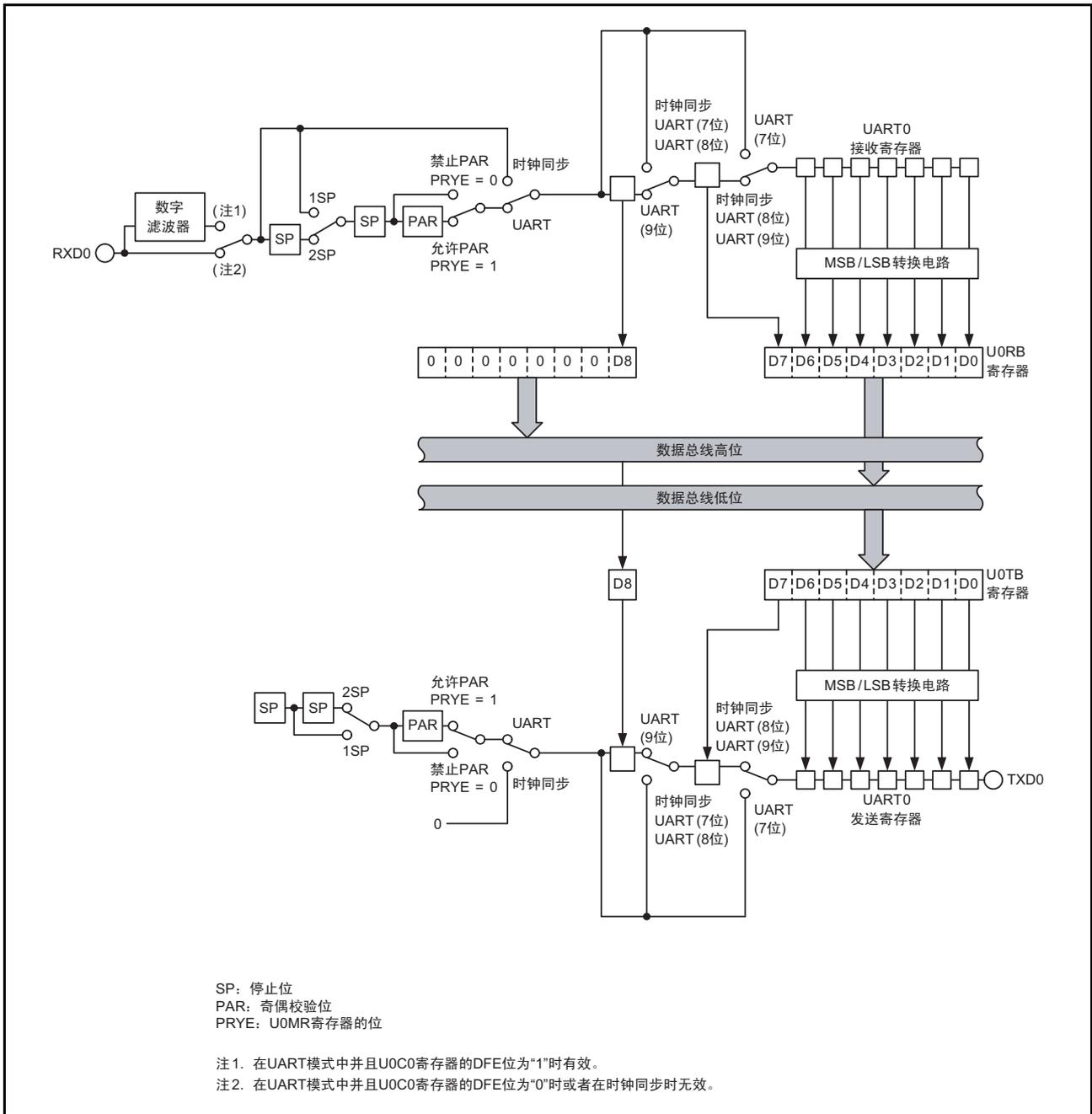


图 16.2 发送 / 接收部的框图

表 16.2 UART0 的引脚结构

引脚名	分配的引脚	输入 / 输出	功能
CLK0	P1_6	输入 / 输出	传送时钟输入 / 输出
RXD0	P1_4、P1_5、P4_6	输入	串行数据输入
TXD0	P1_4、P4_2、P4_6	输出	串行数据输出

## 16.2 寄存器说明

UART0 的寄存器结构如表 16.3 所示。

表 16.3 UART0 的寄存器结构

寄存器名	符号	复位后的值	地址	存取长度
UART0 发送 / 接收模式寄存器	U0MR	00h	00080h	8
UART0 位速率寄存器	U0BRG	XXh	00081h	8
UART0 发送缓冲寄存器	U0TBL	XXh	00082h	8 (注 1)
	U0TBH	XXh	00083h	8 (注 1)
UART0 发送 / 接收控制寄存器 0	U0C0	00001000b	00084h	8
UART0 发送 / 接收控制寄存器 1	U0C1	00000010b	00085h	8
UART0 接收缓冲寄存器	U0RBL	XXh	00086h	8 (注 1)
	U0RBH	XXh	00087h	8 (注 1)
UART0 中断标志和允许寄存器	U0IR	00h	00088h	8

X: 不定值

注 1. 存取方法的详细内容请参照寄存器说明。

### 16.2.1 UART0 发送 / 接收模式寄存器 (U0MR)

地址	00080h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	PRYE	PRY	STPS	CKDIR	SMD2	SMD1	SMD0
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	SMD0	串行 I/O 模式选择位	b2 b1 b0 0 0 0: 串行接口无效	R/W
b1	SMD1		0 0 1: 时钟同步串行 I/O 模式	R/W
b2	SMD2		1 0 0: UART 模式, 传送数据的长度为 7 位。 1 0 1: UART 模式, 传送数据的长度为 8 位。 1 1 0: UART 模式, 传送数据的长度为 9 位。 上述以外: 不能设定	R/W
b3	CKDIR	内部 / 外部时钟选择位	0: 内部时钟 1: 外部时钟	R/W
b4	STPS	停止位长选择位	0: 1 个停止位 1: 2 个停止位	R/W
b5	PRY	奇偶校验选择位 (注 1)	0: 奇校验 1: 偶校验	R/W
b6	PRYE	奇偶校验允许位	0: 禁止奇偶校验 1: 允许奇偶校验	R/W
b7	—	保留位	必须置“0”。	R/W

注 1. PRY 位在 PRTYE 位为“1” (允许奇偶校验) 时有效。

### 16.2.2 UART0 位速率寄存器 (U0BRG)

地址	00081h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	—	—	—	—	—	—
复位后的值	X	X	X	X	X	X	X	X

位	功能	设定范围	R/W
b7 ~ b0	假设设定值为 n，则 U0BRG 对计数源进行 n+1 分频。	00h ~ FFh	W

必须在停止发送和接收时使用 MOV 指令写 U0BRG 寄存器。  
 必须在设定 U0C0 寄存器的 CLK0 ~ CLK1 位后写 U0BRG 寄存器。

### 16.2.3 UART0 发送缓冲寄存器 (U0TB)

地址	00082h (U0TBL)							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	—	—	—	—	—	—
复位后的值	X	X	X	X	X	X	X	X

地址	00083h (U0TBH)							
位	b15	b14	b13	b12	b11	b10	b9	b8
符号	—	—	—	—	—	—	—	—
复位后的值	X	X	X	X	X	X	X	X

位	符号	功能	R/W
b0	—	发送数据	W
b1	—		W
b2	—		W
b3	—		W
b4	—		W
b5	—		W
b6	—		W
b7	—		W
b8	—		W
b9	—	什么也不指定。只能写“0”，读取值为不定值。	—
b10	—		
b11	—		
b12	—		
b13	—		
b14	—		
b15	—		

当传送数据的长度为 9 位时，必须以 8 位为单位按照 U0TBH 寄存器 → U0TBL 寄存器的顺序写 U0TB 寄存器。

必须使用 MOV 指令写 U0TB 寄存器。禁止字存取。

### 16.2.4 UART0 发送 / 接收控制寄存器 0 (U0C0)

地址	00084h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	UFORM	CKPOL	NCH	DFE	TXEPT	—	CLK1	CLK0
复位后的值	0	0	0	0	1	0	0	0

位	符号	位名	功能	R/W
b0	CLK0	U0BRG 计数源选择位 (注 1)	b1 b0 0 0: f1 0 1: f8 1 0: f32 1 1: 不能设定	R/W
b1	CLK1			R/W
b2	—	保留位	必须置“0”。	R/W
b3	TXEPT	发送寄存器空标志	0: 发送寄存器有数据 (正在发送) 1: 发送寄存器无数据 (发送结束)	R
b4	DFE	RXD0 数字滤波器允许位 (注 2)	0: 禁止数字滤波器 1: 允许数字滤波器	R/W
b5	NCH	数据输出选择位	0: TXD0 引脚为 CMOS 输出 1: TXD0 引脚为 N 沟道漏极开路输出	R/W
b6	CKPOL	CLK 极性选择位 (注 3)	0: 在传送时钟的下降沿输出发送数据，在上升沿输入接收数据。 1: 在传送时钟的上升沿输出发送数据，在下降沿输入接收数据。	R/W
b7	UFORM	传送格式选择位	0: LSB first 1: MSB first	R/W

注 1. 如果更改 U0BRG 计数源，就必须重新设定 U0BRG 寄存器。

注 2. DFE 位在异步串行 I/O 模式中有效。在时钟同步串行 I/O 模式中，必须将 DFE 位置“0” (禁止数字滤波器)。

注 3. CKPOL 位在时钟同步串行 I/O 模式中有效。

### 16.2.5 UART0 发送 / 接收控制寄存器 1 (U0C1)

地址	00085h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	U0RRM	U0IRS	RI	RE	TI	TE
复位后的值	0	0	0	0	0	0	1	0

位	符号	位名	功能	R/W
b0	TE	发送允许位	0: 禁止发送 1: 允许发送	R/W
b1	TI	发送缓冲器空标志	0: U0TB 寄存器有数据 1: U0TB 寄存器无数据	R
b2	RE	接收允许位	0: 禁止接收 1: 允许接收	R/W
b3	RI	接收结束标志 (注 1)	0: U0RB 寄存器有数据 1: U0RB 寄存器无数据	R
b4	U0IRS	UART0 发送中断源选择位	0: 发送缓冲器空 (TI=1) 1: 发送结束 (TXEPT=1)	R/W
b5	U0RRM	UART0 连续接收模式允许位 (注 2)	0: 禁止连续接收模式 1: 允许连续接收模式	R/W
b6	—	保留位	必须置“0”。	R/W
b7	—			

注 1. 如果读 U0RBH 寄存器，RI 位就变为“0”。

注 2. 在异步串行 I/O 模式中，必须将 U0RRM 位置“0”（禁止连续接收模式）。

### 16.2.6 UART0 接收缓冲寄存器 (U0RB)

地址	00086h (U0RBL)							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	—	—	—	—	—	—
复位后的值	X	X	X	X	X	X	X	X

地址	00087h (U0RBH)							
位	b15	b14	b13	b12	b11	b10	b9	b8
符号	SUM	PER	FER	OER	—	—	—	—
复位后的值	X	X	X	X	X	X	X	X

位	符号	位名	功能	R/W
b0	—	接收数据		R
b1	—			R
b2	—			R
b3	—			R
b4	—			R
b5	—			R
b6	—			R
b7	—			R
b8	—			R
b9	—	什么也不指定。只能写“0”，读取值为不定值。		—
b10	—			
b11	—			
b12	OER	溢出错误标志 (注 1)	0: 无溢出错误 1: 发生溢出错误	R
b13	FER	帧错误标志 (注 1)	0: 无帧错误 1: 发生帧错误	R
b14	PER	奇偶校验错误标志 (注 1)	0: 无奇偶校验错误 1: 发生奇偶校验错误	R
b15	SUM	错误和标志 (注 1)	0: 无错误 1: 发生错误	R

注 1. 如果将 U0MR 寄存器的 SMD2 ~ SMD0 位置“000b” (串行接口无效) 或者将 U0C1 寄存器的 RE 位置“0” (禁止接收), OER 位、FER 位、PER 位和 SUM 位就全部变为“0” (无错误)。当 OER 位、FER 位和 PER 位全部变为“0” (无错误) 时, SUM 位变为“0” (无错误)。另外, 如果读 U0RBH 寄存器, FER 位和 PER 位就变为“0”。

必须以 16 位为单位读 U0RB 寄存器。

### 16.2.7 UART0 中断标志和允许寄存器 (U0IR)

地址	00088h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	U0TIF	U0RIF	—	—	U0TIE	U0RIE	—	—
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	—	什么也不指定。读写值都为“0”。		—
b1	—			
b2	U0RIE	UART0 接收中断允许位	0: 禁止接收中断 1: 允许接收中断	R/W
b3	U0TIE	UART0 发送中断允许位	0: 禁止发送中断 1: 允许发送中断	R/W
b4	—	什么也不指定。读写值都为“0”。		—
b5	—			
b6	U0RIF	UART0 接收中断标志	0: 无接收中断请求 1: 有接收中断请求	R/W
b7	U0TIF	UART0 发送中断标志	0: 无发送中断请求 1: 有发送中断请求	R/W

#### U0RIF 位 (UART0 接收中断标志)

[为“0”的条件]

- 在读“1”后写“0”时。

[为“1”的条件]

- 在U0C1寄存器的RI位从“0”(U0RB寄存器无数据)变为“1”(U0RB寄存器有数据)时。

#### U0TIF 位 (UART0 发送中断标志)

[为“0”的条件]

- 在读“1”后写“0”时。

[为“1”的条件]

- 在发送缓冲器为空或者发送结束时。

## 16.3 运行说明

UART0 有时钟同步串行 I/O 模式和异步串行 I/O (UART) 模式。

### 16.3.1 时钟同步串行 I/O 模式

时钟同步串行 I/O 模式是使用传送时钟进行发送和接收的模式。

时钟同步串行 I/O 模式的规格以及时钟同步串行 I/O 模式中使用的寄存器及其设定值分别如表 16.4 和表 16.5 所示。

表 16.4 时钟同步串行 I/O 模式的规格

项目	规格
传送数据的格式	传送数据的长度: 8 位
传送时钟	<ul style="list-style-type: none"> <li>当 U0MR 寄存器的 CKDIR 位为 “0” (内部时钟) 时: <math>f_i/(2(n+1))</math>  <math>f_i</math>: f1、f8、f32  <math>n</math>: U0BRG 寄存器的设定值 (00h ~ FFh)</li> <li>当 U0MR 寄存器的 CKDIR 位为 “1” (外部时钟) 时: fEXT (CLK0 引脚的输入)</li> </ul>
发送开始条件	开始发送时需要以下的条件 (注 1): <ul style="list-style-type: none"> <li>U0C1 寄存器的 TE 位为 “1” (允许发送)。</li> <li>U0C1 寄存器的 TI 位为 “0” (U0TB 寄存器有数据)。</li> </ul>
接收开始条件	开始接收时需要以下的条件 (注 1): <ul style="list-style-type: none"> <li>U0C1 寄存器的 RE 位为 “1” (允许接收)。</li> <li>U0C1 寄存器的 TE 位为 “1” (允许发送)。</li> <li>U0C1 寄存器的 TI 位为 “0” (U0TB 寄存器有数据)。</li> </ul>
中断请求的发生时序	<ul style="list-style-type: none"> <li>在发送时, 能选择以下任意的条件:                             <ul style="list-style-type: none"> <li>U0C1 寄存器的 U0IRS 位为 “0” (发送缓冲器空):                                      在将数据从 U0TB 寄存器传送到 UART0 发送寄存器时 (开始发送时)。</li> <li>U0C1 寄存器的 U0IRS 位为 “1” (发送结束):                                      在 UART0 发送寄存器的数据发送结束时。</li> </ul> </li> <li>在接收时                              在将数据从 UART0 接收寄存器传送到 U0RB 寄存器时 (接收结束时)。</li> </ul>
错误检测	<ul style="list-style-type: none"> <li>溢出错误 (注 2)                              在读 U0RB 寄存器前开始接收下一个数据, 一旦接收到下一个数据的第 7 位, 就发生溢出错误。</li> </ul>
选择功能	<ul style="list-style-type: none"> <li>CLK 极性的选择                              传送数据的输出时序和输入时序可选择传送时钟的上升沿或者下降沿。</li> <li>LSB first 或者 MSB first 的选择                              选择是从 bit0 还是从 bit7 开始发送和接收。</li> <li>连续接收模式的选择                              在读 U0RB 寄存器的同时变为接收允许状态。</li> </ul>

注 1. 在选择外部时钟的情况下, 必须满足以下的条件:

- 当 U0C0 寄存器的 CKPOL 位为 “0” (在传送时钟的下降沿输出发送数据, 在上升沿输入接收数据) 时, 外部时钟为 “H” 电平状态。
- 当 CKPOL 位为 “1” (在传送时钟的上升沿输出发送数据, 在下降沿输入接收数据) 时, 外部时钟为 “L” 电平状态。

注 2. 如果发生溢出错误, U0RB 寄存器的接收数据 (b0 ~ b7) 就为不定值, 而且 U0IR 寄存器的 U0RIF 位不变。

表 16.5 时钟同步串行 I/O 模式中使用的寄存器及其设定值

寄存器	位	功能
U0TB	b0 ~ b7	必须设定发送数据。
U0RB	b0 ~ b7	能读接收数据。
	OER	溢出错误标志
U0BRG	b0 ~ b7	必须设定位速率。
U0MR	SMD2 ~ SMD0	必须置“001b”(时钟同步串行 I/O 模式)。
	CKDIR	必须选择内部时钟或者外部时钟。
U0C0	CLK0 ~ CLK1	必须选择 U0BRG 的计数源 (f1、f8、f32)。
	TXEPT	发送寄存器空标志
	NCH	必须选择 TXD0 引脚的输出形式 (CMOS 输出或者 N 沟道漏极开路输出)。
	CKPOL	必须选择传送时钟的极性。
	UFORM	必须选择 LSB first 或者 MSB first。
U0C1	TE	在允许发送时，必须置“1”。
	TI	发送缓冲器空标志
	RE	在允许接收时，必须置“1”。
	RI	接收结束标志
	U0IRS	UART0 发送中断源必须选择发送缓冲器空或者发送结束。
	U0RRM	必须选择禁止或者允许连续接收模式。

注 1. 必须给此表中没有记载的位写“0”。

16.3.1.1 运行例子

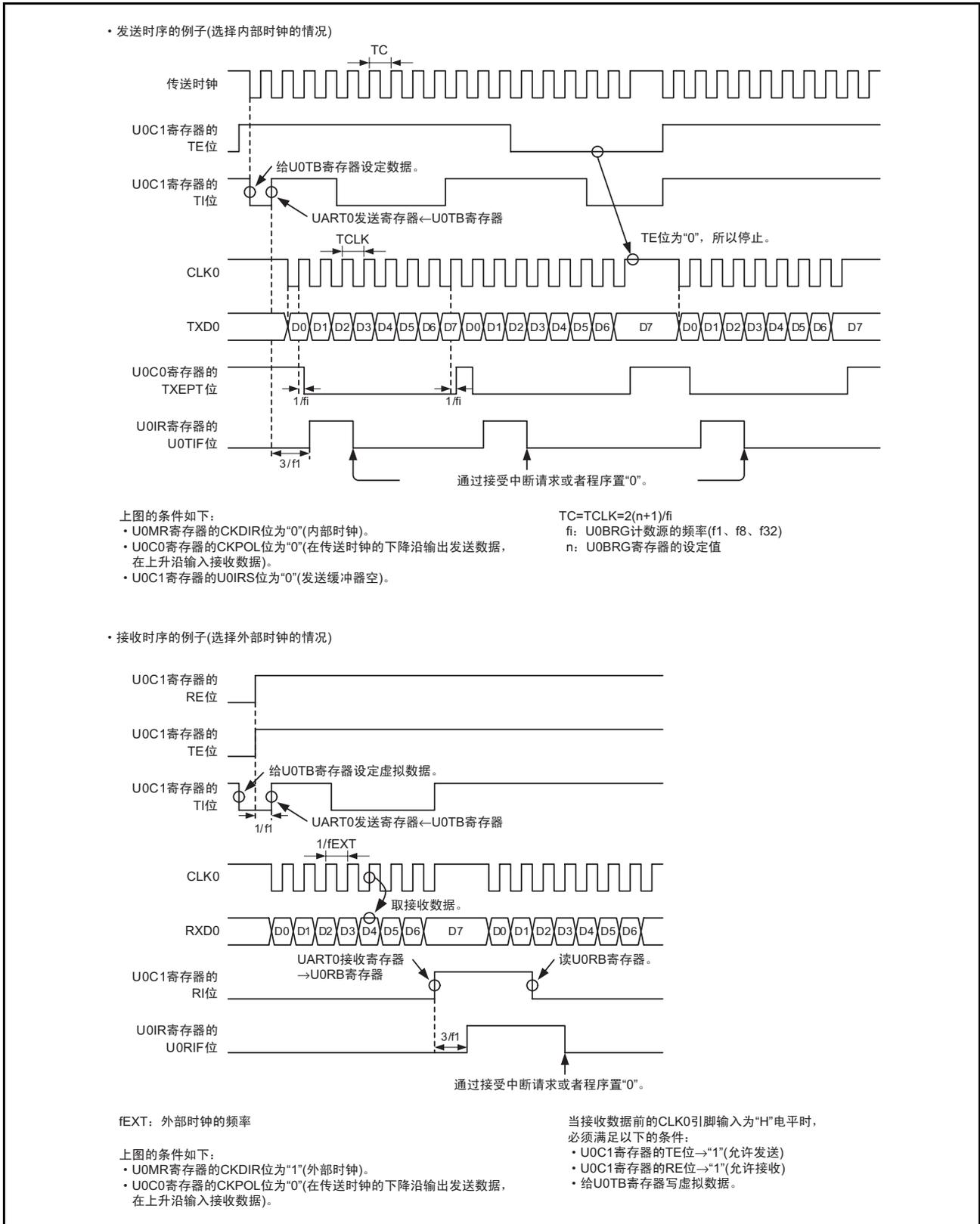


图 16.3 时钟同步串行 I/O 模式的发送 / 接收时序图

### 16.3.1.2 极性选择功能

传送时钟的极性如图 16.4 所示，能通过 U0C0 寄存器的 CKPOL 位选择传送时钟的极性。

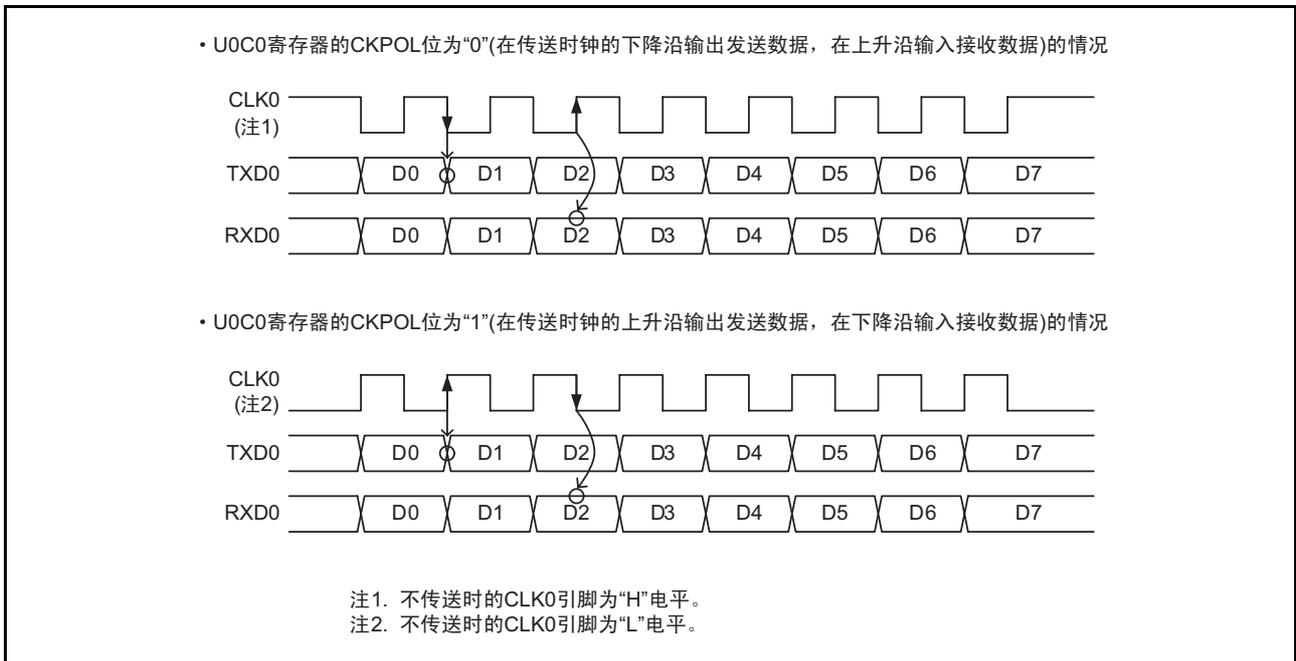


图 16.4 传送时钟的极性

### 16.3.1.3 LSB first 或者 MSB first 的选择

传送格式如图 16.5 所示，能通过 U0C0 寄存器的 UFORM 位选择传送格式。

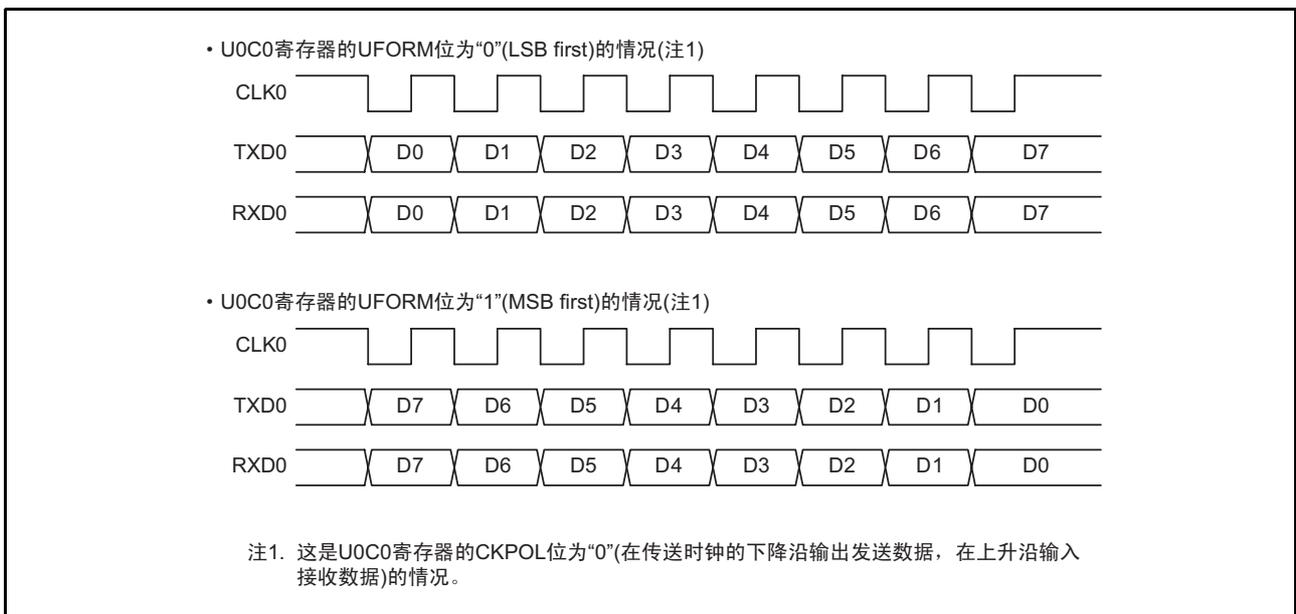


图 16.5 传送格式

#### 16.3.1.4 连续接收模式

通过将 U0C1 寄存器的 U0RRM 位置 “1” (允许连续接收模式)，进入连续接收模式。在连续接收模式中，通过读 U0RB 寄存器，U0C1 寄存器的 TI 位变为 “0” (U0TB 寄存器有数据)。当 U0RRM 位为 “1” 时，不能通过程序给 U0TB 寄存器写虚拟数据。

#### 16.3.1.5 发生通信错误时的处理方法

在时钟同步串行 I/O 模式中进行接收或者发送时，如果中途结束通信或者发生通信错误，就必须按照以下的步骤进行设定：

1. 将 U0C1 寄存器的 TE 位置 “0” (禁止发送) 并且将 RE 位置 “0” (禁止接收)。
2. 将 U0MR 寄存器的 SMD2~SMD0 位置 “000b” (串行接口无效)。
3. 将 U0MR 寄存器的 SMD2~SMD0 位置 “001b” (时钟同步串行 I/O 模式)。
4. 将 U0C1 寄存器的 TE 位置 “1” (允许发送) 并且将 RE 位置 “1” (允许接收)。

### 16.3.2 异步串行 I/O (UART) 模式

异步串行 I/O 模式是在设定任意的位速率和传送数据的格式后进行发送和接收的模式。

异步串行 I/O 模式的规格以及异步串行 I/O 模式中使用的寄存器及其设定值分别如表 16.6 和表 16.7 所示。

表 16.6 异步串行 I/O 模式的规格

项目	规格
传送数据的格式	<ul style="list-style-type: none"> <li>• 字符位：可选择 7 位、8 位或者 9 位。</li> <li>• 起始位：1 位</li> <li>• 奇偶校验位：可选择奇校验、偶校验或者无奇偶校验。</li> <li>• 停止位：可选择 1 位或者 2 位。</li> </ul>
传送时钟	<ul style="list-style-type: none"> <li>• 当 U0MR 寄存器的 CKDIR 位为 “0” (内部时钟) 时：<math>f_j/(16(n+1))</math>  <math>f_j</math>: f1、f8、f32  <math>n</math>: U0BRG 寄存器的设定值 (00h ~ FFh)</li> <li>• 当 U0MR 寄存器的 CKDIR 位为 “1” (外部时钟) 时：<math>f_{EXT}/(16(n+1))</math>  <math>f_{EXT}</math> (CLK0 引脚的输入)  <math>n</math>: U0BRG 寄存器的设定值 (00h ~ FFh)</li> </ul>
发送开始条件	开始发送时需要以下的条件： <ul style="list-style-type: none"> <li>• U0C1 寄存器的 TE 位为 “1” (允许发送)。</li> <li>• U0C1 寄存器的 TI 位为 “0” (U0TB 寄存器有数据)。</li> </ul>
接收开始条件	开始接收时需要以下的条件： <ul style="list-style-type: none"> <li>• U0C1 寄存器的 RE 位为 “1” (允许接收)。</li> <li>• 检测到起始位。</li> </ul>
中断请求的发生时序	<ul style="list-style-type: none"> <li>• 在发送时，可选择以下的任意条件：                             <ul style="list-style-type: none"> <li>- U0C1 寄存器的 U0IRS 位 “0” (发送缓冲器空)：                                      在将数据从 U0TB 寄存器传送到 UART0 发送寄存器时 (开始发送时)。</li> <li>- U0C1 寄存器的 U0IRS 位为 “1” (发送结束)：                                      在 UART0 发送寄存器的数据发送结束时。</li> </ul> </li> <li>• 在接收时                              在将数据从 UART0 接收寄存器传送到 U0RB 寄存器时 (接收结束时)。</li> </ul>
错误检测	<ul style="list-style-type: none"> <li>• 溢出错误 (注 1)                              在读 U0RB 寄存器前接收到下一个数据，一旦接收到下一个数据的最后停止位的前 1 位，就发生溢出错误。</li> <li>• 帧错误                              当未检测到设定个数的停止位时，发生帧错误。</li> <li>• 奇偶校验错误                              在允许奇偶校验的情况下，如果字符位和奇偶校验位中的 “1” 的个数不是设定的个数，就发生奇偶校验错误。</li> <li>• 错误和标志                              如果发生溢出错误、帧错误或者奇偶校验错误，此标志就变为 “1”。</li> </ul>

注 1. 如果发生溢出错误，U0RB 寄存器的接收数据 (b0 ~ b8) 就为不定值，而且 U0IR 寄存器的 U0RIF 位不变。

表 16.7 异步串行 I/O 模式中使用的寄存器及其设定值

寄存器	位	功能
U0TB	b0 ~ b8	必须设定发送数据 (注 1)。
U0RB	b0 ~ b8	能读接收数据 (注 2)。
	OER	溢出错误标志
	FER	帧错误标志
	PER	奇偶校验错误标志
	SUM	错误和标志
U0BRG	b0 ~ b7	必须设定位速率。
U0MR	SMD2 ~ SMD0	当传送数据的长度为 7 位时，必须置“100b”。 当传送数据的长度为 8 位时，必须置“101b”。 当传送数据的长度为 9 位时，必须置“110b”。
	CKDIR	必须选择内部时钟或者外部时钟。
	STPS	必须选择 1 个停止位或者 2 个停止位。
	PRY、PRYE	必须选择奇校验、偶校验或者无奇偶校验。
U0C0	CLK0 ~ CLK1	必须选择 U0BRG 的计数源 (f1、f8、f32)。
	TXEPT	发送寄存器空标志
	NCH	必须选择 TXD0 引脚的输出形式 (CMOS 输出或者 N 沟道漏极开路输出)。
	CKPOL	必须置“0” (在传送时钟的下降沿输出发送数据，在下降沿输入接收数据)。
	UFORM	当传送数据的长度为 8 位时，必须选择 LSB first 或者 MSB first。 当传送数据的长度为 7 位或者 9 位时，必须置“0” (LSB first)。
U0C1	TE	在允许发送时，必须置“1”。
	TI	发送缓冲器空标志
	RE	在允许接收时，必须置“1”。
	RI	接收结束标志
	U0IRS	UART0 发送中断源必须选择发送缓冲器空或者发送结束。
	U0RRM	必须置“0” (禁止连续接收模式)。

注 1. 使用的位如下:

- 传送数据的长度为 7 位: b0 ~ b6
- 传送数据的长度为 8 位: b0 ~ b7
- 传送数据的长度为 9 位: b0 ~ b8

注 2. 当传送数据的长度为 7 位时，b7 ~ b8 的内容为不定值；当传送数据的长度为 8 位时，b8 的内容为不定值。

16.3.2.1 运行例子

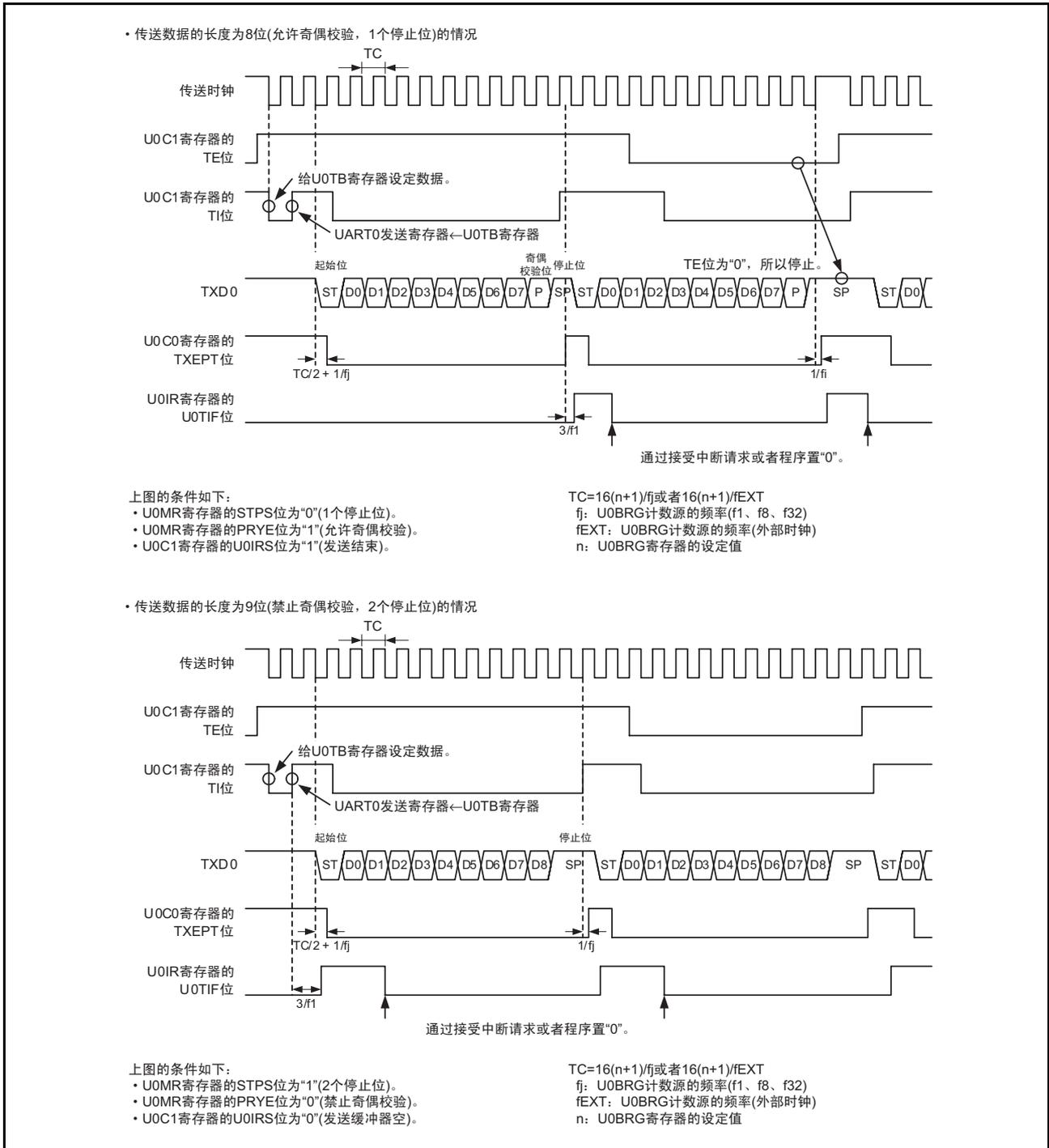


图 16.6 异步串行 I/O 模式的发送时序图

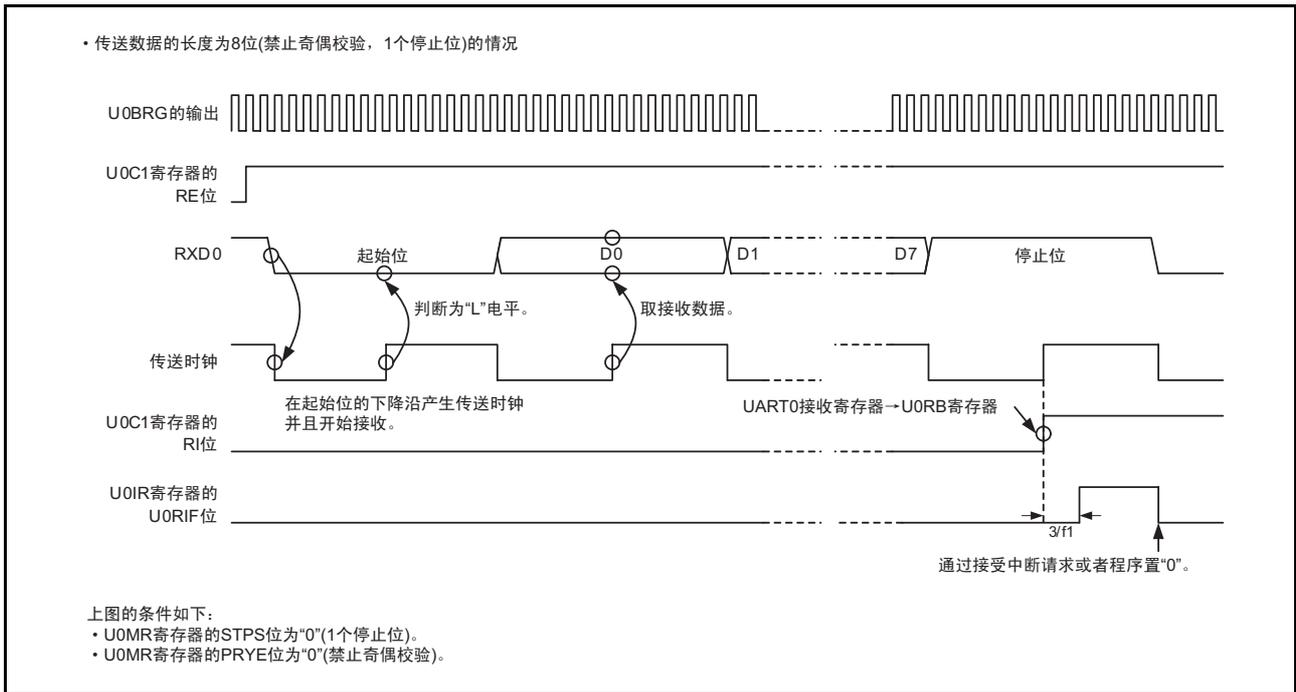


图 16.7 异步串行 I/O 模式的接收时序图

### 16.3.2.2 位速率

在异步串行 I/O 模式中，位速率是通过 U0BRG 寄存器进行 16 分频后的频率。  
 U0BRG 寄存器的设定值的计算式如下：

- 选择内部时钟的情况

$$\text{U0BRG寄存器的设定值} = \frac{f_j}{\text{位速率} \times 16} - 1$$

f<sub>j</sub>: U0BRG计数源的频率(f1、f8、f32)

- 选择外部时钟的情况

$$\text{U0BRG寄存器的设定值} = \frac{f_{\text{EXT}}}{\text{位速率} \times 16} - 1$$

f<sub>EXT</sub>: U0BRG计数源的频率(外部时钟)

表 16.8 异步串行 I/O 模式的位速率设定例子 (选择内部时钟的情况)

位速率 (bps)	U0BRG 计数源	系统时钟 =20MHz			系统时钟 =18.432MHz (注 1)			系统时钟 =8MHz		
		U0BRG 寄存器的设定值	实际时间 (bps)	设定误差 (%)	U0BRG 寄存器的设定值	实际时间 (bps)	设定误差 (%)	U0BRG 寄存器的设定值	实际时间 (bps)	设定误差 (%)
1200	f8	129(81h)	1201.92	0.16	119(77h)	1200.00	0.00	51(33h)	1201.92	0.16
2400	f8	64(40h)	2403.85	0.16	59(3Bh)	2400.00	0.00	25(19h)	2403.85	0.16
4800	f8	32(20h)	4734.85	-1.36	29(1Dh)	4800.00	0.00	12(0Ch)	4807.69	0.16
9600	f1	129(81h)	9615.38	0.16	119(77h)	9600.00	0.00	51(33h)	9615.38	0.16
14400	f1	86(56h)	14367.82	-0.22	79(4Fh)	14400.00	0.00	34(22h)	14285.71	-0.79
19200	f1	64(40h)	19230.77	0.16	59(3Bh)	19200.00	0.00	25(19h)	19230.77	0.16
28800	f1	42(2Ah)	29069.77	0.94	39(27h)	28800.00	0.00	16(10h)	29411.76	2.12
38400	f1	32(20h)	37878.79	-1.36	29(1Dh)	38400.00	0.00	12(0Ch)	38461.54	0.16
57600	f1	21(15h)	56818.18	-1.36	19(13h)	57600.00	0.00	8(08h)	55555.56	-3.55
115200	f1	10(0Ah)	113636.36	-1.36	9(09h)	115200.00	0.00	—	—	—

注 1. 对于高速内部振荡器，必须将 FR18S0 寄存器的调整值写到 FRV1 寄存器并且将 FR18S1 寄存器的调整值写到 FRV2 寄存器。

这是选择高速内部振荡器为系统时钟并且将 SCKCR 寄存器的 PHISSEL2~PHISSEL0 位置 “001b” (2 分频模式) 的情况。高速内部振荡器的精度请参照 “20. 电特性”。

### 16.3.2.3 RXD0 数字滤波器

当 U0C0 寄存器的 DFE 位为 “1” (允许数字滤波器) 时，RXD0 输入经过消除噪声的数字滤波器电路被取到内部。噪声消除电路由 3 段串联的锁存电路和匹配检测电路构成。通过 16 倍传送率频率的基本时钟对 RXD0 输入进行采样，如果 3 个锁存器的输出匹配，就将该电平传送到后段，否则就保持以前的值。

即，如果 RXD0 输入在连续 3 个或者 3 个以上的时钟期间保持相同的电平，就视为信号，否则就视为噪声。

RXD0 数字滤波器的框图如图 16.8 所示。

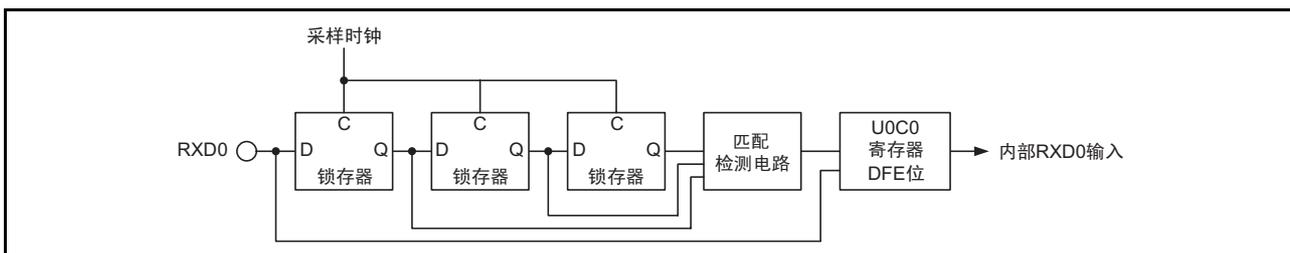


图 16.8 RXD0 数字滤波器的框图

### 16.3.2.4 发生通信错误时的处理方法

在 UART 模式中进行接收或者发送时，如果中途结束通信或者发生通信错误，就必须按照以下的步骤进行设定：

1. 将 U0C1 寄存器的 TE 位置 “0” (禁止发送) 并且将 RE 位置 “0” (禁止接收)。
2. 将 U0MR 寄存器的 SMD2~SMD0 位置 “000b” (串行接口无效)。
3. 将 U0MR 寄存器的 SMD2~SMD0 位置 “100b” (UART 模式，传送数据的长度为 7 位)、“101b” (UART 模式，传送数据的长度为 8 位) 或者 “110b” (UART 模式，传送数据的长度为 9 位)。
4. 将 U0C1 寄存器的 TE 位置 “1” (允许发送) 并且将 RE 位置 “1” (允许接收)。

## 16.4 UART0 的中断

UART0 的中断请求有发送缓冲器空或者发送结束中断以及接收结束中断。因为这些中断请求分配在共用的向量地址，所以需要根据标志判断中断源。

中断请求一览表如表 16.9 所示。

表 16.9 中断请求一览表

中断请求	中断发生条件
发送缓冲器空	U0TIF=1 (有发送中断请求) 并且 U0TIE=1 (允许发送中断)
发送结束	
接收结束	U0RIF=1 (有接收中断请求) 并且 U0RIE=1 (允许接收中断)

U0TIF、U0TIE、U0RIF、U0RIE: U0IR 寄存器的位

注 1. 当满足中断发生条件并且 FLG 寄存器的 I 标志为“1”时，CPU 执行中断异常处理。

## 16.5 使用串行接口 (UART0) 时的注意事项

与时钟同步串行 I/O 模式和异步串行 I/O 模式无关，必须以 16 位为单位读 U0RB 寄存器。

如果读 U0RBH 寄存器，U0RB 寄存器的 FER 位和 PER 位就变为“0”（无帧错误并且无奇偶校验错误），U0C1 寄存器的 RI 位也变为“0”（U0RB 寄存器无数据）。

必须在读 U0RB 寄存器后通过读取值确认接收错误。

- 读接收缓冲寄存器的程序例子

```
MOV.W    0086H, R0    ;读 U0RB 寄存器
```

在异步串行 I/O 模式中并且传送数据的长度为 9 位时，必须以 8 位为单位按照 U0TBH 寄存器 →U0TBL 寄存器的顺序写 U0TB 寄存器。

- 写发送缓冲寄存器的程序例子

```
MOV.B    #XXH, 0083H    ;写 U0TBH 寄存器  
MOV.B    #XXH, 0082H    ;写 U0TBL 寄存器
```

不能在通信过程中将 MSTCR 寄存器的 MSTUART 位置“1”（待机）。要设定为模块待机模式时，必须确认通信结束。在通信结束后，必须在将 U0C1 寄存器的 TE 位和 RE 位置“0”（禁止通信）后设定为模块待机状态。在解除模块待机状态后，必须重新进行通信的初始设定。

## 17. A/D 转换器

R8C/M11A 群和 R8C/M12A 群内置 10 位逐次逼近方式的 A/D 转换器，最多能处理 6 个通道的模拟输入。

### 17.1 概要

A/D 转换器的规格和框图分别如表 17.1 和图 17.1 所示。

表 17.1 A/D 转换器的规格

项目	规格
A/D 转换方式	逐次逼近方式
模拟输入电压	0V ~ AVCC
输入通道	6 个通道 (AN0 ~ AN4、AN7)
分辨率	10 位
运行时钟	f1、f2、f4、f8、fAD
转换时间	2 $\mu$ s (以 20MHz 运行时) (每个通道)
A/D 运行模式	<ul style="list-style-type: none"><li>• 单次模式：对 1 个通道进行 1 次 A/D 转换。</li><li>• 重复模式：对 1 个通道重复进行 A/D 转换。</li><li>• 单次扫描模式：对 2 个通道进行 1 次 A/D 转换</li><li>• 重复扫描模式：对 2 个通道重复进行 A/D 转换。</li></ul>
A/D 转换的数据寄存器 (2 个)	与保存 A/D 转换结果的各通道对应的 16 位数据寄存器 (有效数据长度：10 位)
A/D 转换的开始条件	<ul style="list-style-type: none"><li>• 软件触发</li><li>• 定时器 RC 的转换开始触发</li><li>• 外部触发</li></ul>
中断源	在 A/D 转换结束时发生 A/D 转换中断。
其他	通过 MSTCR 寄存器的 MSTAD 位，将 A/D 转换器设定为待机。

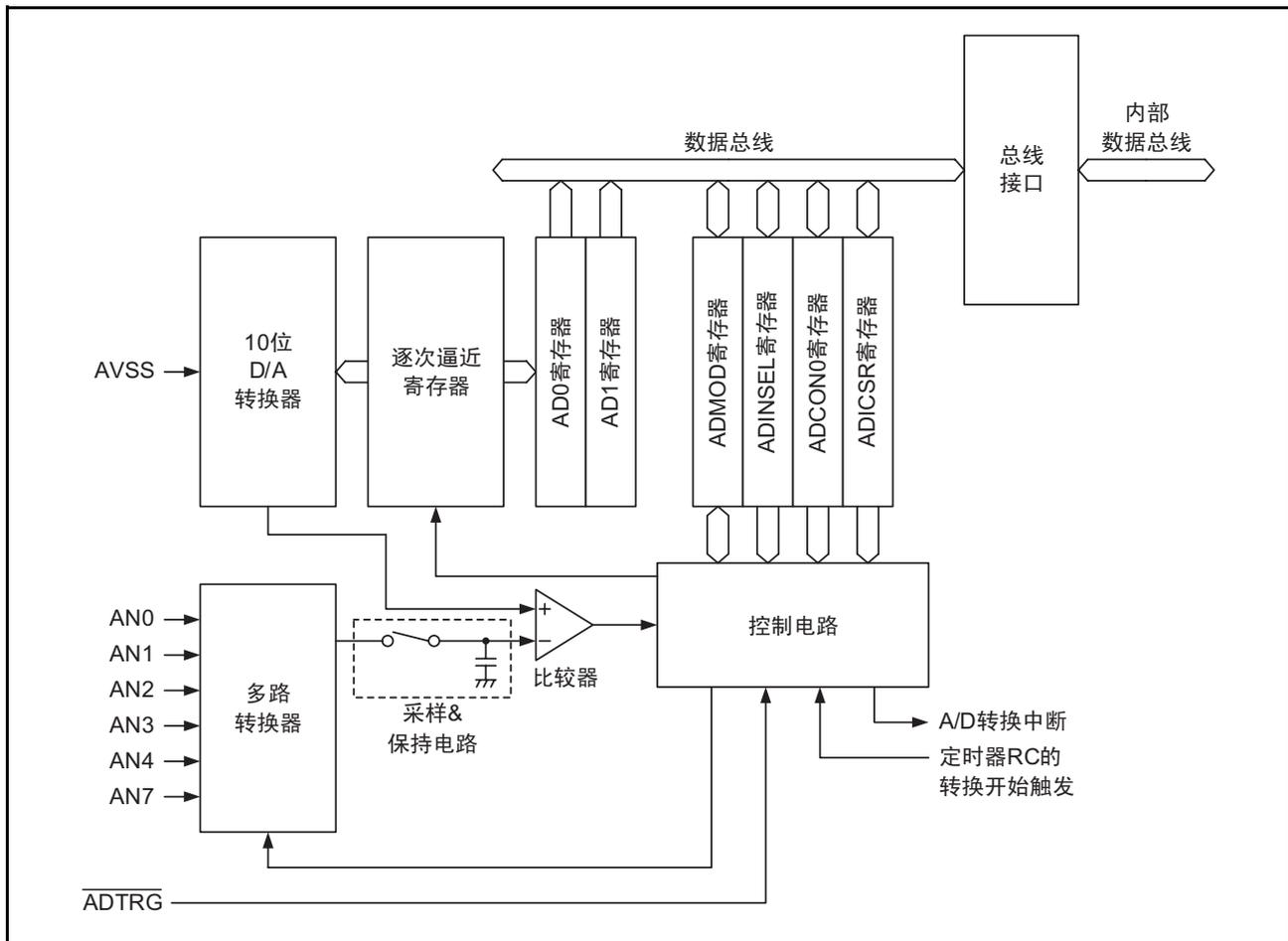


图 17.1 A/D 转换器的框图

A/D 转换器的引脚结构如表 17.2 所示。  
 AVCC 引脚和 AVSS 引脚是 A/D 转换器内部的模拟部电源。  
 6 个模拟输入引脚分成 3 个通道组。

表 17.2 A/D 转换器的引脚结构

引脚名	分配的引脚	输入 / 输出	功能
AVCC	VCC	输入	模拟部的电源输入
AVSS	VSS	输入	模拟部的接地输入
AN0	P1_0	输入	通道组 0 的模拟输入
AN1	P1_1	输入	
AN2	P1_2	输入	
AN3	P1_3	输入	通道组 1 的模拟输入
AN4	P1_4	输入	
AN7	P1_7	输入	通道组 2 的模拟输入
ADTRG	P3_7	输入	用于开始 A/D 转换的外部触发输入

## 17.2 寄存器说明

A/D 转换器的寄存器结构如表 17.3 所示。

表 17.3 A/D 转换器的寄存器结构

寄存器名	有效数据	符号	复位后的值	地址	存取长度
A/D 寄存器 0	低 8 位	AD0L	XXh	00098h	8 或者 16 (注 1)
	高 2 位	AD0H	000000XXb	00099h	
A/D 寄存器 1	低 8 位	AD1L	XXh	0009Ah	8 或者 16 (注 1)
	高 2 位	AD1H	000000XXb	0009Bh	
A/D 模式寄存器		ADMOD	00h	0009Ch	8
A/D 输入选择寄存器		ADINSEL	00h	0009Dh	8
A/D 控制寄存器 0		ADCON0	00h	0009Eh	8
A/D 中断控制状态寄存器		ADICSR	00h	0009Fh	8

X: 不定值

注 1. 存取方法的详细内容请参照寄存器说明。

### 17.2.1 A/D 寄存器 i (ADi) (i=0,1)

地址	00098h (AD0L)、0009Ah (AD1L)							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	—	—	—	—	—	—
复位后的值	X	X	X	X	X	X	X	X

地址	00099h (AD0H)、0009Bh (AD1H)							
位	b15	b14	b13	b12	b11	b10	b9	b8
符号	—	—	—	—	—	—	—	—
复位后的值	0	0	0	0	0	0	X	X

位	符号	功能	R/W
b7 ~ b0	—	A/D 转换结果的低 8 位	R
b8	—	A/D 转换结果的高 2 位	R
b9	—		
b10	—	什么也不指定。读写值都为“0”。	—
b11	—		
b12	—		
b13	—		
b14	—		
b15	—		

ADi 寄存器 (i=0,1) 是保存 A/D 转换结果的 16 位只读寄存器，分为 ADiL (低位) 和 ADiH (高位)。模拟输入通道和 ADi 寄存器的对应如表 17.4 所示。

如果读 ADiH 寄存器的高 6 位，读取值就为“0”。能以字节或者字为单位进行存取。在进行字节存取时，必须在读 ADiL 寄存器后读 ADiH 寄存器。如果在 A/D 转换过程中改写 ADMOD、ADINSEL、ADCON0 寄存器中任意一个的内容，转换结果就为不定值。

表 17.4 模拟输入通道和 ADi 寄存器的对应

模拟输入通道			保存转换结果的 A/D 数据寄存器
通道组 0 (ADGSEL1 ~ ADGSEL0=00b)	通道组 1 (ADGSEL1 ~ ADGSEL0=01b)	通道组 2 (ADGSEL1 ~ ADGSEL0=10b)	
AN0	AN2	AN4	AD0 寄存器
AN1	AN3	AN7	AD1 寄存器

ADGSEL0 ~ ADGSEL1: ADINSEL 寄存器的位

### 17.2.2 A/D 模式寄存器 (ADM0D)

地址	0009Ch							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	ADCAP1	ADCAP0	—	MD1	MD0	CKS2	CKS1	CKS0
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	CKS0	A/D 转换时钟选择位 (注 1)	b2 b1 b0	R/W
b1	CKS1		0 0 0: f8	R/W
b2	CKS2		0 0 1: f4 0 1 0: f2 0 1 1: f1 1 0 0: fAD 上述以外: 不能设定	R/W
b3	MD0	A/D 运行模式选择位	b4 b3	R/W
b4	MD1		0 0: 单次模式 0 1: 重复模式 1 0: 单次扫描模式 1 1: 重复扫描模式	R/W
b5	—	保留位	必须置“0”。	R/W
b6	ADCAP0	A/D 转换触发选择位	b7 b6	R/W
b7	ADCAP1		0 0: 禁止由外部触发开始 A/D 转换 0 1: 不能设定 1 0: 由定时器 RC 的转换触发开始 A/D 转换 1 1: 由外部触发 ( $\overline{\text{ADTRG}}$ ) 开始 A/D 转换	R/W

注 1. 必须在 ADCON0 寄存器的 ADST 位为“0” (停止 A/D 转换) 的状态下设定 CKS0 ~ CKS2 位。有关系统时钟 (f) 和 fAD 的关系, 请参照“9.2.4 系统时钟 f 选择寄存器 (PHISEL)”。

如果在 A/D 转换过程中改写 ADM0D 寄存器的内容, 转换结果就为不定值。

#### CKS0 ~ CKS2 位 (A/D 转换时钟选择位)

这些位选择用于 A/D 转换的时钟。

#### ADCAP0 ~ ADCAP1 位 (A/D 转换触发选择位)

这些位选择或者禁止用于开始 A/D 转换的触发。

### 17.2.3 A/D 输入选择寄存器 (ADINSEL)

地址	0009Dh							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	ADGSEL1	ADGSEL0	—	—	—	—	—	CH0
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	CH0	通道选择位	参照“表 17.5 通道组和 A/D 转换器的输入通道”。	R/W
b1	—	保留位	必须置“0”。	R/W
b2	—			
b3	—			
b4	—			
b5	—			
b6	ADGSEL0	A/D 输入组选择位	b7 b6 00: 通道组 0 (AN0、AN1) 01: 通道组 1 (AN2、AN3) 10: 通道组 2 (AN4、AN7) 11: 不能设定	R/W
b7	ADGSEL1			R/W

如果在 A/D 转换过程中改写 ADINSEL 寄存器的内容，转换结果就为不定值。

#### CH0 位 (通道选择位)

必须在 ADCON0 寄存器的 ADST 位为“0” (停止 A/D 转换) 的状态下选择输入通道。

表 17.5 通道组和 A/D 转换器的输入通道

	ADGSEL1 位	ADGSEL0 位	CH0 位	单次模式 重复模式	单次扫描模式 重复扫描模式
通道组 0	0	0	0	AN0	AN0、AN1
			1	AN1	
通道组 1	0	1	0	AN2	AN2、AN3
			1	AN3	
通道组 2	1	0	0	AN4	AN4、AN7
			1	AN7	

### 17.2.4 A/D 控制寄存器 0 (ADCON0)

地址	0009Eh							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	—	—	—	—	—	ADST
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	ADST	A/D 转换开始标志	0: 停止 A/D 转换 1: 正在 A/D 转换	R/W
b1	—	什么也不指定。读写值都为“0”。		—
b2	—			
b3	—			
b4	—			
b5	—			
b6	—			
b7	—			

ADCON0 寄存器控制 A/D 转换。

#### ADST 位 (A/D 转换开始标志)

[ 为 “0” 的条件 ]

- 在单次模式和单次扫描模式中，当 A/D 转换结束时。
- 在通过软件写 “0” 时。
- 在将 MSTCR 寄存器的 MSTAD 位置 “1” (待机) 时 (模块待机的情况)。
- 在将 CKSTPR 寄存器的 STPM 位置 “1” (时钟停止 (停止模式)) 时 (停止模式的情况)。

[ 为 “1” 的条件 ]

- 在通过软件写 “1” 时。
- 在输入定时器 RC 的转换开始触发时。
- 在输入外部触发 (ADTRG) 时。

### 17.2.5 A/D 中断控制状态寄存器 (ADICSR)

地址	0009Fh							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	ADF	ADIE	—	—	—	—	—	—
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	—	保留位	必须置“0”。	R/W
b1	—			
b2	—			
b3	—			
b4	—			
b5	—			
b6	ADIE	A/D 中断允许位	0: 禁止 A/D 转换中断 1: 允许 A/D 转换中断	R/W
b7	ADF	A/D 转换结束标志	0: 正在 A/D 转换 1: A/D 转换结束	R/W (注1)

注 1. 只能给 ADF 位写“0”（正在 A/D 转换）。

#### ADF 位 (A/D 转换结束标志)

此位是表示 A/D 转换结束的状态标志。

[为“0”的条件]

- 在读“1”后写“0”时。
- 在将MSTCR寄存器的MSTAD位置“1”（待机）时（模块待机的情况）。
- 在将CKSTPR寄存器的STPM位置“1”（时钟停止（停止模式））时（停止模式的情况）。

[为“1”的条件]

- 在单次模式和单次扫描模式中，当A/D转换结束时。
- 在重复模式和重复扫描模式中，当所选通道的A/D转换全部结束时。

### 17.3 运行说明

A/D 转换器有单次模式、重复模式、单次扫描模式和重复扫描模式，为逐次逼近方式，分辨率为 10 位。必须在 ADCON0 寄存器的 ADST 位为“0”（停止 A/D 转换）的状态下转换运行模式和模拟输入通道。

#### 17.3.1 有关多个模式的共同事项

##### 17.3.1.1 输入采样和 A/D 转换时间

A/D 转换器内置采样&保持电路。如果 ADCON0 寄存器的 ADST 位变为“1”（正在 A/D 转换），A/D 转换器就在经过 A/D 转换开始的延迟时间（ $t_D$ ）后，对输入信号进行采样并且开始 A/D 转换。

A/D 转换时序图如图 17.2 所示，单次模式和非单次模式的 A/D 转换时间分别如表 17.6 和表 17.7 所示。

如图 17.2 所示，A/D 转换时间（ $t_{CONV}$ ）包括  $t_D$  和输入采样时间（ $t_{SPL}$ ）。在此， $t_D$  取决于 ADCON0 寄存器的写时序而非固定值，因此转换时间在表 17.6 所示的范围内变化。

表 17.6 所示的值为第 1 次的转换时间，表 17.7 所示的值为第 2 次以后的转换时间。

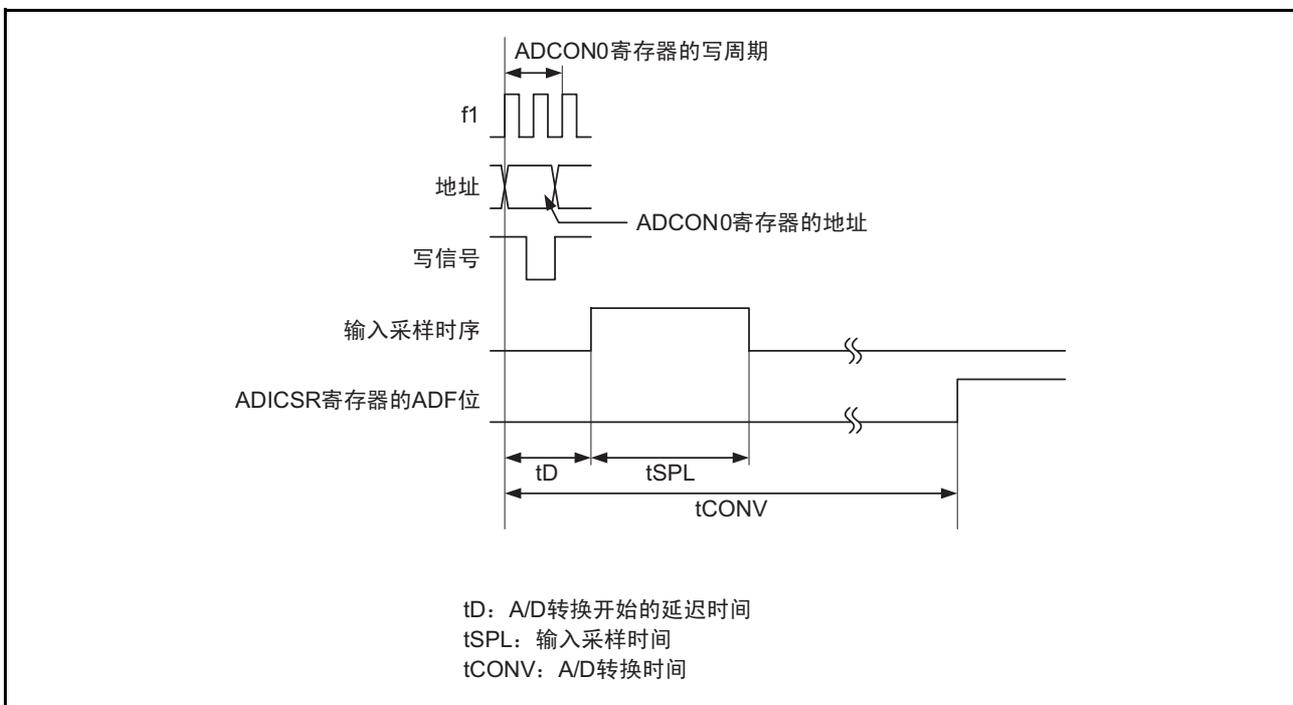


图 17.2 A/D 转换时序图

表 17.6 单次模式的 A/D 转换时间

项目	符号	A/D 转换时钟														
		f1			f2			f4			f8			fAD		
		CKS0=1			CKS0=0			CKS0=1			CKS0=0			CKS0=0		
		CKS1=1						CKS1=0						CKS1=0		
		CKS2=0 (注 1)												CKS2=1 (注 2)		
		最小	典型	最大	最小	典型	最大	最小	典型	最大	最小	典型	最大	最小	典型	最大
A/D 转换开始的延迟时间	tD	—	3	—	3	—	4	3	—	6	3	—	10	—	3	—
输入采样时间	tSPL	—	15	—	—	30	—	—	60	—	—	120	—	—	15	—
A/D 转换时间	tCONV	—	43	—	83	—	84	163	—	166	323	—	330	—	43	—

CKS0、CKS1、CKS2: ADMOD 寄存器的位

注 1. 表中的数值单位是系统时钟 (f) 的状态数。

注 2. 表中的数值单位是 fAD 的状态数。

表 17.7 非单次模式的 A/D 转换时间

CKS2	CKS1	CKS0	A/D 转换时钟	输入采样时间	转换时间
0	1	1	f1	15 (注 1)	40 (注 1)
		0	f2	30 (注 1)	80 (注 1)
	0	1	f4	60 (注 1)	160 (注 1)
		0	f8	120 (注 1)	320 (注 1)
1	0	0	fAD	15 (注 2)	40 (注 2)

CKS0、CKS1、CKS2: ADMOD 寄存器的位

注 1. 表中的数值单位是系统时钟 (f) 的状态数。

注 2. 表中的数值单位是 fAD 的状态数。

### 17.3.1.2 外部触发的输入时序

也能通过输入外部触发来开始 A/D 转换。当 ADMOD 寄存器的 ADCAP1 ~ ADCAP0 位为 “11b” (由外部触发 (ADTRG) 开始 A/D 转换) 时，从 ADTRG 引脚输入外部触发。在 ADTRG 输入引脚的下降沿 ADCON0 寄存器的 ADST 位变为 “1” (正在 A/D 转换)，开始 A/D 转换。其他运行和通过软件将 ADCON0 寄存器的 ADST 位置 “1” 的情况相同。

外部触发的输入时序图如图 17.3 所示。

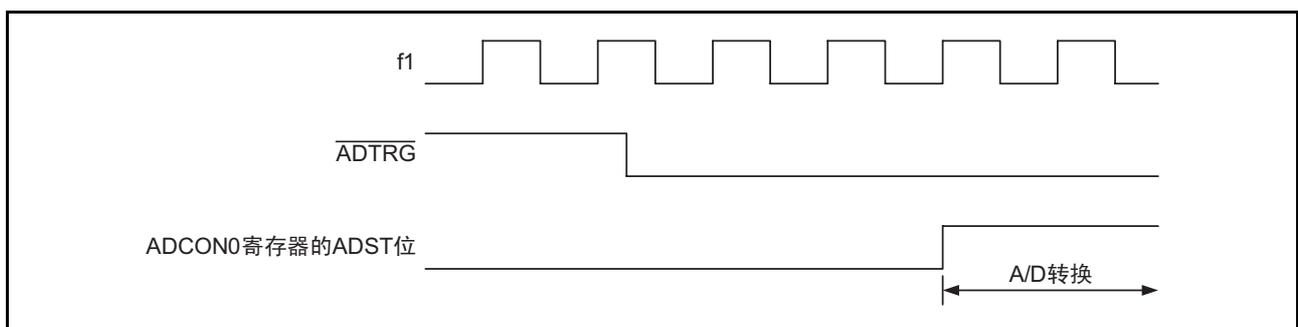


图 17.3 外部触发的输入时序图

### 17.3.2 单次模式

选择通道 1 时的单次模式的运行例子如图 17.4 所示。

单次模式对指定的 1 个通道的模拟输入进行 1 次 A/D 转换，步骤如下：

1. 如果通过软件或者输入外部触发使 ADCON0 寄存器的 ADST 位变为 “1”（正在 A/D 转换），就开始所选通道的 A/D 转换。
2. 一旦 A/D 转换结束，就将 A/D 转换结果传送到对应该通道的 AD<sub>i</sub> 寄存器（i=0,1）。
3. 一旦 A/D 转换结束，ADICSR 寄存器的 ADF 位就变为 “1”（A/D 转换结束）。此时，如果 ADISCR 寄存器的 ADIE 位为 “1”（允许 A/D 转换中断），就产生 A/D 转换中断请求。  
如果在从 ADF 位读 “1” 后写 “0”，此位就变为 “0”（正在 A/D 转换）。
4. 在 A/D 转换过程中，ADST 位保持 “1”（正在 A/D 转换）；在转换结束时，此位自动变为 “0”（停止 A/D 转换），A/D 转换器进入待机状态。如果在 A/D 转换过程中将 ADST 位置 “0”，就停止 A/D 转换，A/D 转换器进入待机状态。

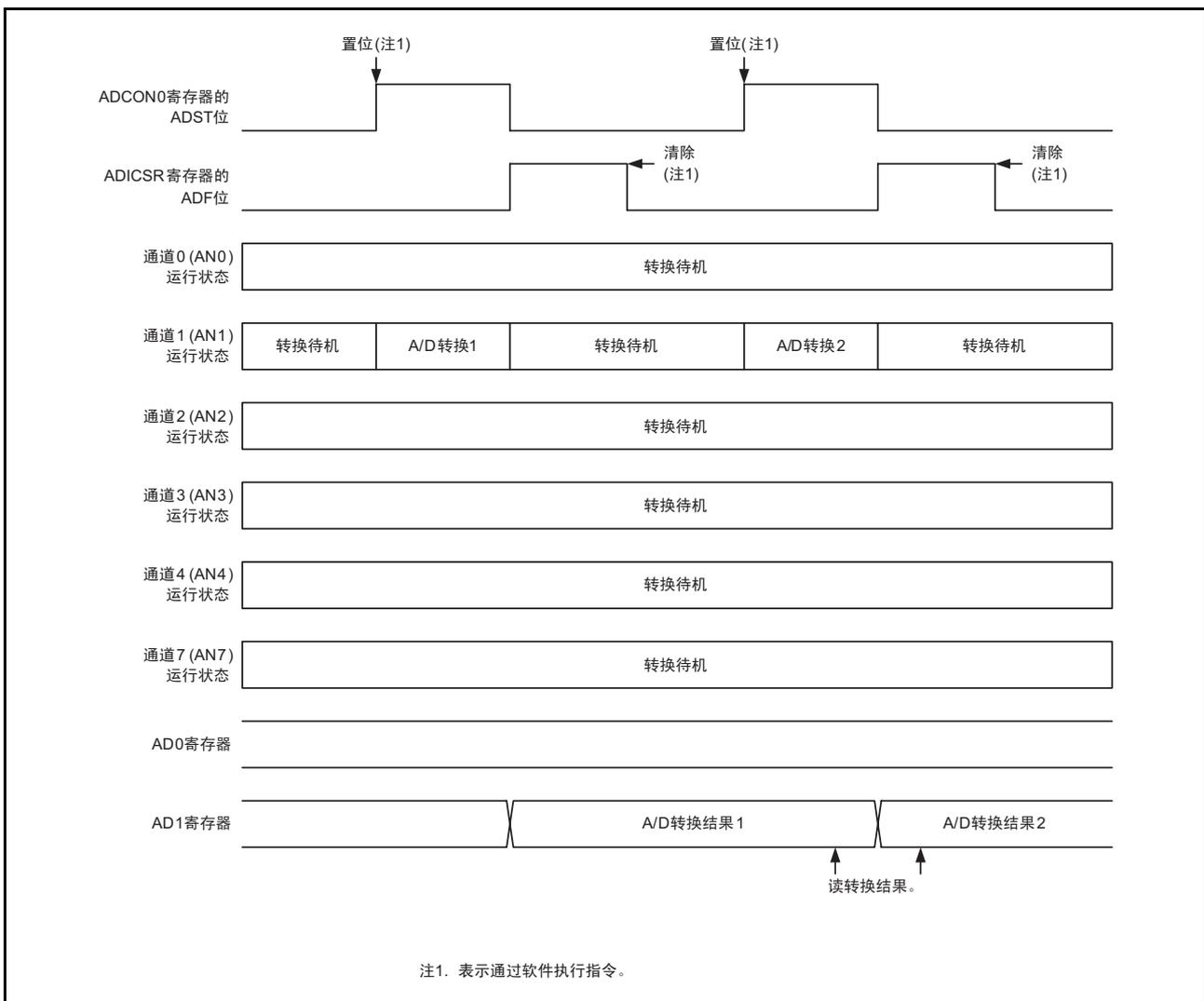


图 17.4 选择通道 1 时的单次模式的运行例子

### 17.3.3 重复模式

选择通道 1 时的重复模式的运行例子如图 17.5 所示。

重复模式对指定的 1 个通道的模拟输入重复进行 A/D 转换，步骤如下：

1. 如果通过软件或者输入外部触发使 ADCON0 寄存器的 ADST 位变为“1”（正在 A/D 转换），就开始所选通道的 A/D 转换。
2. 一旦 A/D 转换结束，就将 A/D 转换结果传送到对应该通道的 AD<sub>i</sub> 寄存器（i=0,1）。
3. 一旦 A/D 转换结束，ADICSR 寄存器的 ADF 位就变为“1”（A/D 转换结束）。此时，如果 ADISCR 寄存器的 ADIE 位为“1”（允许 A/D 转换中断），就产生 A/D 转换中断请求。  
如果在从 ADF 位读“1”后写“0”，此位就变为“0”（正在 A/D 转换）。
4. 在 ADST 位为“1”（正在 A/D 转换）期间，重复步骤 2. 和步骤 3.。如果 ADST 位变为“0”（停止 A/D 转换），就中止 A/D 转换，A/D 转换器进入待机状态。此后，如果 ADST 位变为“1”，就重新开始所选通道的 A/D 转换。

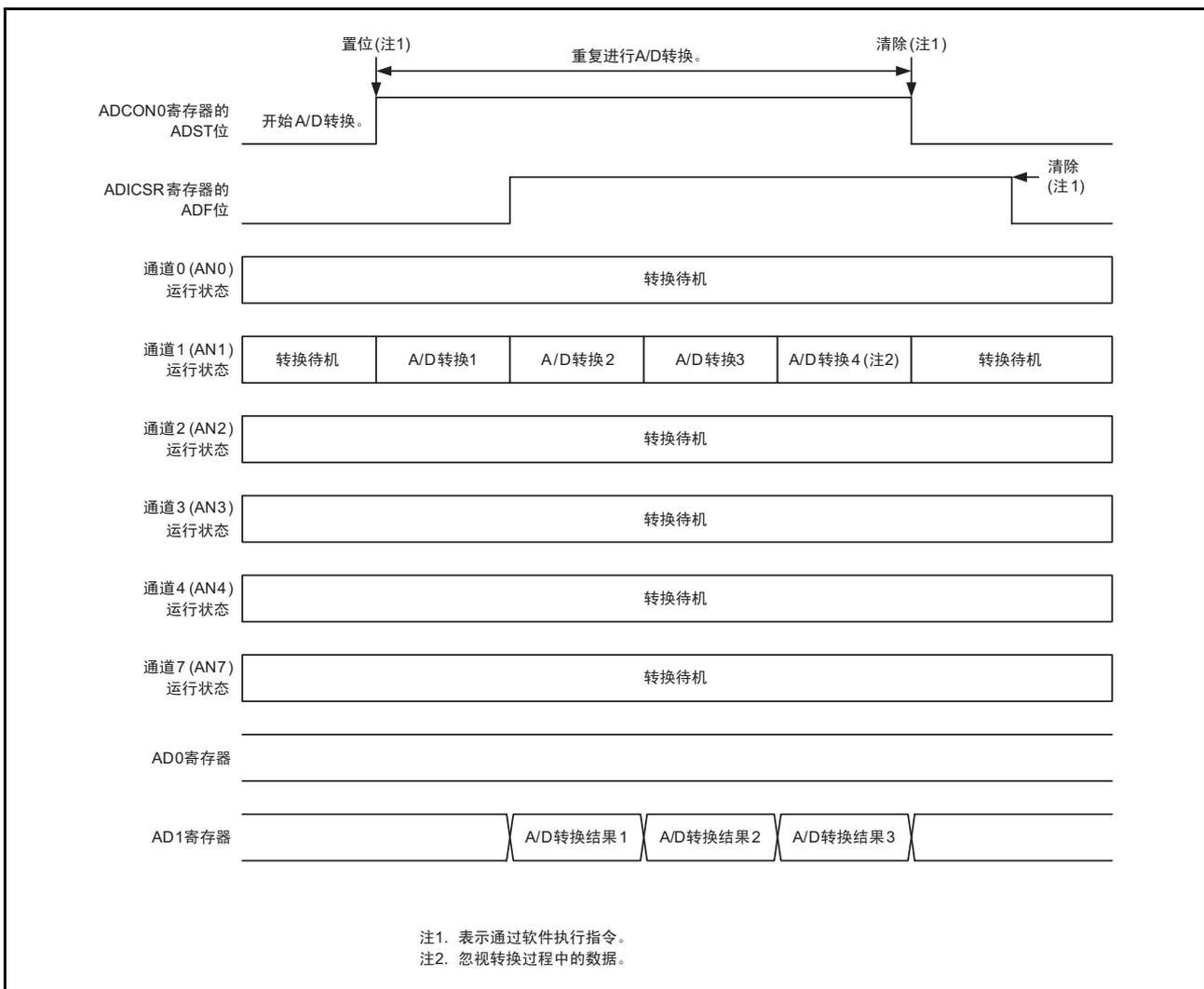


图 17.5 选择通道 1 时的重复模式的运行例子

### 17.3.4 单次扫描模式

选择通道 0 和通道 1 时的单次扫描模式的运行例子如图 17.6 所示。

单次扫描模式对指定的 2 个通道的模拟输入各进行 1 次 A/D 转换，步骤如下：

1. 如果通过软件或者输入外部触发使 ADCON0 寄存器的 ADST 位变为 “1”（正在 A/D 转换），就在选择通道组 0 的情况下从 AN0 开始 A/D 转换，而在选择通道组 1 的情况下从 AN2 开始 A/D 转换。
2. 一旦各通道的 A/D 转换结束，就将 A/D 转换结果依次传送到对应该通道的 AD<sub>i</sub> 寄存器（i=0,1）。
3. 一旦所选通道的 A/D 转换全部结束，ADICSR 寄存器的 ADF 位就变为 “1”（A/D 转换结束）。此时，如果 ADICSR 寄存器的 ADIE 位为 “1”（允许 A/D 转换中断），就产生 A/D 转换中断请求。如果在从 ADF 位读 “1” 后写 “0”，此位就变为 “0”（正在 A/D 转换）。
4. 在 A/D 转换过程中，ADST 位保持 “1”（正在 A/D 转换）；在依次转换结束时，ADST 位自动变为 “0”（停止 A/D 转换），A/D 转换器进入待机状态。如果在 A/D 转换过程中将 ADST 位置 “0”，就中止 A/D 转换，A/D 转换器进入待机状态。

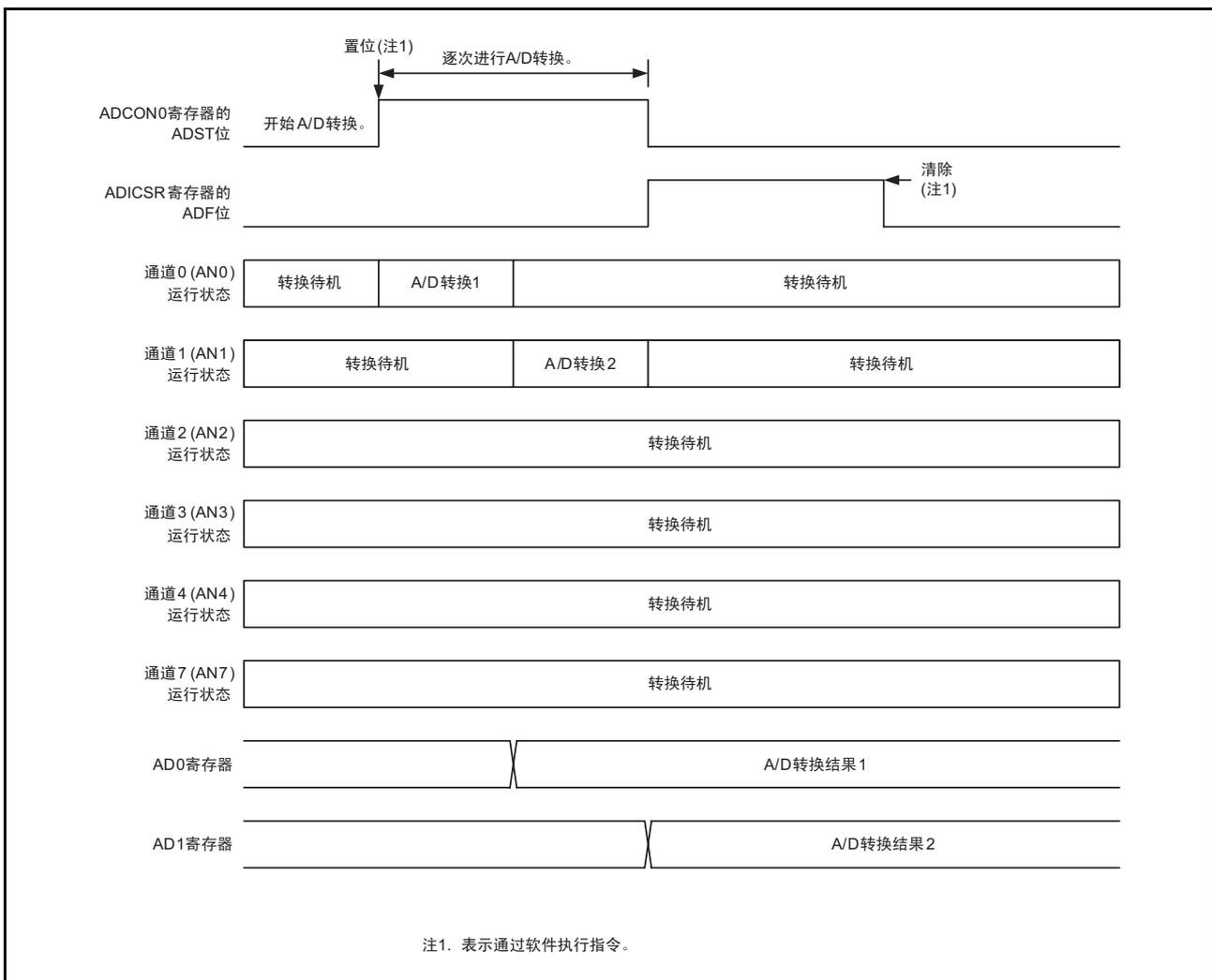


图 17.6 选择通道 0 和通道 1 时的单次扫描模式的运行例子

### 17.3.5 重复扫描模式

选择通道 0 和通道 1 时的重复扫描模式的运行例子如图 17.7 所示。

重复扫描模式对指定的 2 个通道的模拟输入重复进行 A/D 转换，步骤如下：

1. 如果通过软件或者输入外部触发使 ADCON0 寄存器的 ADST 位变为“1”（正在 A/D 转换），就在选择通道组 0 的情况下从 AN0 开始 A/D 转换，而在选择通道组 1 的情况下从 AN2 开始 A/D 转换。
2. 一旦各通道的 A/D 转换结束，就将 A/D 转换结果依次传送到对应该通道的 ADi 寄存器（i=0,1）。
3. 一旦所选通道的 A/D 转换全部结束，ADICSR 寄存器的 ADF 位就变为“1”（A/D 转换结束）。此时，如果 ADICSR 寄存器的 ADIE 位为“1”（允许 A/D 转换中断），就产生 A/D 转换中断请求。如果在从 ADF 位读“1”后写“0”，此位就变为“0”（正在 A/D 转换）。
4. 在 ADST 位为“1”（正在 A/D 转换）期间，重复步骤 2. 和步骤 3.。如果将 ADST 位置“0”（停止 A/D 转换），就中止 A/D 转换，A/D 转换器进入待机状态。此后，如果将 ADST 位置“1”，就在选择通道组 0 的情况下从 AN0 重新开始 A/D 转换，而在选择通道组 1 的情况下从 AN2 重新开始 A/D 转换。

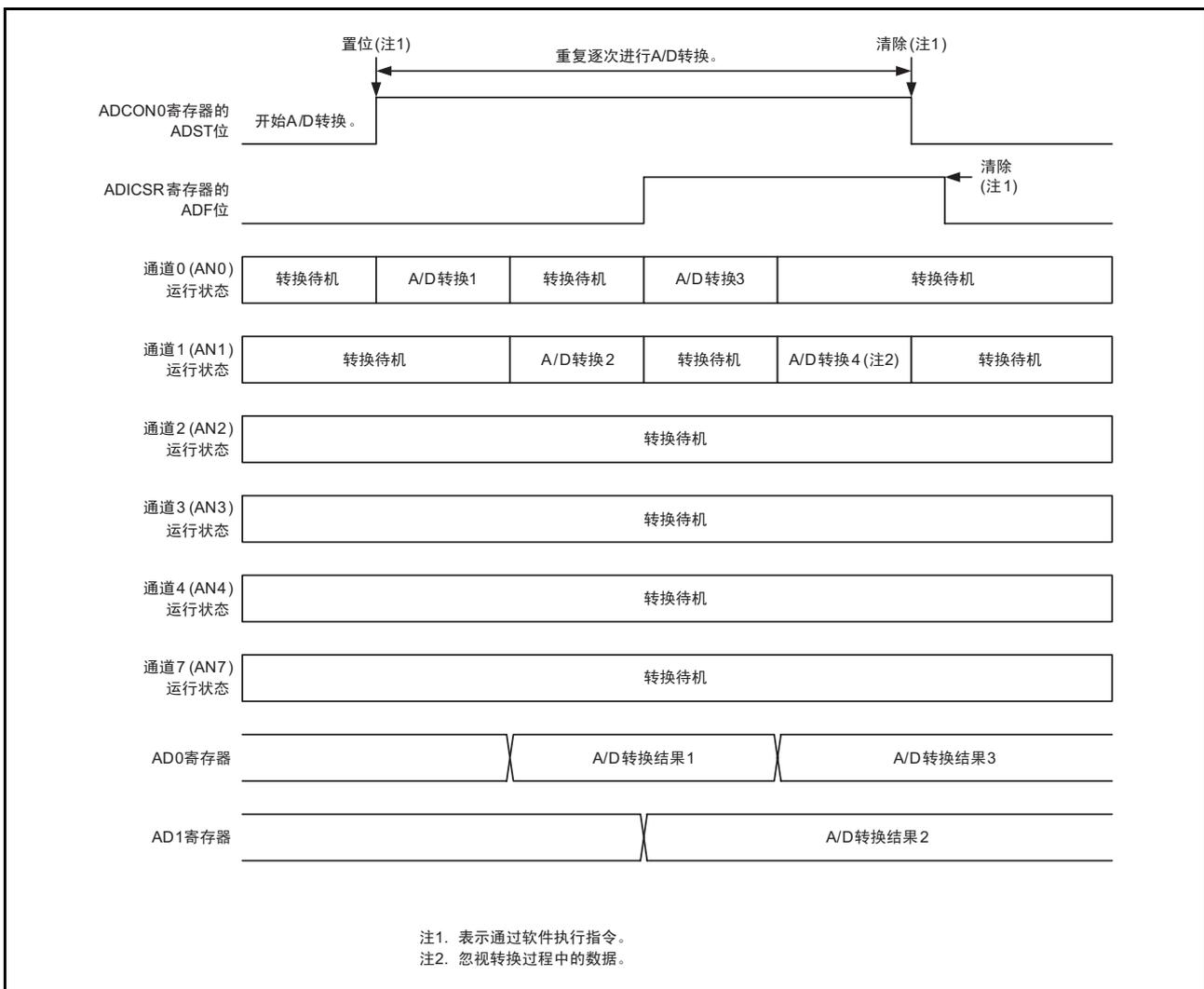


图 17.7 选择通道 0 和通道 1 时的重复扫描模式的运行例子

### 17.4 A/D 转换器的中断

A/D 转换器的中断如表 17.8 所示。

一旦 A/D 转换结束，就产生 A/D 转换中断请求并且 ADICSR 寄存器的 ADF 位变为“1”（A/D 转换结束）。此时，如果 ADIE 位为“1”（允许 A/D 转换中断），就允许 A/D 转换中断。

表 17.8 A/D 转换器的中断

中断源	中断名称	中断标志
A/D 转换结束	A/D 转换中断	ADICSR 寄存器的 ADF 位

### 17.5 A/D 转换精度的定义

A/D 转换精度的定义如表 17.9 所示。

表 17.9 A/D 转换精度的定义

项目	定义
分辨率	是 A/D 转换器的数字输出码数。
误差	量化误差 是 A/D 转换器固有的偏差，为 1/2LSB（参照图 17.8）。
	偏移误差 是在数字输出从最小电压值“000000000b”（000h）变为“000000001b”（001h）时，与模拟输入电压值的理想 A/D 转换特性的偏差（参照图 17.9）。
	满刻度误差 是在数字输出从“111111110b”（3FEh）变为“111111111b”（3FFh）时，与模拟输入电压值的理想 A/D 转换特性的偏差（参照图 17.9）。
	非线性误差 是在零电压和满刻度电压之间，与理想 A/D 转换特性的误差，但是不包括量化误差、偏移误差和满刻度误差（参照图 17.9）。
绝对精度	是数字值和模拟输入值的偏差，包括量化误差、偏移误差、满刻度误差和非线性误差。

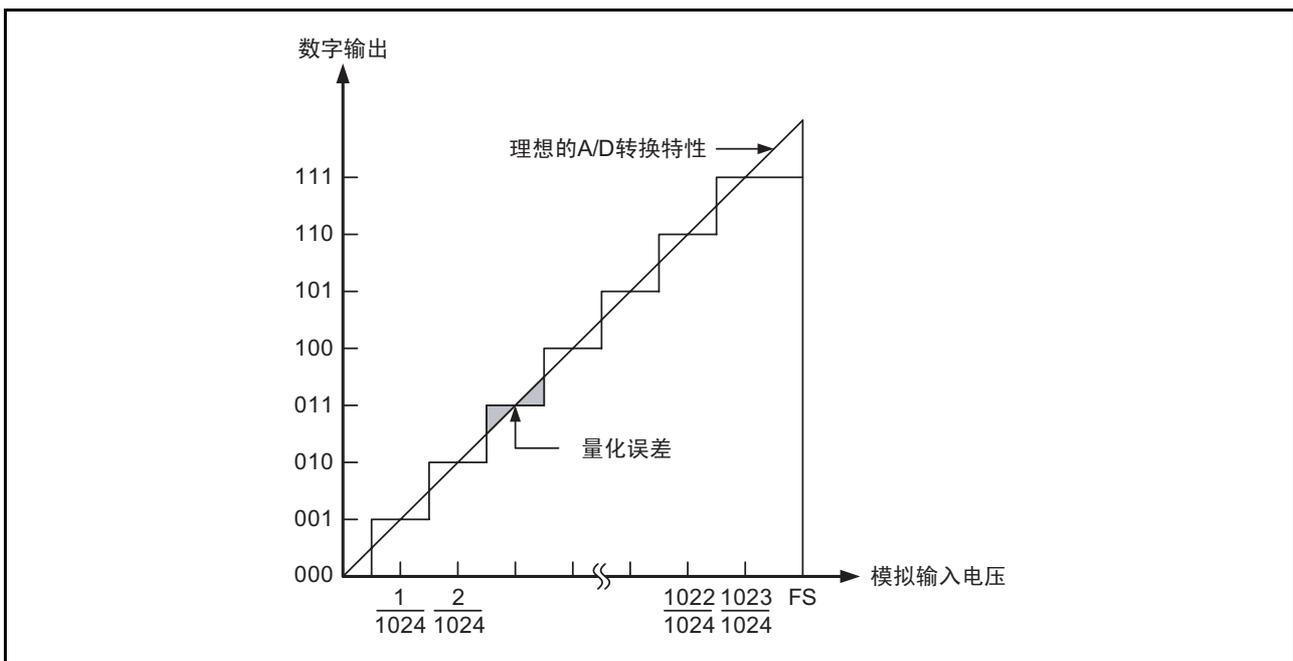


图 17.8 A/D 转换精度的定义（1）

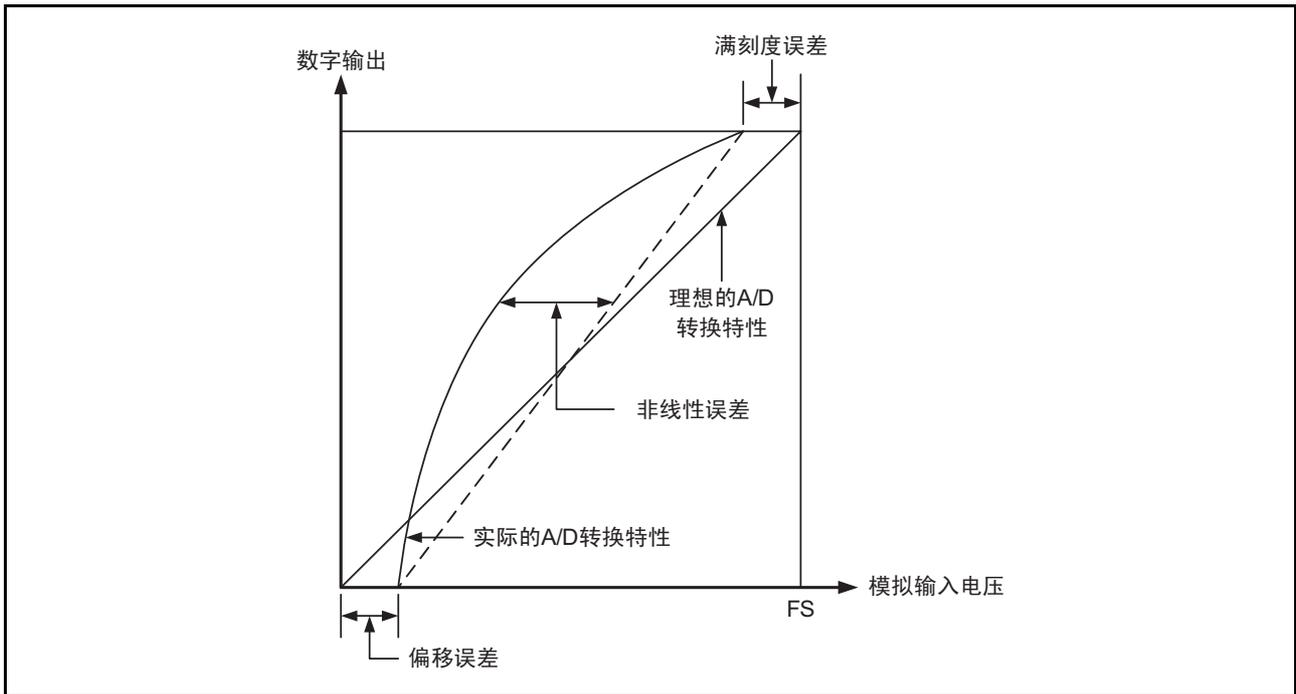


图 17.9 A/D 转换精度的定义 (2)

## 17.6 使用 A/D 转换器时的注意事项

### 17.6.1 A/D 转换器的待机设定

能通过 MSTCR 寄存器设定禁止或者允许 A/D 转换器的运行，初始值为停止 A/D 转换器的运行。能通过解除 A/D 转换器的待机状态，使寄存器变为可存取的状态。详细内容请参照“5. 系统控制”。

### 17.6.2 模拟输入的内部等效电路

模拟输入的内部等效电路如图 17.10 所示。

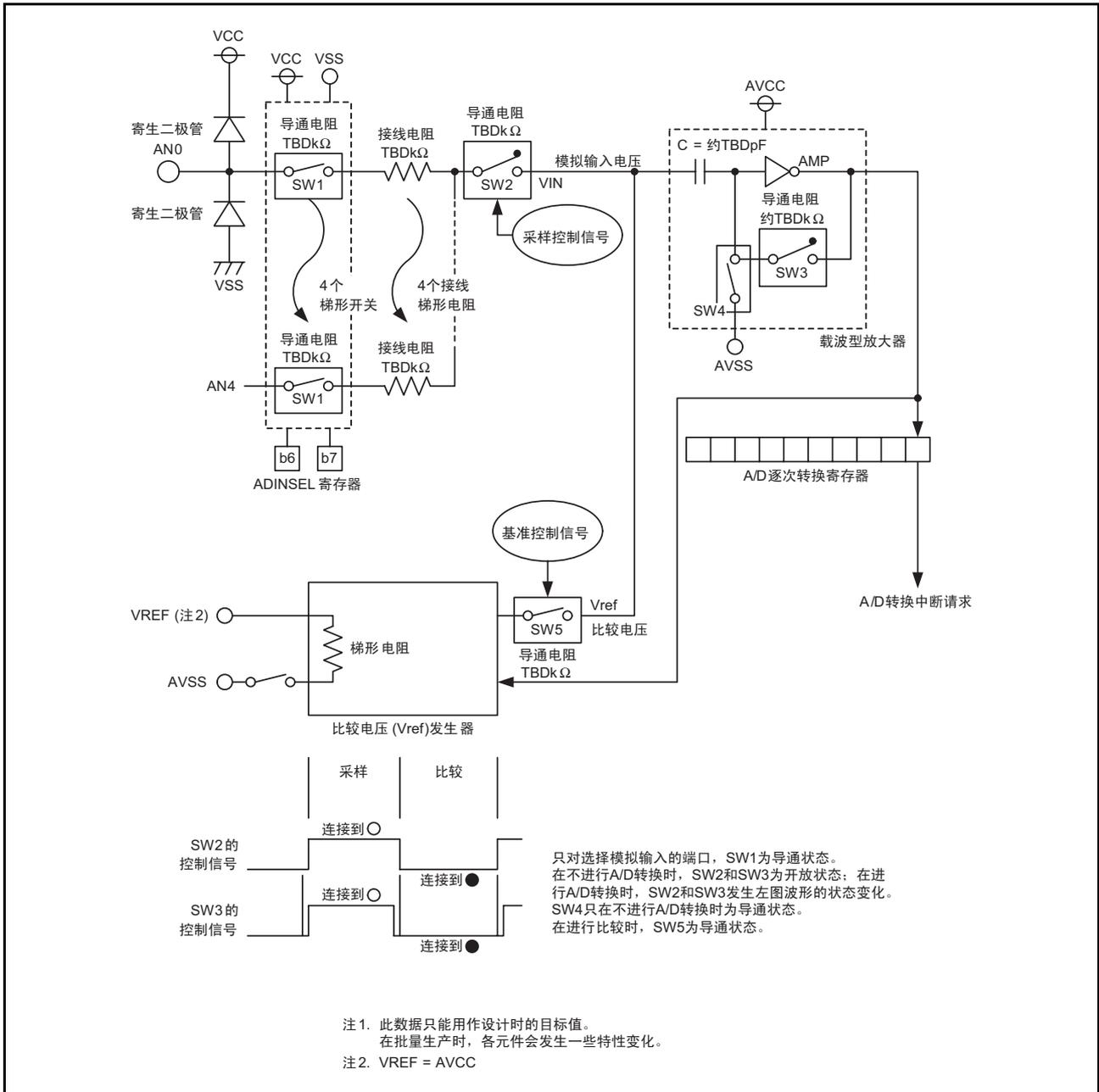


图 17.10 模拟输入的内部等效电路

### 17.6.3 A/D 转换时的传感器输出阻抗

为了正确地进行 A/D 转换，需要在规定时间内结束对图 17.11 中的内部电容器 C 的充电。假设此规定时间（采样时间）为 T，传感器等效电路的输出阻抗为 R0，单片机内部电阻为 R，A/D 转换器的精度（误差）为 X，分辨率为 Y（Y 在 10 位模式中为 1024）。

$$\text{通常, } VC = VIN \left\{ 1 - e^{-\frac{1}{C(R0+R)}t} \right\}$$

$$\text{当 } t=T \text{ 时, } VC = VIN - \frac{X}{Y} VIN = VIN \left( 1 - \frac{X}{Y} \right),$$

$$e^{-\frac{1}{C(R0+R)}T} = \frac{X}{Y}$$

$$-\frac{1}{C(R0+R)}T = \ln \frac{X}{Y}$$

$$\text{因此, } R0 = -\frac{T}{C \cdot \ln \frac{X}{Y}} - R$$

模拟输入引脚和外部传感器的等效电路例子如图 17.11 所示。当 VIN 和 VC 的差为 0.1LSB 时，求在时间 T 内电容器 C 的引脚间电压 VC 从“0”变为 VIN-(0.1/1024)VIN 的阻抗 R0。(0.1/1024) 表示在 10 位模式中进行 A/D 转换时，将电容器充电不足引起的 A/D 转换精度的下降控制在 0.1LSB 以内。但是，实际误差是 0.1LSB 加上绝对精度后的值。

当 f1 (adclk: A/D 转换时钟) 为 20MHz 时，T=0.75μs。通过下式求能在此时间 T 内对电容器 C 进行充分充电的输出阻抗 R0。

因为 T=0.75μs，R=10kΩ，C=6.0pF、X=0.1，Y=1024，所以

$$R0 = -\frac{0.75 \times 10^{-6}}{6.0 \times 10^{-12} \cdot \ln \frac{0.1}{1024}} - 10 \times 10^3 \approx 3.5 \times 10^3$$

因此，A/D 转换精度（误差）小于等于 0.1LSB 的传感器电路的输出阻抗 R0，最大为 3.5kΩ。

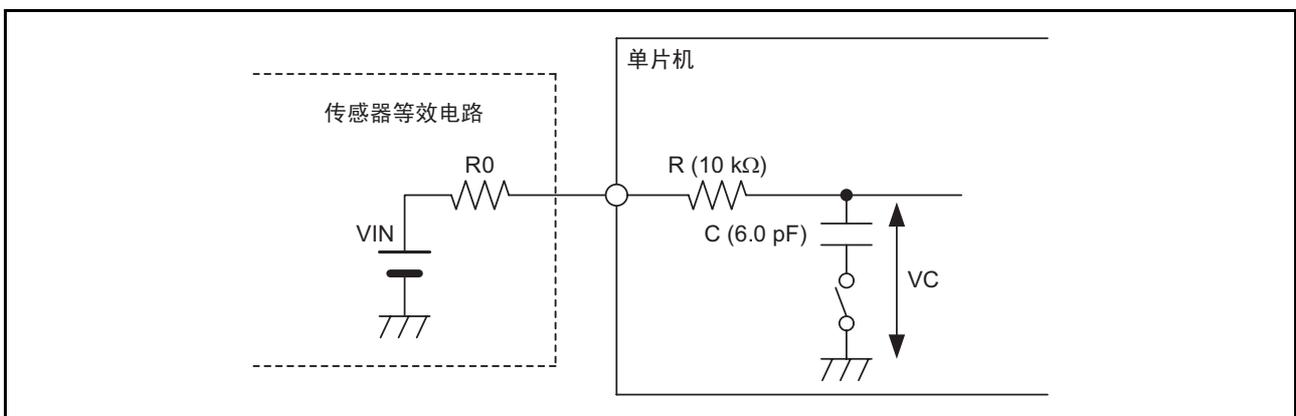


图 17.11 模拟输入引脚和外部传感器的等效电路例子

#### 17.6.4 寄存器的设定

- 必须在停止A/D转换时写ADMOD寄存器和ADINSEL寄存器。
- 不能在A/D转换过程中转移到停止模式。
- 在A/D转换过程中，不能在CKSTPR寄存器的WCKSTP位为“1”（在等待模式中停止系统时钟）的状态下转移到等待模式。
- 在A/D转换过程中，如果将FMR0寄存器的FMSTP位置“1”（闪存停止）并且将FMR2寄存器的FMR27位置“1”（允许低消耗电流读模式），A/D转换结果就为不定值，因此不能进行此设定。
- 在A/D转换过程中，如果通过程序将ADCON0寄存器的ADST位置“0”（停止A/D转换）来强制结束转换，A/D转换器的转换结果就为不定值，也不产生中断请求，而且没有进行A/D转换的AD<sub>i</sub>寄存器（i=0,1）也可能为不定值。

如果通过程序将ADST位置“0”，就不能使用全部AD<sub>i</sub>寄存器的值。

## 18. 比较器 B

比较器 B 用于比较基准输入电压和模拟输入电压，由比较器 B1 和比较器 B3 这 2 个独立的比较器构成。

### 18.1 概要

能通过软件读基准输入电压和模拟输入电压的比较结果。

比较器 B 的规格、框图和引脚结构分别如表 18.1、图 18.1 和表 18.2 所示。

表 18.1 比较器 B 的规格

项目	规格	
输入电压	基准输入	基准引脚 (IVREFi) 的输入
	模拟输入	模拟引脚 (IVCMPi) 的输入
比较结果	读 WCMPCR 寄存器的 WCBiOUT 位或者能通过 VCOUTi 引脚进行监视。	
中断请求的发生时序	在比较结果发生变化时。	
数字滤波器功能	<ul style="list-style-type: none"> <li>转换数字滤波器的有效或者无效。</li> <li>选择采样频率 (f1、f8、f32)。</li> </ul>	

i=1,3

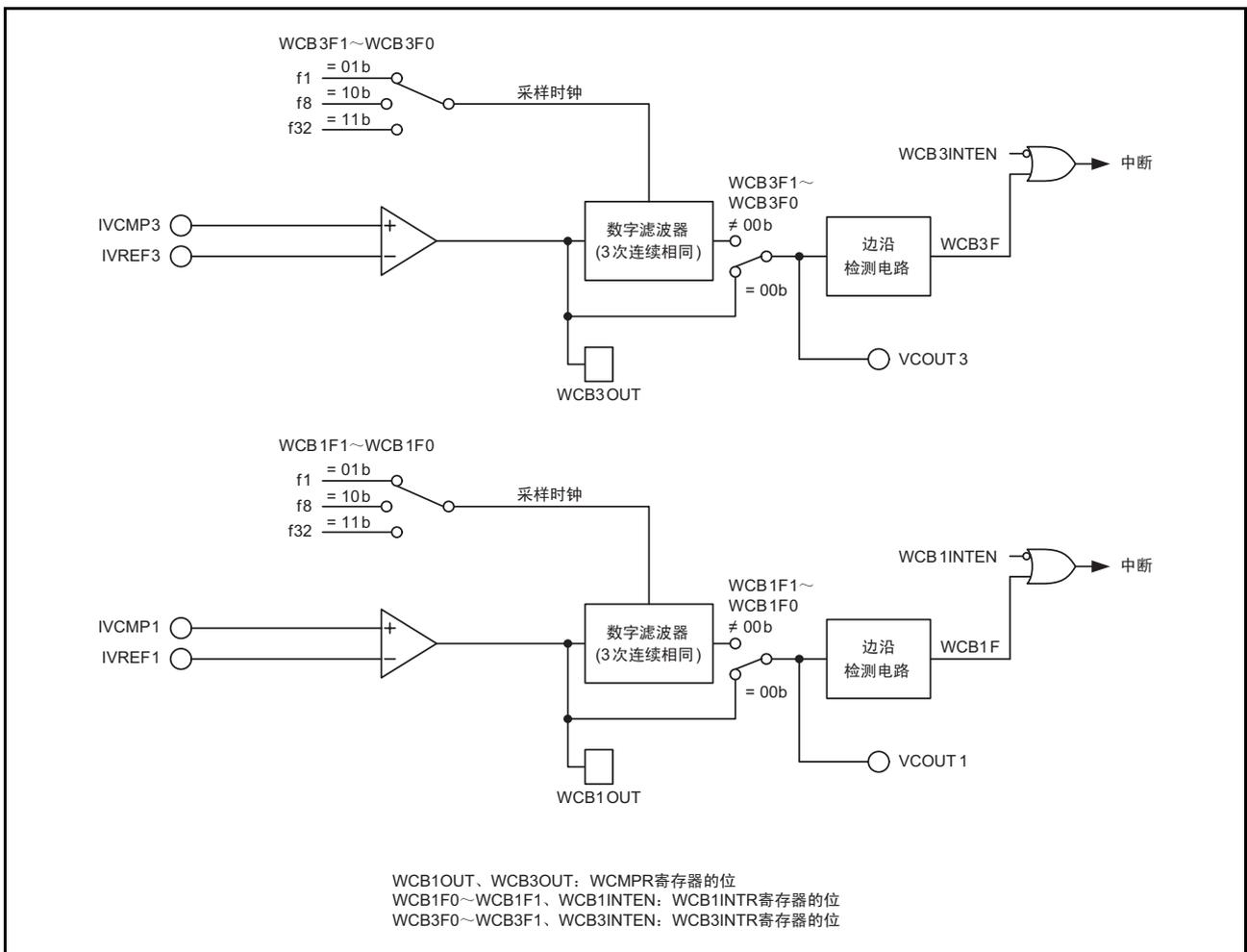


图 18.1 比较器 B 的框图

表 18.2 比较器 B 的引脚结构

引脚名	分配的引脚	输入 / 输出	功能
IVCMP1	P1_7	输入	输入比较器 B1 的模拟电压。
IVREF1	P1_6	输入	输入比较器 B1 的基准电压。
VCOUT1	P1_5 或者 P4_6	输出	输出比较器 B1 的比较结果。
IVCMP3	P3_3	输入	输入比较器 B3 的模拟电压。
IVREF3	P3_4	输入	输入比较器 B3 的基准电压。
VCOUT3	P3_5	输出	输出比较器 B3 的比较结果。

## 18.2 寄存器说明

比较器 B 的寄存器结构如表 18.3 所示。

表 18.3 比较器 B 的寄存器结构

寄存器名	符号	复位后的值	地址	存取长度
比较器 B 的控制寄存器	WCMPR	00h	00180h	8
比较器 B1 的中断控制寄存器	WCB1INTR	00h	00181h	8
比较器 B3 的中断控制寄存器	WCB3INTR	00h	00182h	8

### 18.2.1 比较器 B 的控制寄存器（WCMPR）

地址 00180h

位	b7	b6	b5	b4	b3	b2	b1	b0
符号	WCB3OUT	—	—	WCB3M0	WCB1OUT	—	—	WCB1M0
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	WCB1M0	比较器 B1 的运行允许位	0: 禁止运行 1: 允许运行	R/W
b1	—	保留位	必须置“0”。	R/W
b2	—			
b3	WCB1OUT	比较器 B1 的监视标志	0: IVCMP1 < IVREF1 或者比较器 B1 无效 1: IVCMP1 > IVREF1	R
b4	WCB3M0	比较器 B3 的运行允许位	0: 禁止运行 1: 允许运行	R/W
b5	—	保留位	必须置“0”。	R/W
b6	—			
b7	WCB3OUT	比较器 B3 的监视标志	0: IVCMP3 < IVREF3 或者比较器 B3 无效 1: IVCMP3 > IVREF3	R

### 18.2.2 比较器 B1 的中断控制寄存器 (WCB1INTR)

地址	00181h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	WCB1F	WCB1INTEN	WCB1S1	WCB1S0	—	—	WCB1F1	WCB1F0
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	WCB1F0	比较器 B1 的滤波器选择位	b1 b0 0 0: 无滤波器 0 1: 有滤波器，通过 f1 进行采样。 1 0: 有滤波器，通过 f8 进行采样。 1 1: 有滤波器，通过 f32 进行采样。	R/W
b1	WCB1F1			R/W
b2	—	什么也不指定。读写值都为“0”。		—
b3	—			
b4	WCB1S0	比较器 B1 的中断边沿选择位	b5 b4 0 0: 当模拟输入电压低于基准输入电压时 0 1: 当模拟输入电压高于基准输入电压时 1 0: 不能设定 1 1: 当模拟输入电压低于或者高于基准输入电压时	R/W
b5	WCB1S1			R/W
b6	WCB1INTEN	比较器 B1 的中断允许信号位	0: 禁止中断 1: 允许中断	R/W
b7	WCB1F	比较器 B1 的中断请求标志	0: 无中断请求 1: 有中断请求	R/W

#### WCB1F 位 (比较器 B1 的中断请求标志)

[为“0”的条件]

- 在写“0”时。

[为“1”的条件]

- 在发生中断请求时。

### 18.2.3 比较器 B3 的中断控制寄存器 (WCB3INTR)

地址	00182h							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	WCB3F	WCB3INTEN	WCB3S1	WCB3S0	—	—	WCB3F1	WCB3F0
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	WCB3F0	比较器 B3 的滤波器选择位	b1 b0 0 0: 无滤波器 0 1: 有滤波器，通过 f1 进行采样。 1 0: 有滤波器，通过 f8 进行采样。 1 1: 有滤波器，通过 f32 进行采样。	R/W
b1	WCB3F1			R/W
b2	—	什么也不指定。读写值都为“0”。		—
b3	—			
b4	WCB3S0	比较器 B3 的中断边沿选择位	b5 b4 0 0: 当模拟输入电压低于基准输入电压时 0 1: 当模拟输入电压高于基准输入电压时 1 0: 不能设定 1 1: 当模拟输入电压低于或者高于基准输入电压时	R/W
b5	WCB3S1			R/W
b6	WCB3INTEN	比较器 B3 的中断允许信号位	0: 禁止中断 1: 允许中断	R/W
b7	WCB3F	比较器 B3 的中断请求标志	0: 无中断请求 1: 有中断请求	R/W

#### WCB3F 位 (比较器 B3 的中断请求标志)

[ 为 “0” 的条件 ]

- 在写 “0” 时。

[ 为 “1” 的条件 ]

- 在发生中断请求时。

### 18.3 运行说明

比较器 B1 和比较器 B3 对基准电压输入引脚（IVREFi）的输入电压和模拟输入电压引脚（IVCMPi）的输入电压进行比较（i=1,3）。

#### 18.3.1 比较器 Bi 的数字滤波器（i=1,3）

比较器 Bi 能使用数字滤波器，并且能通过 WCBiINTR 寄存器的 WCBiF0 ~ WCBiF1 位选择采样时钟。在每个采样时钟对比较器 Bi 的输出信号 WCBiOUT 信号进行采样，当电平连续 3 次相同时，WCBiINTR 寄存器的 WCBiF 位变为“1”（有中断请求）。

比较器 Bi 的数字滤波器的运行例子如图 18.2 所示。

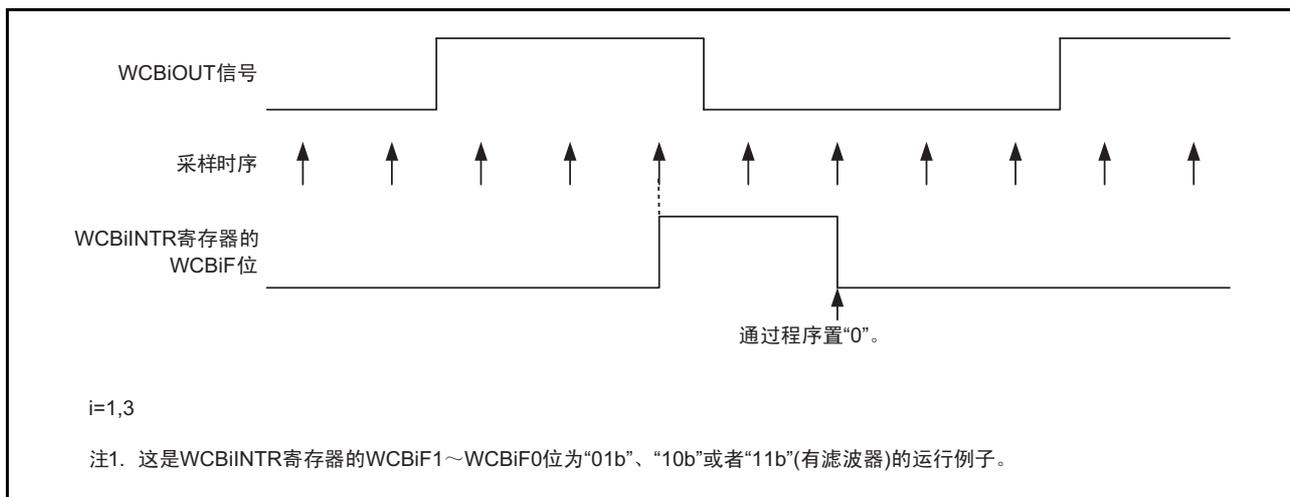


图 18.2 比较器 Bi 的数字滤波器的运行例子

#### 18.3.2 比较器 Bi（i=1,3）的设定步骤和运行例子

比较器 B1 和比较器 B3 各自独立运行。

比较器 B 的相关寄存器的设定步骤如表 18.4 所示。

表 18.4 比较器 B 的相关寄存器的设定步骤

步骤	寄存器	位	设定值
1	选择 IVCMPi 引脚和 IVREFi 引脚的功能，有关设定请参照“12. I/O 端口”。		
2	WCBiINTR	WCBiF1 ~ WCBiF0	<ul style="list-style-type: none"> <li>转换数字滤波器的有效或者无效。</li> <li>选择采样频率。</li> </ul>
3	WCMPR	WCB1M0 WCB3M0	“1”（允许运行）
4	等待比较器的稳定时间（最大 TBD $\mu$ s）。		
5	ILVL2	ILVL21 ~ ILVL20	在使用中断时，选择比较器 B1 的中断优先级。
		ILVL25 ~ ILVL24	在使用中断时，选择比较器 B3 的中断优先级。
6	WCBiINTR	WCBiS1 ~ WCBiS0	在使用中断时，选择输入极性。
7	WCBiINTR	WCBiF	“0”（无中断请求）
8	WCBiINTR	WCBiINTEN	在使用中断时，为“1”（允许中断）。

i=1,3

比较器 Bi (i=1,3) 的运行例子如图 18.3 所示。

当模拟输入电压高于基准输入电压时，WCMPR 寄存器的 WCBiOUT 位变为“1”；当模拟输入电压低于基准输入电压时，WCBiOUT 位变为“0”。

在使用比较器 Bi 中断 (i=1,3) 时，必须将 WCBiINTR 寄存器的 WCBiINTEN 位置“1”（允许中断）。此时，如果比较结果发生变化，就产生比较器 Bi 的中断请求。中断的详细内容请参照“11. 中断”。

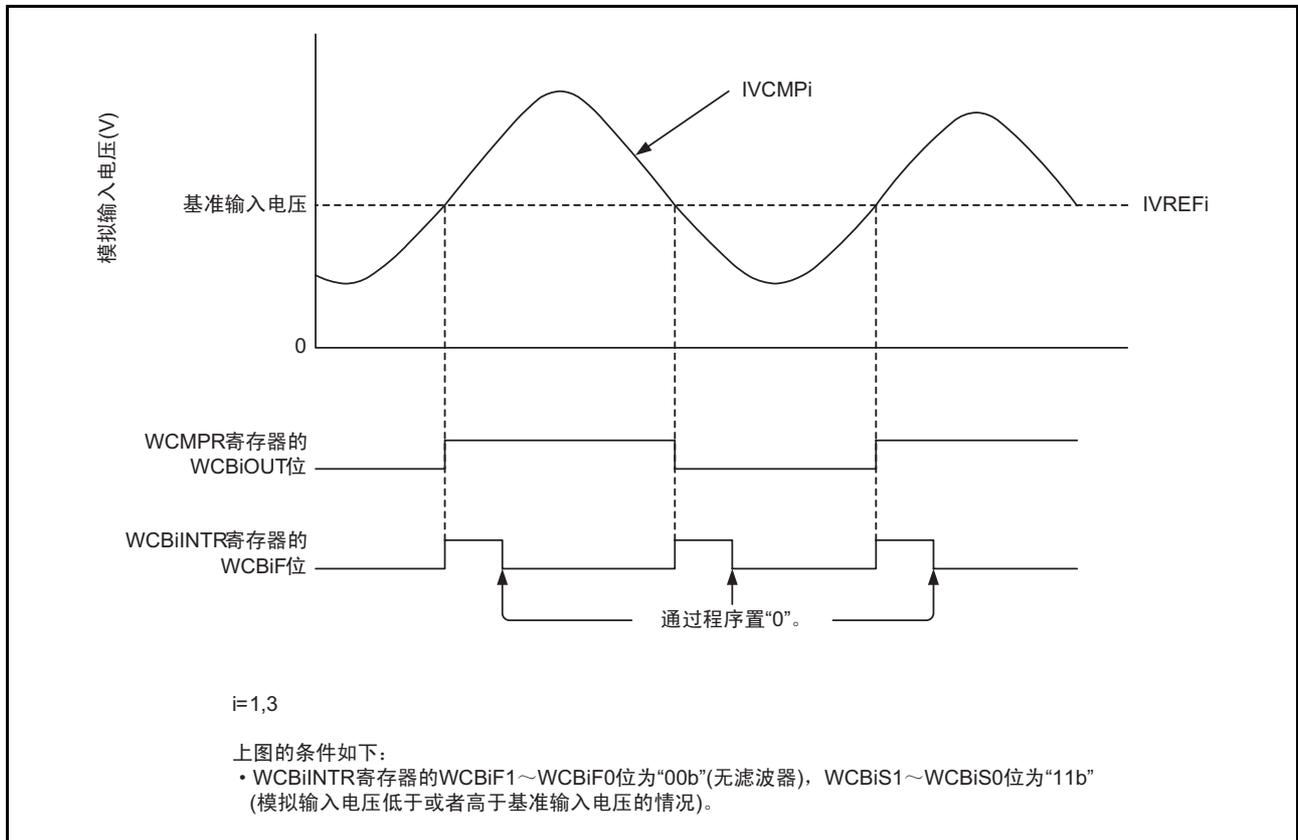


图 18.3 比较器 Bi (i=1,3) 的运行例子

## 19. 闪存

闪存具有 CPU 改写模式和标准串行输入 / 输出模式共 2 种改写模式。

### 19.1 概要

闪存的规格如表 19.1 所示（表 19.1 以外的项目请参照“表 1.3 ~ 表 1.4 规格概要”），闪存改写模式的概要如表 19.2 所示。

表 19.1 闪存的规格

项目		规格
闪存的运行模式		2 种模式（CPU 改写模式、标准串行输入 / 输出模式）
擦除块的分割		参照“图 19.1 闪存的框图”。
编程方式		以字节为单位。
擦除方式		块擦除
编程 / 擦除的控制方式（注 1）		通过软件命令控制编程和擦除。
改写的控制方式	块 1 和块 2（程序 ROM）（注 2）	以块为单位，通过锁定位进行改写保护控制。
	块 A 和块 B（数据闪存）	通过 FMR1 寄存器的 FMR16 ~ FMR17 位对块 A 和块 B 分别进行改写控制。
命令数		6 个命令
编程 / 擦除次数（注 3）	块 1 和块 2（程序 ROM）（注 2）	10000 次
	块 A 和块 B（数据闪存）	
ID 码检查功能（注 4）		对应标准串行输入 / 输出模式。

注 1. 必须在电源电压 VCC=1.8V ~ 5.5V 的条件下进行程序 ROM/ 数据闪存的编程和擦除。

注 2. 块数和块的分割因产品而不同，详细内容请参照“图 19.1 闪存的框图”。

注 3. 编程 / 擦除次数的定义：

编程 / 擦除次数是指每块的擦除次数。

如果编程 / 擦除次数为 10000 次，就能逐块擦除 10000 次。

例如，对于 1K 字节块的块 A，如果将 1 字节的数据分 1024 次写到不同的地址后擦除该块，编程 / 擦除次数就计为 1。

如果改写 100 次以上（包括 100 次），为了减少实际的改写次数，必须编程到没有空区为止，然后进行擦除。为了平衡各块的编程 / 擦除次数，必须避免只改写特定块。建议按块保存擦除次数的信息并且限制次数。

注 4. ID 码检查功能的详细内容请参照“19.3 ID 码检查功能”。

表 19.2 闪存改写模式的概要

闪存改写模式	CPU 改写模式	标准串行输入 / 输出模式
功能概要	能通过 CPU 执行软件命令改写用户 ROM 区。	能使用专用串行编程器改写用户 ROM 区。
能改写的区域	用户 ROM	用户 ROM
改写程序	用户程序	标准引导程序

## 19.2 存储器的分配

闪存分为用户 ROM 区和引导 ROM 区（保留区）。

闪存的框图如图 19.1 所示。

用户 ROM 区有程序 ROM 和数据闪存。

- 程序ROM：主要用于保存程序。
- 数据闪存：主要用于保存需要改写的数据。

用户 ROM 区被分为若干块。

引导 ROM 区在出货时保存标准串行输入 / 输出模式的改写控制程序（标准引导程序），和用户 ROM 区不在同一个区域。

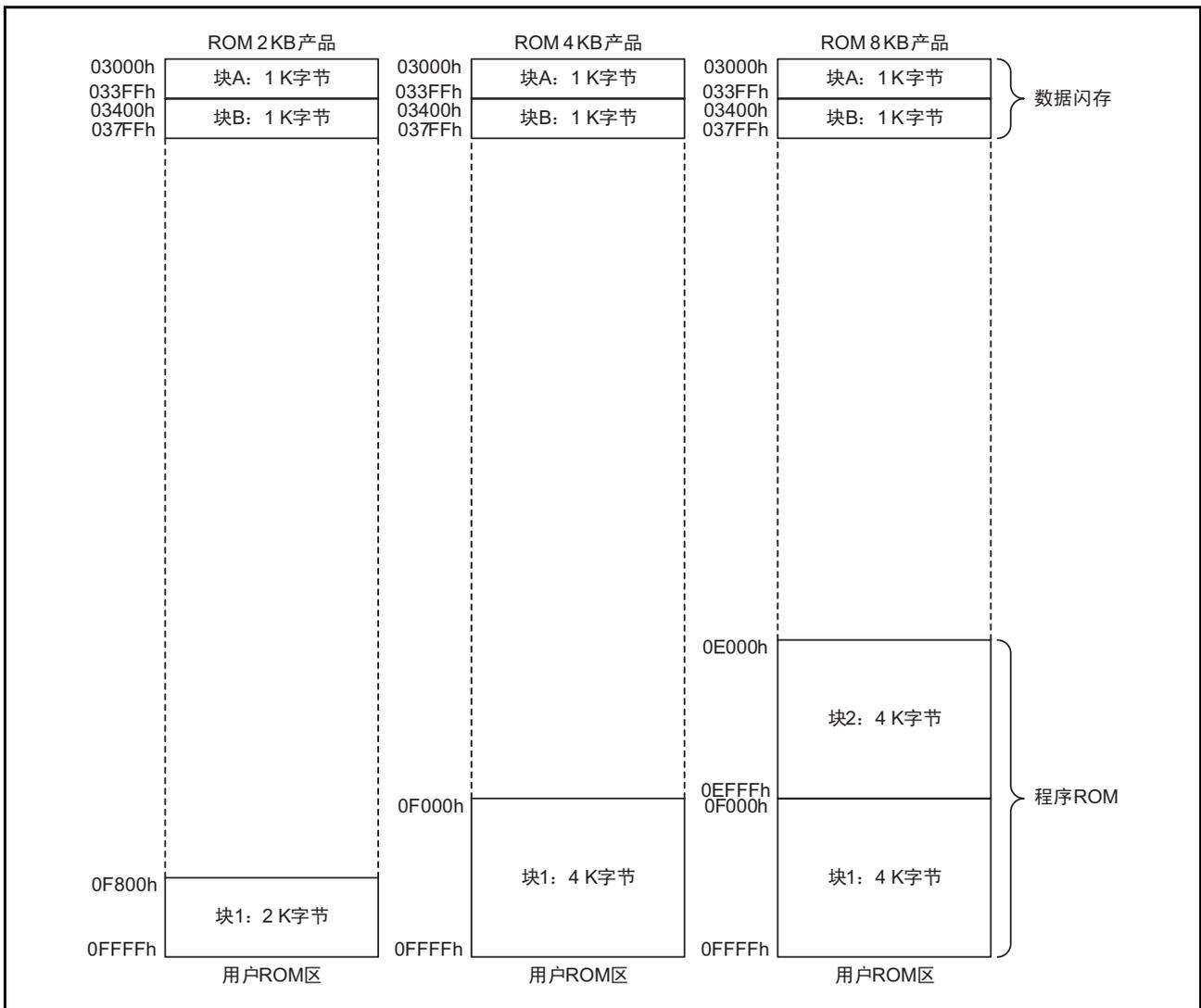


图 19.1 闪存的框图

### 19.3 ID 码检查功能

在使用标准串行输入 / 输出模式时，ID 码检查功能禁止读、改写或者擦除闪存。通过判断写到 ID 码区域的 ID 码实现此功能。

ID 码区域为固定向量表的各向量最高位地址中的地址 0FFDFh、0FFE3h、0FFE7h、0FFE9h、0FFF3h、0FFF7h、0FFFBh。ID 码区域在闪存内而不是 SFR，作为 ROM 数据，必须通过程序设定适当的值。

ID 码区域如图 19.2 所示。

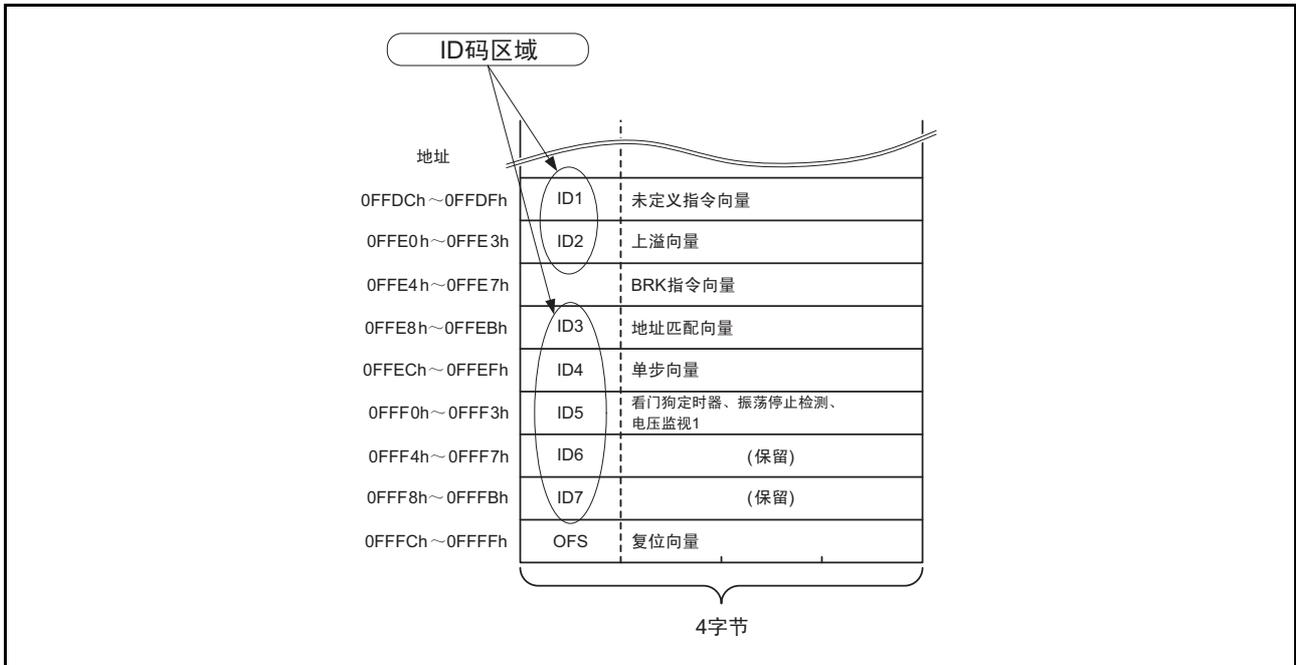


图 19.2 ID 码区域

#### 19.3.1 运行说明

ID 码检查功能用于标准串行输入 / 输出模式。复位向量的 3 字节（地址 0FFFCh ~ 0FFFEh）是“FFFFFFh”或者不是“FFFFFFh”时的运行不同。

当复位向量的 3 字节（地址 0FFFCh ~ 0FFFEh）是“FFFFFFh”时，不判断 ID 码而接受全部的命令。

当复位向量的 3 字节（地址 0FFFCh ~ 0FFFEh）不是“FFFFFFh”时，判断保存在 ID 码区域的 ID 码（保存的 ID 码）和从串行编程器或者 on-chip 调试仿真器送来的 ID 码（发送的 ID 码）是否相同。如果 ID 码相同，就接受被送来的命令，否则就不接受。因此，在准备使用串行编程器或者 on-chip 调试仿真器时，必须预先将 ID 码写到 ID 码区域。除保留字（参照“19.3.2 保留字”）以外，能使用任意的 ID 码。

ID 码区域在闪存内而不是 SFR，作为 ROM 数据，必须通过程序设定适当的值。

### 19.3.2 保留字

当 ID 码为 ASCII 码“ALeRASE”的组合时，是强制擦除功能使用的保留字，为“Protect”的组合时，是标准串行输入 / 输出模式禁止功能使用的保留字。ID 码的保留字如表 19.3 所示，当 ID 码的保存地址和数据与表 19.3 完全相同时，为保留字。在不使用强制擦除功能和标准串行输入 / 输出模式禁止功能时，必须使用其他任意的 ID 码。

表 19.3 ID 码的保留字

ID 码的保存地址		ID 码的保留字 (ASCII 码) (注 1)	
		ALeRASE (强制擦除功能)	Protect (标准串行输入 / 输出模式的禁止功能)
0FFDFh	ID1	41h: A	50h: P
0FFE3h	ID2	4Ch: L	72h: r
0FFEBh	ID3	65h: e	6Fh: o
0FFEFh	ID4	52h: R	74h: t
0FFF3h	ID5	41h: A	65h: e
0FFF7h	ID6	53h: S	63h: c
0FFFBh	ID7	45h: E	74h: t

注 1. 当 ID 码的保存地址和数据与表 19.3 完全相同时，为保留字。

#### 19.3.2.1 强制擦除功能

当发送的 ID 码和保存的 ID 码相同并且都为 ASCII 码“ALeRASE”时，就将用户 ROM 区全部擦除（强制擦除）。即使保存的 ID 码不是 ASCII 码“ALeRASE”（“表 19.3 ID 码的保留字”以外的代码），如果 OFS 寄存器的 ROMCP1 ~ ROMCR 位不是“01b”（解除 ROM 码保护），也将用户 ROM 区全部擦除。如果保存的 ID 码不是 ASCII 码“ALeRASE”（参照“表 19.3 ID 码的保留字”）并且 OFS 寄存器的 ROMCP1 ~ ROMCR 位是“01b”（ROM 码保护有效），就不强制擦除而通过 ID 码检查功能判断 ID 码。

强制擦除功能的条件和操作如表 19.4 所示。

预先将保存的 ID 码设定为 ASCII 码“ALeRASE”，如果发送的 ID 码是“ALeRASE”，就擦除用户 ROM 区。如果不是“ALeRASE”，就因 ID 不同而不接受命令，所以就无法操作用户 ROM 区。

表 19.4 强制擦除功能的条件和操作

条件			操作
串行编程器或者 on-chip 调试仿真器送来的 ID 码	ID 码保存地址中的 ID 码	OFS 寄存器的 ROMCP1 ~ ROMCR 位	
“ALeRASE”	“ALeRASE”	—	将用户 ROM 区全部擦除。 (强制擦除功能)
	不是“ALeRASE” (注 1)	不是“01b” (解除 ROM 码保护)	
		“01b” (ROM 码保护有效)	判断 ID 码。(ID 码检查功能)
不是“ALeRASE”	“ALeRASE”	—	判断 ID 码。 (ID 码检查功能, ID 码不同)
	不是“ALeRASE” (注 1)	—	判断 ID 码。(ID 码检查功能)

注 1. 有关 ID 码为“Protect”情况，请参照“19.3.2.2 标准串行输入 / 输出模式的禁止功能”。

#### 19.3.2.2 标准串行输入 / 输出模式的禁止功能

当保存的 ID 码是 ASCII 码“Protect”（参照“表 19.3 ID 码的保留字”）时，就不和串行编程器或者 on-chip 调试仿真器进行通信。因此，能禁止串行编程器或者 on-chip 调试仿真器对闪存进行读、编程和擦除。

当保存的 ID 码是 ASCII 码“Protect”并且 OFS 寄存器的 ROMCP1 ~ ROMCR 位为“01b”（ROM 码保护有效）时，不能通过串行编程器或者 on-chip 调试仿真器解除 ROM 码保护。因此，也不能通过串行编程器或者 on-chip 调试仿真器对闪存进行读、编程和擦除。

## 19.4 CPU 改写模式

在 CPU 改写模式中，能通过 CPU 执行软件命令改写用户 ROM 区。因此，能不使用 ROM 编程器等设备而在将单片机安装到电路板的状态下改写用户 ROM 区。只能对用户 ROM 区的各块区域执行软件命令。

CPU 改写模式具有在擦除过程中暂停擦除的擦除挂起功能。在擦除挂起过程中，能通过程序读闪存。

CPU 改写模式有擦除编程 0 模式（EW0 模式）和擦除编程 1 模式（EW1 模式）。

EW0 模式和 EW1 模式的差异如表 19.5 所示。

表 19.5 EW0 模式和 EW1 模式的差异

项目	EW0 模式	EW1 模式
运行模式	用户模式	用户模式
能装入改写控制程序的区域	用户 ROM	用户 ROM
能执行改写控制程序的区域	RAM (在传送改写控制程序后执行)	用户 ROM 或者 RAM
能改写的区域	用户 ROM	用户 ROM (有改写控制程序的块除外)
编程或者块擦除过程中的 CPU 状态	运行	CPU 为保持状态（输入 / 输出端口保持执行命令前的状态）。
闪存的状态检测	通过程序读 FST 寄存器的 FST2 ~ FST7 位。	通过程序读 FST 寄存器的 FST2 ~ FST7 位。
擦除 / 编程挂起的转移条件	<ul style="list-style-type: none"> <li>通过程序将 FMR2 寄存器的 FMR20 ~ FMR21 位置“1”。</li> <li>FMR2 寄存器的 FMR20 位和 FMR22 位为“1”并且发生被允许的可屏蔽中断请求。</li> </ul>	FMR2 寄存器的 FMR20 位和 FMR22 位为“1”并且发生被允许的可屏蔽中断请求。
CPU 时钟	最大 20MHz	最大 20MHz

## 19.5 寄存器说明（CPU 改写模式）

闪存的寄存器结构如表 19.6 所示。

表 19.6 闪存的寄存器结构

寄存器名	符号	复位后的值	地址	存取长度
闪存状态寄存器	FST	10000000b	001A9h	8
闪存控制寄存器 0	FMR0	00h	001AAh	8
闪存控制寄存器 1	FMR1	00h	001ABh	8
闪存控制寄存器 2	FMR2	00h	001ACh	8
闪存刷新控制寄存器	FREFR	00h	001ADh	8

### 19.5.1 闪存状态寄存器 (FST)

地址	001A9h							
位	b7	b6	B5	b4	b3	b2	b1	b0
符号	FST7	FST6	FST5	FST4	FST3	FST2	BSYAEI	RDYSTI
复位后的值	1	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	RDYSTI	闪存就绪状态的中断请求标志	0: 无闪存就绪状态的中断请求 1: 有闪存就绪状态的中断请求	R/W
b1	BSYAEI	闪存存取错误的中断请求标志	0: 无闪存存取错误的中断请求 1: 有闪存存取错误的中断请求	R/W
b2	FST2	LBDATA 监视标志	0: 锁定状态 1: 非锁定状态	R
b3	FST3	编程挂起状态标志	0: 非编程挂起 1: 正在编程挂起	R
b4	FST4	编程错误状态标志	0: 无编程错误 1: 有编程错误	R
b5	FST5	擦除错误 / 空白检查错误的状态标志	0: 无擦除错误 / 空白检查错误 1: 有擦除错误 / 空白检查错误	R
b6	FST6	擦除挂起状态标志	0: 非擦除挂起 1: 正在擦除挂起	R
b7	FST7	就绪 / 忙的状态标志	0: 忙 1: 就绪	R

#### RDYSTI 位 (闪存就绪状态的中断请求标志)

[为“0”的条件]

- 在读“1”后写“0”时。

[为“1”的条件]

- 在FMR0寄存器的RDYSTIE位为“1”(允许闪存就绪状态的中断)的状态下从忙状态转移到就绪状态时。

在以下情况下，从忙状态变为就绪状态：

- 闪存的编程/擦除结束。
- 接受挂起请求。
- 强制结束。
- 锁定位编程结束。
- 读锁定位状态结束。

#### BSYAEI 位（闪存存取错误的中断请求标志）

[为“0”的条件]

- 在读“1”后写“0”时。
- 在执行清除状态寄存器命令时。

[为“1”的条件]

- 在FMR0寄存器的BSYAEIE位为“1”（允许闪存存取错误的中断）并且闪存忙的状态下读写用户ROM区时。
- 在FMR0寄存器的CMDERIE位为“1”（允许中断）的状态下发生擦除错误、编程错误、空白检查错误或者命令错误时。

#### FST2 位（LBDATA 监视标志）

此位在发行编程命令、擦除命令或者读锁定位状态命令时被更新。如果输入读锁定位状态命令，FST7 位就变为“0”（忙）。在FST7 位变为“1”（就绪）时，将锁定位的状态保存到FST2 位，FST2 位的数据保持到输入下一个命令为止。

#### FST3 位（编程挂起状态标志）

如果接受编程挂起请求并且转移到编程挂起状态，此位就变为“1”，否则就变为“0”。

#### FST4 位（编程错误状态标志）

此位是表示自动编程状况的读专用位。如果发生编程错误，此位就变为“1”，否则就变为“0”。

#### FST5 位（擦除错误 / 空白检查错误的状态标志）

此位是表示自动擦除或者空白检查命令状况的读专用位。如果发生擦除错误或者空白检查错误，此位就变为“1”，否则就变为“0”。

#### FST6 位（擦除挂起状态标志）

如果接受擦除挂起请求并且转移到擦除挂起状态，此位就变为“1”，否则就变为“0”。

### 19.5.2 闪存控制寄存器 0 (FMR0)

地址	001AAh							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	RDYSTIE	BSYAEIE	CMDERIE	CMDRST	FMSTP	FMR02	FMR01	—
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	—	保留位	必须置“0”。	R/W
b1	FMR01	CPU 改写模式选择位 (注 1)	0: CPU 改写模式无效 1: CPU 改写模式有效	R/W
b2	FMR02	EW1 模式选择位 (注 1、注 2)	0: EW0 模式 1: EW1 模式	R/W
b3	FMSTP	闪存停止位 (注 3)	0: 闪存运行 1: 闪存停止	R/W
b4	CMDRST	擦除 / 编程顺序复位的位 (注 4)	0: 无擦除 / 编程顺序复位 1: 有擦除 / 编程顺序复位	R/W
b5	CMDERIE	擦除 / 编程错误、空白检查错误和命令错误的中断允许位	擦除 / 编程错误、空白检查错误、命令错误 0: 禁止中断 1: 允许中断	R/W
b6	BSYAEIE	闪存存取错误的中断允许位 (注 2)	0: 禁止闪存存取错误的中断 1: 允许闪存存取错误的中断	R/W
b7	RDYSTIE	闪存就绪状态的中断允许位 (注 2)	0: 禁止闪存就绪状态的中断 1: 允许闪存就绪状态的中断	R/W

- 注 1. 要将此位置“1”时，必须在给此位写“0”后继续写“1”。必须在写“0”后到写“1”前禁止中断。
- 注 2. 当 FMR01 位为“0”（CPU 改写模式无效）时，此位变为“0”。
- 注 3. 必须通过传送到 RAM 的程序写 FMSTP 位。FMSTP 位在 FMR01 位为“1”（CPU 改写模式有效）时有效。必须在 FST 寄存器的 FST7 位为“1”（就绪）时将 FMSTP 位置“1”（闪存停止）。
- 注 4. 能在 FMR01 位为“1”（CPU 改写模式有效）并且 FST 寄存器的 FST7 位为“0”（忙）时设定 CMDRST 位。

#### FMSTP 位 (闪存停止位)

此位用于对闪存的控制电路进行初始化以及降低闪存的消耗电流。如果将 FMSTP 位置“1”（闪存停止），就不能存取闪存。因此，必须通过被传送到 RAM 的程序写 FMSTP 位。

如果在高速内部振荡器模式或者低速内部振荡器模式（XIN 时钟停止振荡）中需要进一步降低功耗，就必须将 FMSTP 位置“1”（闪存停止）。不能在 A/D 转换过程中将 FMR0 寄存器的 FMSTP 位置“1”（闪存停止）。

有关设定此位的详细内容，请参照“19.8.2.9 闪存的停止”。

#### CMDRST 位 (擦除 / 编程顺序复位的位)

如果将 CMDRST 位置“1”（有擦除 / 编程顺序复位），擦除 / 编程顺序就被复位，能强制停止擦除和编程。对于通过 CMDRST 位强制停止编程命令和块擦除命令的地址和块，必须再次执行块擦除命令并且确认块擦除正常结束。当被强制停止编程命令和块擦除命令的地址和块为程序区时，必须在将 FMR1 寄存器的 FMR13 位置“1”（锁定位无效）后再次执行块擦除命令。

对于挂起响应时间  $t_d(\text{SR-SUS})$ ，从强制停止到变为可读状态的时间为  $t_d(\text{CMDRST-READY})$ 。

此位的读取值为“0”。能在 FMR01 位为“1”（CPU 改写模式有效）并且 FST 寄存器的 FST7 位为“0”（忙）时设定 CMDRST 位。

**CMDERIE 位（擦除 / 编程错误、空白检查错误和命令错误的中断允许位）**

在将 CMDERIE 位置“1”（允许中断）并且执行擦除命令、编程命令或者空白检查命令时，如果发生擦除错误、编程错误、空白检查错误或者命令错误，就产生中断。

如果发生擦除 / 编程错误的中断、空白检查错误的中断或者命令错误的中断，就必须在中断处理过程中执行清除状态寄存器命令。

**BSYAEIE 位（闪存存取错误的中断允许位）**

此位允许在对正在改写的闪存进行存取时发生闪存存取错误的中断。

**RDYSTIE 位（闪存就绪状态的中断允许位）**

此位允许在闪存顺序从忙状态变为就绪状态时发生闪存就绪状态的中断。

### 19.5.3 闪存控制寄存器 1 (FMR1)

地址	001ABh							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	FMR17	FMR16	—	—	FMR13	WTFMSTP	—	—
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	—	保留位	必须置“0”。	R/W
b1	—			
b2	WTFMSTP	等待模式中的闪存停止位	0: 在等待模式中闪存运行 1: 在等待模式中闪存停止	R/W
b3	FMR13	锁定位无效选择位 (注 1)	0: 锁定位有效 1: 锁定位无效	R/W
b4	—	什么也不指定。读写值都为“0”。		—
b5	—			
b6	FMR16	数据闪存块 A 的改写禁止位 (注 2、注 3)	0: 允许改写 (能接受软件命令) 1: 禁止改写 (不能接受软件命令, 也不出错)	R/W
b7	FMR17	数据闪存块 B 的改写禁止位 (注 2、注 3)		R/W

- 注 1. 要将此位置“1”时，必须在写“0”后继续写“1”。必须在写“0”后到写“1”前禁止中断。  
 注 2. 要将此位置“0”时，必须在写“1”后继续写“0”。必须在写“1”后到写“0”前禁止中断。  
 注 3. 如果将 FMR0 寄存器的 FMR01 位置“0” (CPU 改写模式无效)，此位就变为“0”。

#### WTFMSTP 位 (等待模式中的闪存停止位)

如果在 WTFMSTP 位为“1” (在等待模式中闪存停止) 时转移到等待模式，闪存就停止运行。要在等待模式中进行 A/D 转换时，必须将 WTFMSTP 位置“0” (在等待模式中闪存运行)。

#### FMR13 位 (锁定位无效选择位)

锁定位的详细内容请参照“19.6.5 数据保护功能”。

FMR13 位只是将锁定位功能置为无效，而锁定位的数据不变。如果在 FMR13 位为“1” (锁定位无效) 的状态下执行块擦除命令，为“0” (锁定位有效) 的锁定位数据就在擦除结束后变为“1” (锁定位无效)。

[为“0”的条件]

- 在 FST 寄存器的 FST7 位从“0” (忙) 变为“1” (就绪) 并且编程/擦除等命令结束时。
- 在 FST 寄存器的 FST7 位从“0” (忙) 变为“1” (就绪) 并且转移到编程挂起或者擦除挂起时。
- 在输入非法命令时 (当发生命令错误时)。
- 在 FMR0 寄存器的 FMR01 位变为“0” (CPU 改写模式无效) 时。
- 在 FMR0 寄存器的 FMSTP 位变为“1” (闪存停止) 时。
- 在 FMR0 寄存器的 CMDRST 位变为“1” (有擦除/编程顺序复位) 时。

[为“1”的条件]

- 在通过程序写“1”时。

### 19.5.4 闪存控制寄存器 2 (FMR2)

地址	001ACh							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	FMR27	—	—	—	—	FMR22	FMR21	FMR20
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	FMR20	挂起允许位 (注 1)	0: 禁止挂起 1: 允许挂起	R/W
b1	FMR21	挂起请求位	0: 重新开始 1: 请求挂起	R/W
b2	FMR22	中断请求的挂起请求允许位 (注 1)	0: 禁止中断请求的挂起请求 1: 允许中断请求的挂起请求	R/W
b3	—	保留位	必须置“0”。	R/W
b4	—			
b5	—			
b6	—			
b7	FMR27	低消耗电流读模式允许位 (注 1、注 2)	0: 禁止低消耗电流读模式 1: 允许低消耗电流读模式	R/W

注 1. 要将此位置“1”时，必须在写“0”后继续写“1”。必须在写“0”后到写“1”前禁止中断。

注 2. 在低消耗电流读模式中，必须将 FMR0 寄存器的 FMR01 位置“0” (CPU 改写模式无效)。要进行 A/D 转换时，必须将此位置“0”。

#### FMR21 位 (挂起请求位)

如果将 FMR21 位置“1” (挂起请求)，就转移到编程 / 擦除挂起模式。如果在 FMR22 位为“1” (允许中断请求的挂起请求) 时发生被允许的中断请求，FMR21 位就自动变为“1” (请求挂起) 并且转移到挂起模式。在重新开始自动擦除或者自动编程时，必须将 FMR21 位置“0” (重新开始)。

[ 为“0”的条件 ]

- 在通过程序写“0”时。

[ 为“1”的条件 ]

- 在发生中断请求并且 FMR22 位为“1” (允许中断请求的挂起请求) 时。
- 在闪存忙的状态下通过程序写“1”时。

#### FMR22 位 (中断请求的挂起请求允许位)

如果将 FMR22 位置“1” (允许中断请求的挂起请求)，就在自动擦除过程中产生中断请求时自动将 FMR21 位置“1” (请求挂起)。

在 EW1 模式中，如果在改写用户 ROM 区的过程中使用擦除挂起，就必须将此位置“1”。

#### FMR27 位 (低消耗电流读模式允许位)

如果将 FMR27 位置“1” (允许低消耗电流读模式)，就能降低读闪存时的消耗电流。要将 FMR27 位置“1”时，必须将 CPU 时钟 (fs) 设定为 3kHz ~ 50kHz。在低消耗电流读模式中，需要定期刷新闪存。通过 FREFR 寄存器设定刷新间隔。有关 FREFR 寄存器设定的详细内容，请参照“19.5.5 闪存的刷新控制寄存器 (FREFR)”。

### 19.5.5 闪存的刷新控制寄存器（FREFR）

地址	001ADh							
位	b7	b6	b5	b4	b3	b2	b1	b0
符号	—	—	REF5	REF4	REF3	REF2	REF1	REF0
复位后的值	0	0	0	0	0	0	0	0

位	符号	位名	功能	R/W
b0	REF0	定期刷新间隔控制位	FREFR 寄存器的值 = $fs/10^3$ （将结果的值取整） 当 CPU 时钟（fs）的时钟源为低速内部振荡器时， 用 fLOCO 的最小值 TBDkHz 进行计算。 例：CPU 时钟（fs）为 12.5kHz 时的 FREFR 寄存器的设定值： $(12.5 \times 10^3 / 10^3) = 12 = 001100b$	R/W
b1	REF1			R/W
b2	REF2			R/W
b3	REF3			R/W
b4	REF4			R/W
b5	REF5			R/W
b6	—	什么也不指定。读写值都为“0”。		—
b7	—			—

FREFR 寄存器控制 FMR2 寄存器的 FMR27 位为“1”（允许低消耗电流读模式）时的刷新间隔。在将 FMR2 寄存器的 FMR27 位置“0”（禁止低消耗电流读模式）并且设定寄存器的值后，必须将 FMR27 位置“1”（允许低消耗电流读模式）。

## 19.6 CPU 改写模式的说明

以下说明各模式。

### 19.6.1 EW0 模式

如果将 FMR0 寄存器的 FMR01 位置“1”（CPU 改写模式有效），就进入 CPU 改写模式并且能接受软件命令。此时，因为 FMR0 寄存器的 FMR02 位为“0”（EW0 模式），所以进入 EW0 模式。

通过软件命令控制编程和擦除。能通过 FST 寄存器确认编程 / 擦除结束时的状态等。

要在自动擦除或者自动编程的过程中转移到挂起状态时，必须将 FMR20 位置“1”（允许挂起）并且将 FMR21 位置“1”（请求挂起）。在等待 td(SR-SUS) 后，必须先确认 FST 寄存器的 FST6 位变为“1”（正在擦除挂起）或者 FST3 位变为“1”（正在编程挂起），然后存取闪存。如果将 FMR2 寄存器的 FMR21 位置“0”（重新开始），就重新开始自动擦除或者自动编程。

### 19.6.2 EW1 模式

如果在将 FMR0 寄存器的 FMR01 位置“1”（CPU 改写模式有效）后将 FMR02 位置“1”（EW1 模式），就进入 EW1 模式。能通过 FST 寄存器确认编程 / 擦除结束时的状态等。

要在自动擦除或者自动编程的过程中将挂起功能置为有效时，必须在将 FMR2 寄存器的 FMR20 位置“1”（允许挂起）并且将 FMR22 位置“1”（允许中断请求的挂起请求）后执行编程 / 擦除命令。必须预先将转移到挂起的中断设定为中断允许状态。

如果发生中断请求，FMR2 寄存器的 FMR21 位就自动变为“1”（请求挂起），在等待 td(SR-SUS) 后，中止自动擦除或者自动编程。在中断处理结束后，必须在将 FMR21 位置“0”（重新开始）后重新开始自动擦除或者自动编程。

### 19.6.3 挂起

擦除挂起功能是指在自动擦除过程中暂停擦除的功能。

编程挂起功能是指在自动编程过程中暂停编程的功能。

在中止自动擦除或者自动编程时，能进行以下的操作（参照“表 19.7 挂起时能进行的操作”）：

- 如果挂起用户 ROM 的任意块的自动擦除，就能读用户 ROM 中的其他块或者进行自动编程。
- 如果挂起用户 ROM 的任意块的自动编程，就能读用户 ROM 中的其他块。

表 19.7 挂起时能进行的操作

		挂起时的操作（注 1）							
		转移到挂起前执行擦除或者编程的块				转移到挂起前未执行擦除或者编程的块			
		擦除	编程	读锁定位状态	读	擦除	编程	读锁定位状态	读
正在执行的命令	擦除	×	×	×	×	×	○	○	○
	编程	×	×	×	×	×	×	○	○

○：能使用挂起功能进行的操作。

×：禁止操作

注 1. 擦除是指块擦除，编程是指编程命令、锁定位编程命令。

能在 FST 寄存器的 FST7 位为“1”（就绪）时执行清除状态寄存器命令。禁止在挂起时进行块空白检查。

擦除挂起和编程挂起的相关时序图分别如图 19.3 和图 19.4 所示。

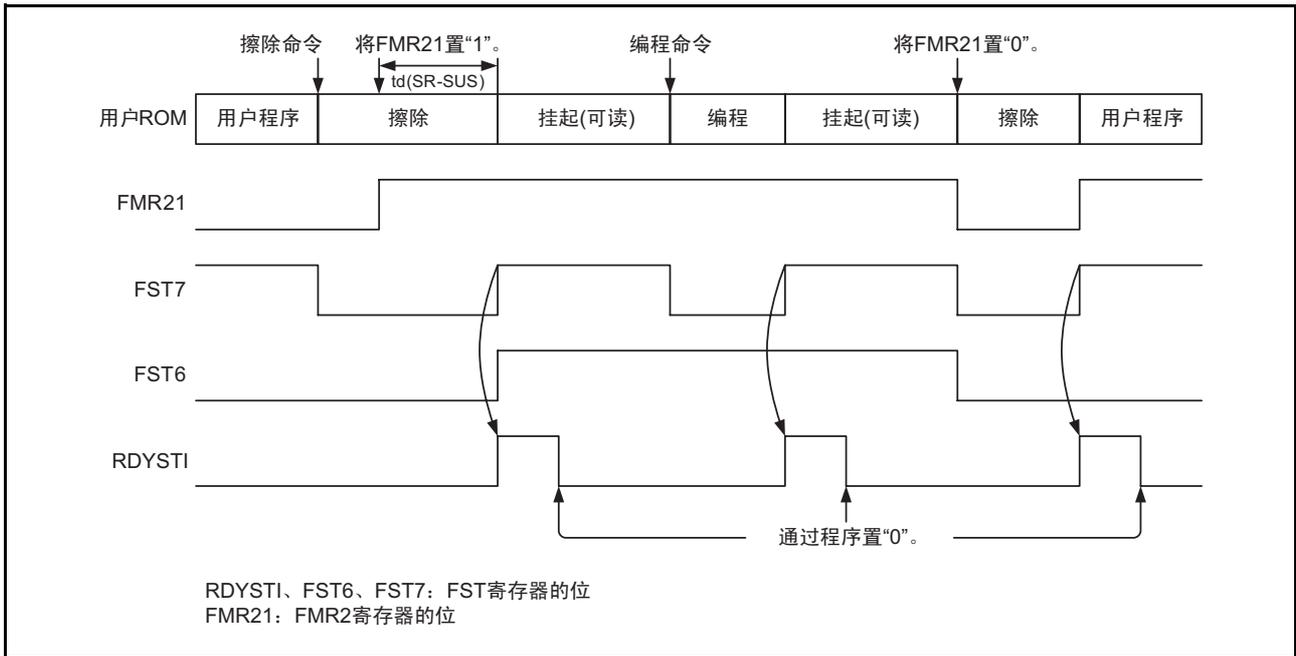


图 19.3 擦除挂起的相关时序图

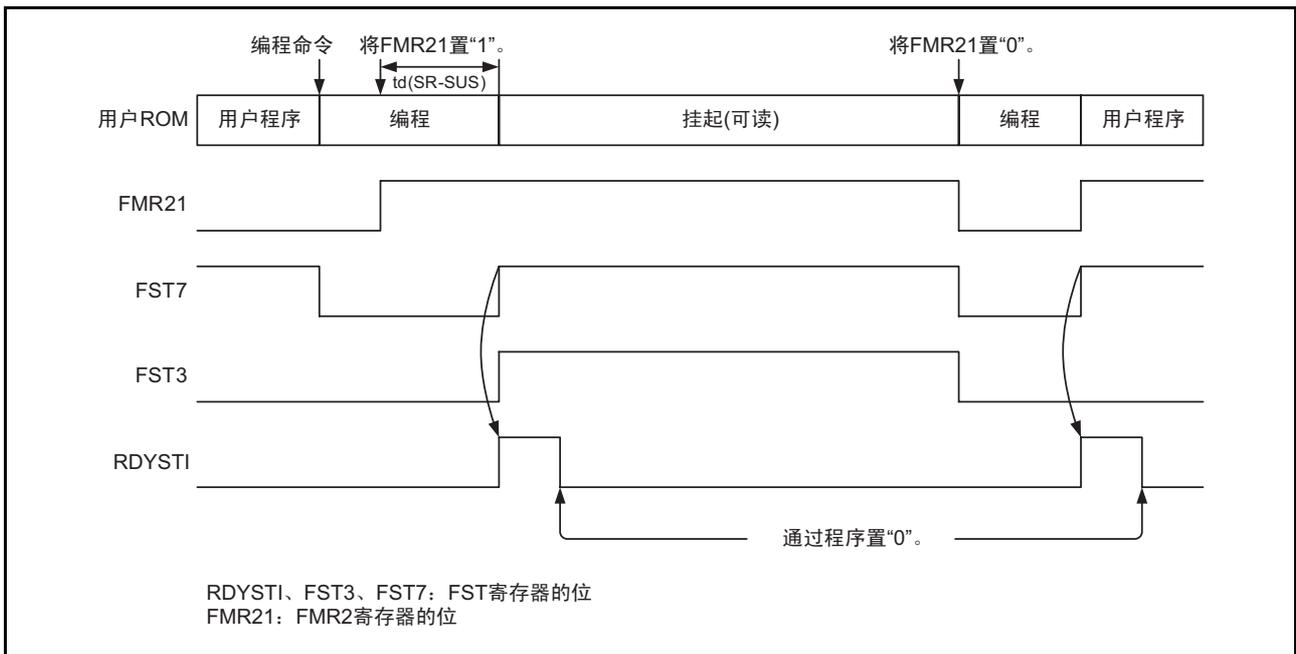


图 19.4 编程挂起的相关时序图

### 19.6.4 各模式的设定和解除方法

EW0 模式和 EW1 模式的设定和解除方法分别如图 19.5 和图 19.6 所示。

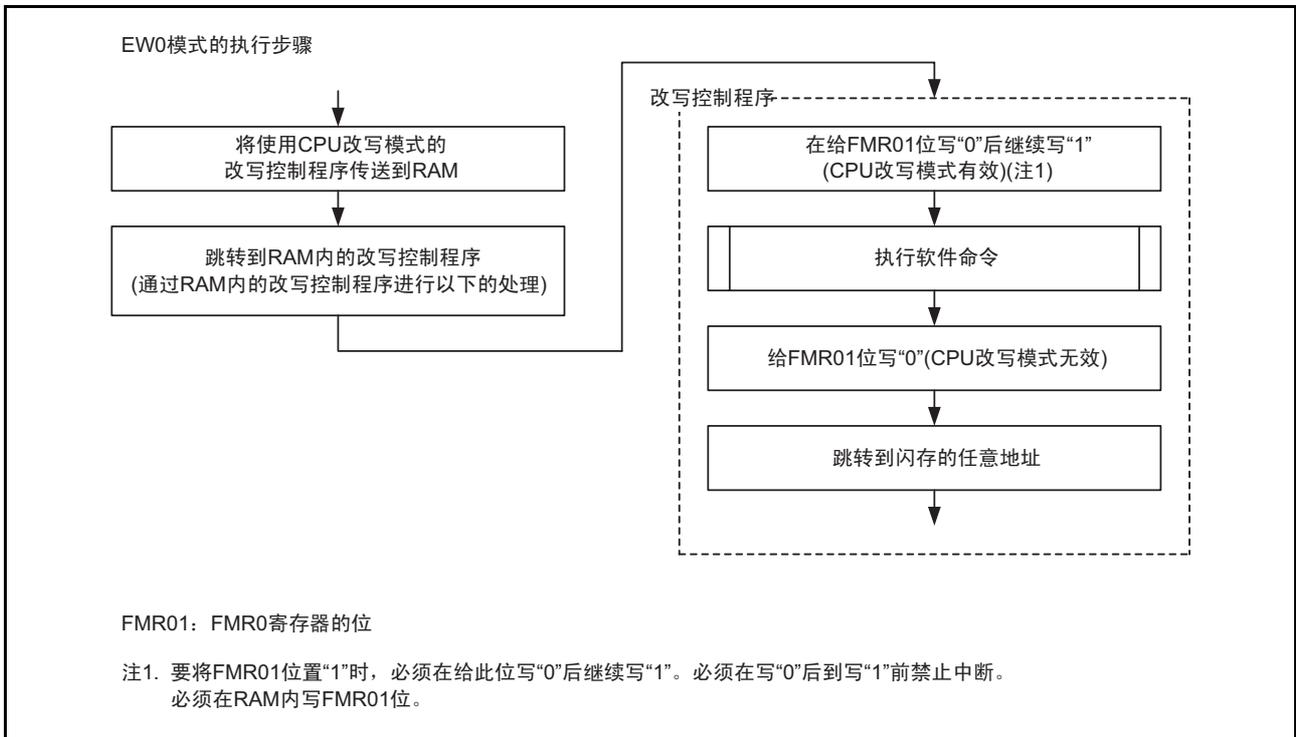


图 19.5 EW0 模式的设定和解除方法

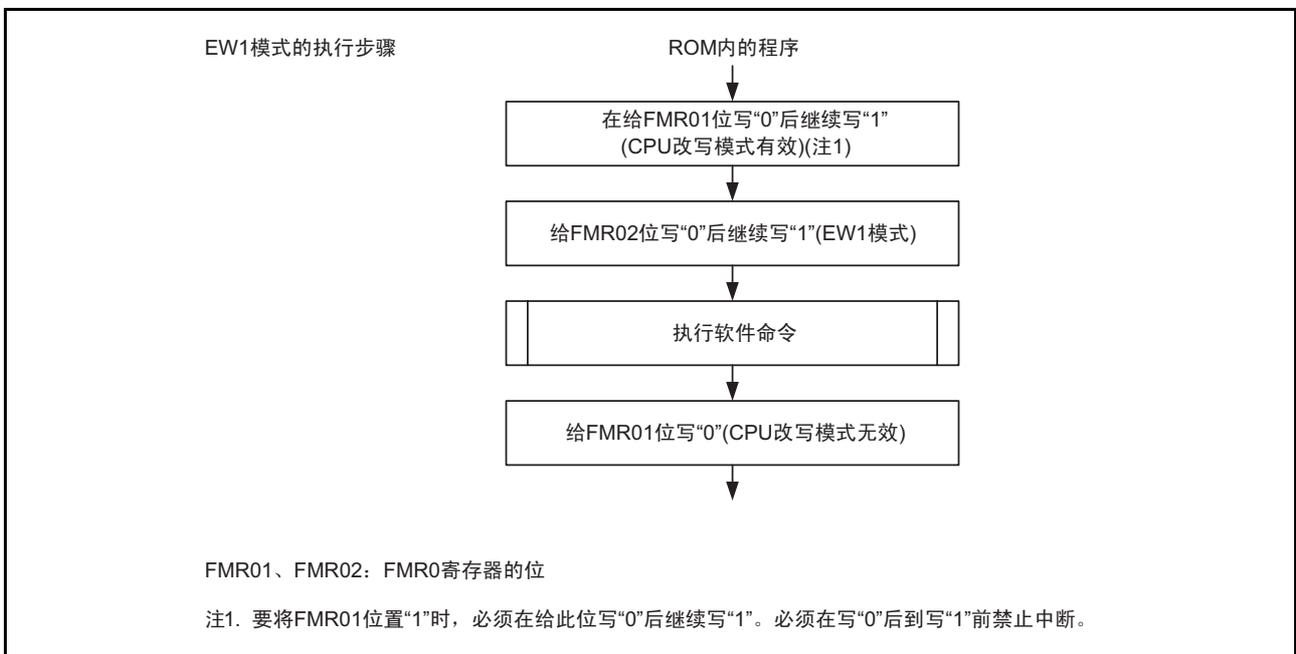


图 19.6 EW1 模式的设定和解除方法

### 19.6.5 数据保护功能

闪存的程序 ROM 的各块有非易失性的锁定位，锁定位在 FMR1 寄存器的 FMR13 位为“0”（锁定位有效）时有效。能通过锁定位禁止（锁定）对各块进行编程和擦除，因此能防止数据的误编程和误擦除。由锁定位控制的块的状态如下所示：

- 当锁定位的数据为“0”时，为锁定状态（不能编程和擦除该块）。
- 当锁定位的数据为“1”时，为非锁定状态（能编程和擦除该块）。

如果执行锁定位编程命令，锁定位数据就变为“0”（锁定状态）；如果擦除块，此位就变为“1”（非锁定状态）。不能通过命令将锁定位数据置“1”。

能通过读锁定位状态命令来读锁定位的数据。

如果将 FMR13 位置“1”（锁定位无效），锁定位的功能就无效，全部块为非锁定状态，各锁定位数据不变。如果将 FMR13 位置“0”（锁定位有效），锁定位的功能就有效，保持锁定位数据。

如果在 FMR13 位为“1”（锁定位无效）的状态下执行块擦除命令，就擦除对象块，与锁定位无关。在擦除结束后，被擦除的对象块的锁定位变为“1”。

各命令的详细内容请参照“19.6.6 软件命令”。

FMR13 位在自动擦除结束后变为“0”。在以下任意一个条件成立时，FMR13 位变为“0”。在编程或者擦除其他锁定状态的块时，必须再次将 FMR13 位置“1”（锁定位无效），然后执行编程命令或者块擦除命令。

- 在 FST 寄存器的 FST7 位从“0”（忙）变为“1”（就绪）并且编程/擦除等命令结束时。
- 在 FST 寄存器的 FST7 位从“0”（忙）变为“1”（就绪）并且转移到编程挂起或者擦除挂起时。
- 在输入非法命令时（当发生命令错误时）。
- 在 FMR0 寄存器的 FMR01 位变为“0”（CPU 改写模式无效）时。
- 在 FMR0 寄存器的 FMSTP 位变为“1”（闪存停止）时。
- 在 FMR0 寄存器的 CMDRST 位变为“1”（有擦除/编程顺序复位）时。

FMR13 位操作的相关时序图如图 19.7 所示。

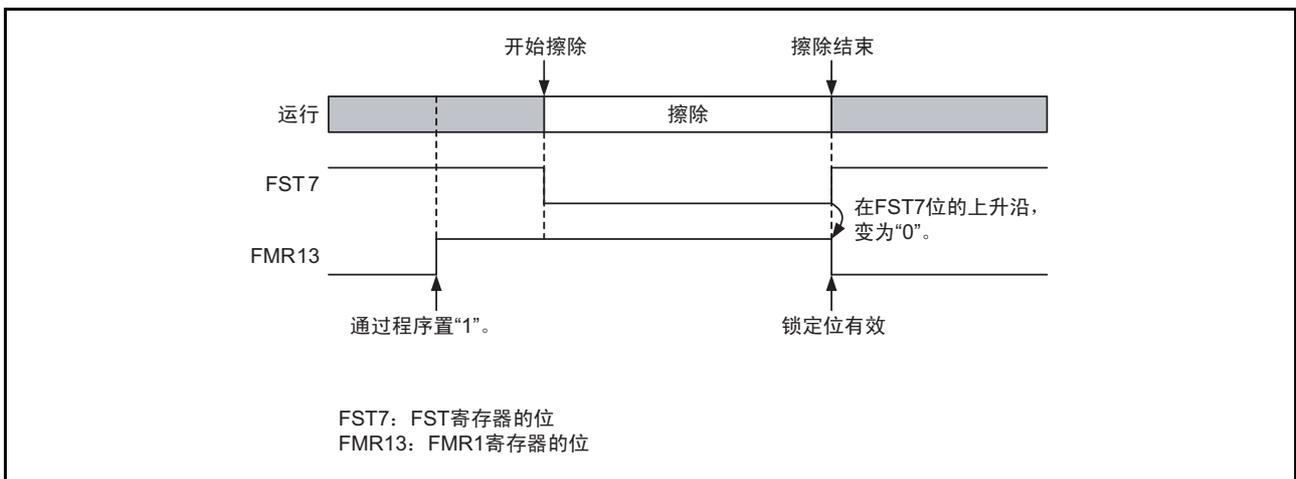


图 19.7 FMR13 位操作的相关时序图

### 19.6.6 软件命令

以下说明软件命令，必须以 8 位为单位读写命令和数据。

表 19.8 软件命令一览表

软件命令	第 1 个命令			第 2 个命令 (注 1)		
	模式	地址	数据	模式	地址	数据
清除状态寄存器	写	x	50h			
编程	写	WA	40h	写	WA	WD
块擦除	写	x	20h	写	BA	D0h
锁定位编程	写	BT	77h	写	BT	D0h
读锁定位状态	写	x	71h	写	BT	D0h
块空白检查	写	x	25h	写	BA	D0h

WA: 编程地址

WD: 编程数据

BA: 块的任意地址

BT: 块的起始地址

块 2→0E000h

块 1→0F000h

x: 用户 ROM 区内的任意地址

注 1. 对于块擦除、锁定位编程、读锁定位状态和块空白检查的各命令，如果用第 2 个命令写“FFh”，用第 1 个命令写的命令码就无效，也不发生命令顺序错误。

因为数据闪存没有锁定位，所以将锁定位编程命令和读锁定位状态命令视为非法命令。

#### 19.6.6.1 清除状态寄存器

如果用命令写“50h”，FST 寄存器的 FST4 ~ FST5 位就变为“0”。

#### 19.6.6.2 编程

这是以 1 字节为单位将数据写到闪存的命令。

如果用第 1 个命令给编程地址写“40h”并且用第 2 个命令给编程地址写数据，就开始自动编程（数据的编程和验证）。第 1 个命令的地址值和第 2 个命令指定的编程地址必须相同。

能通过锁定位禁止对程序 ROM 的各块执行编程命令。

当 FMR1 寄存器的 FMR16 位为“1”（禁止改写）时，不接受数据闪存块 A 的编程命令；当 FMR17 位为“1”（禁止改写）时，不接受数据闪存块 B 的编程命令。

禁止闪存就绪状态的中断时的编程流程图如图 19.8 所示，禁止闪存就绪状态的中断而允许挂起时的编程流程图如图 19.9 所示，允许闪存就绪状态的中断并且允许挂起时的编程流程图如图 19.10 所示。

在 EW1 模式中，不能对已装入改写控制程序的地址执行此命令。

当 FMR0 寄存器的 RDYSTIE 位为“1”（允许闪存就绪状态的中断）时，能在自动编程结束时产生闪存就绪状态的中断。能通过在中断程序中读 FST 寄存器得知自动编程的结果。

当 FMR0 寄存器的 RDYSTIE 位为“1”（允许闪存就绪状态的中断）并且 FMR2 寄存器的 FMR20 位为“1”（允许挂起）时，如果将 FMR21 位置“1”（请求挂起）并且中止自动编程，就产生闪存就绪状态的中断。能通过在中断程序中读 FST 寄存器得知自动编程的结果。

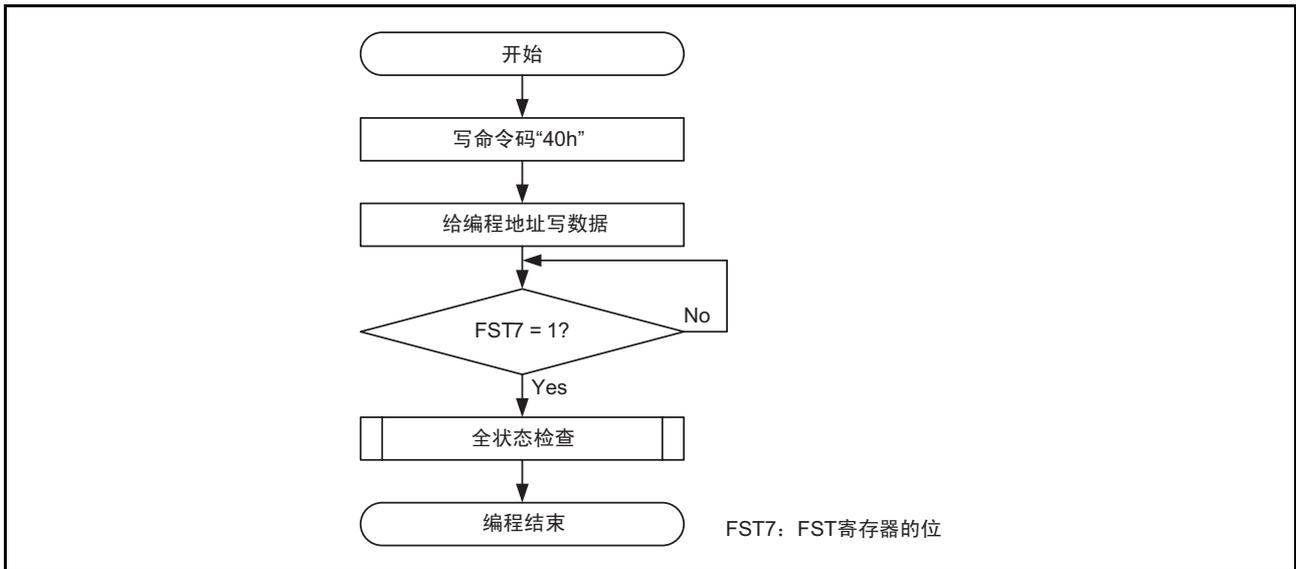


图 19.8 编程流程图（禁止闪存就绪状态的中断）

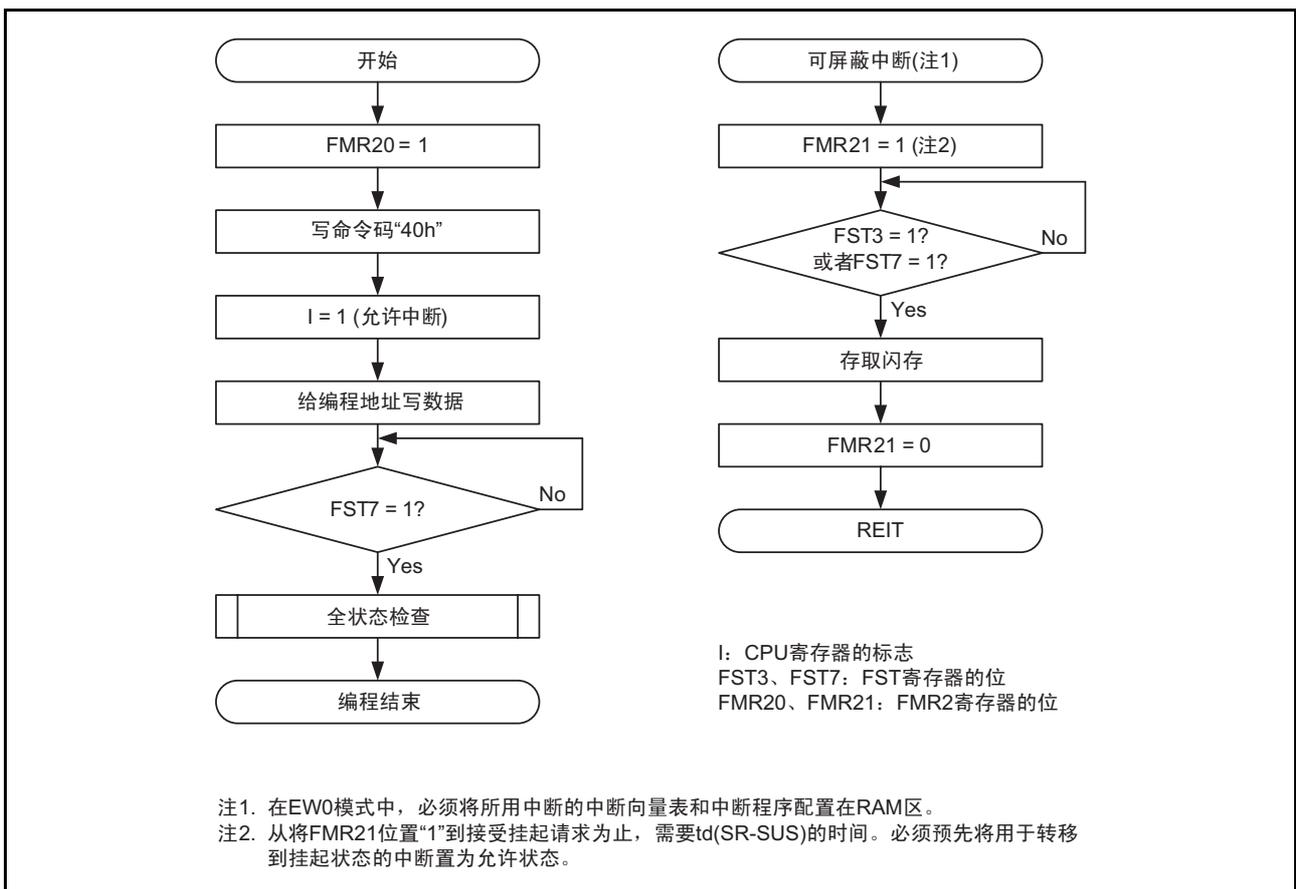


图 19.9 编程流程图（禁止闪存就绪状态的中断而允许挂起）

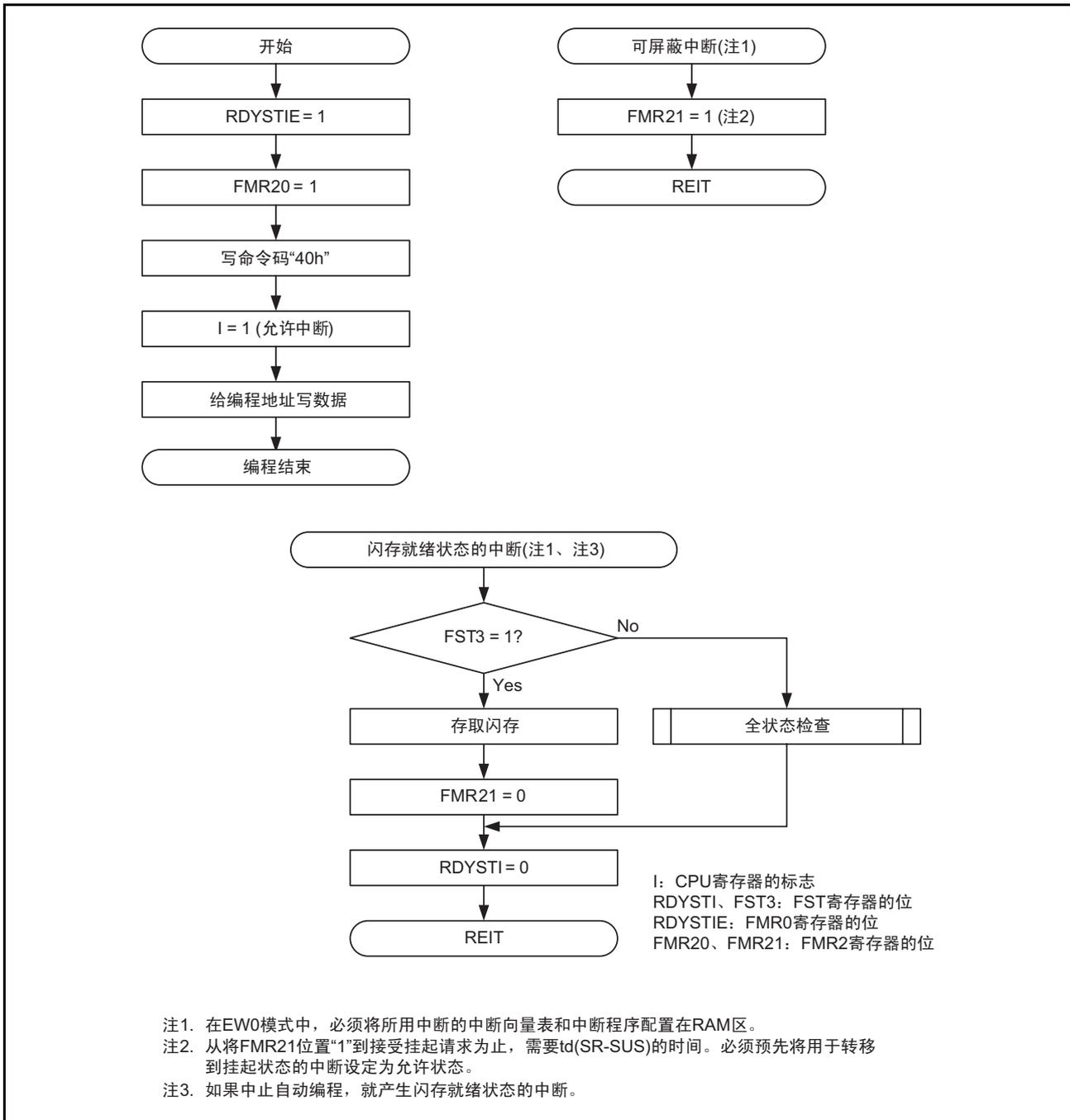


图 19.10 编程流程图（允许闪存就绪状态的中断并且允许挂起）

### 19.6.6.3 块擦除

如果用第 1 个命令写 “20h” 并且用第 2 个命令给块的任意地址写 “D0h”，就开始对指定的块进行自动擦除（擦除和擦除验证）。

能通过 FST 寄存器的 FST7 位确认自动擦除的结束。FST7 位在自动擦除期间为 “0”（忙），在擦除结束后为 “1”（就绪）。

在自动擦除结束后，能通过 FST 寄存器的 FST5 位得知自动擦除的结果（参照“19.6.7 全状态检查”）。能通过锁定位禁止对程序 ROM 的各块执行块擦除命令。

当 FMR1 寄存器的 FMR16 位为 “1”（禁止改写）时，不接受数据闪存块 A 的块擦除命令；当 FMR17 位为 “1”（禁止改写）时，不接受数据闪存块 B 的块擦除命令。

禁止闪存就绪状态的中断时的块擦除流程图如图 19.11 所示，禁止闪存就绪状态的中断而允许挂起时的块擦除流程图如图 19.12 所示，允许闪存就绪状态的中断并且允许挂起时的块擦除流程图如图 19.13 所示。

在 EW1 模式中，不能对已装入改写控制程序的块执行此命令。

当 FMR0 寄存器的 RDYSTIE 位为 “1”（允许闪存就绪状态的中断）时，能在自动擦除结束时产生闪存就绪状态的中断。当 FMR0 寄存器的 RDYSTIE 位为 “1”（允许闪存就绪状态的中断）并且 FMR2 寄存器的 FMR20 位为 “1”（允许挂起）时，如果将 FMR21 位置 “1”（请求挂起）并且中止自动擦除，就产生闪存就绪状态的中断。能通过在中断程序中读 FST 寄存器得知自动擦除的结果。

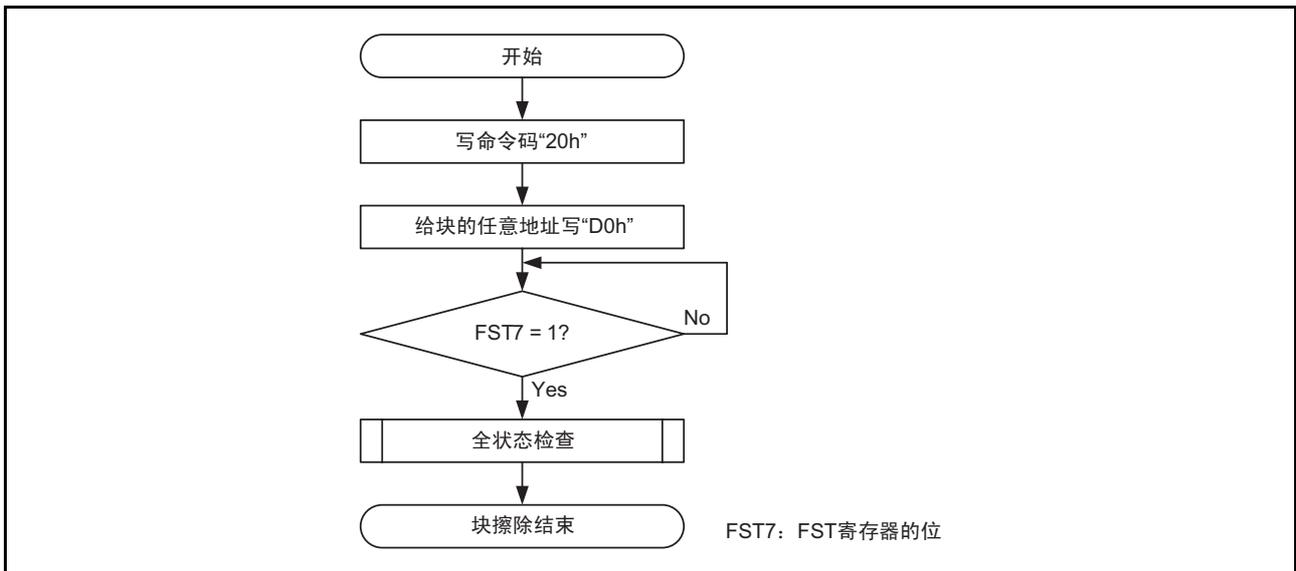


图 19.11 块擦除流程图（禁止闪存就绪状态的中断）

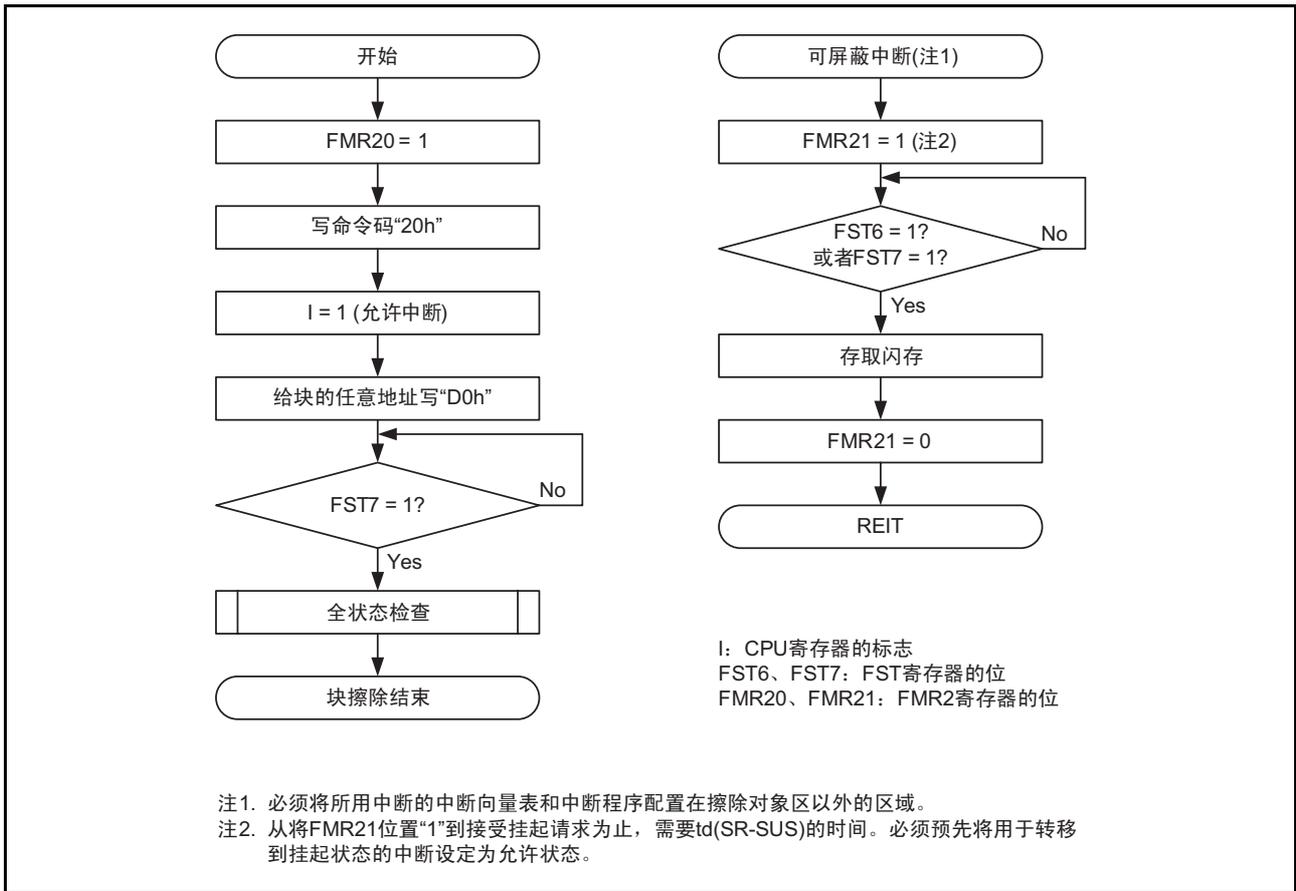


图 19.12 块擦除流程图（禁止闪存就绪状态的中断而允许挂起）

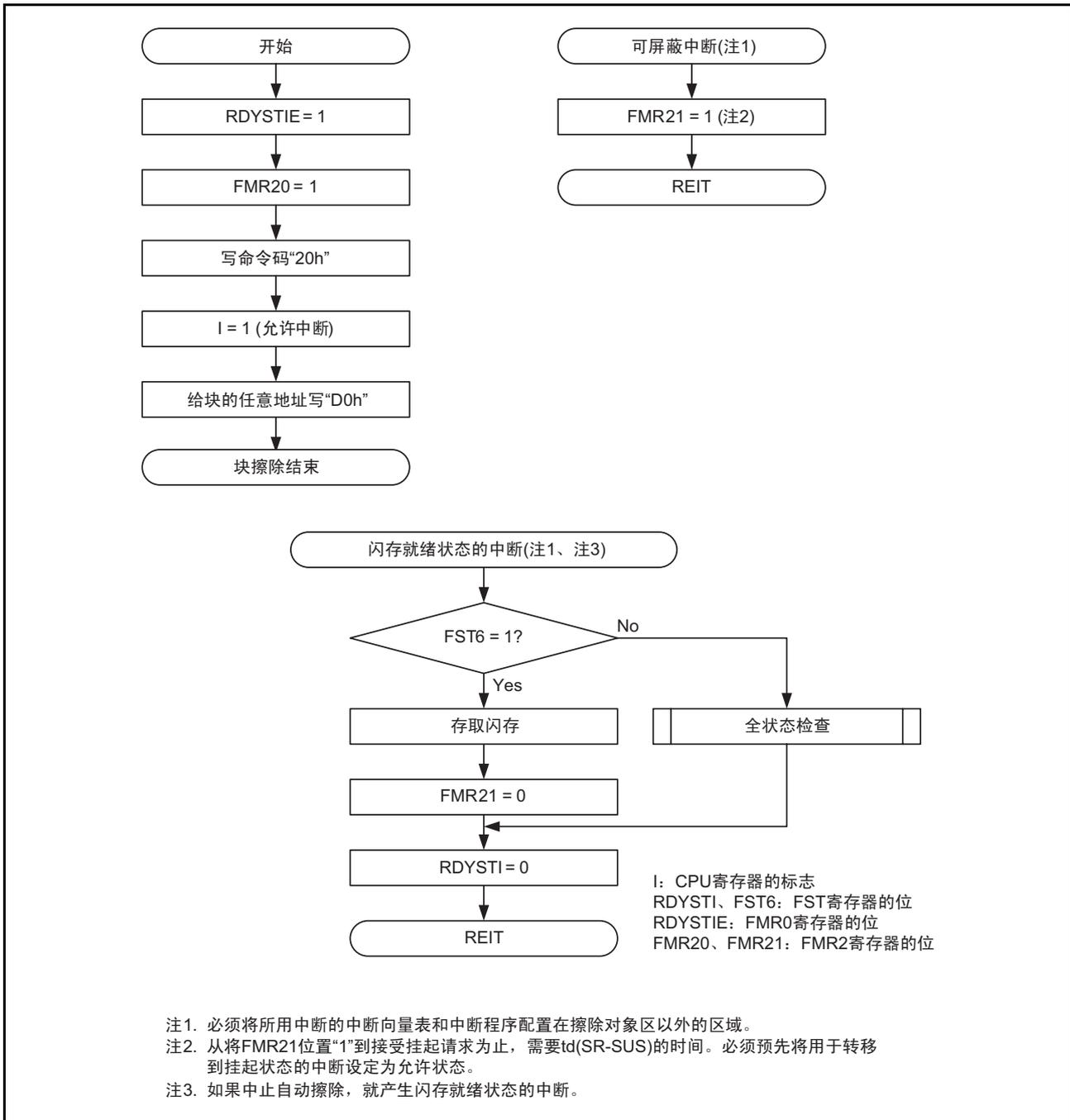


图 19.13 块擦除流程图（允许闪存就绪状态的中断并且允许挂起）

#### 19.6.6.4 锁定位编程

这是将用户 ROM 区内的任意块的锁定位置“0”（锁定状态）的命令。

如果用第 1 个命令给块的起始地址写“77h”并且用第 2 个命令给块的起始地址写“D0h”，就给指定块的锁定位写“0”。第 1 个命令的地址值和第 2 个命令指定块的起始地址必须相同。

锁定位编程的流程图如图 19.14 所示。

能通过读锁定位状态命令来读锁定位的状态（锁定位数据）。

能通过 FST 寄存器的 FST7 位确认锁定位编程的结束。

有关锁定位的功能以及将锁定位“1”（非锁定状态）的方法，请参照“19.6.5 数据保护功能”。

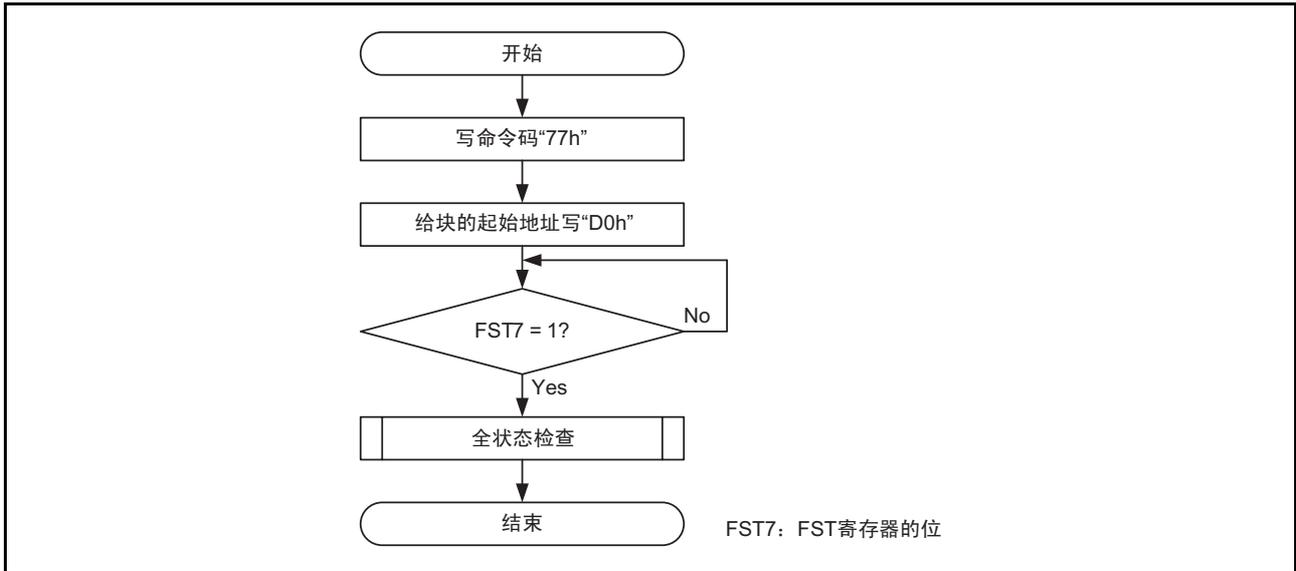


图 19.14 锁定位编程的流程图

### 19.6.6.5 读锁定位状态

这是读程序 ROM 区内任意块的锁定位状态的命令。

如果用第 1 个命令写 “71h” 并且用第 2 个命令给块的起始地址写 “D0h”，就将指定块的锁定位状态保存到 FST 寄存器的 FST2 位。必须在 FST 寄存器的 FST7 位变为 “1”（就绪）后读 FST2 位。

读锁定位状态的流程图如图 19.15 所示。

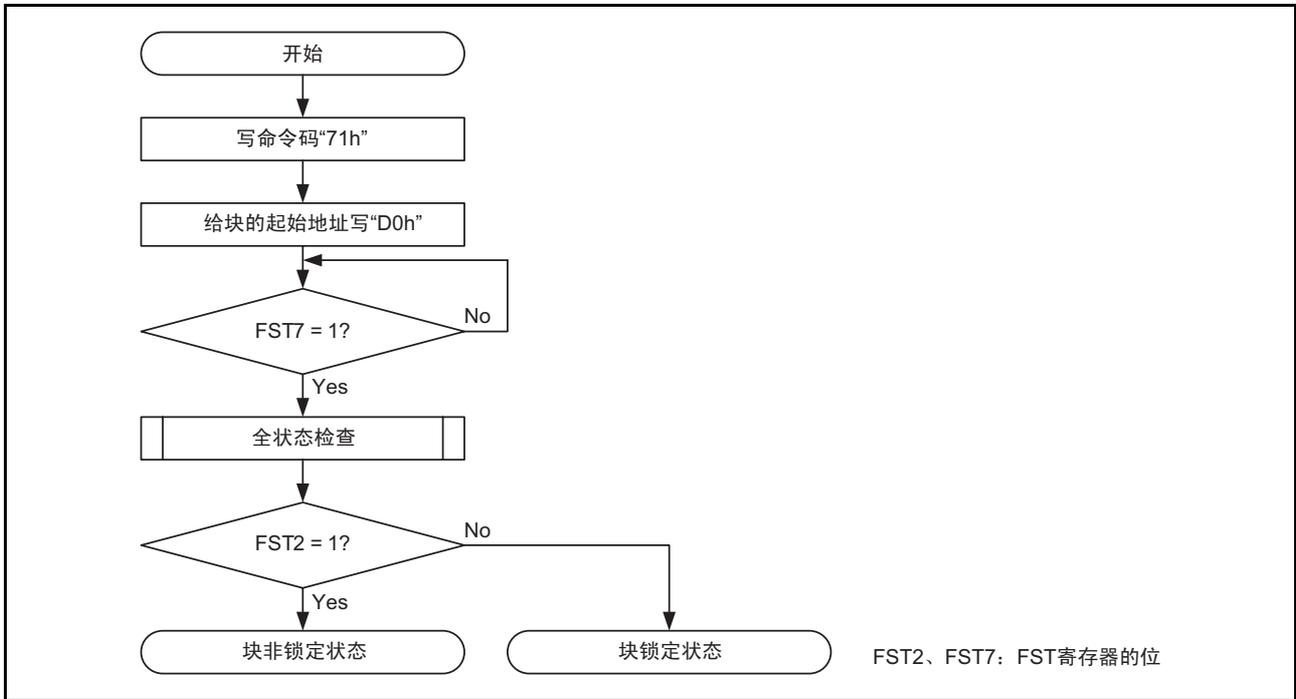


图 19.15 读锁定位状态的流程图

### 19.6.6.6 块空白检查

这是确认任意块内的全部地址是否为空白数据 “FFh” 的命令。

如果用第 1 个命令写 “25h” 并且用第 2 个命令给块的任意地址写 “D0h”，就开始对指定的块进行空白检查。能通过 FST 寄存器的 FST7 位确认空白检查的结束。FST7 位在空白检查期间为 “0”，在结束后为 “1”。

在空白检查结束后，能通过 FST 寄存器的 FST5 位得知空白检查的结果（参照 “19.6.7 全状态检查”）。此命令用于检查对象块是否没有被编程，要确认擦除的正常结束时，必须进行全状态检查。

不能在 FST 寄存器的 FST6 位为 “1”（正在擦除挂起）或者 FST3 位为 “1”（正在编程挂起）时执行块空白检查命令。

块空白检查的流程图如图 19.16 所示。

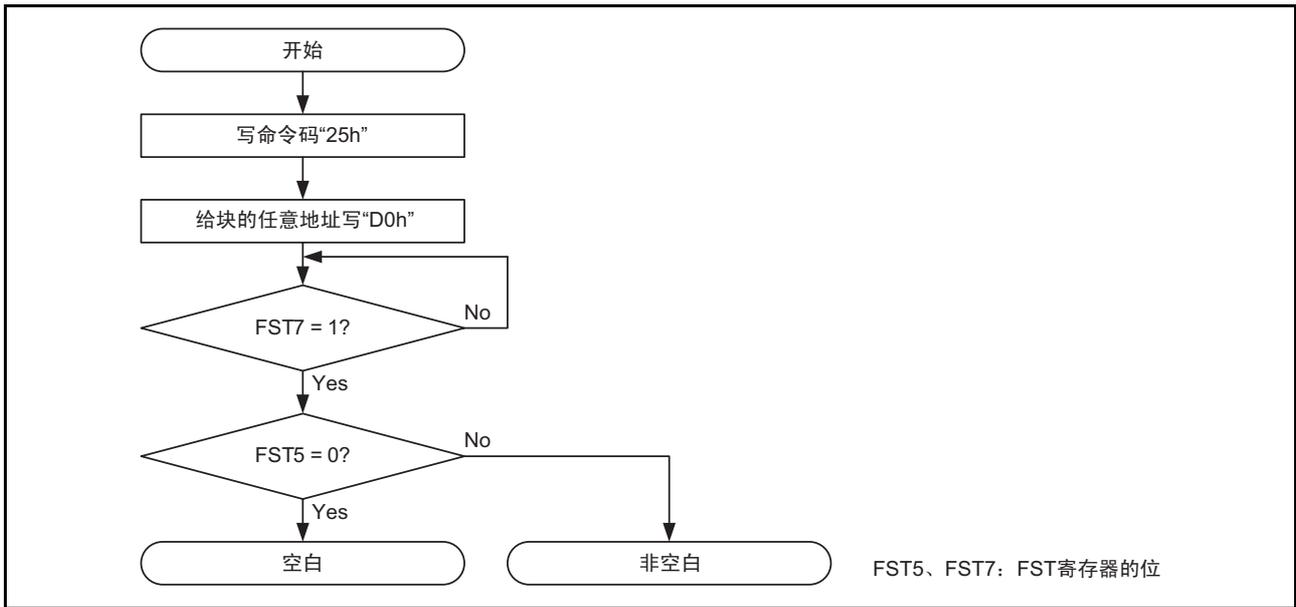


图 19.16 块空白检查的流程图

这是面向编程器厂商而不是面向一般用户的命令。

### 19.6.7 全状态检查

如果发生错误，FST 寄存器的 FST4 ~ FST5 位就变为“1”。因此，能通过检查这些状态（全状态检查）确认执行结果。

错误和 FST 寄存器的状态如表 19.9 所示，全状态检查的流程图以及发生各错误时的处理方法如图 19.17 所示。

表 19.9 错误和 FST 寄存器的状态

FST 寄存器的状态		错误	发生错误的条件
FST5 位	FST4 位		
1	1	命令顺序错误	<ul style="list-style-type: none"> <li>在没有正确地写命令时。</li> <li>在给块擦除命令的第 2 个总线周期写了“D0h”或者“FFh”以外的值时（注 1）。</li> </ul>
1	0	擦除错误	在执行了块擦除命令而无法正确地进行自动擦除时。
		空白检查错误	在执行了块空白检查命令并且读到空白数据“FFh”以外的数据时。
0	1	编程错误	在执行了编程命令而无法正确地进行自动编程时。

注 1. 如果在这些命令的第 2 个总线周期写“FFh”，在第 1 个总线周期写的命令码就无效。

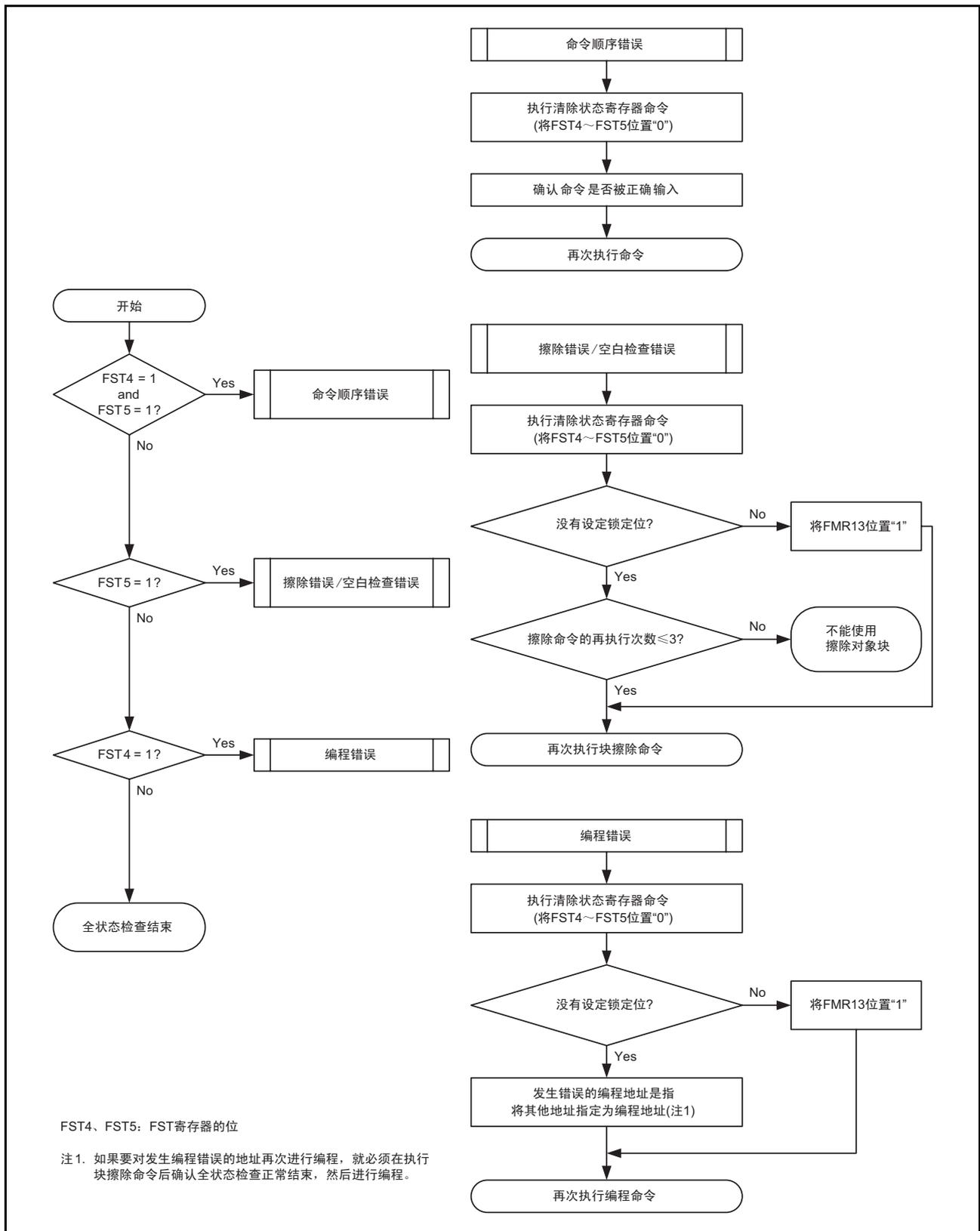


图 19.17 全状态检查的流程图以及发生各错误时的处理方法

## 19.7 标准串行输入 / 输出模式

在标准串行输入 / 输出模式中，能使用与本单片机对应的串行编程器，在将单片机安装到电路板的状态下改写用户 ROM 区。

标准串行输入 / 输出模式有以下 3 种：

- 标准串行输入/输出模式 1：使用时钟同步串行 I/O 连接串行编程器。
- 标准串行输入/输出模式 2：使用异步串行 I/O 连接串行编程器。
- 标准串行输入/输出模式 3：使用特殊的异步串行 I/O 连接串行编程器。

本单片机能使用标准串行输入 / 输出模式 2 和标准串行输入 / 输出模式 3。

有关和串行编程器的连接例子，请参照“附录 2. 和串行编程器、on-chip 调试仿真器的连接例子”；有关串行编程器，请向各厂家询问；有关串行编程器的操作方法，请参照串行编程器的用户使用手册。

闪存标准串行输入 / 输出模式 2 的引脚功能说明以及使用标准串行输入 / 输出模式 2 时的引脚处理例子分别如表 19.10 和图 19.18 所示，闪存标准串行输入 / 输出模式 3 的引脚功能说明以及使用标准串行输入 / 输出模式 3 时的引脚处理例子分别如表 19.11 和图 19.19 所示。

另外，在进行表 19.11 所示的引脚处理并且使用编程器改写闪存后，如果要在用户模式中执行闪存内的程序，就必须在给 MODE 引脚输入“H”电平后进行硬件复位。

有关 ID 码检查功能的详细内容，请参照“19.3 ID 码检查功能”。

表 19.10 引脚的功能说明（闪存标准串行输入 / 输出模式 2）

引脚名	名称	输入 / 输出	功能
VCC、VSS	电源输入	—	必须给 VCC 输入编程 / 擦除的保证电压，给 VSS 输入 0V。
RESET	复位输入	输入	复位输入引脚
P4_6/XIN	P4_6 输入 / 时钟输入	输入	必须在 XIN 引脚和 XOUT 引脚之间连接陶瓷谐振器或者晶体振荡器。
P4_7/XOUT	P4_7 输入 / 时钟输出	输入 / 输出	
MODE	MODE	输入 / 输出	必须输入“L”电平。
P1_4	TXD	输出	串行数据的输出引脚
P1_6	RXD	输入	串行数据的输入引脚
其他引脚			必须输入“L”电平或者“H”电平，或者将这些引脚置为开路。

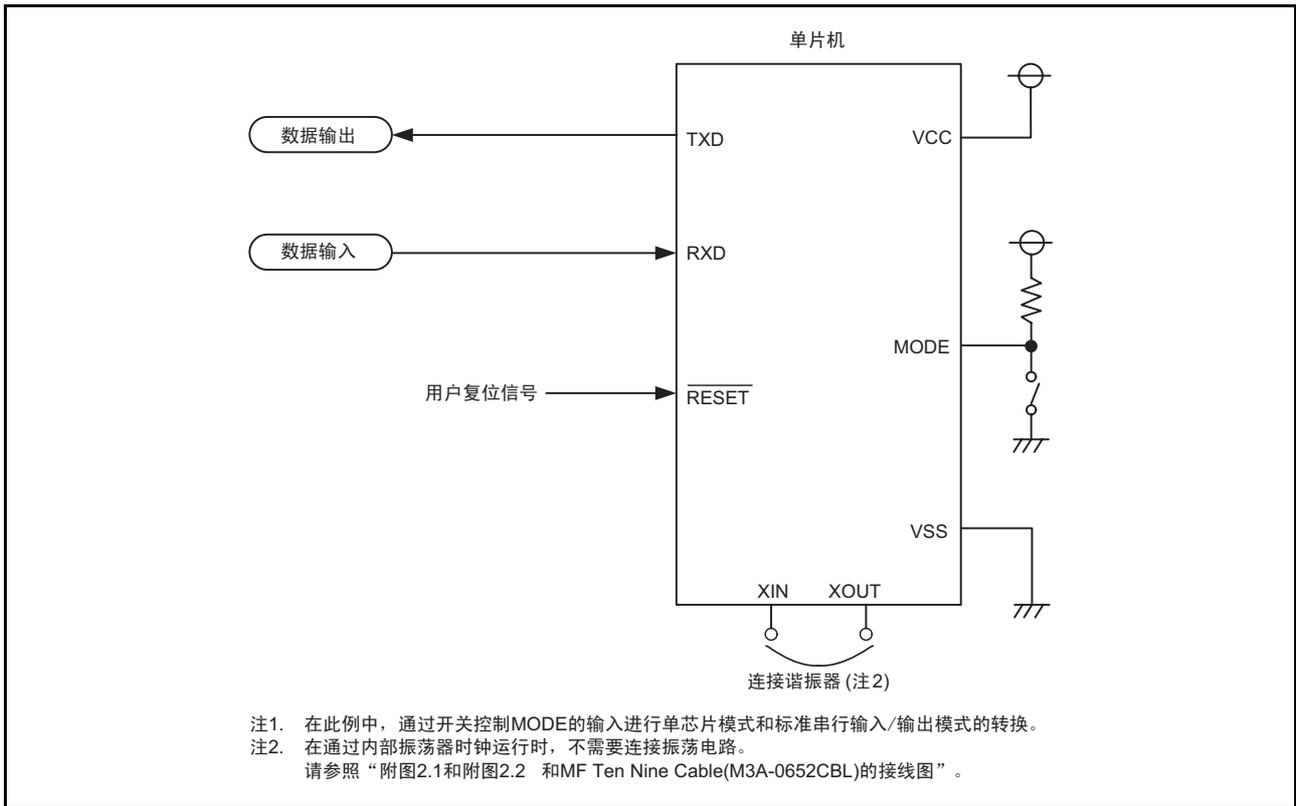


图 19.18 使用标准串行输入 / 输出模式 2 时的引脚处理例子

表 19.11 引脚的功能说明（闪存标准串行输入 / 输出模式 3）

引脚名	名称	输入 / 输出	功能
VCC、VSS	电源输入	—	必须给 VCC 输入编程 / 擦除的保证电压，给 VSS 输入 0V。
RESET	复位输入	输入	复位输入引脚
P4_6/XIN	P4_6 输入 / 时钟输入	输入	在外接振荡器的情况下，必须在 XIN 引脚和 XOUT 引脚之间连接陶瓷谐振器或者晶体振荡器。 在用作输入端口时，必须输入“L”电平或者“H”电平，或者将这些引脚置为开路。
P4_7/XOUT	P4_7 输入 / 时钟输出	输入 / 输出	
MODE	MODE	输入 / 输出	这是串行数据的输入 / 输出引脚，必须连接闪存编程器。
其他引脚			必须输入“L”电平或者“H”电平，或者将这些引脚置为开路。

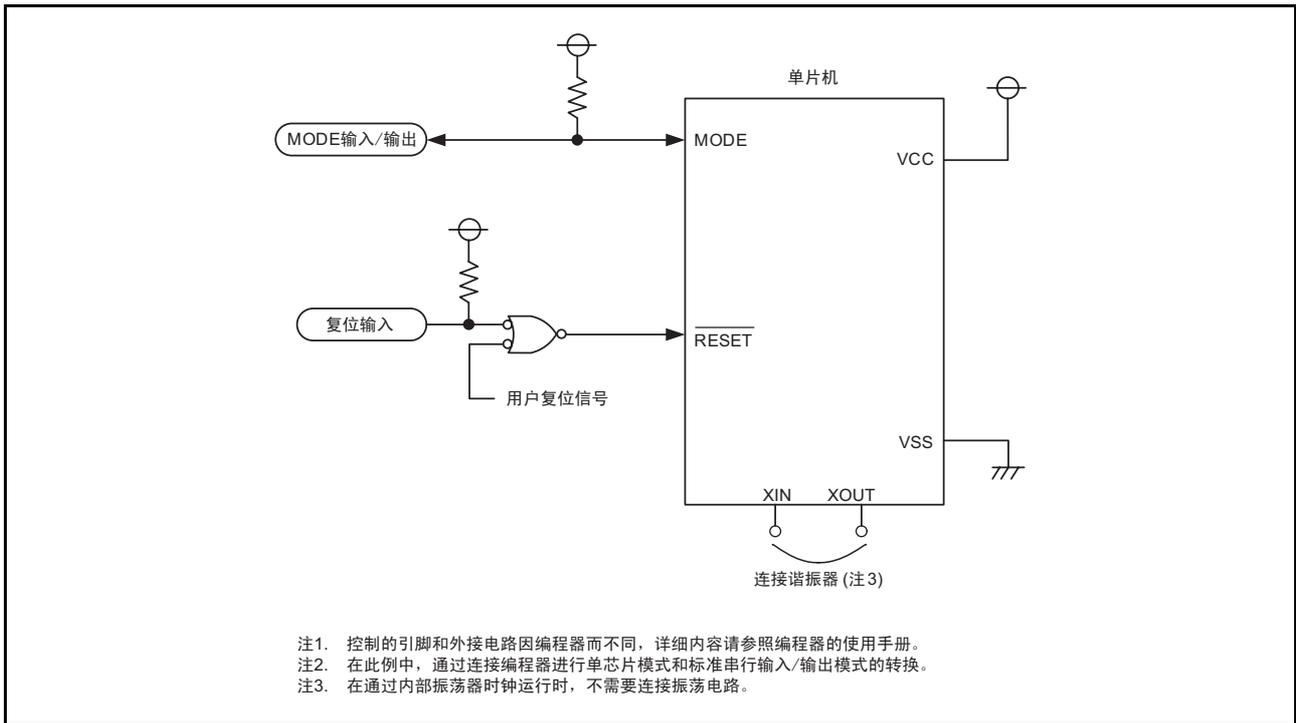


图 19.19 使用标准串行输入 / 输出模式 3 时的引脚处理例子

## 19.8 使用闪存时的注意事项

### 19.8.1 ID 码区域的设定例子

ID 码区域在闪存内而不是 SFR，作为 ROM 数据，必须通过程序设定适当的值。设定例子如下所示：

- 将 ID 码区域全部设定为“55h”的情况
- ```
.org 00FFDCH
.lword dummy | (55000000h)      ; UND
.lword dummy | (55000000h)      ; INTO
.lword dummy                    ; BREAK
.lword dummy | (55000000h)      ; ADDRESS MATCH
.lword dummy | (55000000h)      ; SET SINGLE STEP
.lword dummy | (55000000h)      ; WDT
.lword dummy | (55000000h)      ; RESERVE
.lword dummy | (55000000h)      ; RESERVE
```

程序格式因编译器而不同，请通过编译器的使用手册进行确认。

## 19.8.2 CPU 改写模式

### 19.8.2.1 禁止使用的指令

在 EW0 模式中改写程序 ROM 区的过程中，因为以下指令要参照闪存内部的数据，所以不能使用。  
 UND 指令、INTO 指令、BRK 指令

### 19.8.2.2 中断

CPU 改写过程中的中断处理如表 19.12 和表 19.13 所示。

表 19.12 CPU 改写过程中的中断处理（EW0 模式）

| 中断种类                  | 数据闪存 / 程序 ROM                                                                                                                                                                                                                                                                                                                                              |                                    |
|-----------------------|------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|------------------------------------|
|                       | 挂起有效（FMR20=1）                                                                                                                                                                                                                                                                                                                                              | 挂起无效（FMR20=0）                      |
| 可屏蔽中断                 | 如果接受中断请求，就进行中断处理。<br>能在以下情况下转移到挂起：<br>1. 当 FMR22 位为“1”（允许中断请求的挂起请求）时，FMR21 位自动变为“1”（请求挂起）。<br>闪存存在经过 td(SR-SUS) 时间后中止自动擦除或者自动编程。<br>2. 如果在 FMR22 位为“0”（禁止中断请求的挂起请求）时需要挂起，就必须在中断处理时将 FMR21 位置“1”（请求挂起）。<br>闪存存在经过 td(SR-SUS) 时间后中止自动擦除或者自动编程。<br>在中止自动擦除的状态下，能读自动擦除执行块以外的块并且能进行自动编程。<br>在中止自动编程的状态下，能读自动编程执行块以外的块。<br>能通过将 FMR21 位置“0”（重新开始）重新开始自动擦除或者自动编程。 | 在自动擦除或者自动编程的同时执行中断处理（分配到中断向量 RAM）。 |
| 地址匹配                  | 在自动擦除或者自动编程的状态下，不能使用此命令。                                                                                                                                                                                                                                                                                                                                   |                                    |
| UND 指令、INTO 指令、BRK 指令 |                                                                                                                                                                                                                                                                                                                                                            |                                    |
| 单步                    |                                                                                                                                                                                                                                                                                                                                                            |                                    |
| 看门狗定时器                | 如果接受中断请求，就立即强制停止自动擦除或者自动编程，对闪存进行复位。在经过一定时间后，闪存重新启动，然后开始中断处理。在被强制停止后，有可能无法正常读取正在自动擦除的块或者正在自动编程的地址。因此，必须在闪存重新启动后再次进行自动擦除并且确认自动擦除的正常结束。因为在命令执行过程中看门狗定时器不停止运行，所以有可能产生中断请求。必须使用挂起功能定期对看门狗定时器进行初始化。此时，闪存控制寄存器被初始化，因此需要重新设定（注 1）。                                                                                                                                 |                                    |
| 振荡停止检测                |                                                                                                                                                                                                                                                                                                                                                            |                                    |
| 电压监视 1                |                                                                                                                                                                                                                                                                                                                                                            |                                    |

FMR20、FMR21、FMR22：FMR2 寄存器的位

注 1. 如果在闪存忙的状态下发生看门狗定时器中断、振荡停止检测中断或者电压监视 1 中断，FMR0、FMR1、FMR2 寄存器就被初始化。  
 如果在 FMR0 寄存器的 FMR01 位为“1”（CPU 改写模式有效）并且 FMSTP 位为“1”（闪存停止）时发生看门狗定时器中断、振荡停止检测中断或者电压监视 1 中断，FMR0、FMR1、FMR2 寄存器就被初始化。

表 19.13 CPU 改写过程中的中断处理（EW1 模式）

| 中断种类                  | 数据闪存 / 程序 ROM                                                                                                                                                                                                             |                                      |
|-----------------------|---------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|--------------------------------------|
|                       | 挂起有效（FMR20=1）                                                                                                                                                                                                             | 挂起无效（FMR20=0）                        |
| 可屏蔽中断                 | 如果接受中断请求，就执行中断处理。                                                                                                                                                                                                         | 优先进行自动擦除或者自动编程，在自动擦除或者自动编程结束后执行中断处理。 |
| 地址匹配                  | 当 FMR22 位为“1”（允许中断请求的挂起请求）时，FMR21 位自动变为“1”（请求挂起）。<br>闪存存在经过 td(SR-SUS) 时间后中止自动擦除或者自动编程，并且执行中断处理。<br>在中止自动擦除的状态下，能读自动擦除执行块以外的块并且能进行自动编程。<br>在中止自动编程的状态下，能读自动编程执行块以外的块。<br>在中断处理结束后，能通过将 FMR21 位置“0”（重新开始），重新开始自动擦除或者自动编程。  |                                      |
| UND 指令、INTO 指令、BRK 指令 | 在自动擦除或者自动编程的状态下，不能使用这些指令。                                                                                                                                                                                                 |                                      |
| 单步                    |                                                                                                                                                                                                                           |                                      |
| 看门狗定时器                | 如果接受中断请求，就立即强制停止自动擦除或者自动编程，对闪存进行复位。在经过一定时间后，闪存重新启动，然后开始中断处理。在被强制停止后，有可能无法正常读取正在自动擦除的块或者正在自动编程的地址。因此，必须在闪存重新启动后再次进行自动擦除并且确认自动擦除正常结束。因为在命令执行过程中看门狗定时器不停止运行，所以有可能产生中断请求。必须使用挂起功能定期对看门狗定时器进行初始化。此时，闪存控制寄存器被初始化，因此必须重新设定（注 1）。 |                                      |
| 振荡停止检测                |                                                                                                                                                                                                                           |                                      |
| 电压监视 1                |                                                                                                                                                                                                                           |                                      |

FMR20、FMR21、FMR22：FMR2 寄存器的位

注 1. 如果在闪存忙的状态下发生看门狗定时器中断、振荡停止检测中断或者电压监视 1 中断，FMR0、FMR1、FMR2 寄存器就被初始化。

如果在 FMR0 寄存器的 FMR01 位为“1”（CPU 改写模式有效）并且 FMSTP 位为“1”（闪存停止）时发生看门狗定时器中断、振荡停止检测中断或者电压监视 1 中断，FMR0、FMR1、FMR2 寄存器就被初始化。

### 19.8.2.3 存取方法

要将以下的位置“1”时，必须在给对象位写“0”后继续写“1”。必须在写“0”后到写“1”前禁止中断。

- FMR0 寄存器的 FMR01 位和 FMR02 位
- FMR1 寄存器的 FMR13 位
- FMR2 寄存器的 FMR20 位、FMR22 位、FMR27 位

要将以下的位置“0”时，必须在给对象位写“1”后继续写“0”。必须在写“1”后到写“0”前禁止中断。

FMR1 寄存器的 FMR16 位和 FMR17 位

### 19.8.2.4 用户 ROM 区的改写

在使用 EW0 模式并且正在对保存改写控制程序的块进行改写时，如果电源电压降低，就无法正常地对改写控制程序进行改写，以后有可能无法改写闪存。因此，必须使用标准串行输入 / 输出模式改写此块。

### 19.8.2.5 编程

不能对已编程的地址进行追加写。

### 19.8.2.6 向等待模式或者停止模式的转移

不能在挂起过程中转移到等待模式或者停止模式。

在写闪存并且在擦除过程中 FST 寄存器的 FST7 位为“0”（忙）的情况下，不能转移到等待模式或者停止模式。

### 19.8.2.7 闪存的编程电压和擦除电压

必须在电源电压 VCC 为 1.8V ~ 5.5V 的条件下进行编程和擦除，而不能在电源电压低于 1.8V 时进行编程和擦除。

### 19.8.2.8 块空白检查

不能在擦除挂起过程中执行块空白检查命令。

### 19.8.2.9 闪存的停止

在低速内部振荡器模式中，能通过 FMR0 寄存器的 FMSTP 位使闪存停止运行，进一步降低功耗。

如果将 FMSTP 位置“1”（闪存停止），就不能存取闪存。因此，必须通过被传送到 RAM 的程序写 FMSTP 位。

如果在 CPU 改写模式无效时转移到等待模式或者停止模式，闪存的电源就自动切断并且在返回时自动接通，因此不需要设定 FMR0 寄存器。

通过 FMSTP 位降低功耗的操作步骤如图 19.20 所示。

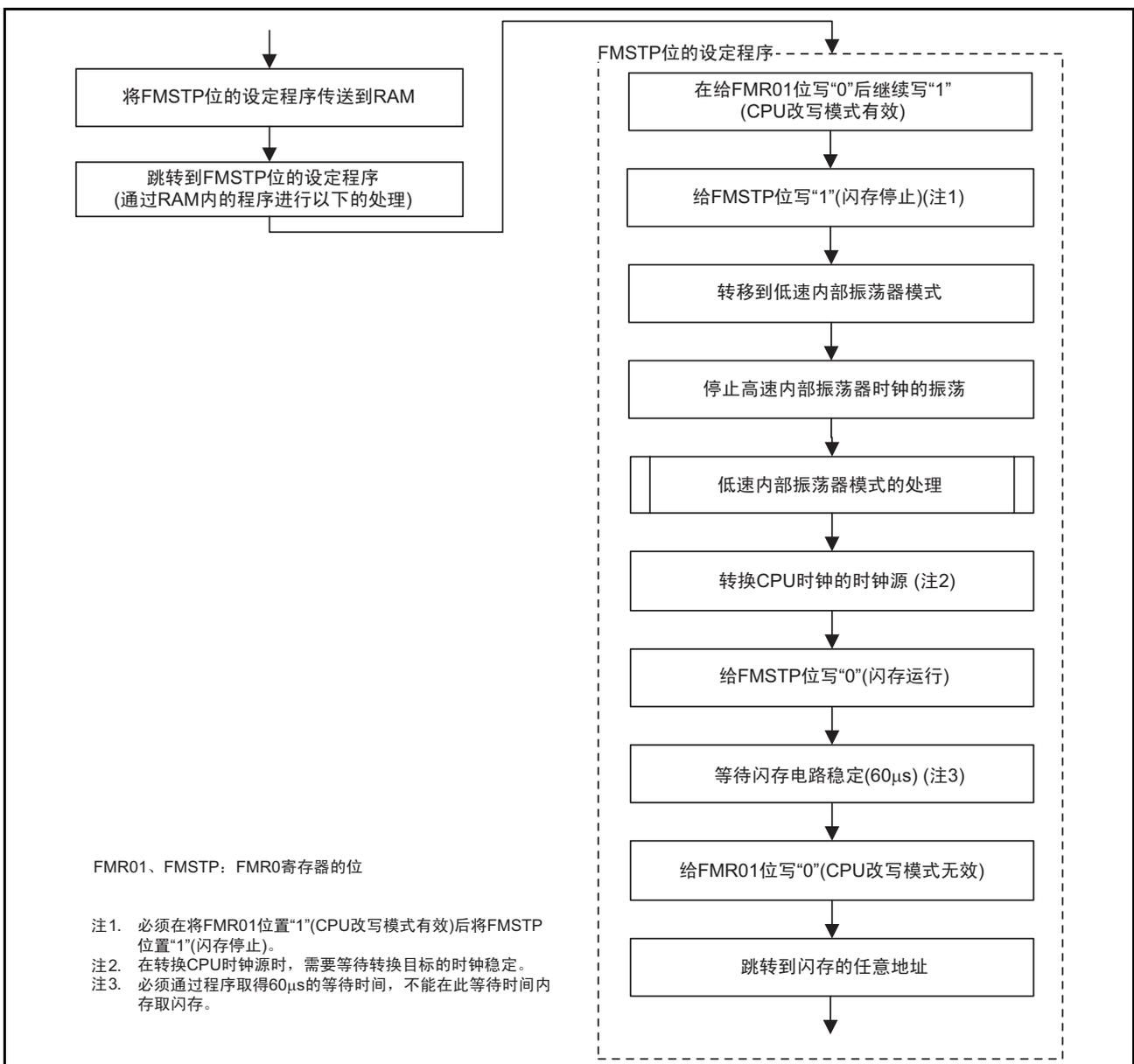


图 19.20 通过 FMSTP 位降低功耗的操作步骤

### 19.8.2.10 低消耗电流读模式

在低速内部振荡器模式中，如果将 FMR2 寄存器的 FMR27 位置“1”（允许低消耗电流读模式），就能降低读闪存时的消耗电流。

低消耗电流读模式的操作步骤如图 19.21 所示。

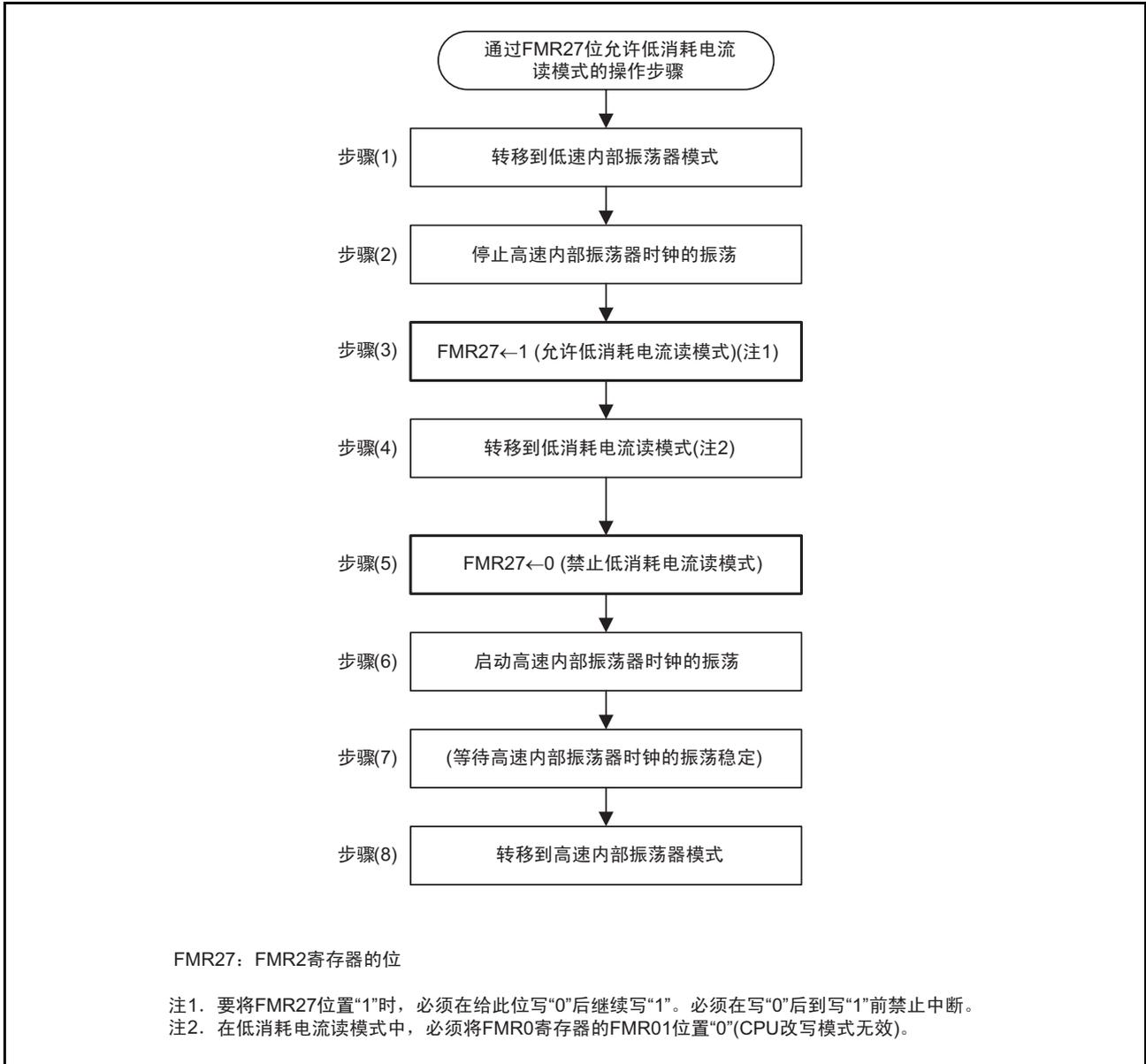


图 19.21 低消耗电流读模式的操作步骤

## 20. 电特性

表 20.1 绝对最大额定值

| 符号               | 项目     |      | 测量条件                                                       | 额定值                                | 单位                 |
|------------------|--------|------|------------------------------------------------------------|------------------------------------|--------------------|
| $V_{CC}/AV_{CC}$ | 电源电压   |      |                                                            | -0.3 ~ 6.5                         | V                  |
| $V_I$            | 输入电压   | XIN  | XIN-XOUT 振荡时<br>(当使用振荡电路时) (注 1)                           | -0.3 ~ 1.9                         | V                  |
|                  |        |      | XIN-XOUT 停止振荡时<br>(当未使用振荡电路时) (注 1)                        | -0.3 ~ $V_{CC}+0.3$                | V                  |
|                  |        | 其他引脚 |                                                            | -0.3 ~ $V_{CC}+0.3$                | V                  |
| $V_O$            | 输出电压   | XOUT | XIN-XOUT 振荡时<br>(当使用振荡电路时) (注 1)                           | -0.3 ~ 1.9                         | V                  |
|                  |        |      | XIN-XOUT 停止振荡时<br>(当未使用振荡电路时) (注 1)                        | -0.3 ~ $V_{CC}+0.3$                | V                  |
|                  |        | 其他引脚 |                                                            | -0.3 ~ $V_{CC}+0.3$                | V                  |
| $P_d$            | 功耗     |      | $-40^{\circ}\text{C} \leq T_{opr} \leq 85^{\circ}\text{C}$ | 500                                | mW                 |
| $T_{opr}$        | 工作环境温度 |      |                                                            | -20 ~ 85 (N 版) /<br>-40 ~ 85 (D 版) | $^{\circ}\text{C}$ |
| $T_{stg}$        | 保存温度   |      |                                                            | -60 ~ 150                          | $^{\circ}\text{C}$ |

注 1. 当使用振荡电路时，EXCKCR 寄存器的 CKPT1 ~ CKPT0 位是“11b”。  
 当未使用振荡电路时，EXCKCR 寄存器的 CKPT1 ~ CKPT0 位不是“11b”。

表 20.2 推荐的工作条件

| 符号               | 项目                 |                              | 测量条件                         | 规格值          |     |             | 单位  |
|------------------|--------------------|------------------------------|------------------------------|--------------|-----|-------------|-----|
|                  |                    |                              |                              | 最小           | 典型  | 最大          |     |
| $V_{CC}/AV_{CC}$ | 电源电压               |                              |                              | 1.8          | —   | 5.5         | V   |
| $V_{SS}/AV_{SS}$ | 电源电压               |                              |                              | —            | 0   | —           | V   |
| $V_{IH}$         | “H”电平的输入电压         | 非 CMOS 输入                    |                              | $0.8V_{CC}$  | —   | $V_{CC}$    | V   |
|                  |                    | CMOS 输入                      | $4.0V \leq V_{CC} \leq 5.5V$ | $0.65V_{CC}$ | —   | $V_{CC}$    | V   |
|                  |                    |                              | $2.7V \leq V_{CC} < 4.0V$    | $0.7V_{CC}$  | —   | $V_{CC}$    | V   |
|                  |                    |                              | $1.8V \leq V_{CC} < 2.7V$    | $0.8V_{CC}$  | —   | $V_{CC}$    | V   |
| $V_{IL}$         | “L”电平的输入电压         | 非 CMOS 输入                    |                              | 0            | —   | $0.2V_{CC}$ | V   |
|                  |                    | CMOS 输入                      | $4.0V \leq V_{CC} \leq 5.5V$ | 0            | —   | $0.4V_{CC}$ | V   |
|                  |                    |                              | $2.7V \leq V_{CC} < 4.0V$    | 0            | —   | $0.3V_{CC}$ | V   |
|                  |                    |                              | $1.8V \leq V_{CC} < 2.7V$    | 0            | —   | $0.2V_{CC}$ | V   |
| $I_{OH(sum)}$    | “H”电平的总峰值输出电流      | 全部引脚的 $I_{OH(peak)}$ 总和      |                              | —            | —   | -160        | mA  |
| $I_{OH(sum)}$    | “H”电平的总平均输出电流      | 全部引脚的 $I_{OH(avg)}$ 总和       |                              | —            | —   | -80         | mA  |
| $I_{OH(peak)}$   | “H”电平的峰值输出电流       | Low 驱动能力时                    |                              | —            | —   | -10         | mA  |
|                  |                    | High 驱动能力时 (注 5)             |                              | —            | —   | -40         | mA  |
| $I_{OH(avg)}$    | “H”电平的平均输出电流       | Low 驱动能力时                    |                              | —            | —   | -5          | mA  |
|                  |                    | High 驱动能力时 (注 5)             |                              | —            | —   | -20         | mA  |
| $I_{OL(sum)}$    | “L”电平的总峰值输出电流      | 全部引脚的 $I_{OL(peak)}$ 的总和     |                              | —            | —   | 160         | mA  |
| $I_{OL(sum)}$    | “L”电平的总平均输出电流      | 全部引脚的 $I_{OL(avg)}$ 的总和      |                              | —            | —   | 80          | mA  |
| $I_{OL(peak)}$   | “L”电平的峰值输出电流       | Low 驱动能力时                    |                              | —            | —   | 10          | mA  |
|                  |                    | High 驱动能力时 (注 5)             |                              | —            | —   | 40          | mA  |
| $I_{OL(avg)}$    | “L”电平的平均输出电流       | Low 驱动能力时                    |                              | —            | —   | 5           | mA  |
|                  |                    | High 驱动能力时 (注 5)             |                              | —            | —   | 20          | mA  |
| $f_{(XIN)}$      | XIN 振荡频率           | $2.7V \leq V_{CC} \leq 5.5V$ |                              | 2            | —   | 20          | MHz |
|                  |                    | $1.8V \leq V_{CC} < 2.7V$    |                              | 2            | —   | 5           | MHz |
|                  | XIN 时钟的输入振荡频率      | $2.7V \leq V_{CC} \leq 5.5V$ |                              | 0            | —   | 20          | MHz |
|                  |                    | $1.8V \leq V_{CC} < 2.7V$    |                              | 0            | —   | 5           | MHz |
| fHOCO            | 高速内部振荡器的振荡频率 (注 3) | $1.8V \leq V_{CC} \leq 5.5V$ |                              | —            | 20  | —           | MHz |
| fLOCO            | 低速内部振荡器的振荡频率 (注 4) | $1.8V \leq V_{CC} \leq 5.5V$ |                              | —            | 125 | —           | kHz |
| —                | 系统时钟频率             | $2.7V \leq V_{CC} \leq 5.5V$ |                              | —            | —   | 20          | MHz |
|                  |                    | $1.8V \leq V_{CC} < 2.7V$    |                              | —            | —   | 5           | MHz |
| fs               | CPU 时钟频率           | $2.7V \leq V_{CC} \leq 5.5V$ |                              | 0            | —   | 20          | MHz |
|                  |                    | $1.8V \leq V_{CC} < 2.7V$    |                              | 0            | —   | 5           | MHz |

- 注 1. 在没有指定时，测量条件为  $V_{CC}=1.8V \sim 5.5V$ ， $T_{opr}=-20^{\circ}C \sim 85^{\circ}C$  (N 版)  $-40^{\circ}C \sim 85^{\circ}C$  (D 版)。  
 注 2. 平均输出电流为 100ms 期间的平均值。  
 注 3. 电特性请参照“表 20.10 高速内部振荡器振荡电路的电特性”。  
 注 4. 电特性请参照“表 20.11 低速内部振荡器振荡电路的电特性”。  
 注 5. 有高驱动能力的引脚为 P1\_2、P1\_3、P1\_4、P1\_5、P3\_3、P3\_4、P3\_5、P3\_7。

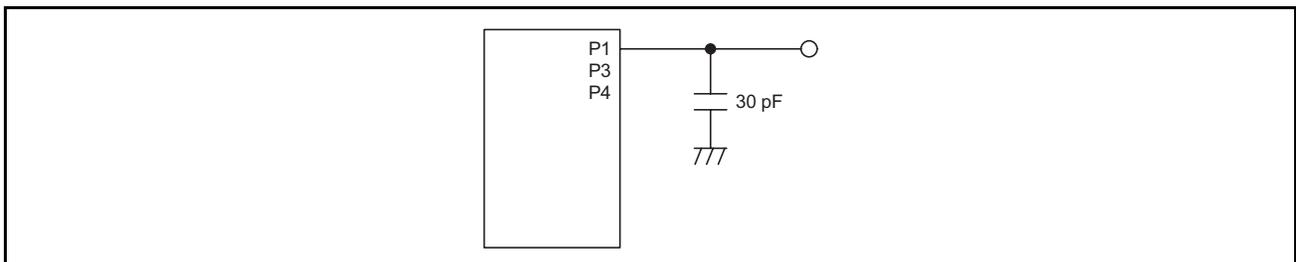


图 20.1 端口 P1、P3、P4 的时序测量电路

表 20.3 A/D 转换器的特性

| 符号                | 项目       | 测量条件                                 |                  | 规格值  |    |                  | 单位  |
|-------------------|----------|--------------------------------------|------------------|------|----|------------------|-----|
|                   |          |                                      |                  | 最小   | 典型 | 最大               |     |
| —                 | 分辨率      |                                      |                  | —    | —  | 10               | Bit |
| —                 | 绝对精度     | AV <sub>CC</sub> =5.0V               | AN0 ~ AN4、AN7 输入 | —    | —  | ±3               | LSB |
|                   |          | AV <sub>CC</sub> =3.0V               | AN0 ~ AN4、AN7 输入 | —    | —  | ±5               | LSB |
|                   |          | AV <sub>CC</sub> =1.8V               | AN0 ~ AN4、AN7 输入 | —    | —  | ±5               | LSB |
| φAD               | A/D 转换时钟 | 4.0V ≤ AV <sub>CC</sub> ≤ 5.5V (注 2) |                  | 2    | —  | 20               | MHz |
|                   |          | 3.2V ≤ AV <sub>CC</sub> ≤ 5.5V (注 2) |                  | 2    | —  | 16               | MHz |
|                   |          | 2.7V ≤ AV <sub>CC</sub> ≤ 5.5V (注 2) |                  | 2    | —  | 10               | MHz |
|                   |          | 1.8V ≤ AV <sub>CC</sub> ≤ 5.5V (注 2) |                  | 2    | —  | 5                | MHz |
| —                 | 容许信号源阻抗  |                                      |                  |      | 3  |                  | kΩ  |
| t <sub>CONV</sub> | 转换时间     | AV <sub>CC</sub> =5.0V, φAD=20MHz    |                  | 2.15 | —  | —                | μs  |
| t <sub>SAMP</sub> | 采样时间     | φAD=20MHz                            |                  | 0.75 | —  | —                | μs  |
| V <sub>IA</sub>   | 模拟输入电压   |                                      |                  | 0    | —  | AV <sub>CC</sub> | V   |

注 1. 在没有指定时，测量条件为 V<sub>CC</sub>/AV<sub>CC</sub>=1.8V ~ 5.5V, V<sub>SS</sub>=0V, T<sub>opr</sub>=-20°C ~ 85°C (N 版) / -40°C ~ 85°C (D 版)。

注 2. 在停止模式、闪存停止和低消耗电流读模式中，A/D 转换结果为不定值。不能在这些状态下进行 A/D 转换，也不能在 A/D 转换过程中转移到这些状态。

表 20.4 比较器 B 的电特性

| 符号               | 项目                      | 测量条件                                    | 规格值  |      |                      | 单位 |
|------------------|-------------------------|-----------------------------------------|------|------|----------------------|----|
|                  |                         |                                         | 最小   | 典型   | 最大                   |    |
| V <sub>ref</sub> | IVREF1 和 IVREF3 的输入基准电压 |                                         | 0    | —    | V <sub>CC</sub> -1.4 | V  |
| V <sub>I</sub>   | IVCMP1 和 IVCMP3 的输入电压   |                                         | -0.3 | —    | V <sub>CC</sub> +0.3 | V  |
| —                | 偏移                      |                                         | —    | 5    | 100                  | mV |
| t <sub>d</sub>   | 比较器的输出延迟时间 (注 2)        | V <sub>I</sub> =V <sub>ref</sub> ±100mV | —    | 0.1  | —                    | μs |
| I <sub>CMP</sub> | 比较器的工作电流                | V <sub>CC</sub> =5.0V                   | —    | 17.5 | —                    | μA |

注 1. 在没有指定时，测量条件为 V<sub>CC</sub>=2.7V ~ 5.5V, T<sub>opr</sub>=-20°C ~ 85°C (N 版) / -40°C ~ 85°C (D 版)。

注 2. 这是数字滤波器无效的情况。

表 20.5 闪存（程序 ROM）的电特性

| 符号                            | 项目                             | 测量条件       | 规格值        |      |                      | 单位 |
|-------------------------------|--------------------------------|------------|------------|------|----------------------|----|
|                               |                                |            | 最小         | 典型   | 最大                   |    |
| —                             | 编程 / 擦除次数（注 2）                 |            | 10000（注 3） | —    | —                    | 次  |
| —                             | 字节编程时间<br>（编程 / 擦除次数 ≤ 1000 次） |            | —          | 80   | —                    | μs |
| —                             | 字节编程时间<br>（编程 / 擦除次数 > 1000 次） |            | —          | 160  | —                    | μs |
| —                             | 块擦除时间                          |            | —          | 0.12 | —                    | s  |
| t <sub>d</sub> (SR-SUS)       | 挂起的转移时间                        |            | —          | —    | 0.25+3 个<br>CPU 时钟周期 | ms |
| —                             | 从挂起到重新开始擦除为止的时间                |            | —          | —    | 30+1 个 CPU<br>时钟周期   | μs |
| t <sub>d</sub> (CMDRST-READY) | 从强制停止执行命令到能读闪存为止的时间            |            | —          | —    | 30+1 个 CPU<br>时钟周期   | μs |
| —                             | 编程 / 擦除电压                      |            | 1.8        | —    | 5.5                  | V  |
| —                             | 读电压                            |            | 1.8        | —    | 5.5                  | V  |
| —                             | 编程 / 擦除时的温度                    |            | 0          | —    | 60                   | °C |
| —                             | 数据保持时间（注 7）                    | 环境温度 =85°C | 10         | —    | —                    | 年  |

注 1. 在没有指定时，测量条件为 V<sub>CC</sub>=2.7V ~ 5.5V, T<sub>opr</sub>=0°C ~ 60°C。

注 2. 编程 / 擦除次数的定义：

编程 / 擦除次数是指每块的擦除次数。

如果编程 / 擦除次数为 10000 次，就能逐块擦除 10000 次。

例如，对于 1K 字节块的块 A，如果在将 1 字节的数据分 1024 次写到不同的地址后擦除该块，编程 / 擦除次数就计为 1。

但是，对于 1 次擦除，不能对相同的地址进行多次编程（禁止重写）。

注 3. 这是保证编程 / 擦除后全部电特性的次数，保证范围是 1 ~ 最小值。

注 4. 在进行多次改写的系统中，减少实际改写次数的方法是：必须按顺序移动编程地址，尽量不留空区，在编程（写）后进行 1 次擦除。例如，在对 1 组 16 字节进行编程时，能通过在最 128 组的编程后进行 1 次擦除，减少实际的改写次数。建议按块保存擦除次数等信息并且限制次数。

注 5. 如果在块擦除过程中发生擦除错误，就必须至少执行 3 次清除状态寄存器命令 → 块擦除命令，直到不发生擦除错误为止。

注 6. 有关故障率，请向瑞萨电子销售部门及特约经销商询问。

注 7. 数据保持时间包括没有外加电源电压或者时钟的时间。

表 20.6 闪存（数据闪存块 A,B）的电特性

| 符号                    | 项目                  | 测量条件       | 规格值        |      |                   | 单位 |
|-----------------------|---------------------|------------|------------|------|-------------------|----|
|                       |                     |            | 最小         | 典型   | 最大                |    |
| —                     | 编程 / 擦除次数（注 2）      |            | 10000（注 3） | —    | —                 | 次  |
| —                     | 字节编程时间              |            | —          | 150  | —                 | μs |
| —                     | 块擦除时间               |            | —          | 0.05 | 1                 | s  |
| $t_{d(SR-SUS)}$       | 挂起的转移时间             |            | —          | —    | 0.25+3 个 CPU 时钟周期 | ms |
| —                     | 从挂起到重新开始擦除为止的时间     |            | —          | —    | 30+1 个 CPU 时钟周期   | μs |
| $t_{d(CMDRST-READY)}$ | 从强制停止执行命令到能读闪存为止的时间 |            | —          | —    | 30+1 个 CPU 时钟周期   | μs |
| —                     | 编程 / 擦除电压           |            | 1.8        | —    | 5.5               | V  |
| —                     | 读电压                 |            | 1.8        | —    | 5.5               | V  |
| —                     | 编程 / 擦除时的温度         |            | -20（N 版）   | —    | 85                | °C |
|                       |                     |            | -40（D 版）   | —    | 85                | °C |
| —                     | 数据保持时间（注 7）         | 环境温度 =85°C | 10         | —    | —                 | 年  |

- 注 1. 在没有指定时，测量条件为  $V_{CC}=2.7V \sim 5.5V$ 、 $T_{opr}=-20^{\circ}C \sim 85^{\circ}C$ （N 版）/ $-40^{\circ}C \sim 85^{\circ}C$ （D 版）。
- 注 2. 编程 / 擦除次数的定义：  
 编程 / 擦除次数是指每块的擦除次数。  
 如果编程 / 擦除次数为 10000 次，就能逐块擦除 10000 次。  
 例如，对于 1K 字节块的块 A，如果在将 1 字节的数据分 1024 次写到不同的地址后擦除该块，编程 / 擦除次数就计为 1。但是，对于 1 次擦除，不能对相同的地址进行多次编程（禁止重写）。
- 注 3. 这是保证编程 / 擦除后全部电特性的次数，保证范围是 1 ~ 最小值。
- 注 4. 在进行多次改写的系统中，减少实际改写次数的方法是：必须按顺序移动编程地址，尽量不留空区，在编程（写）后进行 1 次擦除。例如，在对 1 组 16 字节进行编程时，能通过在最 128 组的编程后进行 1 次擦除，减少实际的改写次数。建议按块保存擦除次数等信息并且限制次数。
- 注 5. 如果在块擦除过程中发生擦除错误，就必须至少执行 3 次清除状态寄存器命令 → 块擦除命令，直到不发生擦除错误为止。
- 注 6. 有关故障率，请向瑞萨电子销售部门及特约经销商询问。
- 注 7. 数据保持时间包括没有外加电源电压或者时钟的时间。

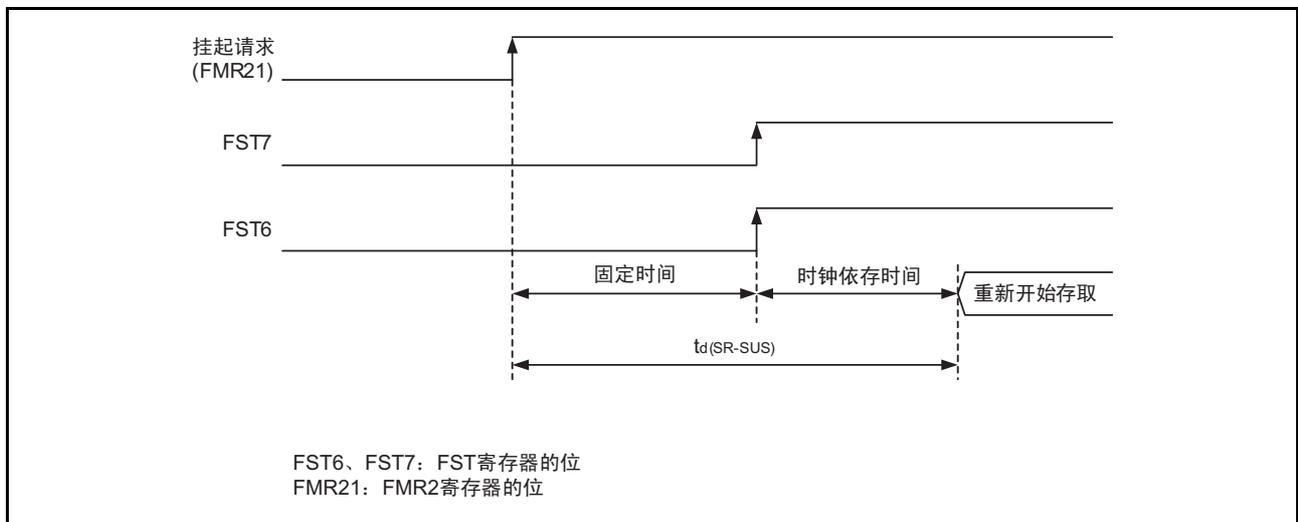


图 20.2 挂起的转移时间

表 20.7 电压检测 0 电路的电特性

| 符号                  | 项目                               | 测量条件                                                  | 规格值  |      |      | 单位 |
|---------------------|----------------------------------|-------------------------------------------------------|------|------|------|----|
|                     |                                  |                                                       | 最小   | 典型   | 最大   |    |
| V <sub>det0</sub>   | 电压检测电平 V <sub>det0_0</sub> (注 2) |                                                       | 1.80 | 1.90 | 2.05 | V  |
|                     | 电压检测电平 V <sub>det0_1</sub> (注 2) |                                                       | 2.15 | 2.35 | 2.50 | V  |
|                     | 电压检测电平 V <sub>det0_2</sub> (注 2) |                                                       | 2.70 | 2.85 | 3.05 | V  |
|                     | 电压检测电平 V <sub>det0_3</sub> (注 2) |                                                       | 3.55 | 3.80 | 4.05 | V  |
| —                   | 电压检测 0 电路的反应时间 (注 3)             | V <sub>CC</sub> =5V 下降到 (V <sub>det0_0</sub> -0.1)V 时 | —    | 30   | —    | μs |
| —                   | 电压检测电路的自消耗电流                     | VC0E=1, V <sub>CC</sub> =5.0V                         | —    | 1.5  | —    | μA |
| t <sub>d(E-A)</sub> | 到电压检测电路开始工作为止的等待时间 (注 4)         |                                                       | —    | —    | 100  | μs |

- 注 1. 测量条件为 V<sub>CC</sub>=1.8V ~ 5.5V, T<sub>opr</sub>=-20°C ~ 85°C (N 版) / -40°C ~ 85°C (D 版)。  
 注 2. 必须通过 OFS 寄存器的 VDSEL0 ~ VDSEL1 位选择电压检测电平。  
 注 3. 这是从经过 Vdet0 开始到发生电压监视 0 复位为止的时间。  
 注 4. 这是将 VCA2 寄存器的 VC0E 位置 “0” 后再次置 “1” 时到电压检测电路开始工作为止所需的时间。

表 20.8 电压检测 1 电路的电特性

| 符号                  | 项目                                  | 测量条件                                     | 规格值  |      |      | 单位 |
|---------------------|-------------------------------------|------------------------------------------|------|------|------|----|
|                     |                                     |                                          | 最小   | 典型   | 最大   |    |
| Vdet1               | 电压检测电平 Vdet1_1 (注 2)                | V <sub>CC</sub> 下降时                      | 2.15 | 2.35 | 2.55 | V  |
|                     | 电压检测电平 Vdet1_3 (注 2)                | V <sub>CC</sub> 下降时                      | 2.45 | 2.65 | 2.85 | V  |
|                     | 电压检测电平 Vdet1_5 (注 2)                | V <sub>CC</sub> 下降时                      | 2.75 | 2.95 | 3.15 | V  |
|                     | 电压检测电平 Vdet1_7 (注 2)                | V <sub>CC</sub> 下降时                      | 3.00 | 3.25 | 3.55 | V  |
|                     | 电压检测电平 Vdet1_9 (注 2)                | V <sub>CC</sub> 下降时                      | 3.30 | 3.55 | 3.85 | V  |
|                     | 电压检测电平 Vdet1_B (注 2)                | V <sub>CC</sub> 下降时                      | 3.60 | 3.85 | 4.15 | V  |
|                     | 电压检测电平 Vdet1_D (注 2)                | V <sub>CC</sub> 下降时                      | 3.90 | 4.15 | 4.45 | V  |
|                     | 电压检测电平 Vdet1_F (注 2)                | V <sub>CC</sub> 下降时                      | 4.20 | 4.45 | 4.75 | V  |
| —                   | 电压检测 1 电路的 V <sub>CC</sub> 上升时的滞后宽度 | 选择 Vdet1_1 ~ Vdet1_5 时                   | —    | 0.07 | —    | V  |
|                     |                                     | 选择 Vdet1_7 ~ Vdet1_F 时                   | —    | 0.10 | —    | V  |
| —                   | 电压监视 1 电路的反应时间 (注 3)                | V <sub>CC</sub> =5V 下降到 (Vdet1_0-0.1)V 时 | —    | 60   | 150  | μs |
| —                   | 电压检测电路的自消耗电流                        | VC1E=1, V <sub>CC</sub> =5.0V            | —    | 1.7  | —    | μA |
| t <sub>d(E-A)</sub> | 到电压检测电路开始工作为止的等待时间 (注 4)            |                                          | —    | —    | 100  | μs |

- 注 1. 测量条件为 V<sub>CC</sub>=1.8V ~ 5.5V, T<sub>opr</sub>=-20°C ~ 85°C (N 版) / -40°C ~ 85°C (D 版)。  
 注 2. 必须通过 VD1LS 寄存器的 VD1S1 ~ VD1S3 位选择电压检测电平。  
 注 3. 这是从经过 Vdet1 开始到发生电压监视 1 中断请求为止的时间。  
 注 4. 这是将 VCA2 寄存器的 VC1E 位置 “0” 后再次置 “1” 时到电压检测电路开始工作为止所需的时间。

表 20.9 上电复位电路（注 2）

| 符号        | 项目                  | 测量条件 | 规格值 |    |       | 单位          |
|-----------|---------------------|------|-----|----|-------|-------------|
|           |                     |      | 最小  | 典型 | 最大    |             |
| $t_{rth}$ | 外部电源 $V_{CC}$ 的上升斜率 |      | 0   | —  | 50000 | mV/<br>msec |

- 注 1. 在没有指定时，测量条件为  $T_{opr} = -20^{\circ}\text{C} \sim 85^{\circ}\text{C}$ （N 版）/ $-40^{\circ}\text{C} \sim 85^{\circ}\text{C}$ （D 版）。  
 注 2. 在使用上电复位时，必须将 OFS 寄存器的 LVDAS 位置“0”，使电压监视 0 复位有效。

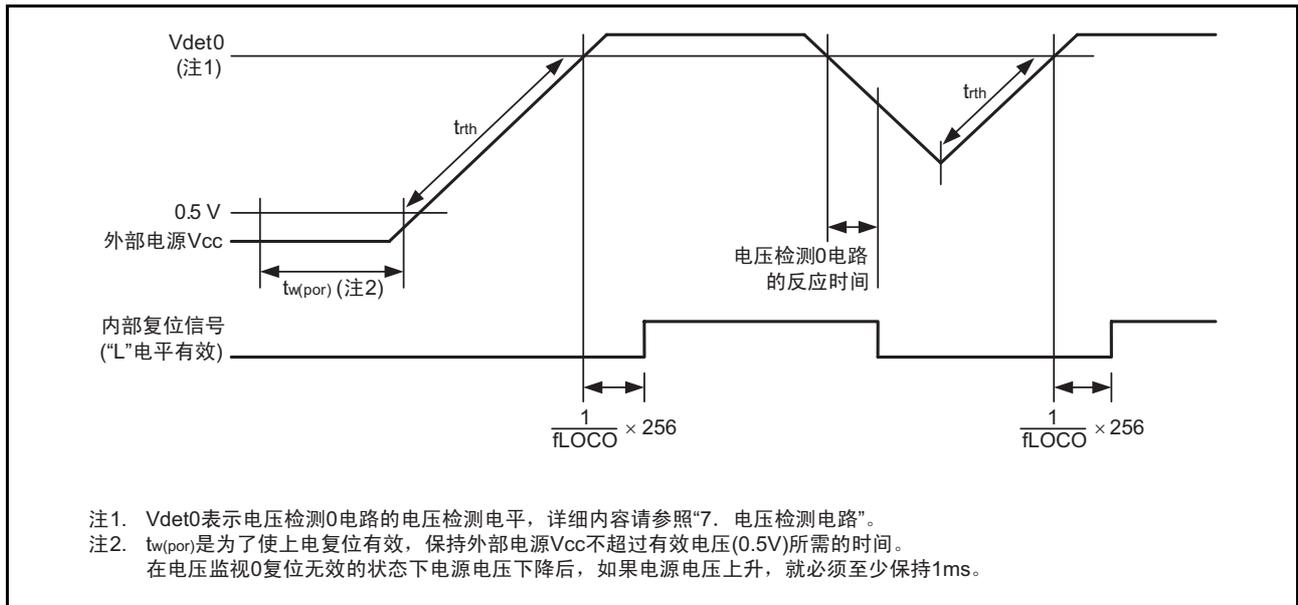


图 20.3 上电复位电路的电特性

表 20.10 高速内部振荡器振荡电路的电特性

| 符号                                                                      | 项目                                                                          | 测量条件                                                                    | 规格值 |        |     | 单位      |
|-------------------------------------------------------------------------|-----------------------------------------------------------------------------|-------------------------------------------------------------------------|-----|--------|-----|---------|
|                                                                         |                                                                             |                                                                         | 最小  | 典型     | 最大  |         |
| —                                                                       | 解除复位时的高速内部振荡器的振荡频率                                                          | $V_{CC}=5.0V, T_{opr}=25^{\circ}C$                                      | TBD | 20     | TBD | MHz     |
|                                                                         | 将 FR18S0 寄存器的校正值写到 FRV1 寄存器并且将 FR18S1 寄存器的校正值写到 FRV2 寄存器时的高速内部振荡器的振荡频率（注 2） |                                                                         | TBD | 18.432 | TBD | MHz     |
|                                                                         | 高速内部振荡器振荡频率与温度和电压的相关性（注 3）                                                  | $V_{CC}=2.7V \sim 5.5V$<br>$-20^{\circ}C \leq T_{opr} \leq 85^{\circ}C$ | TBD | —      | TBD | %       |
|                                                                         |                                                                             | $V_{CC}=2.7V \sim 5.5V$<br>$-40^{\circ}C \leq T_{opr} \leq 85^{\circ}C$ | TBD | —      | TBD | %       |
|                                                                         |                                                                             | $V_{CC}=2.2V \sim 5.5V$<br>$-20^{\circ}C \leq T_{opr} \leq 85^{\circ}C$ | TBD | —      | TBD | %       |
|                                                                         |                                                                             | $V_{CC}=2.2V \sim 5.5V$<br>$-40^{\circ}C \leq T_{opr} \leq 85^{\circ}C$ | TBD | —      | TBD | %       |
|                                                                         |                                                                             | $V_{CC}=1.8V \sim 5.5V$<br>$-20^{\circ}C \leq T_{opr} \leq 85^{\circ}C$ | TBD | —      | TBD | %       |
| $V_{CC}=1.8V \sim 5.5V$<br>$-40^{\circ}C \leq T_{opr} \leq 85^{\circ}C$ | TBD                                                                         | —                                                                       | TBD | %      |     |         |
| —                                                                       | 振荡稳定时间                                                                      | $V_{CC}=5.0V, T_{opr}=25^{\circ}C$                                      | —   | 100    | 450 | $\mu s$ |
| —                                                                       | 振荡时的自消耗电流                                                                   | $V_{CC}=5.0V, T_{opr}=25^{\circ}C$                                      | —   | 400    | —   | $\mu A$ |

- 注 1. 在没有指定时，测量条件为  $V_{CC}=1.8V \sim 5.5V, T_{opr}=-20^{\circ}C \sim 85^{\circ}C$ （N 版）/ $-40^{\circ}C \sim 85^{\circ}C$ （D 版）。  
 注 2. 在 UART 模式中使用串行接口时，能将 9600bps 和 38400bps 等的位速率的设定误差控制在 0%。  
 注 3. 表示高速内部振荡器振荡频率的精度误差。

表 20.11 低速内部振荡器振荡电路的电特性

| 符号    | 项目           | 测量条件                               | 规格值 |     |     | 单位      |
|-------|--------------|------------------------------------|-----|-----|-----|---------|
|       |              |                                    | 最小  | 典型  | 最大  |         |
| fLOCO | 低速内部振荡器的振荡频率 |                                    | 60  | 125 | 250 | kHz     |
| —     | 振荡稳定时间       | $V_{CC}=5.0V, T_{opr}=25^{\circ}C$ | —   | 10  | 100 | $\mu s$ |
| —     | 振荡时的自消耗电流    | $V_{CC}=5.0V, T_{opr}=25^{\circ}C$ | —   | 2   | —   | $\mu A$ |

- 注 1. 在没有指定时，测量条件为  $V_{CC}=1.8V \sim 5.5V, T_{opr}=-20^{\circ}C \sim 85^{\circ}C$ （N 版）/ $-40^{\circ}C \sim 85^{\circ}C$ （D 版）。

表 20.12 电源电路的时序特性

| 符号           | 项目                      | 测量条件 | 规格值 |    |      | 单位            |
|--------------|-------------------------|------|-----|----|------|---------------|
|              |                         |      | 最小  | 典型 | 最大   |               |
| $t_{d(P-R)}$ | 接通电源时的内部电源稳定时间<br>(注 2) |      | —   | —  | 2000 | $\mu\text{s}$ |

注 1. 测量条件为  $V_{CC}=1.8\text{V} \sim 5.5\text{V}$ ,  $T_{opr}=25^\circ\text{C}$ 。

注 2. 这是接通电源时到内部电源发生电路稳定为止的等待时间。

表 20.13 DC 特性 (1) [ $4.0\text{V} \leq V_{CC} \leq 5.5\text{V}$ ]

| 符号              | 项目            |                                                                                                 | 测量条件                                   | 规格值          |     |          | 单位               |
|-----------------|---------------|-------------------------------------------------------------------------------------------------|----------------------------------------|--------------|-----|----------|------------------|
|                 |               |                                                                                                 |                                        | 最小           | 典型  | 最大       |                  |
| $V_{OH}$        | “H”电平<br>输出电压 | P1_2、P1_3、P1_4、P1_5、<br>P3_3、P3_4、P3_5、P3_7<br>(注 2)                                            | High 驱动能力时<br>$I_{OH}=-20\text{mA}$    | $V_{CC}-2.0$ | —   | $V_{CC}$ | V                |
|                 |               |                                                                                                 | Low 驱动能力时<br>$I_{OH}=-5\text{mA}$      | $V_{CC}-2.0$ | —   | $V_{CC}$ | V                |
|                 |               | P1_0、P1_1、P1_6、P1_7、<br>P4_2、P4_5、P4_6、P4_7、<br>PA_0                                            | $I_{OH}=-5\text{mA}$                   | $V_{CC}-2.0$ | —   | $V_{CC}$ | V                |
| $V_{OL}$        | “L”电平<br>输出电压 | P1_2、P1_3、P1_4、P1_5、<br>P3_3、P3_4、P3_5、P3_7<br>(注 2)                                            | High 驱动能力时<br>$I_{OL}=20\text{mA}$     | —            | —   | 2.0      | V                |
|                 |               |                                                                                                 | Low 驱动能力时<br>$I_{OL}=5\text{mA}$       | —            | —   | 2.0      | V                |
|                 |               | P1_0、P1_1、P1_6、P1_7、<br>P4_2、P4_5、P4_6、P4_7、<br>PA_0                                            | $I_{OL}=5\text{mA}$                    | —            | —   | 2.0      | V                |
| $V_{T+}-V_{T-}$ | 滞后            | INT0、INT1、INT2、INT3、KI0、<br>KI1、KI2、KI3、<br>TRJIO、TRCIOA、TRCIOB、<br>TRCIOC、TRCIOD、<br>RXD0、CLK0 | $V_{CC}=5\text{V}$                     | 0.1          | 1.2 | —        | V                |
|                 |               | RESET                                                                                           | $V_{CC}=5\text{V}$                     | 0.1          | 1.2 | —        | V                |
| $I_{IH}$        | “H”电平输入电流     |                                                                                                 | $V_I=5\text{V}$ , $V_{CC}=5.0\text{V}$ | —            | —   | 5.0      | $\mu\text{A}$    |
| $I_{IL}$        | “L”电平输入电流     |                                                                                                 | $V_I=0\text{V}$ , $V_{CC}=5.0\text{V}$ | —            | —   | -5.0     | $\mu\text{A}$    |
| $R_{PULLUP}$    | 上拉电阻          |                                                                                                 | $V_I=0\text{V}$ , $V_{CC}=5.0\text{V}$ | 25           | 50  | 100      | $\text{k}\Omega$ |
| $R_{fXIN}$      | 反馈电阻          | XIN                                                                                             |                                        | —            | 2.2 | —        | $\text{M}\Omega$ |
| $V_{RAM}$       | RAM 保持电压      |                                                                                                 | 停止模式中                                  | 1.8          | —   | —        | V                |

注 1. 在没有指定时，测量条件为  $4.0\text{V} \leq V_{CC} \leq 5.5\text{V}$ ,  $T_{opr}=-20^\circ\text{C} \sim 85^\circ\text{C}$  (N 版) /  $-40^\circ\text{C} \sim 85^\circ\text{C}$  (D 版),  $f(\text{XIN})=20\text{MHz}$ 。

注 2. 在使用外围输出功能时，也能使用 High 驱动能力。

表 20.14 DC 特性 (2) [4.0V ≤ V<sub>CC</sub> ≤ 5.5V]  
(在没有指定时, T<sub>opr</sub>=-20°C ~ 85°C (N 版) / -40°C ~ 85°C (D 版))

| 符号              | 项目        | 测量条件      |       |           |        |        |                                       |                                        |         |     | 单位  |    |
|-----------------|-----------|-----------|-------|-----------|--------|--------|---------------------------------------|----------------------------------------|---------|-----|-----|----|
|                 |           | 振荡电路      | 内部振荡器 |           | CPU 时钟 | 低功耗的设定 | 其他                                    | 规格值                                    |         |     |     |    |
|                 |           | XIN (注2)  | 高速    | 低速        |        |        |                                       | 最小                                     | 典型 (注3) | 最大  |     |    |
| I <sub>CC</sub> | 电源电流 (注1) | 高速时钟模式    | 20MHz | 停止        | 125KHz | 无分频    | —                                     |                                        | —       | 3   | 7.0 | mA |
|                 |           |           | 16MHz | 停止        | 125KHz | 无分频    | —                                     |                                        | —       | 2.5 | 6.0 | mA |
|                 |           |           | 10MHz | 停止        | 125KHz | 无分频    | —                                     |                                        | —       | 1.7 | —   | mA |
|                 |           |           | 20MHz | 停止        | 125KHz | 8分频    | —                                     |                                        | —       | 1.5 | —   | mA |
|                 |           |           | 16MHz | 停止        | 125KHz | 8分频    | —                                     |                                        | —       | 1.2 | —   | mA |
|                 |           |           | 10MHz | 停止        | 125KHz | 8分频    | —                                     |                                        | —       | 1.0 | —   | mA |
|                 |           | 高速内部振荡器模式 | 停止    | 20MHz     | 125KHz | 无分频    |                                       |                                        | —       | 3.5 | 7.5 | mA |
|                 |           |           | 停止    | 20MHz     | 125KHz | 8分频    |                                       |                                        | —       | 2.0 | —   | mA |
|                 |           |           | 停止    | 4MHz (注4) | 125KHz | 16分频   | MSTTRC=1                              |                                        | —       | 1.0 | —   | mA |
|                 |           | 低速内部振荡器模式 | 停止    | 停止        | 125KHz | 8分频    | FMR27=1<br>LPE=0                      |                                        | —       | 60  | 270 | μA |
|                 |           | 等待模式      | 停止    | 停止        | 125KHz | —      | VC1E=0<br>VC0E=0<br>LPE=1             | 正在执行<br>WAIT 指令,<br>外围时钟运<br>行。        | —       | 15  | 100 | μA |
|                 |           |           | 停止    | 停止        | 125KHz | —      | VC1E=0<br>VC0E=0<br>LPE=1<br>WCKSTP=1 | 正在执行<br>WAIT 指令,<br>外围时钟停<br>止。        | —       | 4.0 | 90  | μA |
|                 |           | 停止模式      | 停止    | 停止        | 停止     | —      | VC1E=0<br>VC0E=0<br>STPM=1            | T <sub>opr</sub> =25°C,<br>外围时钟停<br>止。 | —       | 1.0 | 4.0 | μA |
|                 |           |           | 停止    | 停止        | 停止     | —      | VC1E=0<br>VC0E=0<br>STPM=1            | T <sub>opr</sub> =85°C,<br>外围时钟停<br>止。 | —       | 1.5 | —   | μA |

- 注 1. V<sub>CC</sub>=4.0V ~ 5.5V, 单芯片模式, 输出引脚为开路, 其他引脚为 V<sub>SS</sub>。  
 注 2. XIN 为方波输入。  
 注 3. V<sub>CC</sub>=5.0V。  
 注 4. 必须通过 PHISEL 寄存器将系统时钟设定为 4MHz。

时序必要条件（在没有指定时， $V_{CC}=5V$ ， $V_{SS}=0V$ ， $T_{opr}=25^{\circ}C$ ）

表 20.15 XIN 输入

| 符号            | 项目             | 规格值 |    | 单位 |
|---------------|----------------|-----|----|----|
|               |                | 最小  | 最大 |    |
| $t_{c(XIN)}$  | XIN 输入的周期时间    | 50  | —  | ns |
| $t_{WH(XIN)}$ | XIN 输入的“H”电平脉宽 | 24  | —  | ns |
| $t_{WL(XIN)}$ | XIN 输入的“L”电平脉宽 | 24  | —  | ns |

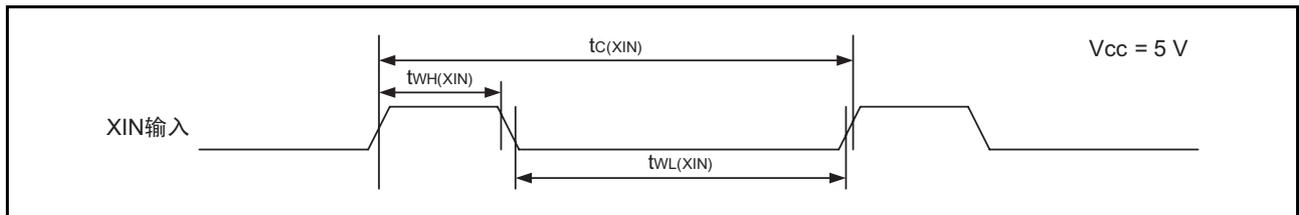


图 20.4  $V_{CC}$  为 5V 时的 XIN 输入时序图

表 20.16 TRJIO 输入

| 符号              | 项目               | 规格值 |    | 单位 |
|-----------------|------------------|-----|----|----|
|                 |                  | 最小  | 最大 |    |
| $t_{c(TRJIO)}$  | TRJIO 输入的周期时间    | 100 | —  | ns |
| $t_{WH(TRJIO)}$ | TRJIO 输入的“H”电平脉宽 | 40  | —  | ns |
| $t_{WL(TRJIO)}$ | TRJIO 输入的“L”电平脉宽 | 40  | —  | ns |

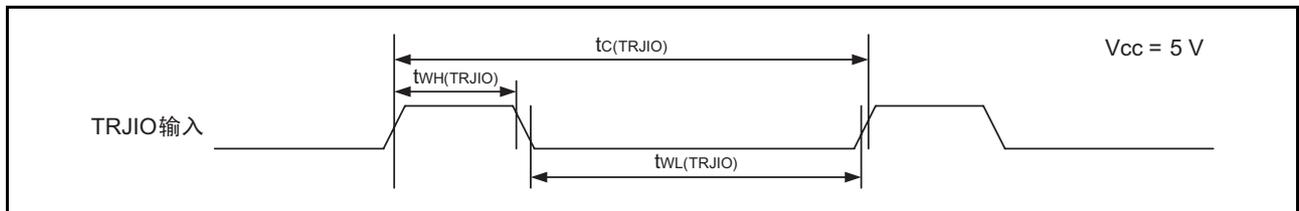


图 20.5  $V_{CC}$  为 5V 时的 TRJIO 输入时序图

表 20.17 串行接口

| 符号            | 项目              | 规格值 |    | 单位 |
|---------------|-----------------|-----|----|----|
|               |                 | 最小  | 最大 |    |
| $t_{c(CK)}$   | CLK0 输入的周期时间    | 200 | —  | ns |
| $t_{W(CKH)}$  | CLK0 输入的“H”电平脉宽 | 100 | —  | ns |
| $t_{W(CKL)}$  | CLK0 输入的“L”电平脉宽 | 100 | —  | ns |
| $t_{d(C-Q)}$  | TXD0 输出的延迟时间    | —   | 50 | ns |
| $t_{h(C-Q)}$  | TXD0 保持时间       | 0   | —  | ns |
| $t_{su(D-C)}$ | RXD0 输入的准备时间    | 50  | —  | ns |
| $t_{h(C-D)}$  | RXD0 输入的保持时间    | 90  | —  | ns |

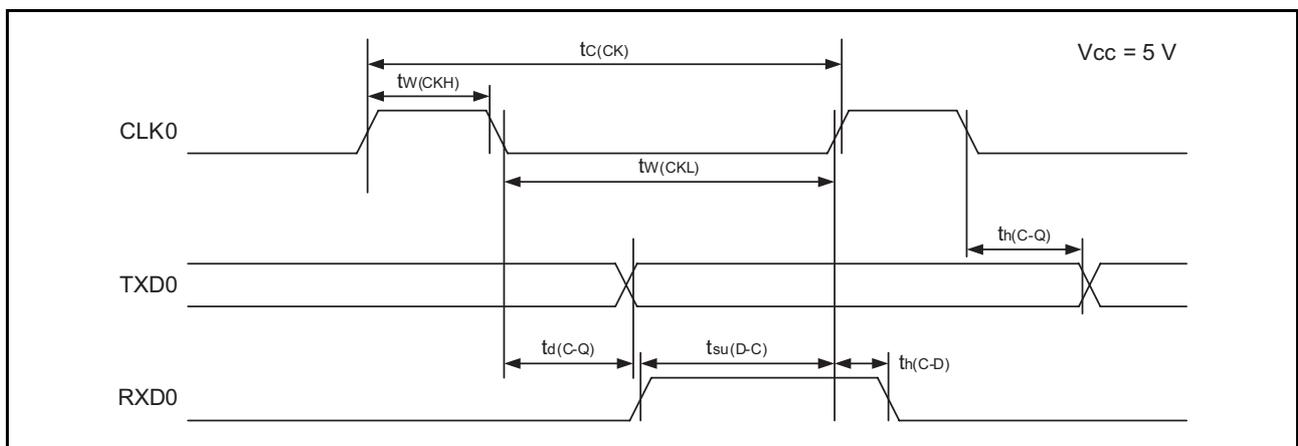


图 20.6  $V_{CC}$  为 5V 时的串行接口的时序图

表 20.18 外部中断  $\overline{INTi}$  输入和键输入中断  $\overline{Kli}$  ( $i=0 \sim 3$ )

| 符号           | 项目                                                        | 规格值       |    | 单位 |
|--------------|-----------------------------------------------------------|-----------|----|----|
|              |                                                           | 最小        | 最大 |    |
| $t_{W(INH)}$ | $\overline{INTi}$ 输入的“H”电平脉宽和 $\overline{Kli}$ 输入的“H”电平脉宽 | 250 (注 1) | —  | ns |
| $t_{W(INL)}$ | $\overline{INTi}$ 输入的“L”电平脉宽和 $\overline{Kli}$ 输入的“L”电平脉宽 | 250 (注 2) | —  | ns |

- 注 1. 当通过  $\overline{INTi}$  输入滤波器选择位选择了有滤波器时， $\overline{INTi}$  输入“H”电平脉宽的最小值为 (1/数字滤波器采样频率 × 3) 和最小值中较大的值。
- 注 2. 当通过  $\overline{INTi}$  输入滤波器选择位选择了有滤波器时， $\overline{INTi}$  输入“L”电平脉宽的最小值为 (1/数字滤波器采样频率 × 3) 和最小值中较大的值。

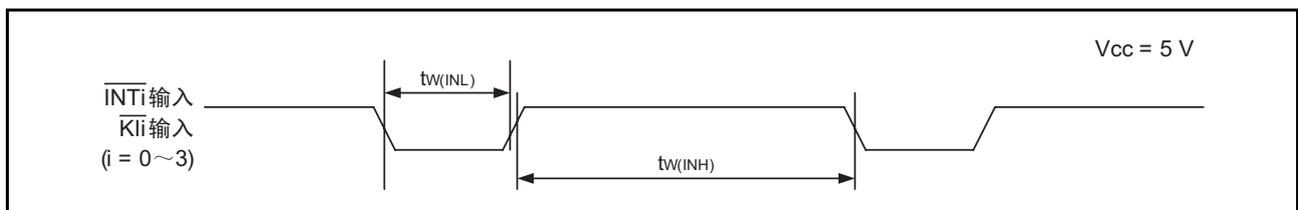


图 20.7  $V_{CC}$  为 5V 时的外部中断  $\overline{INTi}$  输入和键输入中断  $\overline{Kli}$  的时序图

表 20.19 DC 特性 (3) [ $2.7V \leq V_{CC} < 4.0V$ ]

| 符号                               | 项目            |                                                                                                 | 测量条件                                      |                       | 规格值                  |     |                 | 单位 |
|----------------------------------|---------------|-------------------------------------------------------------------------------------------------|-------------------------------------------|-----------------------|----------------------|-----|-----------------|----|
|                                  |               |                                                                                                 |                                           |                       | 最小                   | 典型  | 最大              |    |
| V <sub>OH</sub>                  | “H”电平<br>输出电压 | P1_2、P1_3、P1_4、P1_5、<br>P3_3、P3_4、P3_5、P3_7<br>(注2)                                             | High 驱动能力时                                | I <sub>OH</sub> =-5mA | V <sub>CC</sub> -0.5 | —   | V <sub>CC</sub> | V  |
|                                  |               |                                                                                                 | Low 驱动能力时                                 | I <sub>OH</sub> =-1mA | V <sub>CC</sub> -0.5 | —   | V <sub>CC</sub> | V  |
|                                  |               | P1_0、P1_1、P1_6、P1_7、<br>P4_2、P4_5、P4_6、P4_7、<br>PA_0                                            |                                           | I <sub>OH</sub> =-1mA | V <sub>CC</sub> -0.5 | —   | V <sub>CC</sub> | V  |
| V <sub>OL</sub>                  | “L”电平<br>输出电压 | P1_2、P1_3、P1_4、P1_5、<br>P3_3、P3_4、P3_5、P3_7<br>(注2)                                             | High 驱动能力时                                | I <sub>OL</sub> =5mA  | —                    | —   | 0.5             | V  |
|                                  |               |                                                                                                 | Low 驱动能力时                                 | I <sub>OL</sub> =1mA  | —                    | —   | 0.5             | V  |
|                                  |               | P1_0、P1_1、P1_6、P1_7、<br>P4_2、P4_5、P4_6、P4_7、<br>PA_0                                            |                                           | I <sub>OL</sub> =1mA  | —                    | —   | 0.5             | V  |
| V <sub>T+</sub> -V <sub>T-</sub> | 滞后            | INT0、INT1、INT2、INT3、KI0、<br>KI1、KI2、KI3、<br>TRJIO、TRCIOA、TRCIOB、<br>TRCIOC、TRCIOD、<br>RXD0、CLK0 | V <sub>CC</sub> =3V                       |                       | 0.1                  | 0.4 | —               | V  |
|                                  |               | RESET                                                                                           | V <sub>CC</sub> =3V                       |                       | 0.1                  | 0.5 | —               | V  |
| I <sub>IH</sub>                  | “H”电平输入电流     |                                                                                                 | V <sub>I</sub> =3V, V <sub>CC</sub> =3.0V |                       | —                    | —   | 4.0             | μA |
| I <sub>IL</sub>                  | “L”电平输入电流     |                                                                                                 | V <sub>I</sub> =0V, V <sub>CC</sub> =3.0V |                       | —                    | —   | -4.0            | μA |
| R <sub>PULLUP</sub>              | 上拉电阻          |                                                                                                 | V <sub>I</sub> =0V, V <sub>CC</sub> =3.0V |                       | 42                   | 84  | 168             | kΩ |
| R <sub>fXIN</sub>                | 反馈电阻          | XIN                                                                                             |                                           |                       | —                    | 2.2 | —               | MΩ |
| V <sub>RAM</sub>                 | RAM 保持电压      |                                                                                                 | 停止模式中                                     |                       | 1.8                  | —   | —               | V  |

注 1. 在没有指定时，测量条件为  $2.7V \leq V_{CC} < 4.0V$ ， $T_{opr} = -20^{\circ}C \sim 85^{\circ}C$  (N 版) /  $-40^{\circ}C \sim 85^{\circ}C$  (D 版)， $f(XIN) = 10MHz$ 。

注 2. 在使用外围输出功能时，也能使用 High 驱动能力。

表 20.20 DC 特性 (4) [ $2.7V \leq V_{CC} < 4.0V$ ]  
(在没有指定时,  $T_{opr} = -20^{\circ}C \sim 85^{\circ}C$  (N 版) /  $-40^{\circ}C \sim 85^{\circ}C$  (D 版))

| 符号              | 项目        | 测量条件      |       |            |        |        |                                       |                                        |         |     | 单位  |    |
|-----------------|-----------|-----------|-------|------------|--------|--------|---------------------------------------|----------------------------------------|---------|-----|-----|----|
|                 |           | 振荡电路      | 内部振荡器 |            | CPU 时钟 | 低功耗的设定 | 其他                                    | 规格值                                    |         |     |     |    |
|                 |           | XIN (注2)  | 高速    | 低速         |        |        |                                       | 最小                                     | 典型 (注3) | 最大  |     |    |
| I <sub>CC</sub> | 电源电流 (注1) | 高速时钟模式    | 20MHz | 停止         | 125KHz | 无分频    | —                                     |                                        | —       | 3.0 | 7.0 | mA |
|                 |           |           | 16MHz | 停止         | 125KHz | 无分频    | —                                     |                                        | —       | 2.5 | 6.0 | mA |
|                 |           |           | 10MHz | 停止         | 125KHz | 无分频    | —                                     |                                        | —       | 1.6 | 5.0 | mA |
|                 |           |           | 20MHz | 停止         | 125KHz | 8分频    | —                                     |                                        | —       | 1.5 | —   | mA |
|                 |           |           | 16MHz | 停止         | 125KHz | 8分频    | —                                     |                                        | —       | 1.2 | —   | mA |
|                 |           |           | 10MHz | 停止         | 125KHz | 8分频    | —                                     |                                        | —       | 0.9 | 4.5 | mA |
|                 |           | 高速内部振荡器模式 | 停止    | 20MHz      | 125KHz | 无分频    |                                       |                                        | —       | 3.5 | 7.5 | mA |
|                 |           |           | 停止    | 20MHz      | 125KHz | 8分频    |                                       |                                        | —       | 2.0 | —   | mA |
|                 |           |           | 停止    | 10MHz (注4) | 125KHz | 无分频    |                                       |                                        | —       | 2.2 | —   | mA |
|                 |           |           | 停止    | 10MHz (注4) | 125KHz | 8分频    |                                       |                                        | —       | 1.4 | —   | mA |
|                 |           |           | 停止    | 4MHz (注4)  | 125KHz | 16分频   | MSTTRC=1                              |                                        | —       | 1.0 | —   | mA |
|                 |           | 低速内部振荡器模式 | 停止    | 停止         | 125KHz | 8分频    | FMR27=1<br>LPE=0                      |                                        | —       | 60  | 260 | μA |
|                 |           | 等待模式      | 停止    | 停止         | 125KHz | —      | VC1E=0<br>VC0E=0<br>LPE=1             | 正在执行<br>WAIT 指令,<br>外围时钟运<br>行。        | —       | 15  | 90  | μA |
|                 |           |           | 停止    | 停止         | 125KHz | —      | VC1E=0<br>VC0E=0<br>LPE=1<br>WCKSTP=1 | 正在执行<br>WAIT 指令,<br>外围时钟停<br>止。        | —       | 4.0 | 80  | μA |
|                 |           | 停止模式      | 停止    | 停止         | 停止     | —      | VC1E=0<br>VC0E=0<br>STPM=1            | T <sub>opr</sub> =25°C,<br>外围时钟停<br>止。 | —       | 1.0 | 4.0 | μA |
|                 |           |           | 停止    | 停止         | 停止     | —      | VC1E=0<br>VC0E=0<br>STPM=1            | T <sub>opr</sub> =85°C,<br>外围时钟停<br>止。 | —       | 1.5 | —   | μA |

- 注 1.  $V_{CC} = 2.7V \sim 4.0V$ , 单芯片模式, 输出引脚为开路, 其他引脚为  $V_{SS}$ 。  
 注 2. XIN 为方波输入。  
 注 3.  $V_{CC} = 3.0V$ 。  
 注 4. 必须通过 PHISEL 寄存器将系统时钟设定为 10MHz 或者 4MHz。

时序必要条件（在没有指定时， $V_{CC}=3V$ ， $V_{SS}=0V$ ， $T_{opr}=25^{\circ}C$ ）

表 20.21 XIN 输入

| 符号            | 项目             | 规格值 |    | 单位 |
|---------------|----------------|-----|----|----|
|               |                | 最小  | 最大 |    |
| $t_{c(XIN)}$  | XIN 输入的周期时间    | 50  | —  | ns |
| $t_{WH(XIN)}$ | XIN 输入的“H”电平脉宽 | 24  | —  | ns |
| $t_{WL(XIN)}$ | XIN 输入的“L”电平脉宽 | 24  | —  | ns |

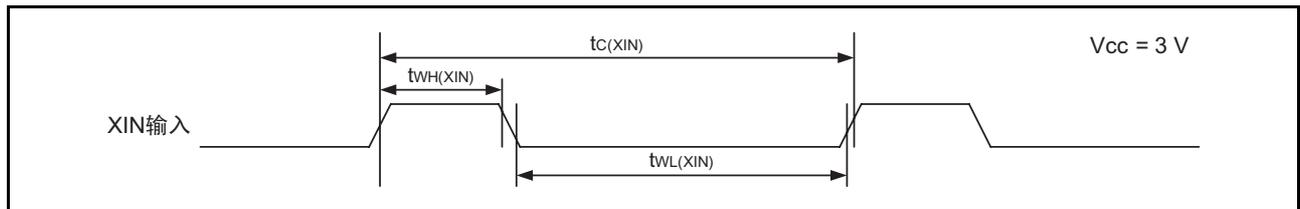


图 20.8  $V_{CC}$  为 3V 时的 XIN 输入时序图

表 20.22 TRJIO 输入

| 符号              | 项目               | 规格值 |    | 单位 |
|-----------------|------------------|-----|----|----|
|                 |                  | 最小  | 最大 |    |
| $t_{c(TRJIO)}$  | TRJIO 输入的周期时间    | 300 | —  | ns |
| $t_{WH(TRJIO)}$ | TRJIO 输入的“H”电平脉宽 | 120 | —  | ns |
| $t_{WL(TRJIO)}$ | TRJIO 输入的“L”电平脉宽 | 120 | —  | ns |

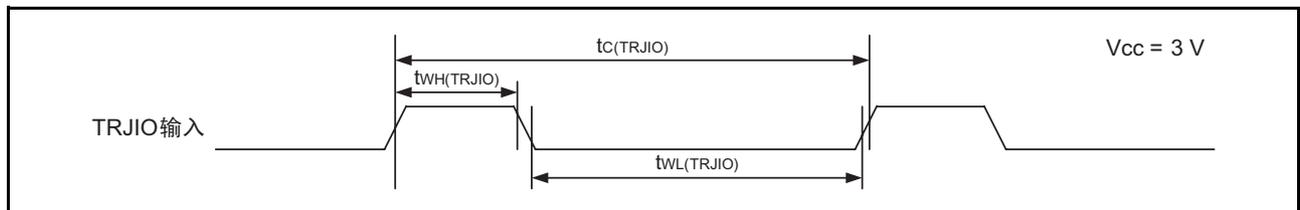


图 20.9  $V_{CC}$  为 3V 时的 TRJIO 输入时序图

表 20.23 串行接口

| 符号            | 项目              | 规格值 |    | 单位 |
|---------------|-----------------|-----|----|----|
|               |                 | 最小  | 最大 |    |
| $t_{c(CK)}$   | CLK0 输入的周期时间    | 300 | —  | ns |
| $t_{W(CKH)}$  | CLK0 输入的“H”电平脉宽 | 150 | —  | ns |
| $t_{W(CKL)}$  | CLK0 输入的“L”电平脉宽 | 150 | —  | ns |
| $t_{d(C-Q)}$  | TXD0 输出的延迟时间    | —   | 80 | ns |
| $t_{h(C-Q)}$  | TXD0 保持时间       | 0   | —  | ns |
| $t_{su(D-C)}$ | RXD0 输入的准备时间    | 70  | —  | ns |
| $t_{h(C-D)}$  | RXD0 输入的保持时间    | 90  | —  | ns |

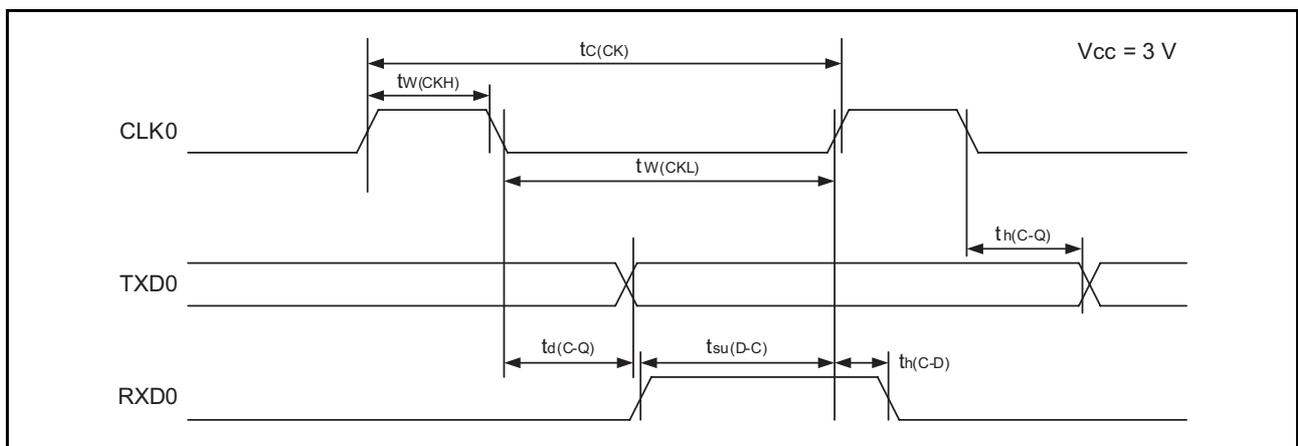


图 20.10  $V_{CC}$  为 3V 时的串行接口的时序图

表 20.24 外部中断  $\overline{INTi}$  输入和键输入中断  $\overline{Kli}$  ( $i=0 \sim 3$ )

| 符号           | 项目                                                        | 规格值       |    | 单位 |
|--------------|-----------------------------------------------------------|-----------|----|----|
|              |                                                           | 最小        | 最大 |    |
| $t_{W(INH)}$ | $\overline{INTi}$ 输入的“H”电平脉宽和 $\overline{Kli}$ 输入的“H”电平脉宽 | 380 (注 1) | —  | ns |
| $t_{W(INL)}$ | $\overline{INTi}$ 输入的“L”电平脉宽和 $\overline{Kli}$ 输入的“L”电平脉宽 | 380 (注 2) | —  | ns |

- 注 1. 当通过  $\overline{INTi}$  输入滤波器选择位选择了有滤波器时， $\overline{INTi}$  输入“H”电平脉宽的最小值为 (1/数字滤波器采样频率 × 3) 和最小值中较大的值。
- 注 2. 当通过  $\overline{INTi}$  输入滤波器选择位选择了有滤波器时， $\overline{INTi}$  输入“L”电平脉宽的最小值为 (1/数字滤波器采样频率 × 3) 和最小值中较大的值。

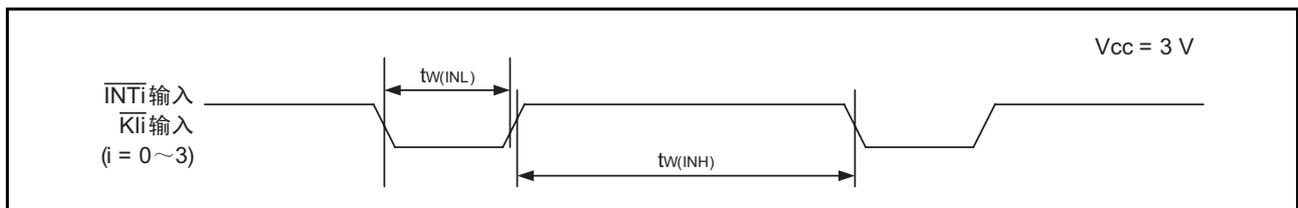


图 20.11  $V_{CC}$  为 3V 时的外部中断  $\overline{INTi}$  输入和键输入中断  $\overline{Kli}$  的时序图

表 20.25 DC 特性 (5) [ $1.8V \leq V_{CC} < 2.7V$ ]

| 符号                               | 项目            |                                                                                             | 测量条件                                                 |                       | 规格值                   |                      |                 | 单位              |
|----------------------------------|---------------|---------------------------------------------------------------------------------------------|------------------------------------------------------|-----------------------|-----------------------|----------------------|-----------------|-----------------|
|                                  |               |                                                                                             |                                                      |                       | 最小                    | 典型                   | 最大              |                 |
| V <sub>OH</sub>                  | “H”电平<br>输出电压 | P1_2、P1_3、P1_4、P1_5、<br>P3_3、P3_4、P3_5、P3_7<br>(注2)                                         | High 驱动能力时                                           | I <sub>OH</sub> =-2mA | V <sub>CC</sub> -0.5  | —                    | V <sub>CC</sub> | V               |
|                                  |               |                                                                                             | Low 驱动能力时                                            | I <sub>OH</sub> =-1mA | V <sub>CC</sub> -0.5  | —                    | V <sub>CC</sub> | V               |
|                                  |               |                                                                                             | P1_0、P1_1、P1_6、P1_7、<br>P4_2、P4_5、P4_6、P4_7、<br>PA_0 |                       | I <sub>OH</sub> =-1mA | V <sub>CC</sub> -0.5 | —               | V <sub>CC</sub> |
| V <sub>OL</sub>                  | “L”电平<br>输出电压 | P1_2、P1_3、P1_4、P1_5、<br>P3_3、P3_4、P3_5、P3_7<br>(注2)                                         | High 驱动能力时                                           | I <sub>OL</sub> =2mA  | —                     | —                    | 0.5             | V               |
|                                  |               |                                                                                             | Low 驱动能力时                                            | I <sub>OL</sub> =1mA  | —                     | —                    | 0.5             | V               |
|                                  |               |                                                                                             | P1_0、P1_1、P1_6、P1_7、<br>P4_2、P4_5、P4_6、P4_7、<br>PA_0 |                       | I <sub>OL</sub> =1mA  | —                    | —               | 0.5             |
| V <sub>T+</sub> -V <sub>T-</sub> | 滞后            | INT0、INT1、INT2、INT3、KI0、<br>KI1、KI2、KI3、TRJIO、<br>TRCIOA、TRCIOB、TRCIOC、<br>TRCIOD、RXD0、CLK0 | V <sub>CC</sub> =2.2V                                |                       | 0.05                  | 0.20                 | —               | V               |
|                                  |               | RESET                                                                                       | V <sub>CC</sub> =2.2V                                |                       | 0.05                  | 0.20                 | —               | V               |
| I <sub>IH</sub>                  | “H”电平输入电流     |                                                                                             | V <sub>I</sub> =2.2V, V <sub>CC</sub> =2.2V          |                       | —                     | —                    | 4.0             | μA              |
| I <sub>IL</sub>                  | “L”电平输入电流     |                                                                                             | V <sub>I</sub> =0V, V <sub>CC</sub> =2.2V            |                       | —                     | —                    | -4.0            | μA              |
| R <sub>PULLUP</sub>              | 上拉电阻          |                                                                                             | V <sub>I</sub> =0V, V <sub>CC</sub> =2.2V            |                       | 70                    | 140                  | 300             | kΩ              |
| R <sub>fXIN</sub>                | 反馈电阻          | XIN                                                                                         |                                                      |                       | —                     | 2.2                  | —               | MΩ              |
| V <sub>RAM</sub>                 | RAM 保持电压      |                                                                                             | 停止模式中                                                |                       | 1.8                   | —                    | —               | V               |

注 1. 在没有指定时，测量条件为  $1.8V \leq V_{CC} < 2.7V$ , T<sub>opr</sub>=-20°C ~ 85°C (N 版) / -40°C ~ 85°C (D 版)、f(XIN)=5MHz。

注 2. 在使用外围输出功能时，也能使用 High 驱动能力。

表 20.26 DC 特性 (6) [ $1.8V \leq V_{CC} < 2.7V$ ]  
(在没有指定时,  $T_{opr} = -20^{\circ}C \sim 85^{\circ}C$  (N 版) /  $-40^{\circ}C \sim 85^{\circ}C$  (D 版))

| 符号       | 项目           | 测量条件             |       |              |           |        |                                       |                                        |            |     | 单位  |         |
|----------|--------------|------------------|-------|--------------|-----------|--------|---------------------------------------|----------------------------------------|------------|-----|-----|---------|
|          |              | 振荡电路<br>XIN (注2) | 内部振荡器 |              | CPU<br>时钟 | 低功耗的设定 | 其他                                    | 规格值                                    |            |     |     |         |
|          |              |                  | 高速    | 低速           |           |        |                                       | 最小                                     | 典型<br>(注3) | 最大  |     |         |
| $I_{CC}$ | 电源电流<br>(注1) | 高速时钟<br>模式       | 5MHz  | 停止           | 125KHz    | 无分频    | —                                     |                                        | —          | 1.0 | —   | mA      |
|          |              |                  | 5MHz  | 停止           | 125KHz    | 8分频    | —                                     |                                        | —          | 0.6 | —   | mA      |
|          |              | 高速内部振<br>荡器模式    | 停止    | 5MHz<br>(注4) | 125KHz    | 无分频    |                                       |                                        | —          | 1.6 | 6.5 | mA      |
|          |              |                  | 停止    | 5MHz<br>(注4) | 125KHz    | 8分频    |                                       |                                        | —          | 1.1 | —   | mA      |
|          |              |                  | 停止    | 4MHz<br>(注4) | 125KHz    | 16分频   | MSTTRC=1                              |                                        | —          | 1.0 | —   | mA      |
|          |              | 低速内部振<br>荡器模式    | 停止    | 停止           | 125KHz    | 8分频    | FMR27=1<br>LPE=0                      |                                        | —          | 60  | 200 | $\mu A$ |
|          |              | 等待模式             | 停止    | 停止           | 125KHz    | —      | VC1E=0<br>VC0E=0<br>LPE=1             | 正在执行<br>WAIT 指令,<br>外围时钟运<br>行。        | —          | 15  | 90  | $\mu A$ |
|          |              |                  | 停止    | 停止           | 125KHz    | —      | VC1E=0<br>VC0E=0<br>LPE=1<br>WCKSTP=1 | 正在执行<br>WAIT 指令,<br>外围时钟停<br>止。        | —          | 4.0 | 80  | $\mu A$ |
|          |              | 停止模式             | 停止    | 停止           | 停止        | —      | VC1E=0<br>VC0E=0<br>STPM=1            | $T_{opr}=25^{\circ}C$ ,<br>外围时钟停<br>止。 | —          | 1.0 | 4.0 | $\mu A$ |
|          |              |                  | 停止    | 停止           | 停止        | —      | VC1E=0<br>VC0E=0<br>STPM=1            | $T_{opr}=85^{\circ}C$ ,<br>外围时钟停<br>止。 | —          | 1.5 | —   | $\mu A$ |

- 注 1.  $V_{CC}=1.8V \sim 2.7V$ , 单芯片模式, 输出引脚为开路, 其他引脚为  $V_{SS}$ 。  
 注 2. XIN 为方波输入。  
 注 3.  $V_{CC}=2.2V$ 。  
 注 4. 必须通过 PHISEL 寄存器将系统时钟设定为 5MHz 或者 4MHz。

时序必要条件（在没有指定时， $V_{CC}=2.2V$ ， $V_{SS}=0V$ ， $T_{opr}=25^{\circ}C$ ）

表 20.27 XIN 输入

| 符号            | 项目             | 规格值 |    | 单位 |
|---------------|----------------|-----|----|----|
|               |                | 最小  | 最大 |    |
| $t_{c(XIN)}$  | XIN 输入的周期时间    | 200 | —  | ns |
| $t_{WH(XIN)}$ | XIN 输入的“H”电平脉宽 | 90  | —  | ns |
| $t_{WL(XIN)}$ | XIN 输入的“L”电平脉宽 | 90  | —  | ns |

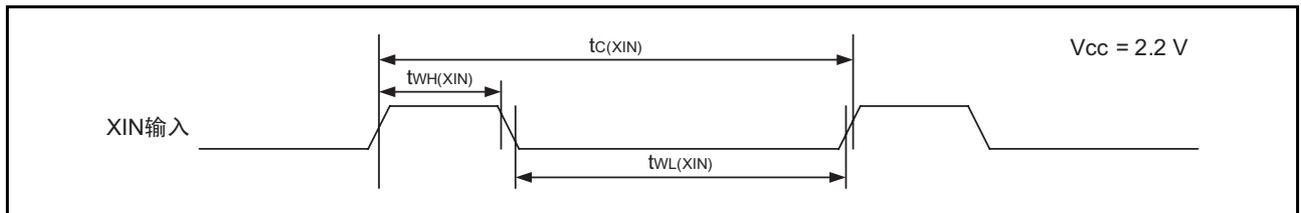


图 20.12  $V_{CC}$  为 2.2V 时的 XIN 输入时序图

表 20.28 TRJIO 输入

| 符号              | 项目               | 规格值 |    | 单位 |
|-----------------|------------------|-----|----|----|
|                 |                  | 最小  | 最大 |    |
| $t_{c(TRJIO)}$  | TRJIO 输入的周期时间    | 500 | —  | ns |
| $t_{WH(TRJIO)}$ | TRJIO 输入的“H”电平脉宽 | 200 | —  | ns |
| $t_{WL(TRJIO)}$ | TRJIO 输入的“L”电平脉宽 | 200 | —  | ns |

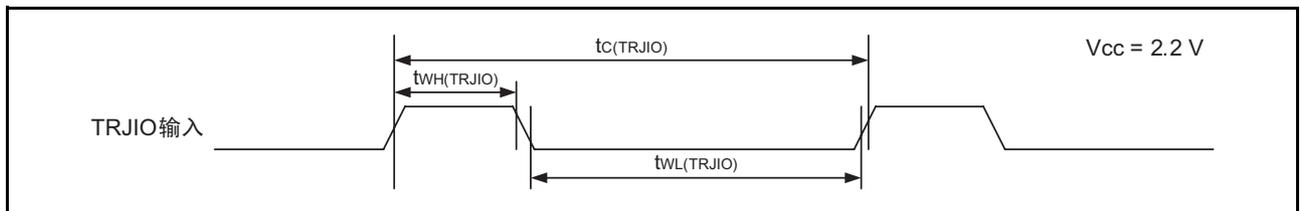


图 20.13  $V_{CC}$  为 2.2V 时的 TRJIO 输入时序图

表 20.29 串行接口

| 符号            | 项目              | 规格值 |     | 单位 |
|---------------|-----------------|-----|-----|----|
|               |                 | 最小  | 最大  |    |
| $t_{c(CK)}$   | CLK0 输入的周期时间    | 800 | —   | ns |
| $t_{W(CKH)}$  | CLK0 输入的“H”电平脉宽 | 400 | —   | ns |
| $t_{W(CKL)}$  | CLK0 输入的“L”电平脉宽 | 400 | —   | ns |
| $t_{d(C-Q)}$  | TXD0 输出的延迟时间    | —   | 200 | ns |
| $t_{h(C-Q)}$  | TXD0 保持时间       | 0   | —   | ns |
| $t_{su(D-C)}$ | RXD0 输入的准备时间    | 150 | —   | ns |
| $t_{h(C-D)}$  | RXD0 输入的保持时间    | 90  | —   | ns |

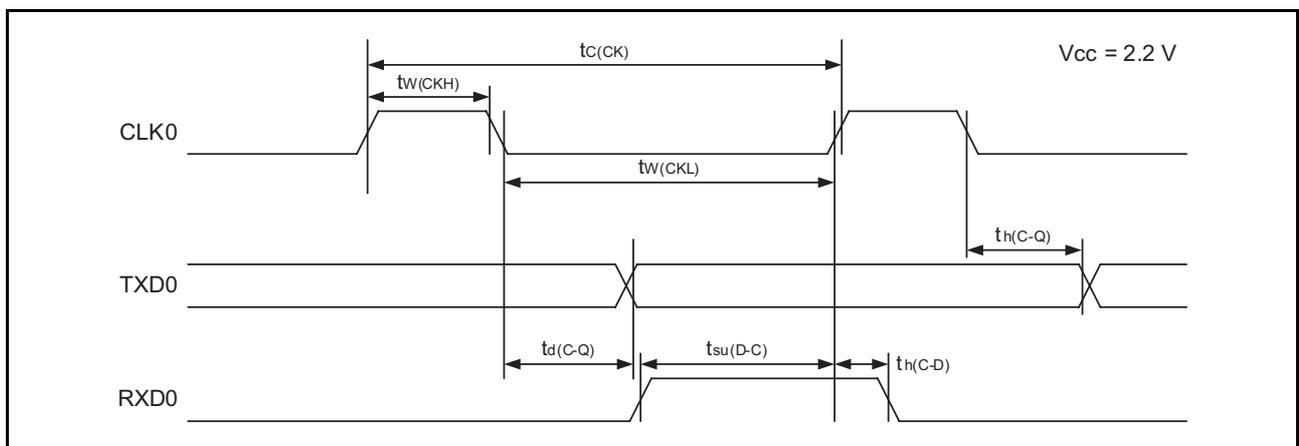


图 20.14  $V_{CC}$  为 2.2V 时的串行接口的时序图

表 20.30 外部中断  $\overline{INTi}$  输入和键输入中断  $\overline{Kli}$  ( $i=0 \sim 3$ )

| 符号           | 项目                                                        | 规格值       |    | 单位 |
|--------------|-----------------------------------------------------------|-----------|----|----|
|              |                                                           | 最小        | 最大 |    |
| $t_{W(INH)}$ | $\overline{INTi}$ 输入的“H”电平脉宽和 $\overline{Kli}$ 输入的“H”电平脉宽 | 1000 (注1) | —  | ns |
| $t_{W(INL)}$ | $\overline{INTi}$ 输入的“L”电平脉宽和 $\overline{Kli}$ 输入的“L”电平脉宽 | 1000 (注2) | —  | ns |

- 注 1. 当通过  $\overline{INTi}$  输入滤波器选择位选择了有滤波器时， $\overline{INTi}$  输入的“H”电平脉宽的最小值为 (1/ 数字滤波器采样频率  $\times 3$ ) 和最小值中较大的值。
- 注 2. 当通过  $\overline{INTi}$  输入滤波器选择位选择了有滤波器时， $\overline{INTi}$  输入的“L”电平脉宽的最小值为 (1/ 数字滤波器采样频率  $\times 3$ ) 和最小值中较大的值。

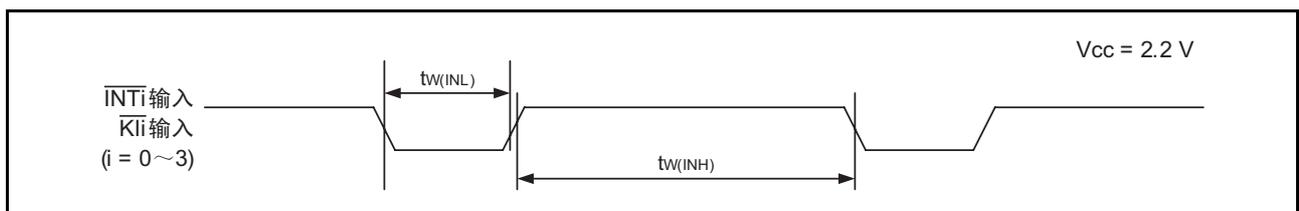


图 20.15  $V_{CC}$  为 2.2V 时的外部中断  $\overline{INTi}$  输入和键输入中断  $\overline{Kli}$  的时序图

## 21. 使用时的注意事项

### 21.1 使用系统控制时的注意事项

#### 21.1.1 选项功能选择区的设定例子

选项功能选择区在闪存内而不是 SFR，作为 ROM 数据，必须通过程序设定适当的值。设定例子如下所示：

- 将 OFS2 寄存器的值设定为 “FFh” 的情况  
.org 00FFDBH  
.byte 0FFh

程序格式因编译器而不同，请通过编译器的使用手册进行确认。

- 将 OFS 寄存器设定为 “FFh” 的情况  
.org 00FFFCH  
.lword reset | (0FF00000h) ;RESET

程序格式因编译器而不同，请通过编译器的使用手册进行确认。

### 21.2 使用看门狗定时器时的注意事项

- 不能在看门狗定时器运行过程中转换计数源。
- 从写 WDTR 寄存器到看门狗定时器被初始化前，有 2 个计数源时钟周期的延迟。
- 如果选择低速内部振荡器时钟作为计数源，就可能因低速内部振荡器的精度而在看门狗定时器的下溢周期产生误差。在使用低速内部振荡器时钟时，必须确认下溢周期。
- 将 “00h” 和 “FFh” 连续写到 WDTR 寄存器，并且必须在写 “00h” 后到写 “FFh” 前空出 3 个计数源周期的间隔。

### 21.3 使用时钟发生电路时的注意事项

#### 21.3.1 振荡停止检测功能

在 XIN 时钟频率低于 2MHz 时不能使用振荡停止检测功能，因此必须将 BAKCR 寄存器的 CKSWIE ~ XINBAKE 位置 “00b”（禁止中断请求并且振荡停止检测功能无效）。

#### 21.3.2 振荡电路常数

有关用户系统的最佳振荡电路常数，请向振荡器厂商询问后决定。

如果在电源电压（VCC）低于 2.7V 的情况下使用，就必须将 EXCKCR 寄存器的 XRCUT 位置 “1”（内部反馈电阻无效）并且在外部连接反馈电阻。

## 21.4 使用功率控制时的注意事项

### 21.4.1 转移到等待模式时的程序限制

当使用 WAIT 指令转移到等待模式时，必须在将 FMR0 寄存器的 FMR01 位置“0”（CPU 改写模式无效）后执行 WAIT 指令。指令队列从 WAIT 指令开始预读 4 字节，然后停止程序。

必须在 WAIT 指令之后至少插入 4 条 NOP 指令。

- 执行 WAIT 指令的程序例子

```
BCLR      1,FMR0      ;CPU改写模式无效
FSET      I           ;允许中断
WAIT      ;等待模式
NOP
NOP
NOP
NOP
```

### 21.4.2 转移到停止模式时的程序限制

要转移到停止模式时，必须在将 FMR0 寄存器的 FMR01 位置“0”（CPU 改写模式无效）后将 CKSTPR 寄存器的 STPM 位置“1”（时钟停止振荡（停止模式））。指令队列从将 STPM 位置“1”的指令开始预读 4 字节，然后停止程序。

必须在将 STPM 位置“1”的指令之后插入 JMP.B 指令，接着至少插入 4 条 NOP 指令。

- 转移到停止模式时的程序例子

```
BCLR      1,FMR0      ;CPU改写模式无效
BSET      0,PRCR      ;解除保护
FSET      I           ;允许中断
BSET      0,CKSTPR     ;停止模式
JMP.B     LABEL_001
LABEL_001:
NOP
NOP
NOP
NOP
```

## 21.5 使用中断时的注意事项

### 21.5.1 读地址 00000h

不能通过程序读地址 00000h。如果接受外部中断请求，CPU 就在中断响应顺序中从地址 00000h 读中断信息（中断序号和中断请求级）。此时，被接受中断的 IRR3 寄存器的对应位变为“0”。

如果通过程序读地址 00000h，允许的中断中优先级最高中断的 IRR3 寄存器的对应位变为“0”。因此，中断有可能被取消或者发生意想不到的中断。

### 21.5.2 SP 的设定

必须在接受中断前设定 SP 的值，SP 在复位后为“0000h”。因此，如果在设定 SP 值前接受中断，就会导致程序失控。

### 21.5.3 外部中断和键输入中断

$\overline{\text{INT0}} \sim \overline{\text{INT3}}$  引脚和  $\overline{\text{KI0}} \sim \overline{\text{KI3}}$  引脚的输入信号与 CPU 的运行时钟无关，需要保持电特性的外部中断  $\overline{\text{INTi}}$  输入（ $i=0 \sim 3$ ）所示的“L”电平宽度或者“H”电平宽度，详细内容请参照“表 20.18（ $V_{cc}=5V$ ）、表 20.24（ $V_{cc}=3V$ ）、表 20.30（ $V_{cc}=2.2V$ ） 外部中断  $\overline{\text{INTi}}$  输入和键输入中断  $\overline{\text{KIi}}$ （ $i=0 \sim 3$ ）”。

### 21.5.4 PMLi、PMHi（ $i=1,3,4$ ）、ISCR0、INTEN、KIEN 寄存器的改写

要更改  $\overline{\text{INT0}} \sim \overline{\text{INT3}}$  和  $\overline{\text{KI0}} \sim \overline{\text{KI3}}$  中断的功能时，有可能因改写 PMLi、PMHi（ $i=1,3,4$ ）、ISCR0、INTEN、KIEN 寄存器而无意使中断请求标志变为“1”。如果要转换引脚功能，就必须在禁止中断请求的状态下改写这些寄存器，在等待一定时间（注 1）后将中断请求标志置“0”。

PMLi、PMHi（ $i=1,3,4$ ）、ISCR0、INTEN、KIEN 寄存器的操作以及将中断请求标志置“0”的步骤如图 21.1 所示。

注 1. 根据数字滤波器功能，也需要考虑标志被置位前的延迟（5 个采样时钟周期）。

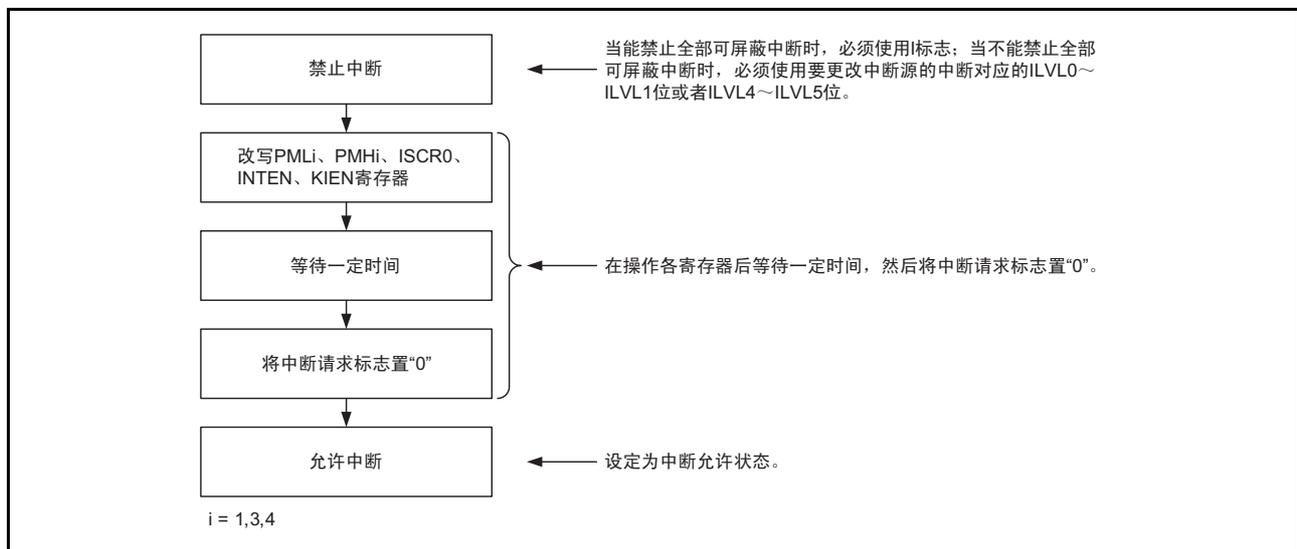


图 21.1 PMLi、PMHi（ $i=1,3,4$ ）、ISCR0、INTEN、KIEN 寄存器的操作以及将中断请求标志置“0”的步骤

### 21.5.5 从等待模式或者停止模式返回到标准模式时的 $\overline{\text{INTi}}$ 输入滤波器

如果在使用滤波器的状态下将 CKSTPR 寄存器的 WCKSTP 位置“1”（在等待模式中停止系统时钟）并且转移到等待模式或者停止模式，就不能使用  $\overline{\text{INTi}}$  中断返回到标准模式。

在通过  $\overline{\text{INTi}}$  中断返回时，必须在转移到等待模式或者停止模式前将 WCKSTP 位置“1”，并且将 INTF0 寄存器的 INTiF1 ~ INTiF0 位置“00b”（无滤波器）。如果要再次使用滤波器，就必须在通过 INTiF0 ~ INTiF1 位选择采样时钟后将 INTEN 寄存器的 INTiEN 位设定为有效。

## 21.6 使用 I/O 端口时的注意事项

### 21.6.1 使用 PA\_0 引脚时的注意事项

PA\_0 引脚兼用硬件复位功能 ( $\overline{\text{RESET}}$ )。在发生全部的复位 (硬件复位、上电复位、电压检测电路的电压监视 0 复位、看门狗定时器复位和软件复位) 时，PA\_0 引脚为  $\overline{\text{RESET}}$  功能。在解除复位后，能通过 PAMCR 寄存器的 HWRSTE 位，设定为 I/O 端口功能或者硬件复位功能。如果在解除复位前将“L”电平输入到  $\overline{\text{RESET}}$  引脚，单片机就视为硬件复位。在将“H”电平输入到  $\overline{\text{RESET}}$  引脚前，不能解除复位状态。

如果将 HWRSTE 位置“0”， $\overline{\text{RESET}}$ /PA\_0 引脚就为 I/O 端口的 PA\_0。在用作输入端口时，必须在外部连接上拉电阻；在用作输出端口时，为了避免和外部的复位信号发生误冲突，必须将漏极开路输出功能设定为有效。请参照以下的汇编语言：

- 将 PA\_0 设定为输出端口的程序例子

```
MOV.B    #00000000b, HRPR
MOV.B    #00000001b, HRPR    ;PAMCRE=1, un-protect PAMCR register
;
MOV.B    #00000001b, PAMCR    ;HWRSTE=0, PODA_0=1
MOV.B    #00000001b, PDA      ;PDA_0=1, PA_0 output L
;
...
MOV.B    #00000001b, PA        ;PA_0 become hiz output (open drain)
```

## 21.7 使用定时器 RJ2 时的注意事项

- 复位后，定时器停止计数。必须在设定定时器的值后开始计数。
- 在停止计数时给 TRJCR 寄存器的 TSTART 位写“1”（开始计数）后，TRJCR 寄存器的 TCSTF 位在 2~3 个计数源周期的期间内变为“0”（停止计数）。  
除 TCSTF 位以外，不能在 TCSTF 位变为“1”（正在计数）前存取定时器 RJ2 的相关寄存器（注 1）。  
在 TCSTF 位变为“1”后，从第一个计数源有效边沿开始计数。  
在计数过程中给 TSTART 位写“0”（停止计数）后，TCSTF 位在 2~3 个计数源周期的期间内变为“1”。在 TCSTF 位为“0”时，停止计数。除 TCSTF 位以外，不能在 TCSTF 位变为“0”前存取定时器 RJ2 的相关寄存器（注 1）。

注 1. 定时器 RJ2 的相关寄存器：TRJ、TRJCR、TRJIOC、TRJMR 寄存器

- 在事件计数器模式中，必须在将 TRJCR 寄存器的 TSTART 位置“1”（开始计数）后输入外部事件。  
事件计数的个数=计数器的初始值-有效事件结束时计数器的值+1
- 如果通过程序给脉宽测量模式和脉冲周期测量模式中使用的 TRJCR 寄存器的 TEDGF 位和 TUNDF 位写“0”，这些位就变为“0”。即使写“1”，其值也不变。如果对 TRJCR 寄存器使用读-改写-写指令，即使在指令执行过程中 TEDGF 位为“1”（有有效边沿）并且 TUNDF 位为“1”（有下溢），也可能因时序误将 TEDGF 位和 TUNDF 位置“0”。  
此时，必须用 MOV 指令给不想被置“0”的 TEDGF 位和 TUNDF 位写“1”。
- 输入脉冲的周期数据=(计数器的设定初始值-读缓冲器读取的值)+1
- 必须在处于停止状态的 TRJ 计数器的相关寄存器的读操作和写操作之间插入 NOP 指令。
- 如果在 TRJCR 寄存器的 TSTART 位为“1”（开始计数）或者 TCSTF 位为“1”（正在计数）时连续写 TRJ 寄存器，就必须将各自的写间隔至少空出 3 个计数源时钟周期。

8. 在事件计数器模式中将TRJIOC寄存器的TEDGSEL位置“0”（在上升沿进行计数）并且对外部信号（TRJIO）进行计数的情况下，有可能因TRJCR寄存器的TSTART位的状态而无法正确地进行计数（参照图21.2）。

如果在TSTART位变为“1”（开始计数）前TRJIO引脚变为“L”电平，然后在TSTART位变为“1”后输入有效事件，就不在TRJIO输入的第一个上升沿进行计数。

因此，事件计数的个数如下：

$$\text{事件计数的个数} = \{(\text{计数器的初始值} - \text{有效事件结束时计数器的值} + 1) + 1\}$$

为了避免上述情况的发生，必须在将TSTART位置“1”（开始计数）后将TRJIO引脚置为“L”电平（参照图21.3）。

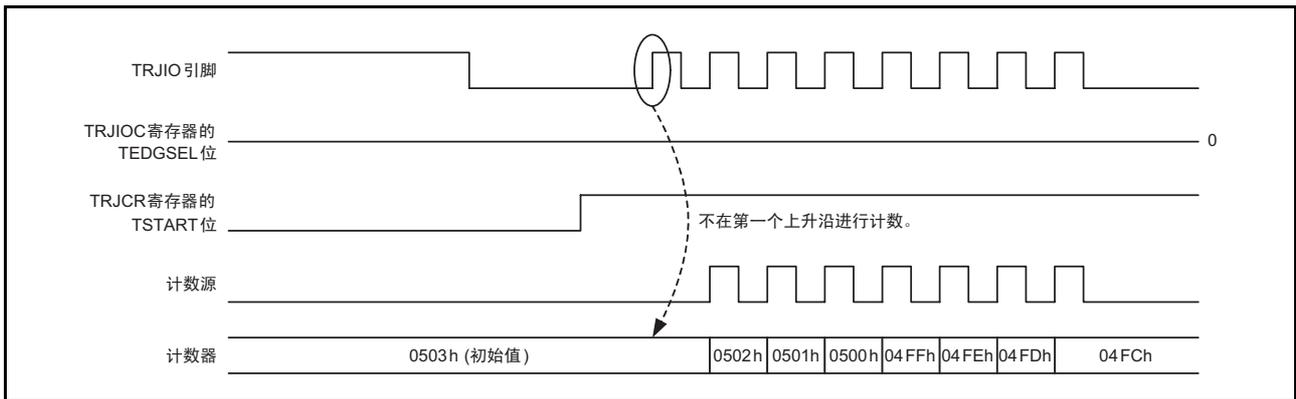


图 21.2 事件计数器模式的 TSTART 设定时序图（1）

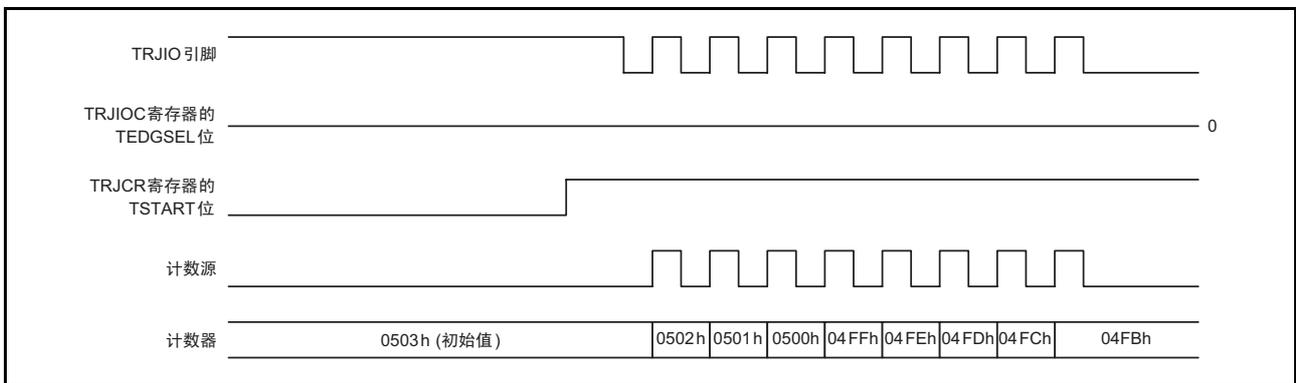


图 21.3 事件计数器模式的 TSTART 设定时序图（2）

9. 在事件计数器模式中将TRJIOC寄存器的TEDGSEL位置“1”（在下降沿进行计数）并且对外部信号（TRJIO）进行计数的情况下，有可能因TRJCR寄存器的TSTART位的状态而无法正确地进行计数（参照图21.4）。

即使在TSTART位变为“1”（开始计数）后TRJIO引脚变为“L”电平，也不在下降沿进行计数。因此，事件计数的个数如下：

$$\text{事件计数的个数} = \{(\text{计数器的初始值} - \text{有效事件结束时计数器的值} + 1) + 1\}$$

为了避免上述情况的发生，必须在将TRJIO引脚置为“L”电平后将TSTART位置“1”（开始计数），并且输入有效事件（参照图21.5）。

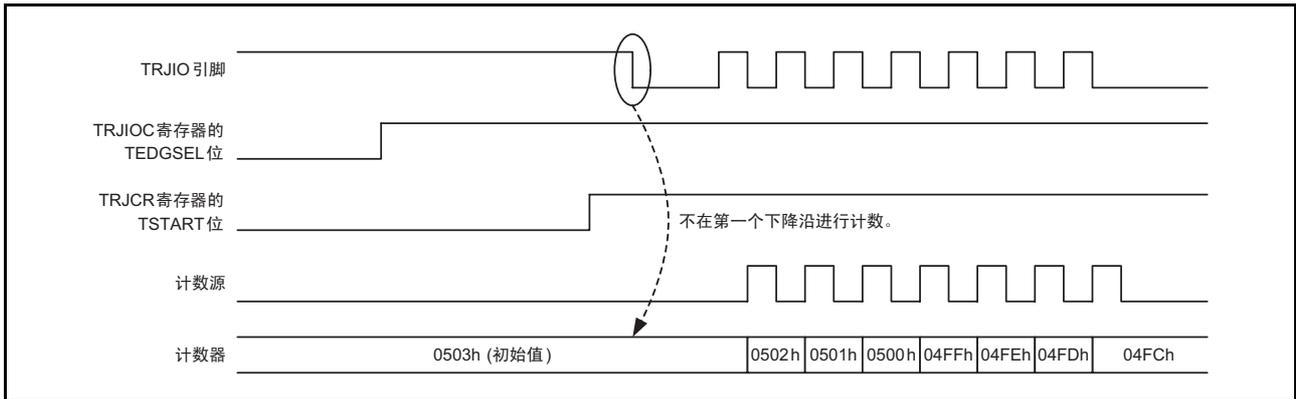


图 21.4 事件计数器模式的外部事件信号时序图（1）

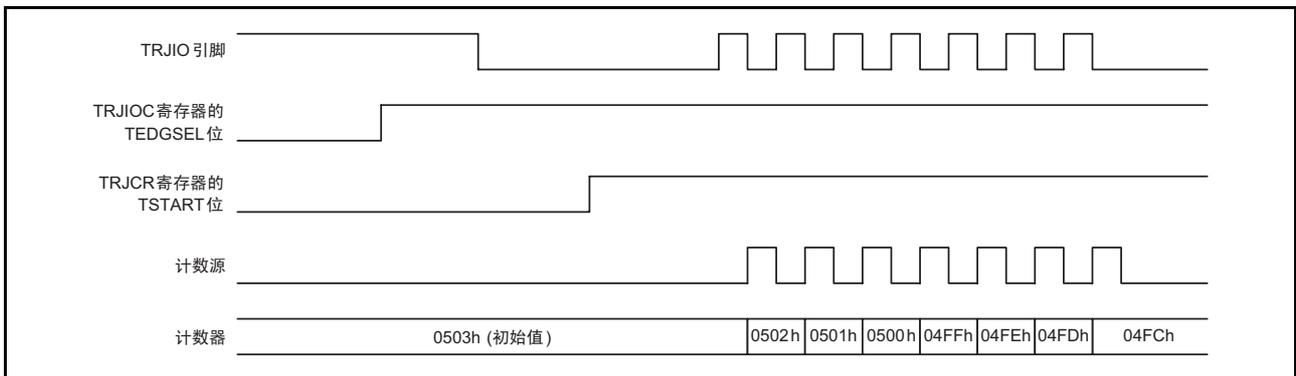


图 21.5 事件计数器模式的外部事件信号时序图（2）

## 21.8 使用定时器 RB2 时的注意事项

- 复位后，定时器停止计数。必须先给定时器和预分频器设定值，然后开始计数。
- 在用作带8位预分频器的8位定时器时，即使以16位为单位读预分频器和定时器，单片机内部也按字节顺序逐个读取。因此，在读这2个寄存器期间，定时器的值有可能被更新。  
在用作16位定时器时，必须在存取TRBPRES寄存器后存取TRBPR寄存器。先读TRBPRES寄存器，然后读低位字节的计数值，保留高位字节的计数值。接着读TRBPR寄存器，然后读保留的高位字节的计数值。
- 在可编程单触发生模式和可编程等待单触发生模式中，如果通过将TRBCR寄存器的TSTART位置“0”（停止计数）来停止计数，定时器就在对重加载寄存器的值进行重新加载后停止计数。必须在定时器停止计数前读定时器的计数值。
- 在停止计数时给TRBCR寄存器的TSTART位写“1”（开始计数）后，TRBCR寄存器的TCSTF位在2~3个计数源周期的期间内变为“0”（停止计数）。除了TCSTF位以外，不能在TCSTF位变为“1”（正在计数）前存取定时器RB2的相关寄存器（注1）。在TCSTF位变为“1”后，从第一个计数源的有效边沿开始计数。  
在计数过程中给TSTART位写“0”（停止计数）后，TCSTF位在1~2个计数源周期的期间内变为“1”。在TCSTF位变为“0”时，停止计数。除了TCSTF位以外，不能在TCSTF位变为“0”前存取定时器RB2的相关寄存器（注1）。

注 1. 定时器 RB2 的相关寄存器：TRBCR、TRBOCR、TRBIOC、TRBMR、TRBPRES、TRBPR、TRBSC

- 在定时器模式中，不能将TRBPRES寄存器和TRBPR寄存器同时置“00h”。
- 如果在TRBCR寄存器的TSTART位为“0”（停止计数）时更改TRBPRES、TRBPR、TRBSC寄存器的值，就必须在至少等待2个系统时钟（f）周期后，将TSTART位置“1”（开始计数）。
- 当TRBCR寄存器的TSTART位为“1”（开始计数）或者TCSTF位为“1”（正在计数）时，不能更改TRBIOC、TRBMR寄存器、TRBIR寄存器的TRBIE位的值。
- 必须在确认TRBCR寄存器的TCSTF位为“1”（正在计数）后给TRBOCR寄存器的TOSST位写“1”（开始单触发计数）。当TCSTF位为“0”（停止计数）时，即使给TOSST位写“1”（开始单触发计数），值也不变。
- 在可编程波形发生模式和可编程等待单触发生模式中，在从写主寄存器到将主寄存器的值重新加载到计数器的期间，不能再次写辅助寄存器。
- 当TRBCR寄存器的TSTART位为“1”（开始计数）或者TCSTF位为“1”（正在计数）时，不能在更改TRBPRES寄存器的数据之后的1~3个计数源周期的期间，更新预分频器的重加载寄存器的数据；也不能在更改TRBPR寄存器的数据之后的1~3个计数源周期的期间，更新主重加载寄存器的数据。
- 在可编程单触发生模式和可编程等待单触发生模式中，如果TRBCR寄存器的TSTART位为“1”（开始计数）或者TCSTF位为“1”（正在计数），并且TRBOCR寄存器的TOSSTF位为“0”（停止单触发），就不能在更改TRBPR寄存器的数据之后的1~3个计数源周期的期间，更新主重加载寄存器的数据。
- 必须在处于停止状态的TRBPRES位和TRBPR寄存器的读操作和写操作之间插入NOP指令。
- 如果在计数过程中（TSTART位或者TCSTF位为“1”）写TRBPRES、TRBPR、TRBSC寄存器，就必须注意以下几点：
  - 在连续写TRBPRES寄存器时，必须将各自的写间隔至少空出3个计数源时钟周期。
  - 在连续写TRBPR寄存器时，必须将各自的写间隔至少空出3个计数源时钟周期。
  - 在连续写TRBSC寄存器时，必须将各自的写间隔至少空出3个计数源时钟周期。
- 如果在可编程波形发生模式中改写TRBPR寄存器，就不能在改写后的辅助输出期间的下一个时序写TRBPRES、TRBPR、TRBSC寄存器。
  - 带8位预分频器的8位定时器：  
辅助输出期间结束前的2个预分频器下溢周期
  - 16位定时器：  
辅助输出期间结束前的2个计数源时钟周期
- 如果将定时器RJ2的下溢信号设定为定时器RB2的计数源，就必须将定时器RJ2设定为定时器模式、脉冲输出模式或者事件计数器模式。

## 21.9 使用定时器 RC 时的注意事项

### 21.9.1 TRCCNT 寄存器

当 TRCCR1 寄存器的 CCLR 位为“1”（在发生输入捕捉 / 比较匹配 A 时清除 TRCCNT 计数器）时，必须注意以下事项：

- 在 TRCMR 寄存器的 CTS 位为“1”（开始计数）的状态下，不能在 TRCCNT 寄存器变为“0000h”的同时通过程序将值写到 TRCCNT 寄存器。
- 如果 TRCCNT 寄存器变为“0000h”和写 TRCCNT 寄存器同时发生，值就无法被写入而 TRCCNT 寄存器变为“0000h”。

如果在写 TRCCNT 寄存器后接着读 TRCCNT 寄存器，就可能读到写入前的值。此时，必须在写和读的指令之间执行 JMP.B 指令。

- 程序例子

```
MOV.W    #XXXXh, TRCCNT    ;写
JMP.B    L1                ;JMP.B 指令
L1:      MOV.W    TRCCNT, DATA    ;读
```

### 21.9.2 TRCCR1 寄存器

在将 TRCCR1 寄存器的 CKS2 ~ CKS0 位置“110b”（fHOCO）时，必须将 fHOCO 的时钟频率设定为大于 CPU 的时钟频率。

### 21.9.3 TRCSR 寄存器

如果在写 TRCSR 寄存器后接着读 TRCSR 寄存器，就可能读到写入前的值。此时，必须在写和读的指令之间执行 JMP.B 指令。

- 程序例子

```
MOV.B    #XXh, TRCSR      ;写
JMP.B    L1                ;JMP.B 指令
L1:      MOV.B    TRCSR, DATA    ;读
```

### 21.9.4 计数源的转换

必须在停止计数后转换计数源。在转换计数源后，必须在至少等待 2 个 CPU 时钟周期后，写定时器 RC 的相关寄存器（地址 000E8h ~ 000FCh）。

- 变更步骤
  - 将 TRCMR 寄存器的 CTS 位置“0”（停止计数）。
  - 更改 TRCCR1 寄存器的 CKS0 ~ CKS2 位。
  - 至少等待 2 个 CPU 时钟周期。
  - 写定时器 RC 的相关寄存器（地址 000E8h ~ 000FCh）。

### 21.9.5 输入捕捉功能

输入捕捉信号的脉宽必须至少为 3 个定时器 RC 的运行时钟周期。

在将输入捕捉信号输入到 TRCIOj 引脚（j=A,B,C,D）后，需要等待 1 ~ 2 个定时器 RC 的运行时钟周期，然后将 TRCCNT 寄存器的值传送到 TRCGRi 寄存器（i=A,B,C,D）。

### 21.9.6 PWM2 模式的 TRCMR 寄存器

当 TRCCR2 寄存器的 CSTP 位为“1”（停止递增计数）时，不能在 TRCCNT 寄存器与 TRCGRA 寄存器比较匹配时写 TRCMR 寄存器。

### 21.9.7 MSTCR 寄存器

必须在停止定时器 RC 的计数后将 MSTCR 寄存器的 MSTTRC 位置“1”（待机）。

### 21.9.8 模式的转换

- 要在运行过程中转换模式时，必须在将 TRCMR 寄存器的 CTS 位置“0”（停止计数）后进行。
- 在模式转换后，必须在开始运行前将 TRCSR 寄存器的各标志置“0”。

### 21.9.9 定时器 RC 的相关寄存器的设定步骤

必须按照以下的步骤设定定时器 RC 的相关寄存器：

1. 设定定时器 RC 的运行模式（TRCMR 寄存器的 PWMB 位、PWMC 位、PWMD 位、PWM2 位）。
2. 设定步骤 1. 以外的寄存器。
3. 设定为允许端口输出（TRCOER 寄存器的 EA ~ ED 位）。

## 21.10 使用串行接口（UART0）时的注意事项

与时钟同步串行 I/O 模式和异步串行 I/O 模式无关，必须以 16 位为单位读 UORB 寄存器。

如果读 UORBH 寄存器，UORB 寄存器的 FER 位和 PER 位就变为“0”（无帧错误并且无奇偶校验错误），U0C1 寄存器的 RI 位也变为“0”（UORB 寄存器无数据）。

必须在读 UORB 寄存器后通过读取值确认接收错误。

- 读接收缓冲寄存器的程序例子

```
MOV.W      0086H, R0      ;读 UORB 寄存器
```

在异步串行 I/O 模式中并且传送数据的长度为 9 位时，必须以 8 位为单位按照 U0TBH 寄存器 → U0TBL 寄存器的顺序写 U0TB 寄存器。

- 写发送缓冲寄存器的程序例子

```
MOV.B      #XXH, 0083H   ;写 U0TBH 寄存器  
MOV.B      #XXH, 0082H   ;写 U0TBL 寄存器
```

不能在通信过程中将 MSTCR 寄存器的 MSTUART 位置“1”（待机）。要设定为模块待机模式时，必须确认通信结束。在通信结束后，必须在将 U0C1 寄存器的 TE 位和 RE 位置“0”（禁止通信）后设定为模块待机状态。在解除模块待机状态后，必须重新进行通信的初始设定。

## 21.11 使用 A/D 转换器时的注意事项

### 21.11.1 A/D 转换器的待机设定

能通过 MSTCR 寄存器设定禁止或者允许 A/D 转换器的运行，初始值为停止 A/D 转换器的运行。能通过解除 A/D 转换器的待机状态，使寄存器变为可存取的状态。详细内容请参照“5. 系统控制”。

### 21.11.2 模拟输入的内部等效电路

模拟输入的内部等效电路如图 21.6 所示。

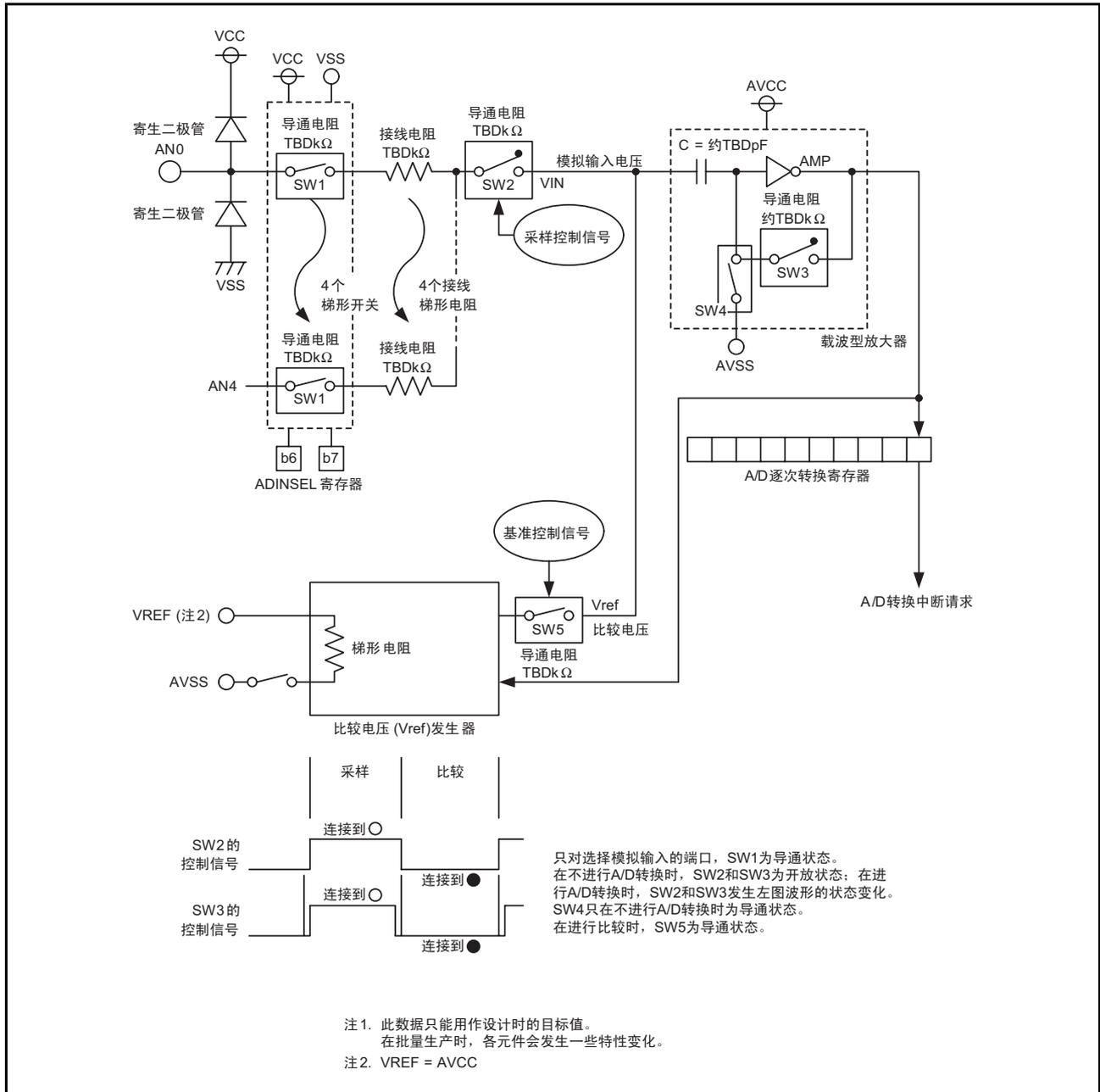


图 21.6 模拟输入的内部等效电路

### 21.11.3 A/D 转换时的传感器输出阻抗

为了正确地进行 A/D 转换，需要在规定时间内结束对图 21.7 中的内部电容器 C 的充电。假设此规定时间（采样时间）为 T，传感器等效电路的输出阻抗为 R0，单片机内部电阻为 R，A/D 转换器的精度（误差）为 X，分辨率为 Y（Y 在 10 位模式中为 1024）。

$$\text{通常, } VC = VIN \left\{ 1 - e^{-\frac{1}{C(R0+R)}t} \right\}$$

$$\text{当 } t=T \text{ 时, } VC = VIN - \frac{X}{Y} VIN = VIN \left( 1 - \frac{X}{Y} \right),$$

$$e^{-\frac{1}{C(R0+R)}T} = \frac{X}{Y}$$

$$-\frac{1}{C(R0+R)}T = \ln \frac{X}{Y}$$

$$\text{因此, } R0 = -\frac{T}{C \cdot \ln \frac{X}{Y}} - R$$

模拟输入引脚和外部传感器的等效电路例子如图 21.7 所示。当 VIN 和 VC 的差为 0.1LSB 时，求在时间 T 内电容器 C 的引脚间电压 VC 从“0”变为 VIN-(0.1/1024)VIN 的阻抗 R0。(0.1/1024)表示在 10 位模式中进行 A/D 转换时，将电容器充电不足引起的 A/D 转换精度的下降控制在 0.1LSB 以内。但是，实际误差是 0.1LSB 加上绝对精度后的值。

当 f1 (adclk: A/D 转换时钟) 为 20MHz 时，T=0.75μs。通过下式求能在此时间 T 内对电容器 C 进行充分充电的输出阻抗 R0。

因为 T=0.75μs，R=10kΩ，C=6.0pF、X=0.1，Y=1024，所以

$$R0 = -\frac{0.75 \times 10^{-6}}{6.0 \times 10^{-12} \cdot \ln \frac{0.1}{1024}} - 10 \times 10^3 \approx 3.5 \times 10^3$$

因此，A/D 转换精度（误差）小于等于 0.1LSB 的传感器电路的输出阻抗 R0，最大为 3.5kΩ。

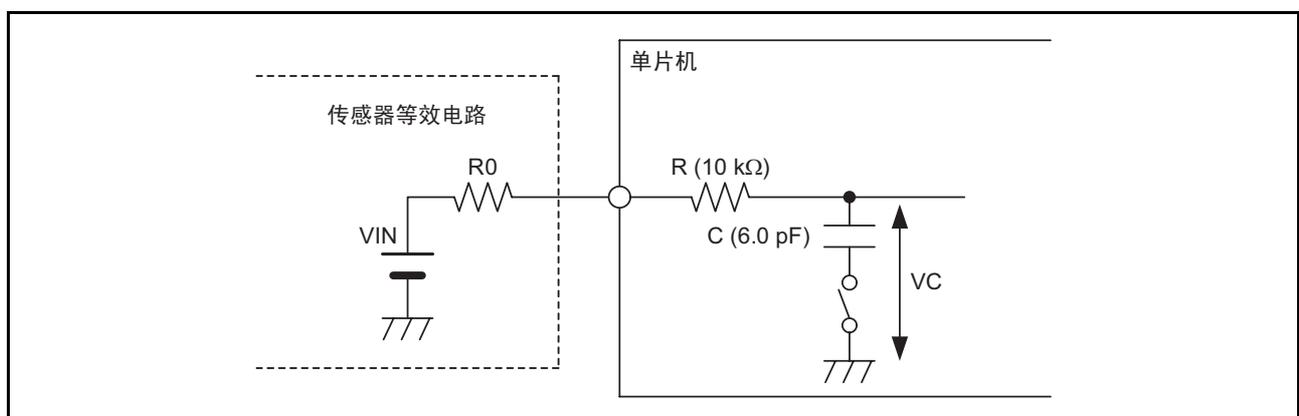


图 21.7 模拟输入引脚和外部传感器的等效电路例子

### 21.11.4 寄存器的设定

- 必须在停止A/D转换时写ADMOD寄存器和ADINSEL寄存器。
- 不能在A/D转换过程中转移到停止模式。
- 在A/D转换过程中，不能在CKSTPR寄存器的WCKSTP位为“1”（在等待模式中停止系统时钟）的状态下转移到等待模式。
- 在A/D转换过程中，如果将FMR0寄存器的FMSTP位置“1”（闪存停止）并且将FMR2寄存器的FMR27位置“1”（允许低消耗电流读模式），A/D转换结果就为不定值，因此不能进行此设定。
- 在A/D转换过程中，如果通过程序将ADCON0寄存器的ADST位置“0”（停止A/D转换）来强制结束转换，A/D转换器的转换结果就为不定值，也不产生中断请求，而且没有进行A/D转换的AD<sub>i</sub>寄存器（i=0,1）也可能为不定值。  
如果通过程序将ADST位置“0”，就不能使用全部AD<sub>i</sub>寄存器的值。

## 21.12 使用闪存时的注意事项

### 21.12.1 ID 码区域的设定例子

ID 码区域在闪存内而不是 SFR，作为 ROM 数据，必须通过程序设定适当的值。设定例子如下所示：

- 将ID码区域全部设定为“55h”的情况  
.org 00FFDCH  
.lword dummy | (55000000h) ; UND  
.lword dummy | (55000000h) ; INTO  
.lword dummy ; BREAK  
.lword dummy | (55000000h) ; ADDRESS MATCH  
.lword dummy | (55000000h) ; SET SINGLE STEP  
.lword dummy | (55000000h) ; WDT  
.lword dummy | (55000000h) ; RESERVE  
.lword dummy | (55000000h) ; RESERVE

程序格式因编译器而不同，请通过编译器的使用手册进行确认。

### 21.12.2 CPU 改写模式

#### 21.12.2.1 禁止使用的指令

在EW0模式中改写程序ROM区的过程中，因为以下指令要参照闪存内部的数据，所以不能使用。  
UND指令、INTO指令、BRK指令

#### 21.12.2.2 中断

CPU改写过程中的中断处理如表21.1和表21.2所示。

表 21.1 CPU 改写过程中的中断处理（EW0 模式）

| 中断种类                  | 数据闪存 / 程序 ROM                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                            |                                           |
|-----------------------|------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|-------------------------------------------|
|                       | 挂起有效（FMR20=1）                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                            | 挂起无效（FMR20=0）                             |
| 可屏蔽中断                 | <p>如果接受中断请求，就进行中断处理。<br/>                     能在以下情况下转移到挂起：</p> <ol style="list-style-type: none"> <li>当 FMR22 位为“1”（允许中断请求的挂起请求）时，FMR21 位自动变为“1”（请求挂起）。<br/>                         闪存在经过 td(SR-SUS) 时间后中止自动擦除或者自动编程。</li> <li>如果在 FMR22 位为“0”（禁止中断请求的挂起请求）时需要挂起，就必须在中断处理时将 FMR21 位置“1”（请求挂起）。<br/>                         闪存在经过 td(SR-SUS) 时间后中止自动擦除或者自动编程。</li> </ol> <p>在中止自动擦除的状态下，能读自动擦除执行块以外的块并且能进行自动编程。<br/>                     在中止自动编程的状态下，能读自动编程执行块以外的块。<br/>                     能通过将 FMR21 位置“0”（重新开始）重新开始自动擦除或者自动编程。</p> | <p>在自动擦除或者自动编程的同时执行中断处理（分配到中断向量 RAM）。</p> |
| 地址匹配                  | 在自动擦除或者自动编程的状态下，不能使用此命令。                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                 |                                           |
| UND 指令、INTO 指令、BRK 指令 |                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                          |                                           |
| 单步                    |                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                          |                                           |
| 看门狗定时器                | <p>如果接受中断请求，就立即强制停止自动擦除或者自动编程，对闪存进行复位。在经过一定时间后，闪存重新启动，然后开始中断处理。在被强制停止后，有可能无法正常读取正在自动擦除的块或者正在自动编程的地址。因此，必须在闪存重新启动后再次进行自动擦除并且确认自动擦除的正常结束。因为在命令执行过程中看门狗定时器不停止运行，所以有可能产生中断请求。必须使用挂起功能定期对看门狗定时器进行初始化。此时，闪存控制寄存器被初始化，因此需要重新设定（注 1）。</p>                                                                                                                                                                                                                                                                                                        |                                           |
| 振荡停止检测                |                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                          |                                           |
| 电压监视 1                |                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                          |                                           |

FMR20、FMR21、FMR22：FMR2 寄存器的位

注 1. 如果在闪存忙的状态下发生看门狗定时器中断、振荡停止检测中断或者电压监视 1 中断，FMR0、FMR1、FMR2 寄存器就被初始化。

如果在 FMR0 寄存器的 FMR01 位为“1”（CPU 改写模式有效）并且 FMSTP 位为“1”（闪存停止）时发生看门狗定时器中断、振荡停止检测中断或者电压监视 1 中断，FMR0、FMR1、FMR2 寄存器就被初始化。

表 21.2 CPU 改写过程中的中断处理 (EW1 模式)

| 中断种类                  | 数据闪存 / 程序 ROM                                                                                                                                                                                                             |                                      |
|-----------------------|---------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|--------------------------------------|
|                       | 挂起有效 (FMR20=1)                                                                                                                                                                                                            | 挂起无效 (FMR20=0)                       |
| 可屏蔽中断                 | 如果接受中断请求，就执行中断处理。                                                                                                                                                                                                         | 优先进行自动擦除或者自动编程，在自动擦除或者自动编程结束后执行中断处理。 |
| 地址匹配                  | 当 FMR22 位为“1”（允许中断请求的挂起请求）时，FMR21 位自动变为“1”（请求挂起）。<br>闪存存在经过 td(SR-SUS) 时间后中止自动擦除或者自动编程，并且执行中断处理。<br>在中止自动擦除的状态下，能读自动擦除执行块以外的块并且能进行自动编程。<br>在中止自动编程的状态下，能读自动编程执行块以外的块。<br>在中断处理结束后，能通过将 FMR21 位置“0”（重新开始），重新开始自动擦除或者自动编程。  |                                      |
| UND 指令、INTO 指令、BRK 指令 | 在自动擦除或者自动编程的状态下，不能使用这些指令。                                                                                                                                                                                                 |                                      |
| 单步                    |                                                                                                                                                                                                                           |                                      |
| 看门狗定时器                | 如果接受中断请求，就立即强制停止自动擦除或者自动编程，对闪存进行复位。在经过一定时间后，闪存重新启动，然后开始中断处理。在被强制停止后，有可能无法正常读取正在自动擦除的块或者正在自动编程的地址。因此，必须在闪存重新启动后再次进行自动擦除并且确认自动擦除正常结束。因为在命令执行过程中看门狗定时器不停止运行，所以有可能产生中断请求。必须使用挂起功能定期对看门狗定时器进行初始化。此时，闪存控制寄存器被初始化，因此必须重新设定（注 1）。 |                                      |
| 振荡停止检测                |                                                                                                                                                                                                                           |                                      |
| 电压监视 1                |                                                                                                                                                                                                                           |                                      |

FMR20、FMR21、FMR22: FMR2 寄存器的位

注 1. 如果在闪存忙的状态下发生看门狗定时器中断、振荡停止检测中断或者电压监视 1 中断，FMR0、FMR1、FMR2 寄存器就被初始化。

如果在 FMR0 寄存器的 FMR01 位为“1”（CPU 改写模式有效）并且 FMSTP 位为“1”（闪存停止）时发生看门狗定时器中断、振荡停止检测中断或者电压监视 1 中断，FMR0、FMR1、FMR2 寄存器就被初始化。

### 21.12.2.3 存取方法

要将以下的位置“1”时，必须在给对象位写“0”后继续写“1”。必须在写“0”后到写“1”前禁止中断。

- FMR0 寄存器的 FMR01 位和 FMR02 位
- FMR1 寄存器的 FMR13 位
- FMR2 寄存器的 FMR20 位、FMR22 位、FMR27 位

要将以下的位置“0”时，必须在给对象位写“1”后继续写“0”。必须在写“1”后到写“0”前禁止中断。

FMR1 寄存器的 FMR16 位和 FMR17 位

### 21.12.2.4 用户 ROM 区的改写

在使用 EW0 模式并且正在对保存改写控制程序的块进行改写时，如果电源电压降低，就无法正常地对改写控制程序进行改写，以后有可能无法改写闪存。因此，必须使用标准串行输入 / 输出模式改写此块。

### 21.12.2.5 编程

不能对已编程的地址进行追加写。

### 21.12.2.6 向等待模式或者停止模式的转移

不能在挂起过程中转移到等待模式或者停止模式。

在写闪存并且在擦除过程中 FST 寄存器的 FST7 位为“0”（忙）的情况下，不能转移到等待模式或者停止模式。

### 21.12.2.7 闪存的编程电压和擦除电压

必须在电源电压 VCC 为 1.8V ~ 5.5V 的条件下进行编程和擦除，而不能在电源电压低于 1.8V 时进行编程和擦除。

### 21.12.2.8 块空白检查

不能在擦除挂起过程中执行块空白检查命令。

### 21.12.2.9 闪存的停止

在低速内部振荡器模式中，能通过 FMR0 寄存器的 FMSTP 位使闪存停止运行，进一步降低功耗。

如果将 FMSTP 位置“1”（闪存停止），就不能存取闪存。因此，必须通过被传送到 RAM 的程序写 FMSTP 位。

如果在 CPU 改写模式无效时转移到等待模式或者停止模式，闪存的电源就自动切断并且在返回时自动接通，因此不需要设定 FMR0 寄存器。

通过 FMSTP 位降低功耗的操作步骤如图 21.8 所示。

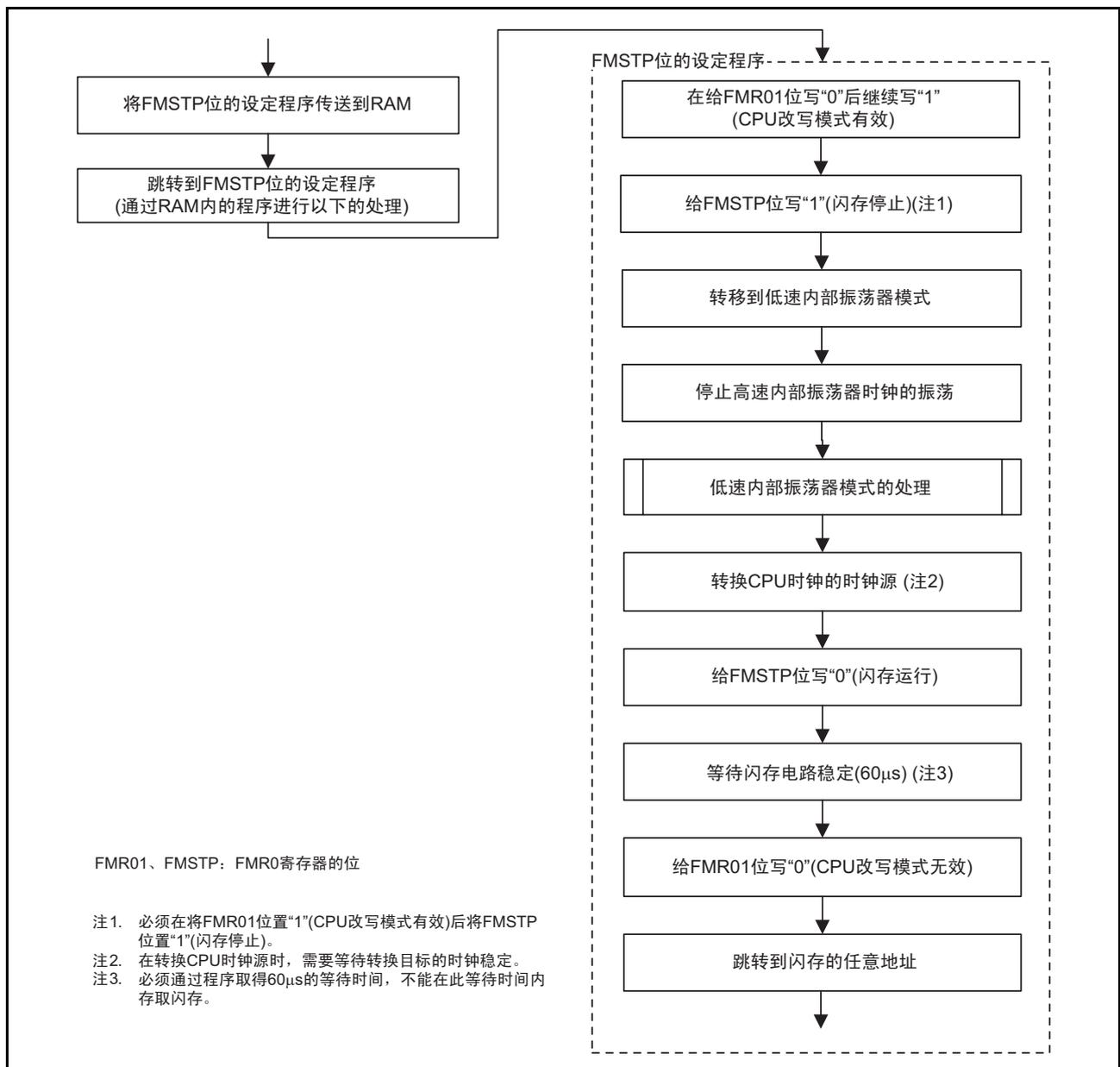


图 21.8 通过 FMSTP 位降低功耗的操作步骤

### 21.12.2.10 低消耗电流读模式

在低速内部振荡器模式中，如果将 FMR2 寄存器的 FMR27 位置“1”（允许低消耗电流读模式），就能降低读闪存时的消耗电流。

低消耗电流读模式的操作步骤如图 21.9 所示。

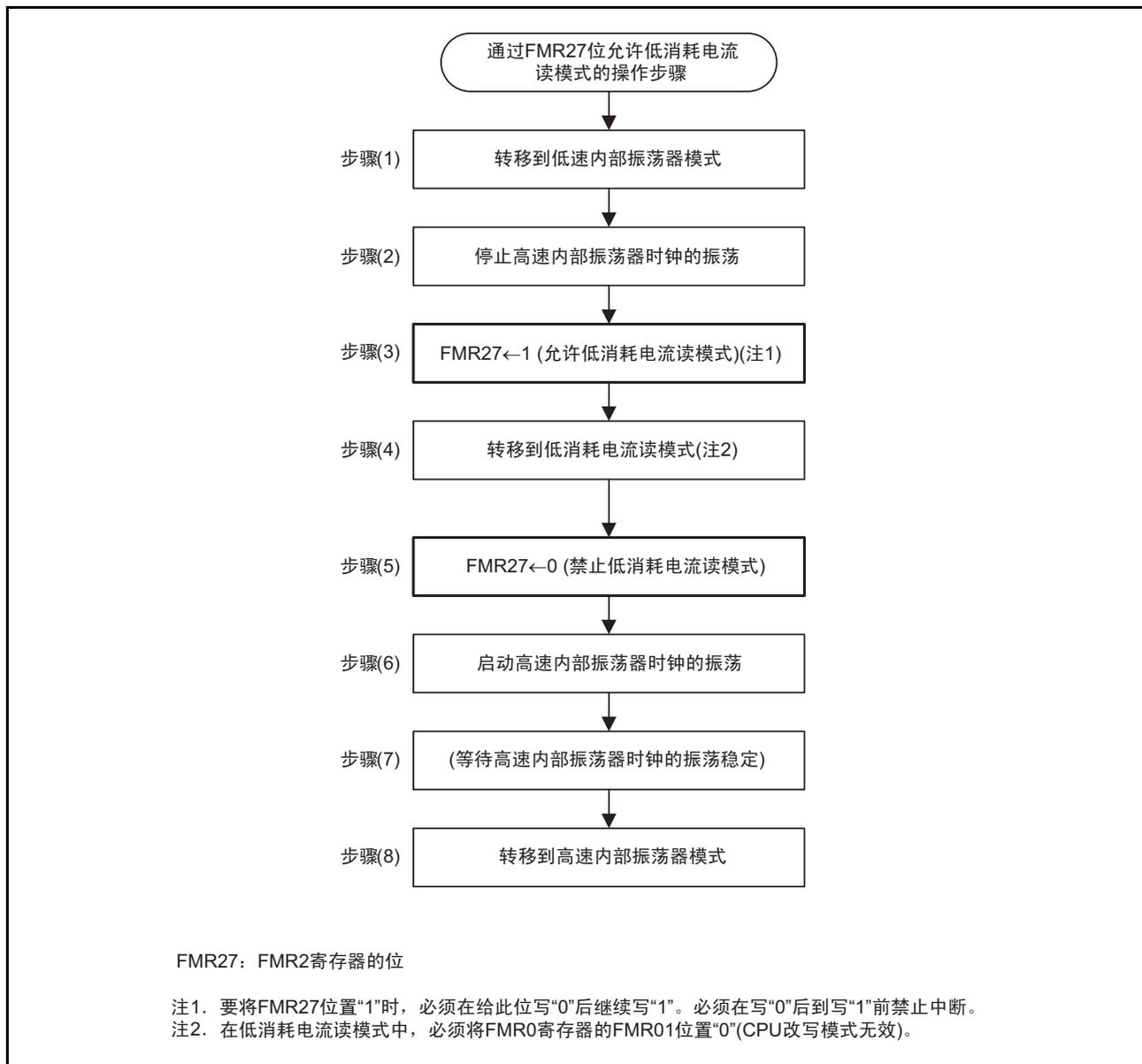


图 21.9 低消耗电流读模式的操作步骤

## 21.13 有关噪声的注意事项

### 21.13.1 作为噪声和闩锁对策，在 VCC-VSS 引脚之间插入旁路电容

必须在 VCC 引脚和 VSS 引脚之间用最短并且较粗的布线连接旁路电容（0.1 $\mu$ F 左右）。

### 21.13.2 端口控制寄存器的噪声误动作对策

如果在苛刻的噪声试验或者类似的试验中受到外部噪声（主要是电源方面的噪声）的干扰，IC 内部的噪声对策电路可能无法完全应付。此时，端口的相关寄存器的值有可能发生变化。

对于这种情况，建议通过程序定期对端口寄存器、端口方向寄存器和上拉控制寄存器进行重新设定。如果在中断处理中进行端口输出的转换控制，就可能和重新设定的处理发生竞争，因此必须在充分探讨控制处理的基础上进行重新设定的处理。

## 21.14 有关电源电压波动的注意事项

在解除复位后，VCC 引脚输入的电源电压必须满足图 21.10 所示的容许电源纹波电压  $V_r(vcc)$  和电源纹波下降斜率  $dV_r(vcc)/dt$  中的一个或者全部条件。

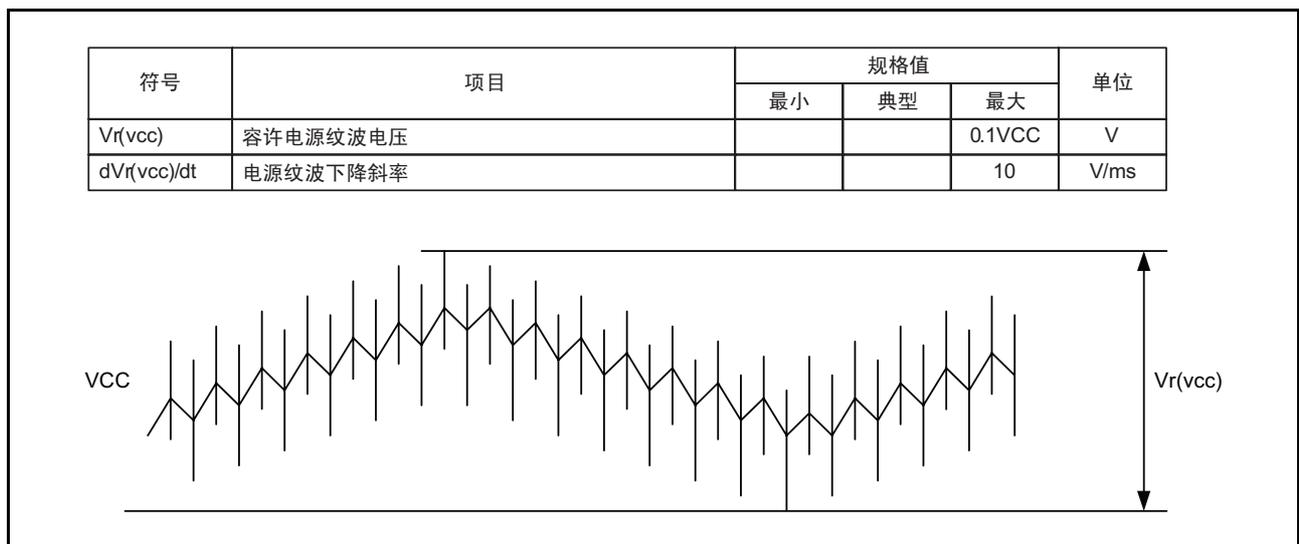


图 21.10 电源纹波的定义

## 22. On-chip 调试器的注意事项

在使用 on-chip 调试器进行本单片机的程序开发和调试时，必须注意以下的限制事项：

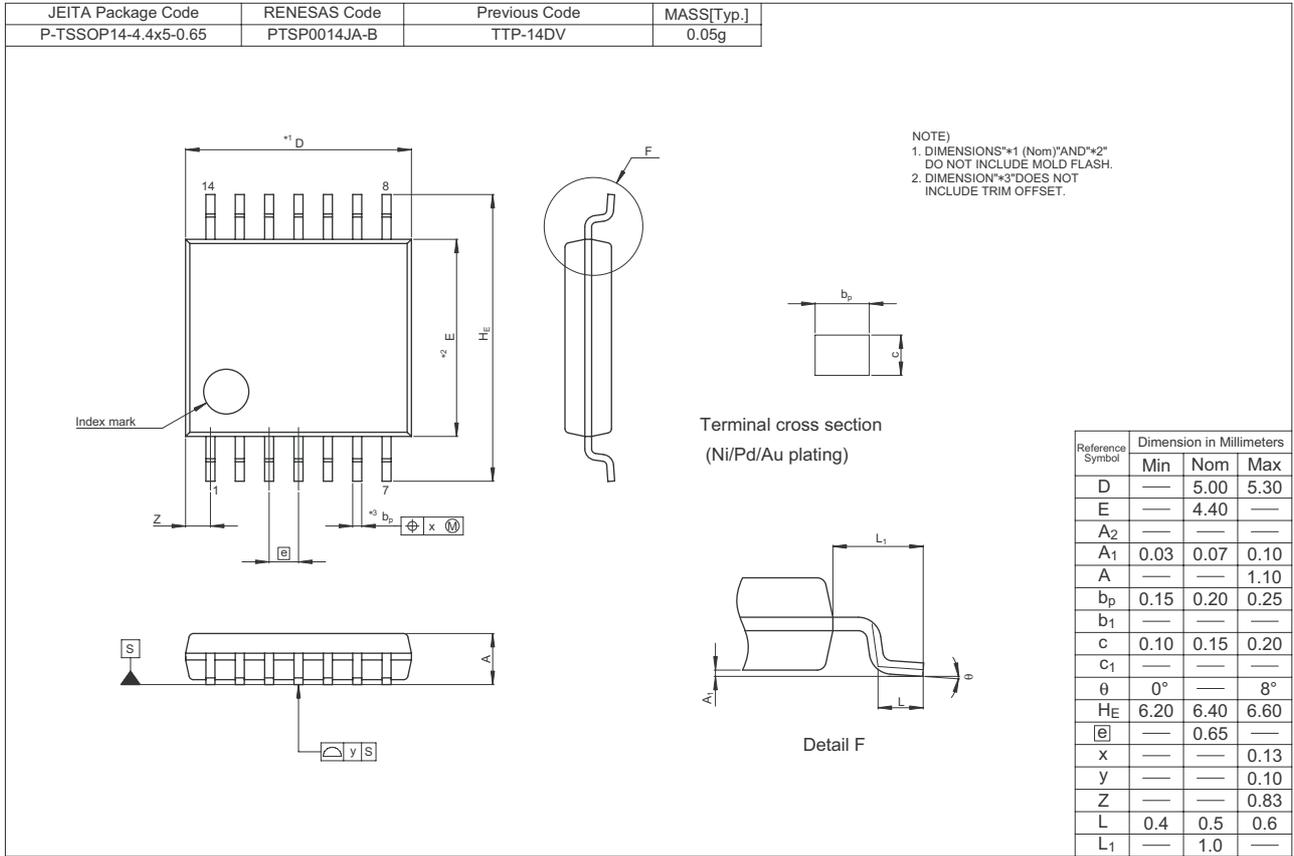
1. 因为 on-chip 调试器使用一部分用户闪存区和RAM区，所以用户不能使用这些区域。有关使用的区域，请参照各 on-chip 调试器的使用手册。
2. 不能在用户系统中设定地址匹配中断（AIEN<sub>i</sub> 寄存器（i=0,1）、AIADR<sub>i</sub> 寄存器（i=0,1）和固定向量表）。
3. 不能在用户系统中使用BRK指令。
4. 能在电源电压VCC=1.8~5.5V的条件下进行调试，改写闪存时的电源电压至少为2.7V。

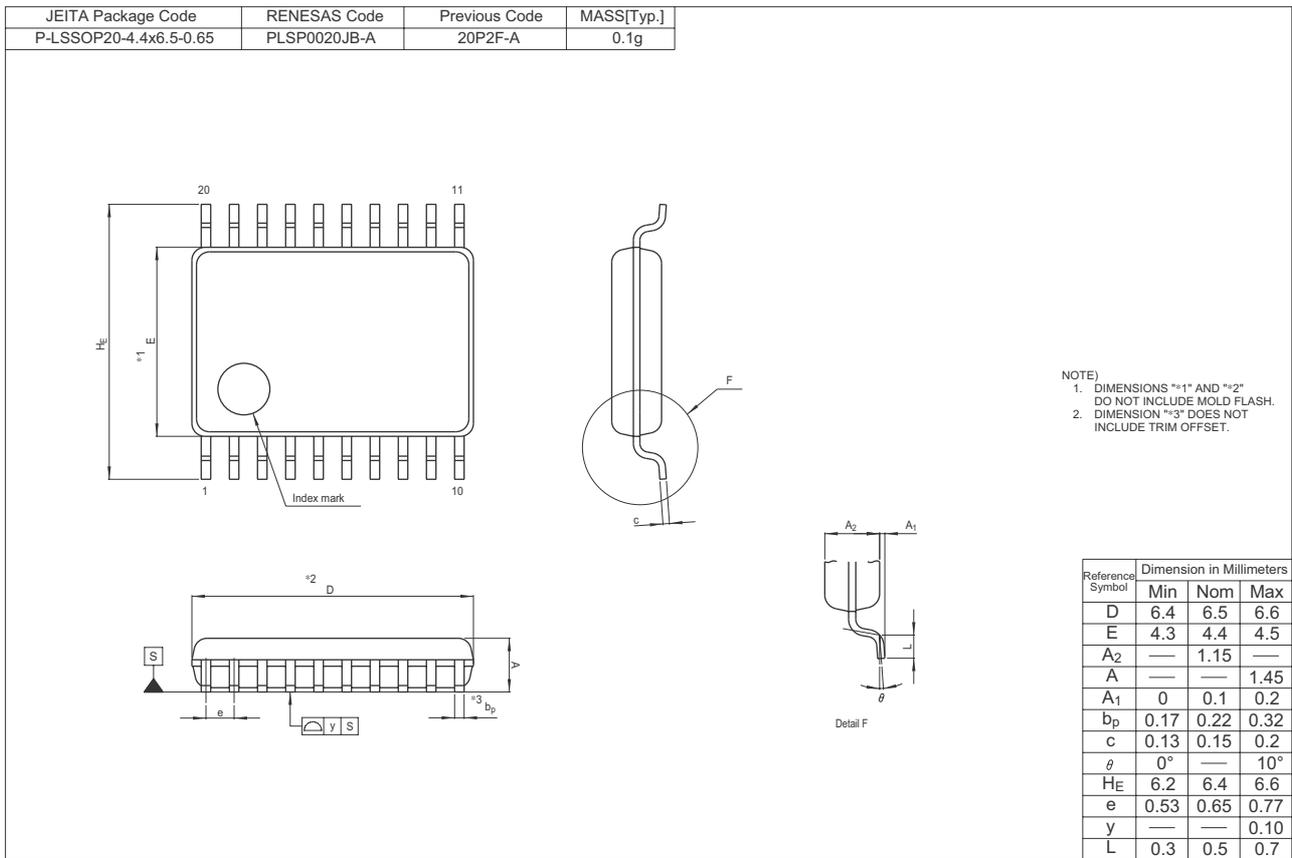
On-chip 调试器的连接和使用方法有特殊的限制事项。有关 on-chip 调试器的详细内容，请参照各 on-chip 调试器的使用手册。

# 附录

## 附录 1. 封装尺寸图

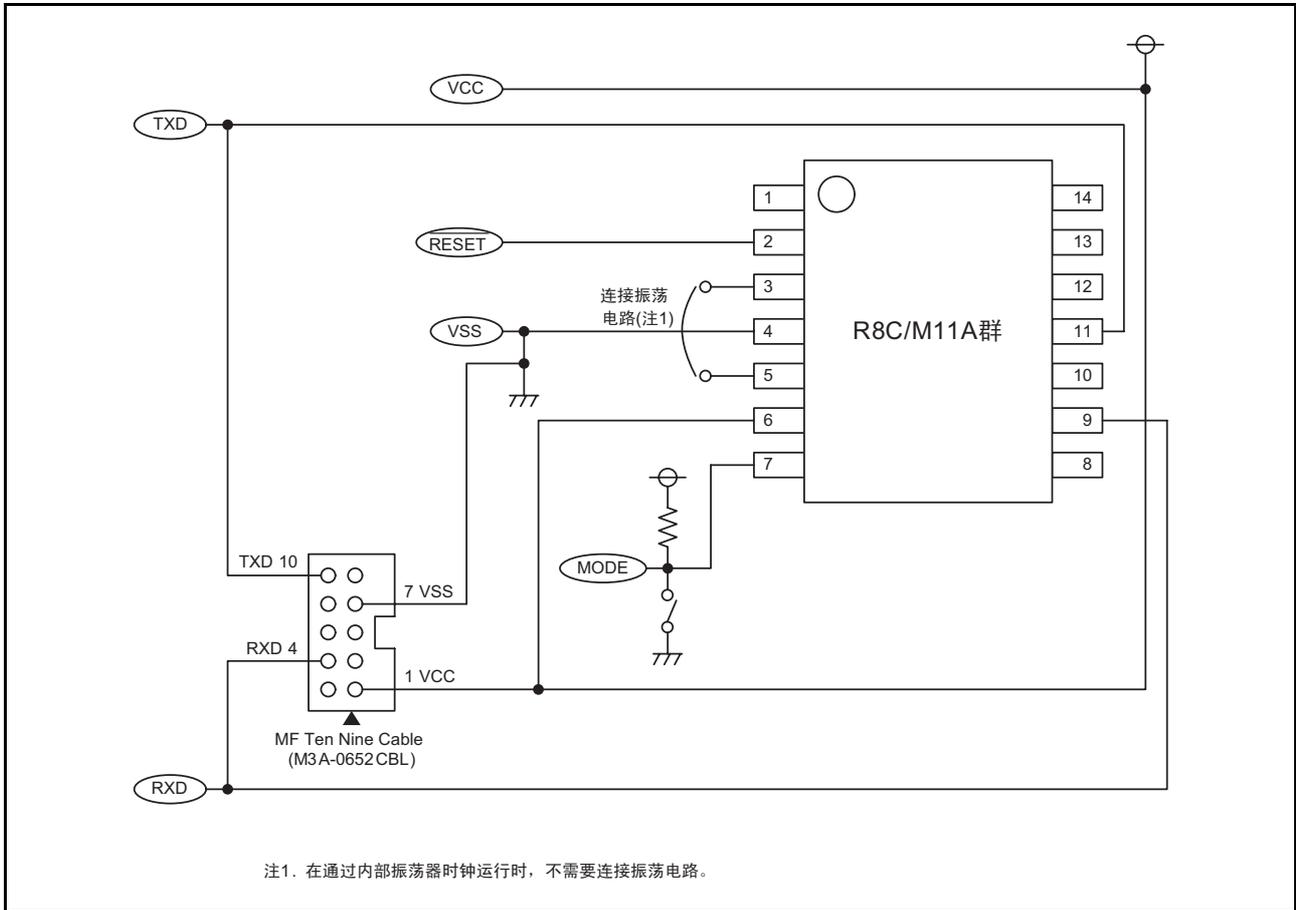
有关封装尺寸图的最新版和安装的信息，登载在瑞萨电子的主页的“封装”栏目中。



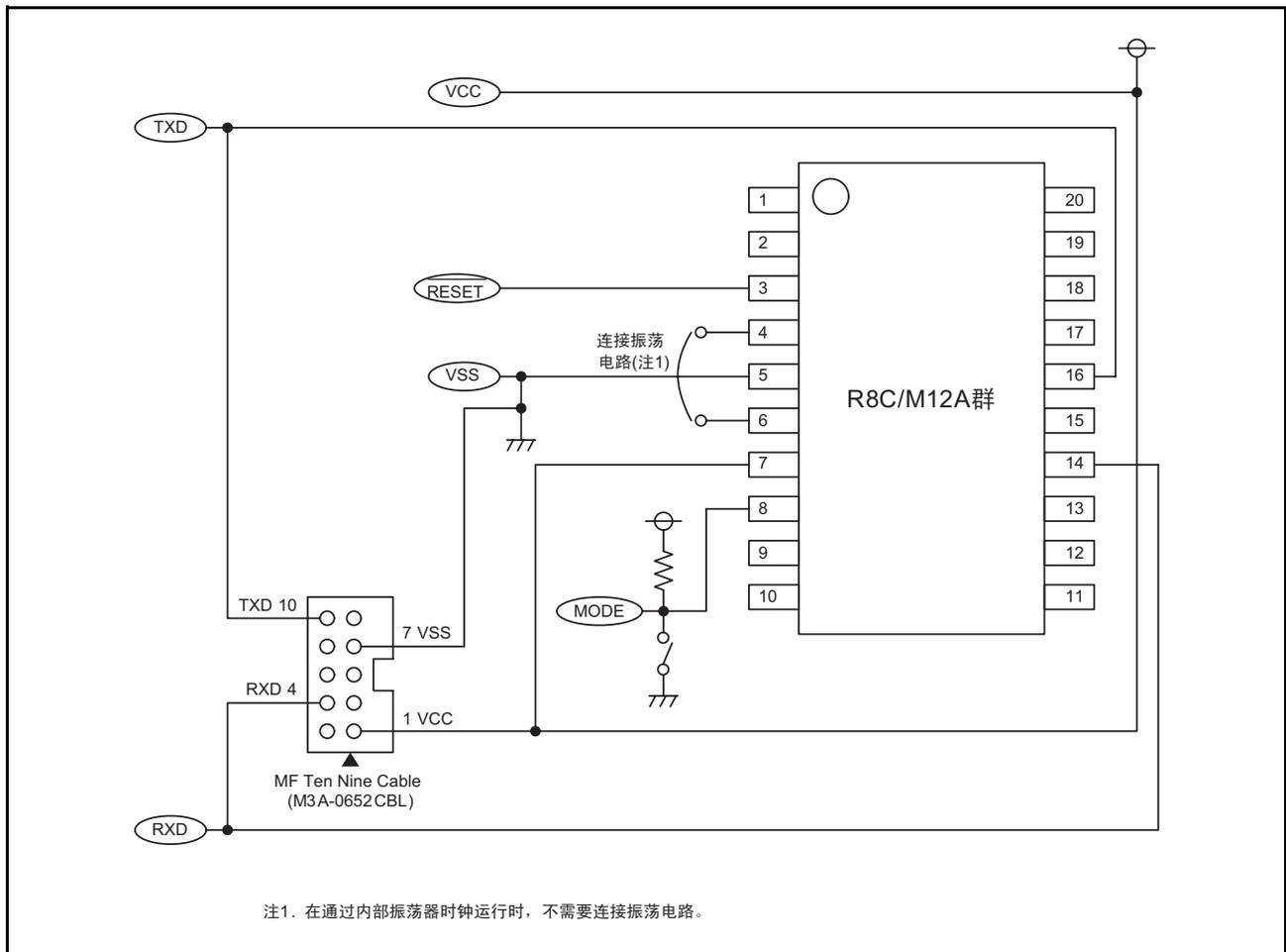


## 附录 2. 和串行编程器、 on-chip 调试仿真器的连接例子

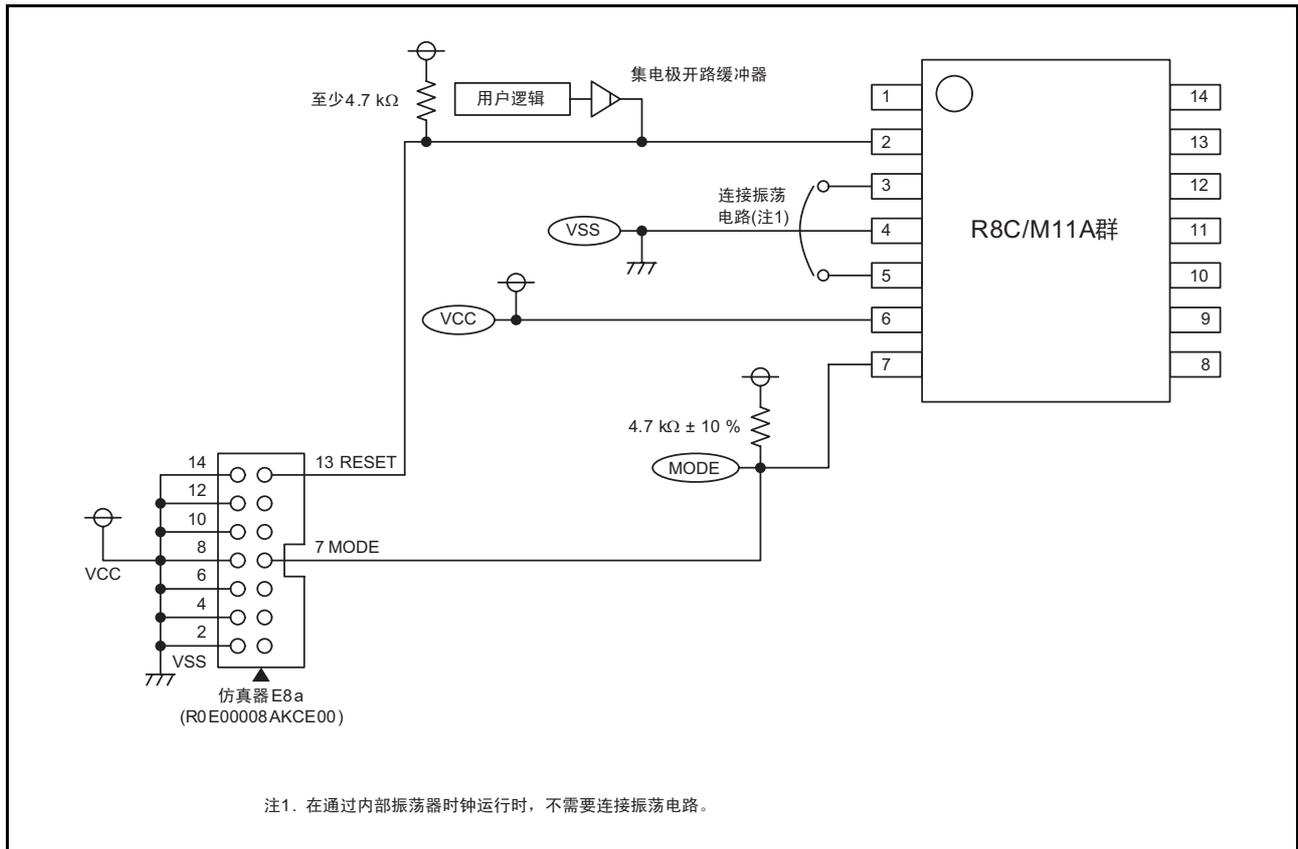
和 MF Ten Nine Cable (M3A-0652CBL) 的连接例子如附图 2.1 ~附图 2.2 所示。  
和仿真器 E8a (R0E00008AKCE00) 的连接例子如附图 2.3 ~附图 2.4 所示。



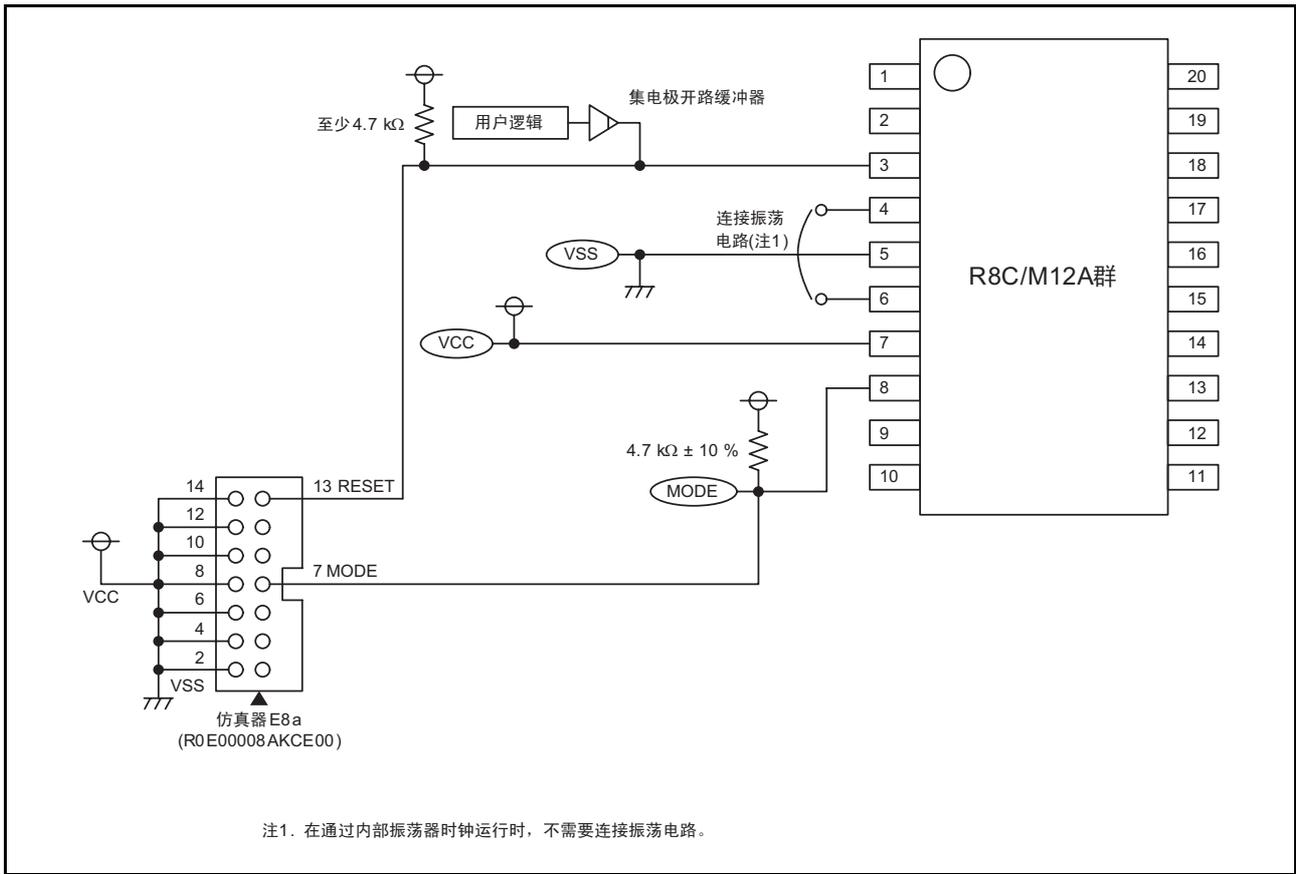
附图 2.1 和 MF Ten Nine Cable (M3A-0652CBL) 的连接例子 (1)



附图 2.2 和 MF Ten Nine Cable (M3A-0652CBL) 的连接例子 (2)



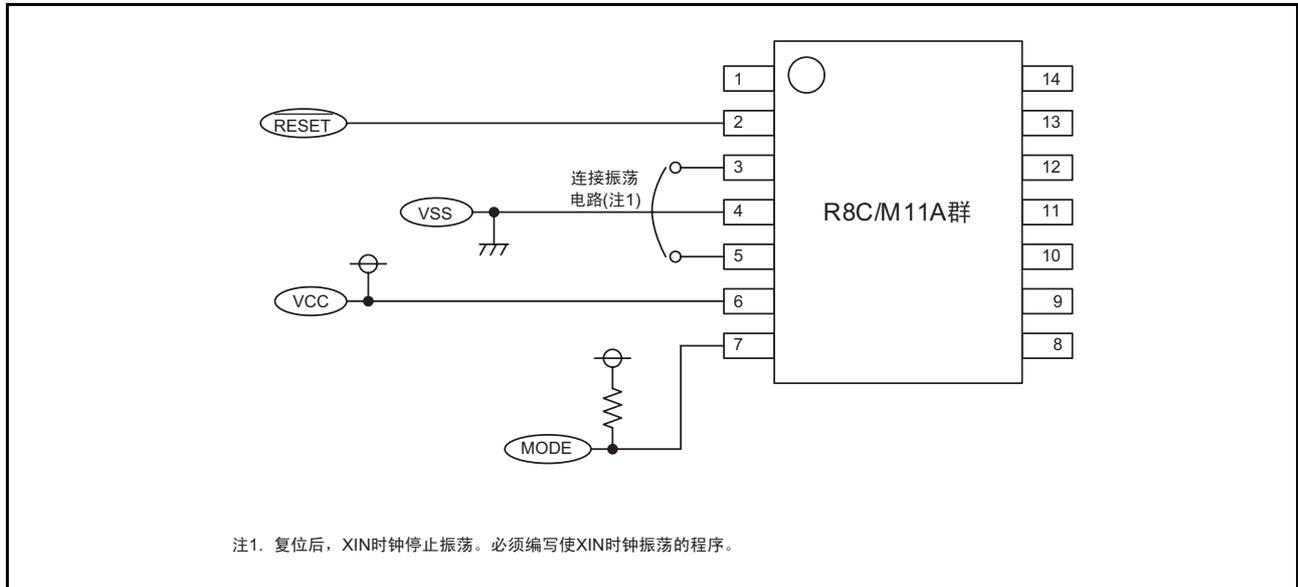
附图 2.3 和仿真器 E8a (R0E00008AKCE00) 的连接例子 (1)



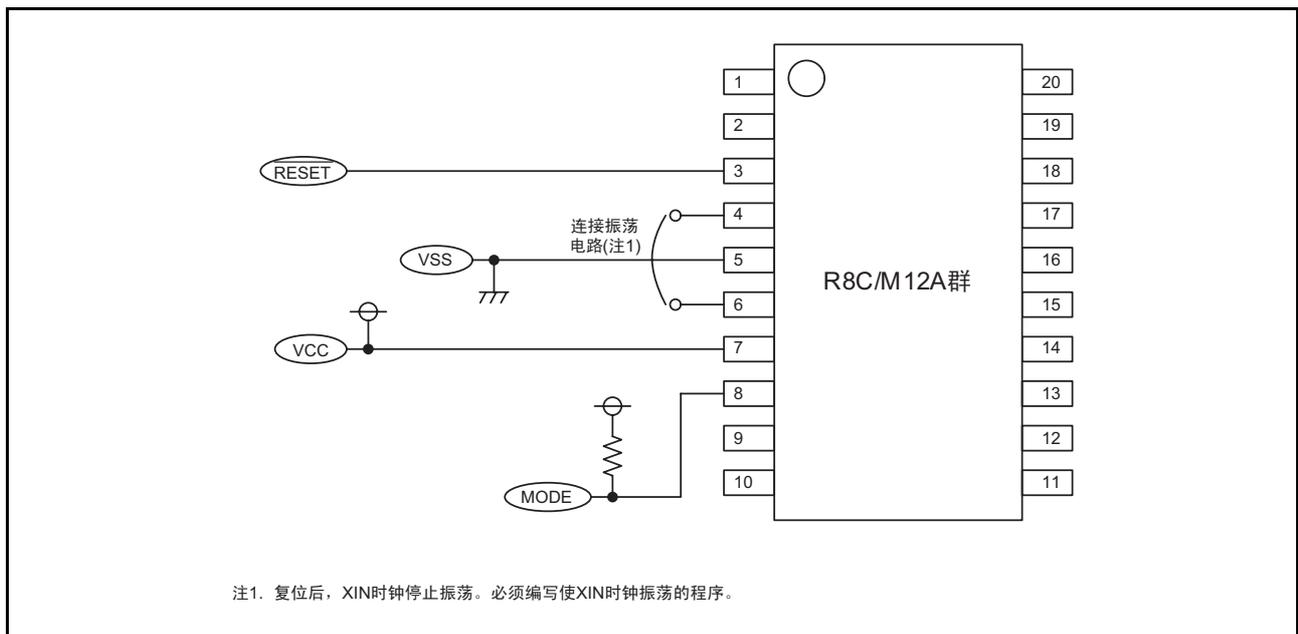
附图 2.4 和仿真器 E8a (R0E00008AKCE00) 的连接例子 (2)

### 附录 3. 振荡评估电路的例子

振荡评估电路的例子如附图 3.1 和附图 3.2 所示。



附图 3.1 振荡评估电路的例子 (1)



附图 3.2 振荡评估电路的例子 (2)



|                       |     |
|-----------------------|-----|
| FST .....             | 299 |
| 封装尺寸图 .....           | 365 |
| 符号标志 .....            | 12  |
| 复位 .....              | 35  |
| 复位后的 CPU 寄存器的状态 ..... | 47  |
| 复位时的状态 .....          | 46  |
| 复位顺序 .....            | 41  |
| 复位源的判断功能 .....        | 45  |

## G

|                   |     |
|-------------------|-----|
| 概要 .....          | 1   |
| 高速内部振荡器模式 .....   | 89  |
| 高速内部振荡器时钟 .....   | 81  |
| 高速时钟模式 .....      | 89  |
| 各种时钟 .....        | 86  |
| 各模式的设定和解除方法 ..... | 308 |
| 各模式的输出设定 .....    | 176 |
| 各群的不同点 .....      | 1   |
| 功率控制 .....        | 88  |
| 固定向量表 .....       | 109 |
| 挂起 .....          | 306 |
| 规格概要 .....        | 3   |

## H

|                                 |     |
|---------------------------------|-----|
| HRPR .....                      | 28  |
| 和串行编程器、on-chip 调试仿真器的连接例子 ..... | 367 |
| 缓冲器运行时序 .....                   | 245 |

## I

|                                                 |          |
|-------------------------------------------------|----------|
| I/O 端口 .....                                    | 122      |
| I/O 端口结构 .....                                  | 154      |
| I 标志 .....                                      | 12, 111  |
| ID 码检查功能 .....                                  | 33, 296  |
| ID 码区域的设定例子 .....                               | 322, 358 |
| ILVLi 寄存器 (i=0,2 ~ E) 的中断优先级和 IPL .....         | 111      |
| ILVLi (i=0,2 ~ E) .....                         | 103      |
| INT0 输入触发的选择 .....                              | 206      |
| INTB .....                                      | 11       |
| INTEN .....                                     | 100      |
| INTF0 .....                                     | 100      |
| $\overline{\text{INT}}_i$ 输入滤波器 (i=0 ~ 3) ..... | 117      |
| $\overline{\text{INT}}_i$ 中断 (i=0 ~ 3) .....    | 117      |
| $\overline{\text{INT}}$ 中断 .....                | 117      |
| IPL .....                                       | 12       |
| IRR0 .....                                      | 104      |
| IRR0 ~ IRR3 寄存器 .....                           | 111      |
| IRR1 .....                                      | 104      |
| IRR2 .....                                      | 105      |
| IRR3 .....                                      | 106      |
| ISCR0 .....                                     | 101      |
| ISP .....                                       | 11       |

## J

|                       |          |
|-----------------------|----------|
| 寄存器存取保护功能 .....       | 33       |
| 寄存器的设定 .....          | 287, 358 |
| 寄存器压栈 .....           | 114      |
| 寄存器组指定标志 .....        | 12       |
| 计数源保护模式无效的情况 .....    | 66       |
| 计数源保护模式有效的情况 .....    | 67       |
| 计数源的转换 .....          | 248, 354 |
| 键输入中断 .....           | 118      |
| 接受中断请求时的 IPL 变化 ..... | 113      |
| 进位标志 .....            | 11       |
| 静态基址寄存器 .....         | 11       |

## K

|                    |     |
|--------------------|-----|
| KIEN .....         | 102 |
| 看门狗定时器 .....       | 59  |
| 看门狗定时器复位 .....     | 44  |
| 可编程波形发生模式 .....    | 191 |
| 可编程单触发发生模式 .....   | 193 |
| 可编程等待单触发发生模式 ..... | 196 |
| 可变向量表 .....        | 110 |
| 框图 .....           | 6   |

## L

|                      |    |
|----------------------|----|
| 冷启动 / 热启动的判断功能 ..... | 45 |
| 零标志 .....            | 11 |

## M

|                 |          |
|-----------------|----------|
| MSTCR .....     | 26       |
| MSTCR 寄存器 ..... | 248, 355 |
| 脉冲输出模式 .....    | 172      |
| 脉冲周期测量模式 .....  | 175      |
| 脉宽测量模式 .....    | 174      |
| 模拟输入的等效电路 ..... | 285, 356 |
| 模式的转换 .....     | 248, 355 |

## O

|                        |        |
|------------------------|--------|
| O 标志 .....             | 12     |
| OCOFR .....            | 72     |
| OFS .....              | 32, 40 |
| OFS2 .....             | 31, 39 |
| On-chip 调试器的注意事项 ..... | 364    |

## P

|             |     |
|-------------|-----|
| P1 .....    | 127 |
| P3 .....    | 137 |
| P4 .....    | 143 |
| PA .....    | 150 |
| PAMCR ..... | 151 |
| PC .....    | 11  |
| PD1 .....   | 126 |

|                                             |          |
|---------------------------------------------|----------|
| PD3                                         | 136      |
| PD4                                         | 142      |
| PDA                                         | 149      |
| PHISEL                                      | 75       |
| PINSR                                       | 125      |
| PM0                                         | 25, 36   |
| PMH1                                        | 131      |
| PMH1E                                       | 132      |
| PMH3                                        | 140      |
| PMH4                                        | 146      |
| PMH4E                                       | 147      |
| PML1                                        | 130      |
| PML3                                        | 139      |
| PML4                                        | 145      |
| PMLi、PMHi (i=1,3,4)、ISCR0、INTEN、KIEN 寄存器的改写 | 121, 349 |
| POD1                                        | 129      |
| POD3                                        | 139      |
| POD4                                        | 145      |
| PRCR                                        | 27       |
| PUR1                                        | 128      |
| PUR3                                        | 138      |
| PUR4                                        | 144      |
| PWM2 模式                                     | 233      |
| PWM2 模式的 TRCMR 寄存器                          | 248, 355 |
| PWM 模式                                      | 230      |

## Q

|       |     |
|-------|-----|
| 全状态检查 | 318 |
|-------|-----|

## R

|                       |        |
|-----------------------|--------|
| R0、R1、R2、R3           | 11     |
| RESET 引脚为“L”电平期间的引脚状态 | 46     |
| RISR                  | 61     |
| RSTFR                 | 29, 37 |
| 软件复位                  | 45     |
| 软件命令                  | 310    |

## S

|                  |          |
|------------------|----------|
| SB               | 11       |
| S 标志             | 12       |
| SCKCR            | 74       |
| SFR              | 14       |
| SP 的设定           | 121, 349 |
| 闪存               | 294      |
| 上电复位             | 43       |
| 上溢标志             | 12       |
| 事件计数器模式          | 173      |
| 使用 PA_0 引脚时的注意事项 | 161, 350 |
| 使用时的注意事项         | 347      |
| 时钟发生电路           | 69       |
| 时钟同步串行 I/O 模式    | 258      |
| 输出比较的输出时序        | 243      |
| 数据保护功能           | 309      |

|              |          |
|--------------|----------|
| 数据寄存器        | 11       |
| 输入 / 输出引脚    | 163, 180 |
| 输入捕捉的输入时序    | 244      |
| 输入捕捉的输入数字滤波器 | 238      |
| 输入捕捉功能       | 248, 354 |
| 输入捕捉时的置位时序   | 246      |

## T

|                                 |          |
|---------------------------------|----------|
| TOCNT 位的设定和引脚状态                 | 206      |
| TRBCR                           | 181      |
| TRBIOC                          | 183      |
| TRBIR                           | 188      |
| TRBMR                           | 184      |
| TRBOCR                          | 182      |
| TRBPR                           | 186      |
| TRBPRES                         | 185      |
| TRBPRES、TRBPR、TRBSC 寄存器的结构和更新时序 | 199      |
| TRBSC                           | 187      |
| TRCADCR                         | 224      |
| TRCCNT                          | 212      |
| TRCCNT 寄存器的计数时序                 | 243      |
| TRCCNT 寄存器                      | 247, 354 |
| TRCCR1                          | 215      |
| TRCCR1 寄存器                      | 247, 354 |
| TRCCR2                          | 221      |
| TRCDF                           | 222      |
| TRCGRA                          | 213      |
| TRCGRB                          | 213      |
| TRCGRC                          | 213      |
| TRCGRD                          | 213      |
| TRCIER                          | 216      |
| TRCIOR0                         | 218      |
| TRCIOR1                         | 219      |
| TRCMR                           | 214      |
| TRCOER                          | 223      |
| TRCOPR                          | 225      |
| TRCSR                           | 217      |
| TRCSR 寄存器                       | 248, 354 |
| TRJ                             | 163      |
| TRJCR                           | 164      |
| TRJIOC                          | 165      |
| TRJIR                           | 169      |
| TRJISR                          | 168      |
| TRJMR                           | 167      |
| 特点                              | 1        |
| 调试标志                            | 11       |
| 停止模式                            | 93       |
| 停止模式中的引脚状态                      | 93       |
| 通过比较匹配发生 A/D 转换开始触发的时序          | 247      |
| 通过比较匹配进行的计数器清除时序                | 244      |
| 通过 LPE 位实现内部电源的低功耗              | 95       |
| 通过 TWRC 位写预分频器和计数器              | 201      |
| 通用寄存器和输出引脚的变更                   | 240      |

## U

|                |     |
|----------------|-----|
| U0BRG.....     | 253 |
| U0C0.....      | 254 |
| U0C1.....      | 255 |
| U0IR.....      | 257 |
| U0MR.....      | 252 |
| U0RB.....      | 256 |
| U0TB.....      | 253 |
| UART.....      | 263 |
| UART0 的中断..... | 268 |
| U 标志.....      | 12  |
| USP.....       | 11  |

## V

|                  |    |
|------------------|----|
| VCA2.....        | 52 |
| VCAC.....        | 51 |
| VCC 输入电压的监视..... | 56 |
| VD1LS.....       | 53 |
| Vdet0 的监视.....   | 56 |
| Vdet1 的监视.....   | 56 |
| VW0C.....        | 54 |
| VW1C.....        | 55 |

## W

|                       |          |
|-----------------------|----------|
| WCB1INTR.....         | 290      |
| WCB3INTR.....         | 291      |
| WCMPR.....            | 289      |
| WDTC.....             | 62       |
| WDTIR.....            | 64       |
| WDTR.....             | 62       |
| WDTS.....             | 62       |
| 外部中断和键输入中断.....       | 121, 349 |
| 外围功能时钟的停止功能.....      | 90       |
| 外围功能输入 / 输出引脚的设置..... | 152      |
| 未使用引脚的处理.....         | 153      |

## X

|                     |          |
|---------------------|----------|
| XIN 时钟振荡电路.....     | 81       |
| 系统基准时钟转换的运行例子.....  | 83       |
| 系统基准时钟 (fBASE)..... | 82       |
| 系统控制.....           | 25       |
| 系统时钟 (f).....       | 83       |
| 向等待模式的转移.....       | 90       |
| 向停止模式的转移.....       | 93       |
| 选项功能.....           | 33       |
| 选项功能选择区的设定例子.....   | 34, 347  |
| 选择功能.....           | 199, 238 |

## Y

|                         |     |
|-------------------------|-----|
| 异步串行 I/O (UART) 模式..... | 263 |
| 引脚功能的说明.....            | 9   |
| 引脚排列图.....              | 7   |
| 硬件复位.....               | 41  |

|                  |         |
|------------------|---------|
| 用户堆栈指针.....      | 11      |
| 用途.....          | 1       |
| 有关多个模式的共同事项..... | 65, 277 |
| 有关噪声的注意事项.....   | 363     |
| 预分频器.....        | 86      |
| 运行时序.....        | 243     |

## Z

|                                     |         |
|-------------------------------------|---------|
| Z 标志.....                           | 11      |
| 振荡电路常数.....                         | 87, 347 |
| 振荡评估电路的例子.....                      | 371     |
| 振荡停止检测功能.....                       | 87, 347 |
| 振荡停止检测功能的使用方法.....                  | 87      |
| 帧基址寄存器.....                         | 11      |
| 中断.....                             | 97      |
| 中断表寄存器.....                         | 11      |
| 中断堆栈指针.....                         | 11      |
| 中断和中断向量.....                        | 109     |
| 中断控制.....                           | 111     |
| 中断请求.....                           | 206     |
| 中断响应时间.....                         | 113     |
| 中断响应顺序.....                         | 112     |
| 中断优先级.....                          | 115     |
| 中断优先级的判断电路.....                     | 116     |
| 中断源的判断方法.....                       | 120     |
| 中断允许标志.....                         | 12      |
| 中央处理器 (CPU).....                    | 10      |
| 周期定时器功能.....                        | 68      |
| 转移到等待模式时的程序限制.....                  | 96, 348 |
| 转移到停止模式时的程序限制.....                  | 96, 348 |
| 状态标志变为“0”的时序.....                   | 246     |
| 总线控制.....                           | 23      |
| 作为噪声和门锁对策，在 VCC-VSS 引脚之间插入旁路电容..... | 363     |

|      |                                |
|------|--------------------------------|
| 修订记录 | R8C/M11A 群、R8C/M12A 群 用户手册 硬件篇 |
|------|--------------------------------|

| Rev. | 发行日        | 修订内容 |      |
|------|------------|------|------|
|      |            | 页    | 修订处  |
| 0.10 | 2010.09.29 | —    | 初版发行 |

---

R8C/M11A 群、R8C/M12A 群  
用户手册 硬件篇

Publication Date: Rev.0.10 Sep 29, 2010

Published by: Renesas Electronics Corporation

---

**SALES OFFICES**

Renesas Electronics Corporation

<http://www.renesas.com>Refer to "<http://www.renesas.com/>" for the latest and detailed information.

**Renesas Electronics America Inc.**  
2880 Scott Boulevard Santa Clara, CA 95050-2554, U.S.A.  
Tel: +1-408-588-6000, Fax: +1-408-588-6130

**Renesas Electronics Canada Limited**  
1101 Nicholson Road, Newmarket, Ontario L3Y 9C3, Canada  
Tel: +1-905-898-5441, Fax: +1-905-898-3220

**Renesas Electronics Europe Limited**  
Dukes Meadow, Millboard Road, Bourne End, Buckinghamshire, SL8 5FH, U.K  
Tel: +44-1628-585-100, Fax: +44-1628-585-900

**Renesas Electronics Europe GmbH**  
Arcadiastrasse 10, 40472 Düsseldorf, Germany  
Tel: +49-211-6503-0, Fax: +49-211-6503-1327

**Renesas Electronics (China) Co., Ltd.**  
7th Floor, Quantum Plaza, No.27 ZhiChunLu Haidian District, Beijing 100083, P.R.China  
Tel: +86-10-8235-1155, Fax: +86-10-8235-7679

**Renesas Electronics (Shanghai) Co., Ltd.**  
Unit 204, 205, AZIA Center, No.1233 Lujiazui Ring Rd., Pudong District, Shanghai 200120, China  
Tel: +86-21-5877-1818, Fax: +86-21-6887-7858 / -7898

**Renesas Electronics Hong Kong Limited**  
Unit 1601-1613, 16/F., Tower 2, Grand Century Place, 193 Prince Edward Road West, Mongkok, Kowloon, Hong Kong  
Tel: +852-2886-9318, Fax: +852 2886-9022/9044

**Renesas Electronics Taiwan Co., Ltd.**  
7F, No. 363 Fu Shing North Road Taipei, Taiwan, R.O.C.  
Tel: +886-2-8175-9600, Fax: +886 2-8175-9670

**Renesas Electronics Singapore Pte. Ltd.**  
1 harbourFront Avenue, #06-10, Keppel Bay Tower, Singapore 098632  
Tel: +65-6213-0200, Fax: +65-6278-8001

**Renesas Electronics Malaysia Sdn.Bhd.**  
Unit 906, Block B, Menara Amcorp, Amcorp Trade Centre, No. 18, Jln Persiaran Barat, 46050 Petaling Jaya, Selangor Darul Ehsan, Malaysia  
Tel: +60-3-7955-9390, Fax: +60-3-7955-9510

**Renesas Electronics Korea Co., Ltd.**  
11F., Samik Lavied' or Bldg., 720-2 Yeoksam-Dong, Kangnam-Ku, Seoul 135-080, Korea  
Tel: +82-2-558-3737, Fax: +82-2-558-5141

R8C/M11A群、R8C/M12A群



瑞萨电子株式会社

R01UH0050CJ0010