

# RL78/G12

用户手册 硬件篇

16位单芯片微控制器

本资料所记载的内容，均为本资料发行时的信息，瑞萨电子对于本资料所记载的产品或者规格可能会作改动，恕不另行通知。  
请通过瑞萨电子的主页确认发布的最新信息。

## Notice

1. Descriptions of circuits, software and other related information in this document are provided only to illustrate the operation of semiconductor products and application examples. You are fully responsible for the incorporation of these circuits, software, and information in the design of your equipment. Renesas Electronics assumes no responsibility for any losses incurred by you or third parties arising from the use of these circuits, software, or information.
2. Renesas Electronics has used reasonable care in preparing the information included in this document, but Renesas Electronics does not warrant that such information is error free. Renesas Electronics assumes no liability whatsoever for any damages incurred by you resulting from errors in or omissions from the information included herein.
3. Renesas Electronics does not assume any liability for infringement of patents, copyrights, or other intellectual property rights of third parties by or arising from the use of Renesas Electronics products or technical information described in this document. No license, express, implied or otherwise, is granted hereby under any patents, copyrights or other intellectual property rights of Renesas Electronics or others.
4. You should not alter, modify, copy, or otherwise misappropriate any Renesas Electronics product, whether in whole or in part. Renesas Electronics assumes no responsibility for any losses incurred by you or third parties arising from such alteration, modification, copy or otherwise misappropriation of Renesas Electronics product.
5. Renesas Electronics products are classified according to the following two quality grades: "Standard" and "High Quality". The recommended applications for each Renesas Electronics product depends on the product's quality grade, as indicated below.  
"Standard": Computers; office equipment; communications equipment; test and measurement equipment; audio and visual equipment; home electronic appliances; machine tools; personal electronic equipment; and industrial robots etc.  
"High Quality": Transportation equipment (automobiles, trains, ships, etc.); traffic control systems; anti-disaster systems; anti-crime systems; and safety equipment etc.

Renesas Electronics products are neither intended nor authorized for use in products or systems that may pose a direct threat to human life or bodily injury (artificial life support devices or systems, surgical implantations etc.), or may cause serious property damages (nuclear reactor control systems, military equipment etc.). You must check the quality grade of each Renesas Electronics product before using it in a particular application. You may not use any Renesas Electronics product for any application for which it is not intended. Renesas Electronics shall not be in any way liable for any damages or losses incurred by you or third parties arising from the use of any Renesas Electronics product for which the product is not intended by Renesas Electronics.

6. You should use the Renesas Electronics products described in this document within the range specified by Renesas Electronics, especially with respect to the maximum rating, operating supply voltage range, movement power voltage range, heat radiation characteristics, installation and other product characteristics. Renesas Electronics shall have no liability for malfunctions or damages arising out of the use of Renesas Electronics products beyond such specified ranges.
7. Although Renesas Electronics endeavors to improve the quality and reliability of its products, semiconductor products have specific characteristics such as the occurrence of failure at a certain rate and malfunctions under certain use conditions. Further, Renesas Electronics products are not subject to radiation resistance design. Please be sure to implement safety measures to guard them against the possibility of physical injury, and injury or damage caused by fire in the event of the failure of a Renesas Electronics product, such as safety design for hardware and software including but not limited to redundancy, fire control and malfunction prevention, appropriate treatment for aging degradation or any other appropriate measures. Because the evaluation of microcomputer software alone is very difficult, please evaluate the safety of the final products or systems manufactured by you.
8. Please contact a Renesas Electronics sales office for details as to environmental matters such as the environmental compatibility of each Renesas Electronics product. Please use Renesas Electronics products in compliance with all applicable laws and regulations that regulate the inclusion or use of controlled substances, including without limitation, the EU RoHS Directive. Renesas Electronics assumes no liability for damages or losses occurring as a result of your noncompliance with applicable laws and regulations.
9. Renesas Electronics products and technology may not be used for or incorporated into any products or systems whose manufacture, use, or sale is prohibited under any applicable domestic or foreign laws or regulations. You should not use Renesas Electronics products or technology described in this document for any purpose relating to military applications or use by the military, including but not limited to the development of weapons of mass destruction. When exporting the Renesas Electronics products or technology described in this document, you should comply with the applicable export control laws and regulations and follow the procedures required by such laws and regulations.
10. It is the responsibility of the buyer or distributor of Renesas Electronics products, who distributes, disposes of, or otherwise places the product with a third party, to notify such third party in advance of the contents and conditions set forth in this document, Renesas Electronics assumes no responsibility for any losses incurred by you or third parties as a result of unauthorized use of Renesas Electronics products.
11. This document may not be reproduced or duplicated in any form, in whole or in part, without prior written consent of Renesas Electronics.
12. Please contact a Renesas Electronics sales office if you have any questions regarding the information contained in this document or Renesas Electronics products, or if you have any other inquiries.

(Note 1) "Renesas Electronics" as used in this document means Renesas Electronics Corporation and also includes its majority-owned subsidiaries.

(Note 2) "Renesas Electronics product(s)" means any product developed or manufactured by or for Renesas Electronics.

## 注意事项

1. 本文档中所记载的关于电路、软件和其他相关信息仅用于说明半导体产品的操作和应用实例。用户如在设备设计中应用本文档中的电路、软件和相关信息，请自行负责。对于用户或第三方因使用上述电路、软件或信息而遭受的任何损失，瑞萨电子不承担任何责任。
2. 在准备本文档所记载的信息的过程中，瑞萨电子已尽量做到合理注意，但是，瑞萨电子并不保证这些信息都是准确无误的。用户因本文档中所记载的信息的错误或遗漏而遭受的任何损失，瑞萨电子不承担任何责任。
3. 对于因使用本文档中的瑞萨电子产品或技术信息而造成的侵权行为或因此而侵犯第三方的专利、版权或其他知识产权的行为，瑞萨电子不承担任何责任。本文档所记载的内容不应视为对瑞萨电子或其他人所有的专利、版权或其他知识产权作出任何明示、默示或其它方式的许可及授权。
4. 用户不得更改、修改、复制或以其他方式部分或全部地非法使用瑞萨电子的任何产品。对于用户或第三方因上述更改、修改、复制或以其他方式非法使用瑞萨电子产品的行为而遭受的任何损失，瑞萨电子不承担任何责任。
5. 瑞萨电子产品根据其质量等级分为两个等级：“标准等级”和“高质量等级”。每种瑞萨电子产品的推荐用途均取决于产品的质量等级，如下所示：

标准等级： 计算机、办公设备、通讯设备、测试和测量设备、视听设备、家用电器、机械工具、个人电子设备以及工业机器人等。

高质量等级： 运输设备（汽车、火车、轮船等）、交通控制系统、防灾系统、预防犯罪系统以及安全设备等。

瑞萨电子产品无意用于且未被授权用于可能对人类生命造成直接威胁的产品或系统及可能造成人身伤害的产品或系统（人工生命维持装置或系统、植埋于体内的装置等）中，或者可能造成重大财产损失的产品或系统（核反应堆控制系统、军用设备等）中。在将每种瑞萨电子产品用于某种特定应用之前，用户应先确认其质量等级。不得将瑞萨电子产品用于超出其设计用途之外的任何应用。对于用户或第三方因将瑞萨电子产品用于其设计用途之外而遭受的任何损害或损失，瑞萨电子不承担任何责任。

6. 使用本文档中记载的瑞萨电子产品时，应在瑞萨电子指定的范围内，特别是在最大额定值、电源工作电压范围、移动电源电压范围、热辐射特性、安装条件以及其他产品特性的范围内使用。对于在上述指定范围之外使用瑞萨电子产品而产生的故障或损失，瑞萨电子不承担任何责任。
  7. 虽然瑞萨电子一直致力于提高瑞萨电子产品的质量和可靠性，但是，半导体产品有其自身的具体特性，如一定的故障发生率以及在某些使用条件下会发生故障等。此外，瑞萨电子产品均未进行防辐射设计。所以请采取安全保护措施，以避免当瑞萨电子产品在发生故障而造成火灾时导致人身事故、伤害或损害的事故。例如进行软硬件安全设计（包括但不限于冗余设计、防火控制以及故障预防等）、适当的老化处理或其他适当的措施等。由于难于对微机软件单独进行评估，所以请用用户自行对最终产品或系统进行安全评估。
  8. 关于环境保护方面的详细内容，例如每种瑞萨电子产品的环境兼容性等，请与瑞萨电子的营业部门联系。使用瑞萨电子产品时，请遵守对管制物质的使用或含量进行管理的所有相应法律法规（包括但不限于《欧盟 RoHS 指令》）。对于因用户未遵守相应法律法规而导致的损害或损失，瑞萨电子不承担任何责任。
  9. 不可将瑞萨电子产品和技术用于或者嵌入日本国内或海外相应的法律法规所禁止生产、使用及销售的任何产品或系统中。也不可将本文档中记载的瑞萨电子产品或技术用于与军事应用或者军事用途有关的任何目的（如大规模杀伤性武器的开发等）。在将本文档中记载的瑞萨电子产品或技术进行出口时，应当遵守相应的出口管制法律法规，并按照上述法律法规所规定的程序进行。
  10. 向第三方分销或处分产品或以其他方式将产品置于第三方控制之下的瑞萨电子产品买方或分销商，有责任事先向上述第三方通知本文档规定的内容和条件；对于用户或第三方因非法使用瑞萨电子产品而遭受的任何损失，瑞萨电子不承担任何责任。
  11. 在事先未得到瑞萨电子书面认可的情况下，不得以任何形式部分或全部转载或复制本文档。
  12. 如果对本文档所记载的信息或瑞萨电子产品有任何疑问，或者用户有任何其他疑问，请向瑞萨电子的营业部门咨询。
- （注 1） 瑞萨电子：在本文档中指瑞萨电子株式会社及其控股子公司。
- （注 2） 瑞萨电子产品：指瑞萨电子开发或生产的任何产品。

## 关于 CMOS 器件的注意事项

### ① 输入引脚处的施加电压波形

输入噪声或由反射波引起的波形失真可能导致故障发生。如果由于噪声等影响，使CMOS器件的输入电压范围处于在 $V_{IL}$  (MAX) 和 $V_{IH}$  (MIN) 之间，器件可能发生故障。在输入电平固定时以及输入电平从 $V_{IL}$  (MAX) 到 $V_{IH}$  (MIN) 的过渡期间，要谨防颤振噪声进入器件。

### ② 未使用的输入引脚的处理

CMOS器件上未连接的输入端可能是故障源。如果一个输入引脚未被连接，则由于噪声等原因可能会产生内部输入电平，从而导致故障。CMOS器件的工作方式与双极性或NMOS器件不同。CMOS器件的输入电平必须借助上拉或下拉电路固定于高电平或低电平。每一个未使用引脚只要有可能成为输出引脚时，都应该通过附加电阻连接到 $V_{DD}$ 或GND。对未使用引脚的处理因器件而不同，必须遵循与器件相关的规格和说明。

### ③ ESD 防护措施

如果MOS器件周围有强电场，将会击穿氧化栅极，降低器件的工作性能。因此必须采取措施，尽可能防止静电产生。一旦有静电，必须立即释放。环境必须控制适当。如果空气干燥，应当使用加湿器。建议避免使用容易产生静电的绝缘体。半导体器件的存放和运输必须使用抗静电容器、静电屏蔽袋或导电材料包装。所有包括工作台和工作面的测试和测量工具必须良好接地。操作员应当佩戴手腕带以保证良好接地。不能用手直接接触半导体器件。对装配有半导体器件的PW板也应采取类似的静电防范措施。

### ④ 初始化之前的状态

上电并不一定定义MOS器件的初始状态。刚接通电源时，具有复位功能的MOS器件并没有被初始化。因此上电不能保证输出引脚的电平、输入/输出设置和寄存器的内容。器件在收到复位信号后才进行初始化。具有复位功能的器件在上电后必须立即进行复位操作。

### ⑤ 电源上电 / 断电序列

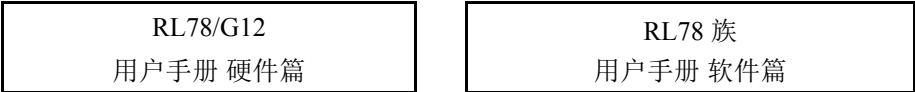
器件内部工作和外部接口使用不同电源的情况下，原则上应先在接通内部电源之后再接通外部电源。当关闭电源时，原则上先关闭外部电源再关闭内部电源。如果电源开关顺序相反，可能会对器件的内部元件施加电压，从而由于异常电流的流过而造成故障和降低元件的性能。须视具体器件和支配器件的相关规格来单独决定正确的上电/断电序列。

### ⑥ 断电状态期间的信号输入

不要在器件断电时输入信号或输入/输出上拉电源。因为输入信号或提供输入/输出上拉电源将引起电流注入，从而引起器件的误操作，并且此时流过器件的异常电流引起内部元件性能劣化。须视具体器件和支配器件的相关规格来单独决定断电状态期间的信号输入。

# 本手册的使用方法

- 对 象
- 本手册以理解 RL78/G12 的功能并且设计和开发其应用系统和程序的用户工程师为对象。
- 目 的
- 本手册以帮助用户理解下述结构中所示的功能为目的。
- 构 成
- RL78/G12 的用户手册分为用户手册硬件篇（本手册）和用户手册软件篇（RL78 族通用）共 2 本。



- |                                                                                                                  |                                                                                      |
|------------------------------------------------------------------------------------------------------------------|--------------------------------------------------------------------------------------|
| <ul style="list-style-type: none"><li>●引脚功能</li><li>●内部块功能</li><li>●中断</li><li>●其他的内部外围功能</li><li>●电特性</li></ul> | <ul style="list-style-type: none"><li>● CPU 功能</li><li>●指令集</li><li>●指令的说明</li></ul> |
|------------------------------------------------------------------------------------------------------------------|--------------------------------------------------------------------------------------|

阅读方法 阅读本手册的读者应具备电气、逻辑电路以及微控制器的基础知识。

- ☐ 要理解全部功能时
- 请按照目录的顺序阅读本手册。
- ☐ 寄存器格式的阅读方法
- 关于方框（□）内的位号，其位名称在 汇编程序中被定义为保留字，而在编译程序中被 #pragma sfr 指令定义为 sfr 变量。
- ☐ 要详细了解 RL78/G12 微控制器的指令功能时
- 请参照另一本手册 《RL78 family User's Manual: Software》（R01US0015E）。

- 凡 例
- 数据表示法：

有效低电平表示法：

注：

注意：

备注：

数制表示法：
- 左侧为高位，右侧为低位。

xxx （在引脚或者信号名称上标注上划线）

正文中加“注”的说明

需要留心阅读的内容

正文的补充说明

二进制 ..... XXXX 或者 XXXXB

十进制 ..... XXXX

十六进制 ..... XXXXH

相关资料 相关资料中可能包括暂定版。但是，在以下资料中并未特别注明“暂定版”，请谅解。

#### 产品的相关资料

| 资料名称                                | 资料号        |
|-------------------------------------|------------|
| RL78/G12 用户手册 硬件篇                   | 本手册        |
| RL78 family User's Manual: Software | R01US0015E |

#### 闪存编程器的相关资料（用户手册）

| 资料名称                                         | 资料号        |
|----------------------------------------------|------------|
| PG-FP5 Flash Memory Programmer User's Manual | R20UT0008E |

#### 其他资料

| 资料名称                                                                               | 资料号        |
|------------------------------------------------------------------------------------|------------|
| Renesas MPUs & MCUs RL78 Family                                                    | R01CP0003E |
| 半导体封装安装手册                                                                          | 注          |
| Quality Grades on NEC Semiconductor Devices                                        | C11531E    |
| Guide to Prevent Damage for Semiconductor Derices by Electrostatic Discharge (ESD) | C11892E    |
| Semiconductor Reliability Handbook                                                 | R51ZZ0001E |

注 请参阅“半导体封装安装手册”网页。  
<http://cn.renesas.com/products/package/manual/index.jsp>

注意 上述相关资料的内容如有变更，恕不另行通知。设计等时请使用最新版本的资料。

所有商标及注册商标分别归属于其所有者。

本用户手册仅为参考译文，对应的日文版和英文版具有正式效力。

EEPROM 是瑞萨电子株式会社的注册商标。

SuperFlash 是美国 Silicon Storage Technology, Inc. 在美国以及日本等国的注册商标。

注意：本产品使用已获得 Silicon Storage Technology, Inc. 授权的 SuperFlash®。

# 目 录

|                                                                  |    |
|------------------------------------------------------------------|----|
| 第 1 章 概述 .....                                                   | 1  |
| 1.1 R5F102 产品和 R5F103 产品的区别 .....                                | 1  |
| 1.1.1 数据闪存 .....                                                 | 1  |
| 1.1.2 内部振荡器特性 .....                                              | 2  |
| 1.1.3 外围功能 .....                                                 | 2  |
| 1.2 特点 .....                                                     | 3  |
| 1.3 产品型号一览表 .....                                                | 6  |
| 1.4 引脚连接图（俯视图） .....                                             | 9  |
| 1.4.1 20 引脚产品 .....                                              | 9  |
| 1.4.2 24 引脚产品 .....                                              | 10 |
| 1.4.3 30 引脚产品 .....                                              | 11 |
| 1.5 引脚名称 .....                                                   | 12 |
| 1.6 框图 .....                                                     | 13 |
| 1.6.1 20 引脚产品 .....                                              | 13 |
| 1.6.2 24 引脚产品 .....                                              | 14 |
| 1.6.3 30 引脚产品 .....                                              | 15 |
| 1.7 功能概要 .....                                                   | 16 |
| 第 2 章 引脚功能 .....                                                 | 18 |
| 2.1 端口功能 .....                                                   | 18 |
| 2.1.1 20 引脚产品 .....                                              | 18 |
| 2.1.2 24 引脚产品 .....                                              | 20 |
| 2.1.3 30 引脚产品 .....                                              | 22 |
| 2.2 端口以外的功能 .....                                                | 24 |
| 2.2.1 各产品内置的功能 .....                                             | 24 |
| 2.2.2 功能说明 .....                                                 | 25 |
| 2.3 未使用引脚的处理 .....                                               | 26 |
| 2.4 引脚框图 .....                                                   | 27 |
| 第 3 章 CPU 体系结构 .....                                             | 37 |
| 3.1 存储空间 .....                                                   | 37 |
| 3.1.1 内部程序存储空间 .....                                             | 45 |
| 3.1.2 镜像区 .....                                                  | 49 |
| 3.1.3 内部数据存储空间 .....                                             | 51 |
| 3.1.4 特殊功能寄存器（SFR: Special Function Register）的区域 .....           | 51 |
| 3.1.5 扩展特殊功能寄存器（2nd SFR: 2nd Special Function Register）的区域 ..... | 51 |
| 3.1.6 数据存储器的寻址 .....                                             | 52 |
| 3.2 处理器的寄存器 .....                                                | 53 |
| 3.2.1 控制寄存器 .....                                                | 53 |
| 3.2.2 通用寄存器 .....                                                | 55 |
| 3.2.3 ES 寄存器和 CS 寄存器 .....                                       | 56 |
| 3.2.4 特殊功能寄存器（SFR: Special Function Register） .....              | 57 |
| 3.2.5 扩展特殊功能寄存器（2nd SFR: 2nd Special Function Register） .....    | 62 |
| 3.3 指令地址的寻址 .....                                                | 68 |
| 3.3.1 相对寻址 .....                                                 | 68 |
| 3.3.2 立即寻址 .....                                                 | 68 |
| 3.3.3 表间接寻址 .....                                                | 69 |
| 3.3.4 寄存器直接寻址 .....                                              | 69 |

|              |                                         |            |
|--------------|-----------------------------------------|------------|
| 3.4          | 处理数据地址的寻址 .....                         | 70         |
| 3.4.1        | 隐含寻址 .....                              | 70         |
| 3.4.2        | 寄存器寻址 .....                             | 70         |
| 3.4.3        | 直接寻址 .....                              | 71         |
| 3.4.4        | 短直接寻址 .....                             | 72         |
| 3.4.5        | SFR 寻址 .....                            | 73         |
| 3.4.6        | 寄存器间接寻址 .....                           | 74         |
| 3.4.7        | 基址寻址 .....                              | 75         |
| 3.4.8        | 基址变址寻址 .....                            | 79         |
| 3.4.9        | 堆栈寻址 .....                              | 80         |
| <b>第 4 章</b> | <b>端口功能 .....</b>                       | <b>84</b>  |
| 4.1          | 端口功能 .....                              | 84         |
| 4.2          | 端口结构 .....                              | 84         |
| 4.2.1        | 20、24 引脚产品 .....                        | 85         |
| 4.2.2        | 30 引脚产品 .....                           | 87         |
| 4.3          | 控制端口功能的寄存器 .....                        | 89         |
| 4.3.1        | 端口模式寄存器 (PMxx) .....                    | 90         |
| 4.3.2        | 端口寄存器 (Pxx) .....                       | 92         |
| 4.3.3        | 上拉电阻选择寄存器 (PUxx) .....                  | 94         |
| 4.3.4        | 端口输入模式寄存器 (PIMx) .....                  | 96         |
| 4.3.5        | 端口输出模式寄存器 (POMx) .....                  | 97         |
| 4.3.6        | 端口模式控制寄存器 (PMCxx) .....                 | 98         |
| 4.3.7        | A/D 端口配置寄存器 (ADPC) .....                | 99         |
| 4.3.8        | 外围 I/O 重定向寄存器 (PIOR) .....              | 99         |
| 4.4          | 端口功能的运行 .....                           | 101        |
| 4.4.1        | 输入 / 输出端口的写操作 .....                     | 101        |
| 4.4.2        | 输入 / 输出端口的读操作 .....                     | 101        |
| 4.4.3        | 输入 / 输出端口的运算 .....                      | 101        |
| 4.4.4        | 不同电位 (1.8V、2.5V、3V) 的输入 / 输出缓冲器对应 ..... | 102        |
| 4.5          | 使用复用功能时的寄存器设定 .....                     | 104        |
| 4.5.1        | 使用复用功能时的基本观点 .....                      | 104        |
| 4.5.2        | 不使用输出功能的复用功能的寄存器设定 .....                | 105        |
| 4.5.3        | 使用的端口功能和复用功能的寄存器设定例子 .....              | 105        |
| 4.6          | 功能时的注意事项 .....                          | 115        |
| 4.6.1        | 有关对端口寄存器 n (Pn) 的位操作指令的注意事项 .....       | 115        |
| 4.6.2        | 引脚设定的注意事项 .....                         | 115        |
| <b>第 5 章</b> | <b>时钟发生电路 .....</b>                     | <b>116</b> |
| 5.1          | 时钟发生电路的功能 .....                         | 116        |
| 5.2          | 时钟发生电路的结构 .....                         | 117        |
| 5.3          | 时钟发生电路的控制寄存器 .....                      | 119        |
| 5.3.1        | 时钟运行模式控制寄存器 (CMC) .....                 | 119        |
| 5.3.2        | 系统时钟控制寄存器 (CKC) .....                   | 120        |
| 5.3.3        | 时钟运行状态控制寄存器 (CSC) .....                 | 121        |
| 5.3.4        | 振荡稳定时间计数器的状态寄存器 (OSTC) .....            | 122        |
| 5.3.5        | 振荡稳定时间选择寄存器 (OSTS) .....                | 123        |
| 5.3.6        | 外围允许寄存器 0 (PER0) .....                  | 124        |
| 5.3.7        | 运行速度模式控制寄存器 (OSMC) .....                | 126        |
| 5.3.8        | 高速内部振荡器的频率选择寄存器 (HOCODIV) .....         | 127        |
| 5.3.9        | 高速内部振荡器的微调寄存器 (HIOTRM) .....            | 128        |



|              |                                      |            |
|--------------|--------------------------------------|------------|
| 5.4          | 系统时钟振荡电路 .....                       | 129        |
| 5.4.1        | X1 振荡电路 .....                        | 129        |
| 5.4.2        | 高速内部振荡器 .....                        | 132        |
| 5.4.3        | 低速内部振荡器 .....                        | 132        |
| 5.5          | 时钟发生电路的运行 .....                      | 132        |
| 5.6          | 时钟控制 .....                           | 134        |
| 5.6.1        | 高速内部振荡器的设定例子 .....                   | 134        |
| 5.6.2        | X1 振荡电路的设定例子 .....                   | 135        |
| 5.6.3        | CPU 时钟的状态转移图 .....                   | 136        |
| 5.6.4        | CPU 时钟转移前的条件和转移后的处理 .....            | 140        |
| 5.6.5        | 切换 CPU 时钟和主系统时钟所需要的时间 .....          | 140        |
| 5.6.6        | 时钟振荡停止前的条件 .....                     | 141        |
| 5.7          | 谐振器和振荡电路常数 .....                     | 141        |
| <b>第 6 章</b> | <b>定时器阵列单元 .....</b>                 | <b>143</b> |
| 6.1          | 定时器阵列单元的功能 .....                     | 145        |
| 6.1.1        | 独立通道运行功能 .....                       | 145        |
| 6.1.2        | 多通道联动运行功能 .....                      | 147        |
| 6.1.3        | 8 位定时器运行功能（只限于通道 1 和通道 3） .....      | 148        |
| 6.2          | 定时器阵列单元的结构 .....                     | 149        |
| 6.2.1        | 定时器计数寄存器 0n（TCR0n） .....             | 156        |
| 6.2.2        | 定时器数据寄存器 0n（TDR0n） .....             | 158        |
| 6.3          | 定时器阵列单元的控制寄存器 .....                  | 159        |
| 6.3.1        | 外围允许寄存器 0（PER0） .....                | 160        |
| 6.3.2        | 定时器时钟选择寄存器 0（TPS0） .....             | 161        |
| 6.3.3        | 定时器模式寄存器 0n（TMR0n） .....             | 163        |
| 6.3.4        | 定时器状态寄存器 0n（TSR0n） .....             | 168        |
| 6.3.5        | 定时器通道允许状态寄存器 0（TE0） .....            | 169        |
| 6.3.6        | 定时器通道开始寄存器 0（TS0） .....              | 170        |
| 6.3.7        | 定时器通道停止寄存器 0（TT0） .....              | 171        |
| 6.3.8        | 定时器输入选择寄存器 0（TIS0） .....             | 172        |
| 6.3.9        | 定时器输出允许寄存器 0（TOE0） .....             | 173        |
| 6.3.10       | 定时器输出寄存器 0（TO0） .....                | 174        |
| 6.3.11       | 定时器输出电平寄存器 0（TOL0） .....             | 175        |
| 6.3.12       | 定时器输出模式寄存器 0（TOM0） .....             | 176        |
| 6.3.13       | 噪声滤波器允许寄存器 1（NFEN1） .....            | 177        |
| 6.3.14       | 定时器输入 / 输出引脚的端口功能控制寄存器 .....         | 178        |
| 6.4          | 定时器阵列单元的基本规则 .....                   | 179        |
| 6.4.1        | 多通道联动运行功能的基本规则 .....                 | 179        |
| 6.4.2        | 8 位定时器运行功能的基本规则（只限于通道 1 和通道 3） ..... | 181        |
| 6.5          | 计数器的运行 .....                         | 182        |
| 6.5.1        | 计数时钟（fTCLK） .....                    | 182        |
| 6.5.2        | 计数器的开始时序 .....                       | 184        |
| 6.5.3        | 计数器的运行 .....                         | 185        |
| 6.6          | 通道输出（TO0n 引脚）的控制 .....               | 190        |
| 6.6.1        | TO0n 引脚输出电路的结构 .....                 | 190        |
| 6.6.2        | TO0n 引脚的输出设定 .....                   | 191        |
| 6.6.3        | 通道输出运行的注意事项 .....                    | 192        |
| 6.6.4        | TO0n 位的一次性操作 .....                   | 196        |
| 6.6.5        | 有关开始计数时的定时器中断和 TO0n 引脚输出 .....       | 197        |

|              |                                                    |            |
|--------------|----------------------------------------------------|------------|
| 6.7          | 定时器输入 (TI0n) 的控制 .....                             | 198        |
| 6.7.1        | TI0n 的输入电路结构 .....                                 | 198        |
| 6.7.2        | 噪声滤波器 .....                                        | 198        |
| 6.7.3        | 进行通道输入操作时的注意事项 .....                               | 199        |
| 6.8          | 定时器阵列单元的独立通道运行功能 .....                             | 200        |
| 6.8.1        | 作为间隔定时器 / 方波输出的运行 .....                            | 200        |
| 6.8.2        | 作为外部事件计数器的运行 .....                                 | 204        |
| 6.8.3        | 作为分频器的运行 (只限于 30 引脚产品的通道 0) .....                  | 208        |
| 6.8.4        | 作为输入脉冲间隔测量的运行 .....                                | 212        |
| 6.8.5        | 作为输入信号高 / 低电平宽度测量的运行 .....                         | 216        |
| 6.8.6        | 作为延迟计数器的运行 .....                                   | 220        |
| 6.9          | 定时器阵列单元的多通道联动运行功能 .....                            | 224        |
| 6.9.1        | 作为单触发脉冲输出功能的运行 .....                               | 224        |
| 6.9.2        | 作为 PWM 功能的运行 .....                                 | 231        |
| 6.9.3        | 作为多重 PWM 输出功能的运行 .....                             | 238        |
| 6.10         | 使用定时器阵列单元时的注意事项 .....                              | 245        |
| 6.10.1       | 使用定时器输出时的注意事项 .....                                | 245        |
| <b>第 7 章</b> | <b>12 位间隔定时器 .....</b>                             | <b>246</b> |
| 7.1          | 12 位间隔定时器的功能 .....                                 | 246        |
| 7.2          | 12 位间隔定时器的结构 .....                                 | 246        |
| 7.3          | 12 位间隔定时器的控制寄存器 .....                              | 247        |
| 7.3.1        | 外围允许寄存器 0 (PER0) .....                             | 247        |
| 7.3.2        | 运行速度模式控制寄存器 (OSMC) .....                           | 248        |
| 7.3.3        | 间隔定时器的控制寄存器 (ITMC) .....                           | 249        |
| 7.4          | 12 位间隔定时器的运行 .....                                 | 250        |
| 7.4.1        | 12 位间隔定时器的运行时序 .....                               | 250        |
| 7.4.2        | 从 HALT/STOP 模式返回后计数器开始运行之后再次转移到 HALT/STOP 模式 ..... | 251        |
| <b>第 8 章</b> | <b>时钟输出 / 蜂鸣器输出控制电路 .....</b>                      | <b>252</b> |
| 8.1          | 时钟输出 / 蜂鸣器输出控制电路的功能 .....                          | 252        |
| 8.2          | 时钟输出 / 蜂鸣器输出控制电路的结构 .....                          | 253        |
| 8.3          | 时钟输出 / 蜂鸣器输出控制电路的控制寄存器 .....                       | 253        |
| 8.3.1        | 时钟输出选择寄存器 n (CKSn) .....                           | 253        |
| 8.3.2        | 时钟输出 / 蜂鸣器输出引脚的端口功能控制寄存器 .....                     | 254        |
| 8.4          | 时钟输出 / 蜂鸣器输出控制电路的运行 .....                          | 255        |
| 8.4.1        | 输出引脚的运行 .....                                      | 255        |
| 8.5          | 时钟输出 / 蜂鸣器输出控制电路的注意事项 .....                        | 255        |
| <b>第 9 章</b> | <b>看门狗定时器 .....</b>                                | <b>256</b> |
| 9.1          | 看门狗定时器的功能 .....                                    | 256        |
| 9.2          | 看门狗定时器的结构 .....                                    | 257        |
| 9.3          | 看门狗定时器的控制寄存器 .....                                 | 258        |
| 9.3.1        | 看门狗定时器的允许寄存器 (WDTE) .....                          | 258        |
| 9.4          | 看门狗定时器的运行 .....                                    | 259        |
| 9.4.1        | 看门狗定时器的运行控制 .....                                  | 259        |
| 9.4.2        | 看门狗定时器上溢时间的设定 .....                                | 260        |
| 9.4.3        | 看门狗定时器窗口打开期间的设定 .....                              | 261        |
| 9.4.4        | 看门狗定时器间隔中断的设定 .....                                | 262        |

|                                                             |     |
|-------------------------------------------------------------|-----|
| 第 10 章 A/D 转换器 .....                                        | 263 |
| 10.1 A/D 转换器的功能 .....                                       | 263 |
| 10.2 A/D 转换器的结构 .....                                       | 265 |
| 10.3 A/D 转换器的控制寄存器 .....                                    | 267 |
| 10.3.1 外围允许寄存器 0 (PER0) .....                               | 268 |
| 10.3.2 A/D 转换器的模式寄存器 0 (ADM0) .....                         | 269 |
| 10.3.3 A/D 转换器的模式寄存器 1 (ADM1) .....                         | 277 |
| 10.3.4 A/D 转换器的模式寄存器 2 (ADM2) .....                         | 278 |
| 10.3.5 10 位 A/D 转换结果寄存器 (ADCR) .....                        | 280 |
| 10.3.6 8 位 A/D 转换结果寄存器 (ADCRH) .....                        | 280 |
| 10.3.7 模拟输入通道指定寄存器 (ADS) .....                              | 281 |
| 10.3.8 转换结果比较上限值设定寄存器 (ADUL) .....                          | 283 |
| 10.3.9 转换结果比较下限值设定寄存器 (ADLL) .....                          | 283 |
| 10.3.10 A/D 测试寄存器 (ADTES) .....                             | 284 |
| 10.3.11 模拟输入引脚的端口功能控制寄存器 .....                              | 284 |
| 10.4 A/D 转换器的转换运行 .....                                     | 285 |
| 10.5 输入电压和转换结果 .....                                        | 287 |
| 10.6 A/D 转换器的运行模式 .....                                     | 288 |
| 10.6.1 软件触发模式 (选择模式和连续转换模式) .....                           | 288 |
| 10.6.2 软件触发模式 (选择模式和单次转换模式) .....                           | 289 |
| 10.6.3 软件触发模式 (扫描模式和连续转换模式) .....                           | 290 |
| 10.6.4 软件触发模式 (扫描模式和单次转换模式) .....                           | 291 |
| 10.6.5 硬件触发无等待模式 (选择模式和连续转换模式) .....                        | 292 |
| 10.6.6 硬件触发无等待模式 (选择模式和单次转换模式) .....                        | 293 |
| 10.6.7 硬件触发无等待模式 (扫描模式和连续转换模式) .....                        | 294 |
| 10.6.8 硬件触发无等待模式 (扫描模式和单次转换模式) .....                        | 295 |
| 10.6.9 硬件触发等待模式 (选择模式和连续转换模式) .....                         | 296 |
| 10.6.10 硬件触发等待模式 (选择模式和单次转换模式) .....                        | 297 |
| 10.6.11 硬件触发等待模式 (扫描模式和连续转换模式) .....                        | 298 |
| 10.6.12 硬件触发等待模式 (扫描模式和单次转换模式) .....                        | 299 |
| 10.7 A/D 转换器的设定流程图 .....                                    | 300 |
| 10.7.1 软件触发模式的设定 .....                                      | 300 |
| 10.7.2 硬件触发无等待模式的设定 .....                                   | 301 |
| 10.7.3 硬件触发等待模式的设定 .....                                    | 302 |
| 10.7.4 选择温度传感器输出电压 / 内部基准电压时的设定<br>(以软件触发模式、单次转换模式为例) ..... | 303 |
| 10.7.5 测试模式的设定 .....                                        | 304 |
| 10.8 SNOOZE 模式功能 .....                                      | 305 |
| 10.9 A/D 转换器特性表的阅读方法 .....                                  | 309 |
| 10.10 A/D 转换器的注意事项 .....                                    | 312 |
| 第 11 章 串行阵列单元 .....                                         | 316 |
| 11.1 串行阵列单元的功能 .....                                        | 317 |
| 11.1.1 3 线串行 I/O (CSI00、CSI01、CSI11、CSI20) .....            | 317 |
| 11.1.2 UART (UART0 ~ UART2) .....                           | 318 |
| 11.1.3 简易 I2C (IIC00、IIC01、IIC11、IIC20) .....               | 318 |
| 11.2 串行阵列单元的结构 .....                                        | 319 |
| 11.2.1 移位寄存器 .....                                          | 323 |
| 11.2.2 串行数据寄存器 mn (SDRmn) 的低 8 位或者低 9 位 .....               | 323 |
| 11.3 串行阵列单元的控制寄存器 .....                                     | 325 |
| 11.3.1 外围允许寄存器 0 (PER0) .....                               | 326 |
| 11.3.2 串行时钟选择寄存器 m (SPSm) .....                             | 327 |

|         |                                                                |     |
|---------|----------------------------------------------------------------|-----|
| 11.3.3  | 串行模式寄存器 mn (SMRmn)                                             | 328 |
| 11.3.4  | 串行通信运行设定寄存器 mn (SCRmn)                                         | 329 |
| 11.3.5  | 串行数据寄存器 mn (SDRmn)                                             | 332 |
| 11.3.6  | 串行标志清除触发寄存器 mn (SIRmn)                                         | 333 |
| 11.3.7  | 串行状态寄存器 mn (SSRmn)                                             | 334 |
| 11.3.8  | 串行通道开始寄存器 m (SSm)                                              | 336 |
| 11.3.9  | 串行通道停止寄存器 m (STm)                                              | 337 |
| 11.3.10 | 串行通道允许状态寄存器 m (SEm)                                            | 338 |
| 11.3.11 | 串行输出允许寄存器 m (SOEm)                                             | 339 |
| 11.3.12 | 串行输出寄存器 m (SOM)                                                | 340 |
| 11.3.13 | 串行输出电平寄存器 m (SOLm)                                             | 341 |
| 11.3.14 | 串行待机控制寄存器 0 (SSC0)                                             | 343 |
| 11.3.15 | 噪声滤波器允许寄存器 0 (NFEN0)                                           | 344 |
| 11.3.16 | 串行输入 / 输出引脚的端口功能控制寄存器                                          | 345 |
| 11.4    | 运行停止模式                                                         | 346 |
| 11.4.1  | 以单元为单位停止运行的情况                                                  | 346 |
| 11.4.2  | 按通道停止运行的情况                                                     | 347 |
| 11.5    | 3 线串行 I/O (CSI00、CSI01、CSI11、CSI20) 通信的运行                      | 348 |
| 11.5.1  | 主控发送                                                           | 349 |
| 11.5.2  | 主控接收                                                           | 357 |
| 11.5.3  | 主控的发送和接收                                                       | 365 |
| 11.5.4  | 从属发送                                                           | 373 |
| 11.5.5  | 从属接收                                                           | 381 |
| 11.5.6  | 从属发送和接收                                                        | 387 |
| 11.5.7  | SNOOZE 模式功能                                                    | 395 |
| 11.5.8  | 传送时钟频率的计算                                                      | 399 |
| 11.5.9  | 在 3 线串行 I/O (CSI00、CSI01、CSI11、CSI20) 通信过程中发生错误时的处理步骤          | 401 |
| 11.6    | UART (UART0 ~ UART2) 通信的运行                                     | 402 |
| 11.6.1  | UART 发送                                                        | 403 |
| 11.6.2  | UART 接收                                                        | 411 |
| 11.6.3  | SNOOZE 模式功能                                                    | 418 |
| 11.6.4  | 波特率的计算                                                         | 425 |
| 11.6.5  | UART (UART0 ~ UART2) 通信过程中发生错误时的处理步骤                           | 429 |
| 11.7    | 简易 I <sup>2</sup> C (IIC00、IIC01、IIC11、IIC20) 通信的运行            | 430 |
| 11.7.1  | 地址字段发送                                                         | 431 |
| 11.7.2  | 数据发送                                                           | 436 |
| 11.7.3  | 数据接收                                                           | 439 |
| 11.7.4  | 停止条件的产生                                                        | 443 |
| 11.7.5  | 传送速率的计算                                                        | 444 |
| 11.7.6  | 在简易 I <sup>2</sup> C (IIC00、IIC01、IIC11、IIC20) 通信过程中发生错误时的处理步骤 | 446 |
| 第 12 章  | 串行接口 IICA                                                      | 447 |
| 12.1    | 串行接口 IICA 的功能                                                  | 447 |
| 12.2    | 串行接口 IICA 的结构                                                  | 450 |
| 12.3    | 串行接口 IICA 的控制寄存器                                               | 453 |
| 12.3.1  | 外围允许寄存器 0 (PER0)                                               | 453 |
| 12.3.2  | IICA 控制寄存器 00 (IICCTL00)                                       | 454 |
| 12.3.3  | IICA 状态寄存器 0 (IICS0)                                           | 458 |
| 12.3.4  | IICA 标志寄存器 0 (IICF0)                                           | 460 |
| 12.3.5  | IICA 控制寄存器 01 (IICCTL01)                                       | 462 |
| 12.3.6  | IICA 低电平宽度设定寄存器 0 (IICWL0)                                     | 464 |
| 12.3.7  | IICA 高电平宽度设定寄存器 0 (IICWH0)                                     | 464 |

|               |                                        |            |
|---------------|----------------------------------------|------------|
| 12.3.8        | 端口模式寄存器 6 (PM6)                        | 465        |
| 12.4          | I <sup>2</sup> C 总线模式的功能               | 466        |
| 12.4.1        | 引脚结构                                   | 466        |
| 12.4.2        | 通过 IICWL0 寄存器和 IICWH0 寄存器设定传送时钟的方法     | 467        |
| 12.5          | I <sup>2</sup> C 总线的定义和控制方法            | 468        |
| 12.5.1        | 开始条件                                   | 468        |
| 12.5.2        | 地址                                     | 469        |
| 12.5.3        | 传送方向的指定                                | 469        |
| 12.5.4        | 应答 (ACK)                               | 470        |
| 12.5.5        | 停止条件                                   | 471        |
| 12.5.6        | 等待                                     | 472        |
| 12.5.7        | 等待的解除方法                                | 474        |
| 12.5.8        | 中断请求 (INTIICA0) 的产生时序和等待控制             | 475        |
| 12.5.9        | 地址匹配的检测方法                              | 476        |
| 12.5.10       | 错误的检测                                  | 476        |
| 12.5.11       | 扩展码                                    | 477        |
| 12.5.12       | 仲裁                                     | 478        |
| 12.5.13       | 唤醒功能                                   | 480        |
| 12.5.14       | 通信预约                                   | 483        |
| 12.5.15       | 其他注意事项                                 | 486        |
| 12.5.16       | 通信运行                                   | 487        |
| 12.5.17       | I <sup>2</sup> C 中断请求 (INTIICA0) 的产生时序 | 495        |
| 12.6          | 时序图                                    | 515        |
| <b>第 13 章</b> | <b>乘除器和乘加器</b>                         | <b>530</b> |
| 13.1          | 乘除器和乘加器的功能                             | 530        |
| 13.2          | 乘除器和乘加器的结构                             | 530        |
| 13.2.1        | 乘除数据寄存器 A (MDAH、MDAL)                  | 532        |
| 13.2.2        | 乘除数据寄存器 B (MDBL、MDBH)                  | 533        |
| 13.2.3        | 乘除数据寄存器 C (MDCL、MDCH)                  | 534        |
| 13.3          | 乘除器和乘加器的控制寄存器                          | 536        |
| 13.3.1        | 乘除控制寄存器 (MDUC)                         | 536        |
| 13.4          | 乘除器和乘加器的运算                             | 538        |
| 13.4.1        | 乘法运算 (无符号)                             | 538        |
| 13.4.2        | 乘法运算 (带符号)                             | 539        |
| 13.4.3        | 乘加运算 (无符号)                             | 540        |
| 13.4.4        | 乘加运算 (带符号)                             | 541        |
| 13.4.5        | 除法运算                                   | 543        |
| <b>第 14 章</b> | <b>DMA 控制器</b>                         | <b>544</b> |
| 14.1          | DMA 控制器的功能                             | 544        |
| 14.2          | DMA 控制器的结构                             | 545        |
| 14.2.1        | DMA SFR 地址寄存器 n (DSAn)                 | 545        |
| 14.2.2        | DMA RAM 地址寄存器 n (DRAn)                 | 546        |
| 14.2.3        | DMA 字节计数寄存器 n (DBCn)                   | 547        |
| 14.3          | DMA 控制器的控制寄存器                          | 548        |
| 14.3.1        | DMA 模式控制寄存器 n (DMCn)                   | 548        |
| 14.3.2        | DMA 运行控制寄存器 n (DRCn)                   | 550        |
| 14.4          | DMA 控制器的运行                             | 551        |
| 14.4.1        | 运行步骤                                   | 551        |
| 14.4.2        | 传送模式                                   | 552        |
| 14.4.3        | DMA 传送的结束                              | 552        |

|               |                                                                                      |            |
|---------------|--------------------------------------------------------------------------------------|------------|
| 14.5          | DMA 控制器的设定例子                                                                         | 553        |
| 14.5.1        | CSI 连续发送                                                                             | 553        |
| 14.5.2        | A/D 转换结果的连续读取                                                                        | 555        |
| 14.5.3        | UART 连续接收 +ACK 发送                                                                    | 556        |
| 14.5.4        | 通过 DWAITn 位保留 DMA 传送                                                                 | 557        |
| 14.5.5        | 通过软件强制结束                                                                             | 558        |
| 14.6          | DMA 控制器的注意事项                                                                         | 560        |
| <b>第 15 章</b> | <b>中断功能</b>                                                                          | <b>562</b> |
| 15.1          | 中断功能的种类                                                                              | 562        |
| 15.2          | 中断源和结构                                                                               | 562        |
| 15.3          | 中断功能的控制寄存器                                                                           | 569        |
| 15.3.1        | 中断请求标志寄存器 (IF0L、IF0H、IF1L、IF1H、IF2L、IF2H)                                            | 571        |
| 15.3.2        | 中断屏蔽标志寄存器 (MK0L、MK0H、MK1L、MK1H、MK2L、MK2H)                                            | 573        |
| 15.3.3        | 优先级指定标志寄存器 (PR00L、PR00H、PR01L、PR01H、PR02L、PR02H、PR10L、PR10H、PR11L、PR11H、PR12L、PR12H) | 575        |
| 15.3.4        | 外部中断上升沿允许寄存器 (EGP0) 和外部中断下降沿允许寄存器 (EGN0)                                             | 579        |
| 15.3.5        | 程序状态字 (PSW)                                                                          | 580        |
| 15.4          | 中断处理的操作                                                                              | 581        |
| 15.4.1        | 可屏蔽中断请求的接受                                                                           | 581        |
| 15.4.2        | 软件中断请求的接受                                                                            | 583        |
| 15.4.3        | 多重中断处理                                                                               | 583        |
| 15.4.4        | 中断请求的保留                                                                              | 587        |
| <b>第 16 章</b> | <b>键中断功能</b>                                                                         | <b>588</b> |
| 16.1          | 键中断的功能                                                                               | 588        |
| 16.2          | 键中断的结构                                                                               | 588        |
| 16.3          | 键中断的控制寄存器                                                                            | 590        |
| 16.3.1        | 键返回控制寄存器 (KRCTL)                                                                     | 590        |
| 16.3.2        | 键返回模式寄存器 (KRM0、KRM1)                                                                 | 591        |
| 16.3.3        | 键返回标志寄存器 (KRF)                                                                       | 592        |
| 16.3.4        | 端口模式寄存器 0、4、6 (PM0、4、6)                                                              | 592        |
| 16.4          | 键中断功能的运行                                                                             | 593        |
| 16.4.1        | 不使用键中断标志的情况 (KRMD=0)                                                                 | 593        |
| 16.4.2        | 使用键中断标志的情况 (KRMD=1)                                                                  | 594        |
| <b>第 17 章</b> | <b>待机功能</b>                                                                          | <b>597</b> |
| 17.1          | 待机功能                                                                                 | 597        |
| 17.2          | 待机功能的控制寄存器                                                                           | 598        |
| 17.3          | 待机功能的运行                                                                              | 598        |
| 17.3.1        | HALT 模式                                                                              | 598        |
| 17.3.2        | STOP 模式                                                                              | 601        |
| 17.3.3        | SNOOZE 模式                                                                            | 606        |
| <b>第 18 章</b> | <b>复位功能</b>                                                                          | <b>609</b> |
| 18.1          | 复位运行的时序                                                                              | 611        |
| 18.2          | 复位期间的运行状态                                                                            | 613        |
| 18.3          | 复位源的确认寄存器                                                                            | 615        |
| 18.3.1        | 复位控制标志寄存器 (RESF)                                                                     | 615        |

|                                       |     |
|---------------------------------------|-----|
| 第 19 章 上电复位电路 .....                   | 618 |
| 19.1 上电复位电路的功能 .....                  | 618 |
| 19.2 上电复位电路的结构 .....                  | 619 |
| 19.3 上电复位电路的运行 .....                  | 619 |
| 第 20 章 电压检测电路 .....                   | 623 |
| 20.1 电压检测电路的功能 .....                  | 623 |
| 20.2 电压检测电路的结构 .....                  | 624 |
| 20.3 电压检测电路的控制寄存器 .....               | 625 |
| 20.3.1 电压检测寄存器 (LVIM) .....           | 625 |
| 20.3.2 电压检测电平选择寄存器 (LVIS) .....       | 626 |
| 20.4 电压检测电路的运行 .....                  | 629 |
| 20.4.1 用作复位模式时的设定 .....               | 629 |
| 20.4.2 用作中断模式时的设定 .....               | 631 |
| 20.4.3 用作中断 & 复位模式时的设定 .....          | 633 |
| 20.5 电压检测电路的注意事项 .....                | 639 |
| 第 21 章 安全功能 .....                     | 641 |
| 21.1 安全功能的概要 .....                    | 641 |
| 21.2 安全功能使用的寄存器 .....                 | 642 |
| 21.3 安全功能的运行 .....                    | 642 |
| 21.3.1 CRC 运算功能 (通用 CRC) .....        | 642 |
| 21.3.2 RAM 奇偶校验错误检测功能 .....           | 645 |
| 21.3.3 RAM 保护功能 .....                 | 646 |
| 21.3.4 SFR 保护功能 .....                 | 647 |
| 21.3.5 非法存储器存取检测功能 .....              | 648 |
| 21.3.6 频率检测功能 .....                   | 649 |
| 21.3.7 A/D 测试功能 .....                 | 651 |
| 第 22 章 稳压器 .....                      | 655 |
| 22.1 稳压器的概要 .....                     | 655 |
| 第 23 章 选项字节 .....                     | 656 |
| 23.1 选项字节的功能 .....                    | 656 |
| 23.1.1 用户选项字节 (000C0H ~ 000C2H) ..... | 656 |
| 23.1.2 片上调试选项字节 (000C3H) .....        | 657 |
| 23.2 用户选项字节的格式 .....                  | 658 |
| 23.3 片上调试选项字节的格式 .....                | 662 |
| 23.4 选项字节的设定 .....                    | 662 |
| 第 24 章 闪存 .....                       | 663 |
| 24.1 通过闪存编程器进行的串行编程 .....             | 665 |
| 24.1.1 编程环境 .....                     | 666 |
| 24.1.2 通信方式 .....                     | 666 |
| 24.2 通过外部器件 (内置 UART) 进行的串行编程 .....   | 667 |
| 24.2.1 编程环境 .....                     | 667 |
| 24.2.2 通信方式 .....                     | 667 |
| 24.3 电路板上的引脚处理 .....                  | 668 |
| 24.3.1 P40/TOOL0 引脚 .....             | 668 |
| 24.3.2 RESET 引脚 .....                 | 668 |
| 24.3.3 端口引脚 .....                     | 669 |
| 24.3.4 REGC 引脚 .....                  | 669 |

|        |                                            |     |
|--------|--------------------------------------------|-----|
| 24.3.5 | X1 引脚和 X2 引脚 .....                         | 669 |
| 24.3.6 | 电源 .....                                   | 669 |
| 24.4   | 串行编程方法 .....                               | 670 |
| 24.4.1 | 串行编程步骤 .....                               | 670 |
| 24.4.2 | 闪存编程模式 .....                               | 670 |
| 24.4.3 | 通信模式 .....                                 | 672 |
| 24.4.4 | 通信命令 .....                                 | 672 |
| 24.5   | 使用 PG-FP5 时的各命令处理时间（参考值） .....             | 674 |
| 24.6   | 自编程 .....                                  | 674 |
| 24.6.1 | 自编程步骤 .....                                | 675 |
| 24.6.2 | 闪存屏蔽窗口功能 .....                             | 676 |
| 24.7   | 安全功能 .....                                 | 677 |
| 24.8   | 数据闪存 .....                                 | 678 |
| 24.8.1 | 数据闪存的概要 .....                              | 678 |
| 24.8.2 | 控制数据闪存的寄存器 .....                           | 678 |
| 24.8.3 | 数据闪存的存取步骤 .....                            | 679 |
| 第 25 章 | 片上调试功能 .....                               | 680 |
| 25.1   | 与 E1 片上调试仿真器的连接 .....                      | 680 |
| 25.2   | 片上调试安全 ID .....                            | 682 |
| 25.3   | 用户资源的确保 .....                              | 682 |
| 第 26 章 | 十进制校正（BCD）电路 .....                         | 684 |
| 26.1   | 十进制校正电路的功能 .....                           | 684 |
| 26.2   | 十进制校正电路使用的寄存器 .....                        | 684 |
| 26.2.1 | BCD 校正结果寄存器（BCDADJ） .....                  | 684 |
| 26.3   | 十进制校正电路的运行 .....                           | 685 |
| 第 27 章 | 指令集的概要 .....                               | 687 |
| 27.1   | 凡例 .....                                   | 687 |
| 27.1.1 | 操作数的表现形式和记述方法 .....                        | 687 |
| 27.1.2 | 操作栏的说明 .....                               | 688 |
| 27.1.3 | 标志栏的说明 .....                               | 689 |
| 27.1.4 | PREFIX 指令 .....                            | 689 |
| 27.2   | 操作一览表 .....                                | 690 |
| 第 28 章 | 电特性（A、D：T <sub>A</sub> =−40 ~ +85°C） ..... | 707 |
| 28.1   | 绝对最大额定值 .....                              | 708 |
| 28.2   | 振荡电路特性 .....                               | 709 |
| 28.2.1 | X1 振荡电路特性 .....                            | 709 |
| 28.2.2 | 内部振荡器特性 .....                              | 709 |
| 28.3   | DC 特性 .....                                | 710 |
| 28.3.1 | 引脚特性 .....                                 | 710 |
| 28.3.2 | 电源电流特性 .....                               | 714 |
| 28.4   | AC 特性 .....                                | 719 |
| 28.5   | 外围功能特性 .....                               | 722 |
| 28.5.1 | 串行阵列单元 .....                               | 722 |
| 28.5.2 | 串行接口 IICA .....                            | 739 |
| 28.6   | 模拟特性 .....                                 | 740 |
| 28.6.1 | A/D 转换器特性 .....                            | 740 |
| 28.6.2 | 温度传感器 / 内部基准电压特性 .....                     | 743 |
| 28.6.3 | POR 电路特性 .....                             | 743 |



|               |                                                                        |            |
|---------------|------------------------------------------------------------------------|------------|
| 28.6.4        | LVD 电路特性 .....                                                         | 744        |
| 28.6.5        | 电源电压上升斜率特性 .....                                                       | 745        |
| 28.7          | STOP 模式中的数据存储器的低电源电压数据保持特性 .....                                       | 746        |
| 28.8          | 闪存编程特性 .....                                                           | 746        |
| 28.9          | 专用闪存编程器通信 (UART) .....                                                 | 746        |
| 28.10         | 闪存编程模式的转移时序 .....                                                      | 747        |
| <b>第 29 章</b> | <b>电特性 (G: <math>T_A = -40 \sim +105^{\circ}\text{C}</math>) .....</b> | <b>748</b> |
| 29.1          | 绝对最大额定值 .....                                                          | 749        |
| 29.2          | 振荡电路特性 .....                                                           | 750        |
| 29.2.1        | X1 振荡电路特性 .....                                                        | 750        |
| 29.2.2        | 内部振荡器特性 .....                                                          | 750        |
| 29.3          | DC 特性 .....                                                            | 751        |
| 29.3.1        | 引脚特性 .....                                                             | 751        |
| 29.3.2        | 电源电流特性 .....                                                           | 755        |
| 29.4          | AC 特性 .....                                                            | 760        |
| 29.5          | 外围功能特性 .....                                                           | 763        |
| 29.5.1        | 串行阵列单元 .....                                                           | 763        |
| 29.5.2        | 串行接口 IICA .....                                                        | 779        |
| 29.6          | 模拟特性 .....                                                             | 780        |
| 29.6.1        | A/D 转换器特性 .....                                                        | 780        |
| 29.6.2        | 温度传感器 / 内部基准电压特性 .....                                                 | 783        |
| 29.6.3        | POR 电路特性 .....                                                         | 783        |
| 29.6.4        | LVD 电路特性 .....                                                         | 784        |
| 29.6.5        | 电源电压上升斜率特性 .....                                                       | 784        |
| 29.7          | STOP 模式中的数据存储器的低电源电压数据保持特性 .....                                       | 785        |
| 29.8          | 闪存编程特性 .....                                                           | 785        |
| 29.9          | 专用闪存编程器通信 (UART) .....                                                 | 785        |
| 29.10         | 闪存编程模式的转移时序 .....                                                      | 786        |
| <b>第 30 章</b> | <b>封装尺寸图 .....</b>                                                     | <b>787</b> |
| 30.1          | 20 引脚产品 .....                                                          | 787        |
| 30.2          | 24 引脚产品 .....                                                          | 788        |
| 30.3          | 30 引脚产品 .....                                                          | 789        |
| <b>附录 A</b>   | <b>修订记录 .....</b>                                                      | <b>790</b> |

## 第 1 章 概述

### 1.1 R5F102 产品和 R5F103 产品的区别

RL78/G12 的 R5F102 产品和 R5F103 产品的区别如下所示。

- 内置/未内置数据闪存
- 高速内部振荡器的振荡频率精度
- 串行接口的通道数
- 内置/未内置 DMA 功能
- 内置/未内置部分安全功能

#### 1.1.1 数据闪存

R5F102 产品内置 2KB 数据闪存，R5F103 产品未内置数据闪存。

| 产品                                                                                                                                                  | 数据闪存 |
|-----------------------------------------------------------------------------------------------------------------------------------------------------|------|
| R5F102 产品<br>R5F1026A、R5F1027A、R5F102AA、<br>R5F10269、R5F10279、R5F102A9、<br>R5F10268、R5F10278、R5F102A8、<br>R5F10267、R5F10277、R5F102A7、<br>R5F10266 注 | 2KB  |
| R5F103 产品<br>R5F1036A、R5F1037A、R5F103AA、<br>R5F10369、R5F10379、R5F103A9、<br>R5F10368、R5F10378、R5F103A8、<br>R5F10367、R5F10377、R5F103A7、<br>R5F10366   | 未内置  |

注 因为 R5F10266 的 RAM 只有 256 字节，所以根据用户的程序规格，有可能无法确保执行数据闪存库的堆栈区，因此，有可能不能进行数据闪存的编程 / 擦除。

注意 因为在用户程序执行闪存的编程时需要利用各库，所以使用代码闪存和 RAM 区。因此，必须在确认“RL78 Family Falsh Self-Programing Library Type01 User's Manual”（R01US0050）（Japanese only）和“RL78 Family Date Flash Library Type04 User's Manual”（R01US0049）（Japanese only）后再使用。

### 1.1.2 内部振荡器特性

#### (1) R5F102 产品的高速内部振荡器振荡频率精度

| 振荡器               | 条件                                    | MIN. | MAX. | 单位 |
|-------------------|---------------------------------------|------|------|----|
| 高速内部振荡器<br>振荡频率精度 | $T_A = -20 \sim +85^{\circ}\text{C}$  | -1.0 | +1.0 | %  |
|                   | $T_A = -40 \sim -20^{\circ}\text{C}$  | -1.5 | +1.5 |    |
|                   | $T_A = +85 \sim +105^{\circ}\text{C}$ | -2.0 | +2.0 |    |

#### (2) R5F103 产品的高速内部振荡器振荡频率精度

| 振荡器               | 条件                                   | MIN. | MAX. | 单位 |
|-------------------|--------------------------------------|------|------|----|
| 高速内部振荡器<br>振荡频率精度 | $T_A = -40 \sim +85^{\circ}\text{C}$ | -5.0 | +5.0 | %  |

### 1.1.3 外围功能

R5F102 产品和 R5F103 产品的外围功能区别如下所示。

| RL78/G12 |                     | R5F102 产品  |         | R5F103 产品  |         |
|----------|---------------------|------------|---------|------------|---------|
|          |                     | 20、24 引脚产品 | 30 引脚产品 | 20、24 引脚产品 | 30 引脚产品 |
| 串行接口     | UART                | 1 个通道      | 3 个通道   | 1 个通道      |         |
|          | CSI                 | 2 个通道      | 3 个通道   | 1 个通道      |         |
|          | 简易 I <sup>2</sup> C | 2 个通道      | 3 个通道   | 无          |         |
| DMA 功能   |                     | 2 个通道      |         | 无          |         |
| 安全功能     | CRC 运算              | 有          |         | 无          |         |
|          | RAM 保护              | 有          |         | 无          |         |
|          | SFR 保护              | 有          |         | 无          |         |

## 1.2 特点

### 超低功耗科技

- $V_{DD}=1.8\sim 5.5V$  的单电源、能以低电压运行
- HALT 模式
- STOP 模式
- SNOOZE 模式

### RL78 CPU 内核

- 3 段流水线的 CISC 哈佛体系结构
- 最短指令执行时间：能在高速（ $0.04167\mu s$ ：以高速内部振荡器时钟 24MHz 运行时）到超低速（ $1\mu s$ ：以 1MHz 运行时）之间变换。
- 地址空间：1M 字节
- 通用寄存器：8 位寄存器  $\times 8 \times 4$  组
- 内部 RAM：256B  $\sim$  2KB

### 代码闪存

- 代码闪存：2KB  $\sim$  16KB
- 块大小：1KB
- 禁止块擦除、改写（安全功能）
- 内置片上调试功能
- 具有自编程和闪存屏蔽窗口功能

### 数据闪存注

- 数据闪存：2KB
- 能执行后台操作（BGO）以及能在改写数据闪存期间执行程序存储器中的指令
- 改写次数：1000000 次（TYP.）
- 改写电压： $V_{DD}=1.8\sim 5.5V$

### 高速内部振荡器

- 可从 24MHz/16MHz/12MHz/8MHz/6MHz/4MHz/3MHz/2MHz/1MHz 中选择
- 高精度  $\pm 1.0\%$ （ $V_{DD}=1.8\sim 5.5V$ 、 $T_A=-20\sim +85^\circ C$ ）

### 工作环境温度

- $T_A=-40\sim +85^\circ C$ （A：民用产品、D：工业用产品）
- $T_A=-40\sim +105^\circ C$ （G：工业用产品）注

### 电源管理和复位功能

- 内置上电复位（POR）电路
- 内置电压检测（LVD）电路（从 12 种中选择中断和复位）

### DMA（Direct Memory Access）控制器注

- 配置 2 个通道
- 8 位/16 位的 SFR 与内部 RAM 间的传送时间为 2 个时钟

### 乘除和乘加运算器

- $16\text{ 位} \times 16\text{ 位} = 32\text{ 位}$ （带符号/无符号）
- $32\text{ 位} \div 32\text{ 位} = 32\text{ 位}$ （无符号）
- $16\text{ 位} \times 16\text{ 位} + 32\text{ 位} = 32\text{ 位}$ （带符号/无符号）

注 只限于 R5F102 产品。

## 串行接口

- CSI: 1~3 个通道
- UART: 1~3 个通道
- 简易 I<sup>2</sup>C: 0~3 个通道
- I<sup>2</sup>C: 1 个通道

## 定时器

- 16 位定时器: 4~8 个通道
- 12 位间隔定时器: 1 个通道
- 看门狗定时器: 1 个通道（能以专用低速内部振荡器时钟运行）

## A/D 转换器

- 8/10 位分辨率 A/D 转换器（V<sub>DD</sub>=1.8~5.5V）
- 8~11 个通道、内部基准电压（1.45V）和内置温度传感器注

## 输入 / 输出端口

- I/O 端口: 18~26 个（N 沟道漏极开路输入/输出[6V 耐压]: 2 个、  
N 沟道漏极开路输入/输出[V<sub>DD</sub> 耐压]: 4~9 个）
- 能进行 N 沟道漏极开路、TTL 输入缓冲、内部上拉的切换
- 能与不同电位（1.8/2.5/3V）运行的器件连接
- 内置键中断功能
- 内置时钟输出/蜂鸣器输出控制电路

## 其他

- 内置十进制校正（BCD）电路

注 只能选择 HS（高速主）模式

备注 配置的功能因产品而不同。请参照“1.7 功能概要”。

## ○ ROM、RAM 容量

| 代码闪存 | 数据闪存 | RAM   | 20 引脚        | 24 引脚        | 30 引脚    |
|------|------|-------|--------------|--------------|----------|
| 16KB | 2KB  | 2KB   | —            | —            | R5F102AA |
|      | —    |       | —            | —            | R5F103AA |
|      | 2KB  | 1.5KB | R5F1026A 注 1 | R5F1027A 注 1 | —        |
|      | —    |       | R5F1036A 注 1 | R5F1037A 注 1 | —        |
| 12KB | 2KB  | 1KB   | R5F10269 注 1 | R5F10279 注 1 | R5F102A9 |
|      | —    |       | R5F10369 注 1 | R5F10379 注 1 | R5F103A9 |
| 8KB  | 2KB  | 768B  | R5F10268 注 1 | R5F10278 注 1 | R5F102A8 |
|      | —    |       | R5F10368 注 1 | R5F10378 注 1 | R5F103A8 |
| 4KB  | 2KB  | 512B  | R5F10267     | R5F10277     | R5F102A7 |
|      | —    |       | R5F10367     | R5F10377     | R5F103A7 |
| 2KB  | 2KB  | 256B  | R5F10266 注 2 | —            | —        |
|      | —    |       | R5F10366 注 2 | —            | —        |

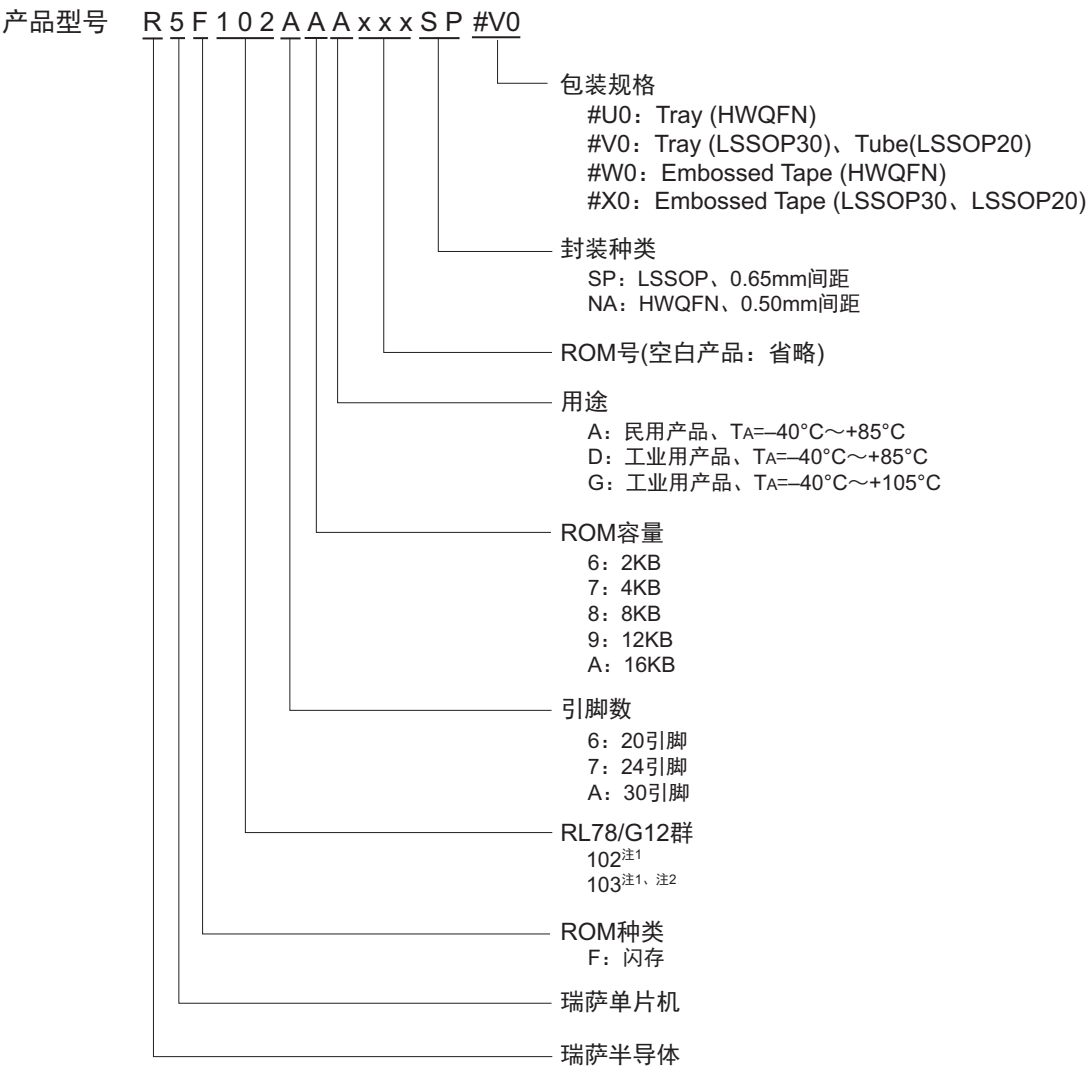
注 1. 在使用自编程功能或者数据闪存功能时，为 640 字节（详细内容请参照“第 3 章 CPU 体系结构”）。

2. R5F10266 和 R5F10366 不能使用自编程功能。

注意 因为在用户程序执行闪存的编程时需要利用各库，所以使用代码闪存和 RAM 区。因此，必须在确认“RL78 Family Falsh Self-Programing Library Type01 User's Manual”（R01US0050）（Japanese only）和“RL78 Family Date Flash Library Type04 User's Manual”（R01US0049）（Japanese only）后再使用。

1.3 产品型号一览表

图 1-1 RL78/G12 的产品型号、存储容量和封装



注 1. RL78/G12 的 R5F102 产品和 R5F103 产品的区别请参照“1.1 R5F102 产品和 R5F103 产品的区别”。

2. 只限于“A: 民用产品 (TA=-40 ~ +85°C)”和“D: 工业用产品 (TA=-40 ~ +85°C)”。

表 1-1 产品型号一览

(1/2)

| 引脚<br>个数 | 封装                                            | 数据<br>闪存 | 用途<br>区分注 | 产品型号                                                                                                                                                             |
|----------|-----------------------------------------------|----------|-----------|------------------------------------------------------------------------------------------------------------------------------------------------------------------|
| 20 引脚    | 20 引脚塑封<br>LSSOP<br>(4.4×6.5mm、<br>0.65mm 间距) | 内置       | A         | R5F1026AASP#V0、R5F10269ASP#V0、R5F10268ASP#V0、<br>R5F10267ASP#V0、R5F10266ASP#V0<br>R5F1026AASP#X0、R5F10269ASP#X0、R5F10268ASP#X0、<br>R5F10267ASP#X0、R5F10266ASP#X0 |
|          |                                               |          | D         | R5F1026ADSP#V0、R5F10269DSP#V0、R5F10268DSP#V0、<br>R5F10267DSP#V0、R5F10266DSP#V0<br>R5F1026ADSP#X0、R5F10269DSP#X0、R5F10268DSP#X0、<br>R5F10267DSP#X0、R5F10266DSP#X0 |
|          |                                               |          | G         | R5F1026AGSP#V0、R5F10269GSP#V0、R5F10268GSP#V0、<br>R5F10267GSP#V0、R5F10266GSP#V0<br>R5F1026AGSP#X0、R5F10269GSP#X0、R5F10268GSP#X0、<br>R5F10267GSP#X0、R5F10266GSP#X0 |
|          |                                               |          |           |                                                                                                                                                                  |
| 24 引脚    | 24 引脚塑封<br>HWQFN<br>(4×4mm、<br>0.5mm 间距)      | 未内置      | A         | R5F1036AASP#V0、R5F10369ASP#V0、R5F10368ASP#V0、<br>R5F10367ASP#V0、R5F10366ASP#V0<br>R5F1036AASP#X0、R5F10369ASP#X0、R5F10368ASP#X0、<br>R5F10367ASP#X0、R5F10366ASP#X0 |
|          |                                               |          | D         | R5F1036ADSP#V0、R5F10369DSP#V0、R5F10368DSP#V0、<br>R5F10367DSP#V0、R5F10366DSP#V0<br>R5F1036ADSP#X0、R5F10369DSP#X0、R5F10368DSP#X0、<br>R5F10367DSP#X0、R5F10366DSP#X0 |
|          |                                               |          |           |                                                                                                                                                                  |
|          |                                               |          |           |                                                                                                                                                                  |
| 24 引脚    | 24 引脚塑封<br>HWQFN<br>(4×4mm、<br>0.5mm 间距)      | 内置       | A         | R5F1027AANA#U0、R5F10279ANA#U0、R5F10278ANA#U0、<br>R5F10277ANA#U0<br>R5F1027AANA#W0、R5F10279ANA#W0、R5F10278ANA#W0、<br>R5F10277ANA#W0                               |
|          |                                               |          | D         | R5F1027ADNA#U0、R5F10279DNA#U0、R5F10278DNA#U0、<br>R5F10277DNA#U0<br>R5F1027ADNA#W0、R5F10279DNA#W0、R5F10278DNA#W0、<br>R5F10277DNA#W0                               |
|          |                                               |          | G         | R5F1027AGNA#U0、R5F10279GNA#U0、R5F10278GNA#U0、<br>R5F10277GNA#U0<br>R5F1027AGNA#W0、R5F10279GNA#W0、R5F10278GNA#W0、<br>R5F10277GNA#W0                               |
|          |                                               |          |           |                                                                                                                                                                  |
| 24 引脚    | 24 引脚塑封<br>HWQFN<br>(4×4mm、<br>0.5mm 间距)      | 未内置      | A         | R5F1037AANA#V0、R5F10379ANA#V0、R5F10378ANA#V0、<br>R5F10377ANA#V0<br>R5F1037AANA#X0、R5F10379ANA#X0、R5F10378ANA#X0、<br>R5F10377ANA#X0                               |
|          |                                               |          | D         | R5F1037ADNA#V0、R5F10379DNA#V0、R5F10378DNA#V0、<br>R5F10377DNA#V0<br>R5F1037ADNA#X0、R5F10379DNA#X0、R5F10378DNA#X0、<br>R5F10377DNA#X0                               |
|          |                                               |          |           |                                                                                                                                                                  |
|          |                                               |          |           |                                                                                                                                                                  |

注 用途区分请参照“图 1-1 RL78/G12 的产品型号、存储容量和封装”。

注意 产品型号为本手册发行时的型号。最新的产品型号请参照瑞萨主页的对象产品网页。



(2/2)

| 引脚<br>个数 | 封装                                              | 数据<br>闪存 | 用途<br>区分注 | 产品型号                                                              |
|----------|-------------------------------------------------|----------|-----------|-------------------------------------------------------------------|
| 30 引脚    | 30 引脚塑封<br>LSSOP<br>(7.62mm(300)、<br>0.65mm 间距) | 内置       | A         | R5F102AAASP#V0、 R5F102A9ASP#V0、 R5F102A8ASP#V0、<br>R5F102A7ASP#V0 |
|          |                                                 |          | D         | R5F102AAASP#X0、 R5F102A9ASP#X0、 R5F102A8ASP#X0、<br>R5F102A7ASP#X0 |
|          |                                                 |          | G         | R5F102AADSP#V0、 R5F102A9DSP#V0、 R5F102A8DSP#V0、<br>R5F102A7DSP#V0 |
|          |                                                 |          |           | R5F102AADSP#X0、 R5F102A9DSP#X0、 R5F102A8DSP#X0、<br>R5F102A7DSP#X0 |
|          |                                                 |          |           | R5F102AAGSP#V0、 R5F102A9GSP#V0、 R5F102A8GSP#V0、<br>R5F102A7GSP#V0 |
|          |                                                 |          |           | R5F102AAGSP#X0、 R5F102A9GSP#X0、 R5F102A8GSP#X0、<br>R5F102A7GSP#X0 |
|          |                                                 | 未内置      | A         | R5F103AAASP#V0、 R5F103A9ASP#V0、 R5F103A8ASP#V0、<br>R5F103A7ASP#V0 |
|          |                                                 |          | D         | R5F103AAASP#X0、 R5F103A9ASP#X0、 R5F103A8ASP#X0、<br>R5F103A7ASP#X0 |
|          |                                                 |          |           | R5F103AADSP#V0、 R5F103A9DSP#V0、 R5F103A8DSP#V0、<br>R5F103A7DSP#V0 |
|          |                                                 |          |           | R5F103AADSP#X0、 R5F103A9DSP#X0、 R5F103A8DSP#X0、<br>R5F103A7DSP#X0 |
|          |                                                 |          |           |                                                                   |
|          |                                                 |          |           |                                                                   |

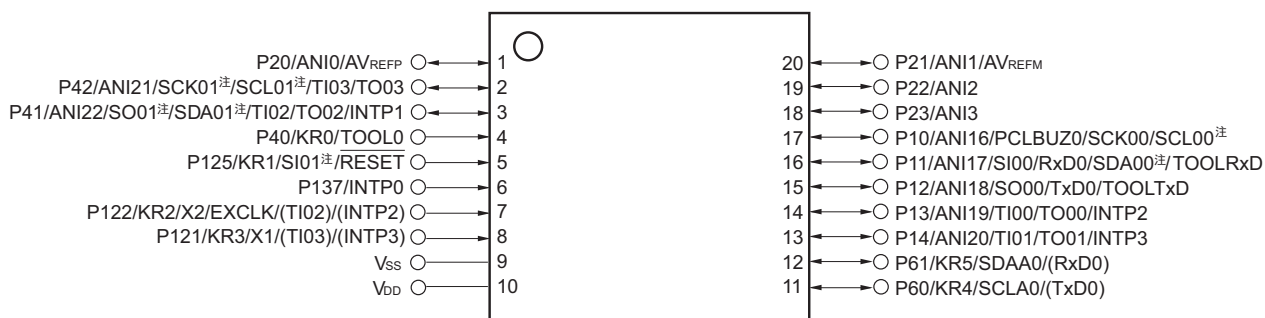
注 用途区分请参照“图 1-1 RL78/G12 的产品型号、存储容量和封装”。

注意 产品型号为本手册发行时的型号。最新的产品型号请参照瑞萨主页的对象产品网页。

## 1.4 引脚连接图（俯视图）

### 1.4.1 20 引脚产品

- 20 引脚塑封 LSSOP（4.4×6.5mm、0.65mm 间距）



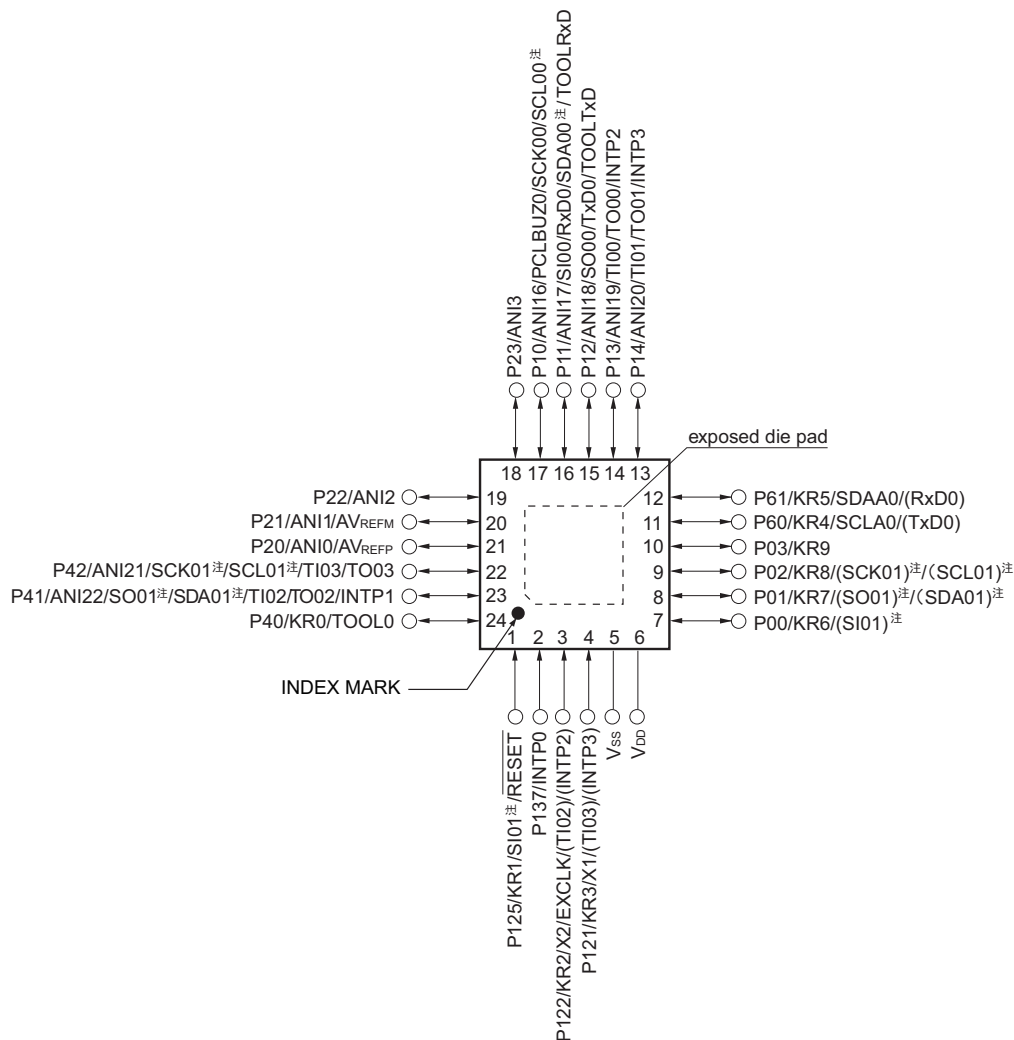
注 只限于 R5F102 产品。

备注 1. 有关引脚名称，请参照“1.5 引脚名称”。

- 能通过设定外围 I/O 重定向寄存器（PIOR），分配上图（）内的功能。有关详细内容请参照“图 4-8 外围 I/O 重定向寄存器（PIOR）的格式”。

## 1.4.2 24 引脚产品

- 24 引脚塑封 HWQFN (4×4mm、0.5mm 间距)



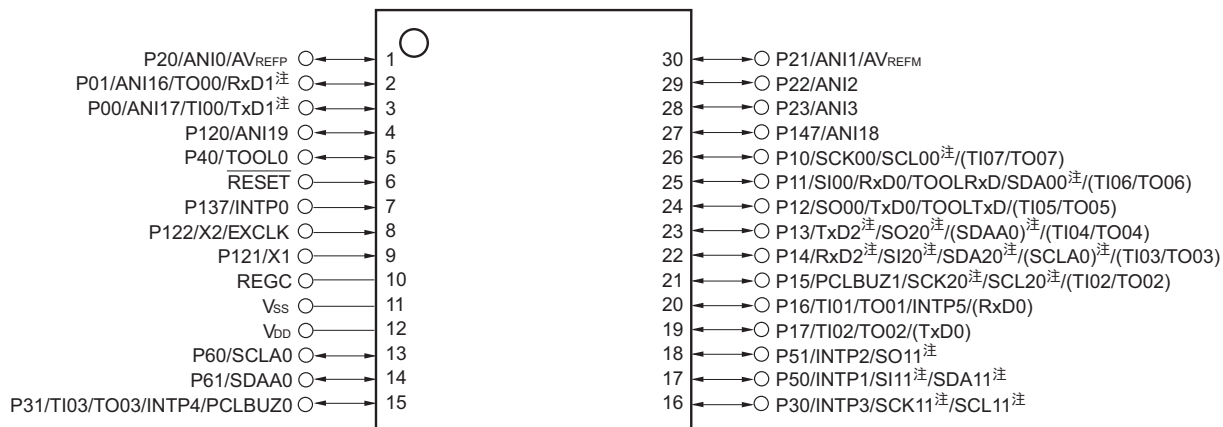
注 只限于 R5F102 产品。

备注 1. 有关引脚名称，请参照“1.5 引脚名称”。

- 能通过设定外围 I/O 重定向寄存器 (PIOR)，分配上图 ( ) 内的功能。有关详细内容请参照“图 4-8 外围 I/O 重定向寄存器 (PIOR) 的格式”。
- 推荐将 Exposed die pad 连接到 Vss。

## 1.4.3 30 引脚产品

- 30 引脚塑封 LSSOP（7.62mm(300)、0.65mm 间距）



注 只限于 R5F102 产品。

备注 1. 有关引脚名称，请参照“1.5 引脚名称”。

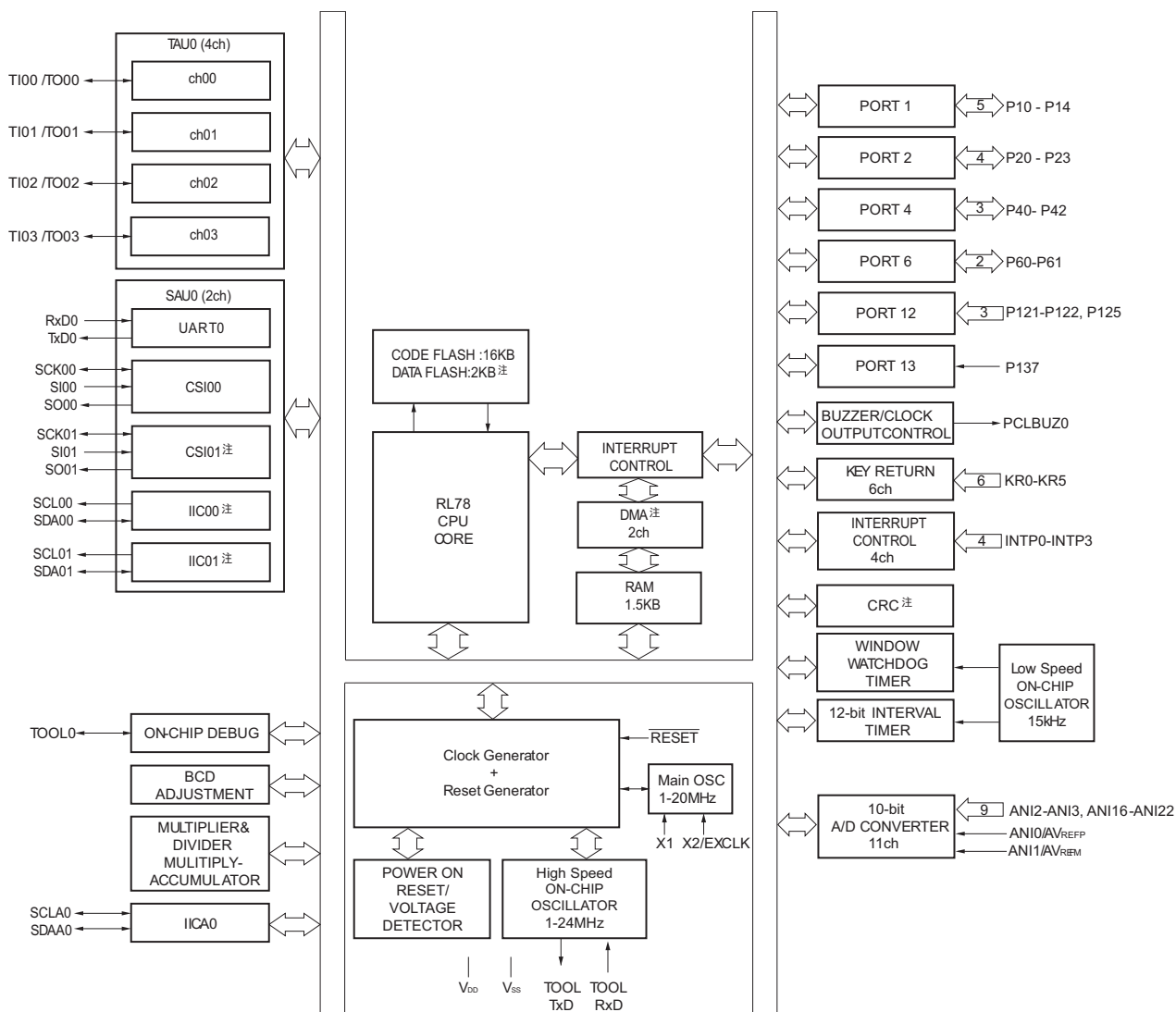
- 能通过设定外围 I/O 重定向寄存器（PIOR），分配上图（）内的功能。有关详细内容请参照“图 4-8 外围 I/O 重定向寄存器（PIOR）的格式”。

## 1.5 引脚名称

|                   |                                             |                                       |                                           |
|-------------------|---------------------------------------------|---------------------------------------|-------------------------------------------|
| ANI0-ANI3,        |                                             | REGC:                                 | Regulator Capacitance                     |
| ANI16-ANI22:      | Analog Input                                | RESET:                                | Reset                                     |
| AVREFM:           | Analog Reference<br>Voltage Minus           | RxD0-RxD2:                            | Receive Data                              |
| AVREFP:           | Analog Reference<br>Voltage Plus            | SCK00, SCK01, SCK11,<br>SCK20:        | Serial Clock Input/Output                 |
| EXCLK:            | External Clock Input<br>(Main System Clock) | SCL00, SCL01,<br>SCL11, SCL20, SCLA0: | Serial Clock Input/Output                 |
| INTP0-INTP5:      | Interrupt Request From<br>Peripheral        | SDA00, SDA01, SDA11,<br>SDA20, SDAA0: | Serial Data Input/Output                  |
| KR0-KR9:          | Key Return                                  | SI00, SI01, SI11, SI20:               | Serial Data Input                         |
| P00-P03:          | Port 0                                      | SO00, SO01, SO11,<br>SO20:            | Serial Data Output                        |
| P10-P17:          | Port 1                                      | TI00-TI07:                            | Timer Input                               |
| P20-P23:          | Port 2                                      | TO00-TO07:                            | Timer Output                              |
| P30-P31:          | Port 3                                      | TOOL0:                                | Data Input/Output for Tool                |
| P40-P42:          | Port 4                                      | TOOLRxD, TOOLTxD:                     | Data Input/Output for External<br>Device  |
| P50, P51:         | Port 5                                      |                                       |                                           |
| P60, P61:         | Port 6                                      | TxD0-TxD2:                            | Transmit Data                             |
| P120- P122, P125: | Port 12                                     | V <sub>DD</sub> :                     | Power Supply                              |
| P137:             | Port 13                                     | V <sub>SS</sub> :                     | Ground                                    |
| P147:             | Port 14                                     | X1, X2:                               | Crystal Oscillator (Main System<br>Clock) |
| PCLBUZ0, PCLBUZ1: | Programmable Clock<br>Output/Buzzer Output  |                                       |                                           |

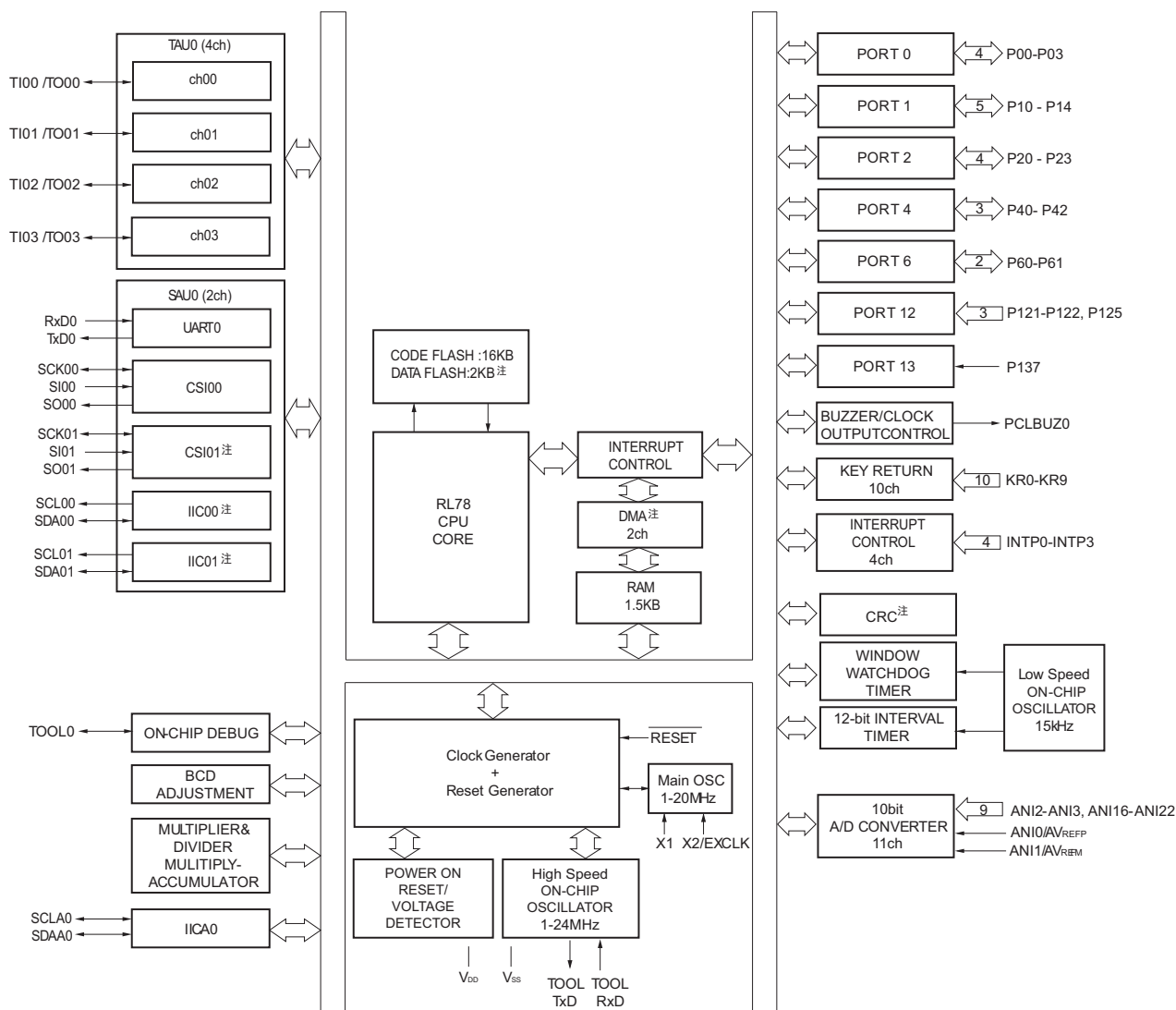
## 1.6 框图

## 1.6.1 20 引脚产品



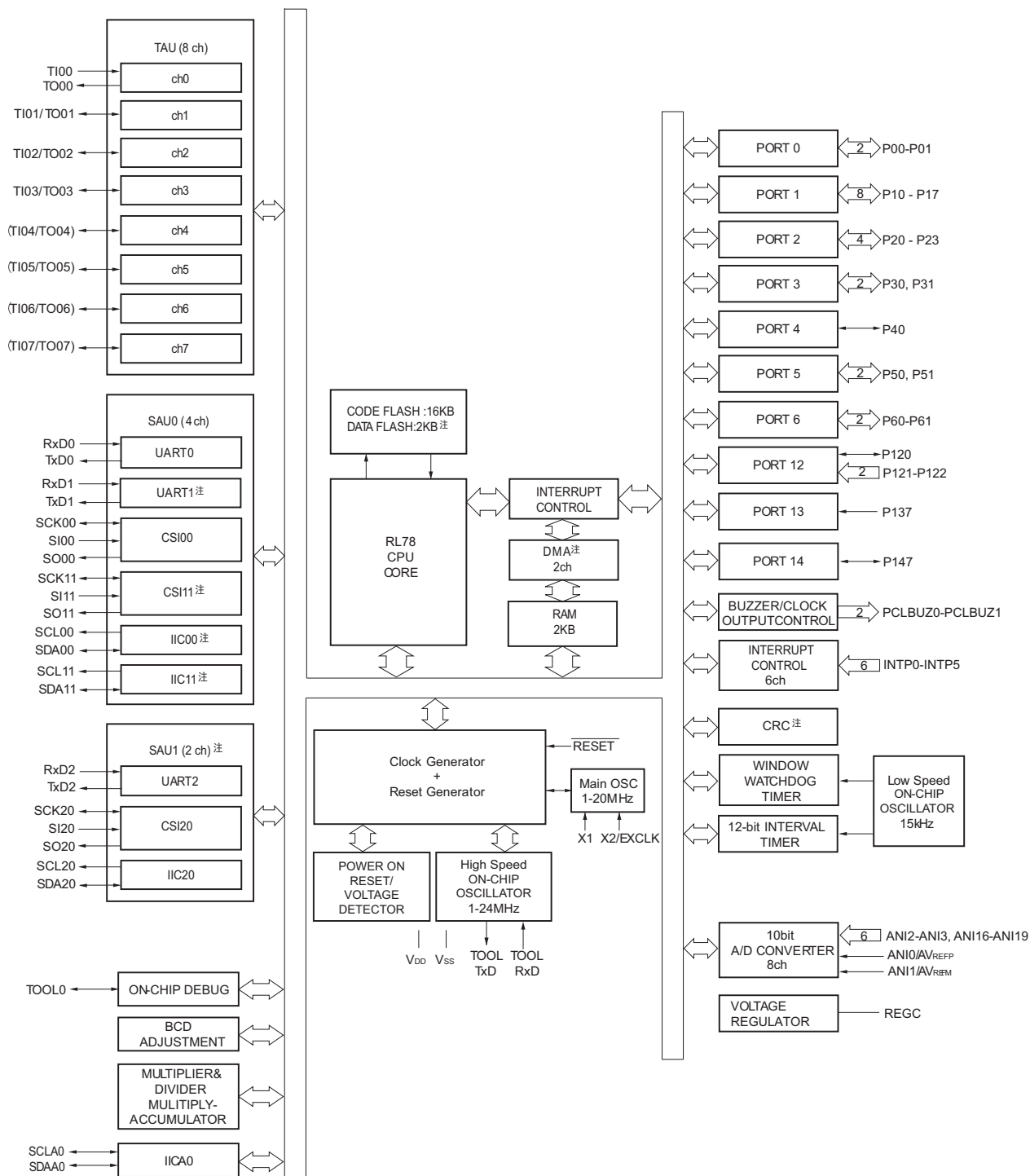
注 只限于 R5F102 产品。

## 1.6.2 24 引脚产品



注 只限于 R5F102 产品。

## 1.6.3 30 引脚产品



注 只限于 R5F102 产品。

备注 能通过设定外围 I/O 重定向寄存器 (PIOR)，分配上图 ( ) 内的功能。有关详细内容请参照“图 4-8 外围 I/O 重定向寄存器 (PIOR) 的格式”。



## 1.7 功能概要

这是将外围 I/O 重定向寄存器（PIOR）置“00H”时的功能概要。

(1/2)

| 项目        |                                | 20 引脚                                                                                                                                      |          | 24 引脚                                             |          | 30 引脚                                             |          |
|-----------|--------------------------------|--------------------------------------------------------------------------------------------------------------------------------------------|----------|---------------------------------------------------|----------|---------------------------------------------------|----------|
|           |                                | R5F1026x                                                                                                                                   | R5F1036x | R5F1027x                                          | R5F1037x | R5F102Ax                                          | R5F103Ax |
| 代码闪存      |                                | 2 ~ 16KB 注 1                                                                                                                               |          | 4 ~ 16KB                                          |          |                                                   |          |
| 数据闪存      |                                | 2KB                                                                                                                                        | —        | 2KB                                               | —        | 2KB                                               | —        |
| RAM       |                                | 256B ~ 1.5KB                                                                                                                               |          | 512B ~ 1.5KB                                      |          | 512B ~ 2KB                                        |          |
| 地址空间      |                                | 1M 字节                                                                                                                                      |          |                                                   |          |                                                   |          |
| 主系统<br>时钟 | 高速系统时钟                         | X1、X2（晶体 / 陶瓷）振荡、外部主系统时钟输入（EXCLK）<br>1 ~ 20MHz：V <sub>DD</sub> =2.7 ~ 5.5V、1 ~ 8MHz：V <sub>DD</sub> =1.8 ~ 5.5V                            |          |                                                   |          |                                                   |          |
|           | 高速内部<br>振荡器时钟                  | HS（高速主）模式：1 ~ 24MHz（V <sub>DD</sub> =2.7 ~ 5.5V）、1 ~ 16MHz（V <sub>DD</sub> =2.4 ~ 5.5V）<br>LS（低速主）模式：1 ~ 8MHz（V <sub>DD</sub> =1.8 ~ 5.5V） |          |                                                   |          |                                                   |          |
| 低速内部振荡器时钟 |                                | 15kHz(TYP.)                                                                                                                                |          |                                                   |          |                                                   |          |
| 通用寄存器     |                                | （8 位寄存器 ×8）×4 组                                                                                                                            |          |                                                   |          |                                                   |          |
| 最短指令执行时间  |                                | 0.04167μs（高速内部振荡器时钟：f <sub>IH</sub> =24MHz 运行时）                                                                                            |          |                                                   |          |                                                   |          |
|           |                                | 0.05μs（高速系统时钟：f <sub>MX</sub> =20MHz 运行时）                                                                                                  |          |                                                   |          |                                                   |          |
| 指令集       |                                | • 数据传送（8/16 位）<br>• 加减 / 逻辑运算（8/16 位）<br>• 乘法运算（8 位 ×8 位）<br>• 循环、桶式移位、位操作（置位、复位、测试和布尔运算）等                                                 |          |                                                   |          |                                                   |          |
| I/O<br>端口 | 合计                             | 18                                                                                                                                         |          | 22                                                |          | 26                                                |          |
|           | CMOS 输入 /<br>输出                | 12<br>（N 沟道漏极开路输入 / 输出<br>[V <sub>DD</sub> 耐压]：4）                                                                                          |          | 16<br>（N 沟道漏极开路输入 / 输出<br>[V <sub>DD</sub> 耐压]：5） |          | 21<br>（N 沟道漏极开路输入 / 输出<br>[V <sub>DD</sub> 耐压]：9） |          |
|           | CMOS 输入                        | 4                                                                                                                                          |          | 4                                                 |          | 3                                                 |          |
|           | N 沟道漏极开<br>路输入 / 输出<br>（6V 耐压） | 2                                                                                                                                          |          |                                                   |          |                                                   |          |
| 定时器       | 16 位定时器                        | 4 个通道                                                                                                                                      |          |                                                   |          | 8 个通道                                             |          |
|           | 看门狗定时器                         | 1 个通道                                                                                                                                      |          |                                                   |          |                                                   |          |
|           | 12 位间隔<br>定时器                  | 1 个通道                                                                                                                                      |          |                                                   |          |                                                   |          |
|           | 定时器输出                          | 4 个（PWM 输出：3 个注 3）                                                                                                                         |          |                                                   |          | 8 个（PWM 输出：7 个注 3）注 2                             |          |

注 1. R5F10266 和 R5F10366 不能使用自编程功能。

2. 这是将 PIOR0 位置“1”的最多个数。

3. PWM 输出个数因所用通道的设定（主控和从属的个数）而变（参照“6.9.3 作为多重 PWM 输出功能的运行”）。

注意 因为在用户程序执行闪存的编程时需要利用各库，所以使用代码闪存和 RAM 区。因此，必须在确认“RL78 Family Falsh Self-Programing Library Type01 User's Manual”（R01US0050）（Japanese only）和“RL78 Family Date Flash Library Type04 User's Manual”（R01US0049）（Japanese only）后再使用。

(2/2)

| 项目                |    | 20 引脚                                                                                                                                                                                                                                                                                                                                                                                                                                                            |          | 24 引脚    |          | 30 引脚    |          |
|-------------------|----|------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|----------|----------|----------|----------|----------|
|                   |    | R5F1026x                                                                                                                                                                                                                                                                                                                                                                                                                                                         | R5F1036x | R5F1027x | R5F1037x | R5F102Ax | R5F103Ax |
| 时钟输出 / 蜂鸣器输出      |    | 1 个                                                                                                                                                                                                                                                                                                                                                                                                                                                              |          |          |          | 2 个      |          |
|                   |    | 2.44kHz ~ 10MHz（外围硬件时钟：f <sub>MAIN</sub> =20MHz 运行时）                                                                                                                                                                                                                                                                                                                                                                                                             |          |          |          |          |          |
| 8/10 位分辨率 A/D 转换器 |    | 11 个通道                                                                                                                                                                                                                                                                                                                                                                                                                                                           |          |          |          | 8 个通道    |          |
| 串行接口              |    | 【R5F1026x（20 引脚）、R5F1027x（24 引脚）】<br>• CSI：2 个通道 / 简易 I <sup>2</sup> C：2 个通道 / UART：1 个通道<br>【R5F102Ax（30 引脚）】<br>• CSI：1 个通道 / 简易 I <sup>2</sup> C：1 个通道 / UART：1 个通道<br>• CSI：1 个通道 / 简易 I <sup>2</sup> C：1 个通道 / UART：1 个通道<br>• CSI：1 个通道 / 简易 I <sup>2</sup> C：1 个通道 / UART：1 个通道<br>【R5F1036x（20 引脚）、R5F1037x（24 引脚）】<br>• CSI：1 个通道 / 简易 I <sup>2</sup> C：0 个通道 / UART：1 个通道<br>【R5F103Ax（30 引脚）】<br>• CSI：1 个通道 / 简易 I <sup>2</sup> C：0 个通道 / UART：1 个通道 |          |          |          |          |          |
|                   |    | I <sup>2</sup> C 总线                                                                                                                                                                                                                                                                                                                                                                                                                                              | 1 个通道    |          |          |          |          |
| 乘除器和乘加器           |    | 乘法运算：16 位 × 16 位 = 32 位（带符号 / 无符号）<br>除法运算：32 位 ÷ 32 位 = 32 位（无符号）<br>乘加运算：16 位 × 16 位 + 32 位 = 32 位（带符号 / 无符号）                                                                                                                                                                                                                                                                                                                                                  |          |          |          |          |          |
| DMA 控制器           |    | 2 个通道                                                                                                                                                                                                                                                                                                                                                                                                                                                            | —        | 2 个通道    | —        | 2 个通道    | —        |
| 向量                | 内部 | 18                                                                                                                                                                                                                                                                                                                                                                                                                                                               | 16       | 18       | 16       | 26       | 19       |
| 中断源个数             | 外部 | 5                                                                                                                                                                                                                                                                                                                                                                                                                                                                |          |          |          | 6        |          |
| 键中断               |    | 6                                                                                                                                                                                                                                                                                                                                                                                                                                                                |          | 10       |          | —        |          |
| 复位                |    | • 通过 RESET 引脚进行的复位<br>• 通过看门狗定时器进行的内部复位<br>• 通过上电复位进行的内部复位<br>• 通过电压检测电路进行的内部复位<br>• 因执行非法指令而产生的内部复位注<br>• 因 RAM 奇偶校验错误而产生的内部复位<br>• 因存取非法存储器而产生的内部复位                                                                                                                                                                                                                                                                                                            |          |          |          |          |          |
| 上电复位电路            |    | • 上电复位：1.51V(TYP.)<br>• 断电复位：1.50(TYP.)                                                                                                                                                                                                                                                                                                                                                                                                                          |          |          |          |          |          |
| 电压检测电路            |    | • 上升：1.88V ~ 4.06V（12 种）<br>• 下降：1.84V ~ 3.98V（12 种）                                                                                                                                                                                                                                                                                                                                                                                                             |          |          |          |          |          |
| 片上调试功能            |    | 有                                                                                                                                                                                                                                                                                                                                                                                                                                                                |          |          |          |          |          |
| 电源电压              |    | V <sub>DD</sub> =1.8 ~ 5.5V                                                                                                                                                                                                                                                                                                                                                                                                                                      |          |          |          |          |          |
| 工作环境温度            |    | T <sub>A</sub> =−40 ~ +85°C（A：民用产品、D：工业用产品）、<br>T <sub>A</sub> =−40 ~ +105°C（G：工业用产品）                                                                                                                                                                                                                                                                                                                                                                            |          |          |          |          |          |

注 当执行指令码 FFH 时, 发生非法指令错误。

在通过在线仿真器或者片上调试仿真器进行仿真时, 不会因执行非法指令而产生复位。

## 第 2 章 引脚功能

### 2.1 端口功能

引脚的输入 / 输出缓冲电源为  $V_{DD}$ 。

在各端口设定的输入 / 输出、缓冲以及上拉电阻对复用功能也有效。

#### 2.1.1 20 引脚产品

(1/2)

| 功能名称 | 引脚类型   | 输入 / 输出 | 复位后        | 复用功能                                             | 功能                                                                                                                                                                                         |
|------|--------|---------|------------|--------------------------------------------------|--------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|
| P10  | 8-3-2  | 输入 / 输出 | 模拟输入<br>端口 | ANI16/PCLBUZ0/<br>SCK00/SCL00 注 3                | 端口 1<br>5 位输入 / 输出端口<br>能以 1 位为单位指定输入或者输出。<br>输入端口时, 能通过软件的设定使用内部上拉电阻<br>(以 1 位为单位)。<br>P10、P11 的输入能设定为 TTL 输入缓冲。<br>P10 ~ P12 的输出能设定为 N 沟道漏极开路输出<br>(V <sub>DD</sub> 耐压)。<br>能设定为模拟输入注 1。 |
| P11  |        |         |            | ANI17/SI00/RxD0/<br>SDA00 注 3/<br>TOOLRxD        |                                                                                                                                                                                            |
| P12  | 7-3-2  |         |            | ANI18/SO00/TxD0/<br>TOOLTxD                      |                                                                                                                                                                                            |
| P13  | 7-3-1  |         |            | ANI19/TI00/TO00/<br>INTP2                        |                                                                                                                                                                                            |
| P14  |        |         |            | ANI20/TI01/TO01/<br>INTP3                        |                                                                                                                                                                                            |
| P20  | 4-3-1  | 输入 / 输出 | 模拟输入<br>端口 | ANI0/AV <sub>REFP</sub>                          | 端口 2<br>4 位输入 / 输出端口<br>能以 1 位为单位指定输入或者输出。<br>能设定为模拟输入注 2。                                                                                                                                 |
| P21  |        |         |            | ANI1/AV <sub>REFM</sub>                          |                                                                                                                                                                                            |
| P22  |        |         |            | ANI2                                             |                                                                                                                                                                                            |
| P23  |        |         |            | ANI3                                             |                                                                                                                                                                                            |
| P40  | 7-1-1  | 输入 / 输出 | 输入端口       | KR0/TOOL0                                        | 端口 4<br>3 位输入 / 输出端口<br>能以 1 位为单位指定输入或者输出。<br>输入端口时, 能通过软件的设定使用内部上拉电阻<br>(以 1 位为单位)。<br>P41 的输出能设定为 N 沟道漏极开路输出 (V <sub>DD</sub> 耐压)。<br>P41 和 P42 能设定为模拟输入注 1。                             |
| P41  | 7-3-2  |         | 模拟输入<br>端口 | ANI22/SO01 注 3/<br>SDA01 注 3/TI02/<br>TO02/INTP1 |                                                                                                                                                                                            |
| P42  | 7-3-1  |         |            | ANI21/SCK01 注 3/<br>SCL01 注 3/<br>TI03/TO03      |                                                                                                                                                                                            |
| P60  | 12-1-1 | 输入 / 输出 | 输入端口       | KR4/SCLA0/(TxD0)                                 | 端口 6<br>2 位输入 / 输出端口<br>能以 1 位为单位指定输入或者输出。<br>输入端口时, 能通过软件的设定使用内部上拉电阻。<br>输出为 N 沟道漏极开路输出 (6V 耐压)。                                                                                          |
| P61  |        |         |            | KR5/SDAA0/(RxD0)                                 |                                                                                                                                                                                            |

- 注 1. 通过端口模式控制寄存器 x (PMCx) 将各引脚设定为数字或者模拟。(能以 1 位单位进行设定。)
2. 通过 A/D 端口配置寄存器 (ADPC) 将各引脚设定为数字或者模拟。
3. 只限于 R5F102 产品。

备注 能通过设定外围 I/O 重定向寄存器 (PIOR), 分配上图 ( ) 内的功能。有关详细内容请参照“图 4-8 外围 I/O 重定向寄存器 (PIOR) 的格式”。

(2/2)

| 功能名称 | 引脚类型  | 输入 / 输出 | 复位后  | 复用功能                                   | 功能                                                                                                                                                |
|------|-------|---------|------|----------------------------------------|---------------------------------------------------------------------------------------------------------------------------------------------------|
| P121 | 2-2-1 | 输入      | 输入端口 | KR3/X1/(TI03)/<br>(INTP3)              | 端口 12<br>3 位输入专用端口<br>P125 复用外部复位的输入引脚 ( $\overline{\text{RESET}}$ )。<br>在用作外部复位时，必须将选项字节 (000C1H) 的<br>PORTSELB 位置“1”。<br>P125 能通过软件的设定使用内部上拉电阻。 |
| P122 |       |         |      | KR2/X2/EXCLK/<br>(TI02)/(INTP2)        |                                                                                                                                                   |
| P125 |       |         |      | KR1/SI01/<br>$\overline{\text{RESET}}$ |                                                                                                                                                   |
| P137 | 2-1-2 | 输入      | 输入端口 | INTP0                                  | 端口 13<br>1 位输入专用端口                                                                                                                                |

备注 能通过设定外围 I/O 重定向寄存器 (PIOR)，分配上图 ( ) 内的功能。有关详细内容请参照“图 4-8 外围 I/O 重定向寄存器 (PIOR) 的格式”。

## 2.1.2 24 引脚产品

(1/2)

| 功能名称 | 引脚类型  | 输入 / 输出                 | 复位后        | 复用功能                                             | 功能                                                                                                                                                                                  |
|------|-------|-------------------------|------------|--------------------------------------------------|-------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|
| P00  | 7-1-1 | 输入 / 输出                 | 输入端口       | KR6/(SI01) 注 3                                   | 端口 0<br>4 位输入 / 输出端口<br>能以 1 位为单位指定输入或者输出。<br>输入端口时，能通过软件的设定使用内部上拉电阻（以 1 位为单位）。<br>P01 的输出能设定为 N 沟道漏极开路输出（V <sub>DD</sub> 耐压）。                                                      |
| P01  | 7-1-2 |                         |            | KR7/(SO01) 注 3/<br>(SDA01) 注 3                   |                                                                                                                                                                                     |
| P02  | 7-1-1 |                         |            | KR8/(SCK01) 注 3/<br>(SCL01) 注 3                  |                                                                                                                                                                                     |
| P03  |       |                         |            | KR9                                              |                                                                                                                                                                                     |
| P10  | 8-3-2 | 输入 / 输出                 | 模拟输入<br>端口 | ANI16/PCLBUZ0/<br>SCK00/SCL00 注 3                | 端口 1<br>5 位输入 / 输出端口<br>能以 1 位为单位指定输入或者输出。<br>输入端口时，能通过软件的设定使用内部上拉电阻（以 1 位为单位）。<br>P10 和 P11 的输入能设定为 TTL 输入缓冲。<br>P10 ~ P12 的输出能设定为 N 沟道漏极开路输出（V <sub>DD</sub> 耐压）。<br>能设定为模拟输入注 1。 |
| P11  |       |                         |            | ANI17/SI00/RxD0/<br>SDA00 注 3/<br>TOOLRxD        |                                                                                                                                                                                     |
| P12  | 7-3-2 |                         |            | ANI18/SO00/<br>TxD0/TOOLTxD                      |                                                                                                                                                                                     |
| P13  | 7-3-1 |                         |            | ANI19/TI00/<br>TO00/INTP2                        |                                                                                                                                                                                     |
| P14  |       |                         |            | ANI20/TI01/<br>TO01/INTP3                        |                                                                                                                                                                                     |
| P20  | 4-3-1 |                         |            | 输入 / 输出                                          |                                                                                                                                                                                     |
| P21  |       | ANI1/AV <sub>REFM</sub> |            |                                                  |                                                                                                                                                                                     |
| P22  |       | ANI2                    |            |                                                  |                                                                                                                                                                                     |
| P23  |       | ANI3                    |            |                                                  |                                                                                                                                                                                     |
| P40  | 7-1-1 | 输入 / 输出                 | 输入端口       | KR0/TOOL0                                        | 端口 4<br>3 位输入 / 输出端口<br>能以 1 位为单位指定输入或者输出。<br>输入端口时，能通过软件的设定使用内部上拉电阻（以 1 位为单位）。<br>P41 的输出能设定为 N 沟道漏极开路输出（V <sub>DD</sub> 耐压）。<br>P41 和 P42 能设定为模拟输入注 1。                            |
| P41  | 7-3-2 |                         | 模拟输入<br>端口 | ANI22/SO01 注 3/<br>SDA01 注 3/TI02/<br>TO02/INTP1 |                                                                                                                                                                                     |
| P42  | 7-3-1 |                         |            | ANI21/SCK01 注 3/<br>SCL01 注 3/TI03/<br>TO03      |                                                                                                                                                                                     |

注 1. 通过端口模式控制寄存器 x（PMCx）将各引脚设定为数字或者模拟。（能以 1 位单位进行设定。）

2. 通过 A/D 端口配置寄存器（ADPC）将各引脚设定为数字或者模拟。

3. 只限于 R5F102 产品。

备注 能通过设定外围 I/O 重定向寄存器（PIOR），分配上图（）内的功能。有关详细内容请参照“图 4-8 外围 I/O 重定向寄存器（PIOR）的格式”。

(2/2)

| 功能名称 | 引脚类型   | 输入 / 输出 | 复位后  | 复用功能                            | 功能                                                                                                                       |
|------|--------|---------|------|---------------------------------|--------------------------------------------------------------------------------------------------------------------------|
| P60  | 12-1-1 | 输入 / 输出 | 输入端口 | KR4/SCLA0/<br>(TxD0)            | 端口 6<br>2 位输入 / 输出端口<br>能以 1 位为单位指定输入或者输出。<br>输出为 N 沟道漏极开路输出（6V 耐压）。                                                     |
| P61  |        |         |      | KR5/SDAA0/<br>(RxD0)            |                                                                                                                          |
| P121 | 2-2-1  | 输入      | 输入端口 | KR3/X1/(TI03)/<br>(INTP3)       | 端口 12<br>3 位输入专用端口<br>P125 复用外部复位的输入引脚（RESET）。<br>在用作外部复位时，必须将选项字节（000C1H）的<br>PORTSELB 位置“1”。<br>P125 能通过软件的设定使用内部上拉电阻。 |
| P122 |        |         |      | KR2/X2/EXCLK/<br>(TI02)/(INTP2) |                                                                                                                          |
| P125 | 7-1-1  |         |      | KR1/SI01 注 /<br>RESET           |                                                                                                                          |
| P137 | 2-1-2  | 输入      | 输入端口 | INTP0                           | 端口 13<br>1 位输入端口                                                                                                         |

注 只限于 R5F102 产品。

备注 能通过设定外围 I/O 重定向寄存器（PIOR），分配上图（）内的功能。有关详细内容请参照“图 4-8 外围 I/O 重定向寄存器（PIOR）的格式”。

## 2.1.3 30 引脚产品

(1/2)

| 功能名称 | 引脚类型                                              | 输入 / 输出 | 复位后        | 复用功能                                                              | 功能                                                                                                                                                                                                |
|------|---------------------------------------------------|---------|------------|-------------------------------------------------------------------|---------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|
| P00  | 7-3-2                                             | 输入 / 输出 | 模拟输入<br>端口 | ANI17/TI00/<br>TxD1 注 3                                           | 端口 0<br>2 位输入 / 输出端口<br>能以 1 位为单位指定输入或者输出。<br>输入端口时, 能通过软件的设定使用内部上拉电阻<br>(以 1 位为单位)。<br>P01 的输入能设定为 TTL 输入缓冲。<br>P00 的输出能设定为 N 沟道漏极开路输出 (V <sub>DD</sub> 耐压)。<br>能设定为模拟输入注 1。                     |
| P01  | 8-3-1                                             |         |            | ANI16/TO00/<br>RxD1 注 3                                           |                                                                                                                                                                                                   |
| P10  | 8-1-2                                             | 输入 / 输出 | 输入端口       | SCK00/SCL00 注 3/<br>(TI07)/(TO07)                                 | 端口 1<br>8 位输入 / 输出端口<br>能以 1 位为单位指定输入或者输出。<br>P10、P11 和 P13 ~ P17 的输入能设定为 TTL 输入<br>缓冲。<br>P10 ~ P15 和 P17 的输出能设定为 N 沟道漏极开路<br>输出 (V <sub>DD</sub> 耐压)。<br>输入端口时, 能通过软件的设定使用内部上拉电阻<br>(以 1 位为单位)。 |
| P11  | SI00/RxD0/TOOLRxD/<br>SDA00 注 3/(TI06)/<br>(TO06) |         |            |                                                                   |                                                                                                                                                                                                   |
| P12  | 7-1-2                                             |         |            | SO00/TxD0/<br>TOOLTxD/(TI05)/<br>(TO05)                           |                                                                                                                                                                                                   |
| P13  | 8-1-2                                             |         |            | TxD2 注 3/SO20 注 3/<br>(SDAA0) 注 3/(TI04)/<br>(TO04)               |                                                                                                                                                                                                   |
| P14  |                                                   |         |            | RxD2 注 3/SI20 注 3/<br>SDA20 注 3/<br>(SCLA0) 注 3/(TI03)/<br>(TO03) |                                                                                                                                                                                                   |
| P15  |                                                   |         |            | PCLBUZ1/SCK20 注 3/<br>SCL20 注 3/(TI02)/<br>(TO02)                 |                                                                                                                                                                                                   |
| P16  | 8-1-1                                             |         |            | TI01/TO01/INTP5/<br>(RxD0)                                        |                                                                                                                                                                                                   |
| P17  | 8-1-2                                             |         |            | TI02/TO02/(TxD0)                                                  |                                                                                                                                                                                                   |
| P20  | 4-3-1                                             | 输入 / 输出 | 模拟输入<br>端口 | ANI0/AV <sub>REFP</sub>                                           | 端口 2<br>4 位输入 / 输出端口<br>能以 1 位为单位指定输入或者输出。<br>能设定为模拟输入注 2。                                                                                                                                        |
| P21  |                                                   |         |            | ANI1/AV <sub>REFM</sub>                                           |                                                                                                                                                                                                   |
| P22  |                                                   |         |            | ANI2                                                              |                                                                                                                                                                                                   |
| P23  |                                                   |         |            | ANI3                                                              |                                                                                                                                                                                                   |
| P30  | 7-1-1                                             | 输入 / 输出 | 输入端口       | INTP3/SCK11 注 3/<br>SCL11 注 3                                     | 端口 3<br>2 位输入 / 输出端口<br>能以 1 位为单位指定输入或者输出。<br>输入端口时, 能通过软件的设定使用内部上拉电阻<br>(以 1 位为单位)。                                                                                                              |
| P31  | TI03/TO03/INTP4/<br>PCLBUZ0                       |         |            |                                                                   |                                                                                                                                                                                                   |

注 1. 通过端口模式控制寄存器 x (PMCx) 将各引脚设定为数字或者模拟。(能以 1 位单位进行设定。)

2. 通过 A/D 端口配置寄存器 (ADPC) 将各引脚设定为数字或者模拟。

3. 只限于 R5F102 产品。

备注 能通过设定外围 I/O 重定向寄存器 (PIOR), 分配上图 ( ) 内的功能。有关详细内容请参照“图 4-8 外围 I/O 重定向寄存器 (PIOR) 的格式”。

(2/2)

| 功能名称  | 引脚类型   | 输入 / 输出 | 复位后        | 复用功能                         | 功能                                                                                                                            |
|-------|--------|---------|------------|------------------------------|-------------------------------------------------------------------------------------------------------------------------------|
| P40   | 7-1-1  | 输入 / 输出 | 输入端口       | TOOL0                        | 端口 4<br>1 位输入 / 输出端口<br>能以 1 位为单位指定输入或者输出。<br>输入端口时，能通过软件的设定使用内部上拉电阻。                                                         |
| P50   | 7-1-2  | 输入 / 输出 | 输入端口       | INTP1/SI11 注 2/<br>SDA11 注 2 | 端口 5<br>2 位输入 / 输出端口<br>能以 1 位为单位指定输入或者输出。<br>输入端口时，能通过软件的设定使用内部上拉电阻<br>(以 1 位为单位)。<br>P50 的输出能设定为 N 沟道漏极开路输出 ( $V_{DD}$ 耐压)。 |
| P51   | 7-1-1  |         |            | INTP2/SO11 注 2               |                                                                                                                               |
| P60   | 12-1-1 | 输入 / 输出 | 输入端口       | SCLA0                        | 端口 6<br>2 位输入 / 输出端口<br>能以 1 位为单位指定输入或者输出。<br>N 沟道漏极开路输出 (6V 耐压)                                                              |
| P61   |        |         |            | SDAA0                        |                                                                                                                               |
| P120  | 7-3-1  | 输入 / 输出 | 模拟输入<br>端口 | ANI19                        | 端口 12<br>1 位输入 / 输出端口和 2 位输入专用端口<br>只有 P120 能指定输入或者输出。<br>只有 P120 能通过软件的设定使用内部上拉电阻。<br>P120 能设定为模拟输入注 1。                      |
| P121  | 2-2-1  | 输入      | 输入端口       | X1                           |                                                                                                                               |
| P122  |        |         |            | X2/EXCLK                     |                                                                                                                               |
| P137  | 2-1-2  | 输入      | 输入端口       | INTP0                        | 端口 13<br>1 位输入专用端口                                                                                                            |
| P147  | 7-3-1  | 输入 / 输出 | 模拟输入<br>端口 | ANI18                        | 端口 14<br>1 位输入 / 输出端口<br>能以 1 位为单位指定输入或者输出。<br>输入端口时，能通过软件的设定使用内部上拉电阻。<br>能设定为模拟输入注 1。                                        |
| RESET | 2-1-1  | 输入      | —          | —                            | 外部复位的输入专用引脚<br>在不使用外部复位时，必须直接或者通过电阻连接<br>$V_{DD}$ 。                                                                           |

注 1. 通过端口模式控制寄存器 x (PMCx) 将各引脚设定为数字或者模拟。(能以 1 位单位进行设定。)

2. 只限于 R5F102 产品。

备注 能通过设定外围 I/O 重定向寄存器 (PIOR)，分配上图 ( ) 内的功能。有关详细内容请参照“图 4-8 外围 I/O 重定向寄存器 (PIOR) 的格式”。



## 2.2 端口以外的功能

### 2.2.1 各产品内置的功能

| 功能名称    | 20 引脚产品 | 24 引脚产品 | 30 引脚产品 |
|---------|---------|---------|---------|
| ANI0    | ○       | ○       | ○       |
| ANI1    | ○       | ○       | ○       |
| ANI2    | ○       | ○       | ○       |
| ANI3    | ○       | ○       | ○       |
| ANI16   | ○       | ○       | ○       |
| ANI17   | ○       | ○       | ○       |
| ANI18   | ○       | ○       | ○       |
| ANI19   | ○       | ○       | ○       |
| ANI20   | ○       | ○       | —       |
| ANI21   | ○       | ○       | —       |
| ANI22   | ○       | ○       | —       |
| INTP0   | ○       | ○       | ○       |
| INTP1   | ○       | ○       | ○       |
| INTP2   | ○       | ○       | ○       |
| INTP3   | ○       | ○       | ○       |
| INTP4   | —       | —       | ○       |
| INTP5   | —       | —       | ○       |
| KR0     | ○       | ○       | —       |
| KR1     | ○       | ○       | —       |
| KR2     | ○       | ○       | —       |
| KR3     | ○       | ○       | —       |
| KR4     | ○       | ○       | —       |
| KR5     | ○       | ○       | —       |
| KR6     | —       | ○       | —       |
| KR7     | —       | ○       | —       |
| KR8     | —       | ○       | —       |
| KR9     | —       | ○       | —       |
| PCLBUZ0 | ○       | ○       | ○       |
| PCLBUZ1 | —       | —       | ○       |
| REGC    | —       | —       | ○       |
| RESET   | ○       | ○       | ○       |
| RxD0    | ○       | ○       | ○       |
| RxD1    | —       | —       | ○注      |
| RxD2    | —       | —       | ○注      |
| TxD0    | ○       | ○       | ○       |
| TxD1    | —       | —       | ○注      |
| TxD2    | —       | —       | ○注      |
| SCK00   | ○       | ○       | ○       |
| SCK01   | ○注      | ○注      | —       |
| SCK11   | —       | —       | ○注      |
| SCK20   | —       | —       | ○注      |
| SCLA0   | ○       | ○       | ○       |
| SDAA0   | ○       | ○       | ○       |

注 只限于 F5F102 产品。

| 功能名称    | 20 引脚产品 | 24 引脚产品 | 30 引脚产品 |
|---------|---------|---------|---------|
| SCL00   | ○注      | ○注      | ○注      |
| SCL01   | ○注      | ○注      | —       |
| SCL11   | —       | —       | ○注      |
| SCL20   | —       | —       | ○注      |
| SDA00   | ○注      | ○注      | ○注      |
| SDA01   | ○注      | ○注      | —       |
| SDA11   | —       | —       | ○注      |
| SDA20   | —       | —       | ○注      |
| SI00    | ○       | ○       | ○       |
| SI01    | ○注      | ○注      | —       |
| SI11    | —       | —       | ○注      |
| SI20    | —       | —       | ○注      |
| SO00    | ○       | ○       | ○       |
| SO01    | ○注      | ○注      | —       |
| SO11    | —       | —       | ○注      |
| SO20    | —       | —       | ○注      |
| TI00    | ○       | ○       | ○       |
| TI01    | ○       | ○       | ○       |
| TI02    | ○       | ○       | ○       |
| TI03    | ○       | ○       | ○       |
| TI04    | —       | —       | (○)     |
| TI05    | —       | —       | (○)     |
| TI06    | —       | —       | (○)     |
| TI07    | —       | —       | (○)     |
| TO00    | ○       | ○       | ○       |
| TO01    | ○       | ○       | ○       |
| TO02    | ○       | ○       | ○       |
| TO03    | ○       | ○       | ○       |
| TO04    | —       | —       | (○)     |
| TO05    | —       | —       | (○)     |
| TO06    | —       | —       | (○)     |
| TO07    | —       | —       | (○)     |
| X1      | ○       | ○       | ○       |
| X2      | ○       | ○       | ○       |
| EXCLK   | ○       | ○       | ○       |
| VDD     | ○       | ○       | ○       |
| AVREFP  | ○       | ○       | ○       |
| AVREFM  | ○       | ○       | ○       |
| VSS     | ○       | ○       | ○       |
| TOOLRxD | ○       | ○       | ○       |
| TOOLTxD | ○       | ○       | ○       |
| TOOL0   | ○       | ○       | ○       |

备注 能通过设定外围 I/O 重定向寄存器 (PIOR)，分配上图 ( ) 内的功能。有关详细内容请参照“图 4-8 外围 I/O 重定向寄存器 (PIOR) 的格式”。

## 2.2.2 功能说明

| 功能名称                      | 输入 / 输出 | 功能                                                              |
|---------------------------|---------|-----------------------------------------------------------------|
| ANI0 ~ ANI3、ANI16 ~ ANI22 | 输入      | A/D 转换器的模拟输入（参照“图 10-44 模拟输入引脚的处理”）                             |
| AV <sub>REFP</sub>        | 输入      | A/D 转换器的（+）基准电压输入                                               |
| AV <sub>REFM</sub>        | 输入      | A/D 转换器的（-）基准电压输入                                               |
| INTP0 ~ INTP5             | 输入      | 外部中断请求输入<br>有效边沿的指定：上升沿、下降沿、上升和下降的双边沿                           |
| KR0 ~ KR9                 | 输入      | 键中断输入                                                           |
| PCLBUZ0、PCLBUZ1           | 输出      | 时钟输出 / 蜂鸣器输出                                                    |
| REGC                      | —       | 连接用于内部工作的稳压器输出稳定电容器。<br>必须通过电容器（0.47 ~ 1μF）连接 V <sub>SS</sub> 。 |
| RESET                     | 输入      | 低电平有效的外部复位输入<br>当不使用外部复位引脚时，必须直接或者通过电阻连接 V <sub>DD</sub> 。      |
| RxD0 ~ RxD2               | 输入      | 串行接口 UART0、UART1、UART2 的串行数据输入                                  |
| TxD0 ~ TxD2               | 输出      | 串行接口 UART0、UART1、UART2 的串行数据输出                                  |
| SCK00、SCK01、SCK11、SCK20   | 输入 / 输出 | 串行接口 CSI00、CSI01、CSI11、CSI20 的串行时钟输入 / 输出                       |
| SI00、SI01、SI11、SI20       | 输入      | 串行接口 CSI00、CSI01、CSI11、CSI20 的串行数据输入                            |
| SO00、SO01、SO11、SO20       | 输出      | 串行接口 CSI00、CSI01、CSI11、CSI20 的串行数据输出                            |
| SCLA0                     | 输入 / 输出 | 串行接口 IICA 的串行时钟输入 / 输出                                          |
| SDAA0                     | 输入 / 输出 | 串行接口 IICA 的串行数据输入 / 输出                                          |
| SCL00、SCL01、SCL11、SCL20   | 输出      | 串行接口简易 I <sup>2</sup> C IIC00、IIC01、IIC11、IIC20 的串行时钟输出         |
| SDA00、SDA01、SDA11、SDA20   | 输入 / 输出 | 串行接口简易 I <sup>2</sup> C IIC00、IIC01、IIC11、IIC20 的串行数据输入 / 输出    |
| TI00 ~ TI07               | 输入      | 16 位定时器 00 ~ 07 的外部计数时钟 / 捕捉触发输入                                |
| TO00 ~ TO07               | 输出      | 16 位定时器 00 ~ 07 的定时器输出                                          |
| X1、X2                     | —       | 连接用于主系统时钟的谐振器。                                                  |
| EXCLK                     | 输入      | 主系统时钟的外部时钟输入                                                    |
| V <sub>DD</sub>           | —       | 正电源                                                             |
| V <sub>SS</sub>           | —       | 接地电位                                                            |
| TOOLRxD                   | 输入      | 闪存编程时连接外部设备的 UART 接收引脚                                          |
| TOOLTxD                   | 输出      | 闪存编程时连接外部设备的 UART 发送引脚                                          |
| TOOL0                     | 输入 / 输出 | 闪存编程器 / 调试器的数据输入 / 输出                                           |

注意 解除复位时的 P40/TOOL0 和运行模式的关系如下所示：

表 2-1 解除复位时的 P40/TOOL0 和运行模式的关系

| P40/TOOL0       | 运行模式   |
|-----------------|--------|
| V <sub>DD</sub> | 通常运行模式 |
| 0V              | 闪存编程模式 |

详细内容请参照“24.4 串行编程方法”。

备注 作为噪声和锁定的对策，必须在 V<sub>DD</sub> ~ V<sub>SS</sub> 之间通过最短并且较粗的布线连接旁路电容器（0.1μF 左右）。

## 2.3 未使用引脚的处理

未使用引脚的处理如表 2-2、表 2-3 所示。

配置的引脚因产品而不同。请参照“1.4 引脚连接图（俯视图）”和“2.1 端口功能”。

表 2-2 各未使用引脚的处理（20、24 引脚产品）

| 引脚名         | 输入 / 输出 | 未使用时的推荐连接方法                                                                                                         |
|-------------|---------|---------------------------------------------------------------------------------------------------------------------|
| P00 ~ P03 注 | 输入 / 输出 | 输入时：必须单独通过电阻连接 $V_{DD}$ 或者 $V_{SS}$ 。<br>输出时：必须置为开路。                                                                |
| P10 ~ P14   |         |                                                                                                                     |
| P20 ~ P23   |         |                                                                                                                     |
| P40/TOOL0   |         | 输入时：必须单独通过电阻连接 $V_{DD}$ 或者置为开路。<br>输出时：必须置为开路。                                                                      |
| P41、P42     |         | 输入时：必须单独通过电阻连接 $V_{DD}$ 或者 $V_{SS}$ 。<br>输出时：必须置为开路。                                                                |
| P60、P61     | 输入      | 输入时：必须单独通过电阻连接 $V_{DD}$ 或者 $V_{SS}$ 。<br>输出时：必须将端口的输出锁存器置“0”并且置为开路，或者将端口的输出锁存器置“1”并且单独通过电阻连接 $V_{DD}$ 或者 $V_{SS}$ 。 |
| P121、P122   |         | 必须单独通过电阻连接 $V_{DD}$ 或者 $V_{SS}$ 。                                                                                   |
| P125/RESET  |         | PORTSELB=0：必须单独通过电阻连接 $V_{DD}$ 或者 $V_{SS}$ 。<br>PORTSELB=1：必须置为开路或者连接 $V_{DD}$ 。                                    |
| P137        |         | 必须单独通过电阻连接 $V_{DD}$ 或者 $V_{SS}$ 。                                                                                   |

注 只限于 24 引脚产品。

表 2-3 各未使用引脚的处理（30 引脚产品）

| 引脚名       | 输入 / 输出 | 未使用时的推荐连接方法                                          |
|-----------|---------|------------------------------------------------------|
| P00、P01   | 输入 / 输出 | 输入时：必须单独通过电阻连接 $V_{DD}$ 或者 $V_{SS}$ 。<br>输出时：必须置为开路。 |
| P10 ~ P17 |         |                                                      |
| P20 ~ P23 |         |                                                      |
| P30、P31   |         |                                                      |
| P40/TOOL0 |         |                                                      |
| P50、P51   |         |                                                      |
| P60、P61   |         |                                                      |
| P120      | 输入      | 输入时：必须单独通过电阻连接 $V_{DD}$ 或者 $V_{SS}$ 。<br>输出时：必须置为开路。 |
| P121、P122 |         | 输入时：必须单独通过电阻连接 $V_{DD}$ 或者 $V_{SS}$ 。                |
| P137      |         | 必须单独通过电阻连接 $V_{DD}$ 或者 $V_{SS}$ 。                    |
| P147      | 输入 / 输出 | 输入时：必须单独通过电阻连接 $V_{DD}$ 或者 $V_{SS}$ 。<br>输出时：必须置为开路。 |
| RESET     | 输入      | 必须直接或者通过电阻连接 $V_{DD}$ 。                              |
| REGC      | —       | 必须通过电容器（0.47 ~ 1μF）连接 $V_{SS}$ 。                     |

## 2.4 引脚框图

有关在 2.1.1 20 引脚产品～2.1.3 30 引脚产品中记载的引脚类型，其引脚框图如图 2-1 ～图 2-13 所示。

图 2-1 引脚类型 2-1-1 的引脚框图

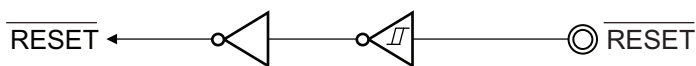
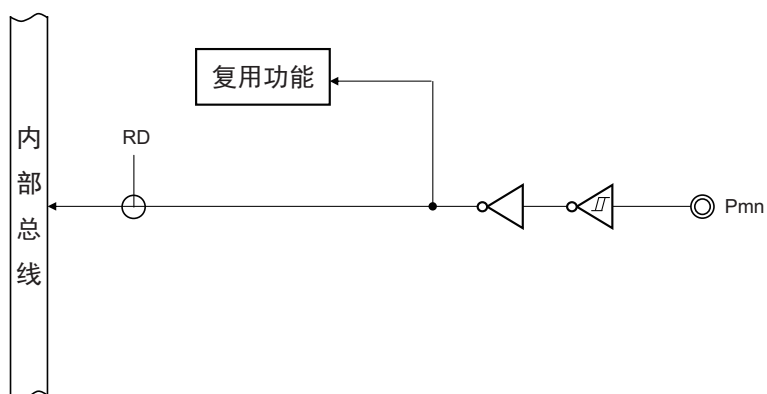
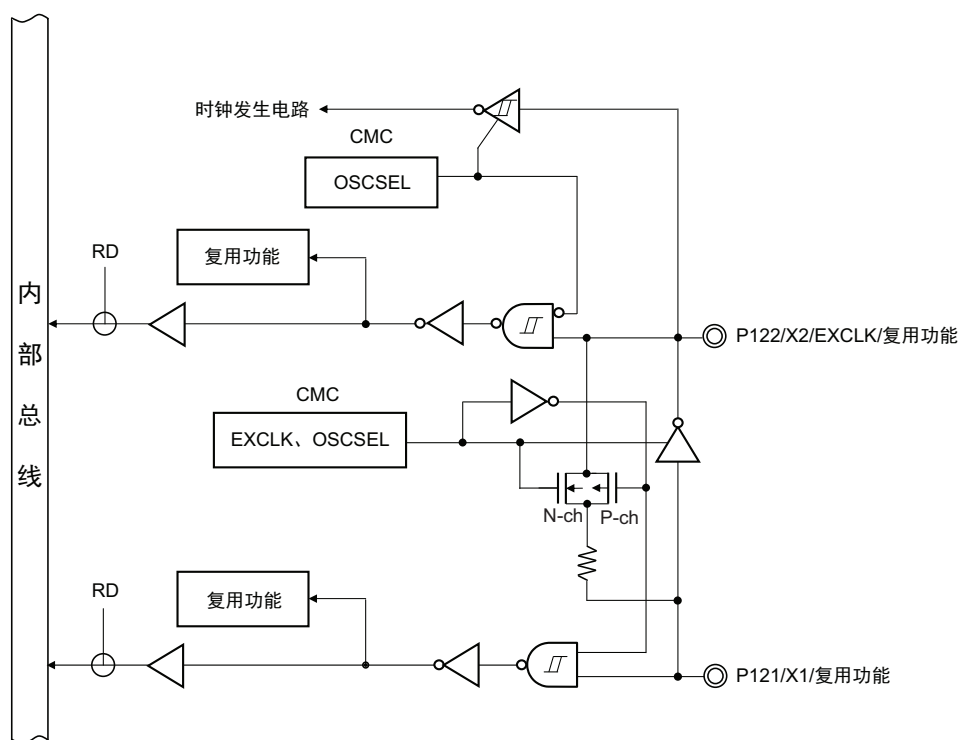


图 2-2 引脚类型 2-1-2 的引脚框图



备注 复用功能请参照“2.1 端口功能”。

图 2-3 引脚类型 2-2-1 的引脚框图



备注 复用功能请参照“2.1 端口功能”。

图 2-4 引脚类型 4-3-1 的引脚框图

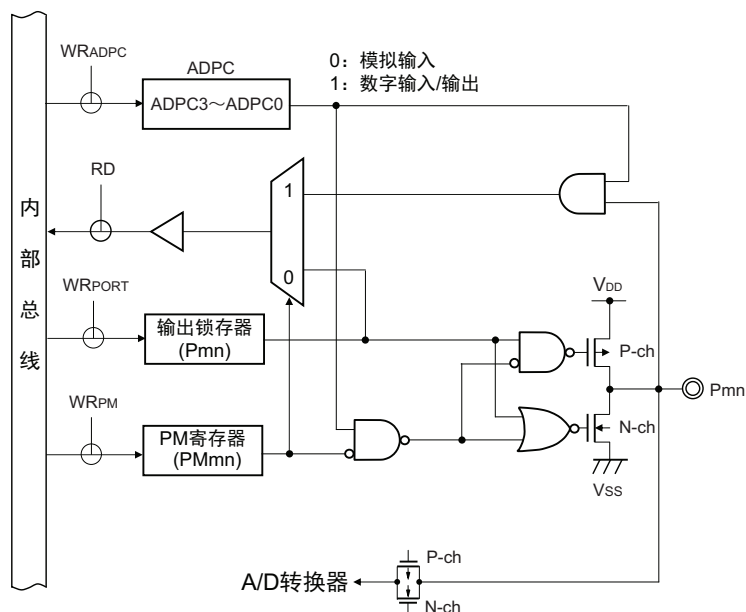
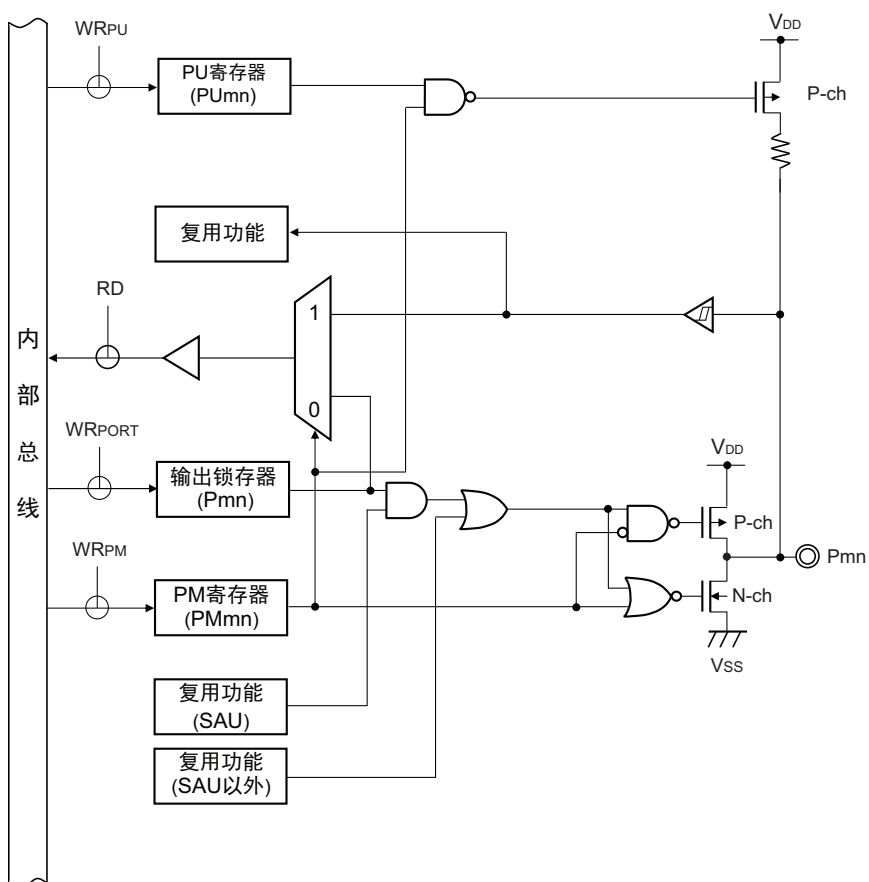


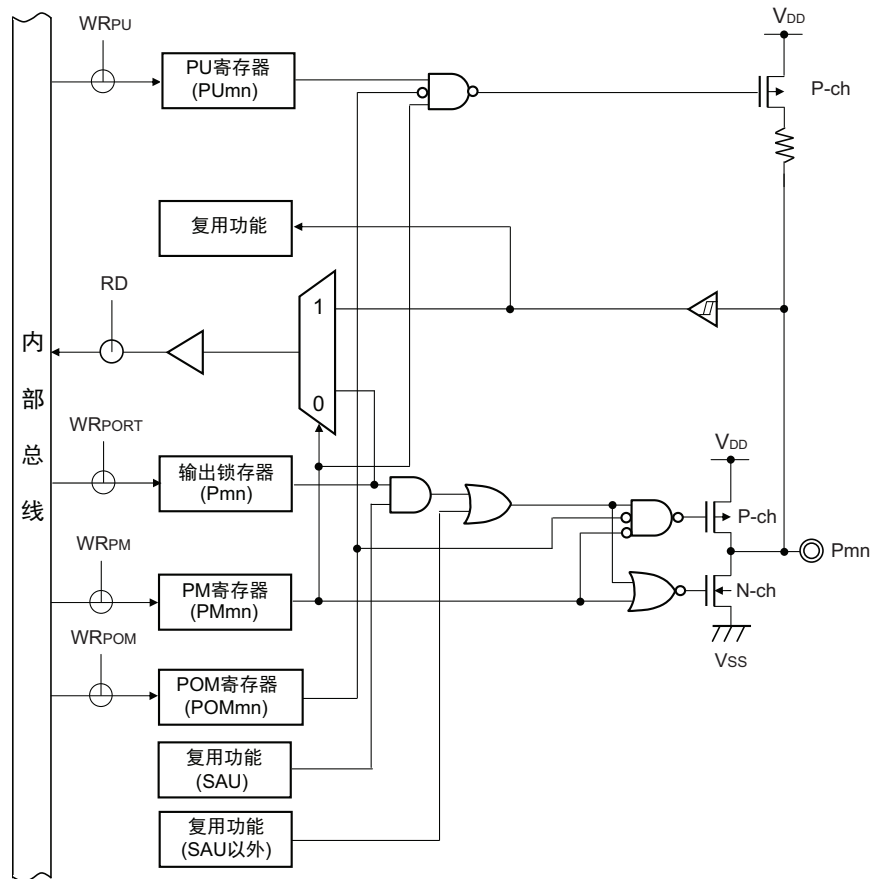
图 2-5 引脚类型 7-1-1 的引脚框图



备注 1. 复用功能请参照“2.1 端口功能”。

2. SAU: 串行阵列单元

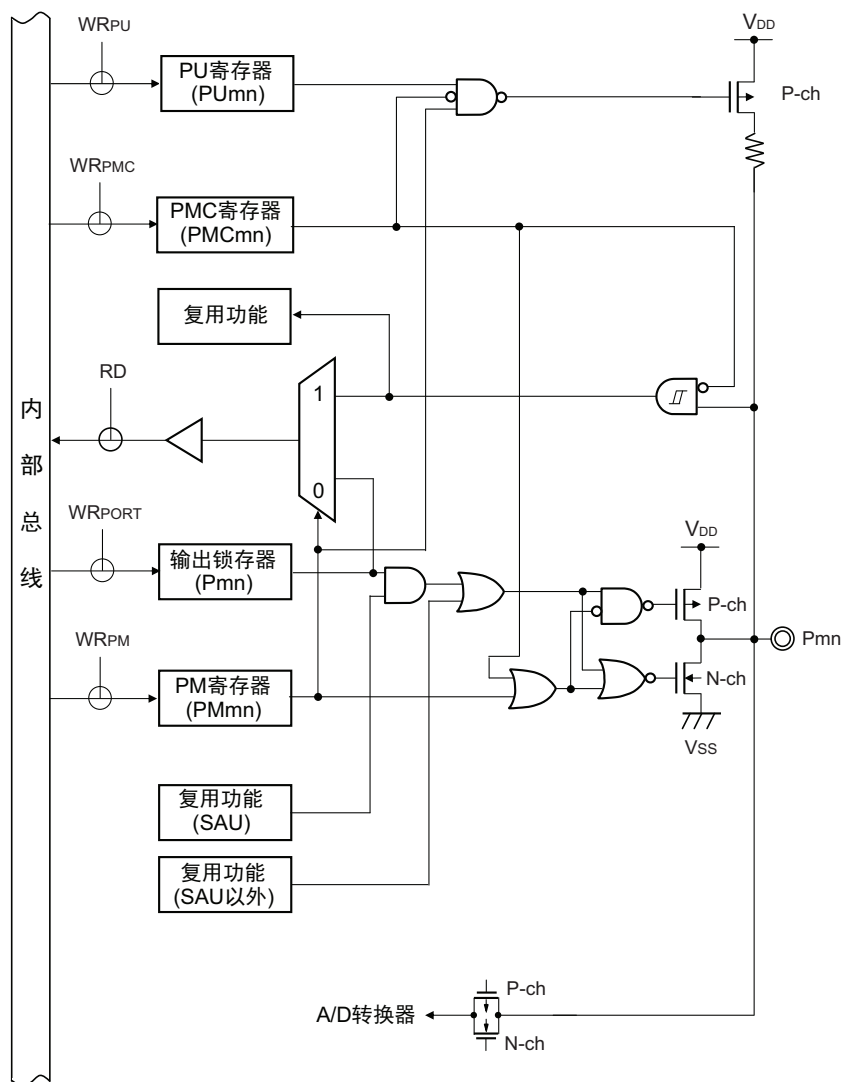
图 2-6 引脚类型 7-1-2 的引脚框图



备注 1. 复用功能请参照“2.1 端口功能”。

## 2. SAU: 串行阵列单元

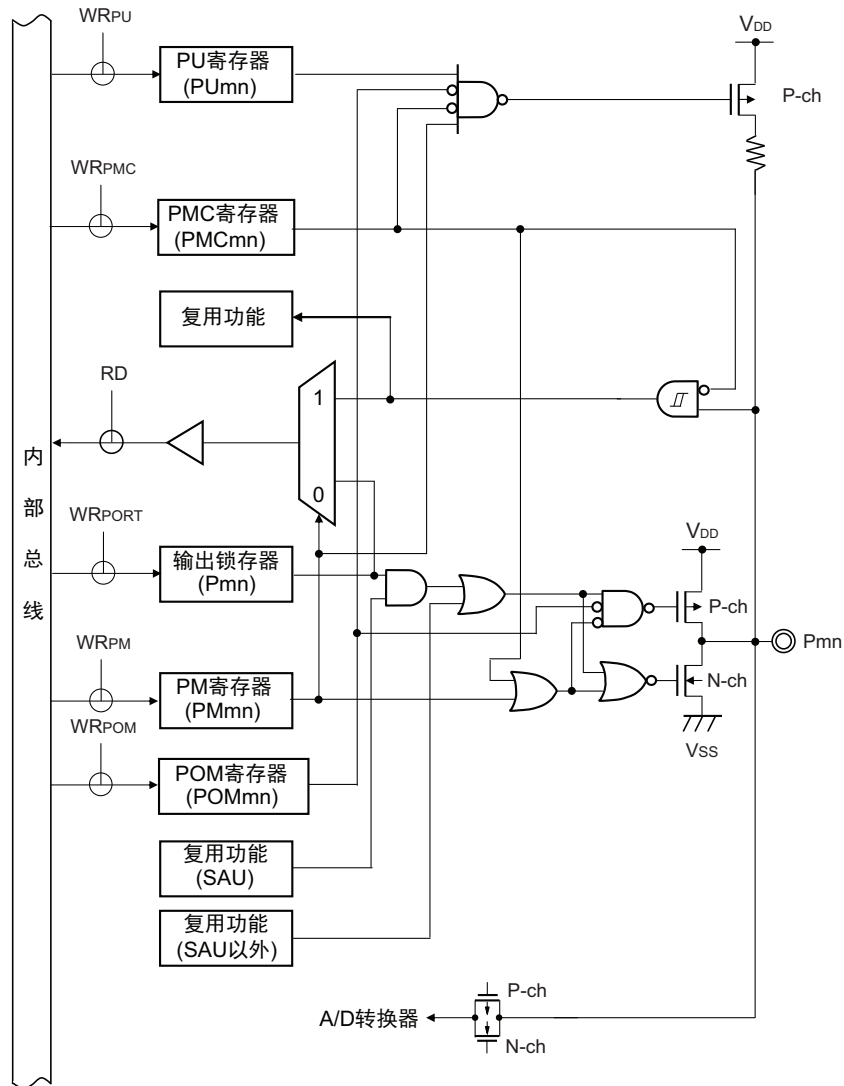
图 2-7 引脚类型 7-3-1 的引脚框图



备注 1. 复用功能请参照“2.1 端口功能”。

2. SAU: 串行阵列单元

图 2-8 引脚类型 7-3-2 的引脚框图

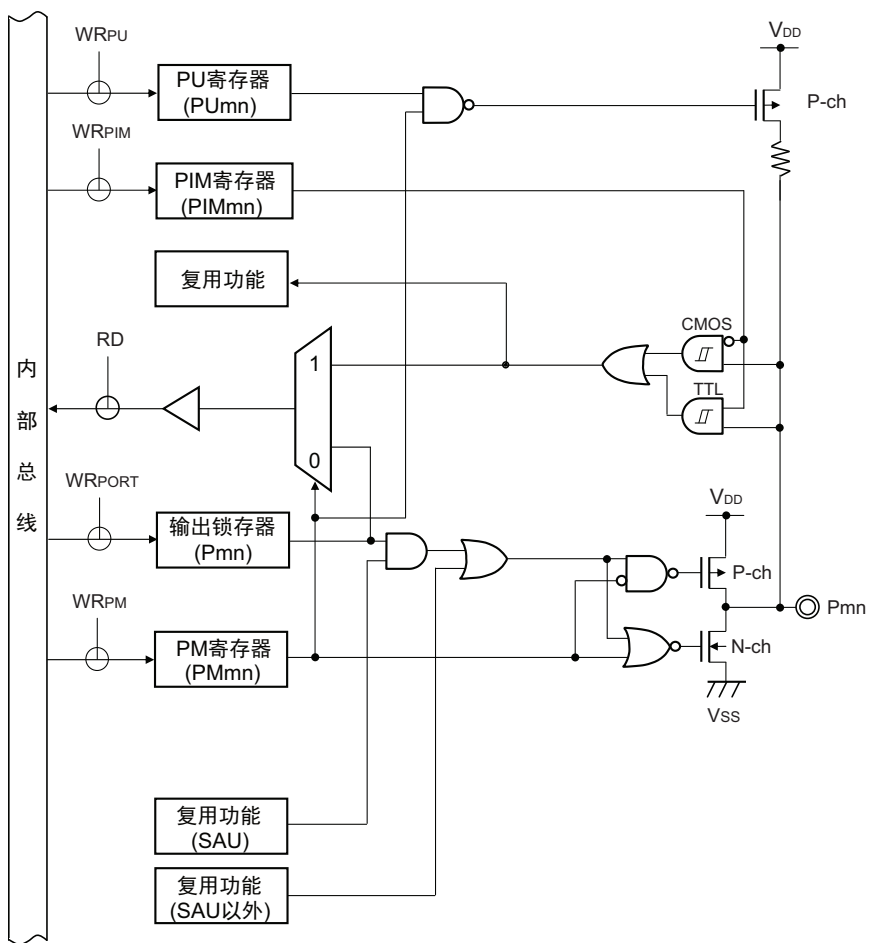


备注 1. 复用功能请参照“2.1 端口功能”。

## 2. SAU: 串行阵列单元



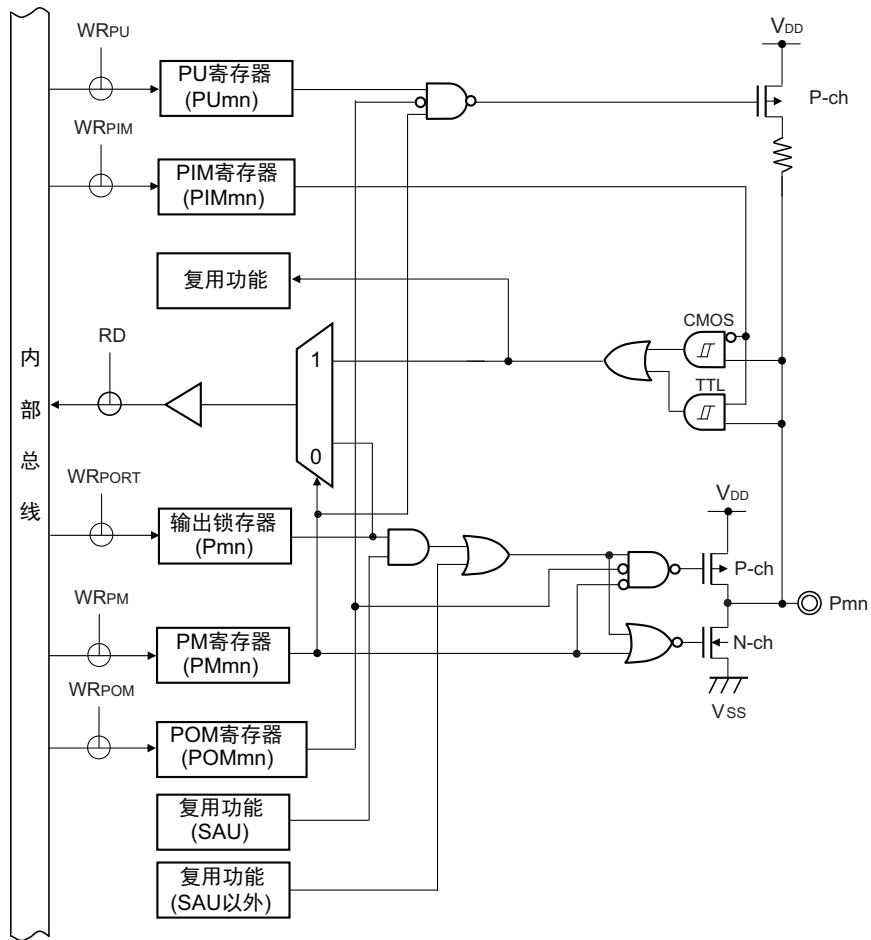
图 2-9 引脚类型 8-1-1 的引脚框图



备注 1. 复用功能请参照“2.1 端口功能”。

2. SAU: 串行阵列单元

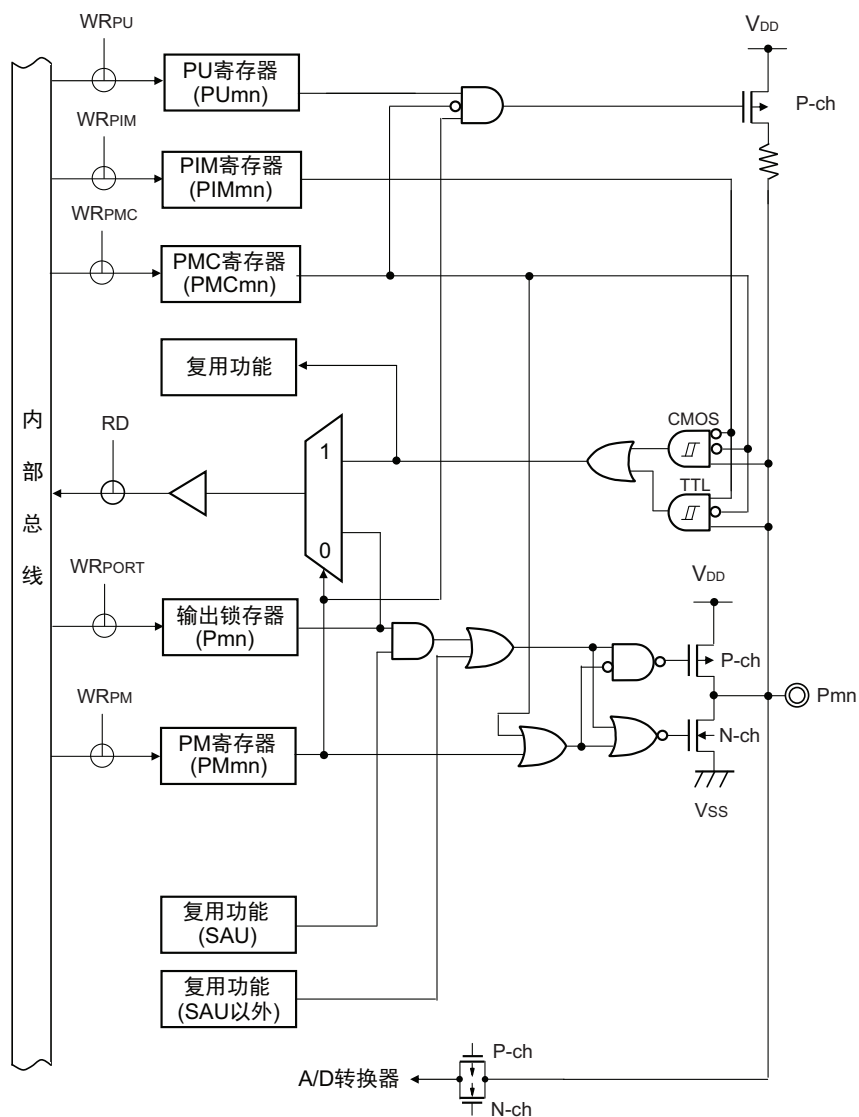
图 2-10 引脚类型 8-1-2 的引脚框图



备注 1. 复用功能请参照“2.1 端口功能”。

## 2. SAU: 串行阵列单元

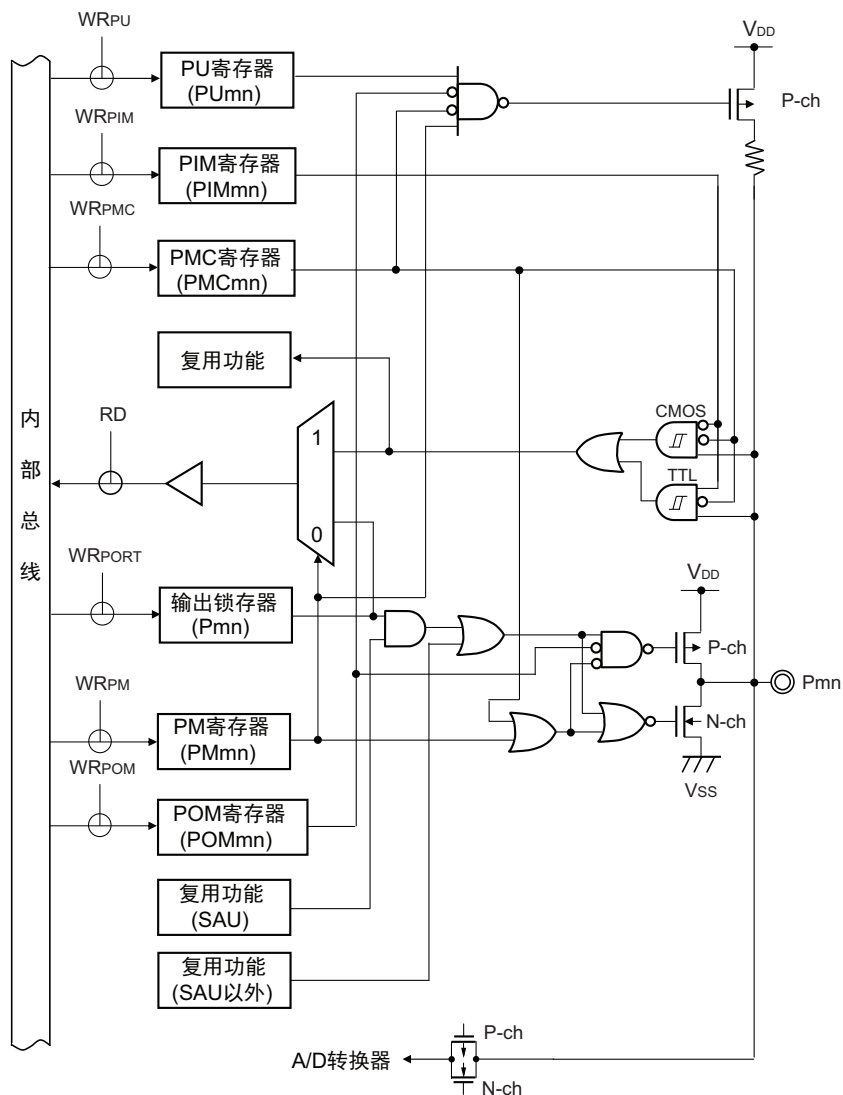
图 2-11 引脚类型 8-3-1 的引脚框图



备注 1. 复用功能请参照“2.1 端口功能”。

2. SAU: 串行阵列单元

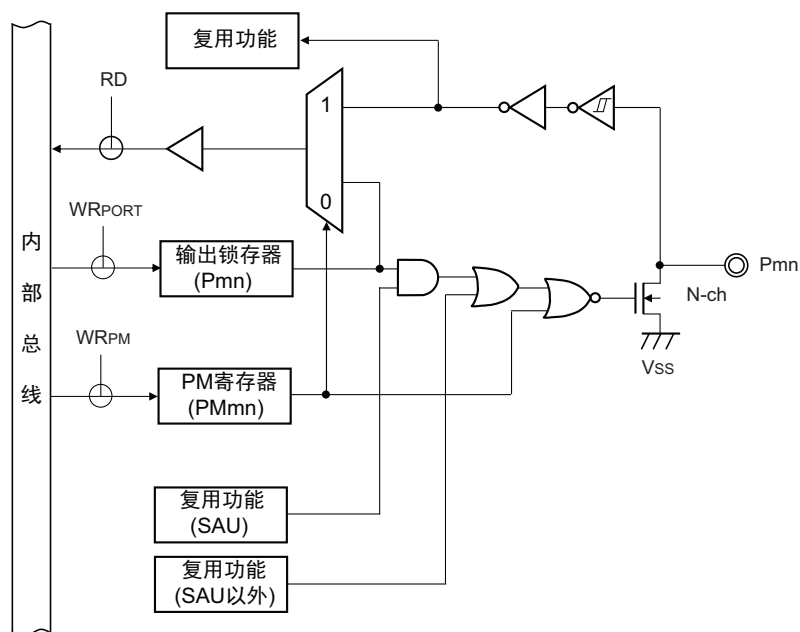
图 2-12 引脚类型 8-3-2 的引脚框图



备注 1. 复用功能请参照“2.1 端口功能”。

## 2. SAU: 串行阵列单元

图 2-13 引脚类型 12-1-1 的引脚框图



备注 1. 复用功能请参照“2.1 端口功能”。

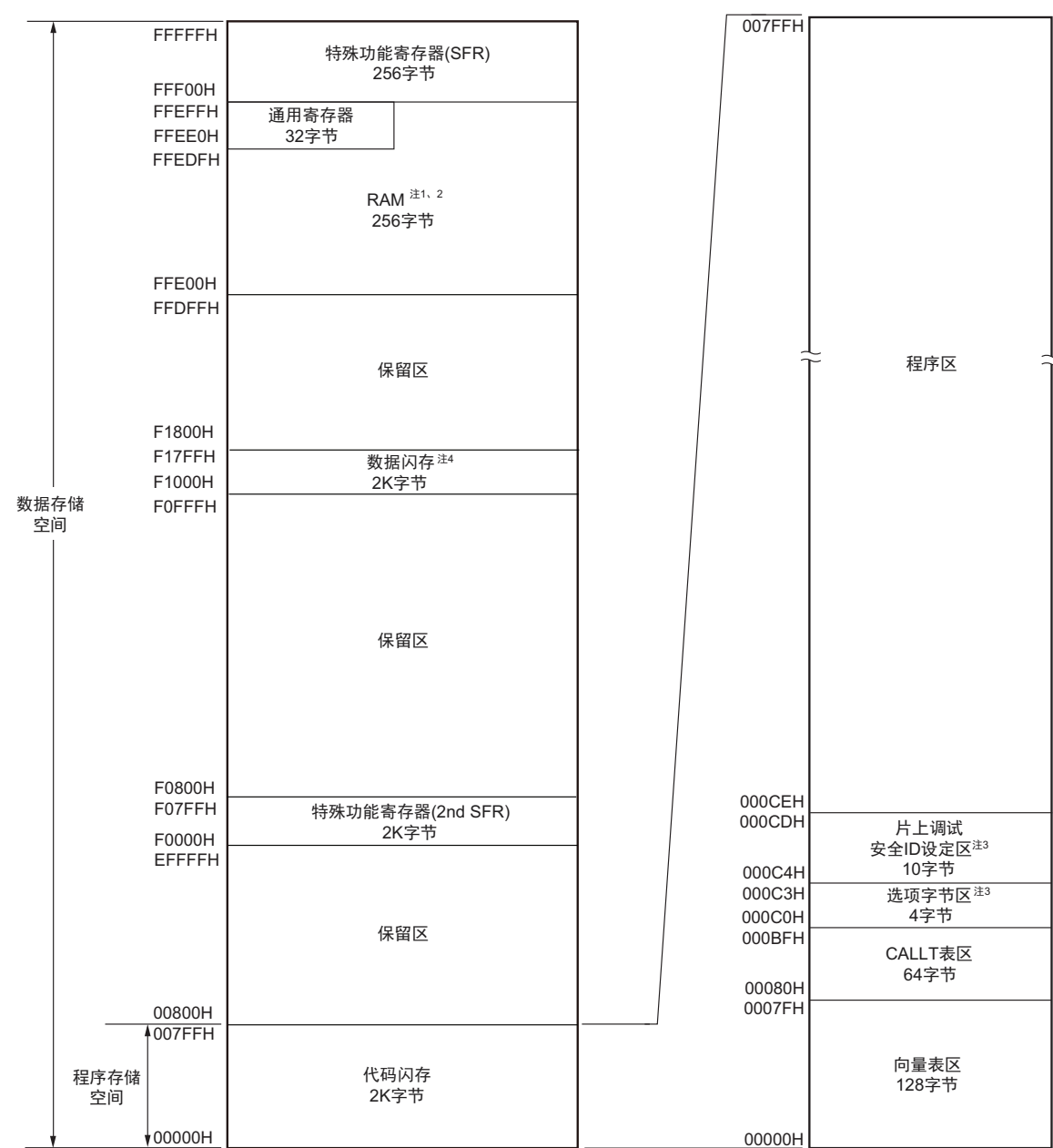
2. SAU: 串行阵列单元

第 3 章 CPU 体系结构

3.1 存储空间

RL78/G12 能存取 1M 字节的地址空间。存储器映像如图 3-1 ~ 图 3-6 所示。

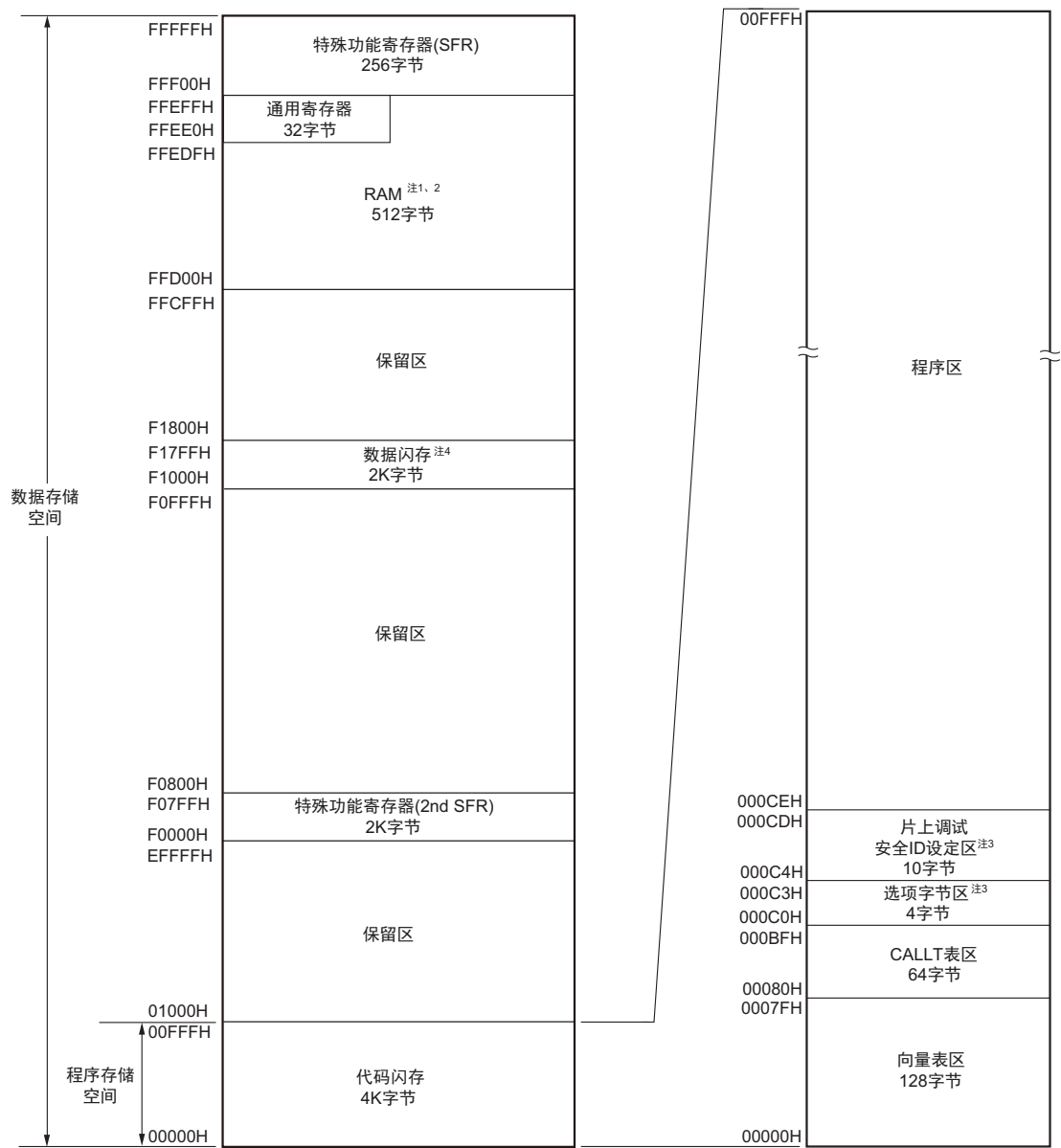
图 3-1 存储器映像（R5F10266、R5F10366）



- 注 1. 在改写数据闪存时，将用于数据闪存库的堆栈分配到 FFEA2H ~ FFEDFH，将用于数据缓冲器和 DMA 传送的 RAM 地址分配到 FFE00H ~ FFE1FH。详细内容请参照“RL78 Family Date Flash Library Type04 User's Manual”（R01US0049）（Japanese only）。
2. 能从除了通用寄存器以外的 RAM 区执行指令。
3. 给 000C0H ~ 000C3H 设定选项字节，并且给 000C4H ~ 000CDH 设定片上调试安全 ID。
4. R5F10366 时为保留区。

- 注意 1. 在允许产生 RAM 奇偶校验错误复位 (RPERDIS=0) 的情况下, 当存取数据时, 必须对“所用 RAM 区”进行初始化; 当从 RAM 区执行指令时, 必须对“所用 RAM 区 +10 字节”的区域进行初始化。通过产生复位, 进入允许产生 RAM 奇偶校验错误复位 (RPERDIS=0) 的状态。详细内容请参照“21.3.2 RAM 奇偶校验错误检测功能”。
2. 因为 R5F10266 的 RAM 只有 256 字节, 所以根据用户的程序规格, 有可能无法确保执行数据闪存库的堆栈区, 因此, 不能进行数据闪存的编程 / 擦除。详细内容请参照““RL78 Family Data Flash Library Type04 User's Manual” (R01US0049) (Japanese only)”。
3. R5F10266 和 R5F10366 不能使用自编程功能。

图 3-2 存储器映像（R5F10x67、R5F10x77、R5F10xA7（x=2、3））



注 1. 在自编程和改写数据闪存时，不能将用于堆栈、数据缓冲器和DMA的传送目标/传送源的RAM地址分配到 FFE20H ~ FFEFFH 的区域。

2. 能从除了通用寄存器以外的 RAM 区执行指令。

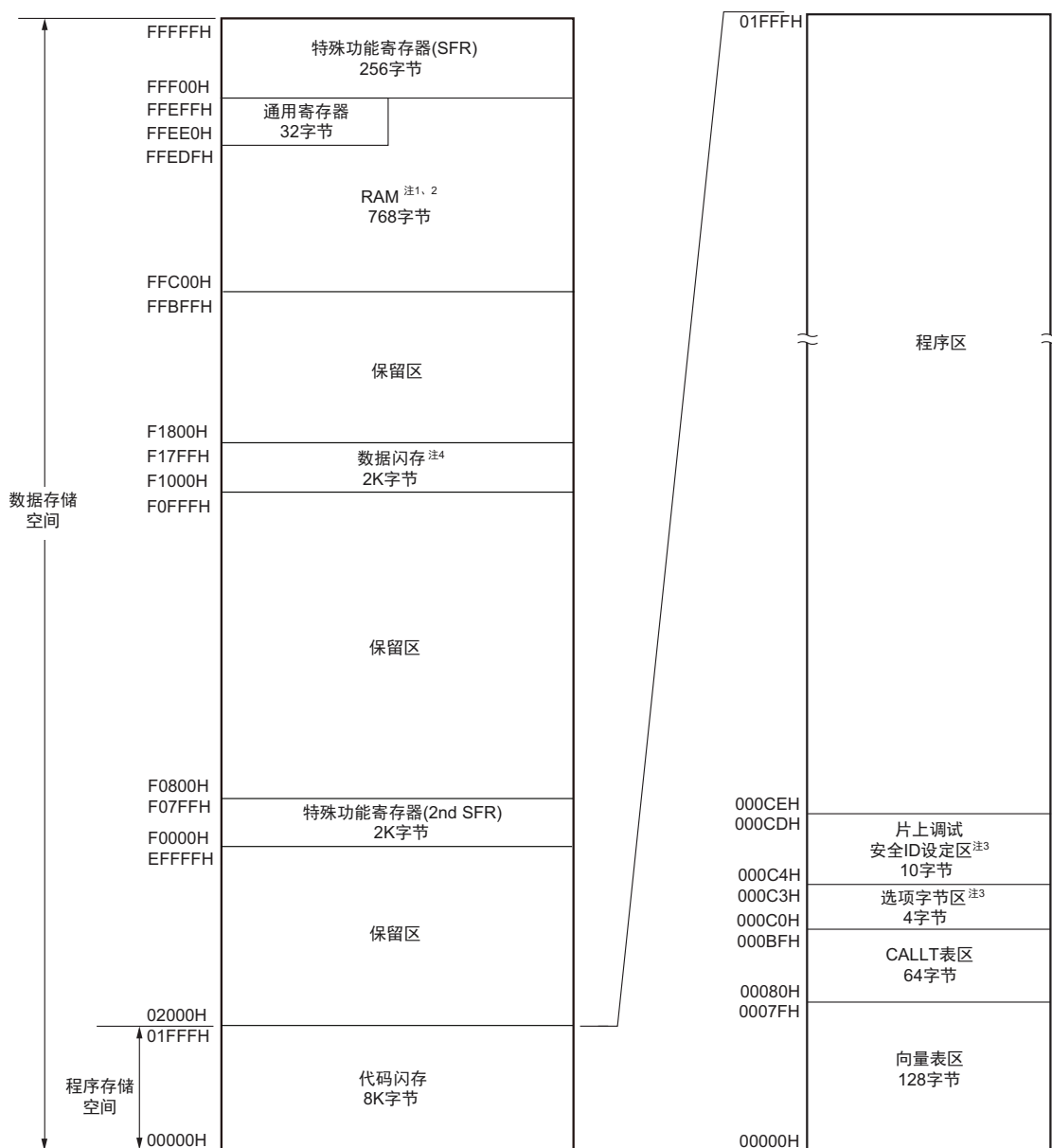
3. 给 000C0H ~ 000C3H 设定选项字节，并且给 000C4H ~ 000CDH 设定片上调试安全 ID。

4. R5F10367、R5F10377、R5F103A7 时为保留区。

注意 在允许产生 RAM 奇偶校验错误复位（RPERDIS=0）的情况下，当存取数据时，必须对“所用 RAM 区”进行初始化；当从 RAM 区执行指令时，必须对“所用 RAM 区 +10 字节”的区域进行初始化。通过产生复位，进入允许产生 RAM 奇偶校验错误复位（RPERDIS=0）的状态。详细内容请参照“21.3.2 RAM 奇偶校验错误检测功能”。



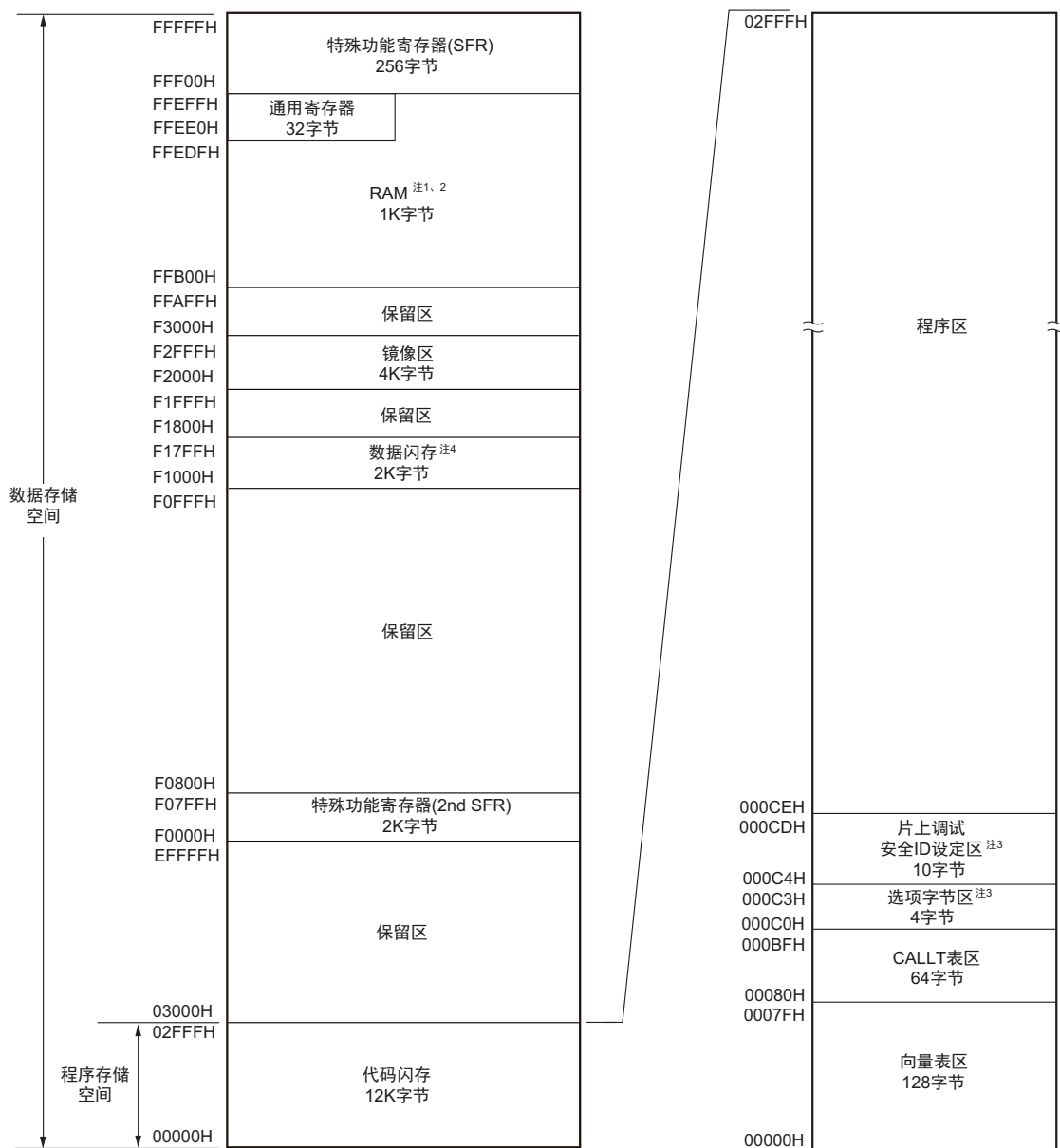
图 3-3 存储器映像 (R5F10x68、R5F10x78、R5F10xA8 (x=2、3))



- 注 1. 在自编程和改写数据闪存时，不能将用于堆栈、数据缓冲器和 DMA 的传送目标 / 传送源中的 RAM 地址分配到 FFE20H ~ FFEFFH 的区域。另外，R5F10x68 和 R5F10x78 的 FFC00H ~ FFC89H 的区域用于各库，所以禁止使用。
2. 能从除了通用寄存器以外的 RAM 区执行指令。
3. 给 000C0H ~ 000C3H 设定选项字节，并且给 000C4H ~ 000CDH 设定片上调试安全 ID。
4. R5F10368、R5F10378、R5F103A8 时为保留区。

注意 在允许产生 RAM 奇偶校验错误复位 (RPERDIS=0) 的情况下，当存取数据时，必须对“所用 RAM 区”进行初始化；当从 RAM 区执行指令时，必须对“所用 RAM 区 +10 字节”的区域进行初始化。通过产生复位，进入允许产生 RAM 奇偶校验错误复位 (RPERDIS=0) 的状态。详细内容请参照“21.3.2 RAM 奇偶校验错误检测功能”。

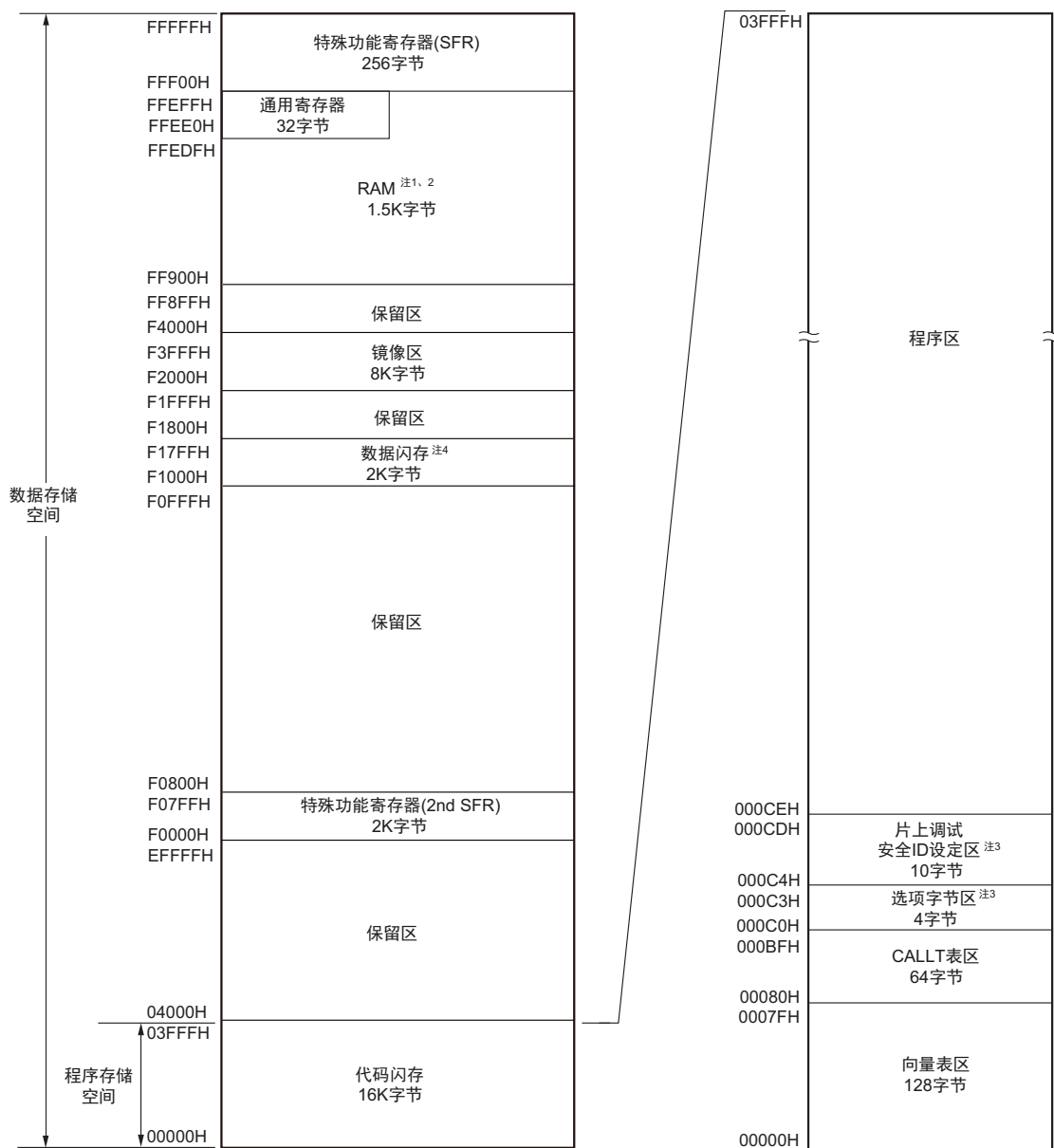
图 3-4 存储器映像 (R5F10x69、R5F10x79、R5F10xA9 (x=2、3))



- 注 1. 在自编程和改写数据闪存时, 不能将用于堆栈、数据缓冲器和DMA的传送目标/传送源的RAM地址分配到FFE20H ~ FFEFFH的区域。另外, R5F10x69和R5F10x79的FFB00H ~ FFC89H的区域用于各库, 所以禁止使用。
2. 能从除了通用寄存器以外的RAM区执行指令。
3. 给000C0H ~ 000C3H设定选项字节, 并且给000C4H ~ 000CDH设定片上调试安全ID。
4. R5F10369、R5F10379、R5F103A9时为保留区。

注意 在允许产生RAM奇偶校验错误复位(RPERDIS=0)的情况下, 当存取数据时, 必须对“所用RAM区”进行初始化; 当从RAM区执行指令时, 必须对“所用RAM区+10字节”的区域进行初始化。通过产生复位, 进入允许产生RAM奇偶校验错误复位(RPERDIS=0)的状态。详细内容请参照“21.3.2 RAM奇偶校验错误检测功能”。

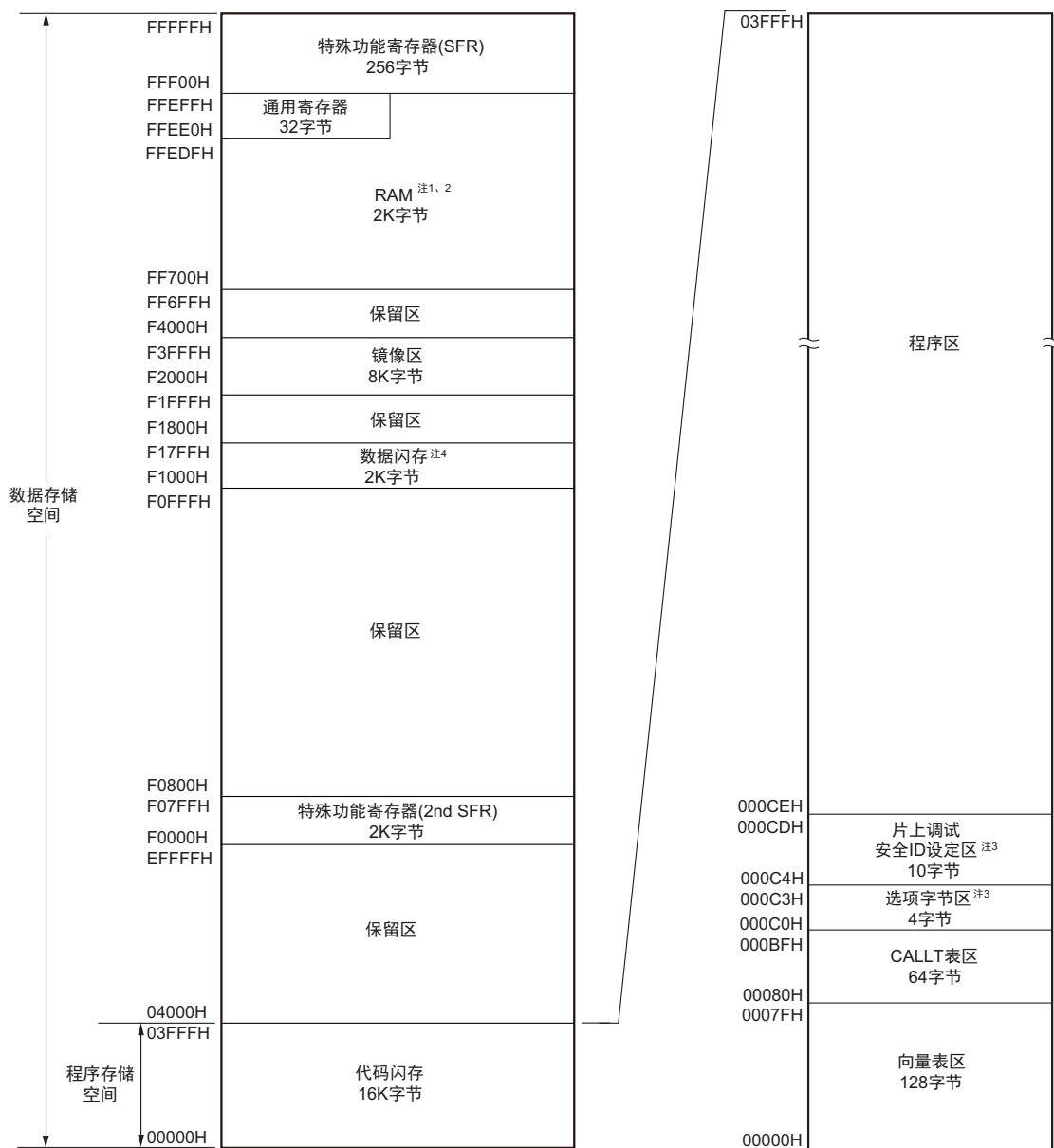
图 3-5 存储器映像 (R5F10x6A、R5F10x7A (x=2、3))



- 注 1. 在自编程和改写数据闪存时，不能将用于堆栈、数据缓冲器和DMA的传送目标/传送源的RAM地址分配到FFE20H～FFEFFH的区域。另外，R5F10x6A和R5F10x7A的FF900H～FFC89H的区域用于各库，所以禁止使用。
2. 能从除了通用寄存器以外的RAM区执行指令。
3. 给000C0H～000C3H设定选项字节，并且给000C4H～000CDH设定片上调试安全ID。
4. R5F1036A和R5F1037A时为保留区。

注意 在允许产生RAM奇偶校验错误复位 (RPERDIS=0) 的情况下，当存取数据时，必须对“所用RAM区”进行初始化；当从RAM区执行指令时，必须对“所用RAM区+10字节”的区域进行初始化。通过产生复位，进入允许产生RAM奇偶校验错误复位 (RPERDIS=0) 的状态。详细内容请参照“21.3.2 RAM奇偶校验错误检测功能”。

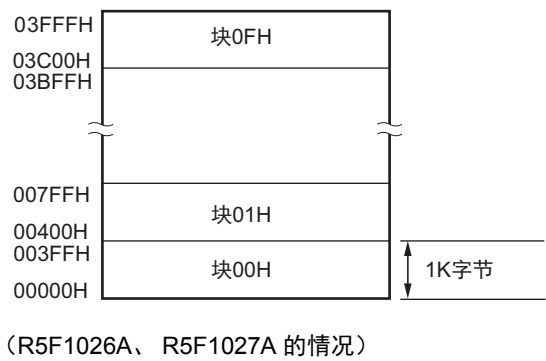
图 3-6 存储器映像 (R5F10xAA (x=2、3))



- 注 1. 在自编程和改写数据闪存时, 不能将用于堆栈、数据缓冲器和DMA的传送目标/传送源的RAM地址分配到 FFE20H ~ FFEFFH 的区域。
2. 能从除了通用寄存器以外的 RAM 区执行指令。
3. 给 000C0H ~ 000C3H 设定选项字节, 并且给 000C4H ~ 000CDH 设定片上调试安全 ID。
4. R5F103AA 时为保留区。

注意 在允许产生 RAM 奇偶校验错误复位 (RPERDIS=0) 的情况下, 当存取数据时, 必须对“所用 RAM 区”进行初始化; 当从 RAM 区执行指令时, 必须对“所用 RAM 区 +10 字节”的区域进行初始化。通过产生复位, 进入允许产生 RAM 奇偶校验错误复位 (RPERDIS=0) 的状态。详细内容请参照“21.3.2 RAM 奇偶校验错误检测功能”。

备注 闪存分为多个块（1 块 =1K 字节）。有关地址值和块号，请参照“表 3-1 闪存的地址值和块号的对应”。



闪存的地址值和块号的对应如下所示。

表 3-1 闪存的地址值和块号的对应

| 地址值             | 块号  | 产品       |  |  |  |  |
|-----------------|-----|----------|--|--|--|--|
| 00000H ~ 003FFH | 00H | R5F10x66 |  |  |  |  |
| 00400H ~ 007FFH | 01H |          |  |  |  |  |
| 00800H ~ 00BFFH | 02H | R5F10x67 |  |  |  |  |
| 00C00H ~ 00FFFH | 03H | R5F10x77 |  |  |  |  |
| 01000H ~ 013FFH | 04H | R5F10x68 |  |  |  |  |
| 01400H ~ 017FFH | 05H | R5F10x78 |  |  |  |  |
| 01800H ~ 01BFFH | 06H |          |  |  |  |  |
| 01C00H ~ 01FFFH | 07H |          |  |  |  |  |
| 02000H ~ 023FFH | 08H | R5F10x69 |  |  |  |  |
| 02400H ~ 027FFH | 09H | R5F10x79 |  |  |  |  |
| 02800H ~ 02BFFH | 0AH |          |  |  |  |  |
| 02C00H ~ 02FFFH | 0BH |          |  |  |  |  |
| 03000H ~ 033FFH | 0CH | R5F10x6A |  |  |  |  |
| 03400H ~ 037FFH | 0DH | R5F10x7A |  |  |  |  |
| 03800H ~ 03BFFH | 0EH | R5F10xAA |  |  |  |  |
| 03C00H ~ 03FFFH | 0FH |          |  |  |  |  |

(x=2、3)

### 3.1.1 内部程序存储空间

内部程序存储空间保存程序和表数据，RL78/G12 内置的 ROM（闪存）如下所示。

表 3-2 内部 ROM 容量

| 产品                         | 内部 ROM |                            |
|----------------------------|--------|----------------------------|
|                            | 构造     | 容量                         |
| R5F10x66                   | 闪存     | 2048×8 位（00000H ~ 007FFH）  |
| R5F10x67、R5F10x77、R5F10xA7 |        | 4096×8 位（00000H ~ 00FFFH）  |
| R5F10x68、R5F10x78、R5F10xA8 |        | 8192×8 位（00000H ~ 01FFFH）  |
| R5F10x69、R5F10x79、R5F10xA9 |        | 12288×8 位（00000H ~ 02FFFH） |
| R5F10x6A、R5F10x7A、R5F10xAA |        | 16384×8 位（00000H ~ 03FFFH） |

（x=2、3）

内部程序的存储空间分为以下区域。

#### (1) 向量表区

将 00000H ~ 0007FH 的 128 字节区域保留为向量表区，向量表区保存在复位或者产生各中断请求时需要转移的程序起始地址。另外，因为向量码为 2 字节，所以中断的转移目标地址为 00000H ~ 0FFFFH 的 64K 地址。

偶数地址保存 16 位地址中的低 8 位，奇数地址保存 16 位地址中的高 8 位。

表 3-3 向量表（20、24 引脚产品）

| 向量表地址 | 中断源                            |
|-------|--------------------------------|
| 0000H | RESET、POR、LVD、WDT、TRAP、IAW、RPE |
| 0004H | INTWDTI                        |
| 0006H | INTLVI                         |
| 0008H | INTP0                          |
| 000AH | INTP1                          |
| 000CH | INTP2                          |
| 000EH | INTP3                          |
| 0010H | INTDMA0 注                      |
| 0012H | INTDMA1 注                      |
| 0014H | INTST0/INTCSI00/INTIIC00 注     |
| 0016H | INTSR0/INTCSI01 注 /INTIIC01 注  |
| 0018H | INTSRE0                        |
| 001AH | INTTM01H                       |
| 001CH | INTTM03H                       |
| 001EH | INTICA0                        |
| 0020H | INTTM00                        |
| 0022H | INTTM01                        |
| 0024H | INTTM02                        |
| 0026H | INTTM03                        |
| 0028H | INTAD                          |
| 002AH | INTIT                          |
| 002CH | INTKR                          |
| 002EH | INTMD                          |
| 0030H | INTFL                          |
| 007EH | BRK                            |

注 R5F102 产品

表 3-4 向量表 (30 引脚产品)

| 向量表地址 | 中断源                              |
|-------|----------------------------------|
| 0000H | RESET、POR、LVD、WDT、TRAP、IAW、RPE   |
| 0004H | INTWDTI                          |
| 0006H | INTLVI                           |
| 0008H | INTP0                            |
| 000AH | INTP1                            |
| 000CH | INTP2                            |
| 000EH | INTP3                            |
| 0010H | INTP4                            |
| 0012H | INTP5                            |
| 0014H | INTST2/INTCSI20 注 /INTIIC20 注    |
| 0016H | INTSR2 注                         |
| 0018H | INTSRE2 注                        |
| 001AH | INTDMA0 注                        |
| 001CH | INTDMA1 注                        |
| 001EH | INTST0/INTCSI00/INTIIC00 注       |
| 0020H | INTSR0                           |
| 0022H | INTSRE0/INTTM01H                 |
| 0024H | INTST1 注                         |
| 0026H | INTSR1 注 /INTCSI11 注 /INTIIC11 注 |
| 0028H | INTFL                            |
|       | INTTM03H                         |
| 002AH | INTIICA0                         |
| 002CH | INTTM00                          |
| 002EH | INTTM01                          |
| 0030H | INTTM02                          |
| 0032H | INTTM03                          |
| 0034H | INTAD                            |
| 0038H | INTIT                            |
| 0042H | INTTM04                          |
| 0044H | INTTM05                          |
| 0046H | INTTM06                          |
| 0048H | INTTM07                          |
| 005EH | INTMD                            |
| 0062H | INTFL                            |
| 007EH | BRK                              |

注 R5F102 产品



## (2) CALLT 指令表区

00080H ~ 000BFH 的 64 字节区域能保存 2 字节调用指令 (CALLT) 的子程序入口地址。必须给子程序入口地址设定 00000H ~ 0FFFFH 内的值 (因为地址码为 2 字节)。

## (3) 选项字节区

000C0H ~ 000C3H 的 4 字节区域用作选项字节区。详细内容请参照“第 23 章 选项字节”。

## (4) 片上调试安全 ID 设定区

000C4H ~ 000CDH 的 10 字节区域用作片上调试安全 ID 设定区。详细内容请参照“第 25 章 片上调试功能”。

### 3.1.2 镜像区

RL78/G12 将 00000H ~ 0FFFFH 的代码闪存区镜像到 F0000H ~ FFFFFH（通过处理器模式控制寄存器（PMC）进行设定）。

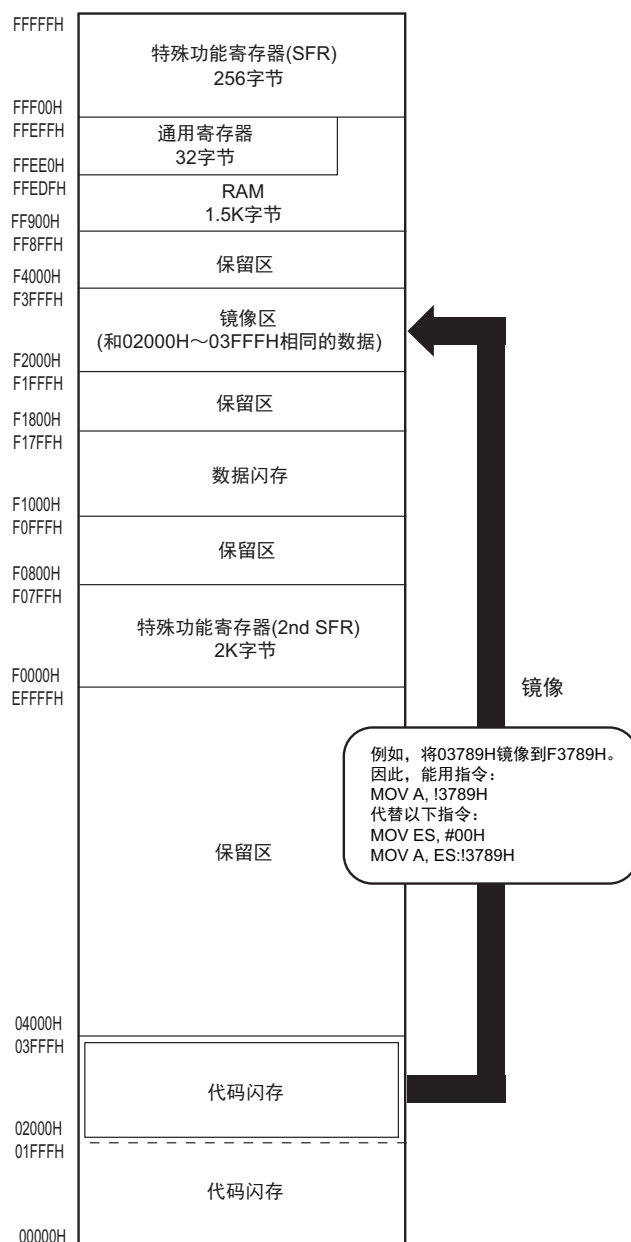
能通过从镜像目标的 F0000H ~ FFFFFH 读数据来使用操作数中不具有 ES 寄存器的指令，因此能用短代码读代码闪存的内容。但是，不能将代码闪存区镜像到 SFR、扩展 SFR、RAM 区以及保留区。

有关各产品的镜像区，请参照“3.1 存储空间”。

镜像区为只读区，不能从此区域取指令。

例子如下所示。

例 R5F1026A/R5F1027A（闪存为 16K 字节，RAM 为 1.5K 字节）的情况



PMC 寄存器的说明如下。

- **处理器模式控制寄存器（PMC）**  
这是设定要镜像到F0000H～FFFFFH的闪存空间的寄存器。  
通过1位或者8位存储器操作指令设定PMC寄存器。  
在产生复位信号后，此寄存器的值变为“00H”。

图 3-7 处理器模式控制寄存器 (PMC) 的格式

地址: FFFFEH      复位后: 00H      R/W

| 符号  | 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0   |
|-----|---|---|---|---|---|---|---|-----|
| PMC | 0 | 0 | 0 | 0 | 0 | 0 | 0 | MAA |

|     |                                        |
|-----|----------------------------------------|
| MAA | 要镜像到 F0000H ~ FFFFFH 的闪存空间的设定          |
| 0   | 将 00000H ~ 0FFFFH 镜像到 F0000H ~ FFFFFH。 |
| 1   | 禁止设定。                                  |

注意 1. 必须将 bit0 (MAA) 置初始值“0”。

2. 在设定 PMC 寄存器后, 等待至少 1 条指令后才能存取镜像区。

### 3.1.3 内部数据存储空间

RL78/G12 内置以下 RAM。

表 3-5 内部 RAM 容量

| 产品                         | 内部 RAM                     |
|----------------------------|----------------------------|
| R5F10x66                   | 256×8 位 (FFE00H ~ FFEFFH)  |
| R5F10x67、R5F10x77、R5F10xA7 | 512×8 位 (FFD00H ~ FFEFFH)  |
| R5F10x68、R5F10x78、R5F10xA8 | 768×8 位 (FFC00H ~ FFEFFH)  |
| R5F10x69、R5F10x79、R5F10xA9 | 1024×8 位 (FFB00H ~ FFEFFH) |
| R5F10x6A、R5F10x7A          | 1536×8 位 (FF900H ~ FFEFFH) |
| R5F10xAA                   | 2048×8 位 (FF700H ~ FFEFFH) |

(x=2、3)

内部 RAM 除了能用作数据区以外，还能作为程序区写指令后并且执行（不能在分配通用寄存器的区域执行指令）。给内部 RAM 区中的 FFEE0H ~ FFEFFH 的 32 字节区域分配了以 8 个 8 位寄存器为 1 组的 4 组通用寄存器。通用寄存器不能执行指令。

另外，堆栈存储器使用内部 RAM。

注意 1. 不能将分配通用寄存器（FFEE0H ~ FFEFFH）的空间用于取指令和堆栈区。

2. 在自编程或者改写数据闪存时，不能将各库使用的堆栈、数据缓冲器和用于 DMA 传送的 RAM 地址分配到以下所示产品的 RAM 区。详细内容请参照“RL78 Family Flash Self-Programming Library Type01 User's Manual”（R01US0050）（Japanese only）和“RL78 Family Data Flash Library Type04 User's Manual”（R01US0049）（Japanese only）。

R5F10266: FFE20H ~ FFEA1H、FFEE0H ~ FFEFFH

（数据闪存库使用的堆栈不能分配到 FFEA2H ~ FFEDFH，用于数据缓冲器和 DMA 传送的 RAM 地址不能分配到 FFE00H ~ FFE1FH。）

R5F102mn、R5F103mn: FFE20H ~ FFEFFH

m: 引脚数记号（m=6、7、A），n: ROM 容量记号（n=7、8、9、A）

3. 在自编程和改写数据闪存时，以下产品的 RAM 区域用于各库，所以禁止使用。（参照图 3-3 ~ 图 3-5 存储器映像）

R5F102m8、R5F103m8: FFC00H ~ FFC89H

R5F102m9、R5F103m9: FFB00H ~ FFC89H

R5F102mA、R5F103mA: FF900H ~ FFC89H

m: 引脚数记号（m=6、7）

### 3.1.4 特殊功能寄存器（SFR: Special Function Register）的区域

内部外围硬件的特殊功能寄存器（SFR）分配在 FFF00H ~ FFFFFH 的区域（参照“3.2.4 特殊功能寄存器（SFR: Special Function Register）”的表 3-6）。

注意 不能存取未分配 SFR 的地址。

### 3.1.5 扩展特殊功能寄存器（2nd SFR: 2nd Special Function Register）的区域

内部外围硬件的扩展特殊功能寄存器（2nd SFR）分配在 F0000H ~ F07FFH 的区域（参照“3.2.5 扩展特殊功能寄存器（2nd SFR: 2nd Special Function Register）”的表 3-7）。

在此区域中分配了 SFR 区（FFF00H ~ FFFFFH）以外的 SFR，但是扩展 SFR 区的存取指令比 SFR 区长 1 字节。

注意 不能存取未分配扩展 SFR 的地址。

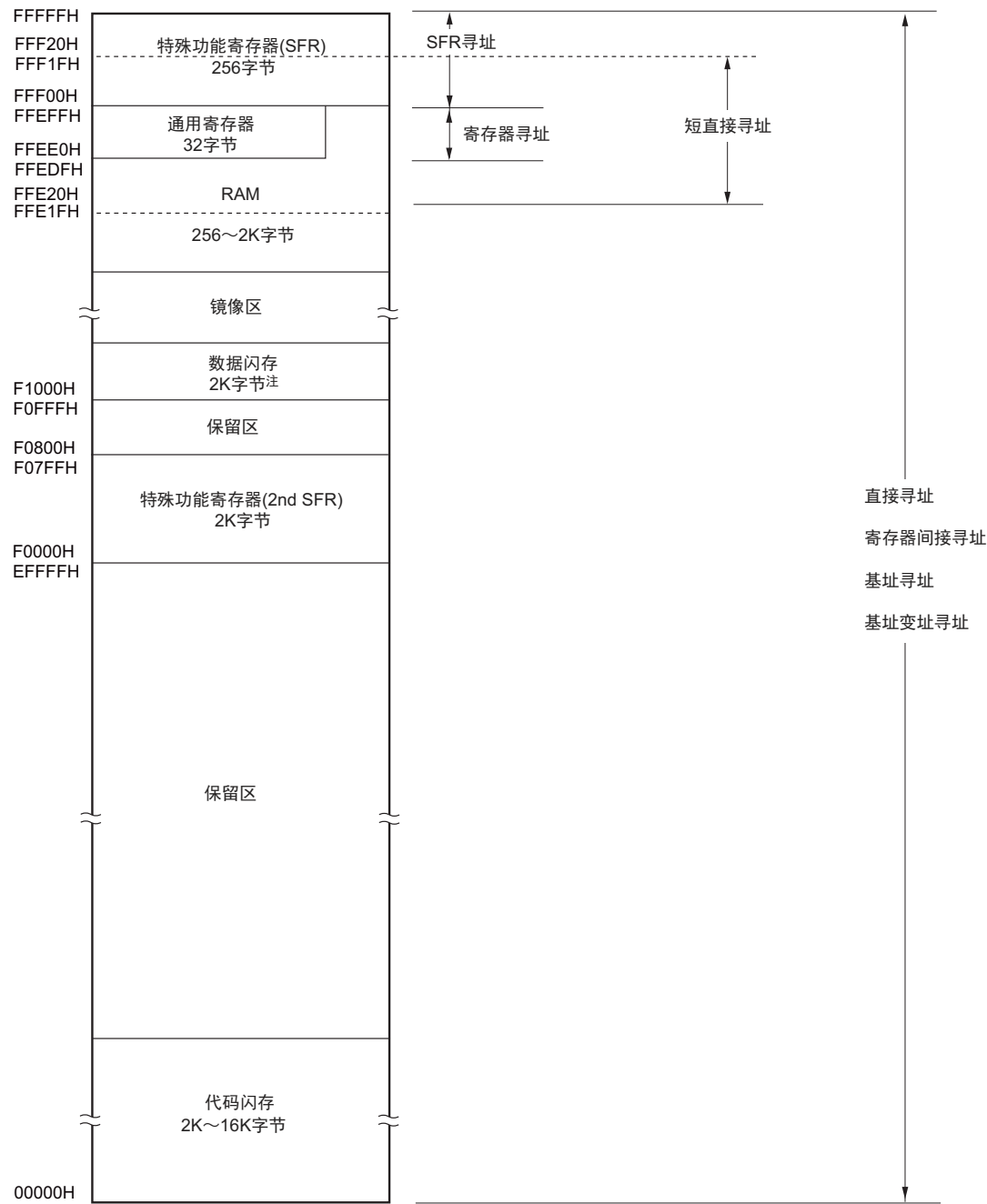
3.1.6 数据存储器的寻址

所谓寻址，是指定下一次要执行的指令地址以及指令执行操作对象的寄存器或者存储器等地址的方法。

对于指令执行操作对象的存储器的寻址，考虑到可操作性等，RL78 微控制器提供了丰富的寻址方式。尤其是能根据特殊功能寄存器（SFR）和通用寄存器等各种功能进行特殊的寻址。数据存储器和寻址的对应如图 3-8 所示。

有关各寻址的详细内容，请参照“3.4 处理数据地址的寻址”。

图 3-8 数据存储器和寻址的对应



注 R5F103 产品时为保留区。

## 3.2 处理器的寄存器

RL78/G12 内置以下处理器的寄存器。

### 3.2.1 控制寄存器

这是具有控制程序顺序、状态和堆栈存储器等专用功能的寄存器。在控制寄存器中有程序计数器（PC）、程序状态字（PSW）和堆栈指针（SP）。

#### (1) 程序计数器（PC）

程序计数器是保存下一次要执行的程序地址信息的 20 位寄存器。

在通常运行时，根据预取的指令码字节数自动进行递增。在执行转移指令时，设定立即数或者寄存器的内容。

在产生复位信号后，给程序计数器的低 16 位设定地址 0000H 和 0001H 的复位向量表的值，并且将程序计数器的高 4 位清“0000”。

图 3-9 程序计数器的结构



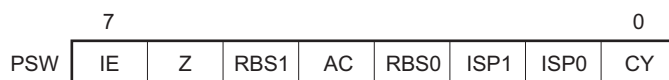
#### (2) 程序状态字（PSW）

程序状态字是由各种标志组成的 8 位寄存器，通过执行指令对这些标识进行置位和清除。

在接受向量中断请求以及执行 PUSH PSW 指令时，将程序状态字的内容保存到堆栈区，而在执行 RETB 指令、RETI 指令或者 POP PSW 指令时恢复程序状态字的内容。

在产生复位信号后，PSW 的值变为“06H”。

图 3-10 程序状态字的结构



##### (a) 中断允许标志（IE）

这是控制 CPU 的中断请求接受运行的标志。

当 IE 位是“0”时，为中断禁止（DI）状态，禁止全部可屏蔽中断请求。

当 IE 位是“1”时，为中断允许（EI）状态，通过优先级控制标志（ISP1、ISP0）、各中断源的中断屏蔽标志和优先级指定标志进行可屏蔽中断请求的接受控制。

通过执行 DI 指令或者接受中断，将此标志清“0”；通过执行 EI 指令，将此标志置“1”。

##### (b) 零标志（Z）

当运算或者比较结果为零或者相等时，将此标志置“1”。否则，将此标志清“0”。

## (c) 寄存器组选择标志 (RBS0、RBS1)

这是从 4 组寄存器中选择 1 组的 2 位标志。

此标志保存通过执行 SEL RBn 指令所选寄存器组的 2 位信息。

## (d) 辅助进位标志 (AC)

当运算结果在 bit3 产生进位或者借位时，将此标志置“1”。否则，将此标志清“0”。

## (e) 优先级控制标志 (ISP1、ISP0)

这是管理能接受的可屏蔽向量中断优先级的标志。禁止接受优先级指定标志寄存器 (PR00L、PR00H、PR01L、PR01H、PR02L、PR02H、PR10L、PR10H、PR11L、PR11H、PR12L、PR12H) (参照 15.3.3) 指定的低于 ISP0 标志值和 ISP1 标志值的向量中断请求。另外，实际上通过中断允许标志 (IE) 的状态控制是否接受向量中断请求。

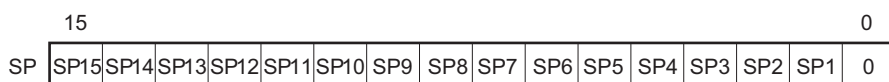
## (f) 进位标志 (CY)

这是在执行加减运算指令时保存上溢和下溢的标志。另外，在执行循环指令时保存移出的值，并且在执行位操作指令时用作位累加器。

## (3) 堆栈指针 (SP)

这是保存存储器堆栈区起始地址的 16 位寄存器。只有内部 RAM 区才能设定为堆栈区。

图 3-11 堆栈指针的结构



在通过堆栈指针进行堆栈寻址过程中，SP 在写堆栈存储器（压栈）时先递减，而在读堆栈存储器（退栈）后递增。

注意 1. 在产生复位信号后，SP 的内容变为不定值，因此必须在使用堆栈前对 SP 进行初始化。

2. 禁止将通用寄存器的分配空间 (FFEE0H ~ FFEFFH) 用作取指令或者堆栈区域。

3. 在自编程或者改写数据闪存时，不能将各库使用的堆栈、数据缓冲器和用于 DMA 传送的 RAM 地址分配到以下所示产品的 RAM 区。详细内容请参照“RL78 Family Flash Self-Programming Library Type01 User's Manual” (R01US0050) (Japanese only) 和“RL78 Family Data Flash Library Type04 User's Manual” (R01US0049) (Japanese only)。

R5F10266: FFE20H ~ FFEA1H、FFEE0H ~ FFEFFH

(数据闪存库使用的堆栈不能分配到 FFEA2H ~ FFEDFH，用于数据缓冲器和 DMA 传送的 RAM 地址不能分配到 FFE00H ~ FFE1FH。)

R5F102mn、R5F103mn: FFE20H ~ FFEFFH

m: 引脚数记号 (m=6、7、A)，n: ROM 容量记号 (n=7、8、9、A)

4. 在自编程和改写数据闪存时，以下产品的 RAM 区域用于各库，所以禁止使用。(参照图 3-3 ~ 图 3-5 存储器映像)

R5F102m8、R5F103m8: FFC00H ~ FFC89H

R5F102m9、R5F103m9: FFB00H ~ FFC89H

R5F102mA、R5F103mA: FF900H ~ FBC89H

m: 引脚数记号 (m=6、7)

3.2.2 通用寄存器

通用寄存器被映像到数据存储器的特定地址（FFEE0H ~ FFEFFH），以 8 个 8 位寄存器（X、A、C、B、E、D、L、H）为 1 组的 4 组寄存器构成。

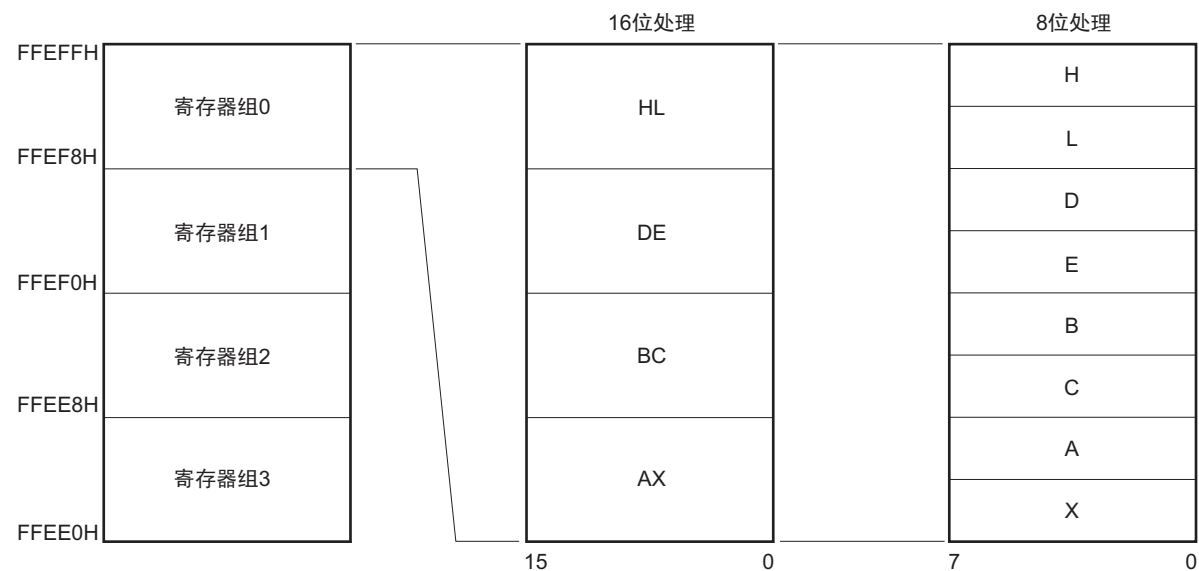
各寄存器除了能分别用作 8 位寄存器以外，还能将 2 个 8 位寄存器成对用作 1 个 16 位寄存器（AX、BC、DE、HL）。

通过 CPU 控制指令（SEL RBn）设定执行指令时使用的寄存器组。因为结构为 4 个寄存器组，所以能对通常处理使用的寄存器和中断处理使用的寄存器进行寄存器组的切换，建立高效率的程序。

注意 禁止将分配到通用寄存器的空间（FFEE0H ~ FFEFFH）用于取指令和堆栈区。

图 3-12 通用寄存器的结构

(a) 功能名称

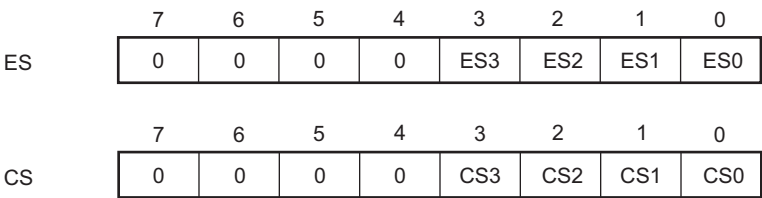




3.2.3 ES 寄存器和 CS 寄存器

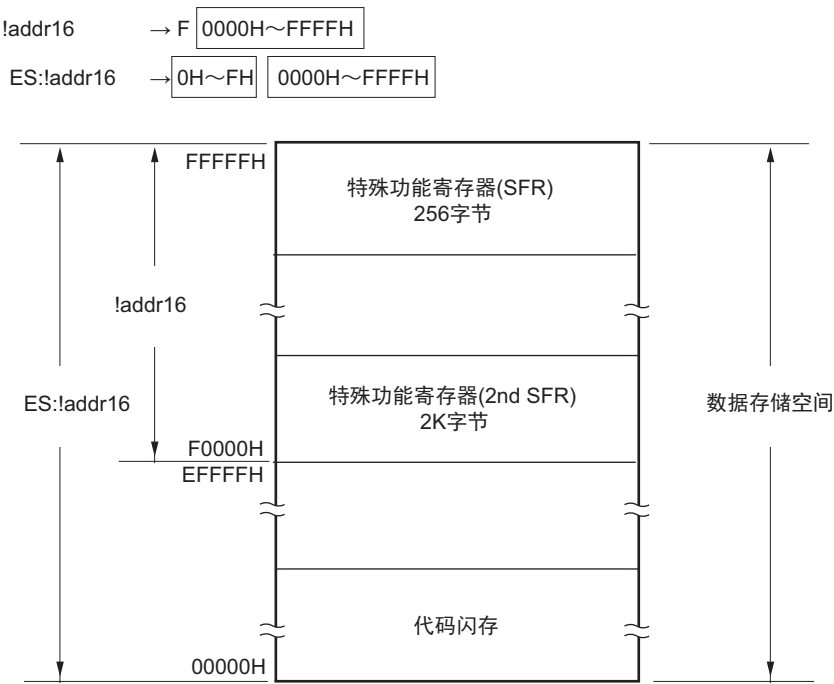
能通过 ES 寄存器指定数据存取并且通过 CS 寄存器（寄存器直接寻址）指定执行转移时的高位地址。  
ES 寄存器复位后的初始值为“0FH”，CS 寄存器复位后的初始值为“00H”。

图 3-13 ES/CS 寄存器的结构



能通过 16 位地址进行存取的数据区是 F0000H ~ FFFFFH 的 64K 字节空间，但是如果附加“ES:”，就能扩展到 00000H ~ FFFFFH 的 1M 字节空间。

图 3-14 数据存取区的扩展



### 3.2.4 特殊功能寄存器（SFR：Special Function Register）

SFR 是和通用寄存器不同的并且分别具有特殊功能的寄存器。

SFR 空间分配在 FFF00H ~ FFFFFH 的区域。

和通用寄存器一样，能通过运算指令、传送指令和位操作指令来操作 SFR。能操作的位单位（1、8、16）因各 SFR 而不同。

各操作位单位的指定方法如下所示。

- 1位操作  
给1位操作指令的操作数（sfr.bit）进行以下的记述：  
已定义位名的情况：<位名>  
没有定义位名的情况：<寄存器名>.<位号>或者<地址>.<位号>
- 8位操作  
给8位操作指令的操作数（sfr）记述汇编程序定义的符号，也能指定地址。
- 16位操作  
给16位操作指令的操作数（sfrp）记述汇编程序定义的符号。当指定地址时，必须记述偶数地址。

SFR 一览表如表 3-6 所示。表中的项目的含义如下所示。

- 符号  
这是表示特殊功能寄存器地址的符号。在汇编程序中为保留字，在编译程序中通过 #pragma sfr 指令定义为 sfr 变量。在使用汇编程序、调试程序和仿真程序时，能记述为指令的操作数。
- R/W  
表示能否读（Read）写（Write）相应的特殊功能寄存器。  
R/W：可读写  
R：只能读  
W：只能写
- 可操作的位单位  
“○”表示能操作的位单位（1、8、16）。“—”表示不能操作的位单位。
- 复位后  
表示在产生复位信号后的各个寄存器的状态。

**注意** 不能存取未分配 SFR 的地址。

**备注** 有关扩展 SFR（2nd SFR），请参照“3.2.5 扩展特殊功能寄存器（2nd SFR：2nd Special Function Register）”。

表 3-6 SFR 一览表 (1/4)

| 地址     | 特殊功能寄存器（SFR）名称   | 符号             |       | R/W   | 可操作位的范围 |     |      | 复位后   |
|--------|------------------|----------------|-------|-------|---------|-----|------|-------|
|        |                  |                |       |       | 1 位     | 8 位 | 16 位 |       |
| FFF00H | 端口寄存器 0          | P0             |       | R/W   | ○       | ○   | —    | 00H   |
| FFF01H | 端口寄存器 1          | P1             |       | R/W   | ○       | ○   | —    | 00H   |
| FFF02H | 端口寄存器 2          | P2             |       | R/W   | ○       | ○   | —    | 00H   |
| FFF03H | 端口寄存器 3          | P3             |       | R/W   | ○       | ○   | —    | 00H   |
| FFF04H | 端口寄存器 4          | P4             |       | R/W   | ○       | ○   | —    | 00H   |
| FFF05H | 端口寄存器 5          | P5             |       | R/W   | ○       | ○   | —    | 00H   |
| FFF06H | 端口寄存器 6          | P6             |       | R/W   | ○       | ○   | —    | 00H   |
| FFF0CH | 端口寄存器 12         | P12            |       | R/W 注 | ○       | ○   | —    | 不定值   |
| FFF0DH | 端口寄存器 13         | P13            |       | R     | ○       | ○   | —    | 不定值   |
| FFF0EH | 端口寄存器 14         | P14            |       | R/W   | ○       | ○   | —    | 00H   |
| FFF10H | 串行数据寄存器 00       | TXD0/<br>SIO00 | SDR00 | R/W   | —       | ○   | ○    | 0000H |
| FFF11H |                  | —              |       |       | —       |     |      |       |
| FFF12H | 串行数据寄存器 01       | RXD0/<br>SIO01 | SDR01 | R/W   | —       | ○   | ○    | 0000H |
| FFF13H |                  | —              |       |       | —       |     |      |       |
| FFF18H | 定时器数据寄存器 00      | TDR00          |       | R/W   | —       | —   | ○    | 0000H |
| FFF19H |                  |                |       |       |         |     |      |       |
| FFF1AH | 定时器数据寄存器 01      | TDR01L         | TDR01 | R/W   | —       | ○   | ○    | 00H   |
| FFF1BH |                  | TDR01H         |       |       | —       | ○   |      | 00H   |
| FFF1EH | 10 位 A/D 转换结果寄存器 | ADCR           |       | R     | —       | —   | ○    | 0000H |
| FFF1FH | 8 位 A/D 转换结果寄存器  | ADCRH          |       | R     | —       | ○   | —    | 00H   |
| FFF20H | 端口模式寄存器 0        | PM0            |       | R/W   | ○       | ○   | —    | FFH   |
| FFF21H | 端口模式寄存器 1        | PM1            |       | R/W   | ○       | ○   | —    | FFH   |
| FFF22H | 端口模式寄存器 2        | PM2            |       | R/W   | ○       | ○   | —    | FFH   |
| FFF23H | 端口模式寄存器 3        | PM3            |       | R/W   | ○       | ○   | —    | FFH   |
| FFF24H | 端口模式寄存器 4        | PM4            |       | R/W   | ○       | ○   | —    | FFH   |
| FFF25H | 端口模式寄存器 5        | PM5            |       | R/W   | ○       | ○   | —    | FFH   |
| FFF26H | 端口模式寄存器 6        | PM6            |       | R/W   | ○       | ○   | —    | FFH   |
| FFF2CH | 端口模式寄存器 12       | PM12           |       | R/W   | ○       | ○   | —    | FFH   |
| FFF2EH | 端口模式寄存器 14       | PM14           |       | R/W   | ○       | ○   | —    | FFH   |
| FFF30H | A/D 转换器的模式寄存器 0  | ADM0           |       | R/W   | ○       | ○   | —    | 00H   |
| FFF31H | 模拟输入通道指定寄存器      | ADS            |       | R/W   | ○       | ○   | —    | 00H   |
| FFF32H | A/D 转换器的模式寄存器 1  | ADM1           |       | R/W   | ○       | ○   | —    | 00H   |
| FFF34H | 键返回控制寄存器         | KRCTL          |       | R/W   | ○       | ○   | —    | 00H   |
| FFF35H | 键返回标志寄存器         | KRF            |       | R/W   | ○       | ○   | —    | 00H   |
| FFF36H | 键返回模式寄存器 1       | KRM1           |       | R/W   | ○       | ○   | —    | 00H   |
| FFF37H | 键返回模式寄存器 0       | KRM0           |       | R/W   | ○       | ○   | —    | 00H   |
| FFF38H | 外部中断上升沿允许寄存器 0   | EGP0           |       | R/W   | ○       | ○   | —    | 00H   |
| FFF39H | 外部中断下降沿允许寄存器 0   | EGN0           |       | R/W   | ○       | ○   | —    | 00H   |

注 30 引脚产品时为只读寄存器。

表 3-6 SFR 一览表 (2/4)

| 地址     | 特殊功能寄存器（SFR）名称  | 符号             |       | R/W | 可操作位的范围 |     |      | 复位后   |
|--------|-----------------|----------------|-------|-----|---------|-----|------|-------|
|        |                 |                |       |     | 1 位     | 8 位 | 16 位 |       |
| FFF44H | 串行数据寄存器 02      | TXD1           | SDR02 | R/W | —       | ○   | ○    | 0000H |
| FFF45H |                 | —              |       |     | —       |     |      |       |
| FFF46H | 串行数据寄存器 03      | RXD1/<br>SIO11 | SDR03 | R/W | —       | ○   | ○    | 0000H |
| FFF47H |                 | —              |       |     | —       |     |      |       |
| FFF48H | 串行数据寄存器 10      | TXD2/<br>SIO20 | SDR10 | R/W | —       | ○   | ○    | 0000H |
| FFF49H |                 | —              |       |     | —       |     |      |       |
| FFF4AH | 串行数据寄存器 11      | RXD2           | SDR11 | R/W | —       | ○   | ○    | 0000H |
| FFF4BH |                 | —              |       |     | —       |     |      |       |
| FFF50H | IICA 移位寄存器 0    | IICA0          |       | R/W | —       | ○   | —    | 00H   |
| FFF51H | IICA 状态寄存器 0    | IICS0          |       | R   | ○       | ○   | —    | 00H   |
| FFF52H | IICA 标志寄存器 0    | IICF0          |       | R/W | ○       | ○   | —    | 00H   |
| FFF64H | 定时器数据寄存器 02     | TDR02          |       | R/W | —       | —   | ○    | 0000H |
| FFF65H |                 |                |       |     |         |     |      |       |
| FFF66H | 定时器数据寄存器 03     | TDR03L         | TDR03 | R/W | —       | ○   | ○    | 00H   |
| FFF67H |                 | TDR03H         |       |     |         |     |      | —     |
| FFF68H | 定时器数据寄存器 04     | TDR04          |       | R/W | —       | —   | ○    | 0000H |
| FFF69H |                 |                |       |     |         |     |      |       |
| FFF6AH | 定时器数据寄存器 05     | TDR05          |       | R/W | —       | —   | ○    | 0000H |
| FFF6BH |                 |                |       |     |         |     |      |       |
| FFF6CH | 定时器数据寄存器 06     | TDR06          |       | R/W | —       | —   | ○    | 0000H |
| FFF6DH |                 |                |       |     |         |     |      |       |
| FFF6EH | 定时器数据寄存器 07     | TDR07          |       | R/W | —       | —   | ○    | 0000H |
| FFF6FH |                 |                |       |     |         |     |      |       |
| FFF90H | 间隔定时器的控制寄存器     | ITMC           |       | R/W | —       | —   | ○    | 0FFFH |
| FFF91H |                 |                |       |     |         |     |      |       |
| FFFA0H | 时钟运行模式控制寄存器     | CMC            |       | R/W | —       | ○   | —    | 00H   |
| FFFA1H | 时钟运行状态控制寄存器     | CSC            |       | R/W | ○       | ○   | —    | C0H   |
| FFFA2H | 振荡稳定时间计数器的状态寄存器 | OSTC           |       | R   | ○       | ○   | —    | 00H   |
| FFFA3H | 振荡稳定时间选择寄存器     | OSTS           |       | R/W | —       | ○   | —    | 07H   |
| FFFA4H | 系统时钟控制寄存器       | CKC            |       | R/W | ○       | ○   | —    | 00H   |
| FFFA5H | 时钟输出选择寄存器 0     | CKS0           |       | R/W | ○       | ○   | —    | 00H   |
| FFFA6H | 时钟输出选择寄存器 1     | CKS1           |       | R/W | ○       | ○   | —    | 00H   |

表 3-6 SFR 一览表 (3/4)

| 地址      | 特殊功能寄存器 (SFR) 名称 | 符号    | R/W  | 可操作位的范围 |     |      | 复位后                           |
|---------|------------------|-------|------|---------|-----|------|-------------------------------|
|         |                  |       |      | 1 位     | 8 位 | 16 位 |                               |
| FFFA8H  | 复位控制标志寄存器        | RESF  | R    | —       | ○   | —    | 不定值 <sup>注1</sup>             |
| FFFA9H  | 电压检测寄存器          | LVIM  | R/W  | ○       | ○   | —    | 00H <sup>注1</sup>             |
| FFFAAH  | 电压检测电平寄存器        | LVIS  | R/W  | ○       | ○   | —    | 00H/01H/<br>81H <sup>注1</sup> |
| FFFABH  | 看门狗定时器允许寄存器      | WDTE  | R/W  | —       | ○   | —    | 1AH/9AH<br><sup>注2</sup>      |
| FFFACH  | CRC 输入寄存器        | CRCIN | R/W  | —       | ○   | —    | 00H                           |
| FFFB0H  | DMA SFR 地址寄存器 0  | DSA0  | R/W  | —       | ○   | —    | 00H                           |
| FFFB1H  | DMA SFR 地址寄存器 1  | DSA1  | R/W  | —       | ○   | —    | 00H                           |
| FFFB2H  | DMA RAM 地址寄存器 0  | DRA0L | DRA0 | R/W     | —   | ○    | 00H                           |
| FFFB3H  |                  | DRA0H |      | R/W     | —   | ○    | 00H                           |
| FFFB4H  | DMA RAM 地址寄存器 1  | DRA1L | DRA1 | R/W     | —   | ○    | 00H                           |
| FFFB5H  |                  | DRA1H |      | R/W     | —   | ○    | 00H                           |
| FFFB6H  | DMA 字节计数寄存器 0    | DBC0L | DBC0 | R/W     | —   | ○    | 00H                           |
| FFFB7H  |                  | DBC0H |      | R/W     | —   | ○    | 00H                           |
| FFFB8H  | DMA 字节计数寄存器 1    | DBC1L | DBC1 | R/W     | —   | ○    | 00H                           |
| FFFB9H  |                  | DBC1H |      | R/W     | —   | ○    | 00H                           |
| FFFB AH | DMA 模式控制寄存器 0    | DMC0  | R/W  | ○       | ○   | —    | 00H                           |
| FFFB BH | DMA 模式控制寄存器 1    | DMC1  | R/W  | ○       | ○   | —    | 00H                           |
| FFFB CH | DMA 运行控制寄存器 0    | DRC0  | R/W  | ○       | ○   | —    | 00H                           |
| FFFB DH | DMA 运行控制寄存器 1    | DRC1  | R/W  | ○       | ○   | —    | 00H                           |
| FFFD0H  | 中断请求标志寄存器 2      | IF2L  | IF2  | R/W     | ○   | ○    | 00H                           |
| FFFD1H  |                  | IF2H  |      | R/W     | ○   | ○    | 00H                           |
| FFFD4H  | 中断屏蔽标志寄存器 2      | MK2L  | MK2  | R/W     | ○   | ○    | FFH                           |
| FFFD5H  |                  | MK2H  |      | R/W     | ○   | ○    | FFH                           |

注 1. 复位值因复位源不同, 如下所示。

| 复位源  |         | RESET 输入         | POR 复位 | 因执行非法指令发生的复位 | WDT 复位 | 因 RAM 奇偶校验错误发生的复位 | 因存取非法存储器发生的复位 | LVD 复位 |
|------|---------|------------------|--------|--------------|--------|-------------------|---------------|--------|
| RESF | TRAP    | 清“0”             |        | 置“1”         | 保持     |                   |               | 保持     |
|      | WDTRF   |                  |        | 保持           | 置“1”   | 保持                |               |        |
|      | RPERF   |                  |        | 保持           |        | 置“1”              | 保持            |        |
|      | IAWRF   |                  |        | 保持           |        |                   | 置“1”          |        |
|      | LVIRF   |                  |        | 保持           |        |                   |               | 置“1”   |
| LVIM | LVISEN  | 清“0”             |        |              |        |                   |               | 保持     |
|      | LVIOMSK |                  |        |              |        |                   |               |        |
|      | LVIF    |                  |        |              |        |                   |               |        |
| LVIS |         | 清除 (00H/01H/81H) |        |              |        |                   |               |        |

2. WDTE 寄存器的复位值取决于选项字节的设定。

表 3-6 SFR 一览表 (4/4)

| 地址     | 特殊功能寄存器（SFR）名称 | 符号    |      | R/W | 可操作位的范围 |     |      | 复位后   |
|--------|----------------|-------|------|-----|---------|-----|------|-------|
|        |                |       |      |     | 1 位     | 8 位 | 16 位 |       |
| FFFD8H | 优先级指定标志寄存器 02  | PR02L | PR02 | R/W | ○       | ○   | ○    | FFH   |
| FFFD9H |                | PR02H |      | R/W | ○       | ○   |      | FFH   |
| FFFDCH | 优先级指定标志寄存器 12  | PR12L | PR12 | R/W | ○       | ○   | ○    | FFH   |
| FFFDH  |                | PR12H |      | R/W | ○       | ○   |      | FFH   |
| FFFE0H | 中断请求标志寄存器 0    | IF0L  | IF0  | R/W | ○       | ○   | ○    | 00H   |
| FFFE1H |                | IF0H  |      | R/W | ○       | ○   |      | 00H   |
| FFFE2H | 中断请求标志寄存器 1    | IF1L  | IF1  | R/W | ○       | ○   | ○    | 00H   |
| FFFE3H |                | IF1H  |      | R/W | ○       | ○   |      | 00H   |
| FFFE4H | 中断屏蔽标志寄存器 0    | MK0L  | MK0  | R/W | ○       | ○   | ○    | FFH   |
| FFFE5H |                | MK0H  |      | R/W | ○       | ○   |      | FFH   |
| FFFE6H | 中断屏蔽标志寄存器 1    | MK1L  | MK1  | R/W | ○       | ○   | ○    | FFH   |
| FFFE7H |                | MK1H  |      | R/W | ○       | ○   |      | FFH   |
| FFFE8H | 优先级指定标志寄存器 00  | PR00L | PR00 | R/W | ○       | ○   | ○    | FFH   |
| FFFE9H |                | PR00H |      | R/W | ○       | ○   |      | FFH   |
| FFFEAH | 优先级指定标志寄存器 01  | PR01L | PR01 | R/W | ○       | ○   | ○    | FFH   |
| FFFEBH |                | PR01H |      | R/W | ○       | ○   |      | FFH   |
| FFFECH | 优先级指定标志寄存器 10  | PR10L | PR10 | R/W | ○       | ○   | ○    | FFH   |
| FFFEH  |                | PR10H |      | R/W | ○       | ○   |      | FFH   |
| FFFEH  | 优先级指定标志寄存器 11  | PR11L | PR11 | R/W | ○       | ○   | ○    | FFH   |
| FFFEFH |                | PR11H |      | R/W | ○       | ○   |      | FFH   |
| FFFF0H | 乘除数据寄存器 A（L）   | MDAL  |      | R/W | —       | —   | ○    | 0000H |
| FFFF1H |                |       |      |     |         |     |      |       |
| FFFF2H | 乘除数据寄存器 A（H）   | MDAH  |      | R/W | —       | —   | ○    | 0000H |
| FFFF3H |                |       |      |     |         |     |      |       |
| FFFF4H | 乘除数据寄存器 B（H）   | MDBH  |      | R/W | —       | —   | ○    | 0000H |
| FFFF5H |                |       |      |     |         |     |      |       |
| FFFF6H | 乘除数据寄存器 B（L）   | MDBL  |      | R/W | —       | —   | ○    | 0000H |
| FFFF7H |                |       |      |     |         |     |      |       |
| FFFFEH | 处理器模式控制寄存器     | PMC   |      | R/W | ○       | ○   | —    | 00H   |

备注 有关扩展 SFR (2nd SFR)，请参照“表 3-7 扩展 SFR (2nd SFR) 一览表”。

### 3.2.5 扩展特殊功能寄存器（2nd SFR: 2nd Special Function Register）

扩展 SFR（2nd SFR）是和通用寄存器不同的并且分别具有特殊功能的寄存器。

扩展 SFR 空间分配在 F0000H ~ F07FFH 的区域。在此区域中分配了 SFR 区（FFF00H ~ FFFFFH）以外的 SFR，但是扩展 SFR 区的存取指令比 SFR 区长 1 字节。

和通用寄存器一样，能通过运算指令、传送指令和位操作指令来操作扩展 SFR。能操作的位单位（1、8、16）因各扩展 SFR 而不同。

各操作位单位的指定方法如下所示。

- 1 位操作  
给 1 位操作指令的操作数（!addr16.bit）进行以下的记述：  
已定义位名的情况：<位名>  
没有定义位名的情况：<寄存器名>.<位号>或者<地址>.<位号>
- 8 位操作  
给 8 位操作指令的操作数（!addr16）记述汇编程序定义的符号，也能指定地址。
- 16 位操作  
给 16 位操作指令的操作数（!addr16）记述汇编程序定义的符号。当指定地址时，必须记述偶数地址。

扩展 SFR 一览表如表 3-7 所示。表中的项目的含义如下所示。

- 符号  
这是表示扩展 SFR 地址的符号。在汇编程序中为保留字，在编译程序中通过 #pragma sfr 指令定义为 sfr 变量。在使用汇编程序、调试程序和仿真程序时，能记述为指令的操作数。
- R/W  
表示能否读（Read）写（Write）相应的扩展 SFR。  
R/W：可读写  
R：只能读  
W：只能写
- 可操作的位单位  
“○”表示能操作的位单位（1、8、16）。“—”表示不能操作的位单位。
- 复位后  
表示产生复位信号后的各个寄存器的状态。

**注意** 不能存取未分配扩展 SFR（2nd SFR）的地址。

**备注** 有关 SFR 区的 SFR，请参照“3.2.4 特殊功能寄存器（SFR: Special Function Register）”。

表 3-7 扩展 SFR（2nd SFR）一览表 (1/5)

| 地址     | 特殊功能寄存器（SFR）名称        | 符号      | R/W | 可操作位的范围 |     |      | 复位后            |
|--------|-----------------------|---------|-----|---------|-----|------|----------------|
|        |                       |         |     | 1 位     | 8 位 | 16 位 |                |
| F0010H | A/D 转换器的模式寄存器 2       | ADM2    | R/W | ○       | ○   | —    | 00H            |
| F0011H | 转换结果比较上限值设定寄存器        | ADUL    | R/W | —       | ○   | —    | FFH            |
| F0012H | 转换结果比较下限值设定寄存器        | ADLL    | R/W | —       | ○   | —    | 00H            |
| F0013H | A/D 测试寄存器 hejiahuanle | ADTES   | R/W | —       | ○   | —    | 00H            |
| F0030H | 上拉电阻选择寄存器 0           | PU0     | R/W | ○       | ○   | —    | 00H            |
| F0031H | 上拉电阻选择寄存器 1           | PU1     | R/W | ○       | ○   | —    | 00H            |
| F0033H | 上拉电阻选择寄存器 3           | PU3     | R/W | ○       | ○   | —    | 00H            |
| F0034H | 上拉电阻选择寄存器 4           | PU4     | R/W | ○       | ○   | —    | 01H            |
| F0035H | 上拉电阻选择寄存器 5           | PU5     | R/W | ○       | ○   | —    | 00H            |
| F0037H | 上拉电阻选择寄存器 7           | PU7     | R/W | ○       | ○   | —    | 00H            |
| F003CH | 上拉电阻选择寄存器 12          | PU12    | R/W | ○       | ○   | —    | 00H/20H<br>注 3 |
| F003EH | 上拉电阻选择寄存器 14          | PU14    | R/W | ○       | ○   | —    | 00H            |
| F0040H | 端口输入模式寄存器 0           | PIM0    | R/W | ○       | ○   | —    | 00H            |
| F0041H | 端口输入模式寄存器 1           | PIM1    | R/W | ○       | ○   | —    | 00H            |
| F0050H | 端口输出模式寄存器 0           | POM0    | R/W | ○       | ○   | —    | 00H            |
| F0051H | 端口输出模式寄存器 1           | POM1    | R/W | ○       | ○   | —    | 00H            |
| F0054H | 端口输出模式寄存器 4           | POM4    | R/W | ○       | ○   | —    | 00H            |
| F0055H | 端口输出模式寄存器 5           | POM5    | R/W | ○       | ○   | —    | 00H            |
| F0060H | 端口模式控制寄存器 0           | PMC0    | R/W | ○       | ○   | —    | FFH            |
| F0061H | 端口模式控制寄存器 1           | PMC1    | R/W | ○       | ○   | —    | FFH            |
| F0064H | 端口模式控制寄存器 4           | PMC4    | R/W | ○       | ○   | —    | FFH            |
| F006CH | 端口模式控制寄存器 12          | PMC12   | R/W | ○       | ○   | —    | FFH            |
| F006EH | 端口模式控制寄存器 14          | PMC14   | R/W | ○       | ○   | —    | FFH            |
| F0070H | 噪声滤波器允许寄存器 0          | NFEN0   | R/W | ○       | ○   | —    | 00H            |
| F0071H | 噪声滤波器允许寄存器 1          | NFEN1   | R/W | ○       | ○   | —    | 00H            |
| F0074H | 定时器输入选择寄存器 0          | TIS0    | R/W | —       | ○   | —    | 00H            |
| F0076H | A/D 端口配置寄存器           | ADPC    | R/W | —       | ○   | —    | 00H            |
| F0077H | 外围 I/O 重定向寄存器         | PIOR    | R/W | —       | ○   | —    | 00H            |
| F0078H | 非法存储器存取检测控制寄存器        | IAWCTL  | R/W | —       | ○   | —    | 00H            |
| F0090H | 数据闪存控制寄存器             | DFLCTL  | R/W | ○       | ○   | —    | 00H            |
| F00A0H | 高速内部振荡器的微调寄存器         | HIOTRM  | R/W | —       | ○   | —    | 不定值注1          |
| F00A8H | 高速内部振荡器的频率选择寄存器       | HOCODIV | R/W | —       | ○   | —    | 不定值注2          |
| F00E0H | 乘除数据寄存器 C（L）          | MDCL    | R/W | —       | —   | ○    | 0000H          |
| F00E2H | 乘除数据寄存器 C（H）          | MDCH    | R/W | —       | —   | ○    | 0000H          |
| F00E8H | 乘除控制寄存器               | MDUC    | R/W | ○       | ○   | —    | 00H            |

注 1. 复位值是产品发货时的调整值。

2. 通过选项字节 000C2H 的 FRQSEL2 ~ FRQSEL0 设定的值。

3. 20、24 引脚产品复位后的值为“20H”。



表 3-7 扩展 SFR (2nd SFR) 一览表 (2/5)

| 地址     | 特殊功能寄存器（SFR）名称  | 符号     |       | R/W | 可操作位的范围 |     |      | 复位后   |
|--------|-----------------|--------|-------|-----|---------|-----|------|-------|
|        |                 |        |       |     | 1 位     | 8 位 | 16 位 |       |
| F00F0H | 外围允许寄存器 0       | PER0   |       | R/W | ○       | ○   | —    | 00H   |
| F00F3H | 运行速度模式控制寄存器     | OSMC   |       | R/W | —       | ○   | —    | 00H   |
| F00F5H | RAM 奇偶校验错误控制寄存器 | RPECTL |       | R/W | ○       | ○   | —    | 00H   |
| F00FEH | BCD 校正结果寄存器     | BCDADJ |       | R   | —       | ○   | —    | 不定值   |
| F0100H | 串行状态寄存器 00      | SSR00L | SSR00 | R   | —       | ○   | ○    | 0000H |
| F0101H |                 | —      |       |     | —       | —   |      |       |
| F0102H | 串行状态寄存器 01      | SSR01L | SSR01 | R   | —       | ○   | ○    | 0000H |
| F0103H |                 | —      |       |     | —       | —   |      |       |
| F0104H | 串行状态寄存器 02      | SSR02L | SSR02 | R   | —       | ○   | ○    | 0000H |
| F0105H |                 | —      |       |     | —       | —   |      |       |
| F0106H | 串行状态寄存器 03      | SSR03L | SSR03 | R   | —       | ○   | ○    | 0000H |
| F0107H |                 | —      |       |     | —       | —   |      |       |
| F0108H | 串行标志清除触发寄存器 00  | SIR00L | SIR00 | R/W | —       | ○   | ○    | 0000H |
| F0109H |                 | —      |       |     | —       | —   |      |       |
| F010AH | 串行标志清除触发寄存器 01  | SIR01L | SIR01 | R/W | —       | ○   | ○    | 0000H |
| F010BH |                 | —      |       |     | —       | —   |      |       |
| F010CH | 串行标志清除触发寄存器 02  | SIR02L | SIR02 | R/W | —       | ○   | ○    | 0000H |
| F010DH |                 | —      |       |     | —       | —   |      |       |
| F010EH | 串行标志清除触发寄存器 03  | SIR03L | SIR03 | R/W | —       | ○   | ○    | 0000H |
| F010FH |                 | —      |       |     | —       | —   |      |       |
| F0110H | 串行模式寄存器 00      | SMR00  |       | R/W | —       | —   | ○    | 0020H |
| F0111H |                 |        |       |     |         |     |      |       |
| F0112H | 串行模式寄存器 01      | SMR01  |       | R/W | —       | —   | ○    | 0020H |
| F0113H |                 |        |       |     |         |     |      |       |
| F0114H | 串行模式寄存器 02      | SMR02  |       | R/W | —       | —   | ○    | 0020H |
| F0115H |                 |        |       |     |         |     |      |       |
| F0116H | 串行模式寄存器 03      | SMR03  |       | R/W | —       | —   | ○    | 0020H |
| F0117H |                 |        |       |     |         |     |      |       |
| F0118H | 串行通信运行设定寄存器 00  | SCR00  |       | R/W | —       | —   | ○    | 0087H |
| F0119H |                 |        |       |     |         |     |      |       |
| F011AH | 串行通信运行设定寄存器 01  | SCR01  |       | R/W | —       | —   | ○    | 0087H |
| F011BH |                 |        |       |     |         |     |      |       |
| F011CH | 串行通信运行设定寄存器 02  | SCR02  |       | R/W | —       | —   | ○    | 0087H |
| F011DH |                 |        |       |     |         |     |      |       |
| F011EH | 串行通信运行设定寄存器 03  | SCR03  |       | R/W | —       | —   | ○    | 0087H |
| F011FH |                 |        |       |     |         |     |      |       |
| F0120H | 串行通道允许状态寄存器 0   | SE0L   | SE0   | R   | ○       | ○   | ○    | 0000H |
| F0121H |                 | —      |       |     | —       | —   |      |       |

表 3-7 扩展 SFR (2nd SFR) 一览表 (3/5)

| 地址     | 特殊功能寄存器（SFR）名称 | 符号     |       | R/W | 可操作位的范围 |     |      | 复位后   |
|--------|----------------|--------|-------|-----|---------|-----|------|-------|
|        |                |        |       |     | 1 位     | 8 位 | 16 位 |       |
| F0122H | 串行通道开始寄存器 0    | SS0L   | SS0   | R/W | ○       | ○   | ○    | 0000H |
| F0123H |                | —      |       |     | —       | —   |      |       |
| F0124H | 串行通道停止寄存器 0    | ST0L   | ST0   | R/W | ○       | ○   | ○    | 0000H |
| F0125H |                | —      |       |     | —       | —   |      |       |
| F0126H | 串行时钟选择寄存器 0    | SPS0L  | SPS0  | R/W | —       | ○   | ○    | 0000H |
| F0127H |                | —      |       |     | —       | —   |      |       |
| F0128H | 串行输出寄存器 0      | SO0    |       | R/W | —       | —   | ○    | 0F0FH |
| F0129H |                |        |       |     |         |     |      |       |
| F012AH | 串行输出允许寄存器 0    | SOE0L  | SOE0  | R/W | ○       | ○   | ○    | 0000H |
| F012BH |                | —      |       |     | —       | —   |      |       |
| F0134H | 串行输出电平寄存器 0    | SOL0L  | SOL0  | R/W | —       | ○   | ○    | 0000H |
| F0135H |                | —      |       |     | —       | —   |      |       |
| F0138H | 串行待机控制寄存器 0    | SSC0L  | SSC0  | R/W | —       | ○   | ○    | 0000H |
|        |                | —      |       |     | —       | —   |      |       |
| F0140H | 串行状态寄存器 10     | SSR10L | SSR10 | R   | —       | ○   | ○    | 0000H |
| F0141H |                | —      |       |     | —       | —   |      |       |
| F0142H | 串行状态寄存器 11     | SSR11L | SSR11 | R   | —       | ○   | ○    | 0000H |
| F0143H |                | —      |       |     | —       | —   |      |       |
| F0148H | 串行标志清除触发寄存器 10 | SIR10L | SIR10 | R/W | —       | ○   | ○    | 0000H |
| F0149H |                | —      |       |     | —       | —   |      |       |
| F014AH | 串行标志清除触发寄存器 11 | SIR11L | SIR11 | R/W | —       | ○   | ○    | 0000H |
| F014BH |                | —      |       |     | —       | —   |      |       |
| F0150H | 串行模式寄存器 10     | SMR10  |       | R/W | —       | —   | ○    | 0020H |
| F0151H |                |        |       |     |         |     |      |       |
| F0152H | 串行模式寄存器 11     | SMR11  |       | R/W | —       | —   | ○    | 0020H |
| F0153H |                |        |       |     |         |     |      |       |
| F0158H | 串行通信运行设定寄存器 10 | SCR10  |       | R/W | —       | —   | ○    | 0087H |
| F0159H |                |        |       |     |         |     |      |       |
| F015AH | 串行通信运行设定寄存器 11 | SCR11  |       | R/W | —       | —   | ○    | 0087H |
| F015BH |                |        |       |     |         |     |      |       |
| F0160H | 串行通道允许状态寄存器 1  | SE1L   | SE1   | R   | ○       | ○   | ○    | 0000H |
| F0161H |                | —      |       |     | —       | —   |      |       |
| F0162H | 串行通道开始寄存器 1    | SS1L   | SS1   | R/W | ○       | ○   | ○    | 0000H |
| F0163H |                | —      |       |     | —       | —   |      |       |
| F0164H | 串行通道停止寄存器 1    | ST1L   | ST1   | R/W | ○       | ○   | ○    | 0000H |
| F0165H |                | —      |       |     | —       | —   |      |       |
| F0166H | 串行时钟选择寄存器 1    | SPS1L  | SPS1  | R/W | —       | ○   | ○    | 0000H |
| F0167H |                | —      |       |     | —       | —   |      |       |
| F0168H | 串行输出寄存器 1      | SO1    |       | R/W | —       | —   | ○    | 0F0FH |
| F0169H |                |        |       |     |         |     |      |       |

表 3-7 扩展 SFR (2nd SFR) 一览表 (4/5)

| 地址     | 特殊功能寄存器（SFR）名称 | 符号     |       | R/W | 可操作位的范围 |     |      | 复位后   |
|--------|----------------|--------|-------|-----|---------|-----|------|-------|
|        |                |        |       |     | 1 位     | 8 位 | 16 位 |       |
| F016AH | 串行输出允许寄存器 1    | SOE1L  | SOE1  | R/W | ○       | ○   | ○    | 0000H |
| F016BH |                | —      |       |     | —       |     |      |       |
| F0174H | 串行输出电平寄存器 1    | SOL1L  | SOL1  | R/W | —       | ○   | ○    | 0000H |
| F0175H |                | —      |       |     | —       |     |      |       |
| F0180H | 定时器计数寄存器 00    | TCR00  |       | R   | —       | —   | ○    | FFFFH |
| F0181H |                |        |       |     |         |     |      |       |
| F0182H | 定时器计数寄存器 01    | TCR01  |       | R   | —       | —   | ○    | FFFFH |
| F0183H |                |        |       |     |         |     |      |       |
| F0184H | 定时器计数寄存器 02    | TCR02  |       | R   | —       | —   | ○    | FFFFH |
| F0185H |                |        |       |     |         |     |      |       |
| F0186H | 定时器计数寄存器 03    | TCR03  |       | R   | —       | —   | ○    | FFFFH |
| F0187H |                |        |       |     |         |     |      |       |
| F0188H | 定时器计数寄存器 04    | TCR04  |       | R   | —       | —   | ○    | FFFFH |
| F0189H |                |        |       |     |         |     |      |       |
| F018AH | 定时器计数寄存器 05    | TCR05  |       | R   | —       | —   | ○    | FFFFH |
| F018BH |                |        |       |     |         |     |      |       |
| F018CH | 定时器计数寄存器 06    | TCR06  |       | R   | —       | —   | ○    | FFFFH |
| F018DH |                |        |       |     |         |     |      |       |
| F018EH | 定时器计数寄存器 07    | TCR07  |       | R   | —       | —   | ○    | FFFFH |
| F018FH |                |        |       |     |         |     |      |       |
| F0190H | 定时器模式寄存器 00    | TMR00  |       | R/W | —       | —   | ○    | 0000H |
| F0191H |                |        |       |     |         |     |      |       |
| F0192H | 定时器模式寄存器 01    | TMR01  |       | R/W | —       | —   | ○    | 0000H |
| F0193H |                |        |       |     |         |     |      |       |
| F0194H | 定时器模式寄存器 02    | TMR02  |       | R/W | —       | —   | ○    | 0000H |
| F0195H |                |        |       |     |         |     |      |       |
| F0196H | 定时器模式寄存器 03    | TMR03  |       | R/W | —       | —   | ○    | 0000H |
| F0197H |                |        |       |     |         |     |      |       |
| F0198H | 定时器模式寄存器 04    | TMR04  |       | R/W | —       | —   | ○    | 0000H |
| F0199H |                |        |       |     |         |     |      |       |
| F019AH | 定时器模式寄存器 05    | TMR05  |       | R/W | —       | —   | ○    | 0000H |
| F019BH |                |        |       |     |         |     |      |       |
| F019CH | 定时器模式寄存器 06    | TMR06  |       | R/W | —       | —   | ○    | 0000H |
| F019DH |                |        |       |     |         |     |      |       |
| F019EH | 定时器模式寄存器 07    | TMR07  |       | R/W | —       | —   | ○    | 0000H |
| F019FH |                |        |       |     |         |     |      |       |
| F01A0H | 定时器状态寄存器 00    | TSR00L | TSR00 | R   | —       | ○   | ○    | 0000H |
| F01A1H |                | —      |       |     | —       |     |      |       |
| F01A2H | 定时器状态寄存器 01    | TSR01L | TSR01 | R   | —       | ○   | ○    | 0000H |
| F01A3H |                | —      |       |     | —       |     |      |       |

表 3-7 扩展 SFR (2nd SFR) 一览表 (5/5)

| 地址     | 特殊功能寄存器（SFR）名称    | 符号       |       | R/W | 可操作位的范围 |     |      | 复位后   |
|--------|-------------------|----------|-------|-----|---------|-----|------|-------|
|        |                   |          |       |     | 1 位     | 8 位 | 16 位 |       |
| F01A4H | 定时器状态寄存器 02       | TSR02L   | TSR02 | R   | —       | ○   | ○    | 0000H |
| F01A5H |                   | —        |       |     | —       |     |      |       |
| F01A6H | 定时器状态寄存器 03       | TSR03L   | TSR03 | R   | —       | ○   | ○    | 0000H |
| F01A7H |                   | —        |       |     | —       |     |      |       |
| F01A8H | 定时器状态寄存器 04       | TSR04L   | TSR04 | R   | —       | ○   | ○    | 0000H |
| F01A9H |                   | —        |       |     | —       |     |      |       |
| F01AAH | 定时器状态寄存器 05       | TSR05L   | TSR05 | R   | —       | ○   | ○    | 0000H |
| F01ABH |                   | —        |       |     | —       |     |      |       |
| F01ACH | 定时器状态寄存器 06       | TSR06L   | TSR06 | R   | —       | ○   | ○    | 0000H |
| F01ADH |                   | —        |       |     | —       |     |      |       |
| F01AEH | 定时器状态寄存器 07       | TSR07L   | TSR07 | R   | —       | ○   | ○    | 0000H |
| F01AFH |                   | —        |       |     | —       |     |      |       |
| F01B0H | 定时器通道允许状态寄存器 0    | TE0L     | TE0   | R   | ○       | ○   | ○    | 0000H |
| F01B1H |                   | —        |       |     | —       |     |      |       |
| F01B2H | 定时器通道开始寄存器 0      | TS0L     | TS0   | R/W | ○       | ○   | ○    | 0000H |
| F01B3H |                   | —        |       |     | —       |     |      |       |
| F01B4H | 定时器通道停止寄存器 0      | TT0L     | TT0   | R/W | ○       | ○   | ○    | 0000H |
| F01B5H |                   | —        |       |     | —       |     |      |       |
| F01B6H | 定时器时钟选择寄存器 0      | TPS0     |       | R/W | —       | —   | ○    | 0000H |
| F01B7H |                   |          |       |     |         |     |      |       |
| F01B8H | 定时器输出寄存器 0        | TO0L     | TO0   | R/W | —       | ○   | ○    | 0000H |
| F01B9H |                   | —        |       |     | —       |     |      |       |
| F01BAH | 定时器输出允许寄存器 0      | TOE0L    | TOE0  | R/W | ○       | ○   | ○    | 0000H |
| F01BBH |                   | —        |       |     | —       |     |      |       |
| F01BCH | 定时器输出电平寄存器 0      | TOL0L    | TOL0  | R/W | —       | ○   | ○    | 0000H |
| F01BDH |                   | —        |       |     | —       |     |      |       |
| F01BEH | 定时器输出模式寄存器 0      | TOM0L    | TOM0  | R/W | —       | ○   | ○    | 0000H |
| F01BFH |                   | —        |       |     | —       |     |      |       |
| F0230H | IICA 控制寄存器 00     | IICCTL00 |       | R/W | ○       | ○   | —    | 00H   |
| F0231H | IICA 控制寄存器 01     | IICCTL01 |       | R/W | ○       | ○   | —    | 00H   |
| F0232H | IICA 低电平宽度设定寄存器 0 | IICWL0   |       | R/W | —       | ○   | —    | FFH   |
| F0233H | IICA 高电平宽度设定寄存器 0 | IICWH0   |       | R/W | —       | ○   | —    | FFH   |
| F0234H | 从属地址寄存器 0         | SVA0     |       | R/W | —       | ○   | —    | 00H   |
| F02FAH | CRC 数据寄存器         | CRCD     |       | R/W | —       | —   | ○    | 0000H |

备注 有关 SFR 区的 SFR，请参照“表 3-6 SFR 一览表”。

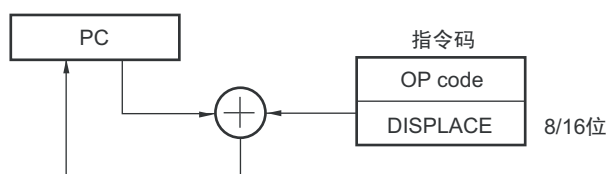
### 3.3 指令地址的寻址

#### 3.3.1 相对寻址

##### 【功能】

相对寻址将指令码中的位移量（带符号的补码数据：-128 ~ +127 或者 -32768 ~ +32767）加上程序计数器（PC）的值（下一条指令的起始地址），结果保存在程序计数器（PC）并且指定转移目标的程序地址。相对寻址只适用于转移指令。

图 3-15 相对寻址的概要



#### 3.3.2 立即寻址

##### 【功能】

立即寻址将指令码中的立即数保存到程序计数器，指定转移目标的程序地址。

在立即寻址中有指定 20 位地址的 CALL !!addr20/BR !!addr20 和指定 16 位地址的 CALL !addr16/BR !addr16。当指定 16 位地址时，将高 4 位置“0000”。

图 3-16 CALL !!addr20/BR !!addr20 的例子

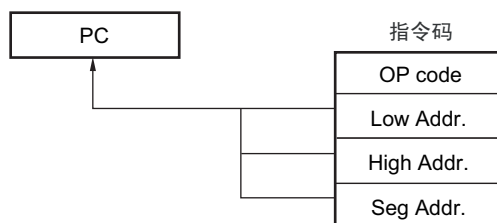
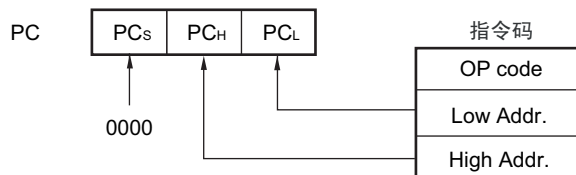


图 3-17 CALL !addr16/BR !addr16 的例子



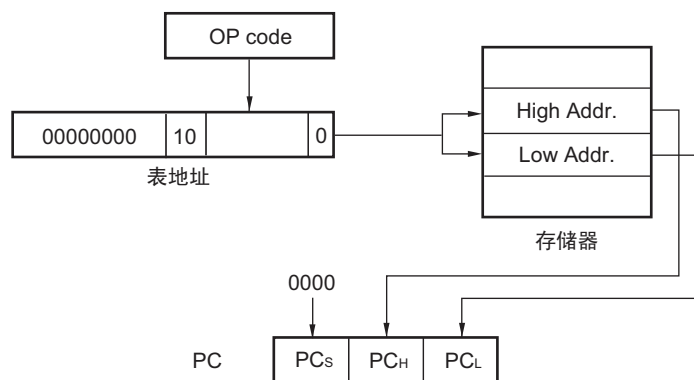
### 3.3.3 表间接寻址

#### 【功能】

表间接寻址通过指令码中的 5 位立即数指定 CALLT 表区（0080H ~ 00BFH）中的表地址，将此内容和其后续的地址内容作为 16 位数据保存到程序计数器（PC），指定程序地址。表间接寻址只适用于 CALLT 指令。

RL78 单片机只能在 00000H ~ 0FFFFH 的 64K 字节空间中进行转移。

图 3-18 表间接寻址的概要

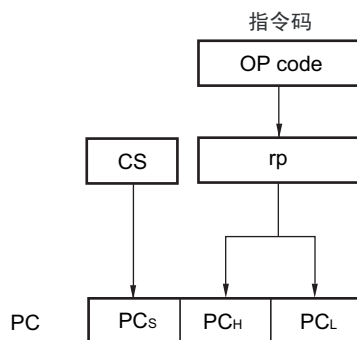


### 3.3.4 寄存器直接寻址

#### 【功能】

寄存器直接寻址将指令码指定的当前寄存器组的通用寄存器对（AX/BC/DE/HL）和 CS 寄存器的内容作为 20 位数据保存到程序计数器（PC），指定程序地址。寄存器直接寻址只适用于 CALL AX/BC/DE/HL 和 BR AX 指令。

图 3-19 寄存器直接寻址的概要



3.4 处理数据地址的寻址

3.4.1 隐含寻址

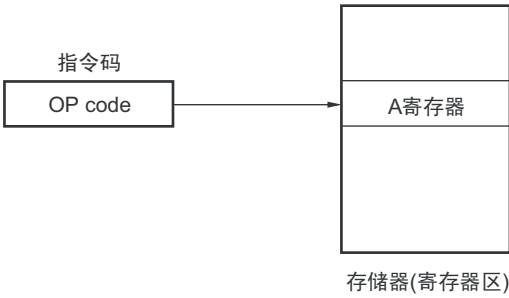
【功能】

对于具有累加器等特殊功能寄存器的存取指令，指令码中没有寄存器指定字段，而通过指令码直接指定。

【操作数形式】

隐含寻址只适用于 MULU X 指令。

图 3-20 隐含寻址的概要



3.4.2 寄存器寻址

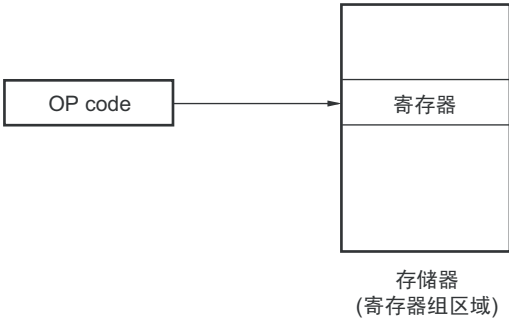
【功能】

寄存器寻址是将通用寄存器作为操作数进行存取的寻址方式。当指定 8 位寄存器时，通过指令码中的 3 位选择寄存器；当指定 16 位寄存器时，通过指令码中的 2 位选择寄存器。

【操作数形式】

| 表现形式 | 记述方法            |
|------|-----------------|
| r    | X、A、C、B、E、D、L、H |
| rp   | AX、BC、DE、HL     |

图 3-21 寄存器寻址的概要



3.4.3 直接寻址

【功能】

直接寻址是以指令码中的立即数为操作数地址来直接指定对象地址的寻址方式。

【操作数形式】

| 表现形式       | 记述方法                                       |
|------------|--------------------------------------------|
| !addr16    | 标号或者 16 位立即数<br>(只能指定 F0000H ~ FFFFFH 的空间) |
| ES:!addr16 | 标号或者 16 位立即数<br>(通过 ES 寄存器指定高 4 位地址)       |

图 3-22 !addr16 的例子

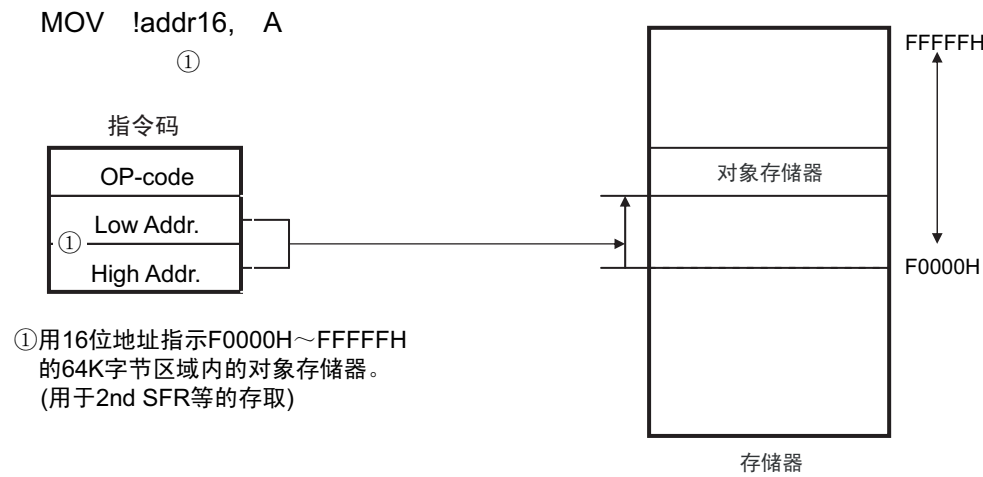
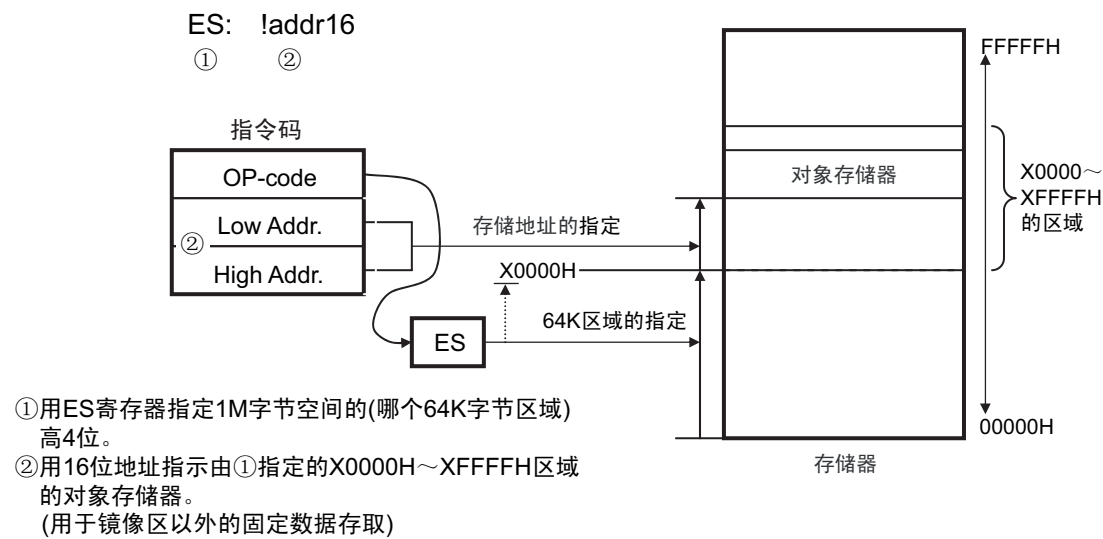


图 3-23 ES:!addr16 的例子





3.4.4 短直接寻址

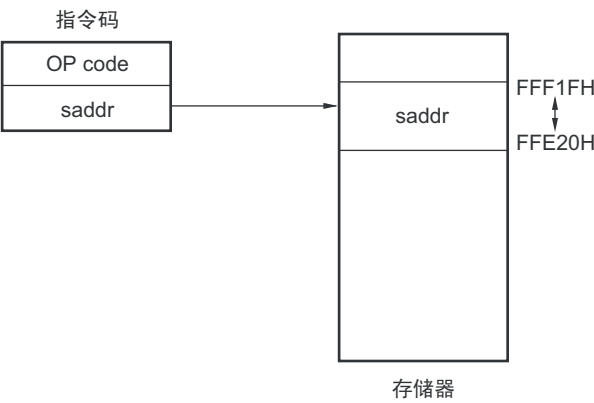
【功能】

短直接寻址是通过指令码中的 8 位数据直接指定对象地址的寻址方式。此寻址方式只适用于 FFE20H ~ FFF1FH 的空间。

【操作数形式】

| 表现形式   | 记述方法                               |
|--------|------------------------------------|
| SADDR  | 标号、 FFE20H ~ FFF1FH 的立即数           |
| SADDRP | 标号、 FFE20H ~ FFF1FH 的立即数 （只限于偶数地址） |

图 3-24 短直接寻址的概要



备注 SADDR 和 SADDRP 能通过 16 位立即数（省略了实际地址的高 4 位）记述 FE20H ~ FF1FH 的值，并且能通过 20 位立即数记述 FFE20H ~ FFF1FH 的值。  
但是，无论使用哪种形式，都指定存储器的 FFE20H~FFF1FH 空间地址。

3.4.5 SFR 寻址

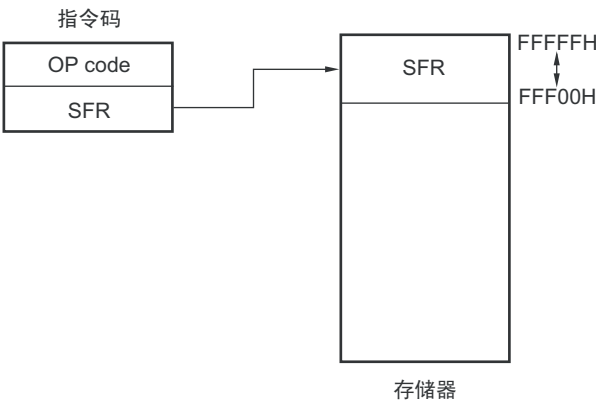
【功能】

SFR 寻址是通过指令码中的 8 位数据直接指定对象 SFR 地址的寻址方式。此寻址方式只适用于 FFF00H ~ FFFFFH 的空间。

【操作数形式】

| 表现形式 | 记述方法                    |
|------|-------------------------|
| SFR  | SFR 寄存器名                |
| SFRP | 16 位可操作的 SFR 寄存器名（偶数地址） |

图 3-25 SFR 寻址的概要



### 3.4.6 寄存器间接寻址

#### 【功能】

寄存器间接寻址以指令码指定的寄存器对的内容为操作数地址，指定对象地址。

#### 【操作数形式】

| 表现形式 | 记述方法                                    |
|------|-----------------------------------------|
| —    | [DE]、[HL]<br>(只能指定 F0000H ~ FFFFFH 的空间) |
| —    | ES:[DE]、ES:[HL]<br>(通过 ES 寄存器指定高 4 位地址) |

图 3-26 [DE]、[HL] 的例子

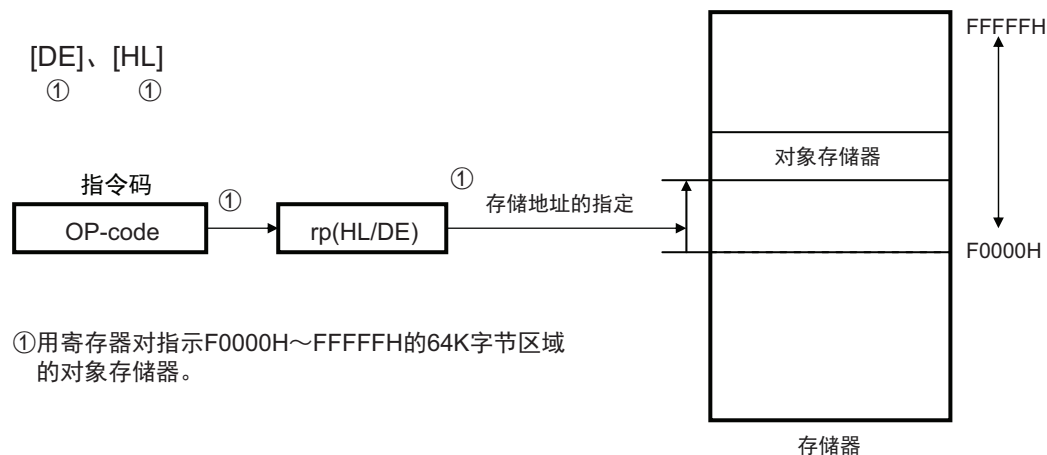
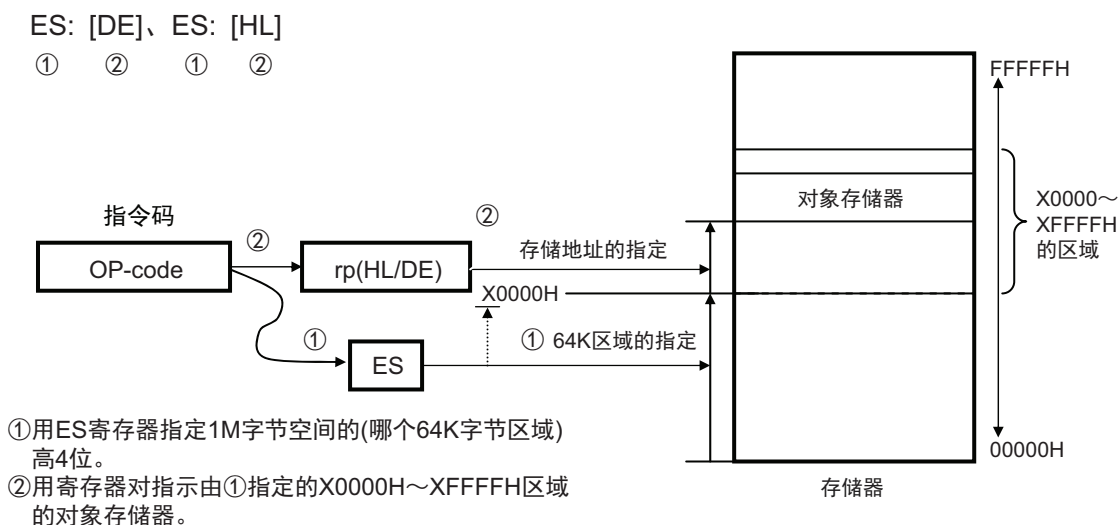


图 3-27 ES:[DE]、ES:[HL] 的例子



### 3.4.7 基址寻址

#### 【功能】

基址寻址以指令码指定的寄存器对的内容或者 16 位立即数为基址，以 8 位立即数或者 16 位立即数为偏移量，用基址和偏移量的相加结果指定对象地址。

#### 【操作数形式】

| 表现形式 | 记述方法                                                        |
|------|-------------------------------------------------------------|
| —    | [HL+byte]、[DE+byte]、[SP+byte]<br>(只能指定 F0000H ~ FFFFFH 的空间) |
| —    | word[B]、word[C]<br>(只能指定 F0000H ~ FFFFFH 的空间)               |
| —    | word[BC]<br>(只能指定 F0000H ~ FFFFFH 的空间)                      |
| —    | ES:[HL+byte]、ES:[DE+byte]<br>(通过 ES 寄存器指定高 4 位地址)           |
| —    | ES:word[B]、ES:word[C]<br>(通过 ES 寄存器指定高 4 位地址)               |
| —    | ES:word[BC]<br>(通过 ES 寄存器指定高 4 位地址)                         |

图 3-28 [SP+byte] 的例子

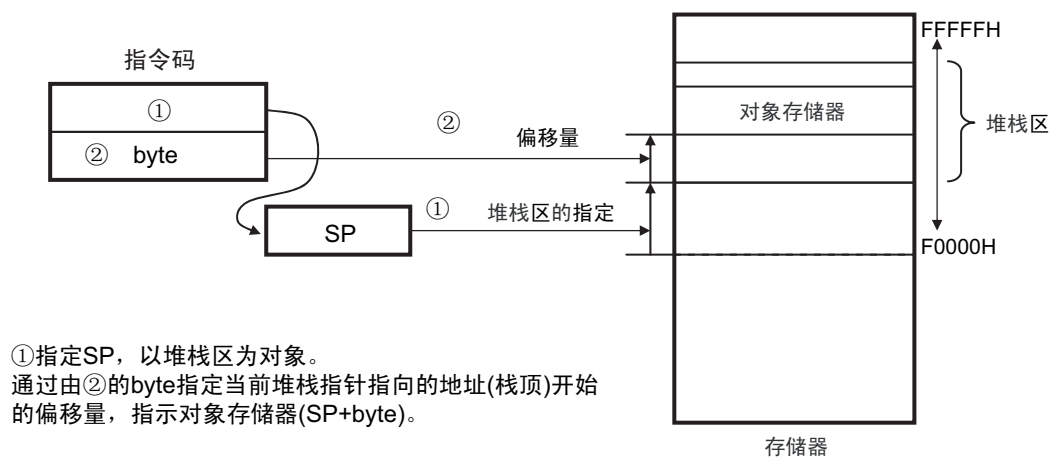


图 3-29 [HL+byte]、[DE+byte] 的例子

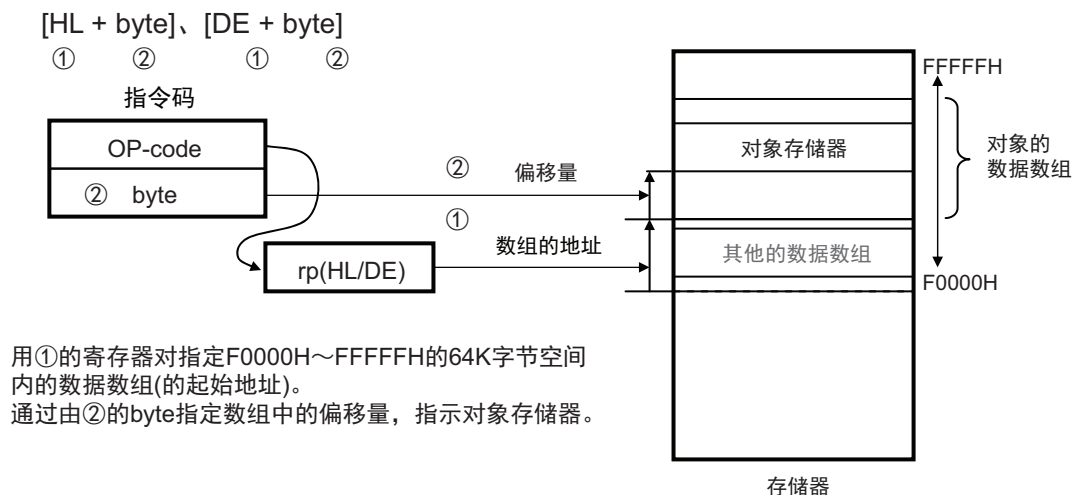


图 3-30 word[B]、word[C] 的例子

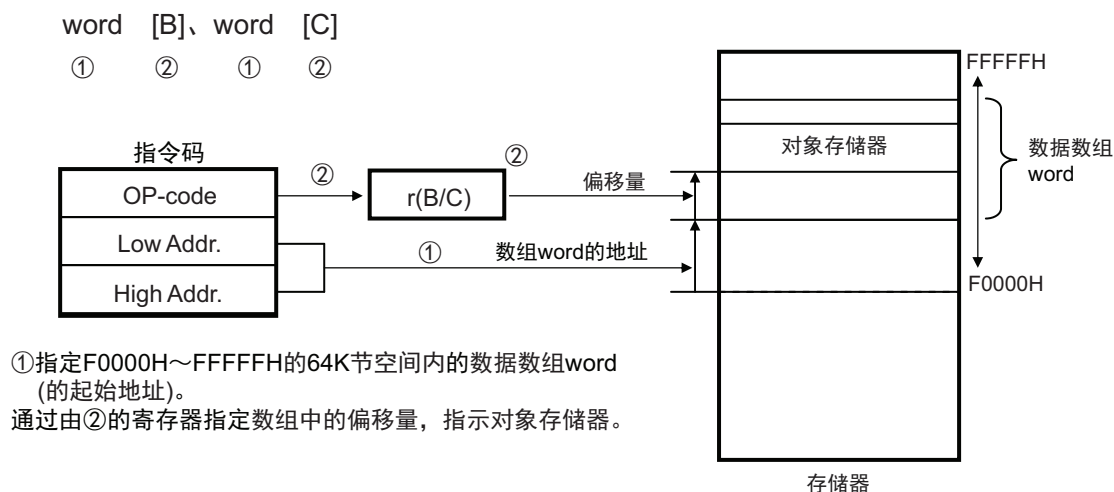


图 3-31 word[BC] 的例子

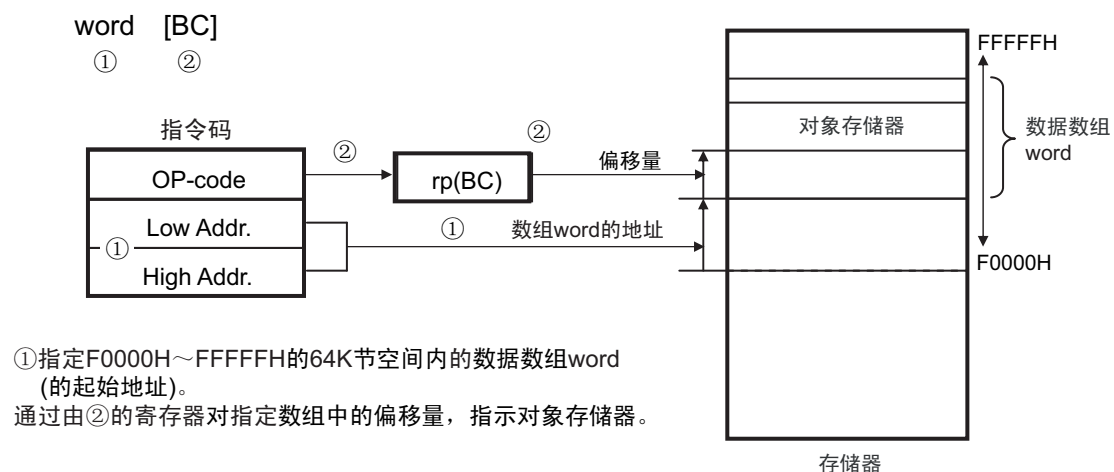


图 3-32 ES:[HL+byte]、ES:[DE+byte] 的例子

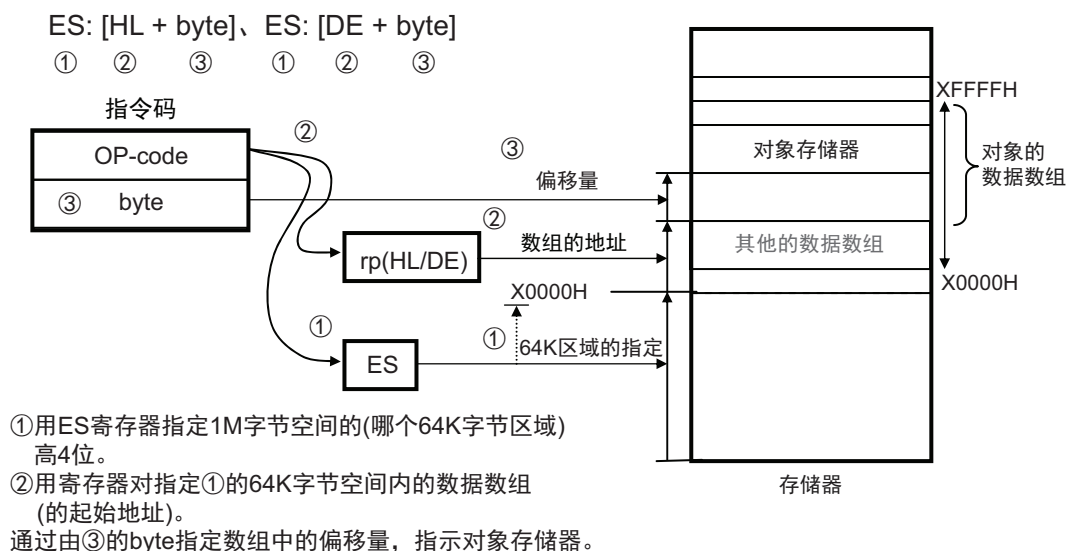


图 3-33 ES:word[B]、ES:word[C] 的例子

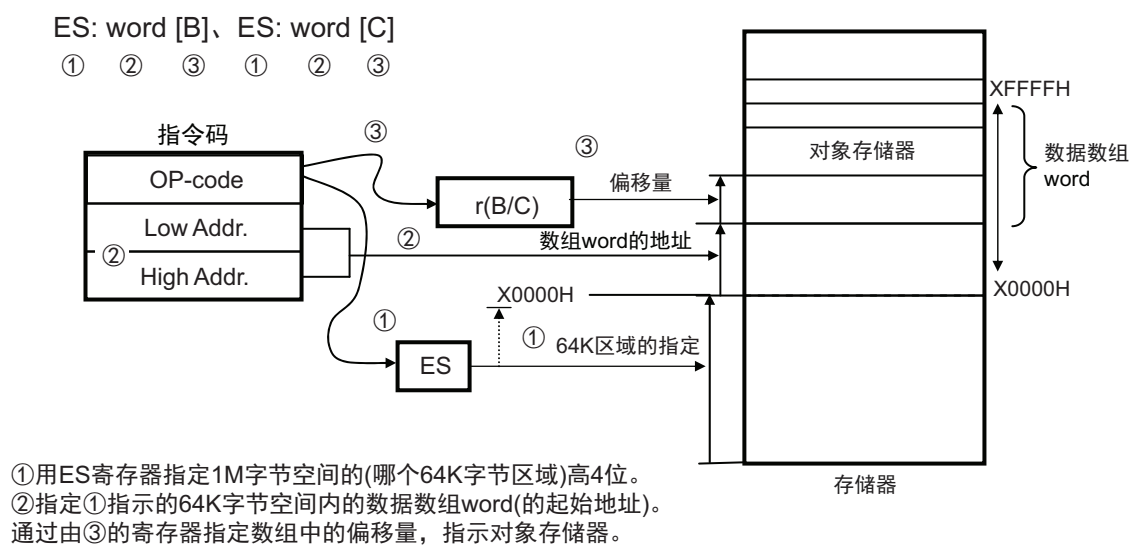
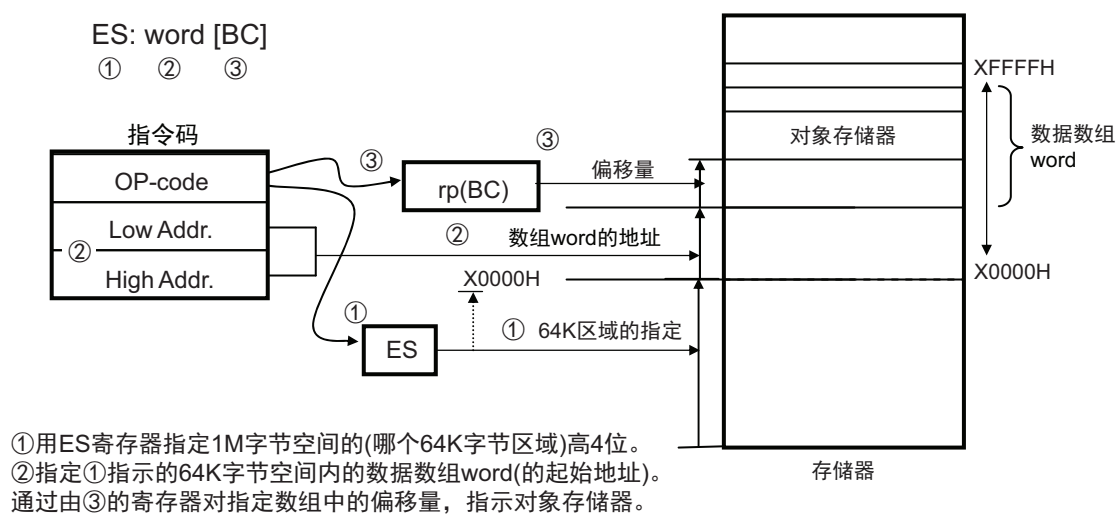


图 3-34 ES:word[BC] 的例子



3.4.8 基址变址寻址

【功能】

基址变址寻址以指令码指定的寄存器对的内容为基址，以指令码指定的 B 寄存器或者 C 寄存器的内容为偏移地址，用基址和偏移地址的相加结果指定对象地址。

【操作数形式】

| 表现形式 | 记述方法                                        |
|------|---------------------------------------------|
| —    | [HL+B]、[HL+C]<br>(只能指定 F0000H ~ FFFFFH 的空间) |
| —    | ES:[HL+B]、ES:[HL+C]<br>(通过 ES 寄存器指定高 4 位地址) |

图 3-35 [HL+B]、[HL+C] 的例子

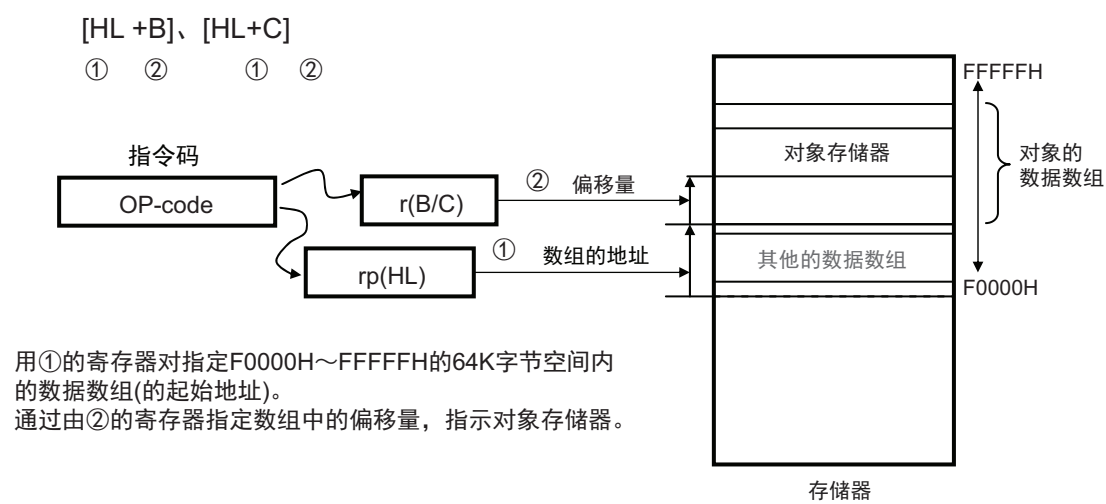
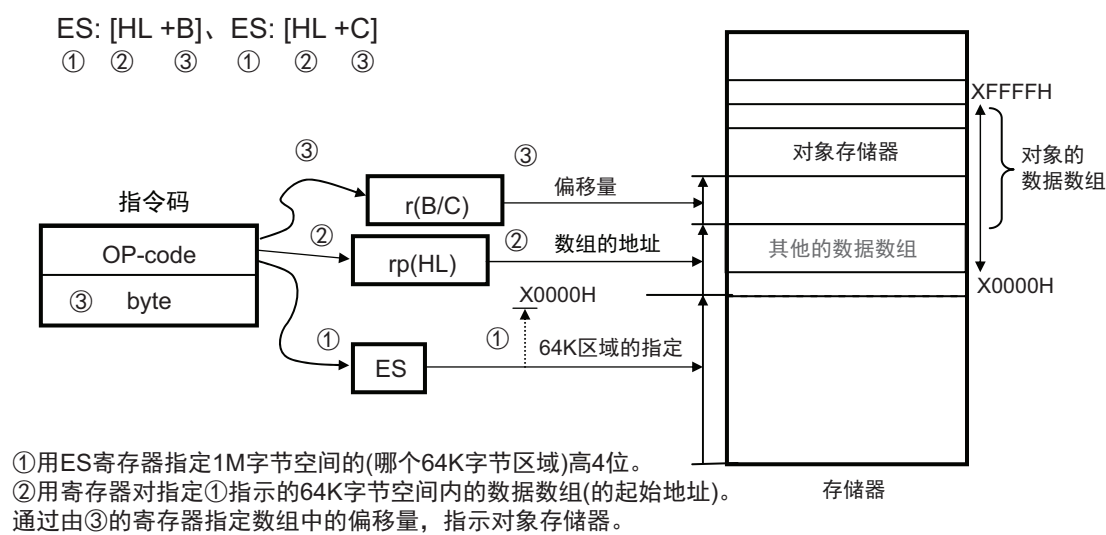


图 3-36 ES:[HL+B]、ES:[HL+C] 的例子





3.4.9 堆栈寻址

【功能】

堆栈寻址是通过堆栈指针（SP）的值间接指定堆栈区域的寻址方式。当执行 PUSH、POP、子程序调用和返回指令时，或者在因产生中断请求而保存 / 恢复寄存器时，自动使用这种寻址方式。  
只能将堆栈区设定在内部 RAM 区。

【记述形式】

| 表现形式 | 记述方法                                                                                                |
|------|-----------------------------------------------------------------------------------------------------|
| —    | PUSH PSW AX/BC/DE/HL<br>POP PSW AX/BC/DE/HL<br>CALL/CALLT<br>RET<br>BRK<br>RETB<br>(发生中断请求)<br>RETI |

根据各堆栈的运行，压栈和退栈的数据如图 3-37 ~ 图 3-42 所示。

图 3-37 PUSH rp 的例子

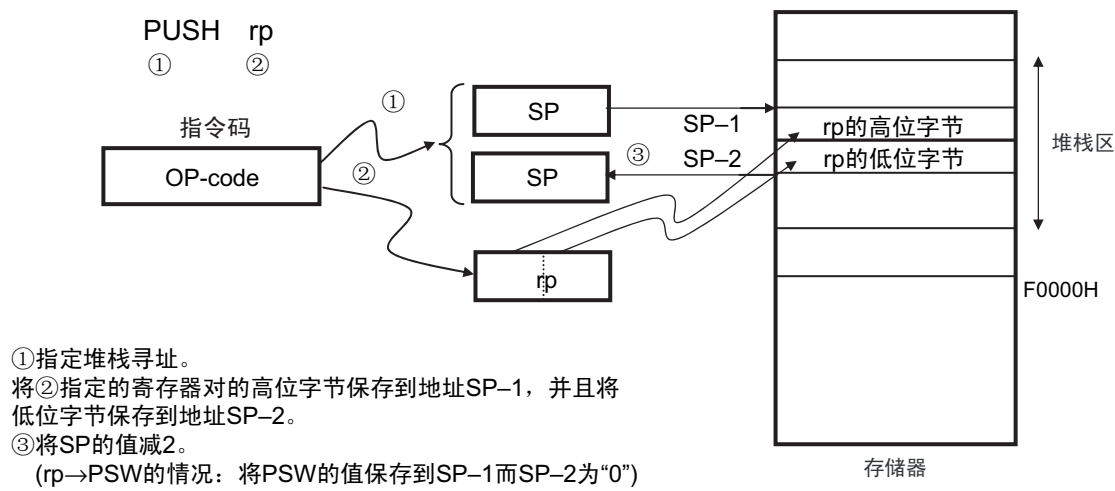


图 3-38 POP 的例子

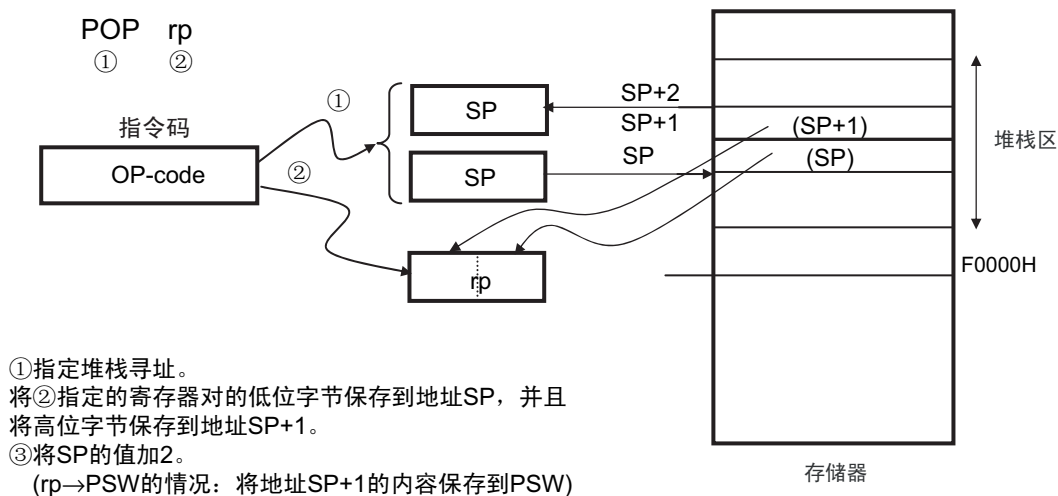


图 3-39 CALL、CALLT 的例子

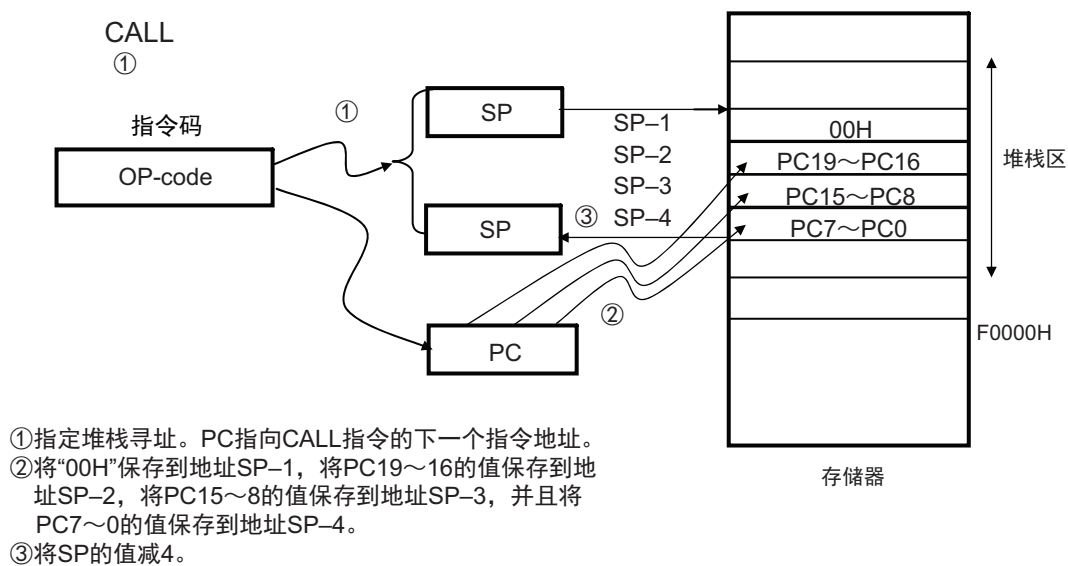


图 3-40 RET 的例子

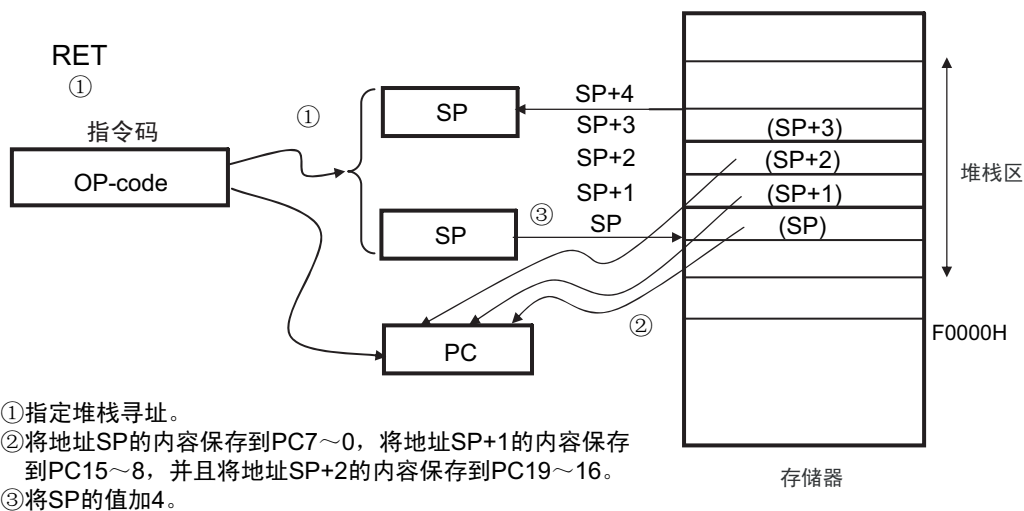


图 3-41 中断、BRK 的例子

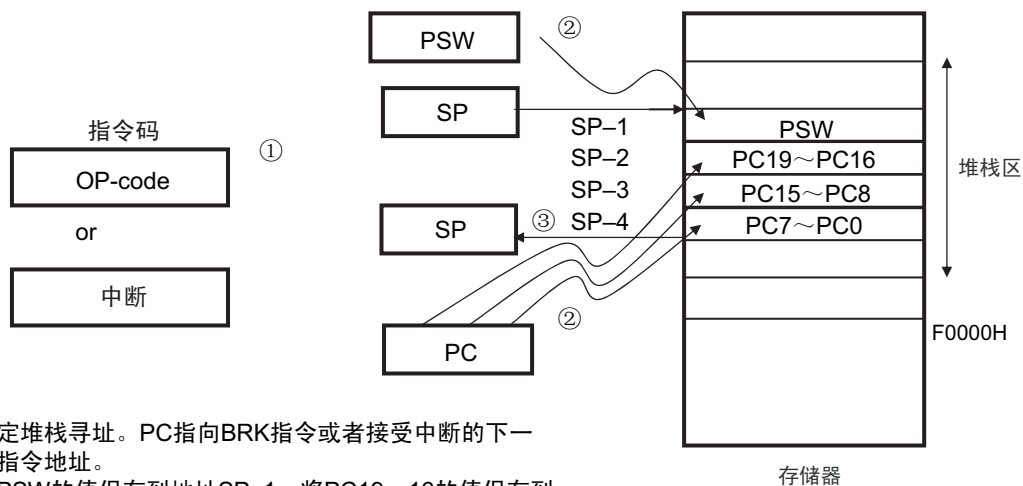
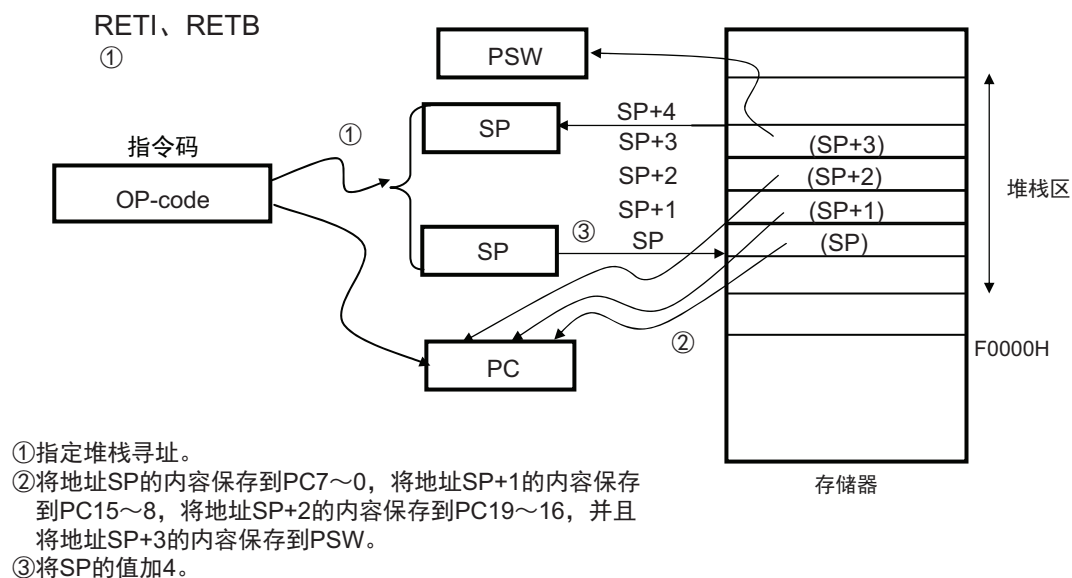


图 3-42 RETI、RETB 的例子



## 第 4 章 端口功能

### 4.1 端口功能

RL78 微控制器提供数字输入 / 输出端口，能进行各种各样的控制。

除了作为数字输入 / 输出端口的功能以外，还提供各种复用功能。有关复用功能，请参照“第 2 章 引脚功能”。

### 4.2 端口结构

端口由以下硬件构成。

表 4-1 端口结构

| 项目    | 结构                                                                                                                                                                                                                                                                                                                                                                                                                                                         |
|-------|------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|
| 控制寄存器 | 端口模式寄存器 (PM0 ~ PM6、PM12、PM14)<br>端口寄存器 (P0 ~ P6、P12 ~ P14)<br>上拉电阻选择寄存器 (PU0、PU1、PU3 ~ PU5、PU12、PU14)<br>端口输入模式寄存器 (PIM0、PIM1)<br>端口输出模式寄存器 (POM0、POM1、POM4、POM5)<br>端口模式控制寄存器 (PMC0、PMC1、PMC4、PMC12、PMC14)<br>A/D 端口配置寄存器 (ADPC)<br>外围 I/O 重定向寄存器 (PIOR)                                                                                                                                                                                                  |
| 端口    | <ul style="list-style-type: none"> <li>20 引脚产品：<br/>合计：18 个 (CMOS 输入 / 输出：12 个 (N 沟道漏极开路输入 / 输出 [<math>V_{DD}</math> 耐压]：4 个)，<br/>CMOS 输入：4 个，N 沟道漏极开路输入 / 输出：2 个)</li> <li>24 引脚产品：<br/>合计：22 个 (CMOS 输入 / 输出：16 个 (N 沟道漏极开路输入 / 输出 [<math>V_{DD}</math> 耐压]：5 个)，<br/>CMOS 输入：4 个，N 沟道漏极开路输入 / 输出：2 个)</li> <li>30 引脚产品：<br/>合计：26 个 (CMOS 输入 / 输出：21 个 (N 沟道漏极开路输入 / 输出 [<math>V_{DD}</math> 耐压]：9 个)，<br/>CMOS 输入：3 个，N 沟道漏极开路输入 / 输出：2 个)</li> </ul> |
| 上拉电阻  | <ul style="list-style-type: none"> <li>20 引脚产品：合计 9 个</li> <li>24 引脚产品：合计 13 个</li> <li>30 引脚产品：合计 17 个</li> </ul>                                                                                                                                                                                                                                                                                                                                         |

注意 此章中，以下主要是以 R5F102 产品的情况进行说明。

## 4.2.1 20、24 引脚产品

### 4.2.1.1 端口 0

端口 0 是带输出锁存器的输入 / 输出端口（24 引脚产品中内置），能通过端口模式寄存器 0（PM0）以位为单位指定输入模式或者输出模式。当将 P00 ~ P03 引脚用作输入端口时，能通过上拉电阻选择寄存器 0（PU0）以位为单位使用内部上拉电阻。

能通过端口输出模式寄存器 0（POM0），以位为单位将 P01 引脚的输出设定为 N 沟道漏极开路输出（V<sub>DD</sub> 耐压）。

端口 0 作为复用功能，有键返回输入功能、串行接口的数据输入 / 输出和时钟的输入 / 输出。

在产生复位信号后，端口 0 变为输入模式。

### 4.2.1.2 端口 1

端口 1 是带输出锁存器的输入 / 输出端口，能通过端口模式寄存器 1（PM1）以位为单位指定输入模式或者输出模式。当将 P10 ~ P14 引脚用作输入端口时，能通过上拉电阻选择寄存器 1（PU1）以位为单位使用内部上拉电阻。

能通过设定端口输入模式寄存器 1（PIM1），以位为单位给 P10、P11 引脚的输入指定通常的输入缓冲器或者 TTL 输入缓冲器。

能通过端口输出模式寄存器 1（POM1），以位为单位将 P10 ~ P12 引脚的输出设定为 N 沟道漏极开路输出（V<sub>DD</sub> 耐压）。

能通过设定端口模式控制寄存器 1（PMC1），以位为单位将 P10 ~ P14 引脚指定为数字输入 / 输出或者模拟输入。

端口 1 作为复用功能，有模拟输入、时钟 / 蜂鸣器输出、串行接口的数据输入 / 输出、时钟的输入 / 输出、编程 UART 的发送和接收、定时器的输入 / 输出和外部中断请求的输入。

在产生复位信号后，端口 1 变为模拟输入。

### 4.2.1.3 端口 2

端口 2 是带输出锁存器的输入 / 输出端口，能通过端口模式寄存器 2（PM2）以位为单位指定输入模式或者输出模式。

端口 2 作为复用功能，有 A/D 转换器的模拟输入、A/D 转换器的正（+）基准电压输入和 A/D 转换器的负（-）基准电压输入。

当将 P20/ANI0 ~ P23/ANI3 用作数字输入 / 输出端口时，必须在通过 A/D 端口配置寄存器（ADPC）设定为数字输入 / 输出后从高位开始使用。

当将 P20/ANI0 ~ P23/ANI3 用作模拟输入端口时，必须在通过 A/D 端口配置寄存器（ADPC）设定为模拟输入并且通过 PM2 寄存器设定为输入模式后从低位开始使用。

表 4-2 P20/ANI0 ~ P23/ANI3 引脚功能的设定

| ADPC 寄存器     | PM2 寄存器 | ADS 寄存器  | P20/ANI0 ~ P23/ANI3 引脚 |
|--------------|---------|----------|------------------------|
| 数字输入 / 输出的选择 | 输入模式    | —        | 数字输入                   |
|              | 输出模式    | —        | 数字输出                   |
| 模拟输入的选择      | 输入模式    | 选择 ANI。  | 模拟输入（转换对象）             |
|              |         | 不选择 ANI。 | 模拟输入（非转换对象）            |
|              | 输出模式    | 选择 ANI。  | 禁止设定。                  |
|              |         | 不选择 ANI。 |                        |

在产生复位信号后，P20/ANI0 ~ P23/ANI3 都变为模拟输入。

#### 4.2.1.4 端口 4

端口 4 是带输出锁存器的输入 / 输出端口，能通过端口模式寄存器 4（PM4）以位为单位指定输入模式或者输出模式。当将 P40 ~ P42 引脚用作输入端口时，能通过上拉电阻选择寄存器 4（PU4）以位为单位使用内部上拉电阻。

能通过端口输出模式寄存器 4（POM4），将 P41 引脚的输出设定为 N 沟道漏极开路输出（ $V_{DD}$  耐压）。

能通过设定端口模式控制寄存器 4（PMC4），以位为单位将 P41 引脚和 P42 引脚指定为数字输入 / 输出或者模拟输入。

端口 4 作为复用功能，有键返回输入、用于闪存编程器 / 调试器的数据输入 / 输出、模拟输入、串行接口的数据输入 / 输出、时钟的输入 / 输出、定时器的输入 / 输出和外部中断请求的输入。

在产生复位信号后，端口 4 变为输入模式（P41、P42 为模拟输入）。

#### 4.2.1.5 端口 6

端口 6 是带输出锁存器的输入 / 输出端口，能通过端口模式寄存器 6（PM6）以位为单位指定输入模式或者输出模式。

P60、P61 引脚的输出为 N 沟道漏极开路输出（6V 耐压）。

端口 6 作为复用功能，有键返回输入、串行接口的数据输入 / 输出和时钟的输入 / 输出。

在产生复位信号后，端口 6 变为输入模式。

#### 4.2.1.6 端口 12

端口 12 是 3 位输入专用端口。P125 引脚能通过上拉电阻选择寄存器 12（PU12）使用内部上拉电阻（选择 RESET 引脚（PORTSELB=1）时，内部上拉电阻总是有效。）。

端口 12 作为复用功能，有键返回输入、主系统时钟的谐振器连接、主系统时钟的外部时钟输入和复位输入。

**注意** 接通电源后，P125 用作 RESET 输入。即使上电复位（POR）电路解除内部复位信号，也在向该引脚输入低电平的期间保持复位状态。

使用 P125/KR1/SI01 时，必须通过选项字节（000C1H）选择端口功能（PORTSELB=0）后，解除全部的复位源。

#### 4.2.1.7 端口 13

端口 13 是 1 位输入专用端口。

端口 13 作为复用功能，有外部中断请求的输入。

## 4.2.2 30 引脚产品

### 4.2.2.1 端口 0

端口 0 是带输出锁存器的输入 / 输出端口，能通过端口模式寄存器 0（PM0）以位为单位指定输入模式或者输出模式。当将 P00、P01 引脚用作输入端口时，能通过上拉电阻选择寄存器 0（PU0）以位为单位使用内部上拉电阻。

能通过设定端口输入模式寄存器 0（PIM0），给 P01 引脚的输入指定通常的输入缓冲器或者 TTL 输入缓冲器。

能通过端口输出模式寄存器 0（POM0），以位为单位将 P00 引脚的输出设定为 N 沟道漏极开路输出（V<sub>DD</sub> 耐压）。

能通过设定端口模式控制寄存器 0（PMC0），以位为单位将 P00、P01 引脚指定为数字输入 / 输出或者模拟输入。

端口 0 作为复用功能，有定时器输入 / 输出、A/D 转换器的模拟输入和串行接口的数据输入 / 输出。

在产生复位信号后，端口 0 变为模拟输入。

### 4.2.2.2 端口 1

端口 1 是带输出锁存器的输入 / 输出端口，能通过端口模式寄存器 1（PM1）以位为单位指定输入模式或者输出模式。当将 P10 ~ P17 引脚用作输入端口时，能通过上拉电阻选择寄存器 1（PU1）以位为单位使用内部上拉电阻。

能通过设定端口输入模式寄存器 1（PIM1），以位为单位给 P10、P11、P13 ~ P17 引脚的输入指定通常的输入缓冲器或者 TTL 输入缓冲器。

能通过端口输出模式寄存器 1（POM1），以位为单位将 P10 ~ P15、P17 引脚的输出设定为 N 沟道漏极开路输出（V<sub>DD</sub> 耐压）。

端口 1 作为复用功能，有串行接口的数据输入 / 输出、时钟的输入 / 输出、编程 UART 的发送和接收、定时器的输入 / 输出、时钟 / 蜂鸣器的输出和外部中断请求的输入。

在产生复位信号后，端口 1 变为输入模式。

### 4.2.2.3 端口 2

端口 2 是带输出锁存器的输入 / 输出端口，能通过端口模式寄存器 2（PM2）以位为单位指定输入模式或者输出模式。

端口 2 作为复用功能，有 A/D 转换器的模拟输入、A/D 转换器的正（+）基准电压输入和 A/D 转换器的负（-）基准电压输入。

当将 P20/ANI0 ~ P23/ANI3 用作数字输入 / 输出端口时，必须在通过 A/D 端口配置寄存器（ADPC）设定为数字输入 / 输出后从高位开始使用。

当将 P20/ANI0 ~ P23/ANI3 用作模拟输入端口时，必须在通过 A/D 端口配置寄存器（ADPC）设定为模拟输入并且通过 PM2 寄存器设定为输入模式后从低位开始使用。

表 4-3 P20/ANI0 ~ P23/ANI3 引脚功能的设定

| ADPC 寄存器     | PM2 寄存器 | ADS 寄存器  | P20/ANI0 ~ P23/ANI3 引脚 |
|--------------|---------|----------|------------------------|
| 数字输入 / 输出的选择 | 输入模式    | —        | 数字输入                   |
|              | 输出模式    | —        | 数字输出                   |
| 模拟输入的选择      | 输入模式    | 选择 ANI。  | 模拟输入（转换对象）             |
|              |         | 不选择 ANI。 | 模拟输入（非转换对象）            |
|              | 输出模式    | 选择 ANI。  | 禁止设定。                  |
|              |         | 不选择 ANI。 |                        |

在产生复位信号后，端口 2 变为模拟输入。



#### 4.2.2.4 端口 3

端口 3 是带输出锁存器的输入 / 输出端口，能通过端口模式寄存器 3（PM3）以位为单位指定输入模式或者输出模式。当将端口 3 用作输入端口时，能通过上拉电阻选择寄存器 3（PU3）以位为单位使用内部上拉电阻。

端口 3 作为复用功能，有外部中断请求的输入、串行接口的数据输入 / 输出、时钟的输入 / 输出、时钟 / 蜂鸣器的输出和定时器的输入 / 输出。

在产生复位信号后，端口 3 变为输入模式。

#### 4.2.2.5 端口 4

端口 4 是带输出锁存器的输入 / 输出端口，能通过端口模式寄存器 4（PM4）指定输入模式或者输出模式。当将端口 4 用作输入端口时，能通过上拉电阻选择寄存器 4（PU4）使用内部上拉电阻。

端口 4 作为复用功能，有闪存编程器 / 调试器的数据输入 / 输出。

在产生复位信号后，端口 4 变为输入模式。

#### 4.2.2.6 端口 5

端口 5 是带输出锁存器的输入 / 输出端口，能通过端口模式寄存器 5（PM5）以位为单位指定输入模式或者输出模式。当将 P50、P51 引脚用作输入端口时，能通过上拉电阻选择寄存器 5（PU5）以位为单位使用内部上拉电阻。

能通过端口输出模式寄存器 5（POM5），将 P50 引脚的输出设定为 N 沟道漏极开路输出（ $V_{DD}$  耐压）。

端口 5 作为复用功能，有外部中断请求的输入、串行接口的数据输入 / 输出。

在产生复位信号后，端口 5 变为输入模式。

#### 4.2.2.7 端口 6

端口 6 是带输出锁存器的输入 / 输出端口，能通过端口模式寄存器 6（PM6）以位为单位指定输入模式或者输出模式。

P60、P61 引脚的输出为 N 沟道漏极开路输出（6V 耐压）。

端口 6 作为复用功能，有串行接口的数据输入 / 输出和时钟的输入 / 输出。

在产生复位信号后，端口 6 变为输入模式。

#### 4.2.2.8 端口 12

P120 引脚是带输出锁存器的 1 位输入 / 输出端口，能通过端口模式寄存器 12（PM12）指定输入模式或者输出模式。当将 P120 引脚用作输入端口时，能通过上拉电阻选择寄存器 12（PU12）使用内部上拉电阻。

P120 引脚能通过设定端口模式控制寄存器 12（PMC12），指定为数字输入 / 输出或者模拟输入。

P121、P122 引脚为 2 位输入专用端口。

端口 12 作为复用功能，有 A/D 转换器的模拟输入、主系统时钟的谐振器连接和主系统时钟的外部时钟输入。

在产生复位信号后，P120 变为模拟输入，P121、P122 变为输入模式。

#### 4.2.2.9 端口 13

端口 13 是 1 位输入专用端口。

端口 13 作为复用功能，有外部中断请求的输入。

#### 4.2.2.10 端口 14

端口 14 是带输出锁存器的输入 / 输出端口，能通过端口模式寄存器 14（PM14）指定输入模式或者输出模式。当将端口 14 用作输入端口时，能通过上拉电阻选择寄存器 14（PU14）使用内部上拉电阻。

P147 引脚能通过设定端口模式控制寄存器 14（PMC14），指定为数字输入 / 输出或者模拟输入。

端口 14 作为复用功能，有 A/D 转换器的模拟输入。

在产生复位信号后，端口 14 变为模拟输入。

### 4.3 控制端口功能的寄存器

通过以下寄存器控制端口。

- 端口模式寄存器 (PM<sub>xx</sub>)
- 端口寄存器 (P<sub>xx</sub>)
- 上拉电阻选择寄存器 (PU<sub>xx</sub>)
- 端口输入模式寄存器 (PIM<sub>x</sub>)
- 端口输出模式寄存器 (POM<sub>x</sub>)
- 端口模式控制寄存器 (PMC<sub>xx</sub>)
- A/D 端口配置寄存器 (ADPC)
- 外围 I/O 重定向寄存器 (PIOR)

**注意** 配置的寄存器和位因产品而不同。有关各产品配置的寄存器和位，请参照表 4-4 和表 4-5。另外，必须给未配置的位设定初始值。

表 4-4 PM<sub>xx</sub>、P<sub>xx</sub>、PU<sub>xx</sub>、PIM<sub>x</sub>、POM<sub>x</sub>、PMC<sub>xx</sub> 寄存器及其位 (20、24 引脚产品)

| 端口     |   | 位名                   |                     |                      |                      |                      |                       |
|--------|---|----------------------|---------------------|----------------------|----------------------|----------------------|-----------------------|
|        |   | PM <sub>xx</sub> 寄存器 | P <sub>xx</sub> 寄存器 | PU <sub>xx</sub> 寄存器 | PIM <sub>x</sub> 寄存器 | POM <sub>x</sub> 寄存器 | PMC <sub>xx</sub> 寄存器 |
| 端口 0 注 | 0 | PM00                 | P00                 | PU00                 | —                    | —                    | —                     |
|        | 1 | PM01                 | P01                 | PU01                 | —                    | POM01                | —                     |
|        | 2 | PM02                 | P02                 | PU02                 | —                    | —                    | —                     |
|        | 3 | PM03                 | P03                 | PU03                 | —                    | —                    | —                     |
| 端口 1   | 0 | PM10                 | P10                 | PU10                 | PIM10                | POM10                | PMC10                 |
|        | 1 | PM11                 | P11                 | PU11                 | PIM11                | POM11                | PMC11                 |
|        | 2 | PM12                 | P12                 | PU12                 | —                    | POM12                | PMC12                 |
|        | 3 | PM13                 | P13                 | PU13                 | —                    | —                    | PMC13                 |
|        | 4 | PM14                 | P14                 | PU14                 | —                    | —                    | PMC14                 |
| 端口 2   | 0 | PM20                 | P20                 | —                    | —                    | —                    | —                     |
|        | 1 | PM21                 | P21                 | —                    | —                    | —                    | —                     |
|        | 2 | PM22                 | P22                 | —                    | —                    | —                    | —                     |
|        | 3 | PM23                 | P23                 | —                    | —                    | —                    | —                     |
| 端口 4   | 0 | PM40                 | P40                 | PU40                 | —                    | —                    | —                     |
|        | 1 | PM41                 | P41                 | PU41                 | —                    | POM41                | PMC41                 |
|        | 2 | PM42                 | P42                 | PU42                 | —                    | —                    | PMC42                 |
| 端口 6   | 0 | PM60                 | P60                 | —                    | —                    | —                    | —                     |
|        | 1 | PM61                 | P61                 | —                    | —                    | —                    | —                     |
| 端口 12  | 1 | —                    | P121                | —                    | —                    | —                    | —                     |
|        | 2 | —                    | P122                | —                    | —                    | —                    | —                     |
|        | 5 | —                    | P125                | PU125                | —                    | —                    | —                     |
| 端口 13  | 7 | —                    | P137                | —                    | —                    | —                    | —                     |

注 只限于 24 引脚产品。

表 4-5 PMxx、Pxx、PUxx、PIMx、POMx、PMCxx 寄存器及其位（30 引脚产品）

| 端口    |   | 位名       |         |          |          |          |           |
|-------|---|----------|---------|----------|----------|----------|-----------|
|       |   | PMxx 寄存器 | Pxx 寄存器 | PUxx 寄存器 | PIMx 寄存器 | POMx 寄存器 | PMCxx 寄存器 |
| 端口 0  | 0 | PM00     | P00     | PU00     | —        | POM00    | PMC00     |
|       | 1 | PM01     | P01     | PU01     | PIM01    | —        | PMC01     |
| 端口 1  | 0 | PM10     | P10     | PU10     | PIM10    | POM10    | —         |
|       | 1 | PM11     | P11     | PU11     | PIM11    | POM11    | —         |
|       | 2 | PM12     | P12     | PU12     | —        | POM12    | —         |
|       | 3 | PM13     | P13     | PU13     | PIM13    | POM13    | —         |
|       | 4 | PM14     | P14     | PU14     | PIM14    | POM14    | —         |
|       | 5 | PM15     | P15     | PU15     | PIM15    | POM15    | —         |
|       | 6 | PM16     | P16     | PU16     | PIM16    | —        | —         |
| 端口 2  | 7 | PM17     | P17     | PU17     | PIM17    | POM17    | —         |
|       | 0 | PM20     | P20     | —        | —        | —        | —         |
|       | 1 | PM21     | P21     | —        | —        | —        | —         |
|       | 2 | PM22     | P22     | —        | —        | —        | —         |
| 端口 3  | 3 | PM23     | P23     | —        | —        | —        | —         |
|       | 0 | PM30     | P30     | PU30     | —        | —        | —         |
| 端口 4  | 1 | PM31     | P31     | PU31     | —        | —        | —         |
|       | 0 | PM40     | P40     | PU40     | —        | —        | —         |
| 端口 5  | 0 | PM50     | P50     | PU50     | —        | POM50    | —         |
|       | 1 | PM51     | P51     | PU51     | —        | —        | —         |
| 端口 6  | 0 | PM60     | P60     | —        | —        | —        | —         |
|       | 1 | PM61     | P61     | —        | —        | —        | —         |
| 端口 12 | 0 | PM120    | P120    | PU120    | —        | —        | PMC120    |
|       | 1 | —        | P121    | —        | —        | —        | —         |
|       | 2 | —        | P122    | —        | —        | —        | —         |
| 端口 13 | 7 | —        | P137    | —        | —        | —        | —         |
| 端口 14 | 7 | PM147    | P147    | PU147    | —        | —        | PMC147    |

### 4.3.1 端口模式寄存器（PMxx）

这是以位为单位设定端口输入 / 输出的寄存器。

通过 1 位或者 8 位存储器操作指令设定端口模式寄存器。

在产生复位信号后，这些寄存器的值变为“FFH”。

当将端口引脚用作复用功能的引脚时，必须参照“4.5 使用复用功能时的寄存器设定”进行设定。

图 4-1 端口模式寄存器的格式

## 20、24 引脚产品

| 符号    | 7 | 6 | 5 | 4    | 3    | 2    | 1    | 0    | 地址     | 复位后 | R/W |
|-------|---|---|---|------|------|------|------|------|--------|-----|-----|
| PM0 注 | 1 | 1 | 1 | 1    | PM03 | PM02 | PM01 | PM00 | FFF20H | FFH | R/W |
| PM1   | 1 | 1 | 1 | PM14 | PM13 | PM12 | PM11 | PM10 | FFF21H | FFH | R/W |
| PM2   | 1 | 1 | 1 | 1    | PM23 | PM22 | PM21 | PM20 | FFF22H | FFH | R/W |
| PM4   | 1 | 1 | 1 | 1    | 1    | PM42 | PM41 | PM40 | FFF24H | FFH | R/W |
| PM6   | 1 | 1 | 1 | 1    | 1    | 1    | PM61 | PM60 | FFF26H | FFH | R/W |

注 只限于 24 引脚产品。

## 30 引脚产品

| 符号   | 7     | 6    | 5    | 4    | 3    | 2    | 1    | 0     | 地址     | 复位后 | R/W |
|------|-------|------|------|------|------|------|------|-------|--------|-----|-----|
| PM0  | 1     | 1    | 1    | 1    | 1    | 1    | PM01 | PM00  | FFF20H | FFH | R/W |
| PM1  | PM17  | PM16 | PM15 | PM14 | PM13 | PM12 | PM11 | PM10  | FFF21H | FFH | R/W |
| PM2  | 1     | 1    | 1    | 1    | PM23 | PM22 | PM21 | PM20  | FFF22H | FFH | R/W |
| PM3  | 1     | 1    | 1    | 1    | 1    | 1    | PM31 | PM30  | FFF23H | FFH | R/W |
| PM4  | 1     | 1    | 1    | 1    | 1    | 1    | 1    | PM40  | FFF24H | FFH | R/W |
| PM5  | 1     | 1    | 1    | 1    | 1    | 1    | PM51 | PM50  | FFF25H | FFH | R/W |
| PM6  | 1     | 1    | 1    | 1    | 1    | 1    | PM61 | PM60  | FFF26H | FFH | R/W |
| PM12 | 1     | 1    | 1    | 1    | 1    | 1    | 1    | PM120 | FFF2CH | FFH | R/W |
| PM14 | PM147 | 1    | 1    | 1    | 1    | 1    | 1    | 1     | FFF2EH | FFH | R/W |

| PMmn | Pmn 引脚的输入 / 输出模式的选择 (m=0 ~ 6、12、14, n=0 ~ 7) |
|------|----------------------------------------------|
| 0    | 输出模式 (输出缓冲器 ON)                              |
| 1    | 输入模式 (输出缓冲器 OFF)                             |

注意 必须给未配置的位设定初始值。

### 4.3.2 端口寄存器 (Pxx)

这是设定端口输出锁存器的值的寄存器。

读时，在输入模式中读引脚电平，而在输出模式中读端口的输出锁存器的值注。

通过 1 位或者 8 位存储器操作指令设定端口寄存器。

在产生复位信号后，这些寄存器的值变为“00H”。

- 注 如果读已选 A/D 转换器模拟输入功能的端口的输入数据，读取值就不是引脚电平而总是“0”。
- 另外，在选择 RESET 引脚 (PORTSELB=1) 时，如果读 P125 的输入数据，读取值总是为“1”。

图 4-2 端口寄存器的格式

## 20、24 引脚产品

| 符号  | 7    | 6 | 5    | 4   | 3   | 2    | 1    | 0   | 地址     | 复位后         | R/W |
|-----|------|---|------|-----|-----|------|------|-----|--------|-------------|-----|
| P0  | 0    | 0 | 0    | 0   | P03 | P02  | P01  | P00 | FFF00H | 00H (输出锁存器) | R/W |
| P1  | 0    | 0 | 0    | P14 | P13 | P12  | P11  | P10 | FFF01H | 00H (输出锁存器) | R/W |
| P2  | 0    | 0 | 0    | 0   | P23 | P22  | P21  | P20 | FFF02H | 00H (输出锁存器) | R/W |
| P4  | 0    | 0 | 0    | 0   | 0   | P42  | P41  | P40 | FFF04H | 00H (输出锁存器) | R/W |
| P6  | 0    | 0 | 0    | 0   | 0   | 0    | P61  | P60 | FFF06H | 00H (输出锁存器) | R/W |
| P12 | 0    | 0 | P125 | 0   | 0   | P122 | P121 | 0   | FFF0CH | 不定值         | R   |
| P13 | P137 | 0 | 0    | 0   | 0   | 0    | 0    | 0   | FFF0DH | 不定值         | R   |

## 30 引脚产品

| 符号  | 7    | 6   | 5   | 4   | 3   | 2    | 1    | 0    | 地址     | 复位后         | R/W   |
|-----|------|-----|-----|-----|-----|------|------|------|--------|-------------|-------|
| P0  | 0    | 0   | 0   | 0   | 0   | 0    | P01  | P00  | FFF00H | 00H (输出锁存器) | R/W   |
| P1  | P17  | P16 | P15 | P14 | P13 | P12  | P11  | P10  | FFF01H | 00H (输出锁存器) | R/W   |
| P2  | 0    | 0   | 0   | 0   | P23 | P22  | P21  | P20  | FFF02H | 00H (输出锁存器) | R/W   |
| P3  | 0    | 0   | 0   | 0   | 0   | 0    | P31  | P30  | FFF03H | 00H (输出锁存器) | R/W   |
| P4  | 0    | 0   | 0   | 0   | 0   | 0    | 0    | P40  | FFF04H | 00H (输出锁存器) | R/W   |
| P5  | 0    | 0   | 0   | 0   | 0   | 0    | P51  | P50  | FFF05H | 00H (输出锁存器) | R/W   |
| P6  | 0    | 0   | 0   | 0   | 0   | 0    | P61  | P60  | FFF06H | 00H (输出锁存器) | R/W   |
| P12 | 0    | 0   | 0   | 0   | 0   | P122 | P121 | P120 | FFF0CH | 不定值         | R/W 注 |
| P13 | P137 | 0   | 0   | 0   | 0   | 0    | 0    | 0    | FFF0DH | 不定值         | R     |
| P14 | P147 | 0   | 0   | 0   | 0   | 0    | 0    | 0    | FFF0EH | 00H (输出锁存器) | R/W   |

| Pmn | 输出数据的控制 (输出模式) | 输入数据的读取 (输入模式) |
|-----|----------------|----------------|
| 0   | 输出“0”。         | 输入低电平。         |
| 1   | 输出“1”。         | 输入高电平。         |

m=0 ~ 6、12、13、14, n=0 ~ 7

注 P121 和 P122 是只读位。

注意 必须给未配置的位设定初始值。

### 4.3.3 上拉电阻选择寄存器 (PUxx)

这是设定是否使用内部上拉电阻的寄存器。只能对通过上拉电阻选择寄存器指定为使用内部上拉电阻的引脚并且设定为通常输出模式 (POMmn=0) 而且设定为输入模式 (PMmn=1) 的位, 以位为单位使用内部上拉电阻。对于设定为输出模式的位, 与上拉电阻选择寄存器的设定无关, 不连接内部上拉电阻。当用作复用功能的输出引脚或者设定为模拟输入 (PMC=1、ADPC=1) 时也相同。

通过 1 位或者 8 位存储器操作指令设定上拉电阻选择寄存器。

在产生复位信号后, PU4 的值变为“01H”、PU12 的值变为“20H” (20、24 引脚产品), 其他的值变为“00H”。

**注意** 当是带 PIMn 寄存器的端口并且将信号从不同电位设备输入到 TTL 缓冲器时, 必须将 PUm<sub>n</sub> 位置“0”并且通过外部电阻将此引脚上拉到不同电位设备的电源。

图 4-3 上拉电阻选择寄存器的格式

20、24 引脚产品

| 符号   | 7 | 6 | 5      | 4    | 3    | 2    | 1    | 0    | 地址     | 复位后 | R/W |
|------|---|---|--------|------|------|------|------|------|--------|-----|-----|
| PU0  | 0 | 0 | 0      | 0    | PU03 | PU02 | PU01 | PU00 | F0030H | 00H | R/W |
| PU1  | 0 | 0 | 0      | PU14 | PU13 | PU12 | PU11 | PU10 | F0031H | 00H | R/W |
| PU4  | 0 | 0 | 0      | 0    | 0    | PU42 | PU41 | PU40 | F0034H | 01H | R/W |
| PU12 | 0 | 0 | PU125注 | 0    | 0    | 0    | 0    | 0    | F003CH | 20H | R/W |

30 引脚产品

| 符号   | 7     | 6    | 5    | 4    | 3    | 2    | 1    | 0     | 地址     | 复位后 | R/W |
|------|-------|------|------|------|------|------|------|-------|--------|-----|-----|
| PU0  | 0     | 0    | 0    | 0    | 0    | 0    | PU01 | PU00  | F0030H | 00H | R/W |
| PU1  | PU17  | PU16 | PU15 | PU14 | PU13 | PU12 | PU11 | PU10  | F0031H | 00H | R/W |
| PU3  | 0     | 0    | 0    | 0    | 0    | 0    | PU31 | PU30  | F0033H | 00H | R/W |
| PU4  | 0     | 0    | 0    | 0    | 0    | 0    | 0    | PU40  | F0034H | 01H | R/W |
| PU5  | 0     | 0    | 0    | 0    | 0    | 0    | PU51 | PU50  | F0035H | 00H | R/W |
| PU12 | 0     | 0    | 0    | 0    | 0    | 0    | 0    | PU120 | F003CH | 00H | R/W |
| PU14 | PU147 | 0    | 0    | 0    | 0    | 0    | 0    | 0     | F003EH | 00H | R/W |

| PUmn | Pmn 引脚的内部上拉电阻的选择 (m=0、1、3 ~ 5、12、14, n=0 ~ 7) |
|------|-----------------------------------------------|
| 0    | 不连接内部上拉电阻。                                    |
| 1    | 连接内部上拉电阻。                                     |

注 只有在选择 P125/KR1/SI01 (PORTSELB=0) 时才能选择 PU125。  
在选择 RESET 引脚 (PORTSELB=1) 时, 内部上拉电阻总是有效。

注意 必须给未配置的位设定初始值。



4.3.4 端口输入模式寄存器（PIMx）

这是以位为单位设定输入缓冲器的寄存器。  
能在和不同电位的外部器件进行串行通信时等选择 TTL 输入缓冲器。  
通过 1 位或者 8 位存储器操作指令设定端口输入模式寄存器。  
在产生复位信号后，这些寄存器的值变为“00H”。

图 4-4 端口输入模式寄存器的格式

20、24 引脚产品

| 符号   | 7 | 6 | 5 | 4 | 3 | 2 | 1     | 0     | 地址     | 复位后 | R/W |
|------|---|---|---|---|---|---|-------|-------|--------|-----|-----|
| PIM1 | 0 | 0 | 0 | 0 | 0 | 0 | PIM11 | PIM10 | F0041H | 00H | R/W |

30 引脚产品

|      |       |       |       |       |       |   |       |       |        |     |     |
|------|-------|-------|-------|-------|-------|---|-------|-------|--------|-----|-----|
| PIM0 | 0     | 0     | 0     | 0     | 0     | 0 | PIM01 | 0     | F0040H | 00H | R/W |
| PIM1 | PIM17 | PIM16 | PIM15 | PIM14 | PIM13 | 0 | PIM11 | PIM10 | F0041H | 00H | R/W |

| PIMmn | Pmn 引脚的输入缓冲器的选择（m=0、1，n=0、1、3～7） |
|-------|----------------------------------|
| 0     | 通常的输入缓冲器                         |
| 1     | TTL 输入缓冲器                        |

注意 必须给未配置的位设定初始值。

4.3.5 端口输出模式寄存器（POMx）

这是以位为单位设定输出模式的寄存器。

在和不同电位的外部器件进行串行通信以及和同电位的外部器件进行简易 I<sup>2</sup>C 通信时，SDAxx 引脚能选择 N 沟道漏极开路输出（V<sub>DD</sub> 耐压）模式。

另外，通过 POMx 寄存器和 PUx 寄存器设定是否使用内部上拉电阻。

通过 1 位或者 8 位存储器操作指令设定端口输出模式寄存器。

在产生复位信号后，这些寄存器的值变为“00H”。

注意 设定为 N 沟道漏极开路输出（V<sub>DD</sub> 耐压）模式（POMmn=1）的位，不能连接内部上拉电阻。

图 4-5 端口输出模式寄存器的格式

20、24 引脚产品

| 符号   | 7 | 6 | 5 | 4 | 3 | 2     | 1     | 0     | 地址     | 复位后 | R/W |
|------|---|---|---|---|---|-------|-------|-------|--------|-----|-----|
| POM0 | 0 | 0 | 0 | 0 | 0 | 0     | POM01 | 0     | F0050H | 00H | R/W |
| POM1 | 0 | 0 | 0 | 0 | 0 | POM12 | POM11 | POM10 | F0051H | 00H | R/W |
| POM4 | 0 | 0 | 0 | 0 | 0 | 0     | POM41 | 0     | F0054H | 00H | R/W |

30 引脚产品

| 符号   | 7     | 6 | 5     | 4     | 3     | 2     | 1     | 0     | 地址     | 复位后 | R/W |
|------|-------|---|-------|-------|-------|-------|-------|-------|--------|-----|-----|
| POM0 | 0     | 0 | 0     | 0     | 0     | 0     | 0     | POM00 | F0050H | 00H | R/W |
| POM1 | POM17 | 0 | POM15 | POM14 | POM13 | POM12 | POM11 | POM10 | F0051H | 00H | R/W |
| POM5 | 0     | 0 | 0     | 0     | 0     | 0     | 0     | POM50 | F0055H | 00H | R/W |

| POMmn | Pmn 引脚的输出模式的选择（m=0、1、4、5，n=0～5、7） |
|-------|-----------------------------------|
| 0     | 通常的输出模式                           |
| 1     | N 沟道漏极开路输出（V <sub>DD</sub> 耐压）模式  |

注意 必须给未配置的位设定初始值。

4.3.6 端口模式控制寄存器（PMCxx）

这是以位为单位设定数字输入 / 输出或者模拟输入的寄存器。  
通过 1 位或者 8 位存储器操作指令设定端口模式控制寄存器。  
在产生复位信号后，这些寄存器的值变为“FFH”。

图 4-6 端口模式控制寄存器的格式

20、24 引脚产品

| 符号   | 7 | 6 | 5 | 4     | 3     | 2     | 1     | 0     | 地址     | 复位后 | R/W |
|------|---|---|---|-------|-------|-------|-------|-------|--------|-----|-----|
| PMC1 | 1 | 1 | 1 | PMC14 | PMC13 | PMC12 | PMC11 | PMC10 | F0061H | FFH | R/W |
| PMC4 | 1 | 1 | 1 | 1     | 1     | PMC42 | PMC41 | 1     | F0064H | FFH | R/W |

30 引脚产品

| 符号    | 7      | 6 | 5 | 4 | 3 | 2 | 1     | 0      | 地址     | 复位后 | R/W |
|-------|--------|---|---|---|---|---|-------|--------|--------|-----|-----|
| PMC0  | 1      | 1 | 1 | 1 | 1 | 1 | PMC01 | PMC00  | F0060H | FFH | R/W |
| PMC12 | 1      | 1 | 1 | 1 | 1 | 1 | 1     | PMC120 | F006CH | FFH | R/W |
| PMC14 | PMC147 | 1 | 1 | 1 | 1 | 1 | 1     | 1      | F006EH | FFH | R/W |

| PMCmn | Pmn 引脚的数字输入 / 输出或者模拟输入的选择（m=0、1、4、12、14，n=0 ~ 4、7） |
|-------|----------------------------------------------------|
| 0     | 数字输入 / 输出（模拟输入以外的复用功能）                             |
| 1     | 模拟输入                                               |

- 注意 1. 必须通过端口模式寄存器 m（PMm）将通过 PMCxx 寄存器设定为模拟输入的端口设定为输入模式。  
2. 对于由 PMCxx 寄存器设定为数字输入 / 输出的引脚，不能通过模拟输入通道指定寄存器（ADS）进行设定。  
3. 必须给未配置的位设定初始值。

### 4.3.7 A/D 端口配置寄存器（ADPC）

这是将 ANI0/P20 ~ ANI3/P23 引脚切换为 A/D 转换器的模拟输入或者端口的数字输入 / 输出的寄存器。

通过 8 位存储器操作指令设定 ADPC 寄存器。

在产生复位信号后，此寄存器的值变为“00H”。

图 4-7 A/D 端口配置寄存器（ADPC）的格式

|            |          |   |     |   |   |       |             |
|------------|----------|---|-----|---|---|-------|-------------|
| 地址: F0076H | 复位后: 00H |   | R/W |   |   |       |             |
| 符号         | 7        | 6 | 5   | 4 | 3 | 2     | 1 0         |
| ADPC       | 0        | 0 | 0   | 0 | 0 | ADPC2 | ADPC1 ADPC0 |

| ADPC2 | ADPC1 | ADPC0 | 模拟输入（A）和数字输入 / 输出（D）的切换 |          |          |          |
|-------|-------|-------|-------------------------|----------|----------|----------|
|       |       |       | ANI3/P23                | ANI2/P22 | ANI1/P21 | ANI0/P20 |
| 0     | 0     | 0     | A                       | A        | A        | A        |
| 0     | 0     | 1     | D                       | D        | D        | D        |
| 0     | 1     | 0     | D                       | D        | D        | A        |
| 0     | 1     | 1     | D                       | D        | A        | A        |
| 1     | 0     | 0     | D                       | A        | A        | A        |
| 上述以外  |       | 禁止设定。 |                         |          |          |          |

- 注意 1. 对于由 ADPC 寄存器设定为模拟输入的端口，必须通过端口模式寄存器 2（PM2）将其设定为输入模式。
2. 对于由 ADPC 寄存器设定为数字输入 / 输出的引脚，不能通过模拟输入通道指定寄存器（ADS）进行设定。
3. 如果要使用  $AV_{REFP}$  和  $AV_{REFM}$ ，必须将 ANI0 和 ANI1 设定为模拟输入，并且通过端口模式寄存器设定为输入模式。

### 4.3.8 外围 I/O 重定向寄存器（PIOR）

这是设定允许或者禁止外围 I/O 重定向功能的寄存器。

外围 I/O 重定向功能切换被分配了复用功能的端口。

必须通过 PIOR 寄存器将端口分配给重定向功能，然后置为允许重定向功能的运行。能在允许重定向功能的运行前更改重定向的设定。

通过 8 位存储器操作指令设定 PIOR 寄存器。

在产生复位信号后，此寄存器的值变为“00H”。

图 4-8 外围 I/O 重定向寄存器 (PIOR) 的格式

地址: F0077H      复位后: 00H      R/W

|      |   |   |   |   |             |       |       |       |
|------|---|---|---|---|-------------|-------|-------|-------|
| 符号   | 7 | 6 | 5 | 4 | 3           | 2     | 1     | 0     |
| PIOR | 0 | 0 | 0 | 0 | PIOR3 注 1、2 | PIOR2 | PIOR1 | PIOR0 |

## 20、24 引脚产品

| 位           | 复用功能  | 设定值  |      |
|-------------|-------|------|------|
|             |       | 0    | 1    |
| PIOR3 注 1、2 | SCK01 | P42  | P02  |
|             | SI01  | P125 | P00  |
|             | SO01  | P41  | P01  |
|             | SCL01 | P42  | P02  |
|             | SDA01 | P41  | P01  |
| PIOR2 注 3   | TI02  | P41  | P122 |
|             | TI03  | P42  | P121 |
| PIOR1       | RxD0  | P11  | P61  |
|             | TxD0  | P12  | P60  |
| PIOR0       | INTP2 | P13  | P122 |
|             | INTP3 | P14  | P121 |

## 30 引脚产品

| 位     | 复用功能      | 设定值  |      |
|-------|-----------|------|------|
|       |           | 0    | 1    |
| PIOR3 | —         | (固定) | 禁止设定 |
| PIOR2 | SCLA0     | P60  | P14  |
|       | SDAA0     | P61  | P13  |
| PIOR1 | TxD2 注 1  | P13  | —    |
|       | RxD2 注 1  | P14  | —    |
|       | SCL20 注 1 | P15  | —    |
|       | SDA20 注 1 | P14  | —    |
|       | SI20 注 1  | P14  | —    |
|       | SO20 注 1  | P13  | —    |
|       | SCK20 注 1 | P15  | —    |
|       | TxD0      | P12  | P17  |
|       | RxD0      | P11  | P16  |
|       | SCL00 注 1 | P10  | —    |
|       | SDA00 注 1 | P11  | —    |
|       | SI00      | P11  | —    |
|       | SO00      | P12  | —    |
|       | SCK00     | P10  | —    |
| PIOR0 | TI02/TO02 | P17  | P15  |
|       | TI03/TO03 | P31  | P14  |
|       | TI04/TO04 | —    | P13  |
|       | TI05/TO05 | —    | P12  |
|       | TI06/TO06 | —    | P11  |
|       | TI07/TO07 | —    | P10  |

注 1. 只限于 R5F102 产品。

2. 只限于 24 引脚产品、

3. 将 20、24 引脚产品的 PIOR2 位置“1”时, 禁止使用 TO02、TO03 的定时器输出。

备注 —: 不能用作复用功能

## 4.4 端口功能的运行

如下所示，端口的运行因输入 / 输出模式的设定而不同。

### 4.4.1 输入 / 输出端口的写操作

#### (1) 输出模式的情况

能通过传送指令给输出锁存器写值，并且从引脚输出输出锁存器的内容。

保持被写在输出锁存器中的数据，直到下次写数据为止。

在产生复位信号时清除输出锁存器的数据。

#### (2) 输入模式的情况

通过传送指令，给输出锁存器写值，但是因输出缓冲器处于 OFF 状态而引脚的状态不发生变化。因此，能对同时具有输入和输出功能的端口进行字节写操作。

保持被写在输出锁存器中的数据，直到下次写数据为止。

在产生复位信号时清除输出锁存器的数据。

### 4.4.2 输入 / 输出端口的读操作

#### (1) 输出模式的情况

能通过传送指令读输出锁存器的内容，但是输出锁存器的内容不发生变化。

#### (2) 输入模式的情况

能通过传送指令读引脚状态，但是输出锁存器的内容不发生变化。

### 4.4.3 输入 / 输出端口的运算

#### (1) 输出模式的情况

对输出锁存器的内容进行运算，将结果写到输出锁存器，并且从引脚输出输出锁存器的内容。

保持被写在输出锁存器中的数据，直到下次写数据为止。

在产生复位信号时清除输出锁存器的数据。

#### (2) 输入模式的情况

读引脚电平并且对其内容进行运算，将运算结果写到输出锁存器，但是因输出缓冲器处于 OFF 状态而引脚的状态不发生变化。因此，能对同时具有输入和输出功能的端口进行字节写操作。

在产生复位信号时清除输出锁存器的数据。

#### 4.4.4 不同电位（1.8V、2.5V、3V）的输入 / 输出缓冲器对应

能通过端口输入模式寄存器（PIMxx）和端口输出模式寄存器（POMxx）切换输入 / 输出缓冲器，连接以不同电位（1.8V、2.5V、3V）运行的外部器件。

在接受不同电位（1.8V、2.5V、3V）的外部器件的输入时，能通过按位设定端口输入模式寄存器 0、1（PIM0、PIM1）<sup>注</sup>，切换通常输入（CMOS）/TTL 输入缓冲器。

在向不同电位（1.8V、2.5V、3V）的外部器件进行输出时，能通过按位设定端口输出模式寄存器 0、1（POM0、POM1），切换通常输出（COMS）/N 沟道漏极开路（V<sub>DD</sub> 耐压）。

以下说明串行接口的连接。

注 20、24 引脚产品只限于端口 1。

##### (1) 将 UART0 ~ UART2、CSI00、CSI20 功能的输入端口用作 TTL 输入缓冲器时的设定步骤

| 接口    | 20、24 引脚产品 | 30 引脚产品 <sup>注</sup> |
|-------|------------|----------------------|
| UART0 | P11        | P11（P16）             |
| UART1 | —          | P01                  |
| UART2 | —          | P14                  |
| CSI00 | P10        | P10                  |
|       | P11        | P11                  |
| CSI20 | —          | P14                  |
|       |            | P15                  |

注 能通过设定外围 I/O 重定向寄存器（PIOR），分配上图（）内的功能。

- ① 通过外部电阻将使用的输入引脚上拉到对象器件的电源（不能使用内部上拉电阻）。
- ② 将 PIM0、PIM1 寄存器的对应位置“1”，切换到 TTL 输入缓冲器。另外，V<sub>IH</sub> 和 V<sub>IL</sub> 参照选择 TTL 输入缓冲器时的 DC 特性。
- ③ 允许串行阵列单元运行，并且设定为 UART/CSI 模式。

##### (2) 将 UART0 ~ UART2、CSI00、CSI01、CSI20 功能的输出端口用作 N 沟道漏极开路输出模式时的设定步骤

| 接口    | 20、24 引脚产品 | 30 引脚产品 <sup>注</sup> |
|-------|------------|----------------------|
| UART0 | P12        | P12（P17）             |
| UART1 | —          | P00                  |
| UART2 | —          | P13                  |
| CSI00 | P10        | P10                  |
|       | P12        | P12                  |
| CSI20 | —          | P15                  |
|       |            | P13                  |

备注 能通过设定外围 I/O 重定向寄存器（PIOR），分配上图（）内的功能。

- ① 通过外部电阻将使用的输出引脚上拉到对象器件的电源（不能使用内部上拉电阻）。
- ② 在解除复位后，端口模式为输入模式（Hi-Z）。
- ③ 将对应的端口输出锁存器置“1”。
- ④ 将POM0、POM1寄存器的对应位置“1”，设定为N沟道漏极开路输出（ $V_{DD}$ 耐压）模式。
- ⑤ 允许串行阵列单元运行，并且设定为UART/CSI模式。
- ⑥ 通过PM0、PM1寄存器设定为输出模式。此时，因为输出数据是高电平，所以引脚处于Hi-Z状态。

(3) 将IIC00、IIC20功能的输入/输出端口用作不同电位（1.8V、2.5V、3V）时的设定步骤

| 接口    | 20、24 引脚产品 | 30 引脚产品 |
|-------|------------|---------|
| IIC00 | P10        | P10     |
|       | P11        | P11     |
| IIC20 | —          | P14     |
|       |            | P15     |

- ① 通过外部电阻将使用的输入引脚上拉到对象器件的电源（不能使用内部上拉电阻）。
- ② 在解除复位后，端口模式为输入模式（Hi-Z）。
- ③ 将对应的端口输出锁存器置“1”。
- ④ 将POM0、POM1寄存器的对应位置“1”，设定为N沟道漏极开路输出（ $V_{DD}$ 耐压）模式。
- ⑤ 将PIM0、PIM1寄存器的对应位置“1”，切换到TTL输入缓冲器。另外， $V_{IH}$ 和 $V_{IL}$ 参照选择TTL输入缓冲器时的DC特性。
- ⑥ 允许串行阵列单元运行，并且设定为简易I<sup>2</sup>C模式。
- ⑦ 将PM0、PM1寄存器的对应位设定为输出模式（能在输出模式中进行数据的输入/输出）。此时，因为输出数据是高电平，所以引脚处于Hi-Z状态。



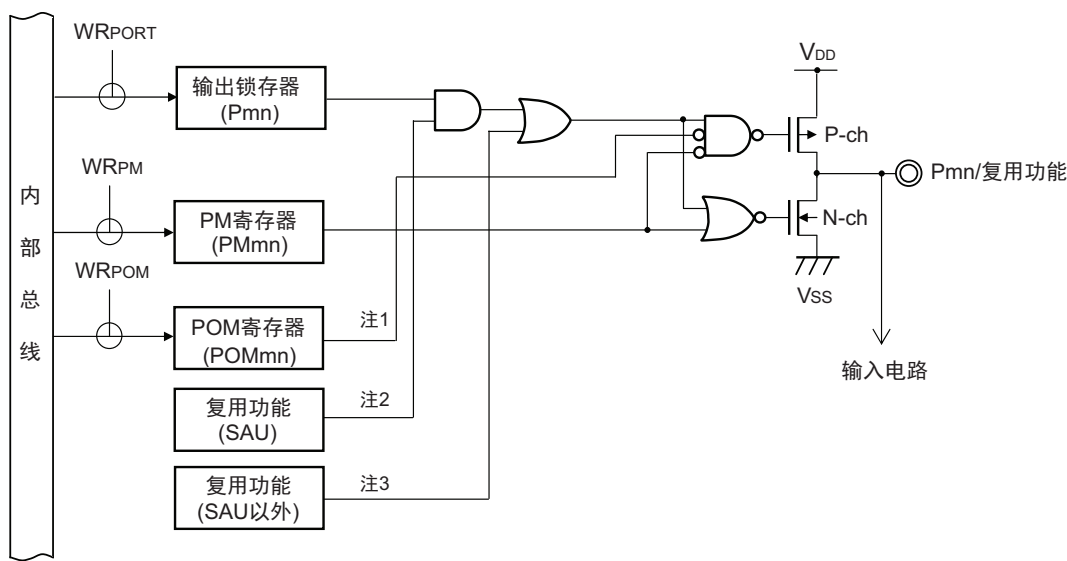
4.5 使用复用功能时的寄存器设定

4.5.1 使用复用功能时的基本观点

通过 ADPC 寄存器或者端口模式控制寄存器（PMCxx）设定是将与模拟输入复用的引脚用作模拟输入还是用作数字输入 / 输出。

用作数字输入 / 输出的引脚的输出电路的基本结构如图 4-9 所示。与端口输出锁存器的输出复用的 SAU 功能的输出被输入到 AND 门。AND 门的输出被输入到 OR 门。OR 门的其他输入与复用的 SAU 以外的功能（TAU、时钟 / 蜂鸣器的输出、IICA 等）的输出连接。将这样的引脚用作端口功能或者复用功能时，必须注意不使用的复用功能不能影响要使用的功能的输出。此时的基本设定的观点如表 4-6 所示。

图 4-9 引脚输出电路的基本结构



- 注 1. 在无 POM 寄存器时，此信号为 Low 电平（0）。  
2. 在无复用功能时，此信号为 High 电平（1）。  
3. 在无复用功能时，此信号为 Low 电平（0）。

备注 m: 端口号（m=0 ~ 14）、n: 位号（n=0 ~ 7）

表 4-6 基本设定的观点

| 使用引脚的输出功能   | 不使用的复用功能的输出设定 |              |              |
|-------------|---------------|--------------|--------------|
|             | 端口功能          | SAU 的输出功能    | SAU 以外的输出功能  |
| 端口输出功能      | —             | High 电平输出（1） | Low 电平输出（0）  |
| SAU 的输出功能   | High（1）       | —            | Low 电平输出（0）  |
| SAU 以外的输出功能 | Low（0）        | High 电平输出（1） | Low 电平输出（0）注 |

注 因为 1 个引脚有可能复用多个 SAU 以外的输出功能，所以必须将不使用的复用功能的输出设定为 Low 电平（0）。有关详细设定方法请参照“4.5.2 不使用输出功能的复用功能的寄存器设定”。

### 4.5.2 不使用输出功能的复用功能的寄存器设定

不使用引脚复用功能的输出时，必须执行以下设定。另外，在为外围 I/O 重定向功能的对象时，能通过设定外围 I/O 重定向寄存器（PIOR），将输出切换到其他引脚。这样就能使用分配到对象引脚的端口功能和其他复用功能。

1.  $SOp=1/TxDq=1$ （不使用SAU的串行输出（ $SOp/TxDq$ ）时的设定）  
只使用SAU的串行输入，不使用串行输出（ $SOp/TxDq$ ）时，将与不使用的输出对应的串行输出允许寄存器m（ $SOEm$ ）的位置“0”（禁止输出），并且将串行输出寄存器m（ $SOm$ ）的 $SOmn$ 位置“1”（High电平）。这是与初始状态相同的设定。
2.  $SCKp=1/SDAr=1/SCLr=1$ （不使用SAU的通道n时的设定）  
不使用SAU时，将串行通道允许状态寄存器m（ $SEm$ ）的bit n（ $SEmn$ ）置“0”（运行停止状态），并且将与不使用的输出对应的串行输出允许寄存器m（ $SOEm$ ）的位置“0”（禁止输出），串行输出寄存器m（ $SOm$ ）的 $SOmn$ 位和 $CKOmn$ 位置“1”（High电平）。这是与初始状态相同的设定。
3.  $TOmn=0$ （不使用TAU的通道n的输出时的设定）  
不使用TAU的 $TOmn$ 输出时，将与不使用的输出对应的定时器输出允许寄存器0（ $TOE0$ ）的位置“0”（禁止输出），并且将定时器输出寄存器0（ $TO0$ ）的位置“0”（Low电平）。这是与初始状态相同的设定。
4.  $SDAAn=0/SCLAn=0$ （不使用IICA时的设定）  
不使用IICA时，将IICA控制寄存器n0（ $IICCTLn0$ ）的 $IICEn$ 位置“0”（运行停止）。这是与初始状态相同的设定。
5.  $PCLBUZn=0$ （不使用时钟输出/蜂鸣器输出时的设定）  
不使用时钟输出/蜂鸣器输出时，将时钟输出选择寄存器n（ $CKSn$ ）的 $PCLOEn$ 位置“0”（禁止输出）。这是与初始状态相同的设定。

### 4.5.3 使用的端口功能和复用功能的寄存器设定例子

使用的端口功能和复用功能的寄存器设定例子如表 4-7 所示。端口功能的控制寄存器的设定如表 4-7 所示。另外，有关表 4-7 的中的记载说明请参照以下备注。

备注 一： 对象外  
x： 忽略  
PIORx： 外围 I/O 重定向寄存器  
POMxx： 端口输出模式寄存器  
PMCxx： 端口模式控制寄存器  
PMxx： 端口模式寄存器  
Pxx： 端口的输出锁存器  
能通过设定外围 I/O 重定向寄存器（PIOR），分配 ( ) 内的功能。

表 4-7 使用引脚功能时的寄存器、输出锁存器的设定例子 (20、24 引脚产品) (1/5)

| 引脚名称    | 使用功能        |            | PIORx   | POMxx | PMCxx | PMxx | Pxx | 复用功能输出            |          |
|---------|-------------|------------|---------|-------|-------|------|-----|-------------------|----------|
|         | 功能名称        | 输入 / 输出    |         |       |       |      |     | SAU               | SAU 以外   |
| P00 注 1 | P00         | 输入         | —       | —     | —     | 1    | x   | —                 | —        |
|         |             | 输出         | —       | —     | —     | 0    | 0/1 | —                 | —        |
|         | KR6         | 输入         | —       | —     | —     | 1    | x   | —                 | —        |
|         | (SI01) 注 2  | 输入         | PIOR3=1 | —     | —     | 1    | x   | —                 | —        |
| P01 注 1 | P01         | 输入         | —       | x     | —     | 1    | x   | x                 | —        |
|         |             | 输出         | —       | 0     | —     | 0    | 0/1 | (SO01)/(SDA01)=1  | —        |
|         |             | N 沟道漏极开路输出 | —       | 1     | —     | 0    | 0/1 |                   | —        |
|         | KR7         | 输入         | —       | x     | —     | 1    | x   | x                 | —        |
|         | (SO01) 注 2  | 输出         | PIOR3=1 | 0/1   | —     | 0    | 1   | x                 | —        |
|         | (SDA01) 注 2 | 输入 / 输出    | PIOR3=1 | 1     | —     | 0    | 1   | x                 | —        |
| P02 注 1 | P02         | 输入         | —       | —     | —     | 1    | x   | x                 | —        |
|         |             | 输出         | —       | —     | —     | 0    | 0/1 | (SCK01)/(SCL01)=1 | —        |
|         | KR8         | 输入         | —       | —     | —     | 1    | x   | x                 | —        |
|         | (SCK01) 注 2 | 输入         | PIOR3=1 | —     | —     | 1    | x   | x                 | —        |
|         |             | 输出         | PIOR3=1 | —     | —     | 0    | 1   | x                 | —        |
|         | (SCL01) 注 2 | 输出         | PIOR3=1 | —     | —     | 0    | 1   | x                 | —        |
| P03 注 1 | P03         | 输入         | —       | —     | —     | 1    | x   | —                 | —        |
|         |             | 输出         | —       | —     | —     | 0    | 0/1 | —                 | —        |
|         | KR9         | 输入         | —       | —     | —     | 1    | x   | —                 | —        |
| P10     | P10         | 输入         | —       | x     | 0     | 1    | x   | x                 | x        |
|         |             | 输出         | —       | 0     | 0     | 0    | 0/1 | SCK00/SCL00=1     | PCLBZ0=0 |
|         |             | N 沟道漏极开路输出 | —       | 1     | 0     | 0    | 0/1 |                   |          |
|         | ANI16       | 输入         | —       | x     | 1     | 1    | x   | x                 | x        |
|         | PCLBZ0      | 输出         | —       | 0     | 0     | 0    | 0   | SCK00/SCL00=1     | x        |
|         | SCK00       | 输入         | —       | x     | 0     | 1    | x   | x                 | PCLBZ0=0 |
|         |             | 输出         | —       | 0/1   | 0     | 0    | 1   | x                 | PCLBZ0=0 |
|         | SCL00 注 2   | 输出         | —       | 0/1   | 0     | 0    | 1   | x                 | PCLBZ0=0 |
| P11     | P11         | 输入         | —       | x     | 0     | 1    | x   | x                 | —        |
|         |             | 输出         | —       | 0     | 0     | 0    | 0/1 | SDA00=1           | —        |
|         |             | N 沟道漏极开路输出 | —       | 1     | 0     | 0    | 0/1 |                   | —        |
|         | ANI17       | 输入         | —       | x     | 1     | 1    | x   | x                 | —        |
|         | SI00        | 输入         | —       | x     | 0     | 1    | x   | x                 | —        |
|         | RxD0        | 输入         | PIOR1=0 | x     | 0     | 1    | x   | x                 | —        |
|         | SDA00 注 2   | 输入 / 输出    | —       | 1     | 0     | 0    | 1   | x                 | —        |
|         |             |            |         |       |       |      |     |                   |          |
| P12     | P12         | 输入         | —       | x     | 0     | 1    | x   | x                 | —        |
|         |             | 输出         | —       | 0     | 0     | 0    | 0/1 | SO00/TxD0=1       | —        |
|         |             | N 沟道漏极开路输出 | —       | 1     | 0     | 0    | 0/1 |                   | —        |
|         | ANI18       | 输入         | —       | x     | 1     | 1    | x   | x                 | —        |
|         | SO00        | 输出         | —       | 0/1   | 0     | 0    | 1   | x                 | —        |
|         | TxD0        | 输出         | PIOR1=0 | 0/1   | 0     | 0    | 1   | x                 | —        |

注 1. 只限于 24 引脚产品。

2. 只限于 R5F102 产品。

表 4-7 使用引脚功能时的寄存器、输出锁存器的设定例子（20、24 引脚产品）(2/5)

| 引脚名称 | 使用功能  |         | PIORx   | POMxx | PMCxx | PMxx | Pxx | 复用功能输出 |        |
|------|-------|---------|---------|-------|-------|------|-----|--------|--------|
|      | 功能名称  | 输入 / 输出 |         |       |       |      |     | SAU    | SAU 以外 |
| P13  | P13   | 输入      | —       | —     | 0     | 1    | x   | —      | x      |
|      |       | 输出      | —       | —     | 0     | 0    | 0/1 | —      | TO00=0 |
|      | ANI19 | 输入      | —       | —     | 1     | 1    | x   | —      | x      |
|      | TI00  | 输入      | —       | —     | 0     | 1    | x   | —      | x      |
|      | TO00  | 输出      | —       | —     | 0     | 0    | 0   | —      | x      |
|      | INTP2 | 输入      | PIOR0=0 | —     | 0     | 1    | x   | —      | x      |
| P14  | P14   | 输入      | —       | —     | 0     | 1    | x   | —      | x      |
|      |       | 输出      | —       | —     | 0     | 0    | 0/1 | —      | TO01=0 |
|      | ANI20 | 输入      | —       | —     | 1     | 1    | x   | —      | x      |
|      | TI01  | 输入      | —       | —     | 0     | 1    | x   | —      | x      |
|      | TO01  | 输出      | —       | —     | 0     | 0    | 0   | —      | x      |
|      | INTP3 | 输入      | PIOR0=0 | —     | 0     | 1    | x   | —      | x      |

表 4-7 使用引脚功能时的寄存器、输出锁存器的设定例子（20、24 引脚产品）(3/5)

| 引脚名称 | 使用功能               |         | ADPC               | ADM2              | PMxx | Pxx |
|------|--------------------|---------|--------------------|-------------------|------|-----|
|      | 功能名称               | 输入 / 输出 |                    |                   |      |     |
| P20  | P20                | 输入      | ADPC=01H           | x                 | 1    | x   |
|      |                    | 输出      | ADPC=01H           | x                 | 0    | 0/1 |
|      | ANI0               | 模拟输入    | ADPC=00H/02H ~ 04H | 00x0xx0x、10x0xx0x | 1    | x   |
|      | AV <sub>REFP</sub> | 基准电压    | ADPC=00H/02H ~ 04H | 01x0xx0x          | 1    | x   |
| P21  | P21                | 输入      | ADPC=01H/02H       | x                 | 1    | x   |
|      |                    | 输出      | ADPC=01H/02H       | x                 | 0    | 0/1 |
|      | ANI1               | 模拟输入    | ADPC=00H/03H/04H   | xx00xx0x          | 1    | x   |
|      | AV <sub>REFM</sub> | 基准电压    | ADPC=00H/03H/04H   | xx10xx0x          | 1    | x   |
| P22  | P22                | 输入      | ADPC=01H ~ 03H     | x                 | 1    | x   |
|      |                    | 输出      | ADPC=01H ~ 03H     | x                 | 0    | 0/1 |
|      | ANI2               | 模拟输入    | ADPC=00H/04H       | x                 | 1    | x   |
| P23  | P23                | 输入      | ADPC=01H ~ 04H     | x                 | 1    | x   |
|      |                    | 输出      | ADPC=01H ~ 04H     | x                 | 0    | 0/1 |
|      | ANI3               | 模拟输入    | ADPC=00H           | x                 | 1    | x   |

表 4-7 使用引脚功能时的寄存器、输出锁存器的设定例子（20、24 引脚产品）(4/5)

| 引脚名称 | 使用功能      |                    | PIORx       | POMxx | PMCxx | PMxx | Pxx | 复用功能输出         |        |
|------|-----------|--------------------|-------------|-------|-------|------|-----|----------------|--------|
|      | 功能名称      | 输入 / 输出            |             |       |       |      |     | SAU            | SAU 以外 |
| P40  | P40       | 输入                 | —           | —     | —     | 1    | x   | —              | —      |
|      |           | 输出                 | —           | —     | —     | 0    | 0/1 | —              | —      |
|      | KR0       | 输入                 | —           | —     | —     | 1    | x   | —              | —      |
| P41  | P41       | 输入                 | —           | x     | 0     | 1    | x   | x              | x      |
|      |           | 输出                 | —           | 0     | 0     | 0    | 0/1 | SO01/SDA01=1   | TO02=0 |
|      |           | N 沟道漏极开路输出         | —           | 1     | 0     | 0    | 0/1 |                |        |
|      | ANI22     | 输入                 | —           | x     | 1     | 1    | x   | x              | x      |
|      | SO01 注 2  | 输出                 | PIOR3=0 注 1 | 0/1   | 0     | 0    | 1   | x              | TO02=0 |
|      | SDA01 注 2 | 输入 / 输出            | PIOR3=0 注 1 | 1     | 0     | 0    | 1   | x              | TO02=0 |
|      | TI02      | 输入                 | PIOR2=0     | x     | 0     | 1    | x   | x              | x      |
|      | TO02      | 输出                 | —           | 0     | 0     | 0    | 0   | SO01/SDA01=1   | x      |
|      | INTP1     | 输入                 | —           | x     | 0     | 1    | x   | x              | x      |
| P42  | P42       | 输入                 | —           | —     | 0     | 1    | x   | x              | x      |
|      |           | 输出                 | —           | —     | 0     | 0    | 0/1 | SCK01/SCL01=1  | TO03=0 |
|      | ANI21     | 输入                 | —           | —     | 1     | 1    | x   | x              | x      |
|      | SCK01 注 2 | 输入                 | PIOR3=0 注 1 | —     | 0     | 1    | x   | x              | x      |
|      |           | 输出                 | PIOR3=0 注 1 | —     | 0     | 0    | 1   | x              | TO03=0 |
|      | SCL01 注 2 | 输出                 | PIOR3=0 注 1 | —     | 0     | 0    | 1   | x              | TO03=0 |
|      | TI03      | 输入                 | PIOR2=0     | —     | 0     | 1    | x   | x              | x      |
|      | TO03      | 输出                 | —           | —     | 0     | 0    | 0   | SCK01/SCL01=1  | x      |
| P60  | P60       | 输入                 | —           | —     | —     | 1    | x   | x              | —      |
|      |           | N 沟道漏极开路输出 (6V 耐压) | —           | —     | —     | 0    | 0/1 | SCLA0/(TxD0)=1 | —      |
|      | KR4       | 输入                 | —           | —     | —     | 1    | x   | x              | —      |
|      | SCLA0     | 输入 / 输出            | —           | —     | —     | 0    | 0   | x              | —      |
|      | (TxD0)    | 输出                 | PIOR1=1     | —     | —     | 0    | 1   | x              | —      |
| P61  | P61       | 输入                 | —           | —     | —     | 1    | x   | x              | —      |
|      |           | N 沟道漏极开路输出 (6V 耐压) | —           | —     | —     | 0    | 0/1 | SDAA0=1        | —      |
|      | KR5       | 输入                 | —           | —     | —     | 1    | x   | x              | —      |
|      | SDAA0     | 输入 / 输出            | —           | —     | —     | 0    | 0   | x              | —      |
|      | (RxD0)    | 输入                 | PIOR1=1     | —     | —     | 1    | x   | x              | —      |

注 1. 只限于 24 引脚产品。  
 2. 只限于 R5F102 产品。

表 4-7 使用引脚功能时的寄存器、输出锁存器的设定例子（20、24 引脚产品）(5/5)

| 引脚名称 | 使用功能     |         | PIORx       | Pxx | 其他                    |
|------|----------|---------|-------------|-----|-----------------------|
|      | 功能名称     | 输入 / 输出 |             |     |                       |
| P121 | P121     | 输入      | —           | x   | EXCLK、OSCSEL=00/10/11 |
|      | KR3      | 输入      | —           | x   | EXCLK、OSCSEL=00/10/11 |
|      | (TI03)   | 输入      | PIOR2=1     | x   | EXCLK、OSCSEL=00/10/11 |
|      | (INTP3)  | 输入      | PIOR0=1     | x   | EXCLK、OSCSEL=00/10/11 |
|      | X1       | —       | —           | x   | EXCLK、OSCSEL=01       |
| P122 | P122     | 输入      | —           | x   | EXCLK、OSCSEL=00/10    |
|      | KR2      | 输入      | —           | x   | EXCLK、OSCSEL=00/10    |
|      | (TI02)   | 输入      | PIOR2=1     | x   | EXCLK、OSCSEL=00/10    |
|      | (INTP2)  | 输入      | PIOR0=1     | x   | EXCLK、OSCSEL=00/10    |
|      | X2       | —       | —           | x   | EXCLK、OSCSEL=01       |
|      | EXCLK    | 输入      | —           | x   | EXCLK、OSCSEL=11       |
| P125 | P125     | 输入      | —           | x   | PORTSELB=0            |
|      | KR1      | 输入      | —           | x   | PORTSELB=0            |
|      | SI01 注 2 | 输入      | PIOR3=0 注 1 | x   | PORTSELB=0            |
|      | RESET    | 输入      | —           | x   | PORTSELB=1            |
| P137 | P137     | 输入      | —           | x   | —                     |
|      | INTP0    | 输入      | —           | x   | —                     |

- 注 1. 只限于 24 引脚产品。  
 2. 只限于 R5F102 产品。

表 4-8 使用引脚功能时的寄存器、输出锁存器的设定例子 (30 引脚产品) (1/5)

| 引脚名称 | 使用功能    |            | PIORx   | POMxx | PMCxx | PMxx | Pxx | 复用功能输出        |          |
|------|---------|------------|---------|-------|-------|------|-----|---------------|----------|
|      | 功能名称    | 输入 / 输出    |         |       |       |      |     | SAU           | SAU 以外   |
| P00  | P00     | 输入         | —       | x     | 0     | 1    | x   | x             | —        |
|      |         | 输出         | —       | 0     | 0     | 0    | 0/1 | TxD1=1        | —        |
|      |         | N 沟道漏极开路输出 |         | 1     | 0     | 0    | 0/1 |               | —        |
|      | ANI17   | 输入         | —       | x     | 1     | 1    | x   | x             | —        |
|      | TI00    | 输入         | —       | x     | 0     | 1    | x   | x             | —        |
|      | TxD1 注  | 输出         | —       | 0/1   | 0     | 0    | 1   | x             | —        |
| P01  | P01     | 输入         | —       | —     | 0     | 1    | x   | —             | x        |
|      |         | 输出         | —       | —     | 0     | 0    | 0/1 | —             | TO00=0   |
|      | ANI16   | 输入         | —       | —     | 1     | 1    | x   | —             | x        |
|      | TO00    | 输出         | —       | —     | 0     | 0    | 0   | —             | x        |
|      | RxD1 注  | 输入         | —       | —     | 0     | 1    | x   | —             | x        |
| P10  | P10     | 输入         | —       | x     | —     | 1    | x   | x             | x        |
|      |         | 输出         | —       | 0     | —     | 0    | 0/1 | SCK00/SCL00=1 | (TO07)=0 |
|      |         | N 沟道漏极开路输出 | —       | 1     | —     | 0    | 0/1 |               |          |
|      | SCK00   | 输入         | PIOR1=0 | x     | —     | 1    | x   | x             | x        |
|      |         | 输出         | PIOR1=0 | 0/1   | —     | 0    | 1   | x             | (TO07)=0 |
|      | SCL00 注 | 输出         | PIOR1=0 | 0/1   | —     | 0    | 1   | x             | (TO07)=0 |
|      | (TI07)  | 输入         | PIOR0=1 | x     | —     | 1    | x   | x             | x        |
| P11  | P11     | 输入         | —       | x     | —     | 1    | x   | x             | x        |
|      |         | 输出         | —       | 0     | —     | 0    | 0/1 | SDA00=1       | (TO06)=0 |
|      |         | N 沟道漏极开路输出 | —       | 1     | —     | 0    | 0/1 |               |          |
|      | SI00    | 输入         | PIOR1=0 | x     | —     | 1    | x   | x             | x        |
|      | RxD0    | 输入         | PIOR1=0 | x     | —     | 1    | x   | x             | x        |
|      | SDA00 注 | 输入 / 输出    | PIOR1=0 | 1     | —     | 0    | 1   | x             | (TO06)=0 |
|      | (TI06)  | 输入         | PIOR0=1 | x     | —     | 1    | x   | x             | x        |
|      | (TO06)  | 输出         | PIOR0=1 | 0     | —     | 0    | 0   | SDA00=1       | x        |
| P12  | P12     | 输入         | —       | x     | —     | 1    | x   | x             | x        |
|      |         | 输出         | —       | 0     | —     | 0    | 0/1 | SO00/TxD0=1   | (TO05)=0 |
|      |         | N 沟道漏极开路输出 | —       | 1     | —     | 0    | 0/1 |               |          |
|      | SO00    | 输出         | PIOR1=0 | 0/1   | —     | 0    | 1   | x             | (TO05)=0 |
|      | TxD0    | 输出         | PIOR1=0 | 0/1   | —     | 0    | 1   | x             | (TO05)=0 |
|      | (TI05)  | 输入         | PIOR0=1 | x     | —     | 1    | x   | x             | x        |
|      | (TO05)  | 输出         | PIOR0=1 | 0     | —     | 0    | 0   | SO00/TxD0=1   | x        |

注 只限于 R5F102 产品。

表 4-8 使用引脚功能时的寄存器、输出锁存器的设定例子 (30 引脚产品) (2/5)

| 引脚名称 | 使用功能    |            | PIORx   | POMxx | PMCxx | PMxx | Pxx | 复用功能输出        |                  |
|------|---------|------------|---------|-------|-------|------|-----|---------------|------------------|
|      | 功能名称    | 输入 / 输出    |         |       |       |      |     | SAU           | SAU 以外           |
| P13  | P13     | 输入         | —       | x     | —     | 1    | x   | x             | x                |
|      |         | 输出         | —       | 0     | —     | 0    | 0/1 | TxD2/SO20=1   | (SDAA0)/(TO04)=0 |
|      |         | N 沟道漏极开路输出 | —       | 1     | —     | 0    | 0/1 |               |                  |
|      | TxD2 注  | 输出         | PIOR1=0 | 0/1   | —     | 0    | 1   | x             | (SDAA0)/(TO04)=0 |
|      | SO20 注  | 输出         | PIOR1=0 | 0/1   | —     | 0    | 1   | x             | (SDAA0)/(TO04)=0 |
|      | (SDAA0) | 输入 / 输出    | PIOR2=1 | 1     | —     | 0    | 0   | TxD2/SO20=1   | (TO04)=0         |
|      | (TI04)  | 输入         | PIOR0=1 | x     | —     | 1    | x   | x             | x                |
|      | (TO04)  | 输出         | PIOR0=1 | 0     | —     | 0    | 0   | TxD2/SO20=1   | (SDAA0)=0        |
| P14  | P14     | 输入         | —       | x     | —     | 1    | x   | x             | x                |
|      |         | 输出         | —       | 0     | —     | 0    | 0/1 | SDA20=1       | (SCLA0)/(TO03)=0 |
|      |         | N 沟道漏极开路输出 | —       | 1     | —     | 0    | 0/1 |               |                  |
|      | RxD2 注  | 输入         | PIOR1=0 | x     | —     | 1    | x   | x             | x                |
|      | SI20 注  | 输入         | PIOR1=0 | x     | —     | 1    | x   | x             | x                |
|      | SDA20 注 | 输入 / 输出    | PIOR1=0 | 1     | —     | 0    | 1   | x             | (SCLA0)/(TO03)=0 |
|      | (SCLA0) | 输入 / 输出    | PIOR2=1 | 1     | —     | 0    | 0   | SDA20=1       | (TO03)=0         |
|      | (TI03)  | 输入         | PIOR0=1 | x     | —     | 1    | x   | x             | x                |
| P15  | P15     | 输入         | —       | x     | —     | 1    | x   | x             | x                |
|      |         | 输出         | —       | 0     | —     | 0    | 0/1 | SCK20/SCL20=1 | PCLBUZ1/(TO02)=0 |
|      |         | N 沟道漏极开路输出 | —       | 1     | —     | 0    | 0/1 |               |                  |
|      | PCLBUZ1 | 输出         | —       | 0     | —     | 0    | 0   | SCK20/SCL20=1 | (TO02)=0         |
|      | SCK20 注 | 输入         | PIOR1=0 | x     | —     | 1    | x   | x             | x                |
|      |         | 输出         | PIOR1=0 | 0/1   | —     | 0    | 1   | x             | PCLBUZ1/(TO02)=0 |
|      | SCL20 注 | 输出         | PIOR1=0 | 0/1   | —     | 0    | 1   | x             | PCLBUZ1/(TO02)=0 |
|      | (TI02)  | 输入         | PIOR0=1 | x     | —     | 1    | x   | x             | x                |
| P16  | P16     | 输入         | —       | —     | —     | 1    | x   | —             | x                |
|      |         | 输出         | —       | —     | —     | 0    | 0/1 | —             | TO01=0           |
|      | TI01    | 输入         | —       | —     | —     | 1    | x   | —             | x                |
|      | TO01    | 输出         | —       | —     | —     | 0    | 0   | —             | x                |
|      | INTP5   | 输入         | —       | —     | —     | 1    | x   | —             | x                |
|      | (RxD0)  | 输入         | PIOR1=1 | —     | —     | 1    | x   | —             | x                |
| P17  | P17     | 输入         | —       | x     | —     | 1    | x   | x             | x                |
|      |         | 输出         | —       | 0     | —     | 0    | 0/1 | (TxD0)=1      | TO02=0           |
|      |         | N 沟道漏极开路输出 | —       | 1     | —     | 0    | 0/1 |               |                  |
|      | TI02    | 输入         | PIOR0=0 | x     | —     | 1    | x   | x             | x                |
|      | TO02    | 输出         | PIOR0=0 | 0     | —     | 0    | 0   | (TxD0)=1      | x                |
|      | (TxD0)  | 输出         | PIOR1=1 | 0/1   | —     | 0    | 1   | x             | TO02=0           |

注 只限于 R5F102 产品。



表 4-8 使用引脚功能时的寄存器、输出锁存器的设定例子（30 引脚产品）(3/5)

| 引脚名称 | 使用功能               |         | ADPC               | ADM2              | PMxx | Pxx |
|------|--------------------|---------|--------------------|-------------------|------|-----|
|      | 功能名称               | 输入 / 输出 |                    |                   |      |     |
| P20  | P20                | 输入      | ADPC=01H           | x                 | 1    | x   |
|      |                    | 输出      | ADPC=01H           | x                 | 0    | 0/1 |
|      | ANI0               | 模拟输入    | ADPC=00H/02H ~ 04H | 00x0xx0x、10x0xx0x | 1    | x   |
|      | AV <sub>REFP</sub> | 基准电压    | ADPC=00H/02H ~ 04H | 01x0xx0x          | 1    | x   |
| P21  | P21                | 输入      | ADPC=01H/02H       | x                 | 1    | x   |
|      |                    | 输出      | ADPC=01H/02H       | x                 | 0    | 0/1 |
|      | ANI1               | 模拟输入    | ADPC=00H/03H/04H   | xx00xx0x          | 1    | x   |
|      | AV <sub>REFM</sub> | 基准电压    | ADPC=00H/03H/04H   | xx10xx0x          | 1    | x   |
| P22  | P22                | 输入      | ADPC=01H ~ 03H     | x                 | 1    | x   |
|      |                    | 输出      | ADPC=01H ~ 03H     | x                 | 0    | 0/1 |
|      | ANI2               | 模拟输入    | ADPC=00H/04H       | x                 | 1    | x   |
| P23  | P23                | 输入      | ADPC=01H ~ 04H     | x                 | 1    | x   |
|      |                    | 输出      | ADPC=01H ~ 04H     | x                 | 0    | 0/1 |
|      | ANI3               | 模拟输入    | ADPC=00H           | x                 | 1    | x   |

表 4-8 使用引脚功能时的寄存器、输出锁存器的设定例子 (30 引脚产品) (4/5)

| 引脚名称 | 使用功能    |                    | PIORx   | POMxx | PMCxx | PMxx | Pxx | 复用功能输出        |                |
|------|---------|--------------------|---------|-------|-------|------|-----|---------------|----------------|
|      | 功能名称    | 输入 / 输出            |         |       |       |      |     | SAU           | SAU 以外         |
| P30  | P30     | 输入                 | —       | —     | —     | 1    | x   | x             | —              |
|      |         | 输出                 | —       | —     | —     | 0    | 0/1 | SCK11/SCL11=1 | —              |
|      | INTP3   | 输入                 | —       | —     | —     | 1    | x   | x             | —              |
|      | SCK11 注 | 输入                 | —       | —     | —     | 1    | x   | x             | —              |
|      |         | 输出                 | —       | —     | —     | 0    | 1   | x             | —              |
|      | SCL11 注 | 输出                 | —       | —     | —     | 0    | 1   | x             | —              |
| P31  | P31     | 输入                 | —       | —     | —     | 1    | x   | —             | x              |
|      |         | 输出                 | —       | —     | —     | 0    | 0/1 | —             | TO03/PCLBUZ0=0 |
|      | TI03    | 输入                 | PIOR0=0 | —     | —     | 1    | x   | —             | x              |
|      | TO03    | 输出                 | PIOR0=0 | —     | —     | 0    | 0   | —             | PCLBUZ0=0      |
|      | INTP4   | 输入                 | —       | —     | —     | 1    | x   | —             | x              |
|      | PCLBUZ0 | 输出                 | —       | —     | —     | 0    | 0   | —             | TO03=0         |
| P40  | P40     | 输入                 | —       | —     | —     | 1    | x   | —             | —              |
|      |         | 输出                 | —       | —     | —     | 0    | 0/1 | —             | —              |
| P50  | P50     | 输入                 | —       | x     | —     | 1    | x   | x             | —              |
|      |         | 输出                 | —       | 0     | —     | 0    | 0/1 | SDA11=1       | —              |
|      |         | N 沟道漏极开路输出         | —       | 1     | —     | 0    | 0/1 |               | —              |
|      | INTP1   | 输入                 | —       | x     | —     | 1    | x   | x             | —              |
|      | SI11 注  | 输入                 | —       | x     | —     | 1    | x   | x             | —              |
|      | SDA11 注 | 输入 / 输出            | —       | 1     | —     | 0    | 1   | x             | —              |
| P51  | P51     | 输入                 | —       | —     | —     | 1    | x   | x             | —              |
|      |         | 输出                 | —       | —     | —     | 0    | 0/1 | SO11=1        | —              |
|      | INTP2   | 输入                 | —       | —     | —     | 1    | x   | x             | —              |
|      | SO11 注  | 输出                 | —       | —     | —     | 0    | 1   | x             | —              |
| P60  | P60     | 输入                 | —       | —     | —     | 1    | x   | x             | —              |
|      |         | N 沟道漏极开路输出 (6V 耐压) | —       | —     | —     | 0    | 0/1 | SCLA0=1       | —              |
|      | SCLA0   | 输入 / 输出            | PIOR2=0 | —     | —     | 0    | 0   | x             | —              |
| P61  | P61     | 输入                 | —       | —     | —     | 1    | x   | x             | —              |
|      |         | N 沟道漏极开路输出 (6V 耐压) | —       | —     | —     | 0    | 0/1 | SDAA0=1       | —              |
|      | SDAA0   | 输入 / 输出            | PIOR2=0 | —     | —     | 0    | 0   | x             | —              |
| P120 | P120    | 输入                 | —       | —     | 0     | 1    | x   | —             | —              |
|      |         | 输出                 | —       | —     | 0     | 0    | 0/1 | —             | —              |
|      | ANI19   | 模拟输入               | —       | —     | 1     | 1    | x   | —             | —              |
| P137 | P137    | 输入                 | —       | —     | —     | —    | x   | —             | —              |
|      | INTP0   | 输入                 | —       | —     | —     | —    | x   | —             | —              |
| P147 | P147    | 输入                 | —       | —     | 0     | 1    | x   | —             | —              |
|      |         | 输出                 | —       | —     | 0     | 0    | 0/1 | —             | —              |
|      | ANI18   | 模拟输入               | —       | —     | 1     | 1    | x   | —             | —              |

注 只限于 R5F102 产品。

表 4-8 使用引脚功能时的寄存器、输出锁存器的设定例子（30 引脚产品）(5/5)

| 引脚名称 | 使用功能  |         | PIORx | Pxx | 其他                    |
|------|-------|---------|-------|-----|-----------------------|
|      | 功能名称  | 输入 / 输出 |       |     |                       |
| P121 | P121  | 输入      | —     | x   | EXCLK、OSCSEL=00/10/11 |
|      | X1    | —       | —     | x   | EXCLK、OSCSEL=01       |
| P122 | P122  | 输入      | —     | x   | EXCLK、OSCSEL=00/10    |
|      | X2    | —       | —     | x   | EXCLK、OSCSEL=01       |
|      | EXCLK | 输入      | —     | x   | EXCLK、OSCSEL=11       |

## 4.6 功能时的注意事项

### 4.6.1 有关对端口寄存器 n (Pn) 的位操作指令的注意事项

在对同时具有输入和输出功能的端口执行位操作指令时，除了操作对象的位以外，也可能改写非操作对象的输入端口的输出锁存器的值。

因此，建议在将任意的端口从输入模式切换为输出模式前重新写输出锁存器的值。

<例> 当 P00 为输出端口并且 P01 ~ P03 为输入端口（引脚状态全部为高电平）而且端口 0 的输出锁存器值为“00H”时，如果通过位操作指令将输出端口 P00 的输出从低电平改为高电平，端口 0 的输出锁存器的值就变为“0FH”。

说明：PMnm 位为“1”的端口的 Pn 寄存器的写对象是输出锁存器，而读对象是引脚状态。

在 RL78/G12 内部，位操作指令按照以下顺序执行：

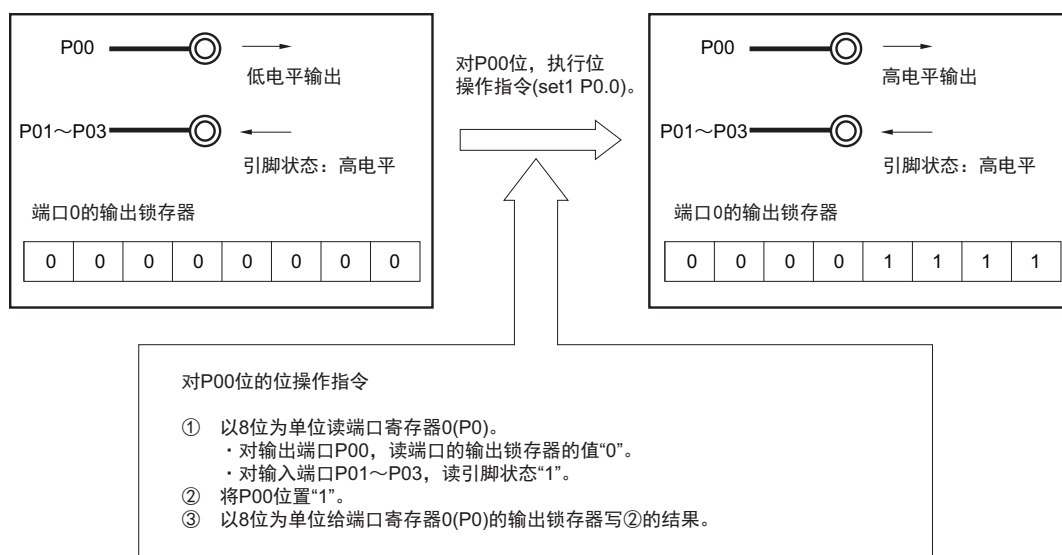
- <1> 以 8 位为单位读 Pn 寄存器。
- <2> 操作 1 位对象位。
- <3> 以 8 位为单位写 Pn 寄存器。

在 <1> 时，读输出端口 P00 的输出锁存器的值“0”，并且读输入端口 P01 ~ P03 的引脚状态。此时，如果 P01 ~ P03 的引脚状态为高电平，读取值就为“0EH”。

通过 <2> 的操作，值变为“0FH”。

通过 <3> 的操作，给输出锁存器写“0FH”。

图 4-10 位操作指令（P00 的情况）



### 4.6.2 引脚设定的注意事项

有关分配了多个复用功能的输出引脚，需要将不使用的复用功能的输出设置为初始状态（回避输出的冲突），在通过设定外围 I/O 重定向寄存器（PIOR）给引脚分配功能时也同样。有关复用输出，请参照“4.5 使用复用功能时的寄存器设定”。

对于用作输入的引脚，复用功能的输出无效（缓冲器输出为 Hi-Z），因此不需要进行处理。

另外，为了实现低功耗，建议停止不使用的功能，包括只有输入或者没有输入 / 输出的模块。

## 第 5 章 时钟发生电路

### 5.1 时钟发生电路的功能

时钟发生电路是产生给 CPU 和外围硬件提供时钟的电路。

有以下几种系统时钟和时钟振荡电路。

#### (1) 主系统时钟

##### ① X1 振荡电路

能通过给 X1 和 X2 连接谐振器使  $f_X=1\sim 20\text{MHz}$  的时钟振荡，并且能通过执行 STOP 指令或者设定 MSTOP 位（时钟运行状态控制寄存器（CSC）的 bit7）使振荡停止。

##### ② 高速内部振荡器

能通过选项字节（000C2H）从  $f_{IH}=24\text{MHz}$ 、16MHz、12MHz、8MHz、6MHz、4MHz、3MHz、2MHz 和 1MHz(TYP.) 中选择频率进行振荡。在解除复位后，CPU 一定以此高速内部振荡器时钟开始运行。能通过执行 STOP 指令或者设定 HISTOP 位（CSC 寄存器的 bit0）使振荡停止。

能通过高速内部振荡器的频率选择寄存器（HOCODIV）更改选项字节设定的频率。有关频率，请参照“图 5-9 高速内部振荡器的频率选择寄存器（HOCODIV）的格式”。

能通过高速内部振荡器设定的振荡频率如下所示（能通过选项字节和高速内部振荡器的频率选择寄存器（HOCODIV）选择的种类）。

| 电源电压                                       | 振荡频率（MHz） |   |   |   |   |   |    |    |    |
|--------------------------------------------|-----------|---|---|---|---|---|----|----|----|
|                                            | 1         | 2 | 3 | 4 | 6 | 8 | 12 | 16 | 24 |
| $2.7\text{V} \leq V_{DD} \leq 5.5\text{V}$ | ○         | ○ | ○ | ○ | ○ | ○ | ○  | ○  | ○  |
| $2.4\text{V} \leq V_{DD} \leq 5.5\text{V}$ | ○         | ○ | ○ | ○ | ○ | ○ | ○  | ○  | —  |
| $1.8\text{V} \leq V_{DD} \leq 5.5\text{V}$ | ○         | ○ | ○ | ○ | ○ | ○ | —  | —  | —  |

备注 ○：能选择、—：不能选择

另外，能由 EXCLK/X2/P122 引脚提供外部主系统时钟（ $f_{EX}=1\sim 20\text{MHz}$ ），并且能通过执行 STOP 指令或者设定 MSTOP 位将外部主系统时钟的输入置为无效。

能通过设定 MCM0 位（系统时钟控制寄存器（CKC）的 bit4）进行高速系统时钟（X1 时钟或者外部主系统时钟）和高速内部振荡器时钟的切换。

## (2) 低速内部振荡器时钟（低速内部振荡器）

能使  $f_{\text{IL}}=15\text{kHz}$  (TYP.) 的时钟振荡。

不能将低速内部振荡器时钟用作 CPU 时钟。

只有以下外围硬件能通过低速内部振荡器时钟运行：

- 看门狗定时器
- 12 位间隔定时器

当选项字节（000C0H）的 bit4（WDTON）和运行速度模式控制寄存器（OSMC）的 bit4（WUTMMCK0）中的一个或者两个都为“1”时，低速内部振荡器时钟振荡。

但是，在 WDTON 位为“1”并且 WUTMMCK0 位为“0”而且选项字节（000C0H）的 bit0（WDSTBYON）为“0”时，如果执行 HALT 指令或者 STOP 指令，低速内部振荡器就停止振荡。

备注  $f_{\text{X}}$ : X1 时钟振荡频率  
 $f_{\text{IH}}$ : 高速内部振荡器的时钟频率  
 $f_{\text{EX}}$ : 外部主系统时钟频率  
 $f_{\text{IL}}$ : 低速内部振荡器的时钟频率

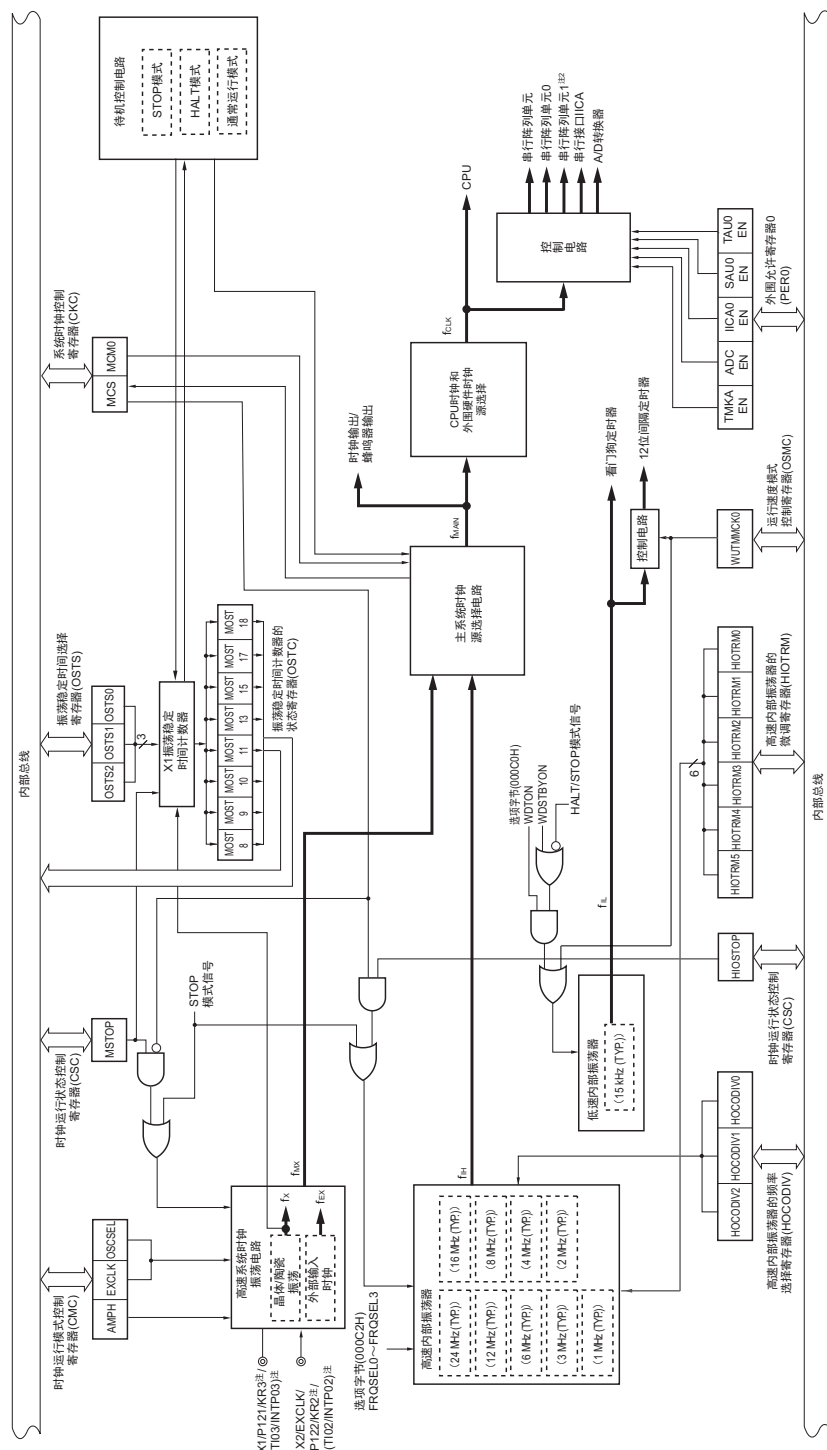
## 5.2 时钟发生电路的结构

时钟发生电路由以下硬件构成。

表 5-1 时钟发生电路的结构

| 项目    | 结构                                                                                                                                                                                                |
|-------|---------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|
| 控制寄存器 | 时钟运行模式控制寄存器（CMC）<br>系统时钟控制寄存器（CKC）<br>时钟运行状态控制寄存器（CSC）<br>振荡稳定时间计数器的状态寄存器（OSTC）<br>振荡稳定时间选择寄存器（OSTS）<br>外围允许寄存器 0（PER0）<br>运行速度模式控制寄存器（OSMC）<br>高速内部振荡器的频率选择寄存器（HOCODIV）<br>高速内部振荡器的微调寄存器（HIOTRM） |
| 振荡电路  | X1 振荡电路<br>高速内部振荡器<br>低速内部振荡器                                                                                                                                                                     |

图 5-1 时钟发生电路的框图



- 注 1. 只限于 20、24 引脚产品。  
2. 只限于 30 引脚产品。

备注  $f_X$ : X1 时钟振荡频率  
 $f_{IH}$ : 高速内部振荡器的时钟频率  
 $f_{EX}$ : 外部主系统时钟频率  
 $f_{MX}$ : 高速系统时钟频率  
 $f_{MAIN}$ : 主系统时钟频率  
 $f_{CLK}$ : CPU/外围硬件的时钟频率  
 $f_{IL}$ : 低速内部振荡器的时钟频率

### 5.3 时钟发生电路的控制寄存器

通过以下 9 种寄存器控制时钟发生电路。

- 时钟运行模式控制寄存器（CMC）
- 系统时钟控制寄存器（CKC）
- 时钟运行状态控制寄存器（CSC）
- 振荡稳定时间计数器的状态寄存器（OSTC）
- 振荡稳定时间选择寄存器（OSTS）
- 外围允许寄存器0（PER0）
- 运行速度模式控制寄存器（OSMC）
- 高速内部振荡器的频率选择寄存器（HOCODIV）
- 高速内部振荡器的微调寄存器（HIOTRM）

注意 配置的寄存器和位因产品而不同。必须给未配置的位设定初始值。

#### 5.3.1 时钟运行模式控制寄存器（CMC）

这是设定 X1/P121/KR3、X2/EXCLK/P122/KR2 引脚的运行模式以及选择振荡电路增益的寄存器。

在解除复位后，只能通过 8 位存储器操作指令写 1 次 CMC 寄存器。能通过 8 位存储器操作指令读此寄存器。在产生复位信号后，此寄存器的值变为“00H”。

图 5-2 时钟运行模式控制寄存器（CMC）的格式

|            |          |        |   |   |   |   |   |      |
|------------|----------|--------|---|---|---|---|---|------|
| 地址: FFFA0H | 复位后: 00H | R/W    |   |   |   |   |   |      |
| 符号         | 7        | 6      | 5 | 4 | 3 | 2 | 1 | 0    |
| CMC        | EXCLK    | OSCSEL | 0 | 0 | 0 | 0 | 0 | AMPH |

| EXCLK | OSCSEL | 高速系统时钟<br>引脚的运行模式 | X1/P121/KR3 引脚  | X2/EXCLK/P122/KR2<br>引脚 |
|-------|--------|-------------------|-----------------|-------------------------|
| 0     | 0      | 输入端口模式            | 输入端口            |                         |
| 0     | 1      | X1 振荡模式           | 连接晶体振荡器或者陶瓷谐振器。 |                         |
| 1     | 0      | 输入端口模式            | 输入端口            |                         |
| 1     | 1      | 外部时钟输入模式          | 输入端口            | 外部时钟输入                  |

| AMPH | X1 时钟振荡频率的控制                             |
|------|------------------------------------------|
| 0    | $1\text{MHz} \leq f_X \leq 10\text{MHz}$ |
| 1    | $10\text{MHz} < f_X \leq 20\text{MHz}$   |

- 注意 1. 在解除复位后，只能通过 8 位存储器操作指令写 1 次 CMC 寄存器。当以初始值（“00H”）使用 CMC 寄存器时，为了防止程序失控时的误动作（如果误写“00H”以外的值就不能恢复），必须在解除复位后将 CMC 寄存器置“00H”。
2. 在解除复位后并且在通过设定时钟运行状态控制寄存器（CSC）开始 X1 振荡前，必须设定 CMC 寄存器。
3. 在 X1 时钟振荡频率大于 10MHz 时，必须将 AMPH 位置“1”。
4. 在复位解除后选择  $f_{IH}$  作为  $f_{CLK}$  的状态（将  $f_{CLK}$  切换为  $f_{MX}$  前）下设定 AMPH 位。
5. 系统时钟的频率上限是 24MHz，但是 X1 振荡电路的频率上限为 20MHz。

备注  $f_X$ : X1 时钟频率



5.3.2 系统时钟控制寄存器（CKC）

这是选择 CPU/ 外围硬件时钟和主系统时钟的寄存器。  
通过 1 位或者 8 位存储器操作指令设定 CKC 寄存器。  
在产生复位信号后，此寄存器的值变为“00H”。

图 5-3 系统时钟控制寄存器（CKC）的格式

地址: FFFA4H

复位后: 00H

R/W 注

符号

7

6

5

4

3

2

1

0

CKC

0

0

MCS

MCM0

0

0

0

0

|     |                                 |
|-----|---------------------------------|
| MCS | 主系统时钟 ( $f_{\text{MAIN}}$ ) 的状态 |
| 0   | 高速内部振荡器时钟 ( $f_{\text{IH}}$ )   |
| 1   | 高速系统时钟 ( $f_{\text{MX}}$ )      |

|      |                                                                |
|------|----------------------------------------------------------------|
| MCM0 | 主系统时钟 ( $f_{\text{MAIN}}$ ) 的运行控制                              |
| 0    | 选择高速内部振荡器时钟 ( $f_{\text{IH}}$ ) 作为主系统时钟 ( $f_{\text{MAIN}}$ )。 |
| 1    | 选择高速系统时钟 ( $f_{\text{MX}}$ ) 作为主系统时钟 ( $f_{\text{MAIN}}$ )。    |

注 bit5 是只读位。

备注 f<sub>IH</sub>: 高速内部振荡器的时钟频率  
f<sub>MX</sub>: 高速系统时钟频率  
f<sub>MAIN</sub>: 主系统时钟频率

注意 必须将 bit7、bit6、bit3 ~ 0 置“0”。

### 5.3.3 时钟运行状态控制寄存器（CSC）

这是控制高速系统时钟和高速内部振荡器时钟（低速内部振荡器时钟除外）运行的寄存器。

通过 1 位或者 8 位存储器操作指令设定 CSC 寄存器。

在产生复位信号后，此寄存器的值变为“C0H”。

图 5-4 时钟运行状态控制寄存器（CSC）的格式

|            |          |     |   |   |   |   |   |         |
|------------|----------|-----|---|---|---|---|---|---------|
| 地址: FFFA1H | 复位后: C0H | R/W |   |   |   |   |   |         |
| 符号         | 7        | 6   | 5 | 4 | 3 | 2 | 1 | 0       |
| CSC        | MSTOP    | 1   | 0 | 0 | 0 | 0 | 0 | HIOSTOP |

| MSTOP | 高速系统时钟的运行控制 |                 |        |
|-------|-------------|-----------------|--------|
|       | X1 振荡模式     | 外部时钟输入模式        | 输入端口模式 |
| 0     | X1 振荡电路运行   | EXCLK 引脚的外部时钟有效 | 输入端口   |
| 1     | X1 振荡电路停止   | EXCLK 引脚的外部时钟无效 |        |

| HIOSTOP | 高速内部振荡器时钟的运行控制 |
|---------|----------------|
| 0       | 高速内部振荡器运行      |
| 1       | 高速内部振荡器停止      |

- 注意 1. 在解除复位后，必须在设定时钟运行模式控制寄存器（CMC）后设定 CSC 寄存器。
- 在解除复位后并且在将 MSTOP 位置“0”前，必须设定振荡稳定时间选择寄存器（OSTS）。但是，当以初始值使用 OSTS 寄存器时，不需要设定 OSTS 寄存器。
  - 要通过设定 MSTOP 位开始 X1 振荡时，必须通过振荡稳定时间计数器的状态寄存器（OSTC）确认 X1 时钟的振荡稳定时间。
  - 不能通过 CSC 寄存器停止选择为 CPU/ 外围硬件时钟（ $f_{CLK}$ ）的时钟。
  - 有关用于停止时钟振荡（外部时钟输入无效）的寄存器的标志设定和停止前的条件，请参照表 5-2。

表 5-2 时钟的停止方法

| 时钟        | 停止时钟（外部时钟输入无效）前的条件              | CSC 寄存器的标志设定 |
|-----------|---------------------------------|--------------|
| X1 时钟     | CPU/ 外围硬件时钟以高速内部振荡器时钟运行（MCS=0）。 | MSTOP=1      |
| 外部主系统时钟   |                                 |              |
| 高速内部振荡器时钟 | CPU/ 外围硬件时钟以高速系统时钟运行（MCS=1）。    | HIOSTOP=1    |

### 5.3.4 振荡稳定时间计数器的状态寄存器（OSTC）

这是表示 X1 时钟的振荡稳定时间计数器计数状态的寄存器。

能在以下情况下确认 X1 时钟的振荡稳定时间：

- 当 CPU 时钟为高速内部振荡器时钟并且开始 X1 时钟的振荡时
- 当 CPU 时钟为高速内部振荡器时钟并且在 X1 时钟振荡的状态下转移到 STOP 模式后解除 STOP 模式时

能通过 1 位或者 8 位存储器操作指令读 OSTC 寄存器。

通过复位信号的产生、STOP 指令或者 MSTOP 位（时钟运行状态控制寄存器（CSC）的 bit7）为“1”，此寄存器的值变为“00H”。

备注 在以下情况下，振荡稳定时间计数器开始计数：

- 当 X1 时钟开始振荡（EXCLK、OSCSEL=0、1→MSTOP=0）时
- 当解除 STOP 模式时

图 5-5 振荡稳定时间计数器的状态寄存器（OSTC）的格式

|           |         |       |        |        |        |        |        |        |  |  |
|-----------|---------|-------|--------|--------|--------|--------|--------|--------|--|--|
| 地址：FFFA2H | 复位后：00H | R     |        |        |        |        |        |        |  |  |
| 符号        | 7       | 6     | 5      | 4      | 3      | 2      | 1      | 0      |  |  |
| OSTC      | MOST8   | MOST9 | MOST10 | MOST11 | MOST13 | MOST15 | MOST17 | MOST18 |  |  |

| MOST<br>8 | MOST<br>9 | MOST<br>10 | MOST<br>11 | MOST<br>13 | MOST<br>15 | MOST<br>17 | MOST<br>18 | 振荡稳定时间状态        |                      |                      |
|-----------|-----------|------------|------------|------------|------------|------------|------------|-----------------|----------------------|----------------------|
|           |           |            |            |            |            |            |            |                 | $f_X=10\text{MHz}$   | $f_X=20\text{MHz}$   |
| 0         | 0         | 0          | 0          | 0          | 0          | 0          | 0          | 小于 $2^8/f_X$    | 小于 $25.6\mu\text{s}$ | 小于 $12.8\mu\text{s}$ |
| 1         | 0         | 0          | 0          | 0          | 0          | 0          | 0          | 至少 $2^8/f_X$    | 至少 $25.6\mu\text{s}$ | 至少 $12.8\mu\text{s}$ |
| 1         | 1         | 0          | 0          | 0          | 0          | 0          | 0          | 至少 $2^9/f_X$    | 至少 $51.2\mu\text{s}$ | 至少 $25.6\mu\text{s}$ |
| 1         | 1         | 1          | 0          | 0          | 0          | 0          | 0          | 至少 $2^{10}/f_X$ | 至少 $102\mu\text{s}$  | 至少 $51.2\mu\text{s}$ |
| 1         | 1         | 1          | 1          | 0          | 0          | 0          | 0          | 至少 $2^{11}/f_X$ | 至少 $204\mu\text{s}$  | 至少 $102\mu\text{s}$  |
| 1         | 1         | 1          | 1          | 1          | 0          | 0          | 0          | 至少 $2^{13}/f_X$ | 至少 $819\mu\text{s}$  | 至少 $409\mu\text{s}$  |
| 1         | 1         | 1          | 1          | 1          | 1          | 0          | 0          | 至少 $2^{15}/f_X$ | 至少 $3.27\text{ms}$   | 至少 $1.63\text{ms}$   |
| 1         | 1         | 1          | 1          | 1          | 1          | 1          | 0          | 至少 $2^{17}/f_X$ | 至少 $13.1\text{ms}$   | 至少 $6.55\text{ms}$   |
| 1         | 1         | 1          | 1          | 1          | 1          | 1          | 1          | 至少 $2^{18}/f_X$ | 至少 $26.2\text{ms}$   | 至少 $13.1\text{ms}$   |

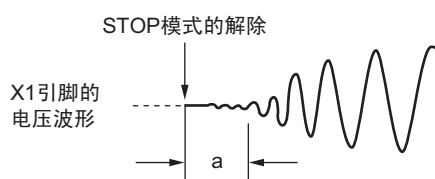
注意 1. 在经过上述时间后，各位从 MOST8 位开始依次变为“1”并且保持“1”的状态。

2. 振荡稳定时间计数器只在振荡稳定时间选择寄存器（OSTS）所设振荡稳定时间内进行计数。

在以下情况下，OSTS 寄存器的振荡稳定时间的设定值必须大于通过 OSTC 寄存器确认的计数值。

- 当 CPU 时钟为高速内部振荡器时钟并且要开始 X1 时钟的振荡时
- 当 CPU 时钟为高速内部振荡器时钟并且在 X1 时钟振荡的状态下转移到 STOP 模式后解除 STOP 模式时（因此必须注意，在解除 STOP 模式后只给 OSTC 寄存器设定 OSTS 寄存器所设振荡稳定时间内的状态）

3. X1 时钟的振荡稳定时间不包含时钟开始振荡前的时间（下图 a）。



备注  $f_X$ : X1 时钟振荡频率

5.3.5 振荡稳定时间选择寄存器（OSTS）

这是选择 X1 时钟的振荡稳定等待时间的寄存器。

如果要使 X1 时钟振荡，就在 X1 振荡电路运行（MSTOP=0）后，自动等待 OSTS 寄存器设定的时间。

在将 CPU 时钟从高速内部振荡器时钟切换到 X1 时钟时，或者在 CPU 时钟为高速内部振荡器时钟并且在 X1 时钟振荡的状态下转移到 STOP 模式后解除 STOP 模式时，必须通过振荡稳定时间计数器的状态寄存器（OSTC）确认是否经过振荡稳定时间。能通过 OSTC 寄存器确认 OSTS 寄存器事先设定的时间。

通过 8 位存储器操作指令设定 OSTS 寄存器。

在产生复位信号后，此寄存器的值变为“07H”。

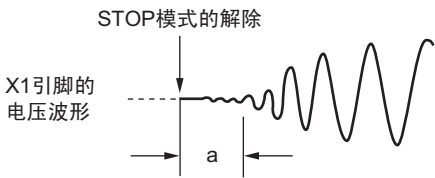
图 5-6 振荡稳定时间选择寄存器（OSTS）的格式

地址：FFFA3H      复位后：07H      R/W

|      |   |   |   |   |   |       |       |       |
|------|---|---|---|---|---|-------|-------|-------|
| 符号   | 7 | 6 | 5 | 4 | 3 | 2     | 1     | 0     |
| OSTS | 0 | 0 | 0 | 0 | 0 | OSTS2 | OSTS1 | OSTS0 |

| OSTS2 | OSTS1 | OSTS0 | 振荡稳定时间的选择                       |                       |                       |
|-------|-------|-------|---------------------------------|-----------------------|-----------------------|
|       |       |       |                                 | f <sub>X</sub> =10MHz | f <sub>X</sub> =20MHz |
| 0     | 0     | 0     | 2 <sup>8</sup> /f <sub>X</sub>  | 25.6μs                | 12.8μs                |
| 0     | 0     | 1     | 2 <sup>9</sup> /f <sub>X</sub>  | 51.2μs                | 25.6μs                |
| 0     | 1     | 0     | 2 <sup>10</sup> /f <sub>X</sub> | 102μs                 | 51.2μs                |
| 0     | 1     | 1     | 2 <sup>11</sup> /f <sub>X</sub> | 204μs                 | 102μs                 |
| 1     | 0     | 0     | 2 <sup>13</sup> /f <sub>X</sub> | 819μs                 | 409μs                 |
| 1     | 0     | 1     | 2 <sup>15</sup> /f <sub>X</sub> | 3.27ms                | 1.63ms                |
| 1     | 1     | 0     | 2 <sup>17</sup> /f <sub>X</sub> | 13.1ms                | 6.55ms                |
| 1     | 1     | 1     | 2 <sup>18</sup> /f <sub>X</sub> | 26.2ms                | 13.1ms                |

- 注意 1. 要更改 OSTS 寄存器的设定时，必须在将时钟运行状态控制寄存器（CSC）的 MSTOP 位置“0”前进行更改。
2. 振荡稳定时间计数器只在 OSTS 寄存器所设振荡稳定时间内进行计数。
- 在以下情况下，OSTS 寄存器的振荡稳定时间的设定值必须大于在开始振荡后通过 OSTC 寄存器确认的计数值。
- 当 CPU 时钟为高速内部振荡器时钟并且要开始 X1 时钟的振荡时
  - 当 CPU 时钟为高速内部振荡器时钟并且在 X1 时钟振荡的状态下转移到 STOP 模式后解除 STOP 模式时（因此必须注意，在解除 STOP 模式后只给 OSTC 寄存器设定 OSTS 寄存器所设振荡稳定时间内的状态）
3. X1 时钟的振荡稳定时间不包含时钟开始振荡前的时间（下图 a）。



备注 f<sub>X</sub>: X1 时钟振荡频率

5.3.6 外围允许寄存器 0（PER0）

这是设定允许或者禁止给各外围硬件提供时钟的寄存器。通过停止给不使用的硬件提供时钟，降低功耗和噪声。

当使用由此寄存器控制的以下外围功能时，必须在进行外围功能的初始设定前将对应的位置“1”。

- 12 位间隔定时器
- A/D 转换器
- 串行接口 IICA
- 串行阵列单元 1
- 串行阵列单元 0
- 定时器阵列单元 0

通过 1 位或者 8 位存储器操作指令设定 PER0 寄存器。

在产生复位信号后，此寄存器的值变为“00H”。

图 5-7 外围允许寄存器 0（PER0）的格式 (1/2)

地址: F00F0H

复位后: 00H

R/W

符号

7

6

5

4

3

2

1

0

PER0

|        |   |       |         |          |        |   |        |
|--------|---|-------|---------|----------|--------|---|--------|
| TMKAEN | 0 | ADCEN | IICA0EN | SAU1EN 注 | SAU0EN | 0 | TAU0EN |
|--------|---|-------|---------|----------|--------|---|--------|

|        |                                                                                                        |
|--------|--------------------------------------------------------------------------------------------------------|
| TMKAEN | 控制 12 位间隔定时器的时钟的提供                                                                                     |
| 0      | 停止提供时钟。 <ul style="list-style-type: none"><li>不能写 12 位间隔定时器使用的 SFR。</li><li>12 位间隔定时器处于复位状态。</li></ul> |
| 1      | 提供时钟。 <ul style="list-style-type: none"><li>能读写 12 位间隔定时器使用的 SFR。</li></ul>                            |

|       |                                                                                                    |
|-------|----------------------------------------------------------------------------------------------------|
| ADCEN | 控制 A/D 转换器的时钟的提供                                                                                   |
| 0     | 停止提供时钟。 <ul style="list-style-type: none"><li>不能写 A/D 转换器使用的 SFR。</li><li>A/D 转换器处于复位状态。</li></ul> |
| 1     | 提供时钟。 <ul style="list-style-type: none"><li>能读写 A/D 转换器使用的 SFR。</li></ul>                          |

|         |                                                                                                         |
|---------|---------------------------------------------------------------------------------------------------------|
| IICA0EN | 控制串行接口 IICA 的时钟的提供                                                                                      |
| 0       | 停止提供时钟。 <ul style="list-style-type: none"><li>不能写串行接口 IICA 使用的 SFR。</li><li>串行接口 IICA 处于复位状态。</li></ul> |
| 1       | 提供时钟。 <ul style="list-style-type: none"><li>能读写串行接口 IICA 使用的 SFR。</li></ul>                             |

注 只限于 30 引脚产品。

注意 必须将以下的位置“0”。

20、24 引脚产品: bit1、3、6

30 引脚产品: bit1 和 bit6

图 5-7 外围允许寄存器 0（PER0）的格式 (2/2)

地址: F00F0H      复位后: 00H      R/W

|      |        |   |       |         |          |        |   |        |
|------|--------|---|-------|---------|----------|--------|---|--------|
| 符号   | 7      | 6 | 5     | 4       | 3        | 2      | 1 | 0      |
| PER0 | TMKAEN | 0 | ADCEN | IICA0EN | SAU1EN 注 | SAU0EN | 0 | TAU0EN |

|        |                                                                                                       |
|--------|-------------------------------------------------------------------------------------------------------|
| SAU1EN | 控制串行阵列单元 1 的时钟的提供                                                                                     |
| 0      | 停止提供时钟。 <ul style="list-style-type: none"><li>不能写串行阵列单元 1 使用的 SFR。</li><li>串行阵列单元 1 处于复位状态。</li></ul> |
| 1      | 提供时钟。 <ul style="list-style-type: none"><li>能读写串行阵列单元 1 使用的 SFR。</li></ul>                            |

|        |                                                                                                       |
|--------|-------------------------------------------------------------------------------------------------------|
| SAU0EN | 控制串行阵列单元 0 的时钟的提供                                                                                     |
| 0      | 停止提供时钟。 <ul style="list-style-type: none"><li>不能写串行阵列单元 0 使用的 SFR。</li><li>串行阵列单元 0 处于复位状态。</li></ul> |
| 1      | 提供时钟。 <ul style="list-style-type: none"><li>能读写串行阵列单元 0 使用的 SFR。</li></ul>                            |

|        |                                                                                                   |
|--------|---------------------------------------------------------------------------------------------------|
| TAU0EN | 控制定时器阵列单元的时钟的提供                                                                                   |
| 0      | 停止提供时钟。 <ul style="list-style-type: none"><li>不能写定时器阵列单元使用的 SFR。</li><li>定时器阵列单元处于复位状态。</li></ul> |
| 1      | 提供时钟。 <ul style="list-style-type: none"><li>能读写定时器阵列单元使用的 SFR。</li></ul>                          |

注      只限于 30 引脚产品。

注意    必须将以下的位置“0”。

20、24 引脚产品: bit1、3、6

30 引脚产品: bit1 和 bit6

5.3.7 运行速度模式控制寄存器（OSMC）

OSMC 寄存器控制 12 位间隔定时器的运行时钟的提供。  
如果要运行 12 位间隔定时器，必须先将 WUTMMCK0 置“1”，并且到停止前不能将 WUTMMCK0 置“0”。  
通过 8 位存储器操作指令设定 OSMC 寄存器。  
在产生复位信号后，此寄存器的值变为“00H”。

图 5-8 运行速度模式控制寄存器（OSMC）的格式

|            |          |                                |   |          |   |   |   |   |
|------------|----------|--------------------------------|---|----------|---|---|---|---|
| 地址: F00F3H | 复位后: 00H | R/W                            |   |          |   |   |   |   |
| 符号         | 7        | 6                              | 5 | 4        | 3 | 2 | 1 | 0 |
| OSMC       | 0        | 0                              | 0 | WUTMMCK0 | 0 | 0 | 0 | 0 |
|            |          |                                |   |          |   |   |   |   |
| WUTMMCK0   |          | 控制 12 位间隔定时器的运行时钟的提供           |   |          |   |   |   |   |
| 0          |          | 停止提供时钟                         |   |          |   |   |   |   |
| 1          |          | 提供低速内部振荡器时钟 (f <sub>IL</sub> ) |   |          |   |   |   |   |

### 5.3.8 高速内部振荡器的频率选择寄存器（HOCODIV）

这是更改选项字节（000C2H）设定的高速内部振荡器频率的寄存器。但是，能选择的频率因选项字节（000C2H）的 FRQSEL3 位的值而不同。

通过 8 位存储器操作指令设定 HOCODIV 寄存器。

在产生复位信号后，此寄存器的值变为通过选项字节（000C2H）的 FRQSEL2 ~ FRQSEL0 设定的值。

图 5-9 高速内部振荡器的频率选择寄存器（HOCODIV）的格式

地址：F00A8H 复位后：选项字节（000C2H）FRQSEL2 ~ FRQSEL0 的设定值 R/W

| 符号      | 7 | 6 | 5 | 4 | 3 | 2        | 1        | 0        |
|---------|---|---|---|---|---|----------|----------|----------|
| HOCODIV | 0 | 0 | 0 | 0 | 0 | HOCODIV2 | HOCODIV1 | HOCODIV0 |

| HOCODIV2 | HOCODIV1 | HOCODIV0 | 高速内部振荡器时钟频率的选择 |               |
|----------|----------|----------|----------------|---------------|
|          |          |          | FRQSEL3 位为“0”  | FRQSEL3 位为“1” |
| 0        | 0        | 0        | 24MHz          | 禁止设定          |
| 0        | 0        | 1        | 12MHz          | 16MHz         |
| 0        | 1        | 0        | 6MHz           | 8MHz          |
| 0        | 1        | 1        | 3MHz           | 4MHz          |
| 1        | 0        | 0        | 禁止设定。          | 2MHz          |
| 1        | 0        | 1        | 禁止设定。          | 1MHz          |
| 上述以外     |          |          | 禁止设定。          |               |

注意 1. 更改频率前后，都必须在选项字节（000C2H）所设闪存运行模式的可工作电压范围内进行 HOCODIV 寄存器的设定。

| 选项字节（000C2H）的值 |        | 闪存运行模式    | 工作频率范围       | 工作电压范围      |
|----------------|--------|-----------|--------------|-------------|
| CMODE1         | CMODE0 |           |              |             |
| 1              | 0      | LS（低速主）模式 | 1MHz ~ 8MHz  | 1.8V ~ 5.5V |
| 1              | 1      | HS（高速主）模式 | 1MHz ~ 16MHz | 2.4V ~ 5.5V |
|                |        |           | 1MHz ~ 24MHz | 2.7V ~ 5.5V |

2. 必须在选择高速内部振荡器时钟（ $f_{IH}$ ）作为 CPU/ 外围硬件时钟（ $f_{CLK}$ ）的状态下设定 HOCODIV 寄存器。
3. 在通过 HOCODIV 寄存器更改频率后，经过以下转移时间之后进行频率切换：
  - 以更改前的频率，最多 3 个时钟运行。
  - 以更改后的频率，最多等待 3 个 CPU/ 外围硬件时钟。



5.3.9 高速内部振荡器的微调寄存器（HIOTRM）

这是校正高速内部振荡器精度的寄存器。  
能使用高精度的外部时钟输入的定时器（定时器阵列单元）等进行高速内部振荡器频率的自测量和精度校正。  
通过 8 位存储器操作指令设定 HIOTRM 寄存器。

注意 如果在校正精度后温度和 V<sub>DD</sub> 引脚的电压发生变化，频率就发生变化。  
在温度和 V<sub>DD</sub> 引脚的电压发生变化的情况下，需要在要求频率的精度前或者定期地进行校正。

图 5-10 高速内部振荡器的微调寄存器（HIOTRM）的格式

地址: F00A0H      复位后: 不定值注      R/W

|        |   |   |         |         |         |         |         |         |
|--------|---|---|---------|---------|---------|---------|---------|---------|
| 符号     | 7 | 6 | 5       | 4       | 3       | 2       | 1       | 0       |
| HIOTRM | 0 | 0 | HIOTRM5 | HIOTRM4 | HIOTRM3 | HIOTRM2 | HIOTRM1 | HIOTRM0 |

|             |         |         |         |         |         |         |
|-------------|---------|---------|---------|---------|---------|---------|
| HIOTRM5     | HIOTRM4 | HIOTRM3 | HIOTRM2 | HIOTRM1 | HIOTRM0 | 高速内部振荡器 |
| 0           | 0       | 0       | 0       | 0       | 0       | 最低速     |
| 0           | 0       | 0       | 0       | 0       | 1       | ↑       |
| 0           | 0       | 0       | 0       | 1       | 0       |         |
| 0           | 0       | 0       | 0       | 1       | 1       |         |
| 0           | 0       | 0       | 1       | 0       | 0       |         |
| •<br>•<br>• |         |         |         |         |         |         |
| 1           | 1       | 1       | 1       | 1       | 0       | ↓       |
| 1           | 1       | 1       | 1       | 1       | 1       | 最高速     |

注 复位值为出厂时调整后的值。

注意 1. 能对 HIOTRM 寄存器的每个位进行 0.05% 的高速内部振荡器时钟精度校正。  
2. HIOTRM 寄存器的使用例子请参照“RL78 MCU series High-speed On-chip Oscillator (HOCO) Clock Frequency Correction Application Note”（R01AN0464）。

## 5.4 系统时钟振荡电路

### 5.4.1 X1 振荡电路

X1 振荡电路通过连接 X1 引脚和 X2 引脚的晶体振荡器或者陶瓷谐振器（1 ~ 20MHz）进行振荡。也能输入外部时钟，此时必须给 EXCLK 引脚输入时钟信号。

当使用 X1 振荡电路时，必须对时钟运行模式控制寄存器（CMC）的 bit7 和 bit6（EXCLK、OSCSEL）进行以下的设定：

- 晶体或者陶瓷振荡：EXCLK、OSCSEL=0、1
- 外部时钟输入：EXCLK、OSCSEL=1、1

当不使用 X1 振荡电路时，必须设定为输入端口模式（EXCLK、OSCSEL=0、0）。

而且，当也不用作输入端口引脚时，请参照“2.3 未使用引脚的处理”。

X1 振荡电路的外接电路例子如图 5-11 所示。

图 5-11 X1 振荡电路的外接电路例子

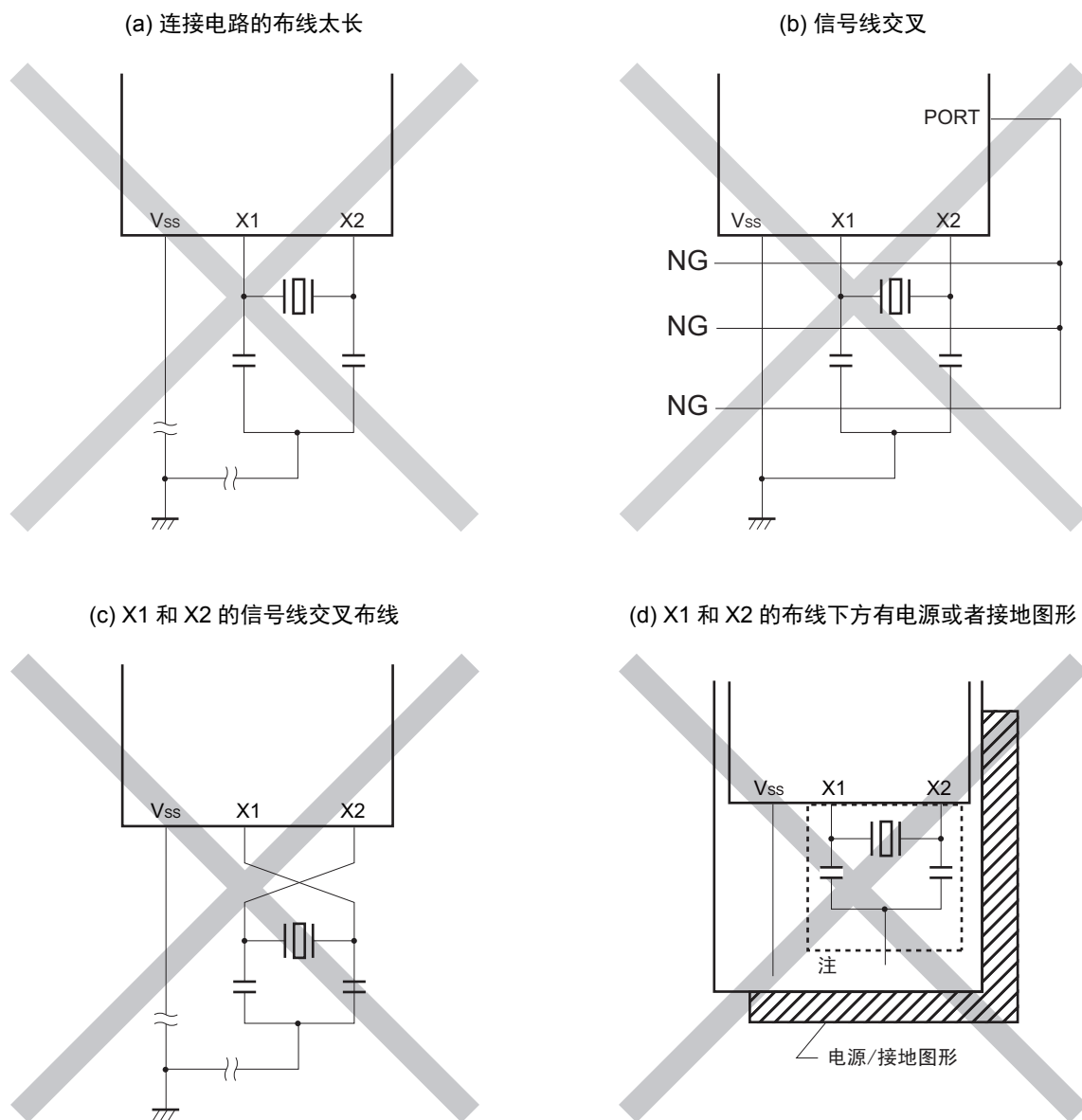


**注意** 当使用 X1 振荡电路时，为了避免布线电容等的影响，必须通过以下方法对图 5-11 中的虚线部分中进行布线：

- 必须尽量缩短布线。
- 不能和其他的信号线交叉，并且不能接近有变化的大电流流过的布线。
- 必须始终保持振荡电路的电容器接地点和  $V_{SS}$  同电位，而且不能给大电流流过的接地图形接地。
- 不能从振荡电路取出信号。

不正确的谐振器连接例子如图 5-12 所示。

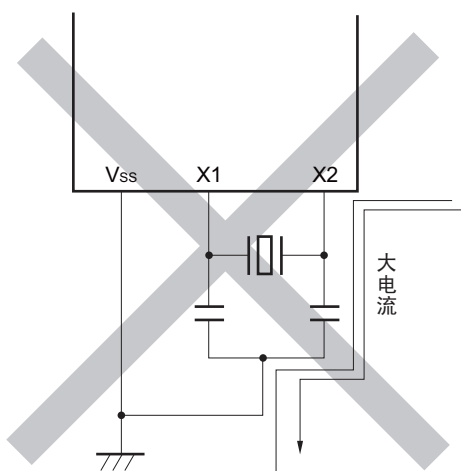
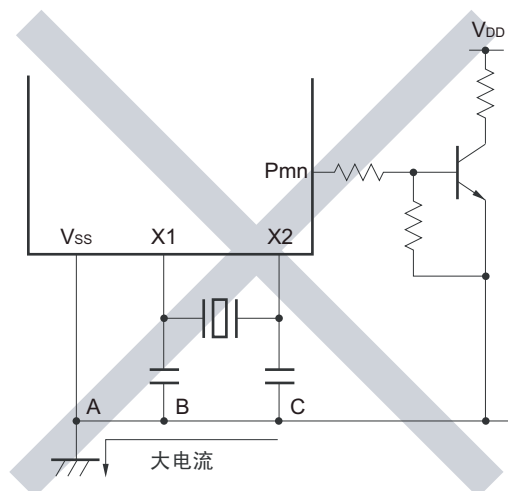
图 5-12 不正确的谐振器连接例子 (1/2)



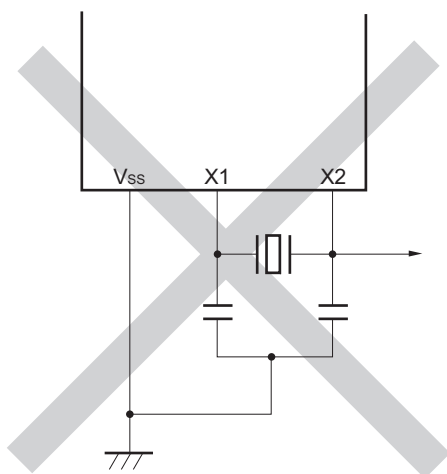
注 在多层板或者双面板中，不能在 X1 引脚、X2 引脚和谐振器的布线区（图中虚线部分）下方配置电源或者接地图形。布线不能产生电容成分而影响振荡特性。

图 5-12 不正确的谐振器连接例子 (2/2)

(e) 有变化的大电流接近信号线

(f) 振荡电路的接地线上有电流流过  
(A 点、B 点、C 点的电位发生变动)

(g) 取出信号



### 5.4.2 高速内部振荡器

RL78/G12 内置高速内部振荡器。能通过选项字节 (000C2H) 从 24MHz、16MHz、12MHz、8MHz、6MHz、4MHz、3MHz、2MHz 和 1MHz 中选择频率。能通过时钟运行状态控制寄存器 (CSC) 的 bit0 (HIOSTOP) 控制振荡。

在解除复位后，高速内部振荡器自动开始振荡。

### 5.4.3 低速内部振荡器

RL78/G12 内置低速内部振荡器。

低速内部振荡器时钟用作看门狗定时器和 12 位间隔定时器的时钟，但是不能用作 CPU 时钟。

当选项字节 (000C0H) 的 bit4 (WDTON) 和运行速度模式控制寄存器 (OSMC) 的 bit4 (WUTMMCK0) 中的 1 个或者两个都为“1”时，低速内部振荡器运行。

当看门狗定时器停止运行，在 WUTMMCK0 位不为“0”时，低速内部振荡器继续振荡。但是，当看门狗定时器运行，只有在 WUTMMCK0=0 时，WDSTBYON 为“0”并且在 HALT、STOP、SNOOZE 模式中低速内部振荡器停止振荡。在看门狗定时器运行时，即使程序失控，低速内部振荡器时钟也不停止运行。

## 5.5 时钟发生电路的运行

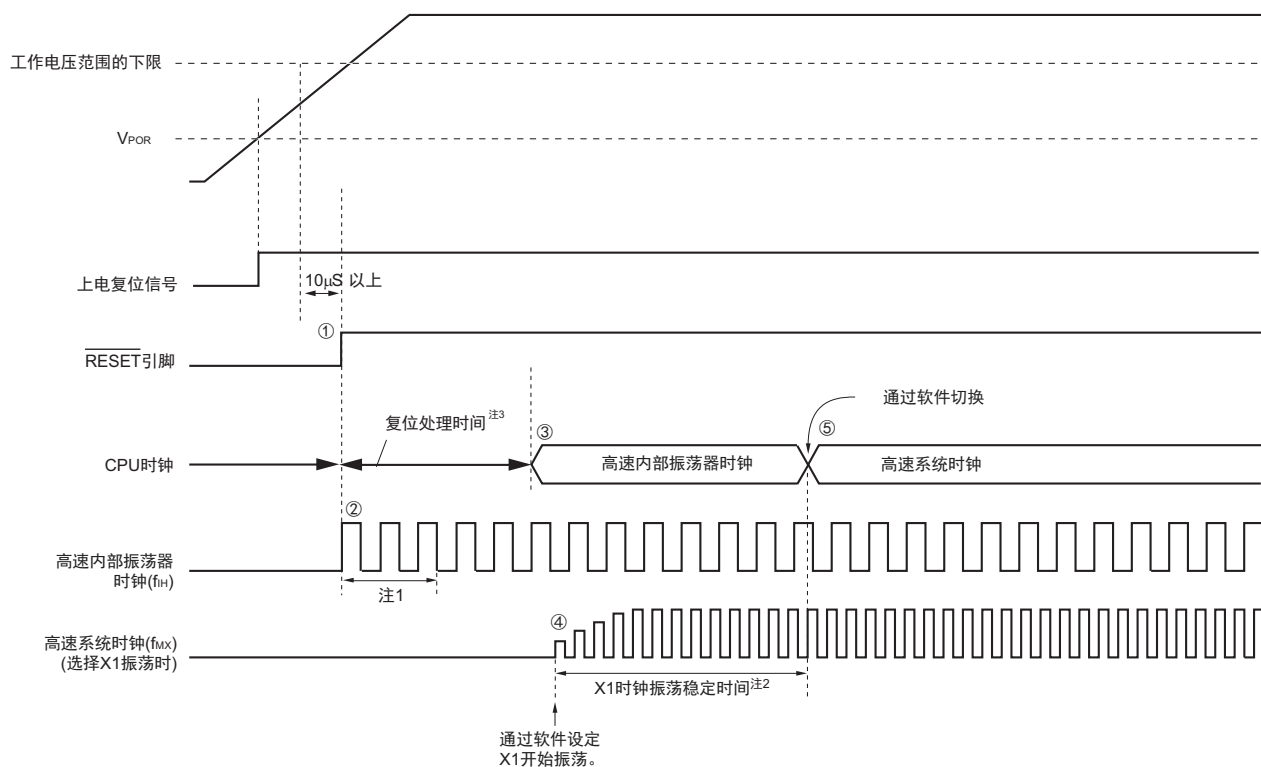
时钟发生电路产生以下所示各种时钟，并且控制待机模式等 CPU 的运行模式（参照图 5-1）。

- 主系统时钟  $f_{\text{MAIN}}$ 
  - 高速系统时钟  $f_{\text{MX}}$ 
    - X1 时钟  $f_{\text{X}}$
    - 外部主系统时钟  $f_{\text{EX}}$
  - 高速内部振荡器时钟  $f_{\text{IH}}$
- 低速内部振荡器时钟  $f_{\text{IL}}$
- CPU/外围硬件时钟  $f_{\text{CLK}}$

RL78/G12 在解除复位后，CPU 通过高速内部振荡器的输出开始运行。

接通电源时的时钟发生电路的运行如图 5-13 所示。

图 5-13 接通电源电压时的时钟发生电路的运行



- ① 在接通电源后，通过上电复位（POR）电路产生内部复位信号。  
但是，在达到**28.4**或者**29.4 AC特性**中所示的工作电压范围前，通过电压检测电路或者外部复位保持复位状态（上图为使用外部复位时的例子）。
- ② 如果解除复位，高速内部振荡器就自动开始振荡。
- ③ 在解除复位后，进行电压稳定等待和复位处理，然后CPU以高速内部振荡器时钟开始运行。
- ④ 必须通过软件设定X1时钟的开始振荡（参照“**5.6.2 X1 振荡电路的设定例子**”）。
- ⑤ 如果要将CPU时钟切换到X1时钟，就必须在等待时钟振荡稳定后通过软件设定切换。

- 注 1. 内部复位处理时间包含高速内部振荡器时钟的振荡精度稳定等待时间。
2. 当解除复位时，必须通过振荡稳定时间计数器的状态寄存器（OSTC）确认X1时钟的振荡稳定时间。
3. 有关复位处理时间，请参照“第 19 章 上电复位电路”。

注意 如果使用 EXCLK 引脚输入的外部时钟，就不需要振荡稳定等待时间。

## 5.6 时钟控制

### 5.6.1 高速内部振荡器的设定例子

在解除复位后，CPU/ 外围硬件时钟 ( $f_{CLK}$ ) 一定以高速内部振荡器时钟运行。能通过选项字节 (000C2H) 的 FRQSEL0 ~ FRQSEL3 位，从 24MHz、16MHz、12MHz、8MHz、6MHz、4MHz、3MHz、2MHz 和 1MHz 中选择高速内部振荡器的频率。另外，能通过高速内部振荡器的频率选择寄存器 (HOCODIV) 更改频率。

#### 【选项字节的设定】

地址：000C2H

| 选项<br>字节<br>(000C2H) | 7             | 6             | 5 | 4 | 3              | 2              | 1              | 0              |
|----------------------|---------------|---------------|---|---|----------------|----------------|----------------|----------------|
|                      | CMODE1<br>0/1 | CMODE0<br>0/1 | 1 | 0 | FRQSEL3<br>0/1 | FRQSEL2<br>0/1 | FRQSEL1<br>0/1 | FRQSEL0<br>0/1 |

| CMODE1 | CMODE0 | 闪存运行模式设定    |                                                                                    |
|--------|--------|-------------|------------------------------------------------------------------------------------|
| 1      | 0      | LS (低速主) 模式 | $V_{DD}=1.8V \sim 5.5V@1MHz \sim 8MHz$                                             |
| 1      | 1      | HS (高速主) 模式 | $V_{DD}=2.4V \sim 5.5V@1MHz \sim 16MHz$<br>$V_{DD}=2.7V \sim 5.5V@1MHz \sim 24MHz$ |
| 上述以外   |        | 禁止设定。       |                                                                                    |

| FRQSEL3 | FRQSEL2 | FRQSEL1 | FRQSEL0 | 高速内部振荡器的频率 |
|---------|---------|---------|---------|------------|
| 0       | 0       | 0       | 0       | 24MHz      |
| 1       | 0       | 0       | 1       | 16MHz      |
| 0       | 0       | 0       | 1       | 12MHz      |
| 1       | 0       | 1       | 0       | 8MHz       |
| 0       | 0       | 1       | 0       | 6MHz       |
| 1       | 0       | 1       | 1       | 4MHz       |
| 0       | 0       | 1       | 1       | 3MHz       |
| 1       | 1       | 0       | 0       | 2MHz       |
| 1       | 1       | 0       | 1       | 1MHz       |
| 上述以外    |         |         |         | 禁止设定。      |

#### 【高速内部振荡器的频率选择寄存器 (HOCODIV) 的设定】

地址：F00A8H

|         | 7 | 6 | 5 | 4 | 3 | 2        | 1        | 0        |
|---------|---|---|---|---|---|----------|----------|----------|
| HOCODIV | 0 | 0 | 0 | 0 | 0 | HOCODIV2 | HOCODIV1 | HOCODIV0 |

| HOCODIV2 | HOCODIV1 | HOCODIV0 | 高速内部振荡器时钟频率的选择 |               |
|----------|----------|----------|----------------|---------------|
|          |          |          | FRQSEL3 位为“0”  | FRQSEL3 位为“1” |
| 0        | 0        | 0        | 24MHz          | 禁止设定          |
| 0        | 0        | 1        | 12MHz          | 16MHz         |
| 0        | 1        | 0        | 6MHz           | 8MHz          |
| 0        | 1        | 1        | 3MHz           | 4MHz          |
| 1        | 0        | 0        | 禁止设定。          | 2MHz          |
| 1        | 0        | 1        | 禁止设定。          | 1MHz          |
| 上述以外     |          |          | 禁止设定。          |               |

### 5.6.2 X1 振荡电路的设定例子

在解除复位后，CPU/ 外围硬件时钟（ $f_{CLK}$ ）一定以高速内部振荡器时钟运行。此后，如果改为 X1 振荡时钟，就通过振荡稳定时间选择寄存器（OSTS）、时钟运行模式控制寄存器（CMC）和时钟运行状态控制寄存器（CSC）进行振荡电路的设定和控制振荡的开始，并且通过振荡稳定时间计数器的状态寄存器（OSTC）等待振荡稳定。在等待振荡稳定后通过系统时钟控制寄存器（CKC）将 X1 振荡时钟设定为  $f_{CLK}$ 。

【寄存器的设定】 必须按照①～⑤的顺序设定寄存器。

- ① 将 CMC 寄存器的 OSCSEL 位置“1”，当  $f_X$  大于 10MHz 时，将 AMPH 位置“1”，使 X1 振荡电路运行。

|     | 7          | 6           | 5 | 4 | 3 | 2 | 1 | 0           |
|-----|------------|-------------|---|---|---|---|---|-------------|
| CMC | EXCLK<br>0 | OSCSEL<br>1 | 0 | 0 | 0 | 0 | 0 | AMPH<br>0/1 |

- ② 通过 OSTS 寄存器选择解除 STOP 模式时的 X1 振荡电路的振荡稳定时间。

例 要通过 10MHz 谐振器至少等待 102 $\mu$ s 时，必须设定为以下的值。

|      | 7 | 6 | 5 | 4 | 3 | 2          | 1          | 0          |
|------|---|---|---|---|---|------------|------------|------------|
| OSTS | 0 | 0 | 0 | 0 | 0 | OSTS2<br>0 | OSTS1<br>1 | OSTS0<br>0 |

- ③ 将 CSC 寄存器的 MSTOP 位清“0”，使 X1 振荡电路开始振荡。

|     | 7          | 6 | 5 | 4 | 3 | 2 | 1 | 0            |
|-----|------------|---|---|---|---|---|---|--------------|
| CSC | MSTOP<br>0 | 0 | 0 | 0 | 0 | 0 | 0 | HIOSTOP<br>0 |

- ④ 通过 OSTC 寄存器等待 X1 振荡电路的振荡稳定。

例 要通过 10MHz 谐振器至少等待 102 $\mu$ s 时，必须等到各位变为以下的值。

|      | 7          | 6          | 5           | 4           | 3           | 2           | 1           | 0           |
|------|------------|------------|-------------|-------------|-------------|-------------|-------------|-------------|
| OSTC | MOST8<br>1 | MOST9<br>1 | MOST10<br>1 | MOST11<br>0 | MOST13<br>0 | MOST15<br>0 | MOST17<br>0 | MOST18<br>0 |

- ⑤ 通过 CKC 寄存器的 MCM0 位将 X1 振荡时钟设定为 CPU/ 外围硬件时钟。

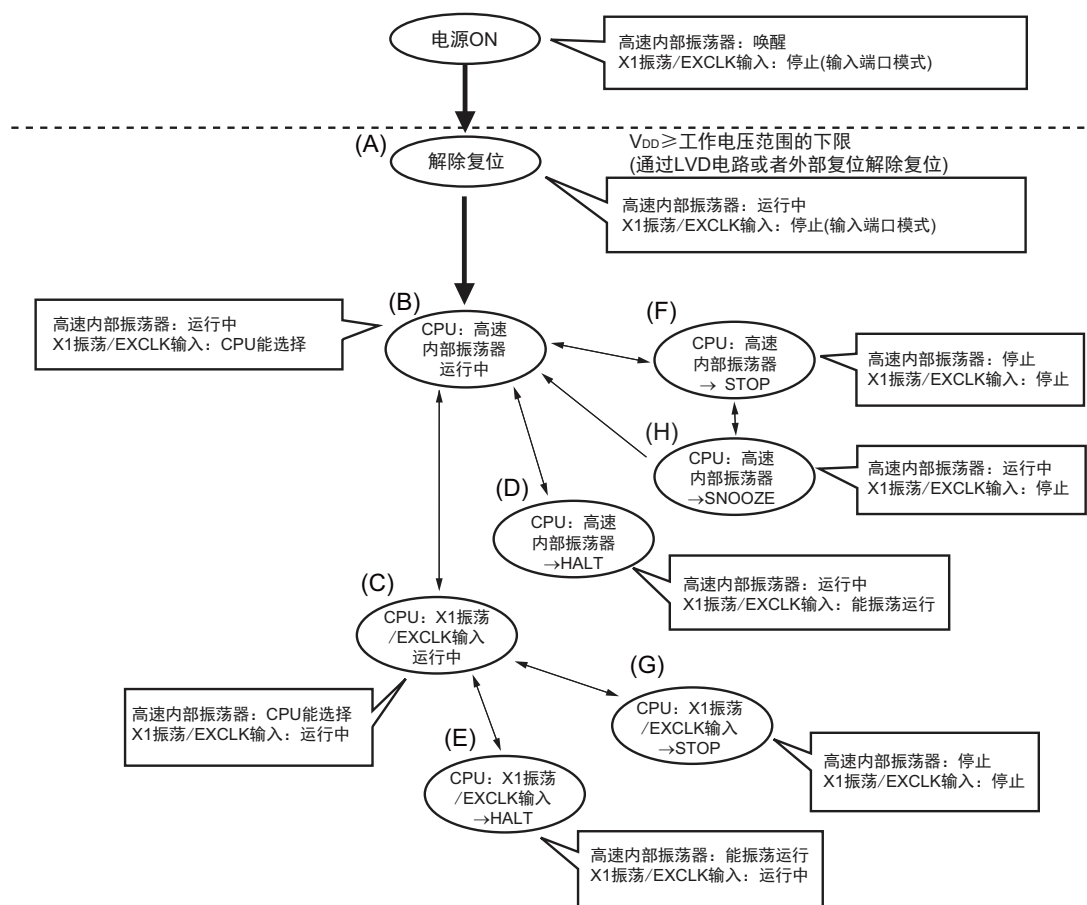
|     | 7 | 6 | 5        | 4         | 3 | 2 | 1 | 0 |
|-----|---|---|----------|-----------|---|---|---|---|
| CKC | 0 | 0 | MCS<br>0 | MCM0<br>1 | 0 | 0 | 0 | 0 |



### 5.6.3 CPU 时钟的状态转移图

本产品的 CPU 时钟状态转移图如图 5-14 所示。

图 5-14 CPU 时钟的状态转移图



CPU 时钟的转移和 SFR 寄存器的设定例子等如表 5-3 所示。

表 5-3 CPU 时钟的转移和 SFR 寄存器的设定例子 (1/3)

(1) 在解除复位(A)后， CPU 转移到高速内部振荡器时钟运行(B)。

| 状态转移    | SFR 寄存器的设定                 |
|---------|----------------------------|
| (A)→(B) | 不需要设定 SFR 寄存器（解除复位后的初始状态）。 |

(2) 在解除复位(A)后， CPU 转移到高速系统时钟运行(C)。  
（CPU 在解除复位后立即以高速内部振荡器时钟运行(B)）

| (SFR 寄存器的设定顺序) →                                                  |              |            |        |      |          |         |                |
|-------------------------------------------------------------------|--------------|------------|--------|------|----------|---------|----------------|
| 状态转移                                                              | SFR 寄存器的设定标志 | CMC 寄存器注 1 |        |      | OSTS 寄存器 | CSC 寄存器 | CKC 寄存器        |
|                                                                   |              | EXCLK      | OSCSEL | AMPH |          | MSTOP   |                |
| (A)→(B)→(C)<br>(X1 时钟: $1\text{MHz} \leq f_x \leq 10\text{MHz}$ ) |              | 0          | 1      | 0    | 注 2      | 0       | 需要确认<br>1      |
| (A)→(B)→(C)<br>(X1 时钟: $10\text{MHz} < f_x \leq 20\text{MHz}$ )   |              | 0          | 1      | 1    | 注 2      | 0       | 需要确认<br>1      |
| (A)→(B)→(C)<br>(外部主时钟)                                            |              | 1          | 1      | ×    | 注 2      | 0       | 不需要<br>确认<br>1 |

注 1. 在解除复位后，只能通过 8 位存储器操作指令写 1 次时钟运行模式控制寄存器（CMC）。  
2. 必须通过振荡稳定时间选择寄存器（OSTS）如下设定振荡稳定时间：  
期待的振荡稳定时间计数器的状态寄存器（OSTC）的振荡稳定时间 ≤ OSTS 寄存器设定的振荡稳定时间

注意 必须在电源电压达到设定的时钟可运行电压（参照“第 28 章 电特性”或者“第 29 章 电特性”）后设定时钟。

备注 1. ×：忽略  
2. 表 5-3 的 (A) ~ (H) 对应图 5-14 的 (A) ~ (H)。

表 5-3 CPU 时钟的转移和 SFR 寄存器的设定例子 (2/3)

(3) CPU 从高速内部振荡器时钟运行(B)转移到高速系统时钟运行(C)。

(SFR 寄存器的设定顺序) →

| SFR 寄存器的设定标志<br>状态转移                               | CMC 寄存器注 1 |        |      | OSTS 寄存器 | CSC 寄存器 | OSTC 寄存器 | CKC 寄存器 |
|----------------------------------------------------|------------|--------|------|----------|---------|----------|---------|
|                                                    | EXCLK      | OSCSEL | AMPH |          | MSTOP   |          |         |
| (B)→(C)<br>(X1 时钟: 1MHz ≤ f <sub>X</sub> ≤ 10MHz)  | 0          | 1      | 0    | 注 2      | 0       | 需要确认     | 1       |
| (B)→(C)<br>(X1 时钟: 10MHz < f <sub>X</sub> ≤ 20MHz) | 0          | 1      | 1    | 注 2      | 0       | 需要确认     | 1       |
| (B)→(C)<br>(外部主时钟)                                 | 1          | 1      | ×    | 注 2      | 0       | 不需要确认    | 1       |

如果已设定就不需要。

在高速系统时钟运行中不需要。

注 1. 在解除复位后, 只能通过 8 位存储器操作指令写 1 次时钟运行模式控制寄存器 (CMC)。如果已设定就不需要。

2. 必须通过振荡稳定时间选择寄存器 (OSTS) 如下设定振荡稳定时间:  
期待的振荡稳定时间计数器的状态寄存器 (OSTC) 的振荡稳定时间 ≤ OSTS 寄存器设定的振荡稳定时间

注意 必须在电源电压达到设定的时钟可运行电压 (参照“第 28 章 电特性”或者“第 29 章 电特性”) 后设定时钟。

(4) CPU 从高速系统时钟运行(C)转移到高速内部振荡器时钟运行(B)。

(SFR 寄存器的设定顺序) →

| SFR 寄存器的设定标志<br>状态转移 | CSC 寄存器 | 振荡精度稳定的等待   | CKC 寄存器 |
|----------------------|---------|-------------|---------|
|                      | HIOSTOP |             | MCM0    |
| (C)→(B)              | 0       | 18μs ~ 65μs | 0       |

在高速内部振荡器时钟运行中不需要。

备注 高速内部振荡器时钟的振荡精度稳定的等待因温度条件和 STOP 模式期间而变。

- (5) • CPU 从高速内部振荡器时钟运行(B)转移到HALT 模式(D)。
- CPU 从高速系统时钟运行(C)转移到HALT 模式(E)。

| 状态转移               | 设定内容        |
|--------------------|-------------|
| (B)→(D)<br>(C)→(E) | 执行 HALT 指令。 |

备注 1. ×: 忽略

2. 表 5-3 的 (A) ~ (H) 对应图 5-14 的 (A) ~ (H)。

表 5-3 CPU 时钟的转移和 SFR 寄存器的设定例子 (3/3)

- (6) • CPU 从高速内部振荡器时钟运行 (B) 转移到 STOP 模式 (F)。  
• CPU 从高速系统时钟运行 (C) 转移到 STOP 模式 (G)。

(设定顺序) →

| 状态转移    |       | 设定内容                  |             |            |
|---------|-------|-----------------------|-------------|------------|
| (B)→(F) |       | 停止在 STOP 模式中禁止运行的外围功能 | —           | 执行 STOP 指令 |
| (C)→(G) | X1 振荡 |                       | 设定 OSTS 寄存器 |            |
|         | 外部时钟  |                       | —           |            |

- (7) • 从 STOP 模式 (F) 转移到 SNOOZE 模式 (H)。

有关从 STOP 模式转移到 SNOOZE 模式的设定，请参照“10.8 SNOOZE 模式功能”、“11.5.7 SNOOZE 模式功能”和“11.6.3 SNOOZE 模式功能”。

备注 表 5-3 的 (A) ~ (H) 对应图 5-14 的 (A) ~ (H)。

### 5.6.4 CPU 时钟转移前的条件和转移后的处理

CPU 时钟转移前的条件和转移后的处理如下所示。

表 5-4 有关 CPU 时钟的转移

| CPU 时钟    |           | 转移前的条件                                                  | 转移后的处理                                |
|-----------|-----------|---------------------------------------------------------|---------------------------------------|
| 转移前       | 转移后       |                                                         |                                       |
| 高速内部振荡器时钟 | X1 时钟     | X1 振荡稳定。<br>• OSCSEL=1, EXCLK=0, MSTOP=0<br>• 经过振荡稳定时间后 | 如果停止高速内部振荡器的振荡 (HIOSTOP=1), 就能减小工作电流。 |
|           | 外部主系统时钟   | 将 EXCLK 引脚输入的外部时钟置为有效。<br>• OSCSEL=1, EXCLK=1, MSTOP=0  |                                       |
| X1 时钟     | 高速内部振荡器时钟 | 允许高速内部振荡器的振荡。<br>• HIOSTOP=0<br>• 经过振荡精度稳定时间后           | 能停止 X1 的振荡 (MSTOP=1)。                 |
|           | 外部主系统时钟   | 不能转移。                                                   | —                                     |
| 外部主系统时钟   | 高速内部振荡器时钟 | 高速内部振荡器振荡。<br>• HIOSTOP=0<br>• 经过振荡精度稳定时间后              | 能将外部主系统时钟的输入置为无效 (MSTOP=1)。           |
|           | X1 时钟     | 不能转移。                                                   | —                                     |

### 5.6.5 切换 CPU 时钟和主系统时钟所需要的时间

能通过设定系统时钟控制寄存器 (CKC) 的 bit4 (MCM0) 进行主系统时钟的切换 (高速内部振荡器时钟 ↔ 高速系统时钟)。

在改写 CKC 寄存器后不立即进行实际的切换, 而是在更改 CKC 寄存器后仍然以切换前的时钟继续运行数个时钟 (参照表 5-5)。

能通过 CKC 寄存器的 bit5 (MCS) 来判断主系统时钟是以高速系统时钟还是以高速内部振荡器时钟运行。如果切换 CPU 时钟, 就同时切换外围硬件时钟。

表 5-5 切换主系统时钟 ( $f_{IH} \leftrightarrow f_{MX}$ ) 所需要的最大时钟数

| 切换前的设定值                    |                      | 切换后的设定值                    |                            |
|----------------------------|----------------------|----------------------------|----------------------------|
| MCM0                       |                      | MCM0                       |                            |
|                            |                      | 0<br>( $f_{MAIN}=f_{IH}$ ) | 1<br>( $f_{MAIN}=f_{MX}$ ) |
| 0<br>( $f_{MAIN}=f_{IH}$ ) | $f_{MX} \geq f_{IH}$ |                            | 2 个时钟                      |
|                            | $f_{MX} < f_{IH}$    |                            | 2 个 $f_{IH}/f_{MX}$ 时钟     |
| 1<br>( $f_{MAIN}=f_{MX}$ ) | $f_{MX} \geq f_{IH}$ | 2 个 $f_{MX}/f_{IH}$ 时钟     |                            |
|                            | $f_{MX} < f_{IH}$    | 2 个时钟                      |                            |

备注 1. 这是切换前的 CPU 时钟数。

2. 时钟数是舍入小数部分的时钟数。

例 主系统时钟从高速系统时钟切换到高速内部振荡器时钟的情况 (选择  $f_{IH}=8\text{MHz}$ 、 $f_{MX}=10\text{MHz}$  振荡时)  
 $2f_{MX}/f_{IH}=2(10/8)=2.5 \rightarrow 3$  个时钟

### 5.6.6 时钟振荡停止前的条件

停止时钟振荡（外部时钟输入无效）的寄存器的标志设定和停止前的条件如下所示。

表 5-6 时钟振荡停止前的条件和标志设定

| 时钟        | 时钟停止前的条件（外部时钟输入无效）          | SFR 寄存器的标志设定 |
|-----------|-----------------------------|--------------|
| 高速内部振荡器时钟 | MCS=1<br>(CPU 以高速系统时钟运行)    | HIOSTOP=1    |
| X1 时钟     | MCS=0<br>(CPU 以高速内部振荡器时钟运行) | MSTOP=1      |
| 外部主系统时钟   |                             |              |

### 5.7 谐振器和振荡电路常数

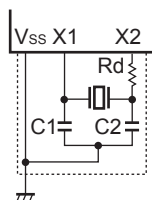
经工作验证的谐振器及其振荡电路常数（供参考）如下所示。

注意 1. 此振荡电路常数是基于谐振器厂商在特定环境下进行评估的参考值。在实际应用中，请谐振器厂商给予安装电路中的评估。

在更改其他产品的单片机和电路板时，请谐振器厂商再次给予安装电路中的评估。

2. 振荡电压和振荡频率原则上是表示振荡电路的特性。有关 RL78 微控制器的内部工作条件，请在 DC、AC 特性的规格内使用。

图 5-15 外接振荡电路的例子（X1 振荡）



截至 2013 年 3 月

| 厂商                | 谐振器       | 产品名称注 3         | SMD/<br>引线 | 频率<br>(MHz) | 闪存运行<br>模式注 1 | 振荡电路常数注 2（参考） |        |        | 电压范围（V） |      |
|-------------------|-----------|-----------------|------------|-------------|---------------|---------------|--------|--------|---------|------|
|                   |           |                 |            |             |               | C1(pF)        | C2(pF) | Rd(kΩ) | MIN.    | MAX. |
| 株式会社<br>村田制作<br>所 | 陶瓷<br>谐振器 | CSTCC2M00G56-R0 | SMD        | 2.0         | LS            | (47)          | (47)   | 0      | 1.8     | 5.5  |
|                   |           | CSTCR4M00G55-R0 | SMD        | 4.0         |               | (39)          | (39)   | 0      |         |      |
|                   |           | CSTLS4M00G53-B0 | 引线         |             |               | (15)          | (15)   | 0      |         |      |
|                   |           | CSTCR4M19G55-R0 | SMD        | 4.194       |               | (39)          | (39)   | 0      |         |      |
|                   |           | CSTLS4M19G53-B0 | 引线         |             |               | (15)          | (15)   | 0      |         |      |
|                   |           | CSTCR4M91G53-R0 | SMD        | 4.915       |               | (15)          | (15)   | 0      |         |      |
|                   |           | CSTLS4M91G53-B0 | 引线         |             |               | (15)          | (15)   | 0      |         |      |
|                   |           | CSTCR5M00G53-R0 | SMD        | 5.0         |               | (15)          | (15)   | 0      |         |      |
|                   |           | CSTLS5M00G53-B0 | 引线         |             |               | (15)          | (15)   | 0      |         |      |
|                   |           | CSTCR6M00G53-R0 | SMD        | 6.0         |               | (15)          | (15)   | 0      |         |      |
|                   |           | CSTLS6M00G53-B0 | 引线         |             |               | (15)          | (15)   | 0      |         |      |
|                   |           | CSTCE8M00G52-R0 | SMD        | 8.0         |               | (10)          | (10)   | 0      |         |      |
|                   |           | CSTLS8M00G53-B0 | 引线         |             |               | (15)          | (15)   | 0      |         |      |
|                   |           | CSTCE8M38G52-R0 | SMD        | 8.388       | HS            | (10)          | (10)   | 0      | 2.4     | 5.5  |
|                   |           | CSTLS8M38G53-B0 | 引线         |             |               | (15)          | (15)   | 0      |         |      |
|                   |           | CSTCE10M0G52-R0 | SMD        | 10.0        |               | (10)          | (10)   | 0      |         |      |
|                   |           | CSTLS10M0G53-B0 | 引线         |             |               | (15)          | (15)   | 0      |         |      |
|                   |           | CSTCE12M0G52-R0 | SMD        | 12.0        |               | (10)          | (10)   | 0      |         |      |
|                   |           | CSTCE16M0V53-R0 | SMD        | 16.0        |               | (15)          | (15)   | 0      |         |      |
|                   |           | CSTLS16M0X51-B0 | 引线         |             |               | (5)           | (5)    | 0      |         |      |
|                   |           | CSTCE20M0V51-R0 | SMD        | 20.0        |               | (5)           | (5)    | 0      | 2.7     | 5.5  |
|                   |           | CSTLS20M0X51-B0 | 引线         |             |               | (5)           | (5)    | 0      |         |      |

注 1. 通过选项字节 (000C2H) 的 CMODE1 位和 CMODE0 位设定闪存运行模式。

2. C1 和 C2 栏的 ( ) 内表示内部电容值。

3. 支持 105°C 的产品的产品名称不同。详细内容请向株式会社村田制作所 (<http://www.murata-china.com>) 询问。

备注 工作电压范围、CPU 工作频率和运行模式的关系如下所示：

HS (高速主) 模式:  $2.7V \leq V_{DD} \leq 5.5V @ 1MHz \sim 24MHz$

$2.4V \leq V_{DD} \leq 5.5V @ 1MHz \sim 16MHz$

LS (低速主) 模式:  $1.8V \leq V_{DD} \leq 5.5V @ 1MHz \sim 8MHz$

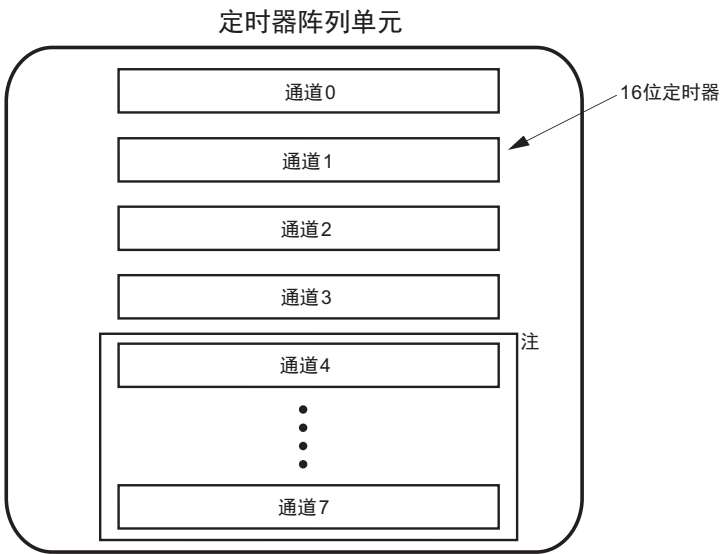
第 6 章 定时器阵列单元

定时器阵列单元的通道个数因产品而不同。

| 通道   | 20、24 引脚 | 30 引脚 |
|------|----------|-------|
| 通道 0 | ○        | ○     |
| 通道 1 | ○        | ○     |
| 通道 2 | ○        | ○     |
| 通道 3 | ○        | ○     |
| 通道 4 | —        | ○     |
| 通道 5 | —        | ○     |
| 通道 6 | —        | ○     |
| 通道 7 | —        | ○     |

注意 定时器输入 / 输出引脚的有无因产品而不同。详细内容请参照“表 6-2 各产品配置的定时器输入 / 输出引脚”。

定时器阵列单元有 4/8 个 16 位定时器。  
各 16 位定时器称为“通道”，既能分别用作独立的定时器，也能组合多个通道用作高级的定时器功能。





有关各功能的详细内容，请参照下表。

| 独立通道运行功能                                                                                                                                                                                                                                                                   | 多通道联动运行功能                                                                                                                                 |
|----------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|-------------------------------------------------------------------------------------------------------------------------------------------|
| <ul style="list-style-type: none"> <li>• 间隔定时器 (→ 参照 6.8.1)</li> <li>• 方波输出 (→ 参照 6.8.1)</li> <li>• 外部事件计数器 (→ 参照 6.8.2)</li> <li>• 分频器注 (→ 参照 6.8.3)</li> <li>• 输入脉冲间隔的测量 (→ 参照 6.8.4)</li> <li>• 输入信号的高 / 低电平宽度的测量 (→ 参照 6.8.5)</li> <li>• 延迟计数器 (→ 参照 6.8.6)</li> </ul> | <ul style="list-style-type: none"> <li>• 单触发脉冲输出 (→ 参照 6.9.1)</li> <li>• PWM 输出 (→ 参照 6.9.2)</li> <li>• 多重 PWM 输出 (→ 参照 6.9.3)</li> </ul> |

注 只限于 30 引脚产品的通道 0。

能将通道 1 和通道 3 的 16 位定时器用作 2 个 8 位定时器（高位和低位）。通道 1 和通道 3 能用作 8 位定时器的功能如下：

- 间隔定时器（高/低 8 位定时器）/ 方波输出（只限于低 8 位定时器）
- 外部事件计数器（只限于低 8 位定时器）
- 延迟计数器（只限于低 8 位定时器）

## 6.1 定时器阵列单元的功能

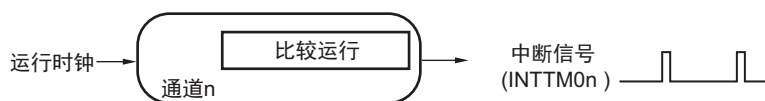
定时器阵列单元有以下功能：

### 6.1.1 独立通道运行功能

独立通道运行功能是能不受其他通道运行模式的影响而独立使用任意通道的功能。

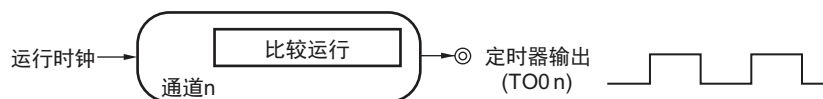
#### (1) 间隔定时器

能用作以固定间隔产生中断（INTTM0n）的基准定时器。



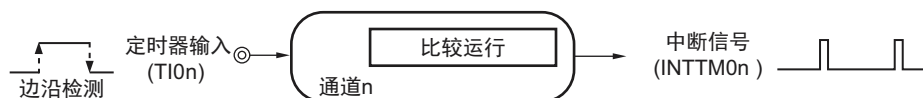
#### (2) 方波输出

每当产生 INTTM0n 中断时，就进行交替运行并且从定时器输出引脚（TO0n）输出 50% 占空比的方波。



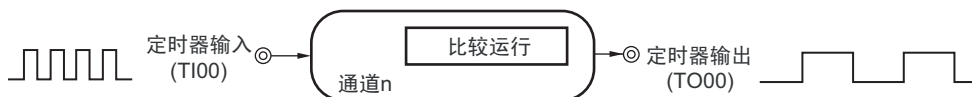
#### (3) 外部事件计数器

对定时器输入引脚（TI0n）的输入信号的有效边沿进行计数，如果达到规定次数，就能用作产生中断的事件计数器。



#### (4) 分频器注

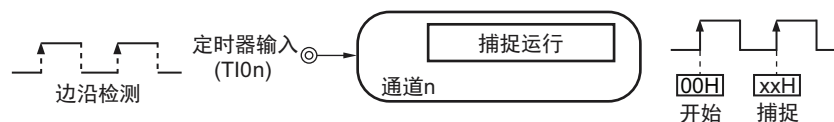
对定时器输入引脚（TI00）的输入时钟进行分频，然后从输出引脚（TO00）输出。



注 只限于 30 引脚产品的通道 0。

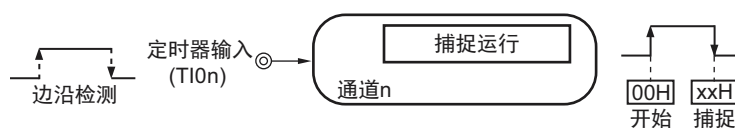
## (5) 输入脉冲间隔的测量

在定时器输入引脚 (TI0n) 的输入脉冲信号的有效边沿开始计数并且在下一个脉冲的有效边沿捕捉计数值，从而测量输入脉冲的间隔。



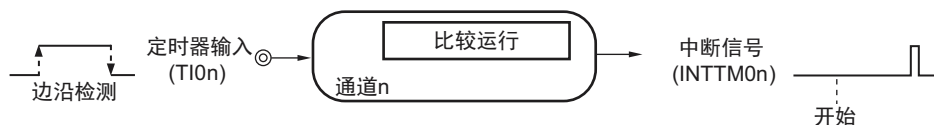
## (6) 输入信号的高 / 低电平宽度的测量

在定时器输入引脚 (TI0n) 的输入信号的一个边沿开始计数并且在另一个边沿捕捉计数值，从而测量输入信号的高电平或者低电平的宽度。



## (7) 延迟计数器

在定时器输入引脚 (TI0n) 的输入信号的有效边沿开始计数并且在经过任意延迟期间后产生中断。



备注 n: 通道号 (n=0 ~ 7)

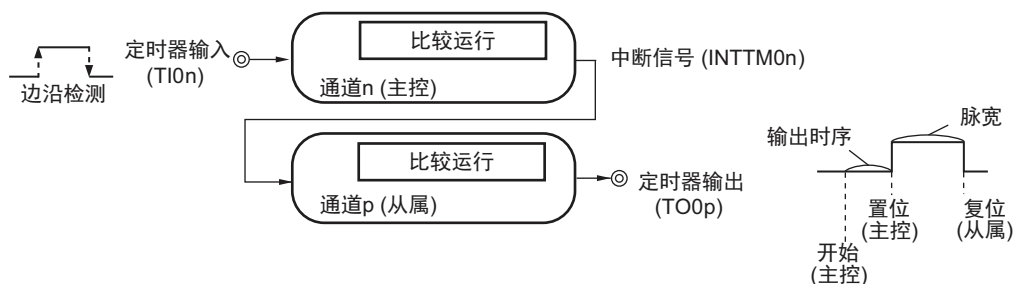
### 6.1.2 多通道联动运行功能

多通道联动运行功能是将主控通道（主要控制周期的基准定时器）和从属通道（遵从主控通道运行的定时器）组合实现的功能。

多通道联动运行功能能用作以下模式。

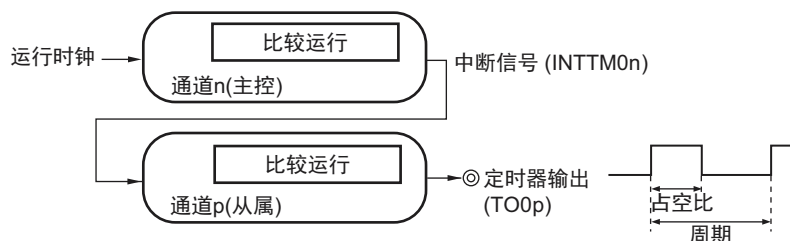
#### (1) 单触发脉冲输出

将 2 个通道成对使用，生成能任意设定输出时序和脉宽的单触发脉冲。



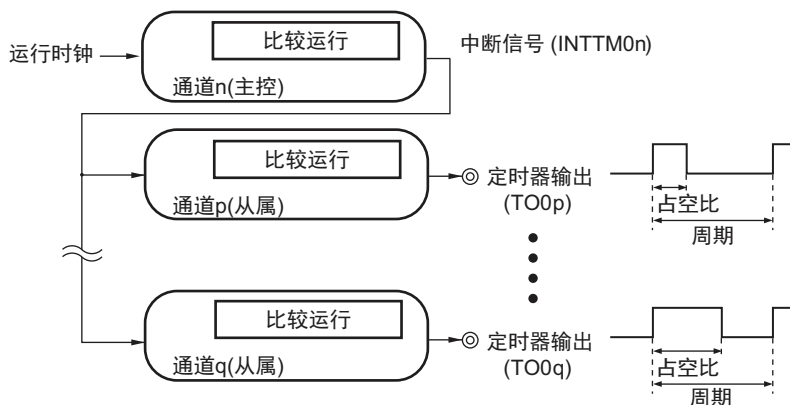
#### (2) PWM (Pulse Width Modulation) 输出

将 2 个通道成对使用，生成能任意设定周期和占空比的脉冲。



#### (3) 多重 PWM (Pulse Width Modulation) 输出

能通过扩展 PWM 功能并且使用 1 个主控通道和多个从属通道，以固定周期生成最多 3 种任意占空比的 PWM 信号。



**注意** 有关多通道联动运行功能规则的详细内容，请参照“6.4.1 多通道联动运行功能的基本规则”。

**备注** n: 通道号 (n=0 ~ 7) p、q: 从属通道号 (n < p < q ≤ 7)

### 6.1.3 8 位定时器运行功能（只限于通道 1 和通道 3）

8 位定时器运行功能是将 16 位定时器通道用作 2 个 8 位定时器通道的功能。只能使用通道 1 和通道 3。

**注意** 在使用 8 位定时器运行功能时，有几个规则。

详细内容请参照“6.4.2 8 位定时器运行功能的基本规则（只限于通道 1 和通道 3）”。

## 6.2 定时器阵列单元的结构

定时器阵列单元由以下硬件构成。

表 6-1 定时器阵列单元的结构

| 项目        | 结构                                                                                                                                                                                                                                                                                                                                                                               |
|-----------|----------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|
| 定时器 / 计数器 | 定时器计数寄存器 0n (TCR0n)                                                                                                                                                                                                                                                                                                                                                              |
| 寄存器       | 定时器数据寄存器 0n (TDR0n)                                                                                                                                                                                                                                                                                                                                                              |
| 定时器的输入    | TI00 ~ TI07                                                                                                                                                                                                                                                                                                                                                                      |
| 定时器的输出    | TO00 ~ TO07、输出控制电路                                                                                                                                                                                                                                                                                                                                                               |
| 控制寄存器     | <p>&lt;单元设定部的寄存器&gt;</p> <ul style="list-style-type: none"> <li>• 外围允许寄存器 0 (PER0)</li> <li>• 定时器时钟选择寄存器 0 (TPS0)</li> <li>• 定时器通道允许状态寄存器 0 (TE0)</li> <li>• 定时器通道开始寄存器 0 (TS0)</li> <li>• 定时器通道停止寄存器 0 (TT0)</li> <li>• 定时器输入选择寄存器 0 (TIS0)</li> <li>• 定时器输出允许寄存器 0 (TOE0)</li> <li>• 定时器输出寄存器 0 (TO0)</li> <li>• 定时器输出电平寄存器 0 (TOL0)</li> <li>• 定时器输出模式寄存器 0 (TOM0)</li> </ul> |
|           | <p>&lt;各通道的寄存器&gt;</p> <ul style="list-style-type: none"> <li>• 定时器模式寄存器 0n (TMR0n)</li> <li>• 定时器状态寄存器 0n (TSR0n)</li> <li>• 噪声滤波器允许寄存器 1 (NFEN1)</li> <li>• 端口模式控制寄存器 (PMCxx) 注</li> <li>• 端口模式寄存器 (PMxx) 注</li> <li>• 端口寄存器 (Pxx) 注</li> </ul>                                                                                                                                |

注 设定的端口模式控制寄存器 (PMCxx)、端口模式寄存器 (PMxx) 和端口寄存器 (Pxx) 因产品而不同。详细内容请参照“4.5.3 使用的端口功能和复用功能的寄存器设定例子”。

备注 n: 通道号 (n=0 ~ 7)

定时器阵列单元的各通道的定时器输入 / 输出的复用端口因产品而不同。

表 6-2 各产品配置的定时器输入 / 输出引脚

| 定时器阵列单元的通道 | 30 引脚产品     | 24、20 引脚产品 |
|------------|-------------|------------|
| 通道 0       | TI00/TO00   | TI00/TO00  |
| 通道 1       | TI01/TO01   | TI01/TO01  |
| 通道 2       | TI02/TO02   | TI02/TO02  |
| 通道 3       | TI03/TO03   | TI03/TO03  |
| 通道 4       | (TI04/TO04) | x          |
| 通道 5       | (TI05/TO05) | x          |
| 通道 6       | (TI06/TO06) | x          |
| 通道 7       | (TI07/TO07) | x          |

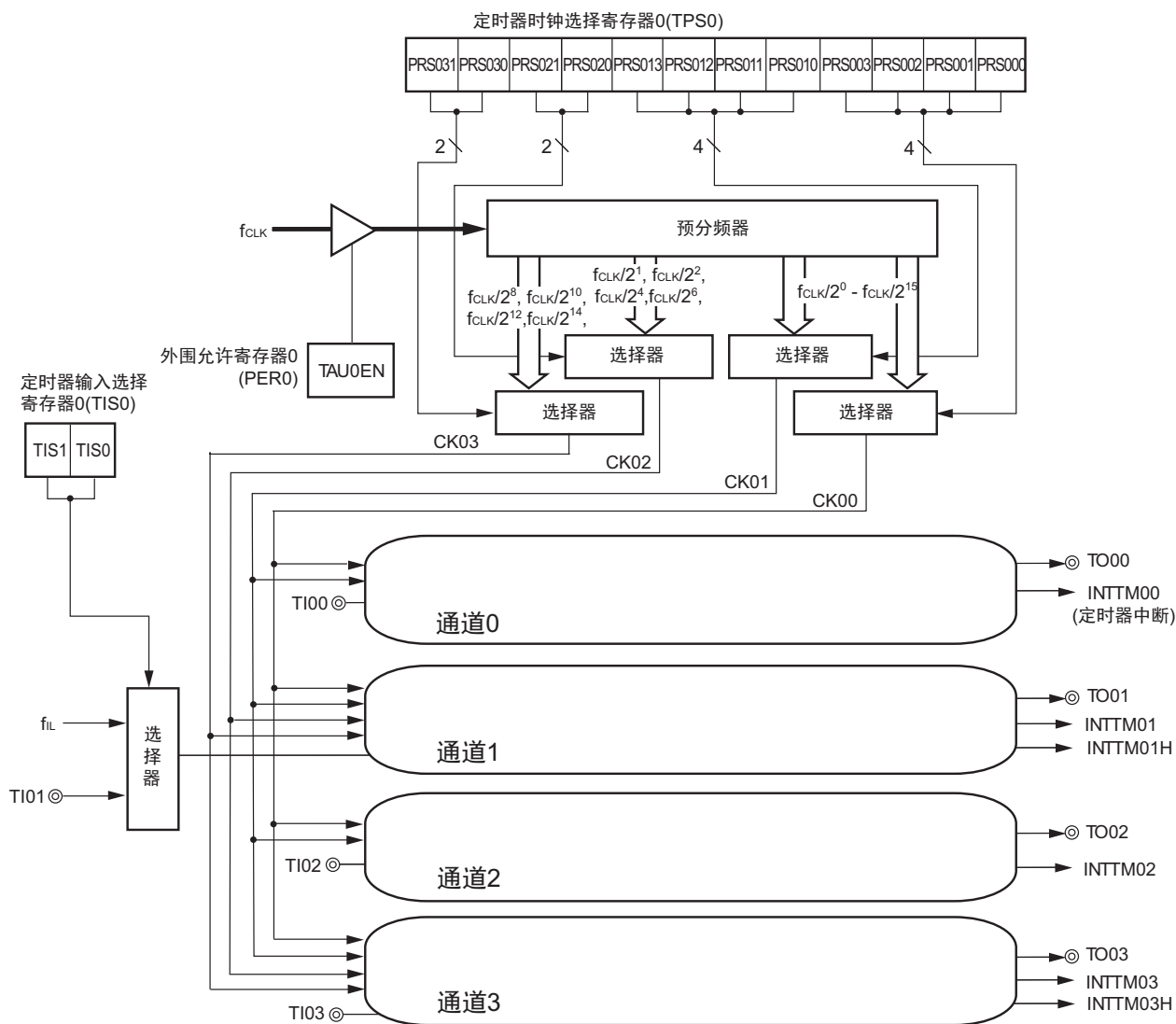
备注 1. 在定时器输入和定时器输出被同一个引脚复用时，只能用作定时器输入或者定时器输出。

2. x：没有内置通道。

3. ( ) 是 30 引脚产品时将外围 I/O 重定向寄存器（PIOR）的 bit0（PIOR0）置“1”时的复用端口。

定时器阵列单元的框图如图 6-1 ～图 6-3 所示。

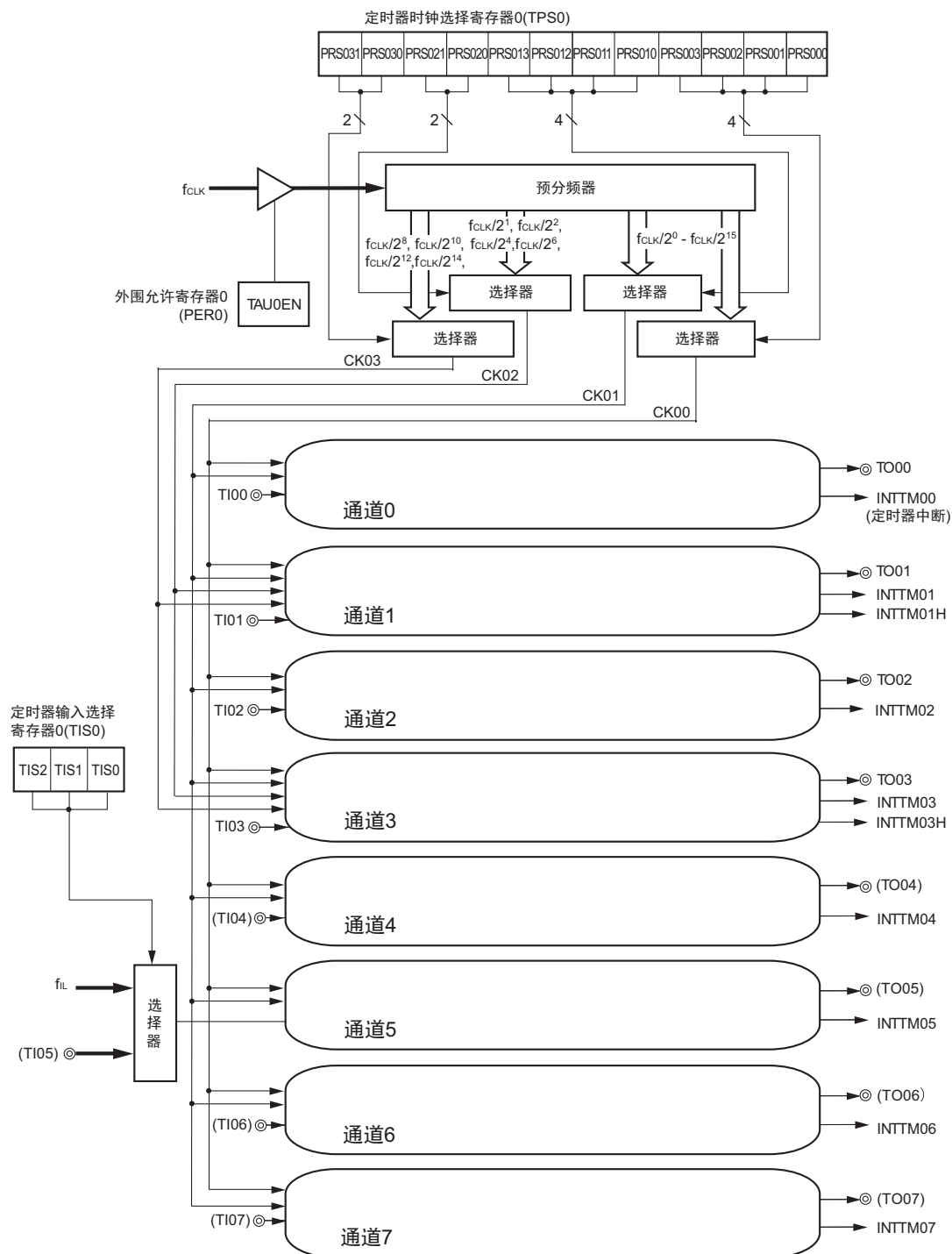
图 6-1 定时器阵列单元的整体框图（20、24 引脚产品）



备注 f<sub>IL</sub>: 低速内部振荡器时钟频率



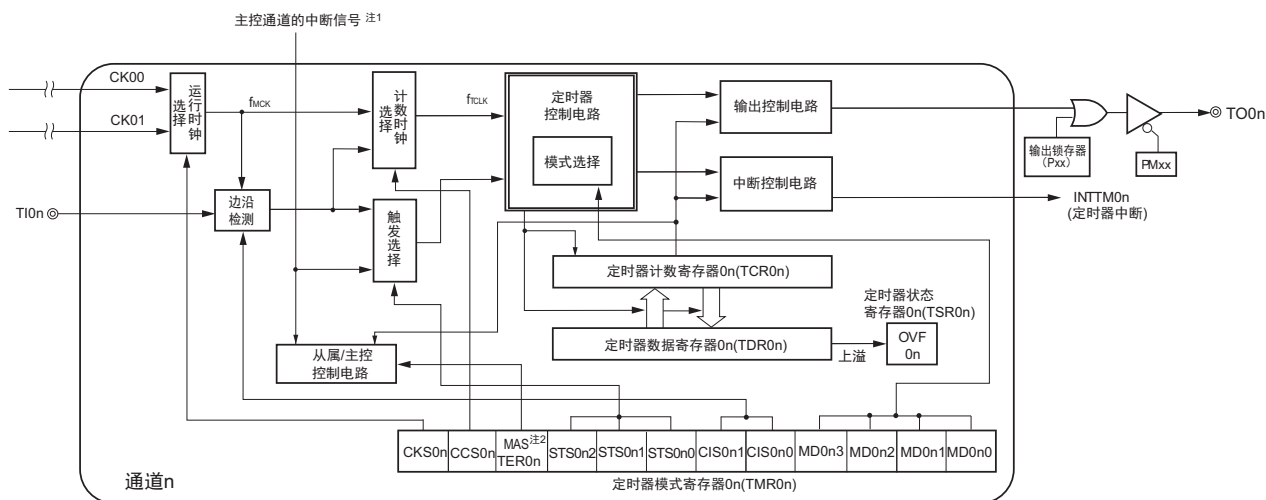
图 6-2 定时器阵列单元的整体框图（30 引脚产品）



备注 能通过设定外围 I/O 重定向寄存器 (PIOR)，分配上图 ( ) 内的功能。

图 6-3 定时器阵列单元的通道内部框图

## (a) 通道 0、2、4、6



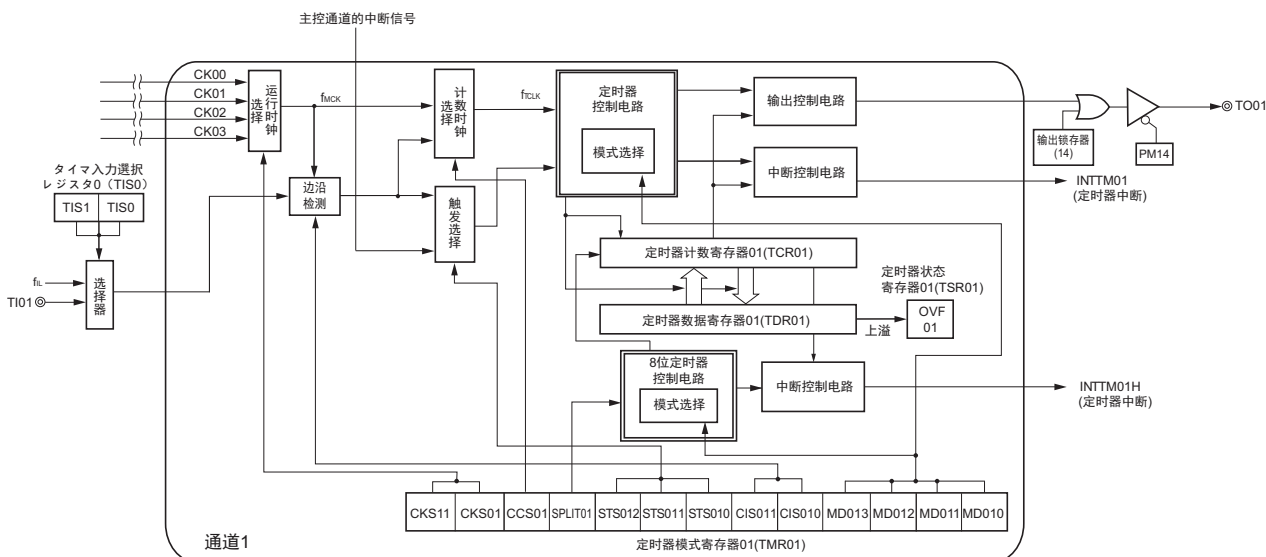
注 1. 只限于通道 2、4、6。

2. 只限于 n=2、4、6

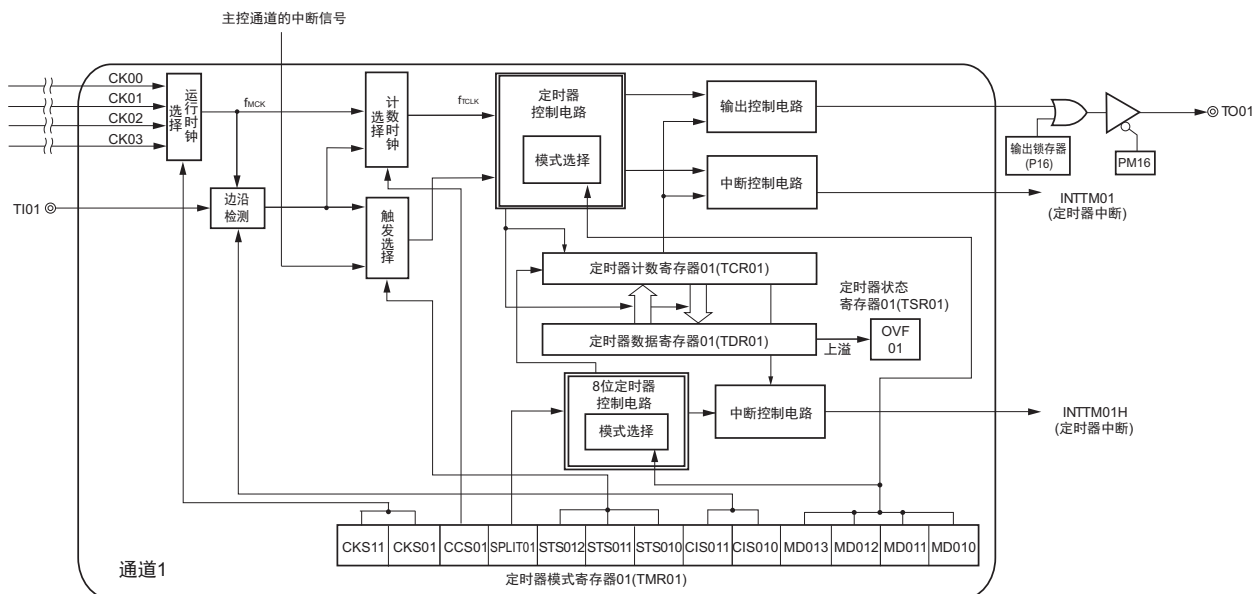
备注 1. n=0、2、4、6

2. 能通过设定外围 I/O 重定向寄存器 (PIOR)，分配上图 ( ) 内的功能。

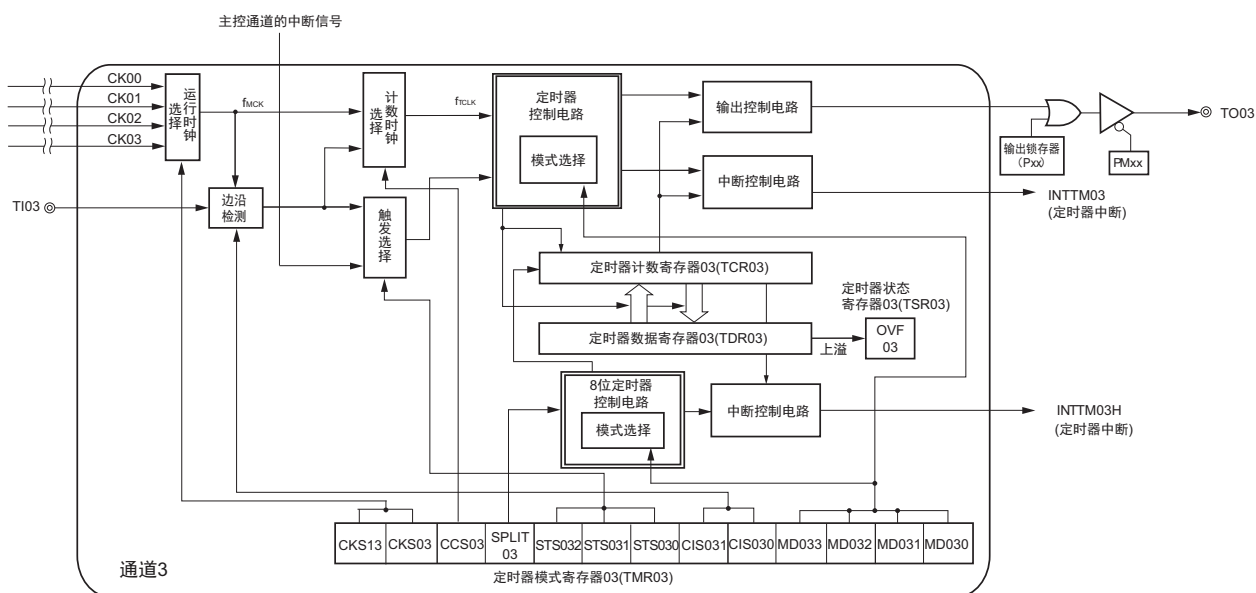
## (b) 20、24 引脚产品的通道 1



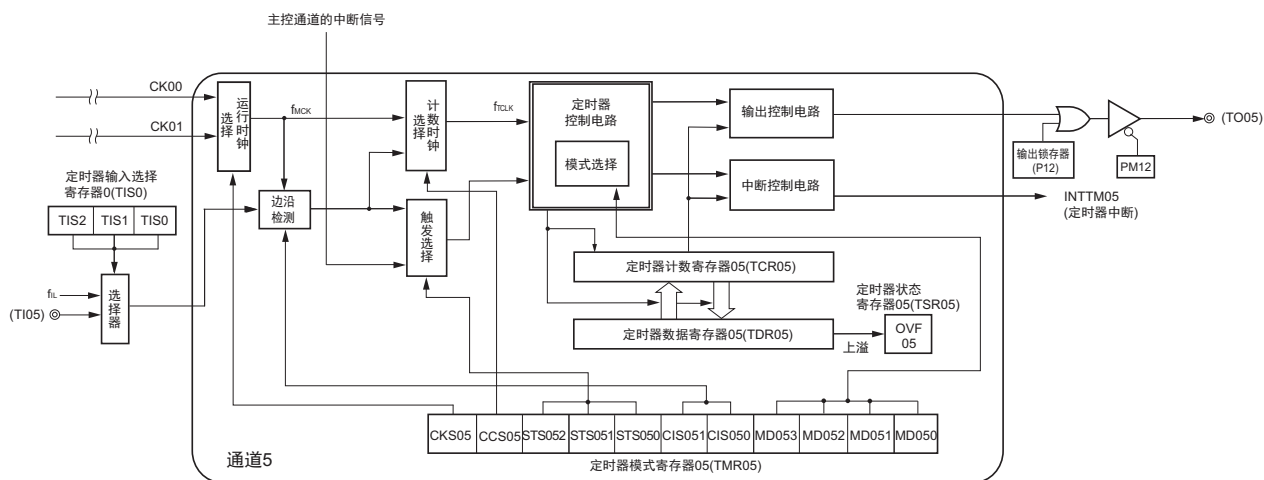
## (c) 30 引脚产品的通道 1



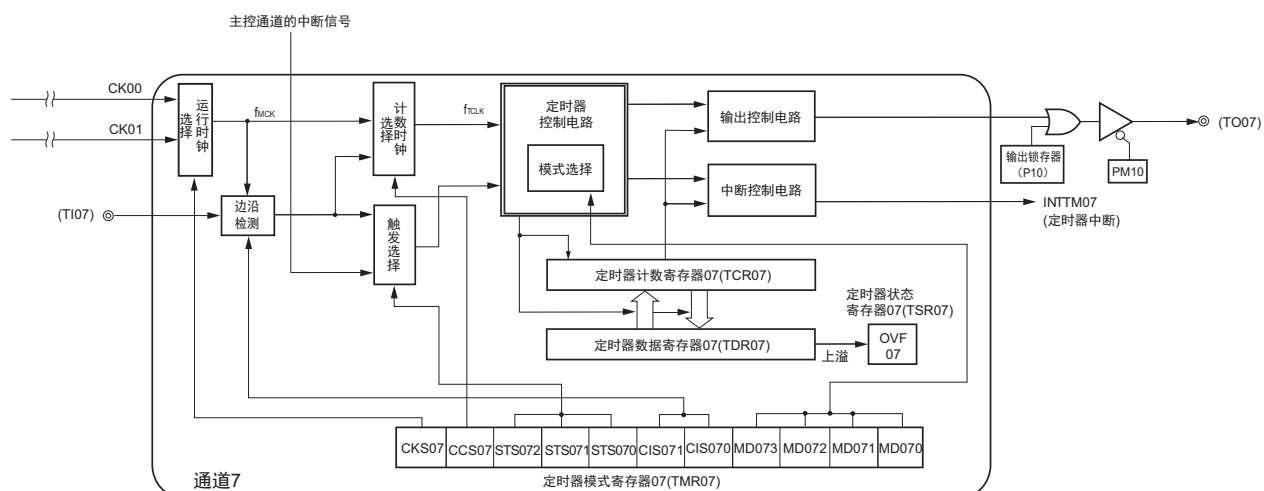
## (d) 通道 3



(e) 30 引脚产品的通道 5



(f) 30 引脚产品的通道 7



备注 能通过设定外围 I/O 重定向寄存器 (PIOR)，分配上图 ( ) 内的功能。

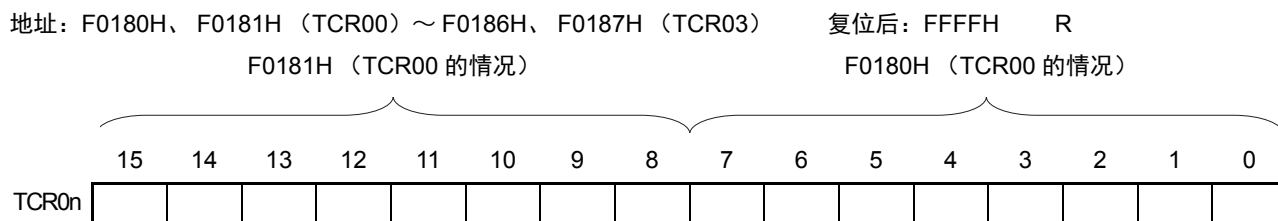
### 6.2.1 定时器计数寄存器 0n (TCR0n)

TCR0n 寄存器是对计数时钟进行计数的 16 位只读寄存器。

与计数时钟的上升沿同步进行递增或者递减计数。

通过定时器模式寄存器 0n (TMR0n) 的 MD0n3 ~ MD0n0 位来选择运行模式，进行递增和递减计数的切换（参照“6.3.3 定时器模式寄存器 0n (TMR0n)”）。

图 6-4 定时器计数寄存器 0n (TCR0n) 的格式



备注    n: 通道号 (n=0 ~ 7)

能通过读定时器计数寄存器 0n (TCR0n) 来读计数值。

在以下情况下，计数值变为“FFFFH”。

- 当产生复位信号时
- 当清除外围允许寄存器 0 (PER0) 的 TAUmEN 位时
- 在 PWM 输出模式中从属通道的计数结束时
- 在延迟计数模式中从属通道的计数结束时
- 在单触发脉冲输出模式中主控/从属通道的计数结束时
- 在多重 PWM 输出模式中从属通道的计数结束时

在以下情况下，计数值变为“0000H”。

- 在捕捉模式中输入开始触发时
- 在捕捉模式中捕捉结束时

注意    即使读 TCR0n 寄存器，也不将计数值捕捉到定时器数据寄存器 0n (TDR0n)。

如下所示，TCR0n 寄存器的读取值因运行模式和运行状态而不同。

表 6-3 各运行模式中的定时器计数寄存器 0n (TCR0n) 的读取值

| 运行模式        | 计数方式 | 定时器计数寄存器 0n (TCR0n) 的读取值 <sup>注</sup> |                   |                          |                  |
|-------------|------|---------------------------------------|-------------------|--------------------------|------------------|
|             |      | 解除复位后更改运行模式时的值                        | 计数暂停 (TT0n=1) 时的值 | 计数暂停 (TT0n=1) 后更改运行模式时的值 | 单次计数后等待开始触发时的值   |
| 间隔定时器模式     | 递减计数 | FFFFH                                 | 停止时的值             | 不定值                      | —                |
| 捕捉模式        | 递增计数 | 0000H                                 | 停止时的值             | 不定值                      | —                |
| 事件计数器模式     | 递减计数 | FFFFH                                 | 停止时的值             | 不定值                      | —                |
| 单次计数模式      | 递减计数 | FFFFH                                 | 停止时的值             | 不定值                      | FFFFH            |
| 捕捉 & 单次计数模式 | 递增计数 | 0000H                                 | 停止时的值             | 不定值                      | TDR0n 寄存器的捕捉值 +1 |

注 表示通道 n 为定时器运行停止状态 (TE0n=0) 并且计数允许状态 (TS0n=1) 时的 TCR0n 寄存器的读取值。将此值保持在 TCR0n 寄存器，直到开始计数为止。

备注 n: 通道号 (n=0 ~ 7)

### 6.2.2 定时器数据寄存器 0n (TDR0n)

这是能进行捕捉功能和比较功能切换使用的 16 位寄存器。通过定时器模式寄存器 0n (TMR0n) 的 MD0n3 ~ MD0n0 位来选择运行模式，进行捕捉功能和比较功能的切换。

能随时改写 TDR0n 寄存器的值。

能以 16 位为单位读写此寄存器。

在 8 位定时器模式中（定时器模式寄存器 01、03 (TMR01、TMR03) 的 SPLIT 位为“1”），能以 8 位为单位读写 TDR01 寄存器和 TDR03 寄存器，其中 TDR01H 和 TDR03H 用作高 8 位，TDR01L 和 TDR03L 用作低 8 位。

在产生复位信号后，TDR0n 寄存器的值变为“0000H”。

图 6-5 定时器数据寄存器 0n (TDR0n) 的格式 (n=0、2、4~7)

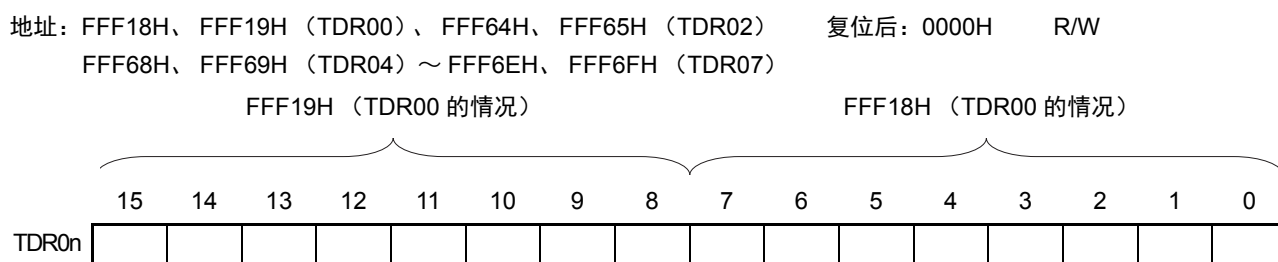
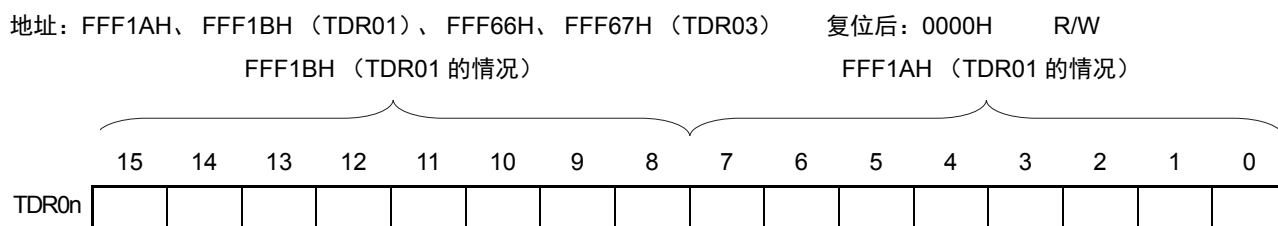


图 6-6 定时器数据寄存器 01、03 (TDR01、TDR03) 的格式



(i) 定时器数据寄存器 0n (TDR0n) 用作比较寄存器的情况

从 TDR0n 寄存器的设定值开始递减计数，当计数值变为“0000H”时，产生中断信号 (INTTM0n)。保持 TDR0n 寄存器的值，直到被改写为止。

**注意** 即使输入捕捉触发信号，设定为比较功能的 TDR0n 寄存器也不进行捕捉运行。

(ii) 定时器数据寄存器 0n (TDR0n) 用作捕捉寄存器的情况

通过输入捕捉触发，将定时器计数寄存器 0n (TCR0n) 的计数值捕捉到 TDR0n 寄存器。

能选择 TI0n 引脚的有效边沿作为捕捉触发信号。通过定时器模式寄存器 0n (TMR0n) 来设定捕捉触发的选择。

**备注** n: 通道号 (n=0 ~ 7)

### 6.3 定时器阵列单元的控制寄存器

控制定时器阵列单元的寄存器如下所示：

- 外围允许寄存器0 (PER0)
- 定时器时钟选择寄存器0 (TPS0)
- 定时器模式寄存器0n (TMR0n)
- 定时器状态寄存器0n (TSR0n)
- 定时器通道允许状态寄存器0 (TE0)
- 定时器通道开始寄存器0 (TS0)
- 定时器通道停止寄存器0 (TT0)
- 定时器输入选择寄存器0 (TIS0)
- 定时器输出允许寄存器m (TOE0)
- 定时器输出寄存器0 (TO0)
- 定时器输出电平寄存器0 (TOL0)
- 定时器输出模式寄存器0 (TOM0)
- 噪声滤波器允许寄存器1 (NFEN1)
- 端口模式控制寄存器 (PMCxx)
- 端口模式寄存器 (PMxx)
- 端口寄存器 (Pxx)

备注 n: 通道号 (n=0 ~ 7)

注意 配置的寄存器和位因产品而不同。必须将未配置的位设定为初始值。



6.3.1 外围允许寄存器 0（PER0）

PER0 寄存器是设定允许或者禁止给各外围硬件提供时钟的寄存器。通过停止给不使用的硬件提供时钟，降低功耗和噪声。

要使用定时器阵列单元时，必须将 bit0（TAU0EN）置“1”。

通过 1 位或者 8 位存储器操作指令设定 PER0 寄存器。

在产生复位信号后，PER0 寄存器的值变为“00H”。

图 6-7 外围允许寄存器 0（PER0）的格式

|            |          |     |       |         |          |        |   |        |
|------------|----------|-----|-------|---------|----------|--------|---|--------|
| 地址: F00F0H | 复位后: 00H | R/W |       |         |          |        |   |        |
| 符号         | 7        | 6   | 5     | 4       | 3        | 2      | 1 | 0      |
| PER0       | TMKAEN   | 0   | ADCEN | IICA0EN | SAU1EN 注 | SAU0EN | 0 | TAU0EN |

|        |                                                                                                   |
|--------|---------------------------------------------------------------------------------------------------|
| TAU0EN | 控制定时器阵列单元的时钟                                                                                      |
| 0      | 停止提供时钟。 <ul style="list-style-type: none"><li>不能写定时器阵列单元使用的 SFR。</li><li>定时器阵列单元处于复位状态。</li></ul> |
| 1      | 提供时钟。 <ul style="list-style-type: none"><li>能读写定时器阵列单元使用的 SFR。</li></ul>                          |

注 只限于 30 引脚的产品。

注意 1. 要设定定时器阵列单元时，必须在 TAU0EN 位为“1”的状态下，设定以下寄存器。当 TAU0EN 位为“0”时，定时器阵列单元的控制寄存器为初始值，并且忽视写操作（定时器输入选择寄存器 0（TIS0）、噪声滤波器允许寄存器 1（NFEN1）、端口模式寄存器 0、1、3、4（PM0、PM1、PM3、PM4）、端口寄存器 0、1、3、4（P0、P1、P3、P4、）和端口模式控制寄存器 0、1、4（PMC0、PMC1、PMC4）除外）。

- 定时器时钟选择寄存器 0（TPS0）
- 定时器模式寄存器 0n（TMR0n）
- 定时器状态寄存器 0n（TSR0n）
- 定时器通道允许状态寄存器 0（TE0）
- 定时器通道开始寄存器 0（TS0）
- 定时器通道停止寄存器 0（TT0）
- 定时器输出允许寄存器 0（TOE0）
- 定时器输出寄存器 0（TO0）
- 定时器输出电平寄存器 0（TOL0）
- 定时器输出模式寄存器 0（TOM0）

2. 必须将以下的位置“0”。
- 20、24 引脚产品：bit1、3、6
- 30 引脚产品：bit1 和 bit6

### 6.3.2 定时器时钟选择寄存器 0 (TPS0)

TPS0 寄存器是选择共同提供给各通道的 2 种或者 4 种运行时钟 (CK00、CK01、CK02、CK03) 的 16 位寄存器。通过 TPS0 寄存器的 bit3 ~ 0 选择 CK00, 通过 TPS0 寄存器的 bit7 ~ 4 选择 CK01。另外, 对于通道 1 和通道 3 还可选择 CK02 和 CK03, 通过 TPS0 寄存器的 bit9 和 bit8 选择 CK02, 通过 TPS0 寄存器的 bit13 和 bit12 选择 CK03。

只有在以下情况下才能改写定时器运行中的 TPS0 寄存器。

能改写 PRS000 ~ PRS003 位的情况 (n=0 ~ 7):

选择 CK00 作为运行时钟 (CKS0n1、CKS0n0=0、0) 的通道全部处于停止状态 (TE0n=0)。

能改写 PRS010 ~ PRS013 位的情况 (n=0 ~ 7):

选择 CK01 作为运行时钟 (CKS0n1、CKS0n0=0、1) 的通道全部处于停止状态 (TE0n=0)。

能改写 PRS020 ~ PRS021 位的情况 (n=1、3):

选择 CK02 作为运行时钟 (CKS0n1、CKS0n0=1、0) 的通道全部处于停止状态 (TE0n=0)。

能改写 PRS030 ~ PRS031 位的情况 (n=1、3):

选择 CK03 作为运行时钟 (CKS0n1、CKS0n0=1、1) 的通道全部处于停止状态 (TE0n=0)。

通过 16 位存储器操作指令设定 TPS0 寄存器。

在产生复位信号后, TPS0 寄存器的值变为“0000H”。

图 6-8 定时器时钟选择寄存器 0 (TPS0) 的格式

地址: F01B6H、F01B7H      复位后: 0000H      R/W

| 符号   | 15 | 14 | 13         | 12         | 11 | 10 | 9          | 8          | 7          | 6          | 5          | 4          | 3          | 2          | 1          | 0          |
|------|----|----|------------|------------|----|----|------------|------------|------------|------------|------------|------------|------------|------------|------------|------------|
| TPS0 | 0  | 0  | PRS<br>031 | PRS<br>030 | 0  | 0  | PRS<br>021 | PRS<br>020 | PRS<br>013 | PRS<br>012 | PRS<br>011 | PRS<br>010 | PRS<br>003 | PRS<br>002 | PRS<br>001 | PRS<br>000 |

| PRS<br>0k3 | PRS<br>0k2 | PRS<br>0k1 | PRS<br>0k0 | 运行时钟 (CK0k) 的选择注 (k=0、1)          |                        |                        |                        |                         |                         |                         |
|------------|------------|------------|------------|-----------------------------------|------------------------|------------------------|------------------------|-------------------------|-------------------------|-------------------------|
|            |            |            |            |                                   | f <sub>CLK</sub> =2MHz | f <sub>CLK</sub> =4MHz | f <sub>CLK</sub> =8MHz | f <sub>CLK</sub> =16MHz | f <sub>CLK</sub> =20MHz | f <sub>CLK</sub> =24MHz |
| 0          | 0          | 0          | 0          | f <sub>CLK</sub>                  | 2MHz                   | 4MHz                   | 8MHz                   | 16MHz                   | 20MHz                   | 24MHz                   |
| 0          | 0          | 0          | 1          | f <sub>CLK</sub> /2               | 1MHz                   | 2MHz                   | 4MHz                   | 8MHz                    | 10MHz                   | 12MHz                   |
| 0          | 0          | 1          | 0          | f <sub>CLK</sub> /2 <sup>2</sup>  | 500kHz                 | 1MHz                   | 2MHz                   | 4MHz                    | 5MHz                    | 6MHz                    |
| 0          | 0          | 1          | 1          | f <sub>CLK</sub> /2 <sup>3</sup>  | 250kHz                 | 500kHz                 | 1MHz                   | 2MHz                    | 2.5MHz                  | 3MHz                    |
| 0          | 1          | 0          | 0          | f <sub>CLK</sub> /2 <sup>4</sup>  | 125kHz                 | 250kHz                 | 500kHz                 | 1MHz                    | 1.25MHz                 | 1.5MHz                  |
| 0          | 1          | 0          | 1          | f <sub>CLK</sub> /2 <sup>5</sup>  | 62.5kHz                | 125kHz                 | 250kHz                 | 500kHz                  | 625kHz                  | 750kHz                  |
| 0          | 1          | 1          | 0          | f <sub>CLK</sub> /2 <sup>6</sup>  | 31.3kHz                | 62.5kHz                | 125kHz                 | 250kHz                  | 313kHz                  | 375kHz                  |
| 0          | 1          | 1          | 1          | f <sub>CLK</sub> /2 <sup>7</sup>  | 15.6kHz                | 31.3kHz                | 62.5kHz                | 125kHz                  | 156kHz                  | 188kHz                  |
| 1          | 0          | 0          | 0          | f <sub>CLK</sub> /2 <sup>8</sup>  | 7.81kHz                | 15.6kHz                | 31.3kHz                | 62.5kHz                 | 78.1kHz                 | 93.8kHz                 |
| 1          | 0          | 0          | 1          | f <sub>CLK</sub> /2 <sup>9</sup>  | 3.91kHz                | 7.81kHz                | 15.6kHz                | 31.3kHz                 | 39.1kHz                 | 46.9kHz                 |
| 1          | 0          | 1          | 0          | f <sub>CLK</sub> /2 <sup>10</sup> | 1.95kHz                | 3.91kHz                | 7.81kHz                | 15.6kHz                 | 19.5kHz                 | 23.4kHz                 |
| 1          | 0          | 1          | 1          | f <sub>CLK</sub> /2 <sup>11</sup> | 977Hz                  | 1.95kHz                | 3.91kHz                | 7.81kHz                 | 9.77kHz                 | 11.7kHz                 |
| 1          | 1          | 0          | 0          | f <sub>CLK</sub> /2 <sup>12</sup> | 488Hz                  | 977Hz                  | 1.95kHz                | 3.91kHz                 | 4.88kHz                 | 5.86kHz                 |
| 1          | 1          | 0          | 1          | f <sub>CLK</sub> /2 <sup>13</sup> | 244Hz                  | 488Hz                  | 977Hz                  | 1.92kHz                 | 2.44kHz                 | 2.93kHz                 |
| 1          | 1          | 1          | 0          | f <sub>CLK</sub> /2 <sup>14</sup> | 122Hz                  | 244Hz                  | 488Hz                  | 977Hz                   | 1.22kHz                 | 1.46kHz                 |
| 1          | 1          | 1          | 1          | f <sub>CLK</sub> /2 <sup>15</sup> | 61Hz                   | 122Hz                  | 244Hz                  | 488Hz                   | 610Hz                   | 732Hz                   |

| PRS<br>021 | PRS<br>020 | 运行时钟 (CK02) 的选择注                 |                        |                        |                        |                         |                         |                         |
|------------|------------|----------------------------------|------------------------|------------------------|------------------------|-------------------------|-------------------------|-------------------------|
|            |            |                                  | f <sub>CLK</sub> =2MHz | f <sub>CLK</sub> =4MHz | f <sub>CLK</sub> =8MHz | f <sub>CLK</sub> =16MHz | f <sub>CLK</sub> =20MHz | f <sub>CLK</sub> =24MHz |
| 0          | 0          | f <sub>CLK</sub> /2              | 1MHz                   | 2MHz                   | 4MHz                   | 8MHz                    | 10MHz                   | 12MHz                   |
| 0          | 1          | f <sub>CLK</sub> /2 <sup>2</sup> | 500kHz                 | 1MHz                   | 2MHz                   | 4MHz                    | 5MHz                    | 6MHz                    |
| 1          | 0          | f <sub>CLK</sub> /2 <sup>4</sup> | 125kHz                 | 250kHz                 | 500MHz                 | 1MHz                    | 1.25MHz                 | 1.5MHz                  |
| 1          | 1          | f <sub>CLK</sub> /2 <sup>6</sup> | 31.3kHz                | 62.5kHz                | 125kHz                 | 250kHz                  | 313kHz                  | 375kHz                  |

| PRS<br>031 | PRS<br>030 | 运行时钟 (CK03) 的选择注                  |                        |                        |                        |                         |                         |                         |
|------------|------------|-----------------------------------|------------------------|------------------------|------------------------|-------------------------|-------------------------|-------------------------|
|            |            |                                   | f <sub>CLK</sub> =2MHz | f <sub>CLK</sub> =4MHz | f <sub>CLK</sub> =8MHz | f <sub>CLK</sub> =16MHz | f <sub>CLK</sub> =20MHz | f <sub>CLK</sub> =24MHz |
| 0          | 0          | f <sub>CLK</sub> /2 <sup>8</sup>  | 7.81kHz                | 15.6kHz                | 31.3kHz                | 62.5kHz                 | 78.1kHz                 | 93.8kHz                 |
| 0          | 1          | f <sub>CLK</sub> /2 <sup>10</sup> | 1.95kHz                | 3.91kHz                | 7.81kHz                | 15.6kHz                 | 19.5kHz                 | 23.4kHz                 |
| 1          | 0          | f <sub>CLK</sub> /2 <sup>12</sup> | 488Hz                  | 977Hz                  | 1.95kHz                | 3.91kHz                 | 4.88kHz                 | 5.86kHz                 |
| 1          | 1          | f <sub>CLK</sub> /2 <sup>14</sup> | 122Hz                  | 244Hz                  | 488Hz                  | 977Hz                   | 1.22kHz                 | 1.46kHz                 |

注 在更改选择为 f<sub>CLK</sub> 的时钟 (更改系统时钟控制寄存器 (CKC) 的值) 的情况下, 必须停止定时器阵列单元 (TT0=00FFH)。

注意 1. 必须将 bit15、14、11、10 置“0”。

2. 如果选择 f<sub>CLK</sub> (无分频) 作为运行时钟 (CKmk) 并且将 TDRnm 置“0000H” (n=0、1, m=0~7), 就不能使用来自定时器阵列单元的中断请求。

备注 1. f<sub>CLK</sub>: CPU/ 外围硬件的时钟频率

2. TPS0 寄存器选择的时钟波形从上升沿开始只有 1 个 f<sub>CLK</sub> 周期为高电平。详细内容请参照“6.5.1 计数时钟 (f<sub>TCLK</sub>)”。

如果在 8 位定时器模式中使用通道 1 和通道 3 并且将 CK02 和 CK03 作为运行时钟，就能通过间隔定时器功能实现表 6-4 所示的间隔时间。

表 6-4 运行时钟 CKS02 和 CKS03 能设定的间隔时间

| 时钟   |                  | 间隔时间 ( $f_{CLK}=16\text{MHz}$ ) 注 |                   |     |      |
|------|------------------|-----------------------------------|-------------------|-----|------|
|      |                  | 10 $\mu\text{s}$                  | 100 $\mu\text{s}$ | 1ms | 10ms |
| CK02 | $f_{CLK}/2$      | ○                                 | —                 | —   | —    |
|      | $f_{CLK}/2^2$    | ○                                 | —                 | —   | —    |
|      | $f_{CLK}/2^4$    | ○                                 | ○                 | —   | —    |
|      | $f_{CLK}/2^6$    | —                                 | ○                 | ○   | —    |
| CK03 | $f_{CLK}/2^8$    | —                                 | ○                 | ○   | —    |
|      | $f_{CLK}/2^{10}$ | —                                 | —                 | ○   | —    |
|      | $f_{CLK}/2^{12}$ | —                                 | —                 | —   | ○    |
|      | $f_{CLK}/2^{14}$ | —                                 | —                 | —   | —    |

注 ○ 包含 4% 以内的误差。

备注 1.  $f_{CLK}$ : CPU/ 外围硬件的时钟频率

2. 有关 TPS0 寄存器所选  $f_{CLK}/2^n$  波形的详细内容，请参照“6.5.1 计数时钟 ( $f_{TCLK}$ )”。

### 6.3.3 定时器模式寄存器 0n (TMR0n)

TMR0n 寄存器是设定通道 n 运行模式的寄存器，进行运行时钟 ( $f_{MCK}$ ) 的选择、计数时钟的选择、主控 / 从属的选择、16 位 / 8 位定时器的选择（只限于通道 1 和通道 3）、开始触发和捕捉触发的设定、定时器输入有效边沿的选择以及运行模式（间隔、捕捉、事件计数器、单次计数、捕捉 & 单次计数）的设定。

禁止在运行中 ( $TE0n=1$ ) 改写 TMR0n 寄存器。但是，能在一部分的功能运行中 ( $TE0n=1$ ) 改写 bit7 和 bit6 (CIS0n1、CIS0n0)（详细内容请参照“6.8 定时器阵列单元的独立通道运行功能”和“6.9 定时器阵列单元的多通道联动运行功能”）。

通过 16 位存储器操作指令设定 TMR0n 寄存器。

在产生复位信号后，TMR0n 寄存器的值变为“0000H”。

注意 TMR0n 寄存器的 bit11 因通道而不同。

TMR02、TMR04、TMR06: MASTER0n 位 ( $n=2、4、6$ )

TMR01、TMR03: SPLIT0n 位 ( $n=1、3$ )

TMR00、TMR05、TMR07: 固定为“0”。

图 6-9 定时器模式寄存器 0n (TMR0n) 的格式 (1/4)

地址: F0190H、F0191H (TMR00) ~ F019EH、F019FH (TMR07) 复位后: 0000H R/W

| 符号                   | 15         | 14         | 13 | 12        | 11           | 10         | 9          | 8          | 7          | 6          | 5 | 4 | 3         | 2         | 1         | 0         |
|----------------------|------------|------------|----|-----------|--------------|------------|------------|------------|------------|------------|---|---|-----------|-----------|-----------|-----------|
| TMR0n<br>(n=2, 4, 6) | CKS<br>0n1 | CKS<br>0n0 | 0  | CCS<br>0n | MAS<br>TER0n | STS<br>0n2 | STS<br>0n1 | STS<br>0n0 | CIS<br>0n1 | CIS<br>0n0 | 0 | 0 | MD<br>0n3 | MD<br>0n2 | MD<br>0n1 | MD<br>0n0 |

| 符号                | 15         | 14         | 13 | 12        | 11          | 10         | 9          | 8          | 7          | 6          | 5 | 4 | 3         | 2         | 1         | 0         |
|-------------------|------------|------------|----|-----------|-------------|------------|------------|------------|------------|------------|---|---|-----------|-----------|-----------|-----------|
| TMR0n<br>(n=1, 3) | CKS<br>0n1 | CKS<br>0n0 | 0  | CCS<br>0n | SPLIT<br>0n | STS<br>0n2 | STS<br>0n1 | STS<br>0n0 | CIS<br>0n1 | CIS<br>0n0 | 0 | 0 | MD<br>0n3 | MD<br>0n2 | MD<br>0n1 | MD<br>0n0 |

| 符号                   | 15         | 14         | 13 | 12        | 11  | 10         | 9          | 8          | 7          | 6          | 5 | 4 | 3         | 2         | 1         | 0         |
|----------------------|------------|------------|----|-----------|-----|------------|------------|------------|------------|------------|---|---|-----------|-----------|-----------|-----------|
| TMR0n<br>(n=0, 5, 7) | CKS<br>0n1 | CKS<br>0n0 | 0  | CCS<br>0n | 0 注 | STS<br>0n2 | STS<br>0n1 | STS<br>0n0 | CIS<br>0n1 | CIS<br>0n0 | 0 | 0 | MD<br>0n3 | MD<br>0n2 | MD<br>0n1 | MD<br>0n0 |

| CKS<br>0n1                                                                                                 | CKS<br>0n0 | 通道 n 的运行时钟 ( $f_{MCK}$ ) 选择      |
|------------------------------------------------------------------------------------------------------------|------------|----------------------------------|
| 0                                                                                                          | 0          | 定时器时钟选择寄存器 0 (TPS0) 设定的运行时钟 CK00 |
| 0                                                                                                          | 1          | 定时器时钟选择寄存器 0 (TPS0) 设定的运行时钟 CK02 |
| 1                                                                                                          | 0          | 定时器时钟选择寄存器 0 (TPS0) 设定的运行时钟 CK01 |
| 1                                                                                                          | 1          | 定时器时钟选择寄存器 0 (TPS0) 设定的运行时钟 CK03 |
| 运行时钟 ( $f_{MCK}$ ) 用于边沿检测电路。通过设定 CCS0n 位来产生采样时钟和计数时钟 ( $f_{TCLK}$ )。<br>只有通道 1 和通道 3 才能选择运行时钟 CK02 和 CK03。 |            |                                  |

| CCS<br>0n                                | 通道 n 的计数时钟 ( $f_{TCLK}$ ) 选择                                                    |
|------------------------------------------|---------------------------------------------------------------------------------|
| 0                                        | CKS0n0 位和 CKS0n1 位指定的运行时钟 ( $f_{MCK}$ )                                         |
| 1                                        | Ti0n 引脚的输入信号的有效边沿<br>在 20、24 引脚产品的通道 1、30 引脚产品的在通道 5 的情况下, 为 TIS0 选择的输入信号的有效边沿。 |
| 计数时钟 ( $f_{TCLK}$ ) 用于计数器、输出控制电路和中断控制电路。 |                                                                                 |

注 bit11 是只读位, 固定为“0”, 忽视写操作。

注意 1. 必须将 bit13、5、4 置“0”。

2. 要更改选择为  $f_{CLK}$  的时钟 (更改系统时钟控制寄存器 (CKC) 的值) 时, 即使选择了 CKS0n0 位和 CKS0n1 位指定的运行时钟 ( $f_{MCK}$ ) 或者 Ti0n 引脚的输入信号的有效边沿作为计数时钟 ( $f_{TCLK}$ ), 也必须停止定时器阵列单元 (TT0=00FFH)。

备注 n: 通道号 (n=0 ~ 7)

图 6-9 定时器模式寄存器 0n (TMR0n) 的格式 (2/4)

地址: F0190H、F0191H (TMR00) ~ F019EH、F019FH (TMR07) 复位后: 0000H R/W

| 符号                   | 15         | 14         | 13 | 12        | 11           | 10         | 9          | 8          | 7          | 6          | 5 | 4 | 3         | 2         | 1         | 0         |
|----------------------|------------|------------|----|-----------|--------------|------------|------------|------------|------------|------------|---|---|-----------|-----------|-----------|-----------|
| TMR0n<br>(n=2, 4, 6) | CKS<br>0n1 | CKS<br>0n0 | 0  | CCS<br>0n | MAS<br>TER0n | STS<br>0n2 | STS<br>0n1 | STS<br>0n0 | CIS<br>0n1 | CIS<br>0n0 | 0 | 0 | MD<br>0n3 | MD<br>0n2 | MD<br>0n1 | MD<br>0n0 |

| 符号                | 15         | 14         | 13 | 12        | 11          | 10         | 9          | 8          | 7          | 6          | 5 | 4 | 3         | 2         | 1         | 0         |
|-------------------|------------|------------|----|-----------|-------------|------------|------------|------------|------------|------------|---|---|-----------|-----------|-----------|-----------|
| TMR0n<br>(n=1, 3) | CKS<br>0n1 | CKS<br>0n0 | 0  | CCS<br>0n | SPLIT<br>0n | STS<br>0n2 | STS<br>0n1 | STS<br>0n0 | CIS<br>0n1 | CIS<br>0n0 | 0 | 0 | MD<br>0n3 | MD<br>0n2 | MD<br>0n1 | MD<br>0n0 |

| 符号                   | 15         | 14         | 13 | 12        | 11  | 10         | 9          | 8          | 7          | 6          | 5 | 4 | 3         | 2         | 1         | 0         |
|----------------------|------------|------------|----|-----------|-----|------------|------------|------------|------------|------------|---|---|-----------|-----------|-----------|-----------|
| TMR0n<br>(n=0, 5, 7) | CKS<br>0n1 | CKS<br>0n0 | 0  | CCS<br>0n | 0 注 | STS<br>0n2 | STS<br>0n1 | STS<br>0n0 | CIS<br>0n1 | CIS<br>0n0 | 0 | 0 | MD<br>0n3 | MD<br>0n2 | MD<br>0n1 | MD<br>0n0 |

(TMR0n (n=2、4、6) 的 bit11)

| MASTER0n                                                                                                                        | 通道 n 的独立通道运行 / 多通道联动运行 (从属或者主控) 的选择 |
|---------------------------------------------------------------------------------------------------------------------------------|-------------------------------------|
| 0                                                                                                                               | 用作独立通道运行功能或者多通道联动运行功能的从属通道。         |
| 1                                                                                                                               | 用作多通道联动运行功能的主控通道。                   |
| 只有通道 2、4、6 才能设定主控通道 (MASTER0n=1)。<br>通道 0、5、7 固定为“0” (因为通道 0 为最高位通道, 所以与此位的设定无关, 用作主控通道)。<br>对于用作独立通道运行功能的通道, 将 MASTER0n 位置“0”。 |                                     |

(TMR0n (n=1、3) 的 bit11)

| SPLIT0n | 通道 1 和通道 3 的 8 位定时器 /16 位定时器的运行选择           |
|---------|---------------------------------------------|
| 0       | 用作 16 位定时器。<br>(用作独立通道运行功能或者多通道联动运行功能的从属通道) |
| 1       | 用作 8 位定时器。                                  |

| STS<br>0n2 | STS<br>0n1 | STS<br>0n0 | 通道 n 的开始触发和捕捉触发的设定               |
|------------|------------|------------|----------------------------------|
| 0          | 0          | 0          | 只有软件触发开始有效 (不选择其他触发源)。           |
| 0          | 0          | 1          | 将 TI0n 引脚输入的有效边沿用于开始触发和捕捉触发。     |
| 0          | 1          | 0          | 将 TI0n 引脚输入的双边沿分别用于开始触发和捕捉触发。    |
| 1          | 0          | 0          | 使用主控通道的中断信号 (多通道联动运行功能的从属通道的情况)。 |
| 上述以外       |            |            | 禁止设定。                            |

注 bit11 是只读位, 固定为“0”, 忽视写操作。

备注 n: 通道号 (n=0 ~ 7)

图 6-9 定时器模式寄存器 0n (TMR0n) 的格式 (3/4)

地址: F0190H、F0191H (TMR00) ~ F019EH、F019FH (TMR07) 复位后: 0000H R/W

| 符号                   | 15         | 14         | 13 | 12        | 11           | 10         | 9          | 8          | 7          | 6          | 5 | 4 | 3         | 2         | 1         | 0         |
|----------------------|------------|------------|----|-----------|--------------|------------|------------|------------|------------|------------|---|---|-----------|-----------|-----------|-----------|
| TMR0n<br>(n=2, 4, 6) | CKS<br>0n1 | CKS<br>0n0 | 0  | CCS<br>0n | MAS<br>TER0n | STS<br>0n2 | STS<br>0n1 | STS<br>0n0 | CIS<br>0n1 | CIS<br>0n0 | 0 | 0 | MD<br>0n3 | MD<br>0n2 | MD<br>0n1 | MD<br>0n0 |

| 符号                | 15         | 14         | 13 | 12        | 11          | 10         | 9          | 8          | 7          | 6          | 5 | 4 | 3         | 2         | 1         | 0         |
|-------------------|------------|------------|----|-----------|-------------|------------|------------|------------|------------|------------|---|---|-----------|-----------|-----------|-----------|
| TMR0n<br>(n=1, 3) | CKS<br>0n1 | CKS<br>0n0 | 0  | CCS<br>0n | SPLIT<br>0n | STS<br>0n2 | STS<br>0n1 | STS<br>0n0 | CIS<br>0n1 | CIS<br>0n0 | 0 | 0 | MD<br>0n3 | MD<br>0n2 | MD<br>0n1 | MD<br>0n0 |

| 符号                   | 15         | 14         | 13 | 12        | 11  | 10         | 9          | 8          | 7          | 6          | 5 | 4 | 3         | 2         | 1         | 0         |
|----------------------|------------|------------|----|-----------|-----|------------|------------|------------|------------|------------|---|---|-----------|-----------|-----------|-----------|
| TMR0n<br>(n=0, 5, 7) | CKS<br>0n1 | CKS<br>0n0 | 0  | CCS<br>0n | 0 注 | STS<br>0n2 | STS<br>0n1 | STS<br>0n0 | CIS<br>0n1 | CIS<br>0n0 | 0 | 0 | MD<br>0n3 | MD<br>0n2 | MD<br>0n1 | MD<br>0n0 |

| CIS<br>0n1                                                          | CIS<br>0n0 | Ti0n 引脚有效边沿的选择                         |
|---------------------------------------------------------------------|------------|----------------------------------------|
| 0                                                                   | 0          | 下降沿                                    |
| 0                                                                   | 1          | 上升沿                                    |
| 1                                                                   | 0          | 双边沿 (测量低电平宽度时)<br>开始触发: 下降沿, 捕捉触发: 上升沿 |
| 1                                                                   | 1          | 双边沿 (测量高电平宽度时)<br>开始触发: 上升沿, 捕捉触发: 下降沿 |
| 当 STS0n2 ~ STS0n0 位不为“010B”并且使用双边沿指定时, 必须将 CIS0n1 ~ CIS0n0 位置“10B”。 |            |                                        |

注 bit11 是只读位, 固定为“0”, 忽视写操作。

备注 n: 通道号 (n=0 ~ 7)

图 6-9 定时器模式寄存器 0n (TMR0n) 的格式 (4/4)

地址: F0190H、F0191H (TMR00) ~ F019EH、F019FH (TMR07) 复位后: 0000H R/W

| 符号                   | 15         | 14         | 13 | 12        | 11           | 10         | 9          | 8          | 7          | 6          | 5 | 4 | 3         | 2         | 1         | 0         |
|----------------------|------------|------------|----|-----------|--------------|------------|------------|------------|------------|------------|---|---|-----------|-----------|-----------|-----------|
| TMR0n<br>(n=2, 4, 6) | CKS<br>0n1 | CKS<br>0n0 | 0  | CCS<br>0n | MAS<br>TER0n | STS<br>0n2 | STS<br>0n1 | STS<br>0n0 | CIS<br>0n1 | CIS<br>0n0 | 0 | 0 | MD<br>0n3 | MD<br>0n2 | MD<br>0n1 | MD<br>0n0 |

| 符号                | 15         | 14         | 13 | 12        | 11          | 10         | 9          | 8          | 7          | 6          | 5 | 4 | 3         | 2         | 1         | 0         |
|-------------------|------------|------------|----|-----------|-------------|------------|------------|------------|------------|------------|---|---|-----------|-----------|-----------|-----------|
| TMR0n<br>(n=1, 3) | CKS<br>0n1 | CKS<br>0n0 | 0  | CCS<br>0n | SPLIT<br>0n | STS<br>0n2 | STS<br>0n1 | STS<br>0n0 | CIS<br>0n1 | CIS<br>0n0 | 0 | 0 | MD<br>0n3 | MD<br>0n2 | MD<br>0n1 | MD<br>0n0 |

| 符号                   | 15         | 14         | 13 | 12        | 11               | 10         | 9          | 8          | 7          | 6          | 5 | 4 | 3         | 2         | 1         | 0         |
|----------------------|------------|------------|----|-----------|------------------|------------|------------|------------|------------|------------|---|---|-----------|-----------|-----------|-----------|
| TMR0n<br>(n=0, 5, 7) | CKS<br>0n1 | CKS<br>0n0 | 0  | CCS<br>0n | 0 <sup>注 1</sup> | STS<br>0n2 | STS<br>0n1 | STS<br>0n0 | CIS<br>0n1 | CIS<br>0n0 | 0 | 0 | MD<br>0n3 | MD<br>0n2 | MD<br>0n1 | MD<br>0n0 |

| MD On3                    | MD On2 | MD On1 | 通道 n 的运行模式设定 | 对应功能                              | TCR 的计数运行 |
|---------------------------|--------|--------|--------------|-----------------------------------|-----------|
| 0                         | 0      | 0      | 间隔定时器模式      | 间隔定时器 / 方波输出 / 分频器功能 /PWM 输出 （主控） | 递减计数      |
| 0                         | 1      | 0      | 捕捉模式         | 输入脉冲间隔的测量                         | 递增计数      |
| 0                         | 1      | 1      | 事件计数器模式      | 外部事件计数器                           | 递减计数      |
| 1                         | 0      | 0      | 单次计数模式       | 延迟计数器/单触发脉冲输出/PWM 输出 （从属）         | 递减计数      |
| 1                         | 1      | 0      | 捕捉 & 单次计数模式  | 输入信号的高 / 低电平宽度的测量                 | 递增计数      |
| 上述以外                      |        |        | 禁止设定。        |                                   |           |
| 各模式的运行因 MD0n0 位而变 （参照下表）。 |        |        |              |                                   |           |

| 运行模式<br>(MD0n3 ~ MD0n1 位的设定 (参照上表)) | MD<br>0n0 | 开始计数和中断的设定                                          |
|-------------------------------------|-----------|-----------------------------------------------------|
| • 间隔定时器模式 (0、0、0)<br>• 捕捉模式 (0、1、0) | 0         | 在开始计数时不产生定时器中断 (定时器的输出也不发生变化)。                      |
|                                     | 1         | 在开始计数时产生定时器中断 (定时器的输出也发生变化)。                        |
| • 事件计数器模式 (0、1、1)                   | 0         | 在开始计数时不产生定时器中断 (定时器的输出也不发生变化)。                      |
| • 单次计数模式 <sup>注 2</sup> (1、0、0)     | 0         | 计数运行中的开始触发无效。此时不产生中断。                               |
|                                     | 1         | 计数运行中的开始触发有效 <sup>注 3</sup> 。此时不产生中断。               |
| • 捕捉 & 单次计数模式 (1、1、0)               | 0         | 在开始计数时不产生定时器中断 (定时器的输出也不发生变化)。计数运行中的开始触发无效。此时不产生中断。 |
| 上述以外                                |           | 禁止设定。                                               |

注 1. bit11 是只读位, 固定为“0”, 忽视写操作。

2. 在单次计数模式中, 不控制开始计数时的中断输出 (INTTM0n) 和 TO0n 输出。

3. 如果在运行中发生开始触发 (TS0n=1), 就对计数器进行初始化并且重新开始计数 (不产生中断请求)。

备注 n: 通道号 (n=0 ~ 7)



### 6.3.4 定时器状态寄存器 0n (TSR0n)

TSR0n 寄存器是表示通道 n 计数器的上溢状态的寄存器。

TSR0n 寄存器只在捕捉模式 (MD0n3 ~ MD0n1=010B) 和捕捉 & 单次计数模式 (MD0n3 ~ MD0n1=110B) 中有效。在其他模式中不能置位。有关各运行模式中的 OVF 位的变化和设定 / 清除条件, 请参照表 6-5。

通过 16 位存储器操作指令读 TSR0n 寄存器。

能用 TSR0nL 并且通过 8 位存储器操作指令读 TSR0n 寄存器的低 8 位。

在产生复位信号后, TSR0n 寄存器的值变为“0000H”。

图 6-10 定时器状态寄存器 0n (TSR0n) 的格式

地址: F01A0H、F01A1H (TSR00) ~ F01AEH、F01AFH (TSR07)

复位后: 0000H

R

|       |    |    |    |    |    |    |   |   |   |   |   |   |   |   |   |     |
|-------|----|----|----|----|----|----|---|---|---|---|---|---|---|---|---|-----|
| 符号    | 15 | 14 | 13 | 12 | 11 | 10 | 9 | 8 | 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0   |
| TSR0n | 0  | 0  | 0  | 0  | 0  | 0  | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | OVF |

|     |               |
|-----|---------------|
| OVF | 通道 n 的计数器上溢状态 |
| 0   | 没有发生上溢。       |
| 1   | 发生上溢。         |

如果 OVF 位为“1”，就在下一次计数不发生上溢并且捕捉到计数值时清除此标志 (OVF=0)。

备注 n: 通道号 (n=0 ~ 7)

表 6-5 各运行模式中的 OVF 位的变化和设定 / 清除条件

| 定时器运行模式       | OVF 位 | 设定 / 清除条件     |
|---------------|-------|---------------|
| • 捕捉模式        | 清除    | 在捕捉时没有发生上溢的情况 |
| • 捕捉 & 单次计数模式 | 置位    | 在捕捉时发生上溢的情况   |
| • 间隔定时器模式     | 清除    | —             |
| • 事件计数器模式     | 置位    | (不能使用)        |
| • 单次计数模式      |       |               |

备注 在计数器发生上溢后, OVF 位不立即发生变化, 而在此后的捕捉时发生变化。

6.3.5 定时器通道允许状态寄存器 0（TE0）

TE0 寄存器是表示各通道定时器运行的允许或者停止状态的寄存器。

TE0 寄存器的各位对应定时器通道开始寄存器 0（TS0）和定时器通道停止寄存器 0（TT0）的各位。如果将 TS0 寄存器的各位置“1”，TE0 寄存器的对应位就被置“1”。如果将 TT0 寄存器的各位置“1”，就将其对应位清“0”。

通过 16 位存储器操作指令读 TE0 寄存器。

能用 TE0L 并且通过 1 位或者 8 位存储器操作指令读 TE0 寄存器的低 8 位。

在产生复位信号后，TE0 寄存器的值变为“0000H”。

图 6-11 定时器通道允许状态寄存器 0（TE0）的格式

地址：F01B0H、F01B1H      复位后：0000H      R

20、24 引脚产品

| 符号  | 15 | 14 | 13 | 12 | 11    | 10 | 9     | 8 | 7 | 6 | 5 | 4 | 3    | 2    | 1    | 0    |
|-----|----|----|----|----|-------|----|-------|---|---|---|---|---|------|------|------|------|
| TE0 | 0  | 0  | 0  | 0  | TEH03 | 0  | TEH01 | 0 | 0 | 0 | 0 | 0 | TE03 | TE02 | TE01 | TE00 |

30 引脚产品

| 符号  | 15 | 14 | 13 | 12 | 11    | 10 | 9     | 8 | 7    | 6    | 5    | 4    | 3    | 2    | 1    | 0    |
|-----|----|----|----|----|-------|----|-------|---|------|------|------|------|------|------|------|------|
| TE0 | 0  | 0  | 0  | 0  | TEH03 | 0  | TEH01 | 0 | TE07 | TE06 | TE05 | TE04 | TE03 | TE02 | TE01 | TE00 |

|       |                                         |
|-------|-----------------------------------------|
| TEH03 | 通道 3 为 8 位定时器模式时的高 8 位定时器的运行允许或者停止状态的表示 |
| 0     | 运行停止状态                                  |
| 1     | 运行允许状态                                  |

|       |                                         |
|-------|-----------------------------------------|
| TEH01 | 通道 1 为 8 位定时器模式时的高 8 位定时器的运行允许或者停止状态的表示 |
| 0     | 运行停止状态                                  |
| 1     | 运行允许状态                                  |

|                                                            |                     |
|------------------------------------------------------------|---------------------|
| TE0n                                                       | 通道 n 的运行允许或者停止状态的表示 |
| 0                                                          | 运行停止状态              |
| 1                                                          | 运行允许状态              |
| 在通道 1 和通道 3 为 8 位定时器模式时，TE01 和 TE03 表示低 8 位定时器的运行允许或者停止状态。 |                     |

备注    n：通道号（n=0～7）

6.3.6 定时器通道开始寄存器 0（TS0）

TS0 寄存器是对定时器计数寄存器 0n（TCR0n）进行初始化并且设定各通道计数运行开始的触发寄存器。

如果将各位置“1”，定时器通道允许状态寄存器 0（TE0）的对应位就被置“1”。因为 TS0n 位、TSH01 位和 TSH03 位是触发位，所以如果变为运行允许状态（TE0n、TEH01、TEH03=1），就立即清除 TS0n 位、TSH01 位和 TSH03 位。

通过 16 位存储器操作指令设定 TS0 寄存器。

能用 TS0L 并且通过 1 位或者 8 位存储器操作指令设定 TS0 寄存器的低 8 位。

在产生复位信号后，TS0 寄存器的值变为“0000H”。

图 6-12 定时器通道开始寄存器 0（TS0）的格式

地址：F01B2H、F01B3H0      复位后：0000H      R/W

20、24 引脚产品

| 符号  | 15 | 14 | 13 | 12 | 11    | 10 | 9     | 8 | 7 | 6 | 5 | 4 | 3    | 2    | 1    | 0    |
|-----|----|----|----|----|-------|----|-------|---|---|---|---|---|------|------|------|------|
| TS0 | 0  | 0  | 0  | 0  | TSH03 | 0  | TSH01 | 0 | 0 | 0 | 0 | 0 | TS03 | TS02 | TS01 | TS00 |

30 引脚产品

| 符号  | 15 | 14 | 13 | 12 | 11    | 10 | 9     | 8 | 7    | 6    | 5    | 4    | 3    | 2    | 1    | 0    |
|-----|----|----|----|----|-------|----|-------|---|------|------|------|------|------|------|------|------|
| TS0 | 0  | 0  | 0  | 0  | TSH03 | 0  | TSH01 | 0 | TS07 | TS06 | TS05 | TS04 | TS03 | TS02 | TS01 | TS00 |

|       |                                                                           |
|-------|---------------------------------------------------------------------------|
| TSH03 | 通道 3 为 8 位定时器模式时的高 8 位定时器的运行允许（开始）触发                                      |
| 0     | 没有触发运行。                                                                   |
| 1     | 将 TEH03 位置“1”，进入计数允许状态。<br>如果在计数允许状态下开始 TCR03 寄存器的计数，就进入间隔定时器模式（参照表 6-6）。 |

|       |                                                                           |
|-------|---------------------------------------------------------------------------|
| TSH01 | 通道 1 为 8 位定时器模式时的高 8 位定时器的运行允许（开始）触发                                      |
| 0     | 没有触发运行。                                                                   |
| 1     | 将 TEH01 位置“1”，进入计数允许状态。<br>如果在计数允许状态下开始 TCR01 寄存器的计数，就进入间隔定时器模式（参照表 6-6）。 |

|      |                                                                                                                                  |
|------|----------------------------------------------------------------------------------------------------------------------------------|
| TS0n | 通道 n 的运行允许（开始）触发                                                                                                                 |
| 0    | 没有触发运行。                                                                                                                          |
| 1    | 将 TE0n 位置“1”，进入计数允许状态。<br>计数允许状态下的 TCR0n 寄存器的计数开始因运行模式而不同（参照表 6-6）。<br>在通道 1 和通道 3 为 8 位定时器模式时，TS01 和 TS03 为低 8 位定时器的运行允许（开始）触发。 |

- 注意 1. 必须将未定义的位置“0”。
2. 在从不使用 TI0n 引脚输入的功能切换到使用 TI0n 引脚输入的功能时，从设定定时器模式寄存器 0n（TMR0n）到将 TS0n（TSH01、TSH03）位置“1”为止，需要以下期间的等待：
- TI0n 引脚噪声滤波器有效时（TNFEN=1）：4 个运行时钟（f<sub>MCK</sub>）
- TI0n 引脚噪声滤波器无效时（TNFEN=0）：2 个运行时钟（f<sub>MCK</sub>）

- 备注 1. TS0 寄存器的读取值总是“0”。
2. n：通道号（n=0～7）

6.3.7 定时器通道停止寄存器 0（TT0）

TT0 寄存器是设定各通道计数停止的触发寄存器。

如果将各位置“1”，定时器通道允许状态寄存器 0（TE0）的对应位就被清“0”。因为 TT0n 位、TTH01 位和 TTH03 位是触发位，所以如果变为运行停止状态（TE0n、TEH01、TEH03=0），就立即清除 TT0n 位、TTH01 位和 TTH03 位。

通过 16 位存储器操作指令设定 TT0 寄存器。

能用 TT0L 并且通过 1 位或者 8 位存储器操作指令设定 TT0 寄存器的低 8 位。

在产生复位信号后，TT0 寄存器的值变为“0000H”。

图 6-13 定时器通道停止寄存器 0（TT0）的格式

地址: F01B4H、F01B5H      复位后: 0000H      R/W

20、24 引脚产品

|     |    |    |    |    |       |    |       |   |   |   |   |   |      |      |      |      |
|-----|----|----|----|----|-------|----|-------|---|---|---|---|---|------|------|------|------|
| 符号  | 15 | 14 | 13 | 12 | 11    | 10 | 9     | 8 | 7 | 6 | 5 | 4 | 3    | 2    | 1    | 0    |
| TT0 | 0  | 0  | 0  | 0  | TTH03 | 0  | TTH01 | 0 | 0 | 0 | 0 | 0 | TT03 | TT02 | TT01 | TT00 |

30 引脚产品

|     |    |    |    |    |       |    |       |   |      |      |      |      |      |      |      |      |
|-----|----|----|----|----|-------|----|-------|---|------|------|------|------|------|------|------|------|
| 符号  | 15 | 14 | 13 | 12 | 11    | 10 | 9     | 8 | 7    | 6    | 5    | 4    | 3    | 2    | 1    | 0    |
| TT0 | 0  | 0  | 0  | 0  | TTH03 | 0  | TTH01 | 0 | TT07 | TT06 | TT05 | TT04 | TT03 | TT02 | TT01 | TT00 |

|       |                                  |
|-------|----------------------------------|
| TTH03 | 通道 3 为 8 位定时器模式时的高 8 位定时器的运行停止触发 |
| 0     | 没有触发运行。                          |
| 1     | 将 TEH03 位清“0”，进入计数运行停止状态。        |

|       |                                  |
|-------|----------------------------------|
| TTH01 | 通道 1 为 8 位定时器模式时的高 8 位定时器的运行停止触发 |
| 0     | 没有触发运行。                          |
| 1     | 将 TEH01 位清“0”，进入计数运行停止状态。        |

|      |                                                                                   |
|------|-----------------------------------------------------------------------------------|
| TT0n | 通道 n 的运行停止触发                                                                      |
| 0    | 没有触发运行。                                                                           |
| 1    | 将 TE0n 位清“0”，进入计数运行停止状态。<br>在通道 1 和通道 3 为 8 位定时器模式时，TT01 和 TT03 为低 8 位定时器的运行停止触发。 |

注意 必须将未定义的位置“0”。

- 备注 1. TT0 寄存器的读取值总是“0”。
2. n: 通道号（n=0～7）

### 6.3.8 定时器输入选择寄存器 0 (TIS0)

TIS0 寄存器是选择 20、24 引脚产品的通道 1 和 30 引脚产品通道 5 的定时器输入的寄存器。

通过 8 位存储器操作指令设定 TIS0 寄存器。

在产生复位信号后，TIS0 寄存器的值变为“00H”。

图 6-14 定时器输入选择寄存器 0 (TIS0) 的格式

地址: F0074H      复位后: 00H      R/W

20、24 引脚产品

|      |   |   |   |   |   |   |       |       |
|------|---|---|---|---|---|---|-------|-------|
| 符号   | 7 | 6 | 5 | 4 | 3 | 2 | 1     | 0     |
| TIS0 | 0 | 0 | 0 | 0 | 0 | 0 | TIS01 | TIS00 |

|       |       |                        |
|-------|-------|------------------------|
| TIS01 | TIS00 | 通道 1 使用的定时器输入的选择       |
| x     | 0     | 定时器输入引脚 (TI01) 的输入信号   |
| 0     | 1     | 低速内部振荡器时钟 ( $f_{IL}$ ) |
| 1     | 1     | 禁止设定。                  |

30 引脚产品

|      |   |   |   |   |   |      |       |       |
|------|---|---|---|---|---|------|-------|-------|
| 符号   | 7 | 6 | 5 | 4 | 3 | 2    | 1     | 0     |
| TIS0 | 0 | 0 | 0 | 0 | 0 | TIS2 | TIS01 | TIS00 |

|      |       |       |                        |
|------|-------|-------|------------------------|
| TIS2 | TIS01 | TIS00 | 通道 1 使用的定时器输入的选择       |
| 0    | x     | x     | 定时器输入引脚 (TI05) 的输入信号   |
| 1    | 0     | 0     | 低速内部振荡器时钟 ( $f_{IL}$ ) |
| 上述以外 |       |       | 禁止设定。                  |

x: 忽略

6.3.9 定时器输出允许寄存器 0（TOE0）

TOE0 寄存器是设定允许或者禁止各通道定时器输出的寄存器。

对于允许定时器输出的通道 n，无法通过软件改写后述的定时器输出寄存器 0（TO0）的 TO0n 位的值，并且由计数运行的定时器输出功能反映的值从定时器的输出引脚（TO0n）输出。

通过 16 位存储器操作指令设定 TOE0 寄存器。

能用 TOE0L 并且通过 1 位或者 8 位存储器操作指令设定 TOE0 寄存器的低 8 位。

在产生复位信号后，TOE0 寄存器的值变为“0000H”。

图 6-15 定时器输出允许寄存器 0（TOE0）的格式

地址: F01BAH、F01BBH

复位后: 0000H

R/W

20、24 引脚产品

|      |    |    |    |    |    |    |   |   |   |   |   |   |       |       |       |       |
|------|----|----|----|----|----|----|---|---|---|---|---|---|-------|-------|-------|-------|
| 符号   | 15 | 14 | 13 | 12 | 11 | 10 | 9 | 8 | 7 | 6 | 5 | 4 | 3     | 2     | 1     | 0     |
| TOE0 | 0  | 0  | 0  | 0  | 0  | 0  | 0 | 0 | 0 | 0 | 0 | 0 | TOE03 | TOE02 | TOE01 | TOE00 |

30 引脚产品

|      |    |    |    |    |    |    |   |   |       |       |       |       |       |       |       |       |
|------|----|----|----|----|----|----|---|---|-------|-------|-------|-------|-------|-------|-------|-------|
| 符号   | 15 | 14 | 13 | 12 | 11 | 10 | 9 | 8 | 7     | 6     | 5     | 4     | 3     | 2     | 1     | 0     |
| TOE0 | 0  | 0  | 0  | 0  | 0  | 0  | 0 | 0 | TOE07 | TOE06 | TOE05 | TOE04 | TOE03 | TOE02 | TOE01 | TOE00 |

|       |                                                                               |
|-------|-------------------------------------------------------------------------------|
| TOE0n | 通道 n 的定时器输出的允许 / 禁止                                                           |
| 0     | 禁止定时器的输出。<br>定时器的运行不反映到 TO0n 位，固定输出。<br>能写 TO0n 位，并且从 TO0n 引脚输出给 TO0n 位设定的电平。 |
| 1     | 允许定时器的输出。<br>定时器的运行反映到 TO0n 位，产生输出波形。<br>忽视 TO0n 位的写操作。                       |

注意 必须将未定义的位置“0”。

备注 n: 通道号 (n=0 ~ 7)

6.3.10 定时器输出寄存器 0（TO0）

TO0 寄存器是各通道定时器输出的缓冲寄存器。

此寄存器各位的值从各通道的定时器的输出引脚（TO0n）输出。

只有在禁止定时器输出（TOE0n=0）时才能通过软件改写此寄存器的 TO0n 位。当允许定时器输出时（TOE0n=1），忽视通过软件的改写操作，而只通过定时器的运行更改其值。

要将 P00、P01/TO00、P16/TO01、P17/TO02、P31/TO03、P13/(TO04)、P12/(TO05)、P11/(TO06)、P10/(TO07) 引脚用作端口功能时，必须将相应的 TO0n 位置“0”。

通过 16 位存储器操作指令设定 TO0 寄存器。

能用 TO0L 并且通过 8 位存储器操作指令设定 TO0 寄存器的低 8 位。

在产生复位信号后，TO0 寄存器的值变为“0000H”。

图 6-16 定时器输出寄存器 0（TO0）的格式

地址: F01B8H、F01B9H      复位后: 0000H      R/W

20、24 引脚产品

|     |    |    |    |    |    |    |   |   |   |   |   |   |      |      |      |      |
|-----|----|----|----|----|----|----|---|---|---|---|---|---|------|------|------|------|
| 符号  | 15 | 14 | 13 | 12 | 11 | 10 | 9 | 8 | 7 | 6 | 5 | 4 | 3    | 2    | 1    | 0    |
| TO0 | 0  | 0  | 0  | 0  | 0  | 0  | 0 | 0 | 0 | 0 | 0 | 0 | TO03 | TO02 | TO01 | TO00 |

30 引脚产品

|     |    |    |    |    |    |    |   |   |      |      |      |      |      |      |      |      |
|-----|----|----|----|----|----|----|---|---|------|------|------|------|------|------|------|------|
| 符号  | 15 | 14 | 13 | 12 | 11 | 10 | 9 | 8 | 7    | 6    | 5    | 4    | 3    | 2    | 1    | 0    |
| TO0 | 0  | 0  | 0  | 0  | 0  | 0  | 0 | 0 | TO07 | TO06 | TO05 | TO04 | TO03 | TO02 | TO01 | TO00 |

|      |              |
|------|--------------|
| TO0n | 通道 n 的定时器输出  |
| 0    | 定时器的输出值为“0”。 |
| 1    | 定时器的输出值为“1”。 |

注意 必须将未定义的位置“0”。

备注 n: 通道号（n=0 ~ 7）

6.3.11 定时器输出电平寄存器 0（TOL0）

TOL0 寄存器是控制各通道定时器输出电平的寄存器。

当允许定时器输出（TOE0n=1）并且为多通道联动运行功能（TOM0n=1）时，在定时器输出信号的置位和复位时序，反映此寄存器进行的各通道 n 的反相设定。在主控通道输出模式（TOM0n=0）中，此寄存器的设定无效。

通过 16 位存储器操作指令设定 TOL0 寄存器。

能用 TOL0L 并且通过 8 位存储器操作指令设定 TOL0 寄存器的低 8 位。

在产生复位信号后，TOL0 寄存器的值变为“0000H”。

图 6-17 定时器输出电平寄存器 0（TOL0）的格式

地址：F01BCH、F01BDH      复位后：0000H      R/W

20、24 引脚产品

| 符号   | 15 | 14 | 13 | 12 | 11 | 10 | 9 | 8 | 7 | 6 | 5 | 4 | 3         | 2         | 1         | 0 |
|------|----|----|----|----|----|----|---|---|---|---|---|---|-----------|-----------|-----------|---|
| TOL0 | 0  | 0  | 0  | 0  | 0  | 0  | 0 | 0 | 0 | 0 | 0 | 0 | TOL<br>03 | TOL<br>02 | TOL<br>01 | 0 |

30 引脚产品

| 符号   | 15 | 14 | 13 | 12 | 11 | 10 | 9 | 8 | 7         | 6         | 5         | 4         | 3         | 2         | 1         | 0 |
|------|----|----|----|----|----|----|---|---|-----------|-----------|-----------|-----------|-----------|-----------|-----------|---|
| TOL0 | 0  | 0  | 0  | 0  | 0  | 0  | 0 | 0 | TOL<br>07 | TOL<br>06 | TOL<br>05 | TOL<br>04 | TOL<br>03 | TOL<br>02 | TOL<br>01 | 0 |

| TOL0n | 通道 n 的定时器输出电平的控制 |
|-------|------------------|
| 0     | 正逻辑输出（高电平有效）     |
| 1     | 负逻辑输出（低电平有效）     |

注意    必须将未定义的位置“0”。

备注 1. 如果在定时器运行中改写此寄存器的值，就在下一次定时器输出信号发生变化的时序反相定时器的输出逻辑，而不是在改写后立即反相。

2. n：通道号（n=1～7）



6.3.12 定时器输出模式寄存器 0（TOM0）

TOM0 寄存器是控制各通道定时器输出模式的寄存器。

当用作独立通道运行功能时，将所用通道的对应位置“0”。

当用作多通道联动运行功能（PWM 输出、单触发脉冲输出和多重 PWM 输出）时，将主控通道的对应位置“0”并且将从属通道的对应位置“1”。

当允许定时器输出（TOE0n=1）时，在定时器输出信号的置位和复位时序，反映此寄存器进行的各通道 n 的设定。

通过 16 位存储器操作指令设定 TOM0 寄存器。

能用 TOM0L 并且通过 8 位存储器操作指令设定 TOM0 寄存器的低 8 位。

在产生复位信号后，TOM0 寄存器的值变为“0000H”。

图 6-18 定时器输出模式寄存器 0（TOM0）的格式

地址: F01BEH、F01BFH

复位后: 0000H

R/W

20、24 引脚产品

|      |    |    |    |    |    |    |   |   |   |   |   |   |       |       |       |   |
|------|----|----|----|----|----|----|---|---|---|---|---|---|-------|-------|-------|---|
| 符号   | 15 | 14 | 13 | 12 | 11 | 10 | 9 | 8 | 7 | 6 | 5 | 4 | 3     | 2     | 1     | 0 |
| TOM0 | 0  | 0  | 0  | 0  | 0  | 0  | 0 | 0 | 0 | 0 | 0 | 0 | TOM03 | TOM02 | TOM01 | 0 |

30 引脚产品

|      |    |    |    |    |    |    |   |   |       |       |       |       |       |       |       |   |
|------|----|----|----|----|----|----|---|---|-------|-------|-------|-------|-------|-------|-------|---|
| 符号   | 15 | 14 | 13 | 12 | 11 | 10 | 9 | 8 | 7     | 6     | 5     | 4     | 3     | 2     | 1     | 0 |
| TOM0 | 0  | 0  | 0  | 0  | 0  | 0  | 0 | 0 | TOM07 | TOM06 | TOM05 | TOM04 | TOM03 | TOM02 | TOM01 | 0 |

|       |                                                                             |
|-------|-----------------------------------------------------------------------------|
| TOM0n | 通道 n 的定时器输出模式的控制                                                            |
| 0     | 主控通道输出模式（通过定时器中断请求信号（INTTM0n）进行交替输出）                                        |
| 1     | 从属通道输出模式（通过主控通道的定时器中断请求信号（INTTM0n）将输出置位，并且通过从属通道的定时器中断请求信号（INTTM0p）对输出进行复位） |

注意 必须将未定义的位置“0”。

备注 n: 通道号 n=1 ~ 7（主控通道时: n=0、2、4、6）

p: 从属通道号

n < p ≤ 7

（有关主控通道和从属通道关系的详细内容，请参照“6.4.1 多通道联动运行功能的基本规则”。）

6.3.13 噪声滤波器允许寄存器 1（NFEN1）

NFEN1 寄存器设定噪声滤波器是否用于各通道定时器输入引脚的输入信号。

对于需要消除噪声的引脚，必须将对应的位置“1”，使噪声滤波器有效。

当噪声滤波器有效时，通过对象通道的运行时钟（f<sub>MCK</sub>）进行同步后，执行 2 个时钟的一致检测。当噪声滤波器无效时，只通过对象通道的运行时钟（f<sub>MCK</sub>）进行同步注。

通过 1 位或者 8 位存储器操作指令设定 NFEN1 寄存器。

在产生复位信号后，NFEN1 寄存器的值变为“00H”。

注 详细内容请参照“6.5.1 (2) 选择 TI<sub>mn</sub> 引脚输入信号的有效边沿的情况（CCS0<sub>n</sub>=1）”、“6.5.2 计数器的开始时序”和“6.7 定时器输入（TI0<sub>n</sub>）的控制”。

图 6-19 噪声滤波器允许寄存器 1（NFEN1）的格式

地址：F0071H          复位后：00H          R/W

20、24 引脚产品

| 符号    | 7 | 6 | 5 | 4 | 3       | 2       | 1       | 0       |
|-------|---|---|---|---|---------|---------|---------|---------|
| NFEN1 | 0 | 0 | 0 | 0 | TNFEN03 | TNFEN02 | TNFEN01 | TNFEN00 |

30 引脚产品

| 符号    | 7       | 6       | 5       | 4       | 3       | 2       | 1       | 0       |
|-------|---------|---------|---------|---------|---------|---------|---------|---------|
| NFEN1 | TNFEN07 | TNFEN06 | TNFEN05 | TNFEN04 | TNFEN03 | TNFEN02 | TNFEN01 | TNFEN00 |

| TNFEN0 <sub>n</sub> | TI0 <sub>n</sub> 引脚输入信号噪声滤波器的使用与否 |
|---------------------|-----------------------------------|
| 0                   | 噪声滤波器 OFF                         |
| 1                   | 噪声滤波器 ON                          |

备注 通道 0 ~ 7 的定时器输入 / 输出引脚的有无因产品而不同。详细内容请参照“表 6-2 各产品配置的定时器输入 / 输出引脚”。

### 6.3.14 定时器输入 / 输出引脚的端口功能控制寄存器

在使用定时器阵列单元时，必须设定对象通道的复用端口功能的控制寄存器（端口模式寄存器（PMxx）、端口寄存器（Pxx）、端口模式控制寄存器（PMCxx））。详细内容请参照“4.3.1 端口模式寄存器（PMxx）”、“4.3.2 端口寄存器（Pxx）”和“4.3.6 端口模式控制寄存器（PMCxx）”。

需要设定的端口模式寄存器（PMxx）、端口寄存器（Pxx）和端口模式控制寄存器（PMCxx）因产品而不同。详细内容请参照“4.5.3 使用的端口功能和复用功能的寄存器设定例子”。

在将定时器输出引脚的复用端口（TI00/TO00/P13 等）用作定时器的输出时，必须将各端口对应的端口模式控制寄存器（PMCxx）的位、端口模式寄存器（PMxx）的位和端口寄存器（Pxx）的位置“0”。

例 将 20、24 引脚产品的 P13/TI00/TO00 用作定时器输出的情况

将端口模式控制寄存器 1 的 PMC13 位置“0”。

将端口模式寄存器 1 的 PM00 位置“0”。

将端口寄存器 1 的 P00 位置“0”。

在将定时器输入引脚的复用端口（TI00/TO00/P13 等）用作定时器的输入时，必须将各端口对应的端口模式寄存器（PMxx）的位置“1”并且将端口模式控制寄存器（PMCxx）的位置“0”。此时，端口寄存器（Pxx）的位可以是“0”或者“1”。

例 将 20、24 引脚产品的 P13/TI00/TO00 用作定时器输入的情况

将端口模式控制寄存器 1 的 PMC13 位置“0”。

将端口模式寄存器 1 的 PM00 位置“1”。

将端口寄存器 1 的 P00 位置“0”或者“1”。

## 6.4 定时器阵列单元的基本规则

### 6.4.1 多通道联动运行功能的基本规则

多通道联动运行功能是将主控通道（主要对周期进行计数的基准定时器）和从属通道（遵从主控通道运行的定时器）组合实现的功能，使用时需要遵守几个规则。

多通道联动运行功能的基本规则如下所示。

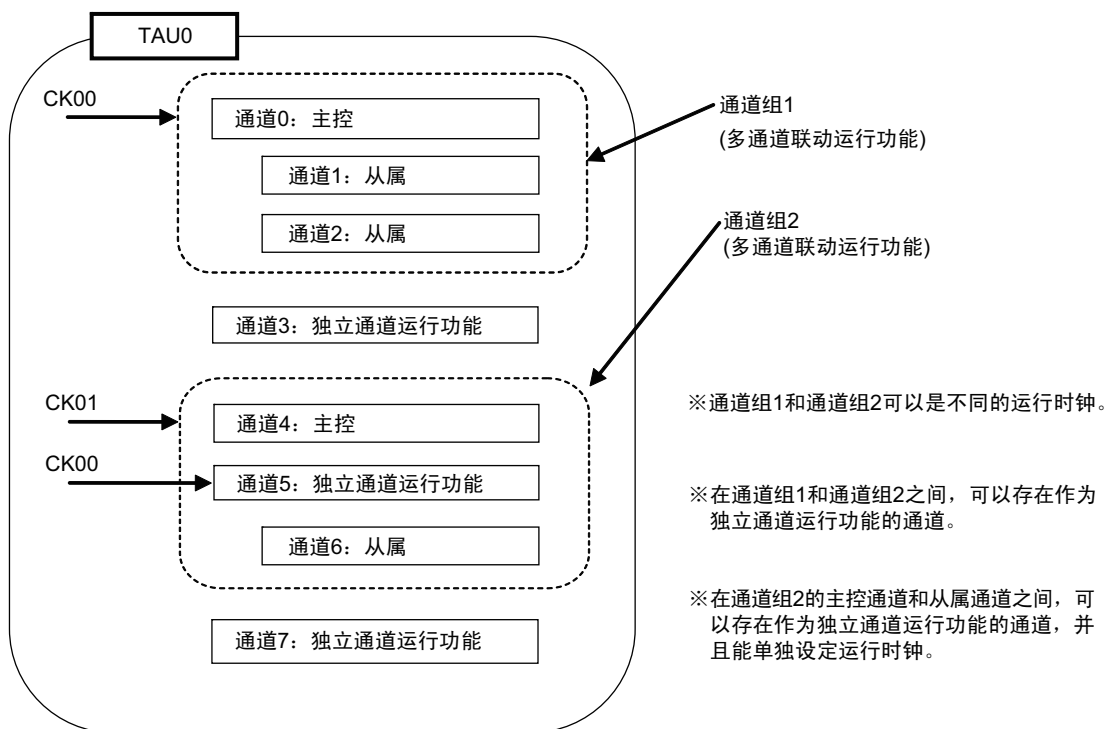
- (1) 只能将偶数通道（通道0、通道2、通道4、通道6……）设定为主控通道。
- (2) 通道0以外的任何通道都能设定为从属通道。
- (3) 只能将主控通道的低位通道设定为从属通道。  
例 在将通道2设定为主控通道时，能将通道3开始的通道（通道3～通道7……）设定为从属通道。
- (4) 能对1个主控通道设定多个从属通道。
- (5) 当使用多个主控通道时，不能设定跨越主控通道的从属通道。  
例 在将通道0和通道4设定为主控通道时，能将通道1～3设定为主控通道0的从属通道，而不能将通道5～7设定为主控通道0的从属通道。
- (6) 和主控通道联动的从属通道需要设定与主控通道相同的运行时钟。和主控通道联动的从属通道的CKS0n0位和CKS0n1位（定时器模式寄存器0n（TMR0n）的bit15和bit14）的值需要是与主控通道相同的设定值。
- (7) 主控通道能将INTTM0n（中断）、开始软件触发和计数时钟传给低位通道。
- (8) 从属通道能将主控通道的INTTM0n（中断）、开始软件触发和计数时钟用作源时钟，但是不能将自己的INTTM0n（中断）、开始软件触发和计数时钟传给低位通道。
- (9) 主控通道不能将其他高位主控通道的INTTM0n（中断）、开始软件触发和计数时钟用作源时钟。
- (10) 为了同时启动要联动的通道，需要同时设定联动通道的通道开始触发位（TS0n）。
- (11) 只有联动的全部通道或者主控通道才能使用计数运行中的TS0n位的设定。不能只使用从属通道的TS0n位的设定。
- (12) 为了同时停止要联动的通道，需要同时设定联动通道的通道停止触发位（TT0n）。
- (13) 在联动运行时，因为主控通道和从属通道需要相同的运行时钟，所以不能选择CK02/CK03。
- (14) 定时器模式寄存器0n（TMR0n）没有主控位而固定为“0”。但是，因为通道0是最高位的通道，所以在联动运行时能将通道0用作主控通道。

多通道联动运行功能的基本规则是适用于通道组（形成1个多通道联动运行功能的主控通道和从属通道的集合）的规则。

如果设定2个或者更多的相互不联动的通道组，通道组之间就不适用上述的基本规则。

备注 n: 通道号 (n=0～7)

例



### 6.4.2 8 位定时器运行功能的基本规则（只限于通道 1 和通道 3）

8 位定时器运行功能是将 16 位定时器的通道用作 2 个 8 位定时器的通道的功能。

只有通道 1 和通道 3 才能使用 8 位定时器运行功能，使用时需要遵守几个规则。

8 位定时器运行功能的基本规则如下所示。

- (1) 8 位定时器运行功能只适用于通道 1 和通道 3。
- (2) 当用作 8 位定时器时，将定时器模式寄存器 0n（TMR0n）的 SPLIT 位置“1”。
- (3) 高 8 位定时器能用作间隔定时器功能。
- (4) 在开始运行时，高 8 位定时器输出 INTTM01H/INTTM03H（中断）（和 MD0n0 位为“1”的运行相同）。
- (5) 高 8 位定时器的运行时钟的选择取决于低位 TMR0n 寄存器的 CKS0n1 位和 CKS0n0 位的设定。
- (6) 对于高 8 位定时器，通过操作 TSH01/TSH03 位来开始通道的运行，并且通过操作 TTH01/TTH03 位来停止通道的运行。能通过 TEH01/TEH03 位确认通道的状态。
- (7) 低 8 位定时器的运行取决于 TMR0n 寄存器的设定，有以下 3 种支持低 8 位定时器运行的功能：
  - 间隔定时器功能
  - 外部事件计数器功能
  - 延迟计数功能
- (8) 对于低 8 位定时器，通过操作 TS01/TS03 位来开始通道的运行，并且通过操作 TT01/TT03 位来停止通道的运行。能通过 TE01/TE03 位确认通道的状态。
- (9) 在 16 位定时器运行时，TSH01/TSH03/TTH01/TTH03 位的操作无效。通过操作 TS01/TS03 位和 TT01/TT03 位来控制通道 1 和通道 3 的运行。TEH03 位和 TEH01 位不变。
- (10) 8 位定时器功能不能使用联动运行功能（单触发脉冲、PWM 和多重 PWM）。

备注 n: 通道号 (n=1、3)

## 6.5 计数器的运行

### 6.5.1 计数时钟 ( $f_{TCLK}$ )

定时器阵列单元的计数时钟 ( $f_{TCLK}$ ) 能通过定时器模式寄存器 0n (TMR0n) 的 CCS0n 位选择以下任意一个时钟:

- CKS0n0 位和 CKS0n1 位指定的运行时钟 ( $f_{MCK}$ )
- TI0n 引脚的输入信号的有效边沿

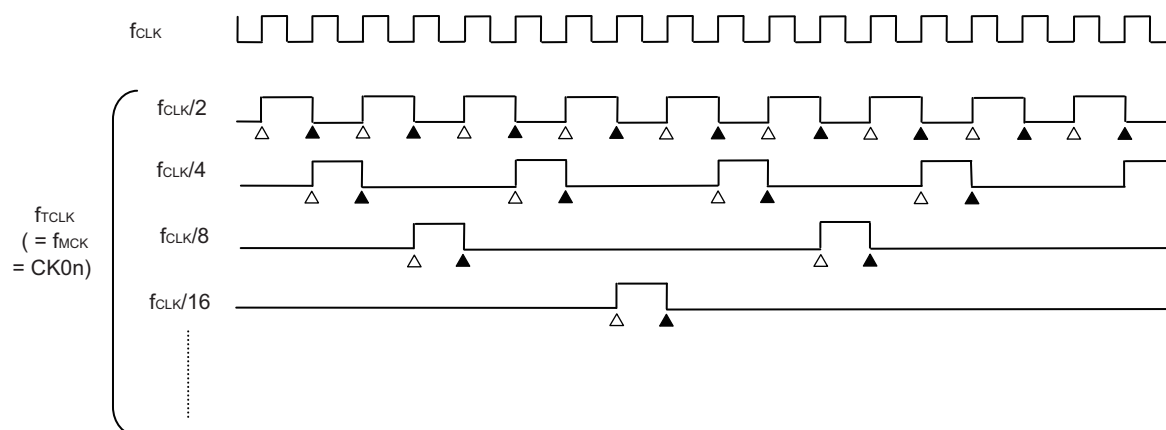
定时器阵列单元被设计为与  $f_{CLK}$  同步运行, 因此计数时钟 ( $f_{TCLK}$ ) 的时序如下。

#### (1) 选择 CKS0n0 位和 CKS0n1 位指定的运行时钟 ( $f_{MCK}$ ) 的情况 (CCS0n=0)

根据定时器时钟选择寄存器 0 (TPS0) 的设定, 计数时钟 ( $f_{TCLK}$ ) 为  $f_{CLK} \sim f_{CLK}/2^{15}$ 。但是, 当选择  $f_{CLK}$  的分频时, TPSm 寄存器选择的时钟是从上升沿开始只有 1 个  $f_{CLK}$  周期为高电平的信号。当选择  $f_{CLK}$  时, 固定为高电平。

为了取得与  $f_{CLK}$  的同步, 定时器计数寄存器 0n (TCR0n) 从计数时钟的上升沿开始延迟 1 个  $f_{CLK}$  时钟后进行计数, 出于方便, 将其称为“在计数时钟的上升沿进行计数”。

图 6-20  $f_{CLK}$  和计数时钟 ( $f_{TCLK}$ ) 的时序 (CCS0n=0 的情况)



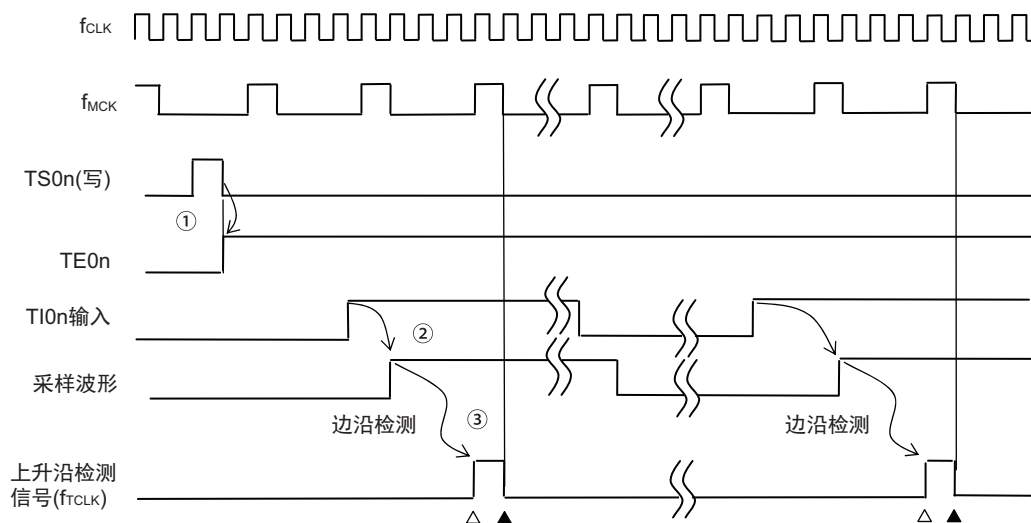
- 备注 1.  $\Delta$ : 计数时钟的上升沿  
 ▲: 同步、计数器的递增 / 递减
2.  $f_{CLK}$ : CPU/ 外围硬件的时钟

## (2) 选择 TI0n 引脚输入信号的有效边沿的情况 (CCS0n=1)

计数时钟 ( $f_{\text{CLK}}$ ) 是检测 TI0n 引脚输入信号的有效边沿并且与下一个  $f_{\text{MCK}}$  上升沿同步的信号。实际上, 这是比 TI0n 引脚的输入信号延迟了 1 ~ 2 个  $f_{\text{MCK}}$  时钟的信号 (在使用噪声滤波器时, 延迟 3 ~ 4 个  $f_{\text{MCK}}$  时钟)。

为了取得与  $f_{\text{CLK}}$  的同步, 定时器计数寄存器 0n (TCR0n) 从计数时钟的上升沿开始延迟 1 个  $f_{\text{CLK}}$  时钟后进行计数, 出于方便, 将其称为“在 TI0n 引脚输入信号的有效边沿进行计数”。

图 6-21 计数时钟 ( $f_{\text{CLK}}$ ) 的时序 (CCS0n=1, 未使用噪声滤波器的情况)



- ① 通过将 TS0n 位置位来开始定时器运行, 并且等待 TI0n 输入的有效边沿。
- ② 通过  $f_{\text{MCK}}$  对 TI0n 输入的上升沿进行采样。
- ③ 在采样信号的上升沿检测边沿, 并且输出检测信号 (计数时钟)。

备注 1.  $\Delta$ : 计数时钟的上升沿

$\blacktriangle$ : 同步、计数器的递增 / 递减

2.  $f_{\text{CLK}}$ : CPU/ 外围硬件时钟

$f_{\text{MCK}}$ : 通道 n 的运行时钟

3. 输入脉冲间隔的测量、输入信号高/低电平的测量、延迟计数器和单触发脉冲输出功能的 TI0n 输入也是同样的波形。



## 6.5.2 计数器的开始时序

通过将定时器通道开始寄存器 0 (TS0) 的 TS0n 位置位, 定时器计数寄存器 0n (TCR0n) 进入运行允许状态。从计数运行允许状态到定时器计数寄存器 0n (TCR0n) 开始计数为止的运行如表 6-6 所示。

表 6-6 从计数运行允许状态到定时器计数寄存器 0n (TCR0n) 开始计数为止的运行

| 定时器的运行模式      | 将 TS0n 位置“1”后的运行                                                                                                                                                                   |
|---------------|------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|
| • 间隔定时器模式     | 从检测到开始触发 (TS0n=1) 到产生计数时钟为止, 不执行任何操作。<br>通过第 1 个计数时钟将 TDR0n 寄存器的值装入 TCR0n 寄存器, 并且通过后续的计数时钟进行递减计数 (参照“6.5.3 (1) 间隔定时器模式的运行”)。                                                       |
| • 事件计数器模式     | 通过给 TS0n 位写“1”, 将 TDR0n 寄存器的值装入 TCR0n 寄存器。<br>如果检测到 TI0n 的输入边沿, 就通过后续的计数时钟进行递减计数 (参照“6.5.3 (2) 事件计数器模式的运行”)。                                                                       |
| • 捕捉模式        | 从检测到开始触发 (TS0n=1) 到产生计数时钟为止, 不执行任何操作。<br>通过第 1 个计数时钟将“0000H”装入 TCR0n 寄存器, 并且通过后续的计数时钟进行递增计数 (参照“6.5.3 (3) 捕捉模式的运行 (输入脉冲的间隔测量)”)。                                                   |
| • 单次计数模式      | 通过在定时器停止运行 (TE0n=0) 的状态下给 TS0n 位写“1”, 进入开始触发的等待状态。<br>从检测到开始触发到产生计数时钟为止, 不执行任何操作。<br>通过第 1 个计数时钟将 TDR0n 寄存器的值装入 TCR0n 寄存器, 并且通过后续的计数时钟进行递减计数 (参照“6.5.3 (4) 单次计数模式的运行”)。            |
| • 捕捉 & 单次计数模式 | 通过在定时器停止运行 (TE0n=0) 的状态下给 TS0n 位写“1”, 进入开始触发的等待状态。<br>从检测到开始触发到产生计数时钟为止, 不执行任何操作。<br>通过第 1 个计数时钟将“0000H”装入 TCR0n 寄存器, 并且通过后续的计数时钟进行递增计数 (参照“6.5.3 (5) 捕捉 & 单次计数模式中的运行 (测量高电平宽度)”)。 |

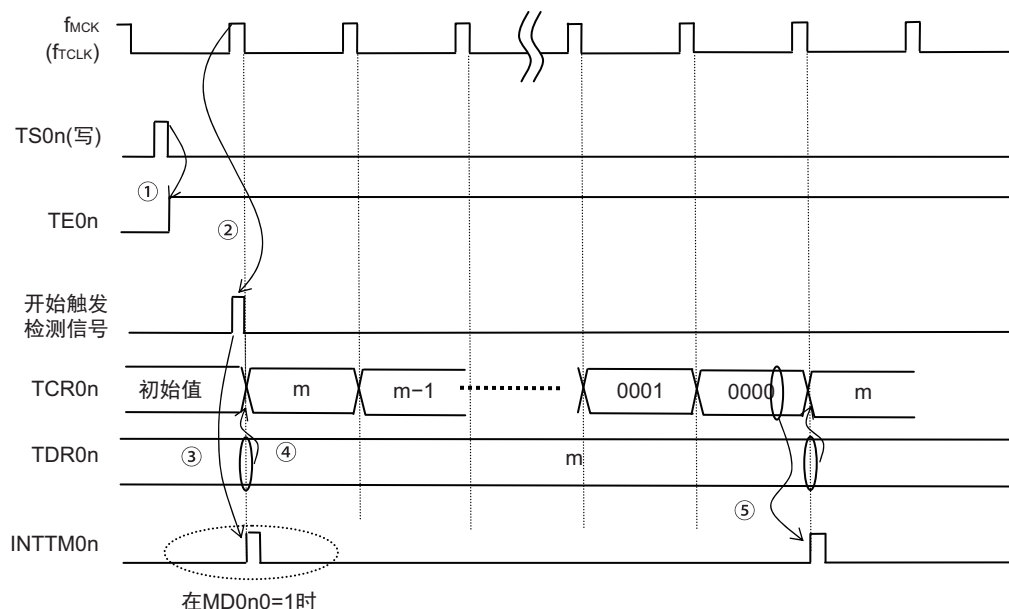
### 6.5.3 计数器的运行

以下说明各模式的计数器运行。

#### (1) 间隔定时器模式的运行

- ① 通过给 TS0n 位写“1”，进入运行允许状态（TE0n=1）。定时器计数寄存器 0n（TCR0n）保持初始值，直到产生计数时钟为止。
- ② 通过允许运行后的第 1 个计数时钟（ $f_{MCK}$ ）产生开始触发信号。
- ③ 当 MD0n0 位为“1”时，通过开始触发信号产生 INTTM0n。
- ④ 通过允许运行后的第 1 个计数时钟将定时器数据寄存器 0n（TDR0n）的值装入 TCR0n 寄存器，并且以间隔定时器模式开始计数。
- ⑤ 如果 TCR0n 寄存器递减计数到“0000H”，就通过下一个计数时钟（ $f_{MCK}$ ）产生 INTTM0n，并且在将定时器数据寄存器 0n（TDR0n）的值装入 TCR0n 寄存器后继续进行计数。

图 6-22 运行时序（间隔定时器模式）



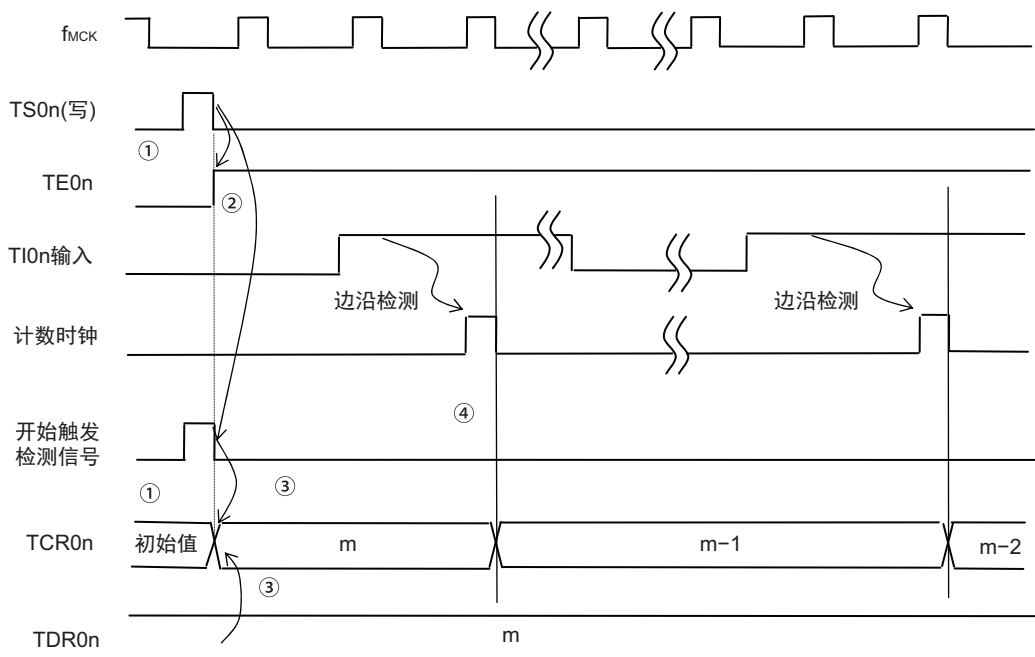
**注意** 因为第 1 个计数时钟周期的运行在写 TS0n 位后并且在产生计数时钟前会延迟开始计数，所以产生最大为 1 个时钟周期的误差。另外，如果需要开始计数时序的信息，就将 MD0n0 位置“1”，以便能在开始计数时产生中断。

**备注**  $f_{MCK}$ 、开始触发检测信号和 INTTM0n 与  $f_{CLK}$  同步并且在 1 个时钟内有效。

## (2) 事件计数器模式的运行

- ① 在运行停止状态 ( $TE0n=0$ ) 的期间, 定时器计数寄存器  $0n$  ( $TCR0n$ ) 保持初始值。
- ② 通过给  $TS0n$  位写“1”, 进入运行允许状态 ( $TE0n=1$ )。
- ③ 在  $TS0n$  位和  $TE0n$  位都变为“1”的同时将定时器数据寄存器  $0n$  ( $TDR0n$ ) 的值装入  $TCR0n$  寄存器, 并且开始计数。
- ④ 此后, 在  $TI0n$  输入的有效边沿, 通过计数时钟对  $TCR0n$  寄存器的值进行递减计数。

图 6-23 运行时序 (事件计数器模式)

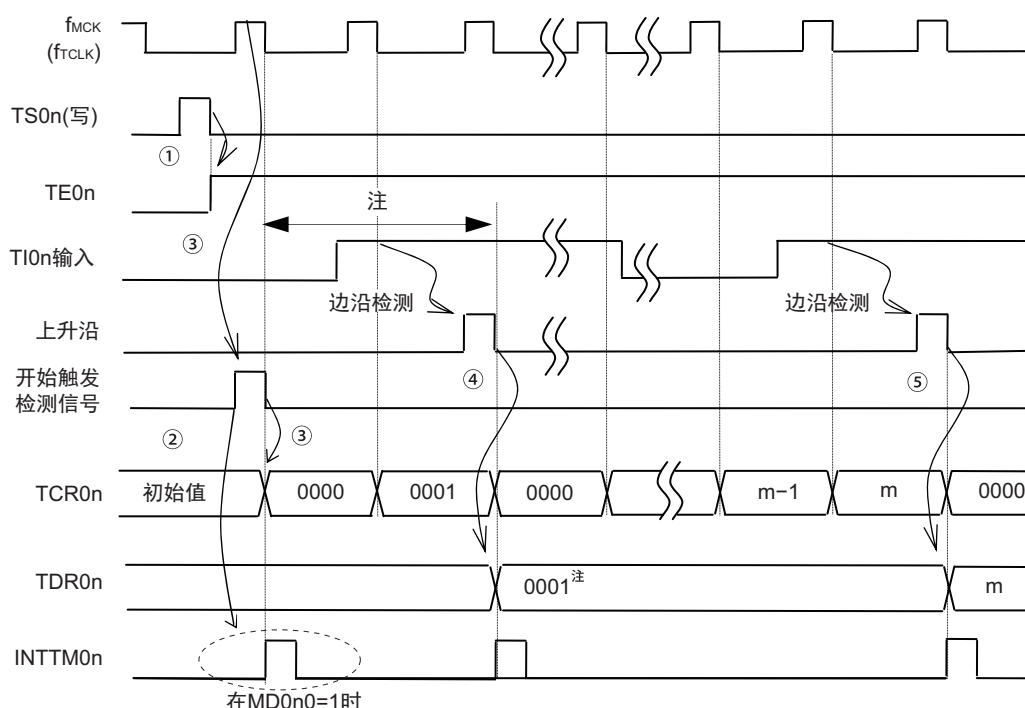


备注 这是不使用噪声滤波器时的时序。如果使用噪声滤波器, 边沿检测就从  $TI0n$  输入开始再延迟 2 个  $f_{MCK}$  周期 (合计 3 ~ 4 个周期)。因为  $TI0n$  输入与计数时钟 ( $f_{MCK}$ ) 异步, 所以产生 1 个周期的误差。

## (3) 捕捉模式的运行（输入脉冲的间隔测量）

- ① 通过给 TS0n 位写“1”，进入运行允许状态（TE0n=1）。
- ② 定时器计数寄存器 0n（TCR0n）保持初始值，直到产生计数时钟为止。
- ③ 通过允许运行后的第 1 个计数时钟（ $f_{MCK}$ ）产生开始触发信号。然后，将“0000H”装入 TCR0n 寄存器并且以捕捉模式开始计数（当 MD0n0 位为“1”时，通过开始触发信号产生 INTTM0n）。
- ④ 如果检测到 TI0n 输入的有效边沿，就将 TCR0n 寄存器的值捕捉到 TDR0n 寄存器，并且产生 INTTM0n。此时的捕捉值没有意义。TCR0n 寄存器从“0000H”开始继续进行计数。
- ⑤ 如果检测到下一个 TI0n 输入的有效边沿，就将 TCR0n 寄存器的值捕捉到 TDR0n 寄存器，并且产生 INTTM0n。

图 6-24 运行时序（捕捉模式：输入脉冲的间隔测量）



**注** 在开始前将时钟输入到 TI0n（有触发）时，即使没有检测边沿也通过触发检测来开始计数，因此第 1 次捕捉时（④）的捕捉值不是脉冲间隔（在此例子中，0001：2 个时钟间隔），必须忽视。

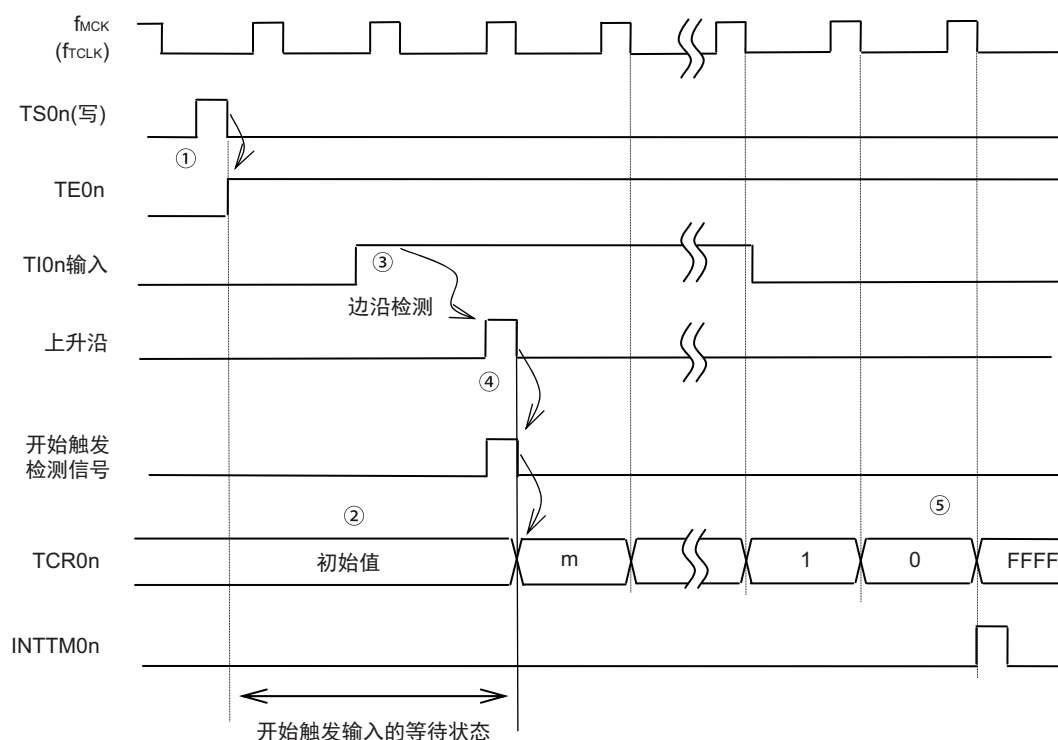
**注意** 因为第 1 个计数时钟周期的运行在写 TS0n 位后并且在产生计数时钟前会延迟开始计数，所以产生最大为 1 个时钟周期的误差。另外，如果需要开始计数时序的信息，就将 MD0n0 位置“1”，以便能在开始计数时产生中断。

**备注** 这是不使用噪声滤波器时的时序。如果使用噪声滤波器，边沿检测就从 TI0n 输入开始再延迟 2 个  $f_{MCK}$  周期（合计 3 ~ 4 个周期）。因为 TI0n 输入与计数时钟（ $f_{MCK}$ ）异步，所以产生 1 个周期的误差。

## (4) 单次计数模式的运行

- ① 通过给 TS0n 位写“1”，进入运行允许状态（TE0n=1）。
- ② 定时器计数寄存器 0n（TCR0n）保持初始值，直到产生开始触发信号为止。
- ③ 检测 TI0n 输入的上升沿。
- ④ 在产生开始触发信号后将 TDR0n 寄存器的值（m）装入 TCR0n 寄存器，并且开始计数。
- ⑤ 当 TCR0n 寄存器递减计数到“0000H”时，产生 INTTM0n，并且 TCR0n 寄存器的值变为“FFFFH”，停止计数。

图 6-25 运行时序（单次计数模式）

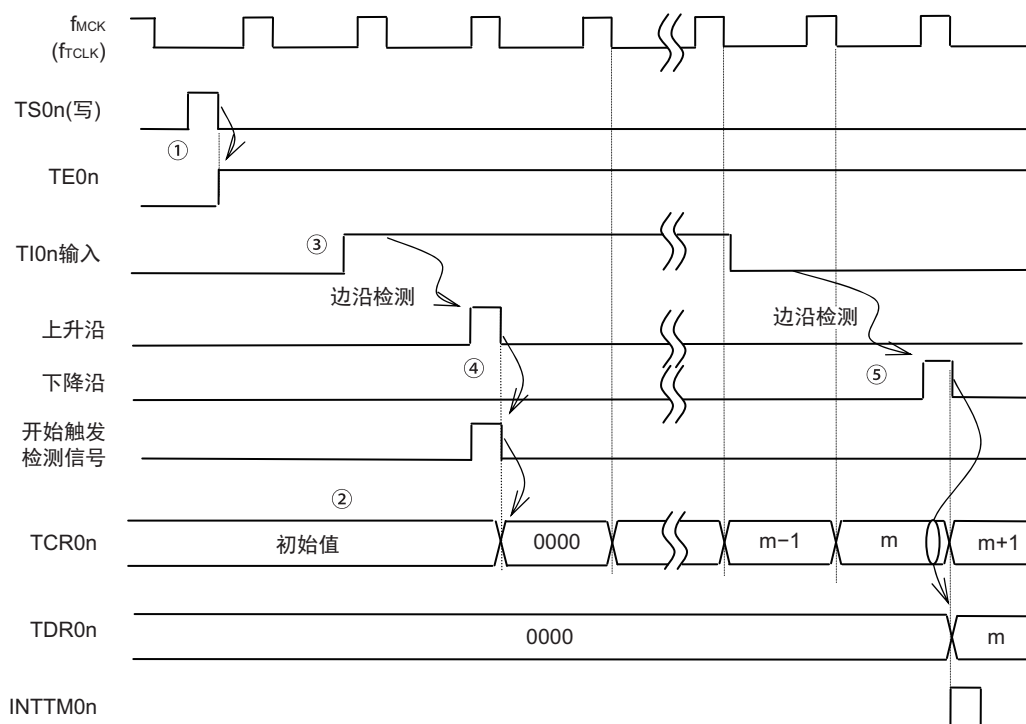


备注 这是不使用噪声滤波器时的时序。如果使用噪声滤波器，边沿检测就从 TI0n 输入开始再延迟 2 个  $f_{MCK}$  周期（合计 3 ~ 4 个周期）。因为 TI0n 输入与计数时钟（ $f_{MCK}$ ）异步，所以产生 1 个周期的误差。

## (5) 捕捉 &amp; 单次计数模式中的运行（测量高电平宽度）

- ① 通过给定时器通道开始寄存器 0（TS0）的 TS0n 位写“1”，进入运行允许状态（TE0n=1）。
- ② 定时器计数寄存器 0n（TCR0n）保持初始值，直到产生开始触发信号为止。
- ③ 检测 TI0n 输入的上升沿。
- ④ 在产生开始触发信号后将“0000H”装入 TCR0n 寄存器，并且开始计数。
- ⑤ 如果检测到 TI0n 输入的下降沿，就将 TCR0n 寄存器的值捕捉到 TDR0n 寄存器，并且产生 INTTM0n。

图 6-26 运行时序（捕捉 &amp; 单次计数模式：测量高电平宽度）

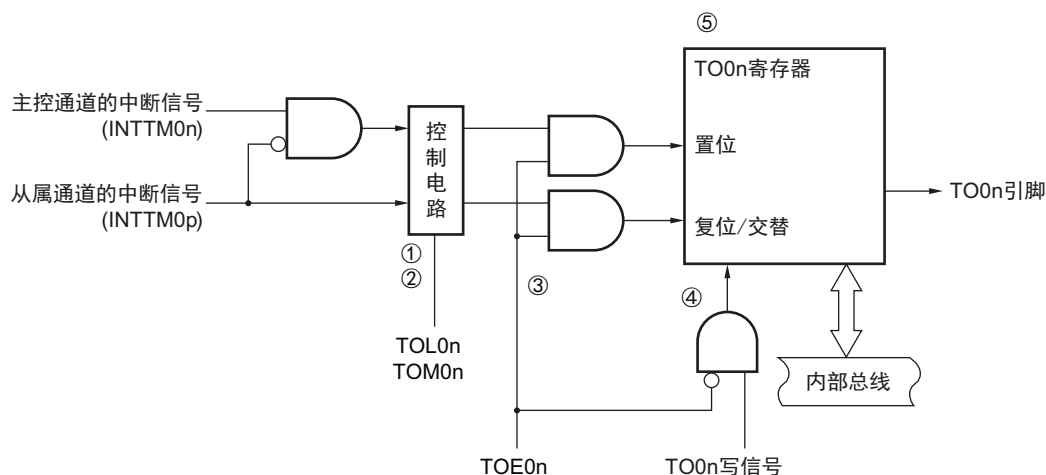


备注 这是不使用噪声滤波器时的时序。如果使用噪声滤波器，边沿检测就从 TI0n 输入开始再延迟 2 个  $f_{MCK}$  周期（合计 3 ~ 4 个周期）。因为 TI0n 输入与计数时钟（ $f_{MCK}$ ）异步，所以产生 1 个周期的误差。

## 6.6 通道输出（TO0n 引脚）的控制

### 6.6.1 TO0n 引脚输出电路的结构

图 6-27 输出电路的结构



以下说明 TO0n 引脚的输出电路。

- ① 当 TOM0n 位为“0”（主控通道输出模式）时，忽视定时器输出电平寄存器 0（TOL0）的设定值，只将 INTTM0p（从属通道定时器中断）传给定时器输出寄存器 0（TO0）。
- ② 当 TOM0n 位为“1”（从属通道输出模式）时，将 INTTM0n（主控通道定时器中断）和 INTTM0p（从属通道定时器中断）传给 TO0 寄存器。

此时，TOL0 寄存器有效并且如下控制信号：

TOL0n=0 时：正逻辑输出（INTTM0n→置位、INTTM0p→复位）

TOL0n=1 时：负逻辑输出（INTTM0n→复位、INTTM0p→置位）

当同时产生 INTTM0n 和 INTTM0p 时（PWM 输出的 0% 输出），优先 INTTM0p（复位信号）而屏蔽 INTTM0n（置位信号）。

- ③ 在定时器输出允许状态（TOE0n=1）下，将 INTTM0n（主控通道定时器中断）和 INTTM0p（从属通道定时器中断）传给 TO0 寄存器。TO0 寄存器的写操作（TO0n 写信号）无效。

当 TOE0n 位为“1”时，除了中断信号以外，不改变 TO0n 引脚的输出。

要对 TO0n 引脚的输出电平进行初始化时，需要在设定为定时器输出禁止状态（TOE0n=0）后给 TO0 寄存器写值。

- ④ 在定时器输出禁止状态（TOE0n=0）下，对象通道的 TO0n 位的写操作（TO0n 写信号）有效。当定时器输出为禁止状态（TOE0n=0）时，不将 INTTM0n（主控通道定时器中断）和 INTTM0p（从属通道定时器中断）传给 TO0 寄存器。
- ⑤ 能随时读 TO0 寄存器，并且能确认 TO0n 引脚的输出电平。

备注 n: 通道号

n=0~7（主控通道：n=0、2、4、6）

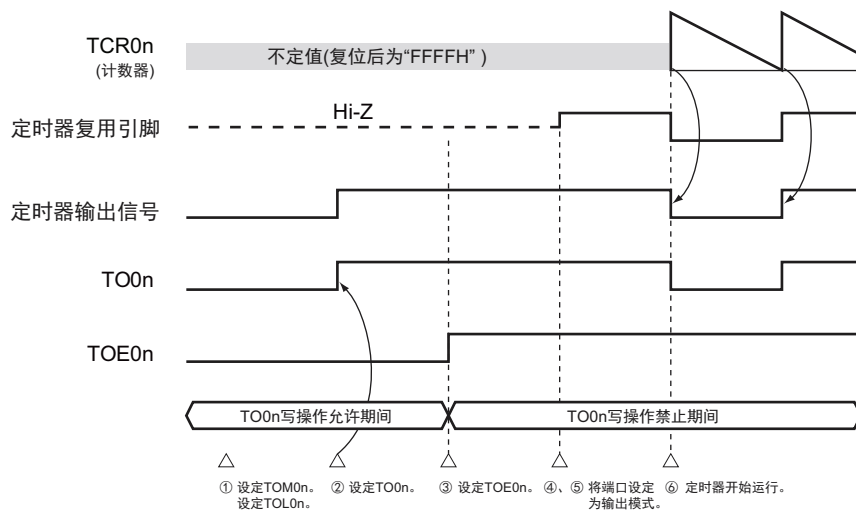
p: 从属通道号

n < p ≤ 7

### 6.6.2 TO0n 引脚的输出设定

从 TO0n 输出引脚的初始设定到定时器开始运行的步骤和状态变化如下所示。

图 6-28 从设定定时器的输出到开始运行的状态变化



① 设定定时器输出的运行模式。

- TOM0n位 (0: 主控通道输出模式、1: 从属通道输出模式)
- TOL0n位 (0: 正逻辑输出、1: 负逻辑输出)

② 通过设定定时器输出寄存器0 (TO0)，将定时器输出信号设定为初始状态。

③ 给TOE0n位写“1”，允许定时器输出 (禁止写TO0寄存器)。

④ 通过端口模式控制寄存器 (PMCxx) 将端口设定为数字输入/输出 (参照“6.3.14 定时器输入/输出引脚的端口功能控制寄存器”)。

⑤ 将端口的输入/输出设定为输出 (参照“6.3.14 定时器输入/输出引脚的端口功能控制寄存器”)。

⑥ 允许定时器运行 (TS0n=1)。

备注 n: 通道号 (n=0 ~ 7)



### 6.6.3 通道输出运行的注意事项

#### (1) 有关定时器运行中的 TO0、TOE0、TOL0 寄存器的设定值变更

定时器运行（定时器计数寄存器 0n（TCR0n）和定时器数据寄存器 0n（TDR0n）的运行）和 TO0n 输出电路相互独立。因此，定时器输出寄存器 0（TO0）、定时器输出允许寄存器 0（TOE0）和定时器输出电平寄存器 0（TOL0）的设定值的变更不会影响定时器运行，能在定时器运行中更改设定值。但是，为了在各定时器的运行中从 TO0n 引脚输出期待的波形，必须设定为各运行的寄存器设定内容例子的值。

如果在产生各通道的定时器中断（INTTM0n）信号前后更改除了 TO0 寄存器以外的 TOE0 寄存器和 TOL0 寄存器的设定值，就根据是在产生定时器中断（INTTM0n）信号前更改还是在产生后更改，TO0n 引脚输出的波形可能不同。

备注 n：通道号（n=0～7）

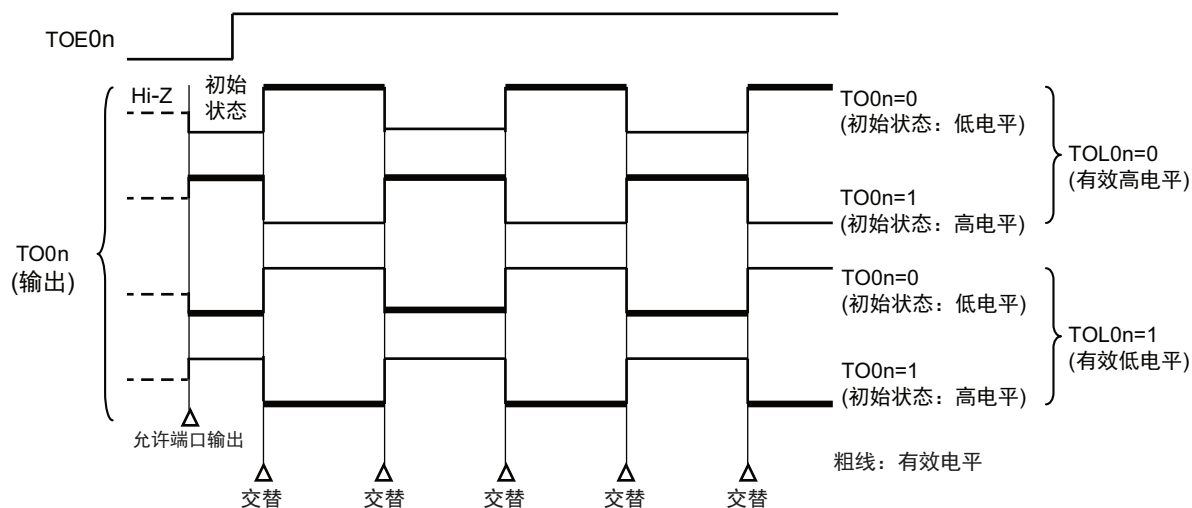
#### (2) 有关 TO0n 引脚的初始电平和定时器开始运行后的输出电平

在允许端口输出前并且在定时器输出禁止（TOE0n=0）的状态下写定时器输出寄存器 0（TO0），在更改初始电平后设定为定时器输出允许状态（TOE0n=1）时的 TO0n 引脚输出电平的变化如下所示。

##### (a) 在主导通道输出模式（TOM0n=0）中开始运行的情况

在主导通道输出模式（TOM0n=0）中，定时器输出电平寄存器 0（TOL0）的设定无效。如果在设定初始电平后开始定时器的运行，就通过产生交替信号反相 TO0n 引脚的输出电平。

图 6-29 交替输出时（TOM0n=0）的 TO0n 引脚输出状态



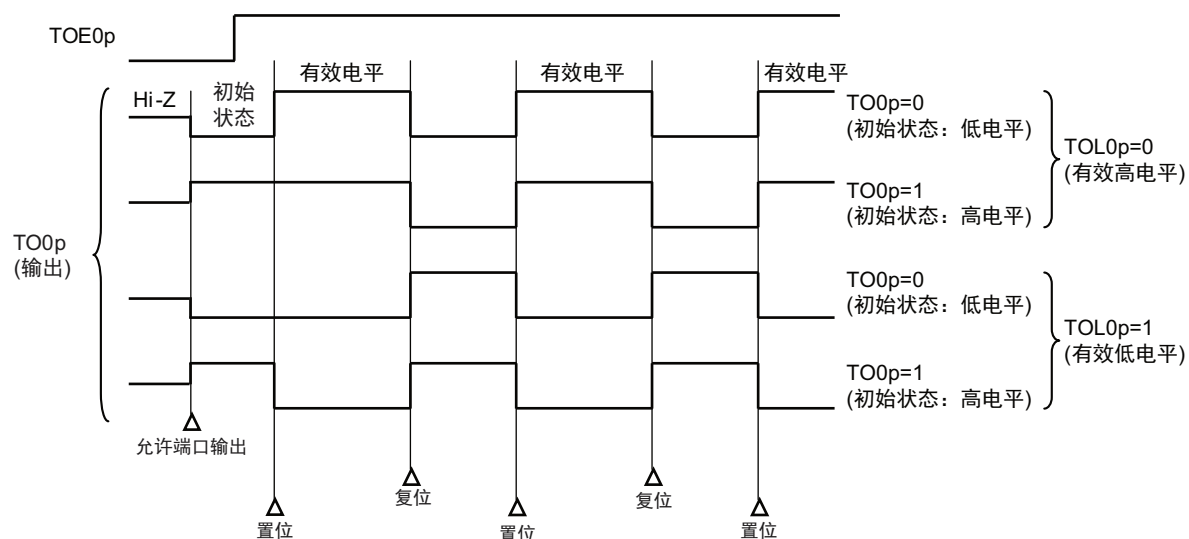
备注 1. 交替：反相 TO0n 引脚的输出状态。

2. n：通道号（n=0～7）

## (b) 在从属通道输出模式 (TOM0p=1) 中开始运行的情况 (PWM 输出)

在从属通道输出模式 (TOM0p=1) 中, 有效电平取决于定时器输出电平寄存器 0 (TOL0) 的设定。

图 6-30 PWM 输出时 (TOM0p=1) 的 TO0p 引脚输出状态



备注 1. 置位: TO0p 引脚的输出信号从无效电平变为有效电平。

复位: TO0p 引脚的输出信号从有效电平变为无效电平。

2. p: 通道号 (p=1 ~ 7)

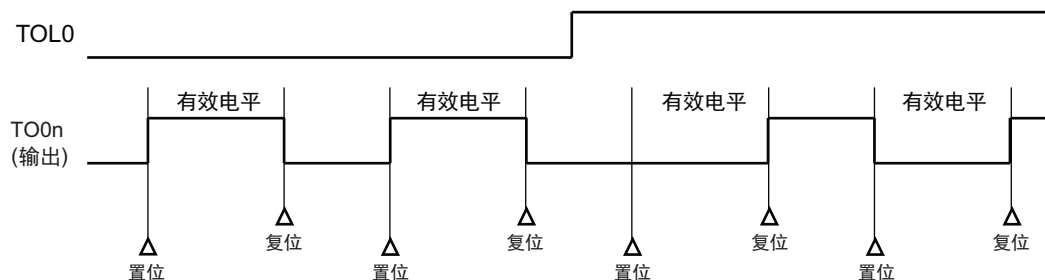
## (3) 有关从属通道输出模式 (TOM0n=1) 的 TO0mn 引脚变化

## (a) 在定时器运行中更改定时器输出电平寄存器 0 (TOL0) 的设定的情况

如果在定时器运行中更改 TOL0 寄存器的设定, 就在满足 TO0n 引脚变化条件时设定有效。无法通过改写 TOL0 寄存器来改变 TO0n 引脚的输出电平。

当 TOM0n 位为“1”时, 在定时器运行中 (TE0n=1) 更改 TOL0 寄存器的值时的运行如下所示。

图 6-31 在定时器运行中更改 TOL0 寄存器的内容时的运行



备注 1. 置位: TO0n 引脚的输出信号从无效电平变为有效电平。

复位: TO0n 引脚的输出信号从有效电平变为无效电平。

2. n: 通道号 (n=0 ~ 7)

## (b) 置位 / 复位时序

为了在 PWM 输出时实现 0%/100% 输出, 通过从属通道将产生主控通道定时器中断 (INTTM0n) 时的 TO0n 引脚 / TO0n 位的设定时序延迟 1 个计数时钟。

当置位条件和复位条件同时产生时, 优先复位条件。

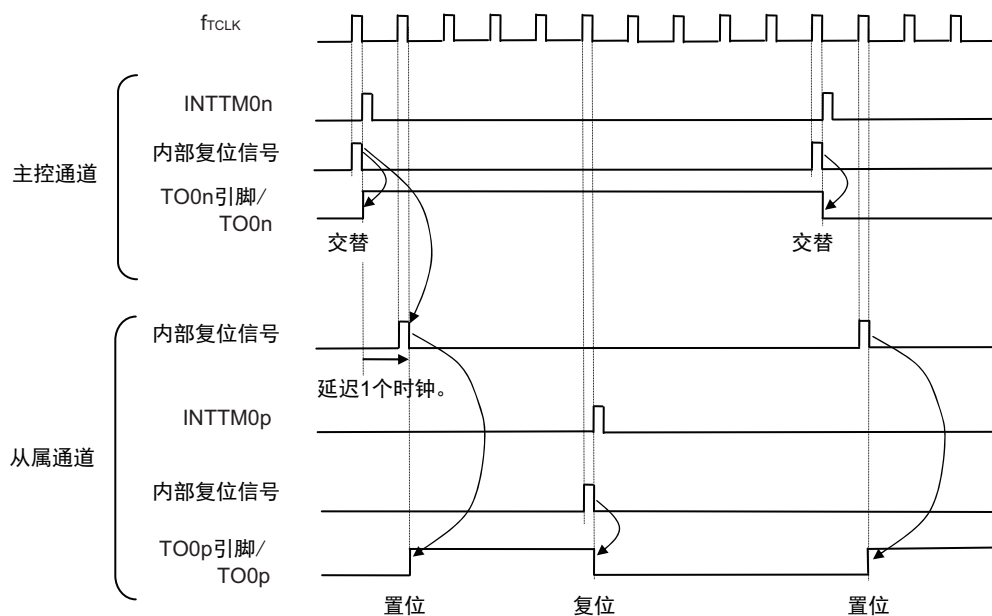
按照以下方法设定主控 / 从属通道时的置位 / 复位运行状态如图 6-32 所示。

主控通道: TOE0n=1、TOM0n=0、TOL0n=0

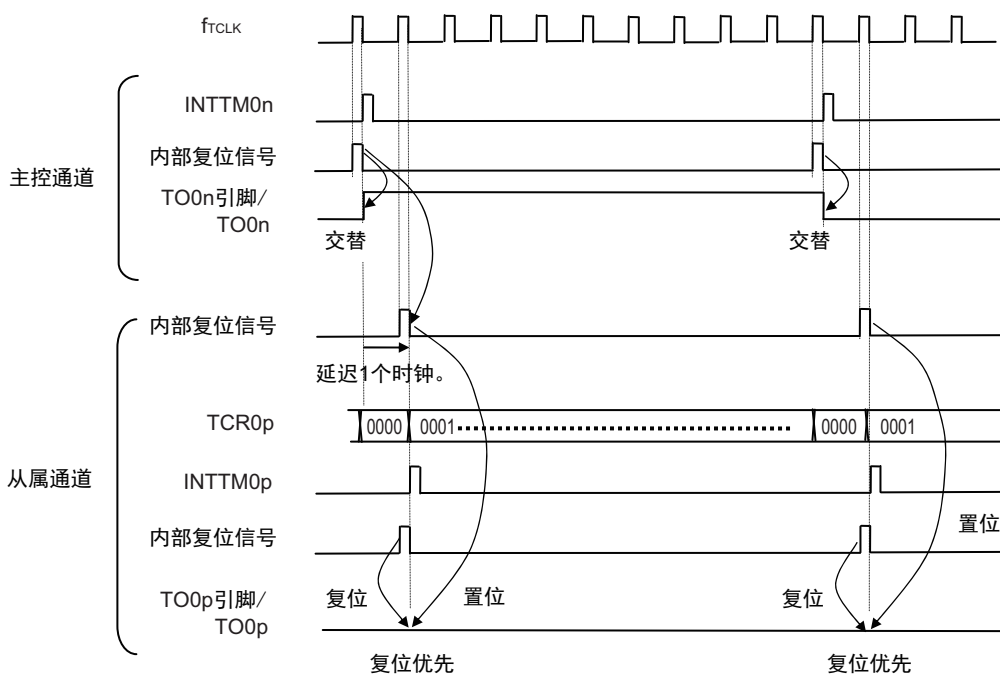
从属通道: TOE0p=1、TOM0p=1、TOL0p=0

图 6-32 置位 / 复位时序运行状态

## (1) 基本运行时序



## (2) 0% 占空比的运行时序



备注 1. 内部复位信号: TO0n 引脚的复位 / 交替信号

内部置位信号: TO0n 引脚的置位信号

2. n: 通道号

n=0 ~ 7 (主控通道: n=0、2、4、6)

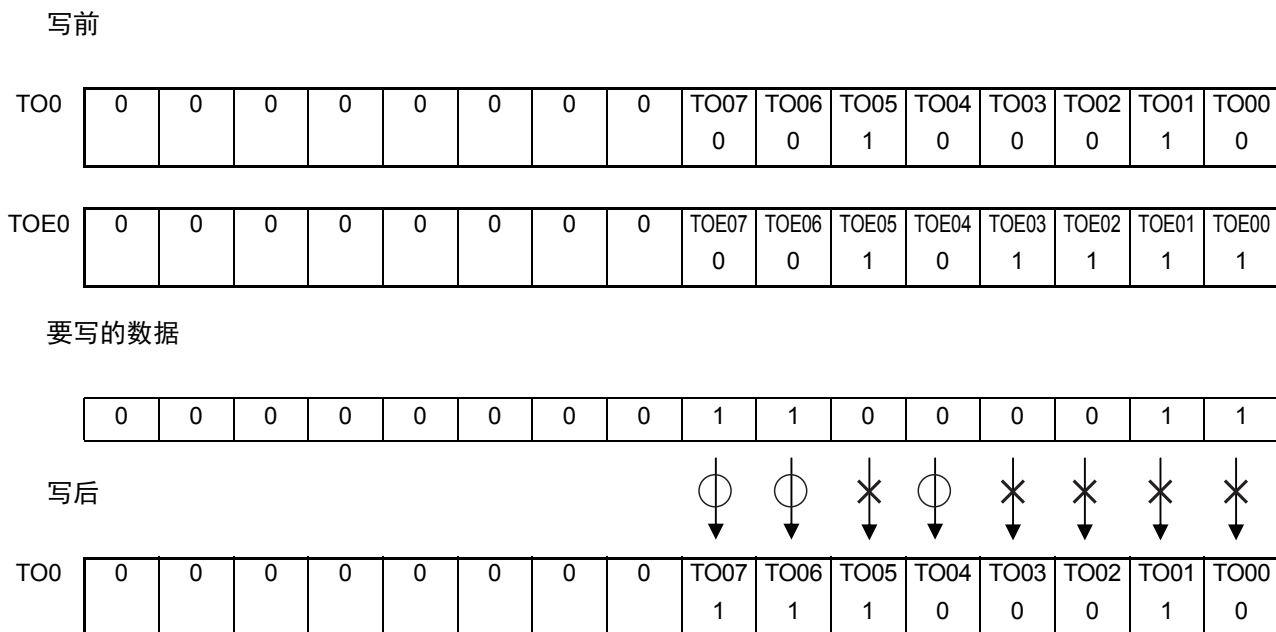
p: 从属通道号

$n < p \leq 7$

### 6.6.4 TO0n 位的一次性操作

和定时器通道开始寄存器 0 (TS0) 相同, 定时器输出寄存器 0 (TO0) 有全部通道的设定位 (TO0n), 因此能一次性地操作全部通道的 TO0n 位。另外, 能只给想作为操作对象的通道输出 (TO0n) 的 TO0n 位写数据 (TOE0n=0), 因此也能只操作任意的位。

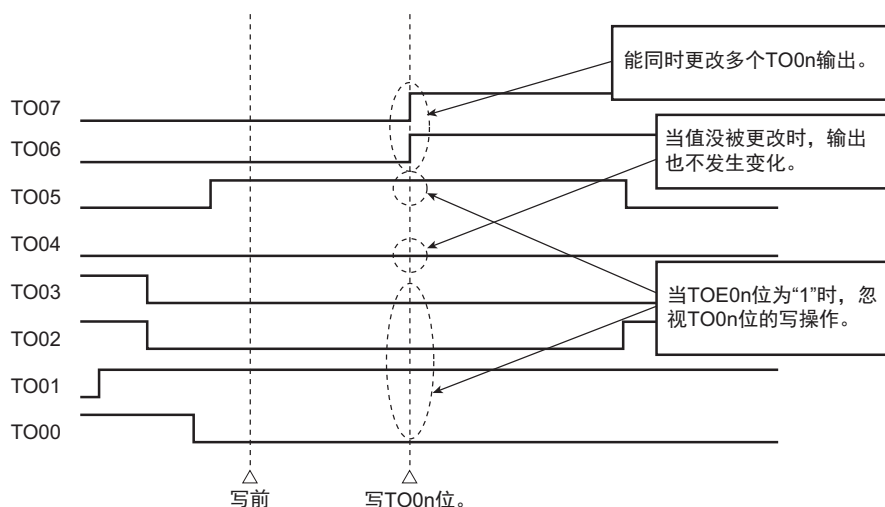
图 6-33 TO0n 位的一次性操作例子



只能写 TOE0n 位为“0”的 TO0n 位, 忽视 TOE0n 位为“1”的 TO0n 位的写操作。

TOE0n 位为“1”的 TO0n (通道输出) 不受写操作的影响, 即使写 TO0n 位也被忽视, 由定时器运行引起的输出变化正常进行。

图 6-34 一次性操作 TO0n 位时的 TO0n 引脚状态



**注意** 在定时器输出允许状态 (TOE0n=1) 下, 即使各通道的定时器中断 (INTTM0n) 引起的输出和 TO0n 位的写操作发生竞争, TO0n 引脚也能正常输出。

**备注** n: 通道号 (n=0 ~ 7)

### 6.6.5 有关开始计数时的定时器中断和 TO0n 引脚输出

在间隔定时器模式或者捕捉模式中，定时器模式寄存器 0n (TMR0n) 的 MD0n0 位是设定是否在开始计数时产生定时器中断的位。

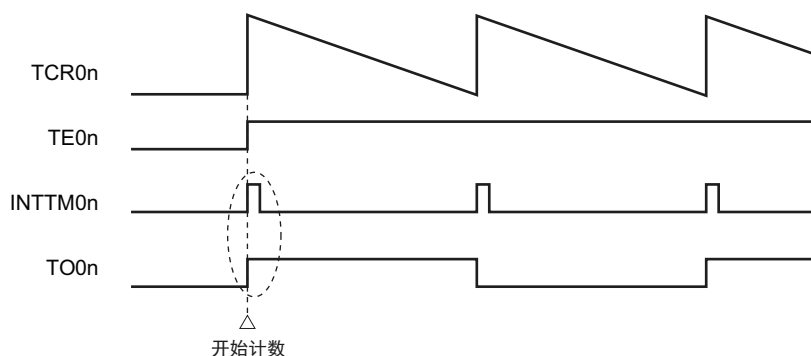
当 MD0n0 位为“1”时，能通过产生定时器中断 (INTTM0n) 得知计数的开始时序。

在其他模式中，不控制开始计数时的定时器中断和 TO0n 输出。

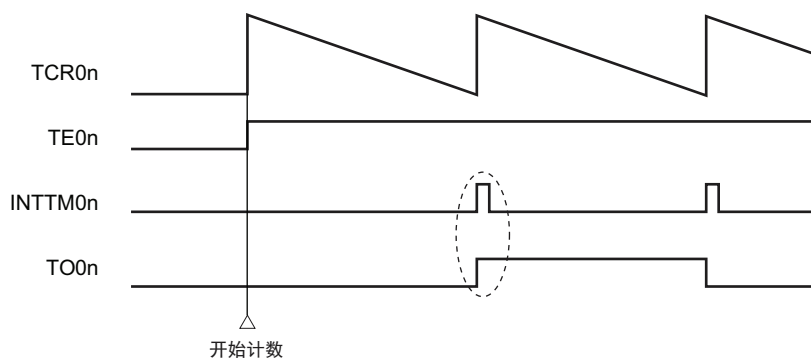
设定为间隔定时器模式 (TOE0n=1、TOM0n=0) 时的运行例子如下所示。

图 6-35 开始计数时的定时器中断和 TO0n 输出的运行例子

#### (a) MD0n0 位为“1”的情况



#### (b) MD0n0 位为“0”的情况



当 MD0n0 位为“1”时，在开始计数时输出定时器中断 (INTTM0n) 并且 TO0n 进行交替输出。

当 MD0n0 位为“0”时，在开始计数时不输出定时器中断 (INTTM0n) 并且 TO0n 也不发生变化，而在对 1 个周期进行计数后输出 INTTM0n 并且 TO0n 进行交替输出。

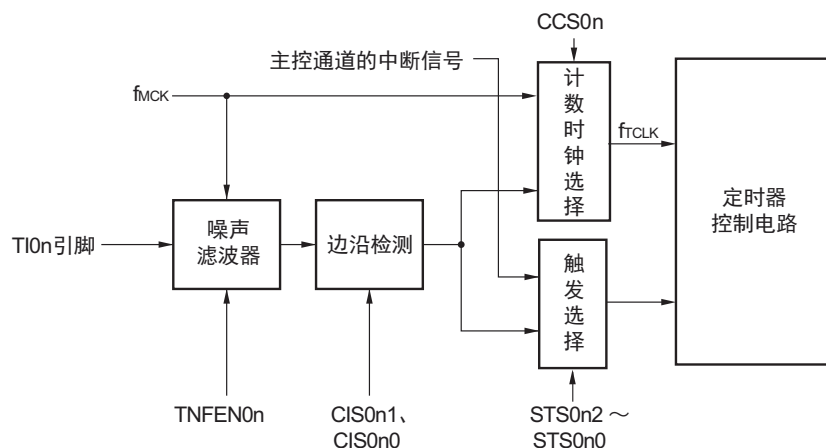
备注 n: 通道号 (n=0 ~ 7)

## 6.7 定时器输入（TI0n）的控制

### 6.7.1 TI0n 的输入电路结构

定时器输入引脚的信号经过噪声滤波器和边沿检测电路输入到定时器控制电路。对于需要消除噪声的引脚，必须将对应引脚的噪声滤波器设定为有效。输入电路的结构图如图 6-36 所示。

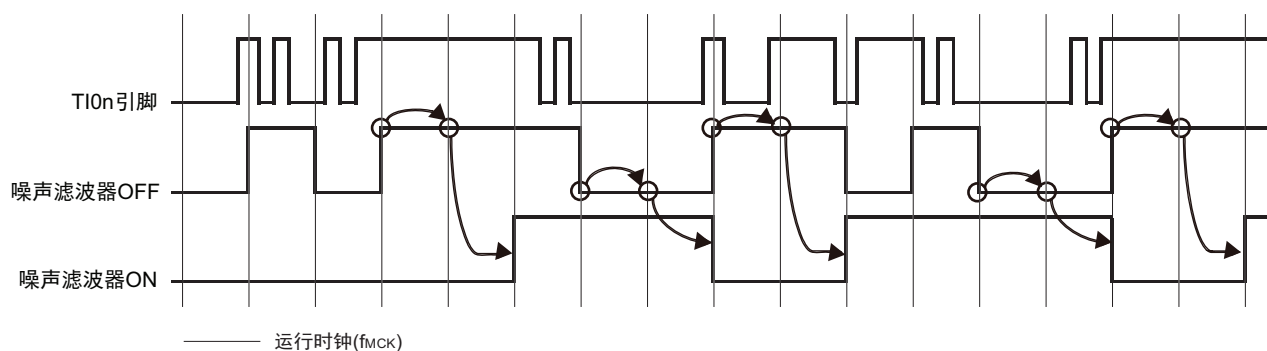
图 6-36 输入电路的结构图



### 6.7.2 噪声滤波器

噪声滤波器无效时，只通过通道 n 的运行时钟（ $f_{MCK}$ ）进行同步。噪声滤波器有效时，在通过通道 n 的运行时钟（ $f_{MCK}$ ）进行同步后，执行 2 个时钟的一致检测。在 TI0n 输入引脚的噪声滤波器 ON/OFF 时经过噪声滤波器电路后的波形如图 6-37 所示。

图 6-37 TI0n 输入引脚的噪声滤波器 ON/OFF 时的采样波形



### 6.7.3 进行通道输入操作时的注意事项

在设定为不使用定时器输入引脚时，不向噪声滤波器电路提供运行时钟。因此，在设定为使用定时器输入引脚后，到设定定时器输入引脚的对应通道的运行允许触发前，需要以下的等待时间。

1. 噪声滤波器 OFF 的情况

在从定时器模式寄存器 0n (TMR0n) 的 bit12 (CCS0n)、bit9 (STS0n1)、bit8 (STS0n0) 全部为“0”的状态，到将其中 1 位置位后，必须在至少经过 2 个运行时钟 ( $f_{MCK}$ ) 周期后，才能设定定时器通道开始寄存器 (TS0) 的运行允许触发。

2. 噪声滤波器 ON 的情况

在从定时器模式寄存器 0n (TMR0n) 的 bit12 (CCS0n)、bit9 (STS0n1)、bit8 (STS0n0) 全部为“0”的状态，到将其中 1 位置位后，必须在至少经过 4 个运行时钟 ( $f_{MCK}$ ) 周期后，才能设定定时器通道开始寄存器 (TS0) 的运行允许触发。



## 6.8 定时器阵列单元的独立通道运行功能

### 6.8.1 作为间隔定时器 / 方波输出的运行

#### (1) 间隔定时器

能用作以固定间隔产生 INTTM0n（定时器中断）的基准定时器。

中断产生周期能用以下计算式进行计算：

$$\text{INTTM0n（定时器中断）的产生周期} = \text{计数时钟周期} \times (\text{TDR0n 的设定值} + 1)$$

#### (2) 作为方波输出的运行

TO0n 在产生 INTTM0n 的同时进行交替输出，输出占空比为 50% 的方波。

TO0n 输出方波的周期和频率能用以下计算式进行计算：

$$\bullet \text{ TO0n 输出的方波周期} = \text{计数时钟周期} \times (\text{TDR0n 的设定值} + 1) \times 2$$

$$\bullet \text{ TO0n 输出的方波频率} = \text{计数时钟频率} / \{(\text{TDR0n 的设定值} + 1) \times 2\}$$

在间隔定时器模式中，定时器计数寄存器 0n（TCR0n）用作递减计数器。

在将定时器通道开始寄存器 0（TS0）的通道开始触发位（TS0n、TSH01、TSH03）置“1”后，通过第 1 个计数时钟将定时器数据寄存器 0n（TDR0n）的值装入 TCR0n 寄存器。此时，如果定时器模式寄存器 0n（TMR0n）的 MD0n0 位为“0”，就不输出 INTTM0n 并且 TO0n 也不进行交替输出。如果 TMR0n 寄存器的 MD0n0 位为“1”，就输出 INTTM0n 并且 TO0n 进行交替输出。

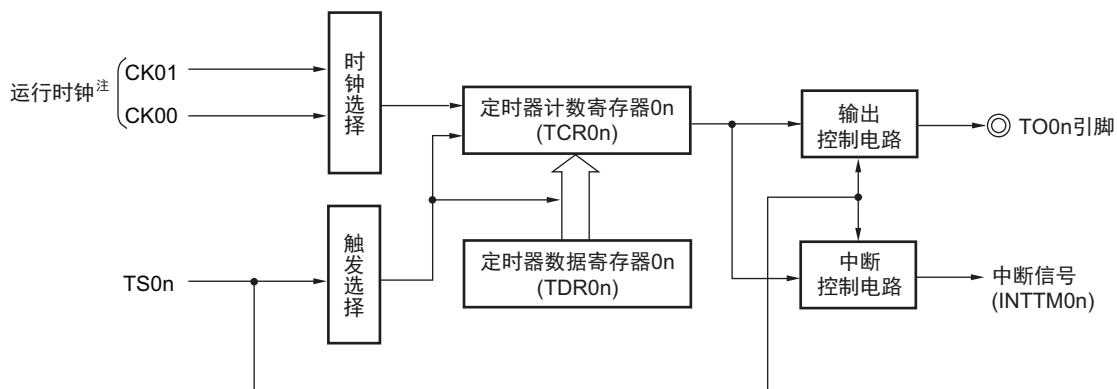
然后，TCR0n 寄存器通过计数时钟进行递减计数。

如果 TCR0n 变为“0000H”，就通过下一个计数时钟输出 INTTM0n 并且 TO0n 进行交替输出。同时，再次将 TDR0n 寄存器的值装入 TCR0n 寄存器。此后，继续同样的运行。

能随时改写 TDR0n 寄存器，改写的 TDR0n 寄存器的值从下一个周期开始有效。

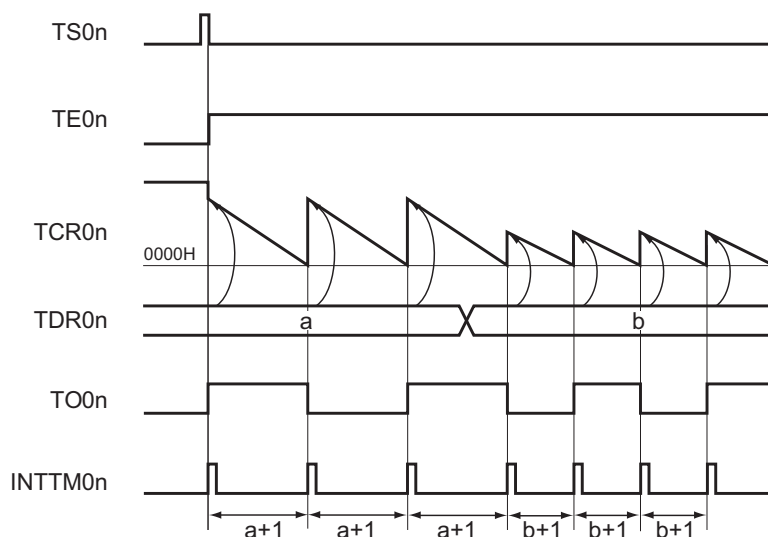
备注 n：通道号（n=0～7）

图 6-38 作为间隔定时器 / 方波输出运行的框图



注 在通道 1 和通道 3 时，能从 CK00 ~ CK03 中选择时钟。

图 6-39 作为间隔定时器 / 方波输出运行的基本时序例子 (MD0n0=1)

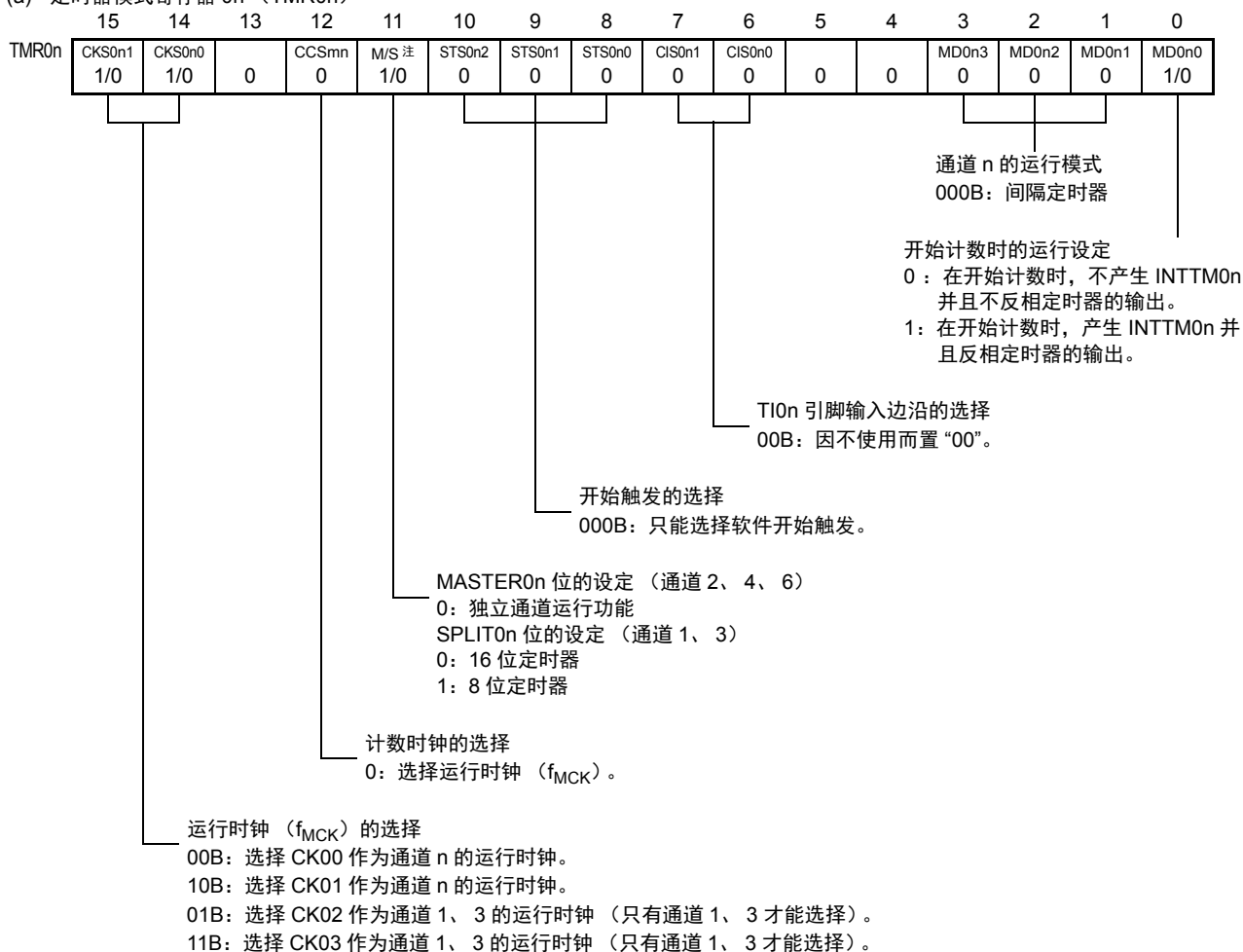


备注 1. n: 通道号 (n=0 ~ 7)

2. TS0n: 定时器通道开始寄存器 0 (TS0) 的 bit n
- TE0n: 定时器通道允许状态寄存器 0 (TE0) 的 bit n
- TCR0n: 定时器计数寄存器 0n (TCR0n)
- TDR0n: 定时器数据寄存器 0n (TDR0n)
- TO0n: TO0n 引脚输出信号

图 6-40 间隔定时器 / 方波输出时的寄存器设定内容例子

## (a) 定时器模式寄存器 0n (TMR0n)



## (b) 定时器输出寄存器 0 (TO0)

| bit n |      |
|-------|------|
| TO0   | TO0n |
|       | 1/0  |

0: 由 TO0n 输出“0”。  
1: 由 TO0n 输出“1”。

## (c) 定时器输出允许寄存器 0 (TOE0)

| bit n |       |
|-------|-------|
| TOE0  | TOE0n |
|       | 1/0   |

0: 停止由计数运行进行的 TO0n 输出。  
1: 允许由计数运行进行的 TO0n 输出。

## (d) 定时器输出电平寄存器 0 (TOL0)

| bit n |       |
|-------|-------|
| TOL0  | TOL0n |
|       | 0     |

0: 在 TOM0n=0 (主控通道输出模式) 时置“0”。

## (e) 定时器输出模式寄存器 0 (TOM0)

| bit n |       |
|-------|-------|
| TOM0  | TOM0n |
|       | 0     |

0: 设定主控通道输出模式。

注 TMR02、TMR04、TMR06: MASTER0n 位  
TMR01、TMR03: SPLIT0n 位  
TMR00、TMR05、TMR07: 固定为“0”。

备注 n: 通道号 (n=0 ~ 7)

图 6-41 间隔定时器 / 方波输出功能时的操作步骤

|                 | 软件操作                                                                                                              | 硬件状态                                                                                                                                 |
|-----------------|-------------------------------------------------------------------------------------------------------------------|--------------------------------------------------------------------------------------------------------------------------------------|
| TAU<br>初始<br>设定 | 将外围允许寄存器 0 (PER0) 的 TAU0EN 位置“1”。                                                                                 | 断电状态<br>(停止提供时钟, 不能写各寄存器。)                                                                                                           |
|                 | 设定定时器时钟选择寄存器 0 (TPS0)。<br>确定 CK00 和 CK01 (8 位定时器模式中确定 CK02 和 CK03) 的时钟频率。                                         | 上电状态, 各通道处于运行停止状态。<br>(开始提供时钟, 能写各寄存器。)                                                                                              |
| 通道初<br>始设定      | 设定定时器模式寄存器 0n (TMR0n) (确定通道的运行模式)。<br>给定时器数据寄存器 0n (TDR0n) 设定间隔 (周期) 值。                                           | 通道处于运行停止状态。<br>(提供时钟, 消耗一部分电力。)                                                                                                      |
|                 | 使用 TO0n 输出的情况:<br>将定时器输出模式寄存器 0 (TOM0) 的 TOM0n 位置“0” (主控通道输出模式)。<br>将 TOL0n 位置“0”。<br>设定 TO0n 位, 确定 TO0n 输出的初始电平。 | TO0n 引脚处于 Hi-Z 输出状态。                                                                                                                 |
| 开始<br>运行        | 将 TOE0n 位置“1”, 允许 TO0n 的运行。                                                                                       | 当端口模式寄存器为输出模式并且端口寄存器为“0”时, 输出 TO0n 初始设定的电平。                                                                                          |
|                 | 将端口寄存器和端口模式寄存器置“0”。                                                                                               | 因为通道处于运行停止状态, 所以 TO0n 不变。<br>TO0n 引脚输出 TO0n 设定的电平。                                                                                   |
| 运行中             | (只在使用 TO0n 输出并且重新开始时, 将 TOE0n 位置“1”)<br>将 TS0n (TSH01、TSH03) 位置“1”。<br>因为 TS0n (TSH01、TSH03) 位是触发位, 所以自动返回到“0”。   | TE0n (TEH01、TEH03) 位为“1”并且开始计数。<br>通过输入计数时钟将 TDR0n 寄存器的值装入定时器计数寄存器 0n (TCR0n)。当 TMR0n 寄存器的 MD0n0 位为“1”时, 产生 INTTM0n 并且 TO0n 进行交替输出。  |
|                 | 能任意更改 TDR0n 寄存器的设定值。<br>随时能读 TCR0n 寄存器。<br>不使用 TSR0n 寄存器。<br>禁止更改 TMR0n 寄存器、TOM0n 位和 TOL0n 位的设定值。                 | 计数器 (TCR0n) 进行递减计数。如果计数到“0000H”, 就再次将 TDR0n 寄存器的值装入 TCR0n 寄存器, 继续进行计数。当检测到 TCR0n 为“0000H”时, 产生 INTTM0n 并且 TO0n 进行交替输出。<br>此后, 重复此运行。 |
| 停止<br>运行        | 将 TT0n (TTH01、TTH03) 位置“1”。<br>因为 TT0n (TTH01、TTH03) 位是触发位, 所以自动返回到“0”。                                           | TE0n (TEH01、TEH0n) 位为“0”并且停止计数。<br>TCR0n 寄存器保持计数值而停止计数。<br>TO0n 输出不被初始化而保持状态。                                                        |
|                 | 将 TOE0n 位置“0”并且给 TO0n 位设定值。                                                                                       | TO0n 引脚输出 TO0n 位设定的电平。                                                                                                               |
| TAU<br>停止       | 要保持 TO0n 引脚输出电平的情况:<br>在给端口寄存器设定要保持的值后将 TO0n 位置“0”。                                                               | 通过端口功能保持 TO0n 引脚的输出电平。                                                                                                               |
|                 | 不需要保持 TO0n 引脚输出电平的情况:<br>不需要设定。<br>将 PER0 寄存器的 TAU0EN 位置“0”。                                                      | 断电状态<br>对全部电路和各通道的 SFR 进行初始化。<br>(TO0n 位变为“0”并且 TO0n 引脚变为端口功能)                                                                       |

备注 n: 通道号 (n=0 ~ 7)

### 6.8.2 作为外部事件计数器的运行

能用作事件计数器，对检测到的  $TI0n$  引脚输入的有效边沿（外部事件）进行计数，如果达到规定的计数值，就能用作产生中断请求的事件计数器。规定的计数值能用以下计算式进行计算：

$$\text{规定的计数值} = \text{TDR0n 的设定值} + 1$$

在事件计数器模式中，定时器计数寄存器  $0n$ （TCR0n）用作递减计数器。

通过将定时器通道开始寄存器  $0$ （TS0）的任意通道开始触发位（TS0n、TSH01、TSH03）置“1”，将定时器数据寄存器  $0n$ （TDR0n）的值装入 TCR0n 寄存器。

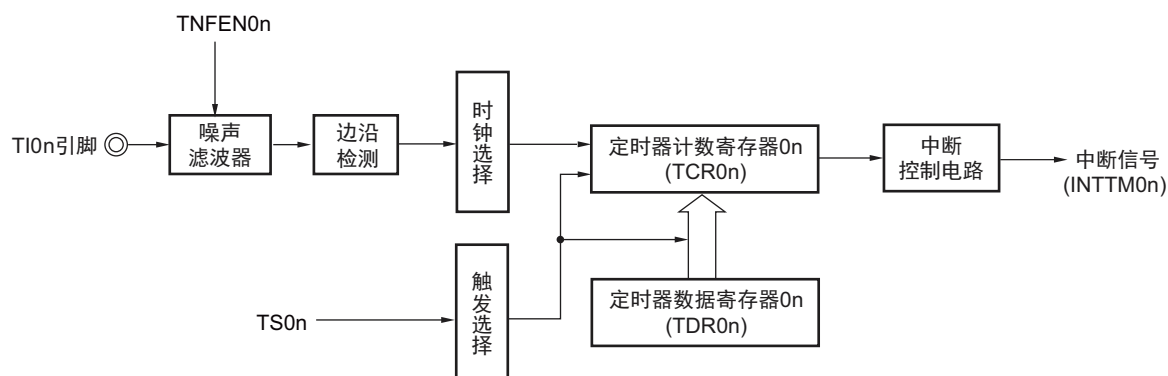
TCR0n 寄存器在检测到  $TI0n$  引脚输入的有效边沿的同时进行递减计数。如果 TCR0n 变为“0000H”，就再次装入 TDR0n 寄存器的值并且输出 INTTM0n。

此后，继续同样的运行。

因为  $TO0n$  引脚根据外部事件输出不规则的波形，所以必须将定时器输出允许寄存器  $0$ （TOE0）的  $TOE0n$  位置“0”，停止输出。

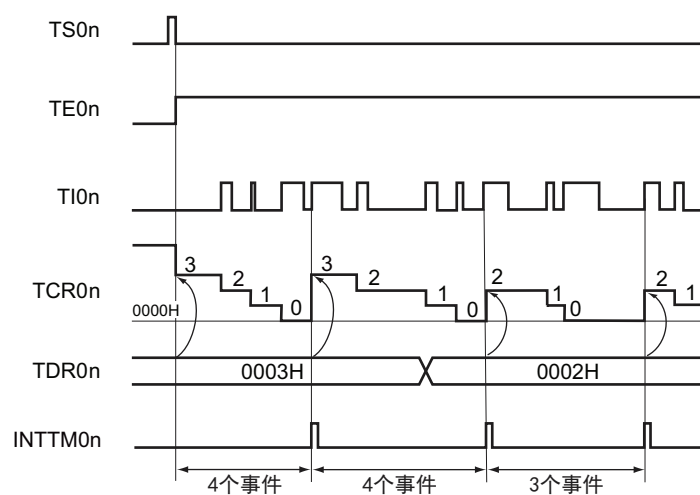
能随时改写 TDR0n 寄存器，改写的 TDR0n 寄存器的值在下一个计数期间有效。

图 6-42 作为外部事件计数器运行的框图



备注 n: 通道号 (n=0 ~ 7)

图 6-43 作为外部事件计数器运行的基本时序例子

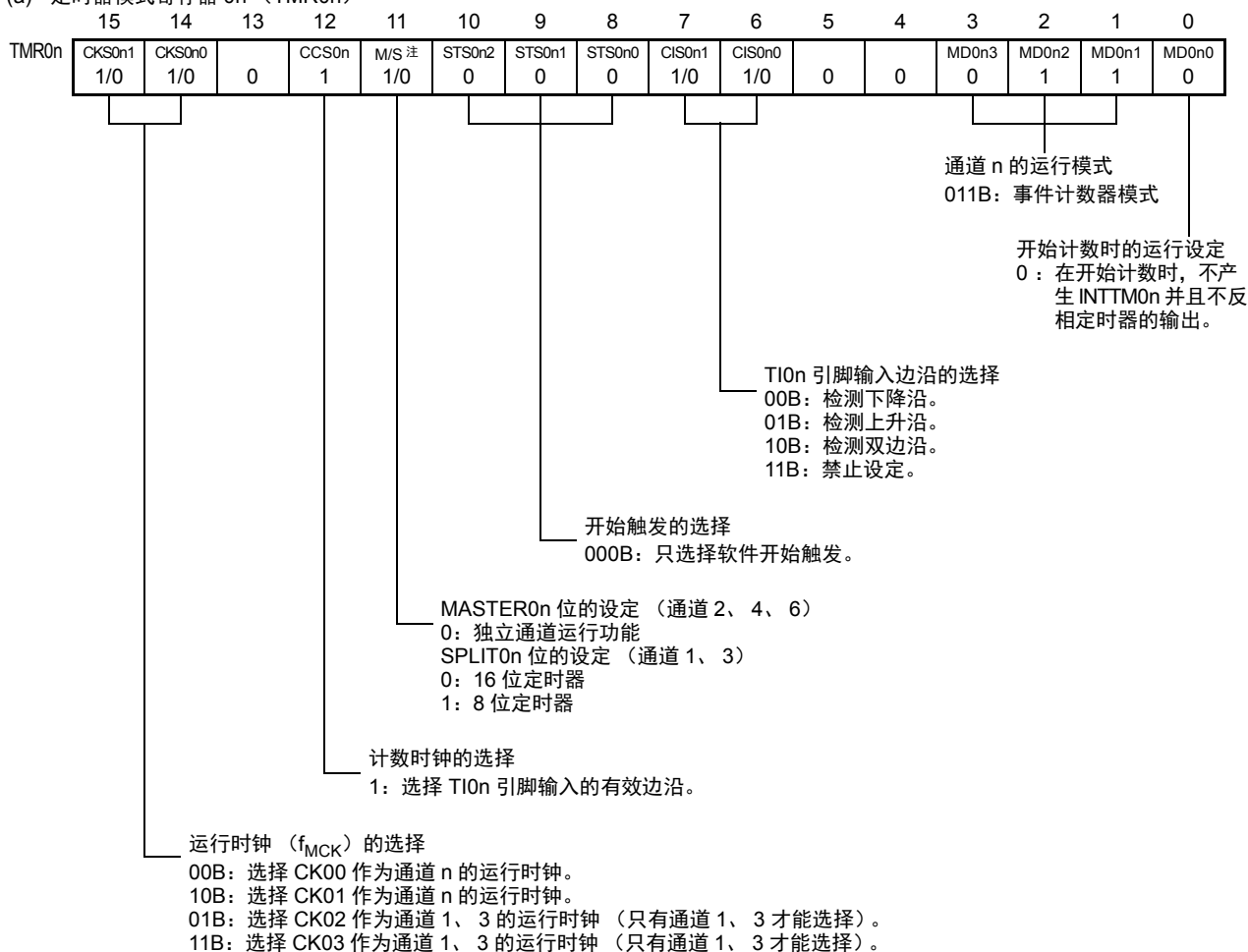


备注 1. n: 通道号 (n=0 ~ 7)

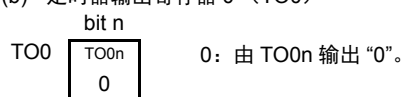
2. TS0n: 定时器通道开始寄存器 0 (TS0) 的 bit n
- TE0n: 定时器通道允许状态寄存器 0 (TE0) 的 bit n
- TI0n: TI0n 引脚输入信号
- TCR0n: 定时器计数寄存器 0n (TCR0n)
- TDR0n: 定时器数据寄存器 0n (TDR0n)

图 6-44 外部事件计数器模式时的寄存器设定内容例子

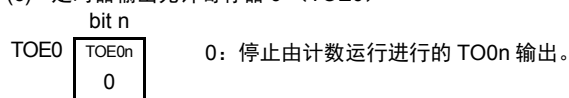
## (a) 定时器模式寄存器 0n (TMR0n)



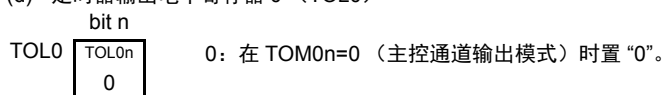
## (b) 定时器输出寄存器 0 (TO0)



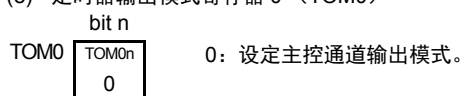
## (c) 定时器输出允许寄存器 0 (TOE0)



## (d) 定时器输出电平寄存器 0 (TOL0)



## (e) 定时器输出模式寄存器 0 (TOM0)



注 TMR02、TMR04、TMR06: MASTER0n 位  
TMR01、TMR03: SPLIT0n 位  
TMR00、TMR05、TMR07: 固定为 "0"。

备注 n: 通道号 (n=0 ~ 7)

图 6-45 外部事件计数器功能时的操作步骤

|                 | 软件操作                                                                                                                                                                                    | 硬件状态                                                                                                                                        |
|-----------------|-----------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|---------------------------------------------------------------------------------------------------------------------------------------------|
| TAU<br>初始<br>设定 | 将外围允许寄存器 0 (PER0) 的 TAU0EN 位置“1”。                                                                                                                                                       | 断电状态<br>(停止提供时钟, 不能写各寄存器。)                                                                                                                  |
|                 | 设定定时器时钟选择寄存器 0 (TPS0)。<br>确定 CK00 和 CK01 (8 位定时器模式中确定 CK02 和 CK03) 的时钟频率。                                                                                                               | 上电状态, 各通道处于运行停止状态。<br>(开始提供时钟, 能写各寄存器。)                                                                                                     |
| 通道初<br>始设定      | 将噪声滤波器允许寄存器 1 (NFEN1) 的对应位置“0” (OFF) 或者“1” (ON)。<br>设定定时器模式寄存器 0n (TMR0n) (确定通道的运行模式)。<br>给定时器数据寄存器 0n (TDR0n) 设定计数值。<br>设定噪声滤波器允许寄存器 1 (NFEN1)。<br>将定时器输出允许寄存器 0 (TOE0) 的 TOE0n 位置“0”。 | 通道处于运行停止状态。<br>(提供时钟, 消耗一部分电力。)                                                                                                             |
| 重新<br>开始<br>运行  | 开始<br>运行                                                                                                                                                                                | 将 TS0n 位置“1”。<br>因为 TS0n 位是触发位, 所以自动返回到“0”。                                                                                                 |
|                 | 运行中                                                                                                                                                                                     | TE0n 位为“1”并且开始计数。<br>将 TDR0n 寄存器的值装入定时器计数寄存器 0n (TCR0n), 进入 TI0n 引脚输入边沿的检测等待状态。                                                             |
|                 | 运行中                                                                                                                                                                                     | 能任意更改 TDR0n 寄存器的设定值。<br>随时能读 TCR0n 寄存器。<br>不使用 TSR0n 寄存器。<br>禁止更改 TMR0n 寄存器、TOM0n 位、TOL0n 位、TO0n 位和 TOE0n 位的设定值。                            |
|                 | 停止<br>运行                                                                                                                                                                                | 每当检测到 TI0n 引脚的输入边沿时, 计数器 (TCR0n) 就进行递减计数。如果计数到“0000H”, 就再次将 TDR0n 寄存器的值装入 TCR0n 寄存器, 继续进行计数。当检测到 TCR0n 为“0000H”时, 产生 INTTM0n。<br>此后, 重复此运行。 |
| TAU<br>停止       | 停止<br>运行                                                                                                                                                                                | 将 TT0n 位置“1”。<br>因为 TT0n 位是触发位, 所以自动返回到“0”。                                                                                                 |
|                 | TAU<br>停止                                                                                                                                                                               | TE0n 位为“0”并且停止计数。<br>TCR0n 寄存器保持计数值而停止计数。                                                                                                   |
|                 | 将 PER0 寄存器的 TAU0EN 位置“0”。                                                                                                                                                               | 断电状态<br>对全部电路和各通道的 SFR 进行初始化。                                                                                                               |

备注 n: 通道号 (n=0 ~ 7)



### 6.8.3 作为分频器的运行（只限于 30 引脚产品的通道 0）

能对 TI00 引脚输入的时钟进行分频并且用作 TO00 引脚输出的分频器。

TO00 输出的分频时钟频率能用以下计算式进行计算：

- 选择上升沿或者下降沿的情况：  
分频时钟频率 = 输入时钟频率 / {(TDR00 的设定值 + 1) × 2}
- 选择双边沿的情况：  
分频时钟频率 ≈ 输入时钟频率 / (TDR00 的设定值 + 1)

在间隔定时器模式中，定时器计数寄存器 00（TCR00）用作递减计数器。

在将定时器通道开始寄存器 0（TS0）的通道开始触发位（TS00）置“1”后，通过检测到 TI00 的有效边沿将定时器数据寄存器 00（TDR00）的值装入 TCR00 寄存器。此时，如果定时器模式寄存器 00（TMR00）的 MD000 位为“0”，就不输出 INTTM00 并且 TO00 不进行交替输出；如果 TMR00 寄存器的 MD000 位为“1”，就输出 INTTM00 并且 TO00 进行交替输出。

然后，TCR00 寄存器通过 TI00 引脚输入的有效边沿进行递减计数。如果 TCR00 变为“0000H”，TO00 就进行交替输出。同时，将 TDR00 寄存器的值装入 TCR00 寄存器，继续进行计数。

如果选择 TI00 引脚输入的双边沿检测，输入时钟的占空比误差就会影响 TO00 输出的分频时钟周期。

TO00 输出的时钟周期包含 1 个运行时钟周期的采样误差。

$$\text{TO00 输出的时钟周期} = \text{理想的 TO00 输出时钟周期} \pm \text{运行时钟周期（误差）}$$

能随时改写 TDR00 寄存器，改写的 TDR00 寄存器的值在下一个计数期间有效。

图 6-46 作为分频器运行的框图

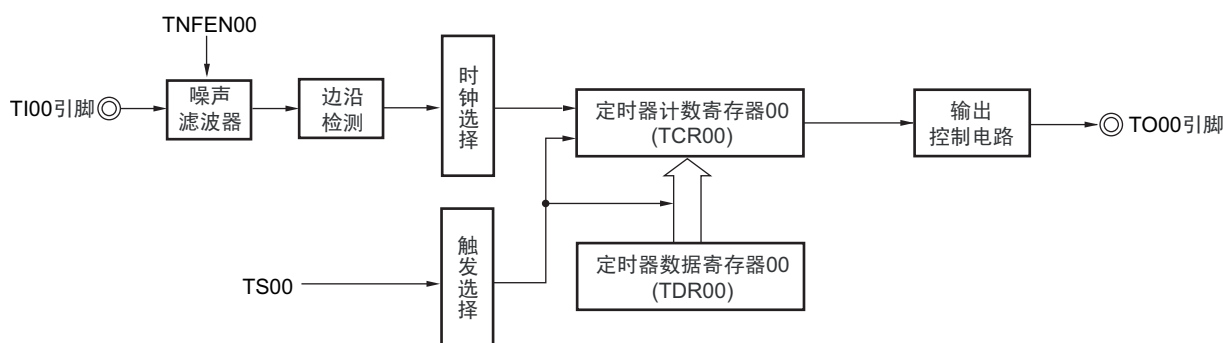
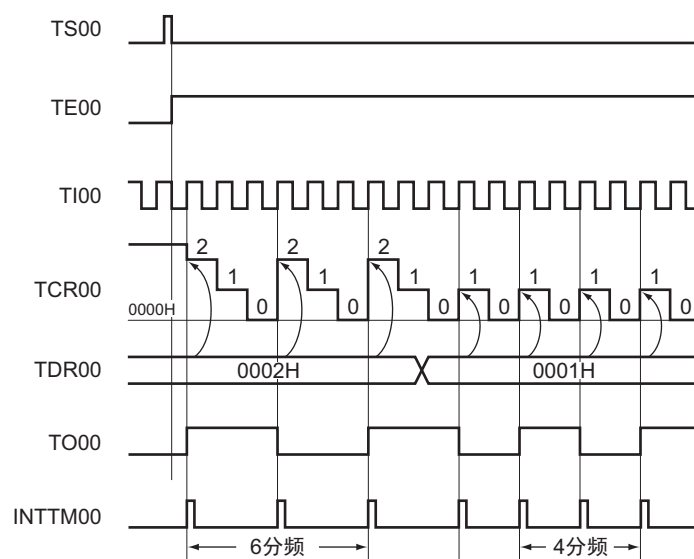


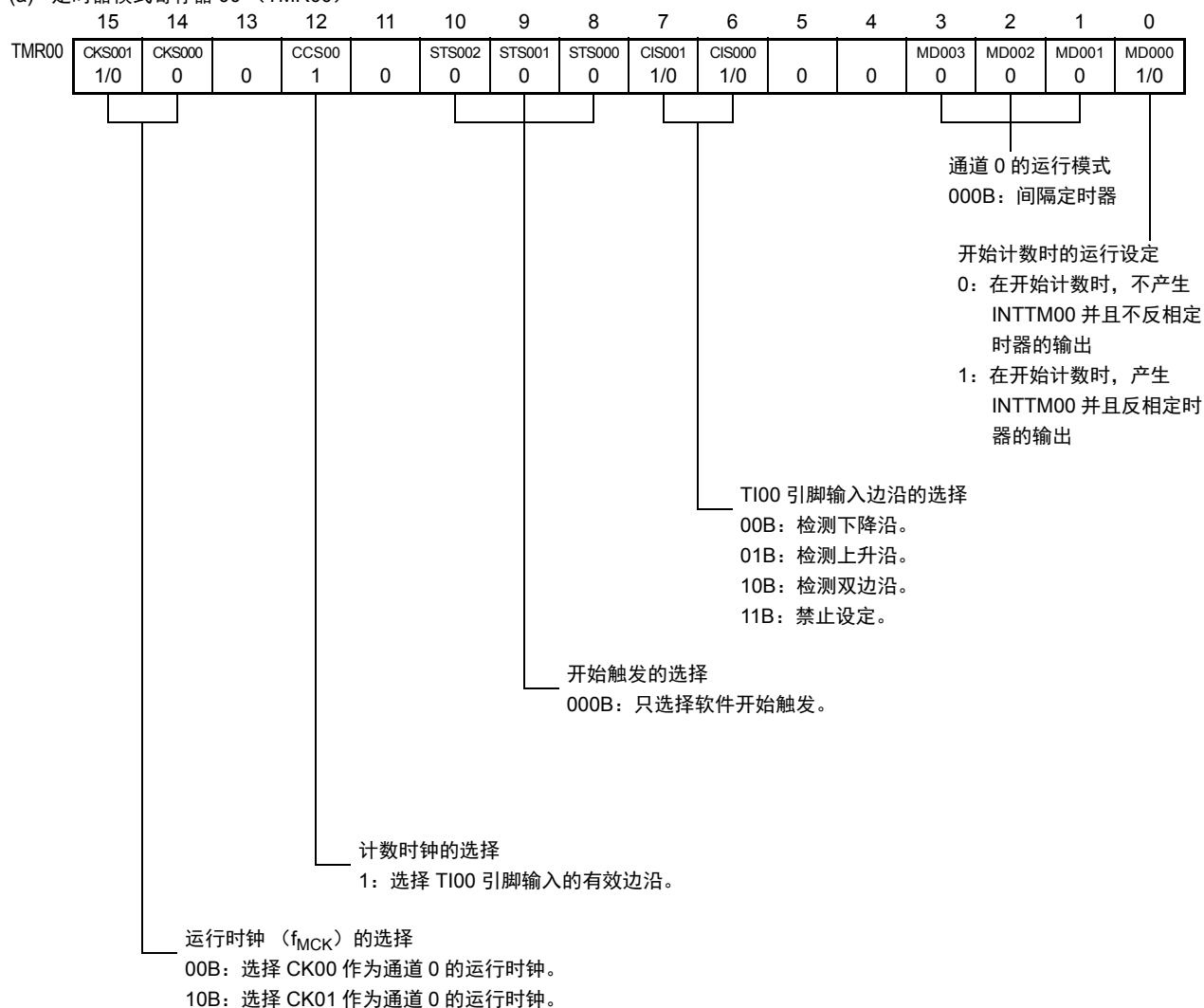
图 6-47 作为分频器运行的基本时序例子 (MD000=1)



- 备注
- TS00: 定时器通道开始寄存器 0 (TS0) 的 bit0
  - TE00: 定时器通道允许状态寄存器 0 (TE0) 的 bit0
  - TI00: TI00 引脚输入信号
  - TCR00: 定时器计数寄存器 00 (TCR00)
  - TDR00: 定时器数据寄存器 00 (TDR00)
  - TO00: TO00 引脚输出信号

图 6-48 作为分频器运行时的寄存器设定内容例子

## (a) 定时器模式寄存器 00 (TMR00)



## (b) 定时器输出寄存器 0 (TO0)

|      |                   |
|------|-------------------|
| bit0 |                   |
| TO0  | TO00              |
|      | 1/0               |
|      | 0: 由 TO00 输出 "0"。 |
|      | 1: 由 TO00 输出 "1"。 |

## (c) 定时器输出允许寄存器 0 (TOE0)

|      |                        |
|------|------------------------|
| bit0 |                        |
| TOE0 | TOE00                  |
|      | 1/0                    |
|      | 0: 停止由计数运行进行的 TO00 输出。 |
|      | 1: 允许由计数运行进行的 TO00 输出。 |

## (d) 定时器输出电平寄存器 0 (TOL0)

|      |                                |
|------|--------------------------------|
| bit0 |                                |
| TOL0 | TOL00                          |
|      | 0                              |
|      | 0: 在主导通道输出模式 (TOM00=0) 时置 "0"。 |

## (e) 定时器输出模式寄存器 0 (TOM0)

|      |                |
|------|----------------|
| bit0 |                |
| TOM0 | TOM00          |
|      | 0              |
|      | 0: 设定主导通道输出模式。 |

图 6-49 分频器功能时的操作步骤

|                 | 软件操作                                                | 硬件状态                                                                                                                             |
|-----------------|-----------------------------------------------------|----------------------------------------------------------------------------------------------------------------------------------|
| TAU<br>初始<br>设定 |                                                     | 断电状态<br>(停止提供时钟, 不能写各寄存器。)                                                                                                       |
|                 | 将外围允许寄存器 0 (PER0) 的 TAU0EN 位置“1”。                   | 上电状态, 各通道处于运行停止状态。<br>(开始提供时钟, 能写各寄存器。)                                                                                          |
|                 | 设定定时器时钟选择寄存器 0 (TPS0)。<br>确定 CK00 和 CK01 的时钟频率。     |                                                                                                                                  |
| 通道初<br>始设定      | 将噪声滤波器允许寄存器 1 (NFEN1) 的对应位置“0” (OFF) 或者“1” (ON)。    | 通道处于运行停止状态。<br>(提供时钟, 消耗一部分电力。)                                                                                                  |
|                 | 设定定时器模式寄存器 00 (TMR00) (确定通道的运行模式, 选择检测边沿)。          |                                                                                                                                  |
|                 | 给定时器数据寄存器 00 (TDR00) 设定间隔 (周期) 值。                   |                                                                                                                                  |
|                 | 将定时器输出模式寄存器 0 (TOM0) 的 TOM00 位置“0” (主控通道输出模式)。      | TO00 引脚处于 Hi-Z 输出状态。                                                                                                             |
|                 | 将 TOL00 位置“0”。                                      |                                                                                                                                  |
|                 | 设定 TO00 位并且确定 TO00 输出的初始电平。                         | 当端口模式寄存器为输出模式并且端口寄存器为“0”时, 输出 TO00 的初始设定电平。                                                                                      |
| 重新<br>开始<br>运行  | 将 TOE00 位置“1”, 允许 TO00 运行。                          | 因为通道处于运行停止状态, 所以 TO00 不变。                                                                                                        |
|                 | 将端口寄存器和端口模式寄存器置“0”。                                 | TO00 引脚输出 TO00 的设定电平。                                                                                                            |
|                 | 开始运行                                                | 将 TOE00 位置“1” (只限于重新开始运行)。                                                                                                       |
|                 | 将 TS00 位置“1”。                                       | TE00 位为“1”并且开始计数。                                                                                                                |
|                 | 因为 TS00 位是触发位, 所以自动返回到“0”。                          | 将 TDR00 寄存器的值装入定时器计数寄存器 00 (TCR00)。当 TMR00 寄存器的 MD000 位为“1”时, 产生 INTTM00 并且 TO00 进行交替输出。                                         |
|                 | 运行中                                                 | 能任意更改 TDR00 寄存器的设定值。<br>随时能读 TCR00 寄存器。<br>不使用 TSR00 寄存器。<br>能更改 TO0 寄存器和 TOE0 寄存器的设定值。<br>禁止更改 TMR00 寄存器、TOM00 位和 TOL00 位的设定值。  |
| 停止<br>运行        | 将 TT00 位置“1”。                                       | 计数器 (TCR00) 进行递减计数。如果计数到“0000H”, 就再次将 TDR00 寄存器的值装入 TCR00 寄存器, 继续进行计数。当检测到 TCR00 为“0000H”时, 产生 INTTM00 并且 TO00 进行交替输出。此后, 重复此运行。 |
|                 | 因为 TT00 位是触发位, 所以自动返回到“0”。                          | TE00 位为“0”并且停止计数。<br>TCR00 寄存器保持计数值而停止计数。<br>TO00 输出不被初始化而保持状态。                                                                  |
|                 | 将 TOE00 位置“0”并且给 TO00 位设定值。                         | TO00 引脚输出 TO00 的设定电平。                                                                                                            |
| TAU<br>停止       | 要保持 TO00 引脚输出电平的情况:<br>在给端口寄存器设定要保持的值后将 TO00 位置“0”。 | 通过端口功能保持 TO00 引脚的输出电平。                                                                                                           |
|                 | 不需要保持 TO00 引脚输出电平的情况:<br>不需要设定。                     |                                                                                                                                  |
|                 | 将 PER0 寄存器的 TAU0EN 位置“0”。                           | 断电状态<br>对全部电路和各通道的 SFR 进行初始化。<br>(TO00 位变为“0”并且 TO00 引脚变为端口功能)                                                                   |

### 6.8.4 作为输入脉冲间隔测量的运行

能在 TI0n 有效边沿捕捉计数值，测量 TI0n 输入脉冲的间隔。另外，在 TE0n 为“1”的期间，如果将软件操作（TS0n=1）设定为捕捉触发，就能捕捉计数值。

脉冲间隔能用以下计算式进行计算：

$$\text{TI0n 输入脉冲间隔} = \text{计数时钟的周期} \times ((10000\text{H} \times \text{TSR0n:OVF}) + (\text{TDR0n 的捕捉值} + 1))$$

**注意** 因为通过定时器模式寄存器 0n（TMR0n）的 CKS0n 位选择的运行时钟对 TI0n 引脚输入进行采样，所以产生最大 1 个运行时钟的误差。

在捕捉模式中，定时器计数寄存器 0n（TCR0n）用作递增计数器。

如果将定时器通道开始寄存器 0（TS0）的通道开始触发位（TS0n）置“1”，TCR0n 寄存器就通过计数时钟从“0000H”开始递增计数。

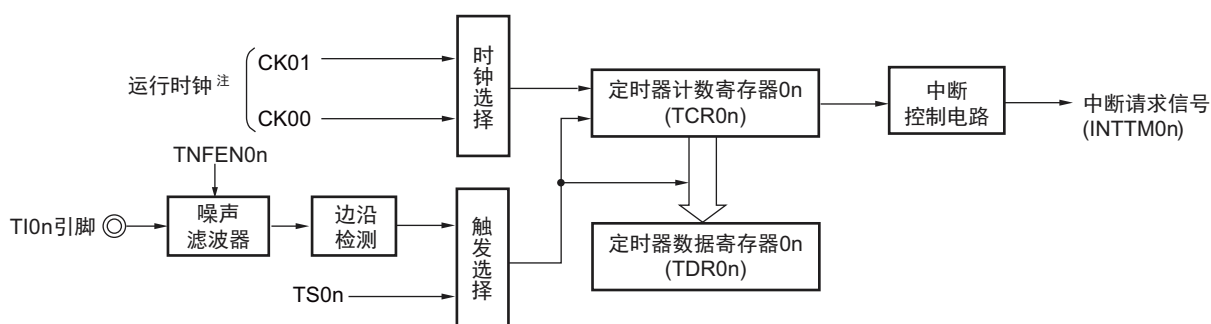
如果检测到 TI0n 引脚输入的有效边沿，就将 TCR0n 寄存器的计数值传送（捕捉）到定时器数据寄存器 0n（TDR0n），同时将 TCR0n 寄存器清“0000H”，然后输出 INTTM0n。此时，如果计数器发生上溢，就将定时器状态寄存器 0n（TSR0n）的 OVF 位置“1”。如果计数器没有发生上溢，就清除 OVF 位。此后，继续同样的运行。

在将计数值捕捉到 TDR0n 寄存器的同时，根据在测量期间是否发生上溢，更新 TSR0n 寄存器的 OVF 位，并且能确认捕捉值的上溢状态。

即使计数器进行了 2 个或者 2 个周期以上的完整计数，也认为发生上溢而将 TSR0n 寄存器的 OVF 位置“1”。但是，在发生 2 次或者 2 次以上的上溢时，无法通过 OVF 位正常测量间隔值。

将 TMR0n 寄存器的 STS0n2 ~ STS0n0 位置“001B”，将 TI0n 的有效边沿用于开始触发和捕捉触发。

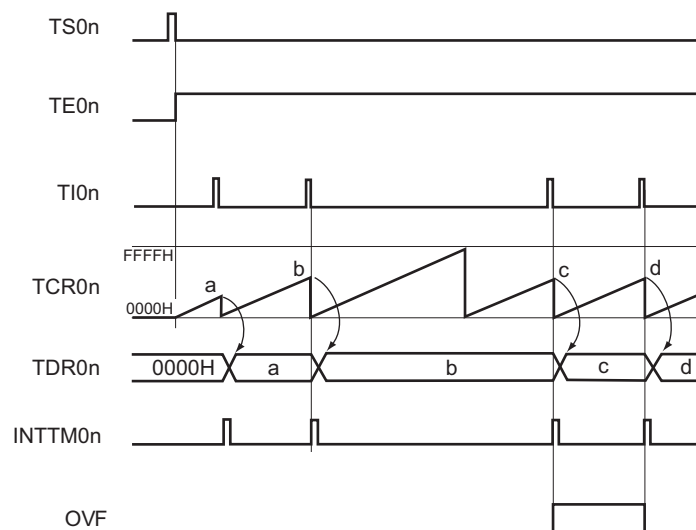
图 6-50 作为输入脉冲间隔测量运行的框图



**注** 在通道 1 和通道 3 时，能从 CK00、CK01、CK02 和 CK03 中选择时钟。

**备注** n：通道号（n=0 ~ 7）

图 6-51 作为输入脉冲间隔测量的运行基本时序例子 (MD0n0=0)

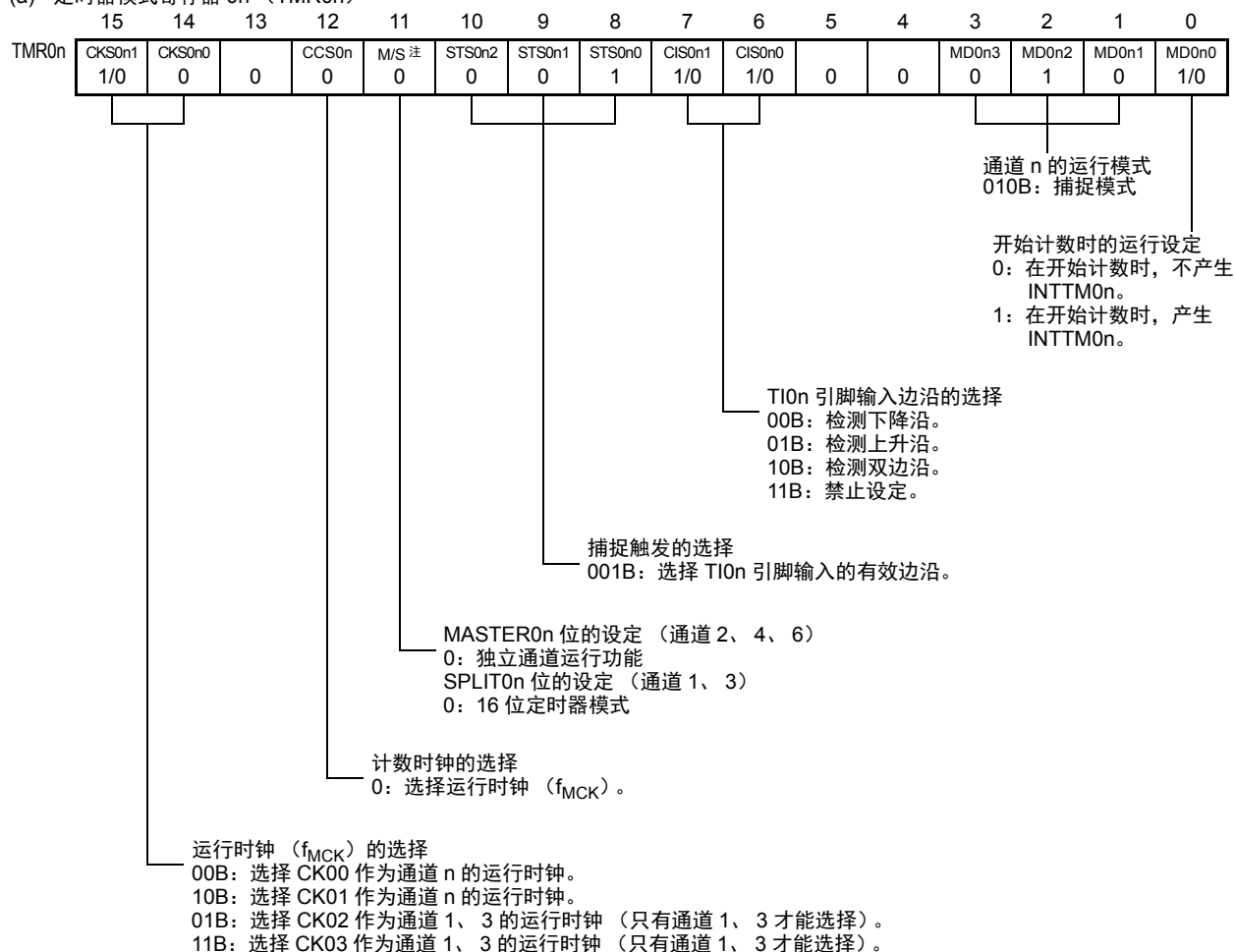


备注 1. n: 通道号 (n=0 ~ 7)

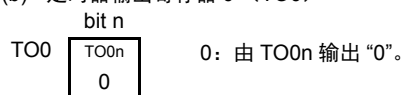
2. TS0n: 定时器通道开始寄存器 0 (TS0) 的 bit n
- TE0n: 定时器通道允许状态寄存器 0 (TE0) 的 bit n
- TI0n: TI0n 引脚输入信号
- TCR0n: 定时器计数寄存器 0n (TCR0n)
- TDR0n: 定时器数据寄存器 0n (TDR0n)
- OVF: 定时器状态寄存器 0n (TSR0n) 的 bit0

图 6-52 输入脉冲间隔测量时的寄存器设定内容例子

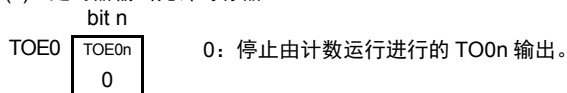
## (a) 定时器模式寄存器 0n (TMR0n)



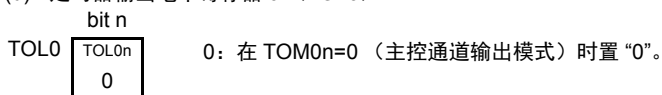
## (b) 定时器输出寄存器 0 (TO0)



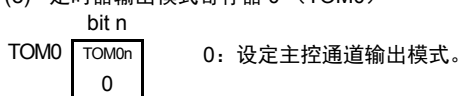
## (c) 定时器输出允许寄存器 0 (TOE0)



## (d) 定时器输出电平寄存器 0 (TOL0)



## (e) 定时器输出模式寄存器 0 (TOM0)



注 TMR02、TMR04、TMR06: MASTER0n 位  
TMR01、TMR03: SPLIT0n 位  
TMR00、TMR05、TMR07: 固定为 "0"。

备注 n: 通道号 (n=0 ~ 7)

图 6-53 输入脉冲间隔测量功能时的操作步骤

|                 | 软件操作                                                                                                                                                 | 硬件状态                                                                                                                                                                                                                                            |
|-----------------|------------------------------------------------------------------------------------------------------------------------------------------------------|-------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|
| TAU<br>初始<br>设定 |                                                                                                                                                      | 断电状态<br>(停止提供时钟, 不能写各寄存器。)                                                                                                                                                                                                                      |
|                 | 将外围允许寄存器 0 的 TAU0EN 位置“1”。→                                                                                                                          | 上电状态, 各通道处于运行停止状态。<br>(开始提供时钟, 能写各寄存器。)                                                                                                                                                                                                         |
|                 | 设定定时器时钟选择寄存器 0 (TPS0)。<br>确定 CK00 ~ CK03 的时钟频率。                                                                                                      |                                                                                                                                                                                                                                                 |
| 通道初<br>始设定      | 将噪声滤波器允许寄存器 1 (NFEN1) 的对应位置<br>“0” (OFF) 或者 “1” (ON)。<br>设定定时器模式寄存器 0n (TMR0n) (确定通道的<br>运行模式)。<br>设定噪声滤波器允许寄存器 1 (NFEN1)。                           | 通道处于运行停止状态。<br>(提供时钟, 消耗一部分电力。)                                                                                                                                                                                                                 |
| 开始<br>运行        | 将 TS0n 位置 “1”。→<br>因为 TS0n 位是触发位, 所以自动返回到 “0”。                                                                                                       | TE0n 位为 “1” 并且开始计数。<br>通过输入计数时钟将定时器计数寄存器 0n<br>(TCR0n) 清 “0000H”。当 TMR0n 寄存器的<br>MD0n0 位为 “1” 时, 产生 INTTM0n。                                                                                                                                    |
| 运行中             | 只能更改 TMR0n 寄存器的 CIS0n1 位和 CIS0n0 位<br>的设定值。<br>随时能读 TDR0n 寄存器。<br>随时能读 TCR0n 寄存器。<br>随时能读 TSR0n 寄存器。<br>禁止更改 TOM0n 位、TOL0n 位、TO0n 位和<br>TOE0n 位的设定值。 | 计数器 (TCR0n) 从 “0000H” 开始递增计数, 如果<br>检测到 TI0n 引脚输入的有效边沿或者将 TS0n 位置<br>“1”, 就将计数值传送 (捕捉) 到定时器数据寄存器<br>0n (TDR0n), 同时将 TCR0n 寄存器清 “0000H”<br>并且产生 INTTM0n。<br>此时, 如果发生上溢, 就将定时器状态寄存器 0n<br>(TSR0n) 的 OVF 位置位。如果不发生上溢, 就清<br>除 OVF 位。<br>此后, 重复此运行。 |
| 停止<br>运行        | 将 TT0n 位置 “1”。→<br>因为 TT0n 位是触发位, 所以自动返回到 “0”。                                                                                                       | TE0n 位变为 “0” 并且停止计数。<br>TCR0n 寄存器保持计数值而停止计数。<br>保持 TSR0n 寄存器的 OVF 位。                                                                                                                                                                            |
| TAU<br>停止       | 将 PER0 寄存器的 TAU0EN 位置 “0”。→                                                                                                                          | 断电状态<br>对全部电路和各通道的 SFR 进行初始化。                                                                                                                                                                                                                   |

备注 n: 通道号 (n=0 ~ 7)



### 6.8.5 作为输入信号高 / 低电平宽度测量的运行

能通过 TI0n 引脚输入的一个边沿开始计数并且在另一个边沿捕捉计数值，测量 TI0n 的信号宽度（高电平宽度 / 低电平宽度）。TI0n 的信号宽度能用以下计算式进行计算。

$$\text{TI0n 输入的信号宽度} = \text{计数时钟的周期} \times ((10000\text{H} \times \text{TSR0n.OVF}) + (\text{TDR0n 的捕捉值} + 1))$$

**注意** 因为通过定时器模式寄存器 0n (TMR0n) 的 CKS0n 位选择的运行时钟对 TI0n 引脚输入进行采样，所以产生最大 1 个运行时钟的误差。

在捕捉 & 单次计数模式中，定时器计数寄存器 0n (TCR0n) 用作递增计数器。

如果将定时器通道开始寄存器 0 (TS0) 的通道开始触发位 (TS0n) 置“1”，TE0n 位就变为“1”，并且进入 TI0n 引脚的开始边沿检测等待状态。

如果检测到 TI0n 引脚输入的开始边沿（在测量高电平宽度时为 TI0n 引脚输入的上升沿），就与计数时钟同步，从“0000H”开始递增计数。然后，如果检测到有效捕捉边沿（在测量高电平宽度时为 TI0n 引脚输入的下降沿），就在将计数值传送到定时器数据寄存器 0n (TDR0n) 的同时，输出 INTTM0n。此时，如果计数器发生上溢，就将定时器状态寄存器 0n (TSR0n) 的 OVF 位置位。如果计数器没有发生上溢，就清除 OVF 位。TCR0n 寄存器的值变为“传送到 TDR0n 寄存器的值 +1”而停止计数，并且进入 TI0n 引脚的开始边沿检测等待状态。此后，继续同样的运行。

在将计数值捕捉到 TDR0n 寄存器的同时，根据在测量期间是否发生上溢，更新 TSR0n 寄存器的 OVF 位，并且能确认捕捉值的上溢状态。

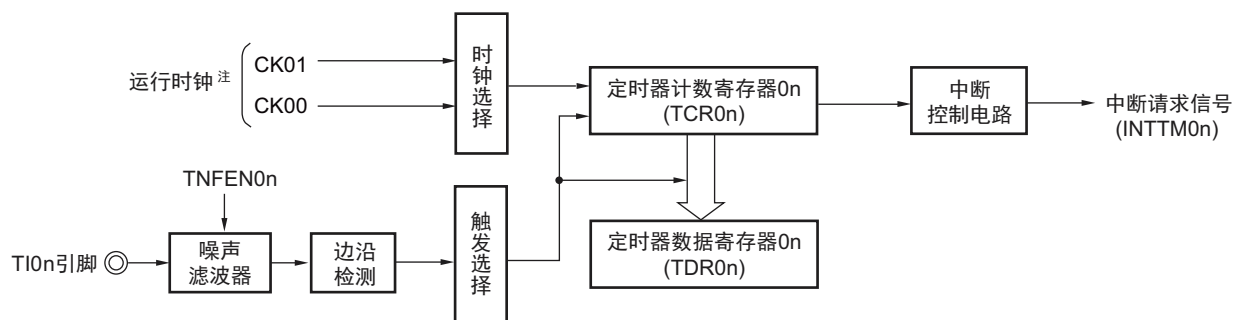
即使计数器进行了 2 个或者 2 个周期以上的完整计数，也认为发生上溢而将 TSR0n 寄存器的 OVF 位置“1”。但是，在发生 2 次或者 2 次以上的上溢时，无法通过 OVF 位正常测量间隔值。

能通过 TMR0n 寄存器的 CIS0n1 位和 CIS0n0 位来设定是测量 TI0n 引脚的高电平宽度还是低电平宽度。此功能是以测量 TI0n 引脚的输入信号宽度为目的，因此不能在 TE0n 位为“1”的期间将 TS0n 位置“1”。

TMR0n 寄存器的 CIS0n1、CIS0n0=10B：测量低电平宽度。

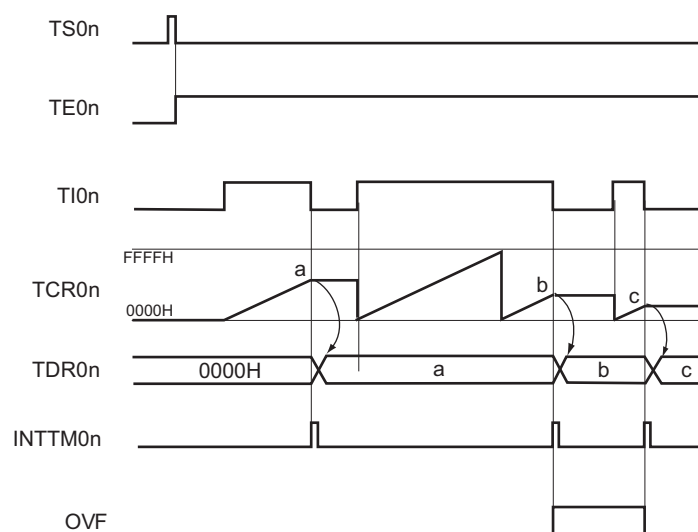
TMR0n 寄存器的 CIS0n1、CIS0n0=11B：测量高电平宽度。

图 6-54 作为输入信号高 / 低电平宽度测量运行的框图



**注** 在通道 1 和通道 3 时，能从 CK00、CK01、CK02 和 CK03 中选择时钟。

图 6-55 作为输入信号高 / 低电平宽度测量的运行基本时序例子

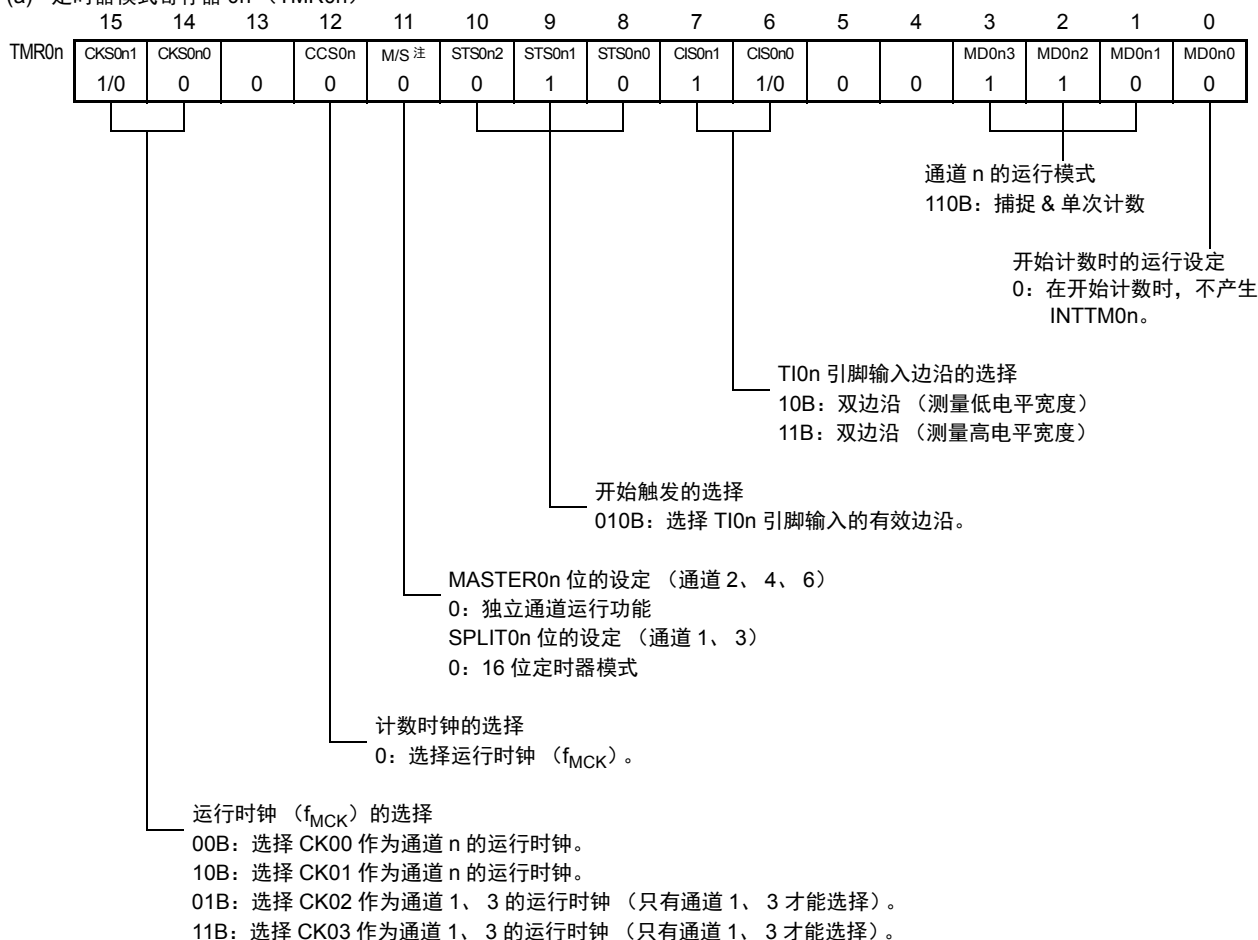


备注 1. n: 通道号 (n=0 ~ 7)

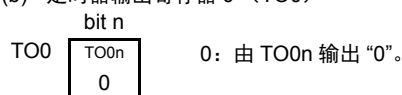
2. TS0n: 定时器通道开始寄存器 0 (TS0) 的 bit n
- TE0n: 定时器通道允许状态寄存器 0 (TE0) 的 bit n
- TI0n: TI0n 引脚输入信号
- TCR0n: 定时器计数寄存器 0n (TCR0n)
- TDR0n: 定时器数据寄存器 0n (TDR0n)
- OVF: 定时器状态寄存器 0n (TSR0n) 的 bit0

图 6-56 测量输入信号的高 / 低电平宽度时的寄存器设定内容例子

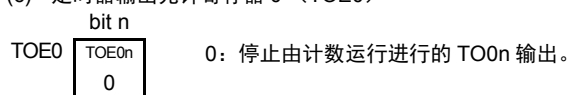
## (a) 定时器模式寄存器 0n (TMR0n)



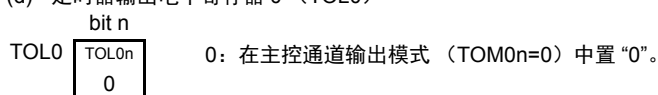
## (b) 定时器输出寄存器 0 (TO0)



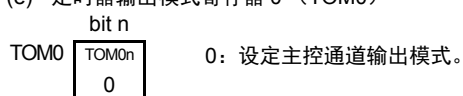
## (c) 定时器输出允许寄存器 0 (TOE0)



## (d) 定时器输出电平寄存器 0 (TOL0)



## (e) 定时器输出模式寄存器 0 (TOM0)



注 TMR02、TMR04、TMR06: MASTER0n 位  
TMR01、TMR03: SPLIT0n 位  
TMR00、TMR05、TMR07: 固定为 "0"。

备注 n: 通道号 (n=0 ~ 7)

图 6-57 输入信号高 / 低电平宽度测量功能时的操作步骤

|                 | 软件操作                                                                                                                                              | 硬件状态                                                                                                                                                                                                                       |
|-----------------|---------------------------------------------------------------------------------------------------------------------------------------------------|----------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|
| TAU<br>初始<br>设定 |                                                                                                                                                   | 断电状态<br>(停止提供时钟, 不能写各寄存器。)                                                                                                                                                                                                 |
|                 | 将外围允许寄存器 0 (PER0) 的 TAU0EN 位置“1”。                                                                                                                 | 上电状态, 各通道处于运行停止状态。<br>(开始提供时钟, 能写各寄存器。)                                                                                                                                                                                    |
|                 | 设定定时器时钟选择寄存器 0 (TPS0)。<br>确定 CK00 ~ CK03 的时钟频率。                                                                                                   |                                                                                                                                                                                                                            |
| 通道初<br>始设定      | 将噪声滤波器允许寄存器 1 (NFEN1) 的对应位置“0” (OFF) 或者“1” (ON)。<br>设定定时器模式寄存器 0n (TMR0n) (确定通道的运行模式)。<br>设定噪声滤波器允许寄存器 1 (NFEN1)。<br>将 TOE0n 位置“0”, 并且停止 TO0n 运行。 | 通道处于运行停止状态。<br>(提供时钟, 消耗一部分电力。)                                                                                                                                                                                            |
| 开始<br>运行        | 将 TS0n 位置“1”。                                                                                                                                     | TE0n 位为“1”并且进入 TI0n 引脚的开始边沿检测等待状态。                                                                                                                                                                                         |
|                 | 因为 TS0n 位是触发位, 所以自动返回到“0”。<br>检测 TI0n 引脚输入的计数开始边沿。                                                                                                | 将定时器计数寄存器 0n (TCR0n) 清“0000H”并且开始递增计数。                                                                                                                                                                                     |
| 运行中             | 能任意更改 TDR0n 寄存器的设定值。<br>随时能读 TCR0n 寄存器。<br>随时能读 TSR0n 寄存器。<br>禁止更改 TMR0n 寄存器、TOM0n 位、TOL0n 位、TO0n 位和 TOE0n 位的设定值。                                 | 在检测到 TI0n 引脚的开始边沿后, 计数器 (TCR0n) 从“0000H”开始递增计数。如果检测到 TI0n 引脚的捕捉边沿, 就将计数值传送到定时器数据寄存器 0n (TDR0n), 并且产生 INTTM0n。此时, 如果发生上溢, 就将定时器状态寄存器 0n (TSR0n) 的 OVF 位置位。如果没有发生上溢, 就清除 OVF 位。TCR0n 寄存器在检测到下一个 TI0n 引脚的开始边沿前停止计数。此后, 重复此运行。 |
| 停止<br>运行        | 将 TT0n 位置“1”。<br>因为 TT0n 位是触发位, 所以自动返回到“0”。                                                                                                       | TE0n 位为“0”并且停止计数。<br>TCR0n 寄存器保持计数值而停止计数。<br>保持 TSR0n 寄存器的 OVF 位。                                                                                                                                                          |
| TAU<br>停止       | 将 PER0 寄存器的 TAU0EN 位置“0”。                                                                                                                         | 断电状态<br>对全部电路和各通道的 SFR 进行初始化。                                                                                                                                                                                              |

重新  
开始  
运行

备注 n: 通道号 (n=0 ~ 7)

### 6.8.6 作为延迟计数器的运行

能通过  $TI0n$  引脚输入的有效边沿检测（外部事件）开始递减计数，并且以任意的设定间隔产生  $INTTM0n$ （定时器中断请求）。

在  $TE0n$  位为“1”的期间，能通过软件将  $TS0n$  位置“1”，开始递减计数，并且以任意的设定间隔产生  $INTTM0n$ （定时器中断请求）。

中断请求的产生周期能用以下计算式进行计算：

$$INTTM0n \text{（定时器中断请求）的产生周期} = \text{计数时钟的周期} \times (\text{TDR0n 的设定值} + 1)$$

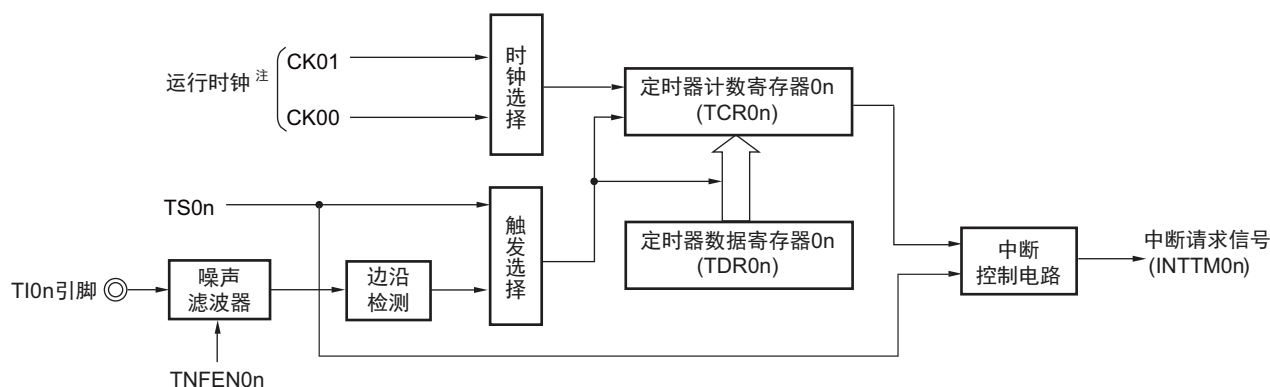
在单次计数模式中，定时器计数寄存器  $0n$ （ $TCR0n$ ）用作递减计数器。

如果将定时器通道开始寄存器 0（ $TS0$ ）的通道开始触发位（ $TS0n$ 、 $TSH01$ 、 $TSH03$ ）置“1”， $TE0n$  位、 $TEH01$  位和  $TEH03$  位就变为“1”，并且进入  $TI0n$  引脚的有效边沿检测等待状态。

通过  $TI0n$  引脚输入的有效边沿检测，开始  $TCR0n$  寄存器的运行，并且装入定时器数据寄存器  $0n$ （ $TDR0n$ ）的值。 $TCR0n$  寄存器通过计数时钟，从装入的  $TDR0n$  寄存器的值开始递减计数。如果  $TCR0n$  变为“0000H”，就输出  $INTTM0n$ ，并且在检测到下一个  $TI0n$  引脚输入的有效边沿前停止计数。

能随时改写  $TDR0n$  寄存器，改写的  $TDR0n$  寄存器的值从下一个周期开始有效。

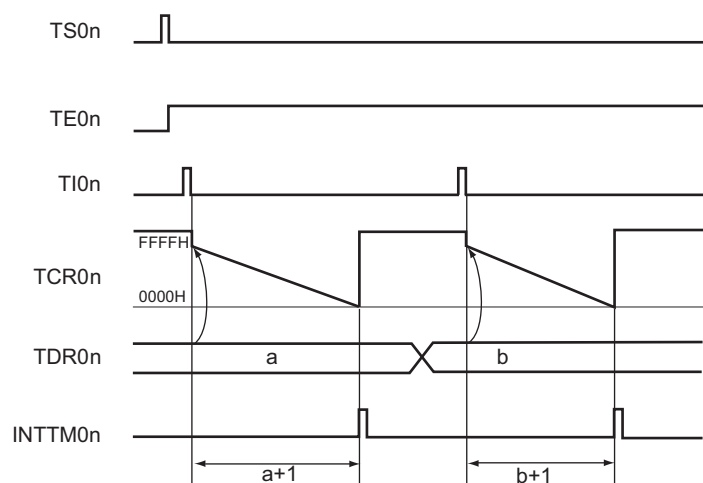
图 6-58 作为延迟计数器运行的框图



注 在通道 1 和通道 3 时，能从 CK00、CK01、CK02 和 CK03 中选择时钟。

备注 n: 通道号 (n=0 ~ 7)

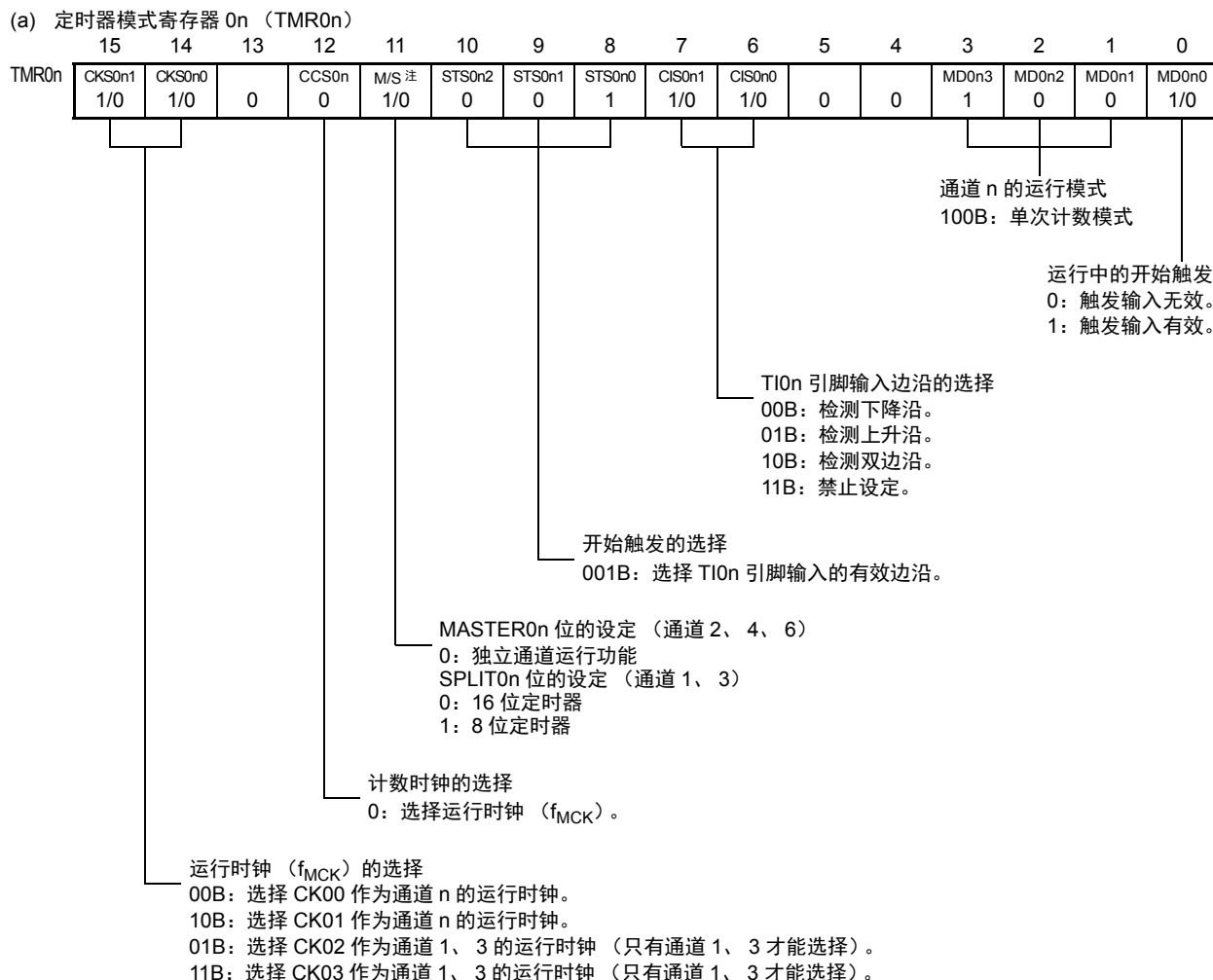
图 6-59 作为延迟计数器的运行基本时序例子



备注 1. n: 通道号 (n=0 ~ 7)

2. TS0n: 定时器通道开始寄存器 0 (TS0) 的 bit n
- TE0n: 定时器通道允许状态寄存器 0 (TE0) 的 bit n
- TI0n: TI0n 引脚输入信号
- TCR0n: 定时器计数寄存器 0n (TCR0n)
- TDR0n: 定时器数据寄存器 0n (TDR0n)

图 6-60 延迟计数器功能时的寄存器设定内容例子



## (b) 定时器输出寄存器 0 (TO0)

bit n  
TO0 

|      |
|------|
| TO0n |
| 0    |

 0: 由 TO0n 输出 "0"。

## (c) 定时器输出允许寄存器 0 (TOE0)

bit n  
TOE0 

|       |
|-------|
| TOE0n |
| 0     |

 0: 停止由计数运行进行的 TO0n 输出。

## (d) 定时器输出电平寄存器 0 (TOL0)

bit n  
TOL0 

|       |
|-------|
| TOL0n |
| 0     |

 0: 在主导通道输出模式 (TOM0n=0) 中置 "0"。

## (e) 定时器输出模式寄存器 0 (TOM0)

bit n  
TOM0 

|       |
|-------|
| TOM0n |
| 0     |

 0: 设定主导通道输出模式。

注 TMR02、TMR04、TMR06: MASTER0n 位  
TMR01、TMR03: SPLIT0n 位  
TMR00、TMR05、TMR07: 固定为 "0"。

备注 n: 通道号 (n=0 ~ 7)

图 6-61 延迟计数器功能时的操作步骤

|                 | 软件操作                                                                                                                                                                               | 硬件状态                                                                                                                         |
|-----------------|------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|------------------------------------------------------------------------------------------------------------------------------|
| TAU<br>初始<br>设定 |                                                                                                                                                                                    | 断电状态<br>(停止提供时钟, 不能写各寄存器。)                                                                                                   |
|                 | 将外围允许寄存器 0 (PER0) 的 TAU0EN 位置“1”。                                                                                                                                                  | 上电状态, 各通道处于运行停止状态。<br>(开始提供时钟, 能写各寄存器。)                                                                                      |
|                 | 设定定时器时钟选择寄存器 0 (TPS0)。<br>确定 CK00 和 CK01 (在 8 位定时器模式中确定 CK02 和 CK03) 的时钟频率。                                                                                                        |                                                                                                                              |
| 通道初<br>始设定      | 将噪声滤波器允许寄存器 1 (NFEN1) 的对应位置“0” (OFF) 或者“1” (ON)。<br>设定定时器模式寄存器 0n (TMR0n) (确定通道 n 的运行模式)。<br>给定时器数据寄存器 0n (TDR0n) 设定输出延迟。<br>设定噪声滤波器允许寄存器 1 (NFEN1)。<br>将 TOE0n 位置“0”并且停止 TO0n 运行。 | 通道处于运行停止状态。<br>(提供时钟, 消耗一部分电力。)                                                                                              |
| 开始<br>运行        | 将 TS0n 位置“1”。<br>因为 TS0n 位是触发位, 所以自动返回到“0”。                                                                                                                                        | TE0n 位为“1”并且进入开始触发检测 (检测 TI0n 引脚的有效边沿, 或者将 TS0n 位置“1”) 等待状态。                                                                 |
|                 | 通过检测到以下开始触发, 开始递减计数。<br>• 检测到 TI0n 引脚输入的有效边沿<br>• 通过软件将 TS0n 位置“1”                                                                                                                 | 将 TDR0n 寄存器的值装入定时器计数寄存器 0n (TCR0n)。                                                                                          |
|                 | 运行中<br>能任意更改 TDR0n 寄存器的设定值。<br>随时能读 TCR0n 寄存器。                                                                                                                                     | 计数器 (TCR0n) 进行递减计数。如果 TCR0n 计数到“0000H”, 就输出 INTTM0n, 直到下一个开始触发检测 (检测 TI0n 引脚输入的有效边沿, 或者将 TS0n 位置“1”) 前 TCR0n 为“0000H”并且停止计数。 |
| 停止<br>运行        | 将 TT0n 位置“1”。<br>因为 TT0n 位是触发位, 所以自动返回到“0”。                                                                                                                                        | TE0n 位为“0”并且停止计数。<br>TCR0n 寄存器保持计数值而停止计数。                                                                                    |
| TAU<br>停止       | 将 PER0 寄存器的 TAU0EN 位置“0”。                                                                                                                                                          | 断电状态<br>对全部电路和各通道的 SFR 进行初始化。                                                                                                |

重新  
开始  
运行

备注 n: 通道号 (n=0 ~ 7)



## 6.9 定时器阵列单元的多通道联动运行功能

### 6.9.1 作为单触发脉冲输出功能的运行

将 2 个通道成对使用，能通过 TI0n 引脚的输入生成任意延迟脉宽的单触发脉冲。  
延迟和脉宽能用以下计算式进行计算：

$$\begin{aligned} \text{延迟} &= \{\text{TDR0n (主控) 的设定值} + 2\} \times \text{计数时钟周期} \\ \text{脉宽} &= \{\text{TDR0p (从属) 的设定值}\} \times \text{计数时钟周期} \end{aligned}$$

在单次计数模式中，主控通道运行并且对延迟进行计数。通过开始触发的检测，主控通道的定时器计数寄存器 0n (TCR0n) 开始运行并且装入定时器数据寄存器 0n (TDR0n) 的值。TCR0n 寄存器通过计数时钟，从装入的 TDR0n 寄存器的值开始递减计数。如果 TCR0n 变为“0000H”，就输出 INTTM0n，并且在检测到下一个开始触发前停止计数。

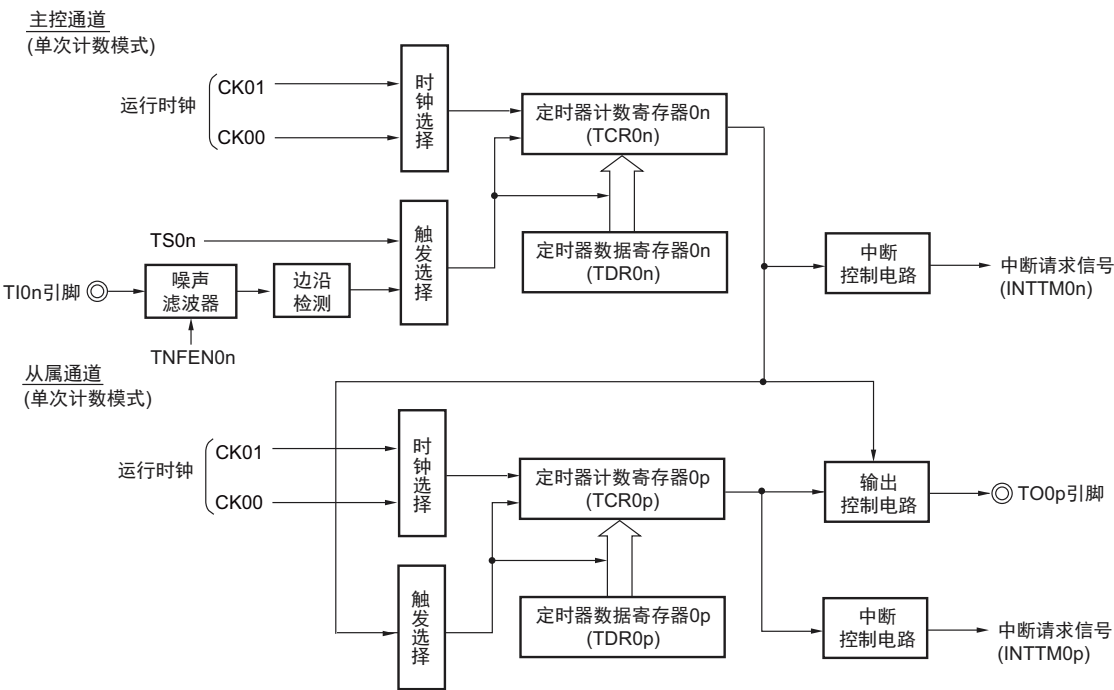
在单次计数模式中，从属通道运行并且对脉宽进行计数。将主控通道的 INTTM0n 作为开始触发，从属通道的 TCR0p 寄存器开始运行并且装入 TDR0p 寄存器的值。TCR0p 寄存器通过计数时钟，从装入的 TDR0p 寄存器值开始递减计数。如果计数值变为“0000H”，就输出 INTTM0p，并且在检测到下一个开始触发（主控通道的 INTTM0n）前停止计数。在从主控通道产生 INTTM0n 并且经过 1 个计数时钟后，TO0p 的输出电平变为有效电平，如果 TCR0p 变为“0000H”，就变为无效电平。

也能不使用 TI0n 引脚输入而将软件操作（TS0n=1）作为开始触发来输出单触发脉冲。

**注意** 因为主控通道的定时器数据寄存器 0n (TDR0n) 和从属通道的 TDR0p 寄存器的装入时序不同，所以如果在运行中改写 TDR0n 寄存器和 TDR0p 寄存器，就输出不正常的波形。必须在产生 INTTM0n 后改写 TDR0n 寄存器，并且在产生 INTTM0p 后改写 TDR0p 寄存器。

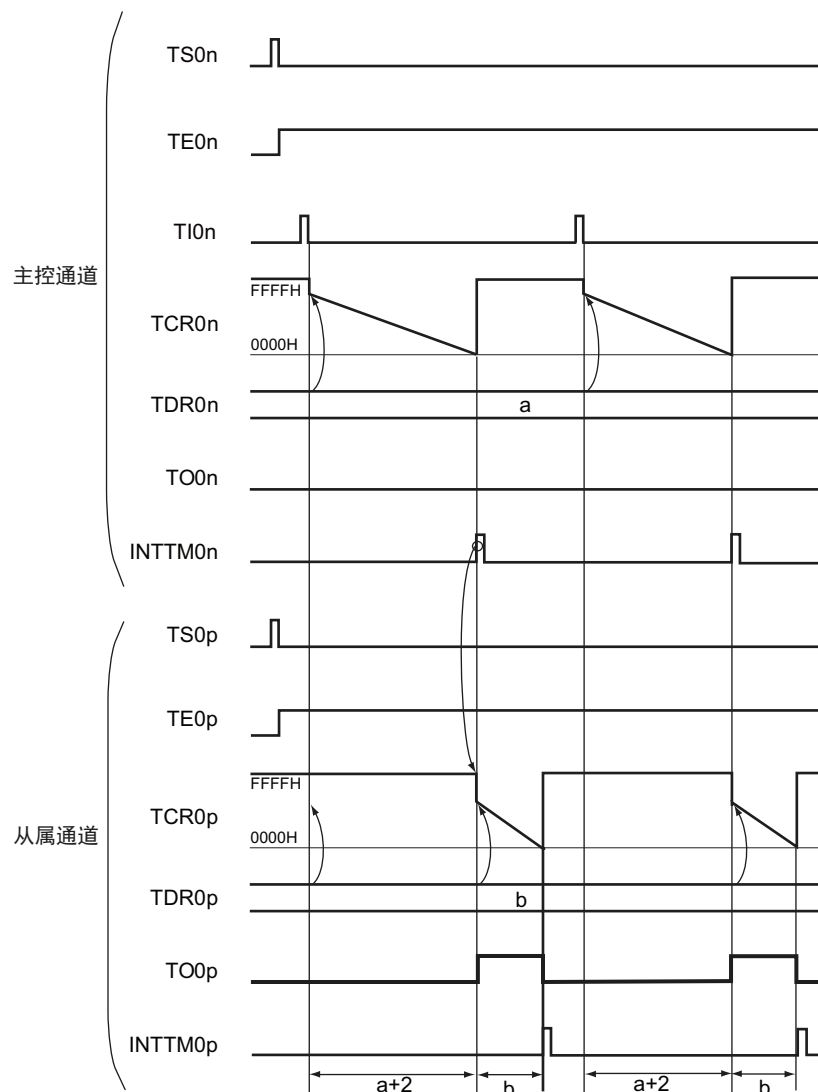
**备注** n: 主控通道号 (n=0、2、4、6)  
p: 从属通道号 (n < p ≤ 7)

图 6-62 作为单触发脉冲输出功能运行的框图



备注 n: 主控通道号 (n=0、2、4、6)  
p: 从属通道号 (n < p ≤ 7)

图 6-63 作为单触发脉冲输出功能的运行基本时序例子



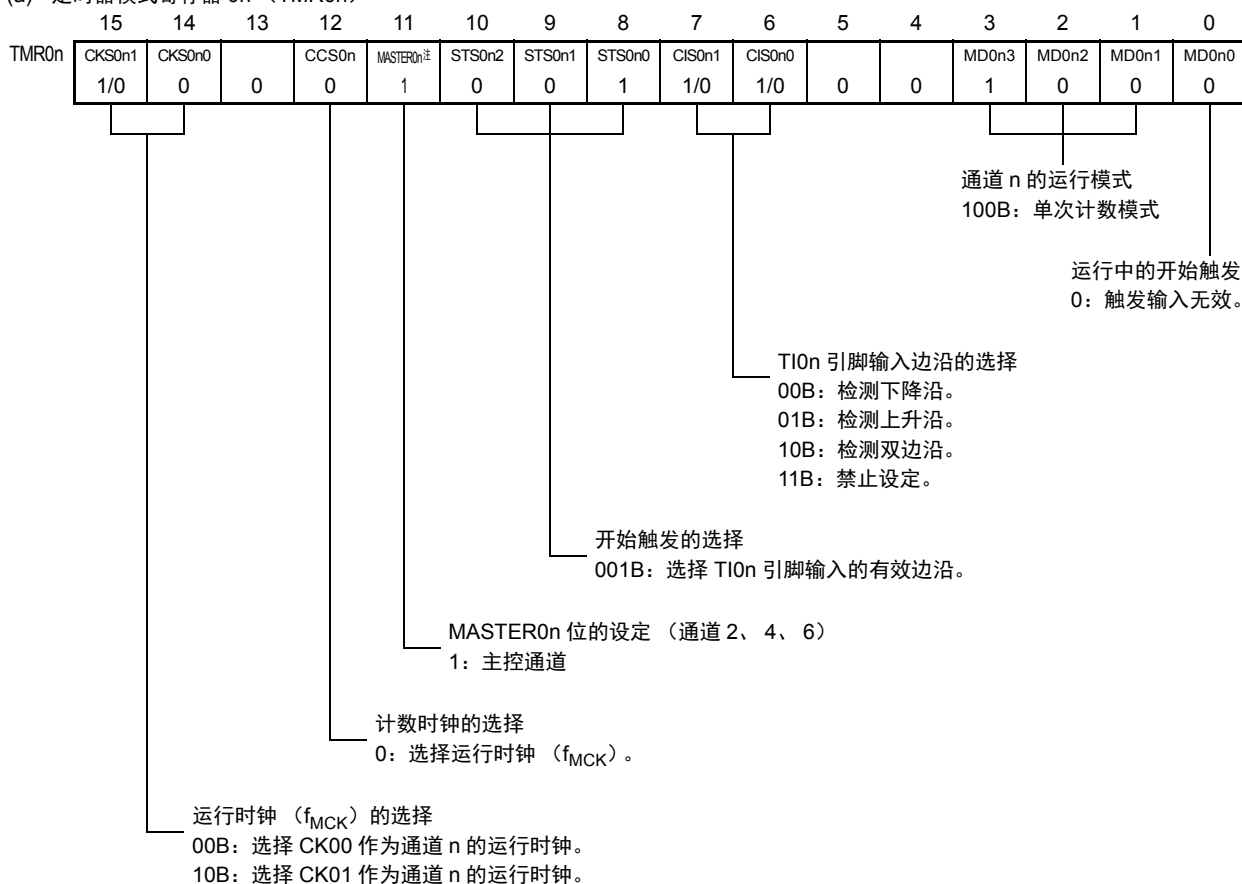
备注 1. n: 主控通道号 (n=0、2、4、6)

p: 从属通道号 ( $n < p \leq 7$ )

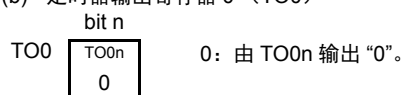
2. TS0n、TS0p: 定时器通道开始寄存器 0 (TS0) 的 bit n、p
- TE0n、TE0p: 定时器通道允许状态寄存器 0 (TE0) 的 bit n、p
- TI0n、TI0p: TI0n 引脚和 TI0p 引脚的输入信号
- TCR0n、TCR0p: 定时器计数寄存器 0n、0p (TCR0n、TCR0p)
- TDR0n、TDR0p: 定时器数据寄存器 0n、0p (TDR0n、TDR0p)
- TO0n、TO0p: TO0n 引脚和 TO0p 引脚的输出信号

图 6-64 单触发脉冲输出功能时（主控通道）的寄存器设定内容例子

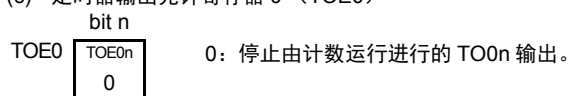
(a) 定时器模式寄存器 0n (TMR0n)



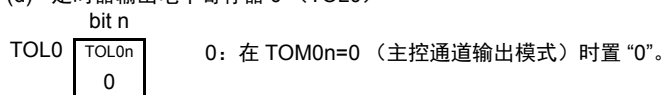
(b) 定时器输出寄存器 0 (TO0)



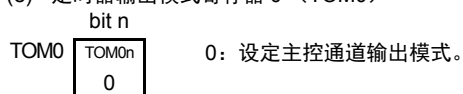
(c) 定时器输出允许寄存器 0 (TOE0)



(d) 定时器输出电平寄存器 0 (TOL0)



(e) 定时器输出模式寄存器 0 (TOM0)

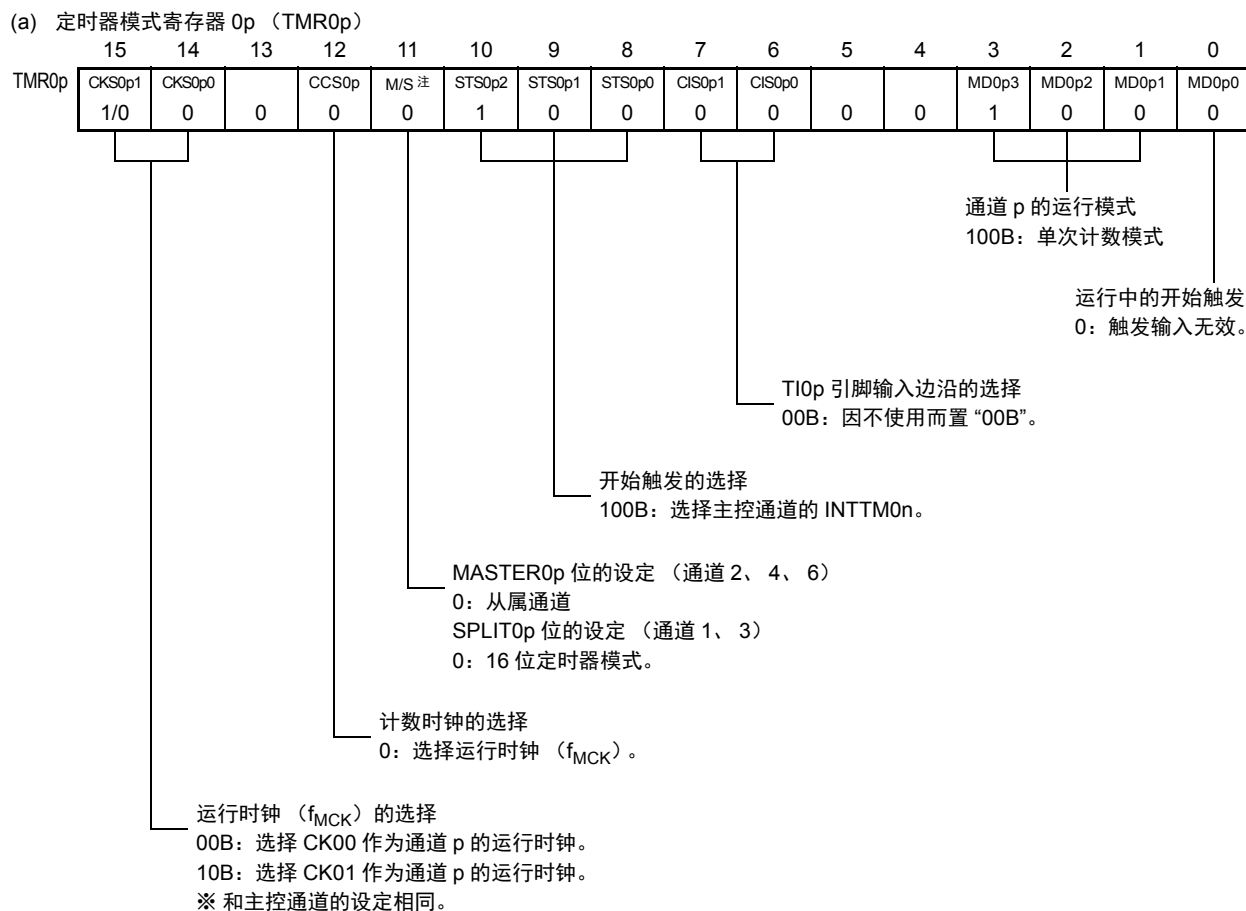


注 TMR02、TMR04、TMR06: MASTER0n=1

TMR00: 固定为“0”

备注 n: 主控通道号 (n=0、2、4、6)

图 6-65 单触发脉冲输出功能时（从属通道）的寄存器设定内容例子



## (b) 定时器输出寄存器 0 (TO0)

|       |                  |
|-------|------------------|
| bit p |                  |
| TO0   | TO0p             |
|       | 1/0              |
|       | 0: 由 TO0p 输出“0”。 |
|       | 1: 由 TO0p 输出“1”。 |

## (c) 定时器输出允许寄存器 0 (TOE0)

|       |                        |
|-------|------------------------|
| bit p |                        |
| TOE0  | TOE0p                  |
|       | 1/0                    |
|       | 0: 停止由计数运行进行的 TO0p 输出。 |
|       | 1: 允许由计数运行进行的 TO0p 输出。 |

## (d) 定时器输出电平寄存器 0 (TOL0)

|       |                  |
|-------|------------------|
| bit p |                  |
| TOL0  | TOL0p            |
|       | 1/0              |
|       | 0: 正逻辑输出 (高电平有效) |
|       | 1: 负逻辑输出 (低电平有效) |

## (e) 定时器输出模式寄存器 0 (TOM0)

|       |                |
|-------|----------------|
| bit p |                |
| TOM0  | TOM0p          |
|       | 1              |
|       | 1: 设定从属通道输出模式。 |

注 TMR02、TMR04、TMR06: MASTER0n 位  
TMR01、TMR03: SPLIT0p 位  
TMR05、TMR07: 固定为“0”。

备注 n: 主控通道号 (n=0、2、4、6)  
p: 从属通道号 (n < p ≤ 7)

图 6-66 单触发脉冲输出功能时的操作步骤 (1/2)

|                 | 软件操作                                                        | 硬件状态                                        |
|-----------------|-------------------------------------------------------------|---------------------------------------------|
| TAU<br>初始<br>设定 |                                                             | 断电状态<br>(停止提供时钟, 不能写各寄存器。)                  |
|                 | 将外围允许寄存器 0 (PER0) 的 TAU0EN 位置“1”。————→                      | 上电状态, 各通道处于运行停止状态。<br>(开始提供时钟, 能写各寄存器。)     |
|                 | 设定定时器时钟选择寄存器 0 (TPS0)。<br>确定 CK00 和 CK01 的时钟频率。             |                                             |
| 通道初<br>始设定      | 将噪声滤波器允许寄存器 1 (NFEN1) 的对应位置“0” (OFF) 或者“1” (ON)。            | 通道处于运行停止状态。<br>(提供时钟, 消耗一部分电力。)             |
|                 | 设定使用的 2 个通道的定时器模式寄存器 0n、0p (TMR0n、TMR0p) (确定通道的运行模式)。       |                                             |
|                 | 给主控通道的定时器数据寄存器 0n (TDR0n) 设定输出延迟时间, 并且给从属通道的 TDR0p 寄存器设定脉宽。 |                                             |
|                 | 从属通道的设定                                                     | TO0p 引脚处于 Hi-Z 输出状态。                        |
|                 | 将定时器输出模式寄存器 0 (TOM0) 的 TOM0p 位置“1” (从属通道输出模式)。              |                                             |
|                 | 设定 TOL0p 位。                                                 |                                             |
|                 | 设定 TO0p 位并且确定 TO0p 输出的初始电平。————→                            | 当端口模式寄存器为输出模式并且端口寄存器为“0”时, 输出 TO0p 初始设定的电平。 |
|                 | 将 TOE0p 位置“1”, 允许 TO0p 运行。————→                             | 因为通道处于运行停止状态, 所以 TO0p 不变。                   |
|                 | 将端口寄存器和端口模式寄存器置“0”。————→                                    | TO0p 引脚输出 TO0p 设定的电平。                       |

备注 n: 主控通道号 (n=0、2、4、6)

p: 从属通道号 (n &lt; p ≤ 7)

图 6-66 单触发脉冲输出功能时的操作步骤 (2/2)

|        | 软件操作                                                                                                                                                                                                                                                                                                                   | 硬件状态                                                                                                                                                                                                                                                                                                                                                  |
|--------|------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|-------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|
| 重新开始运行 | <p>开始运行</p> <p>将 TOE0p 位 (从属) 置“1” (只限于重新开始运行)。将定时器通道开始寄存器 0 (TS0) 的 TS0n (主控) 和 TS0p (从属) 位同时置“1”。——→ 因为 TS0n 位和 TS0p 位是触发位, 所以自动返回到“0”。</p> <p>通过检测主控通道的开始触发, 开始主控通道的计数运行。——→</p> <ul style="list-style-type: none"> <li>检测到 TI0n 引脚输入的有效边沿</li> <li>通过软件将主控通道的 TS0n 位置“1”注</li> </ul> <p>注 不能将从属通道的 TS0n 位置“1”。</p> | <p>TE0n 位和 TE0p 位都为“1”, 主控通道进入开始触发检测 (检测 TI0n 引脚输入的有效边沿, 或者将主控通道的 TS0n 位置“1”) 等待状态。计数器还处于停止状态。</p> <p>主控通道开始计数。</p>                                                                                                                                                                                                                                   |
|        | <p>运行中</p> <p>只能更改 TMR0n 寄存器的 CIS0n1 位和 CIS0n0 位的设定值。</p> <p>禁止更改 TMR0p、TDR0n、TDR0p 寄存器以及 TOM0n 位、TOM0p 位、TOL0n 位和 TOL0p 位的设定值。</p> <p>随时能读 TCR0n 寄存器和 TCR0p 寄存器。</p> <p>不使用 TSR0n 寄存器和 TSR0p 寄存器。</p> <p>能更改从属通道的 TO0 寄存器和 TOE0 寄存器的设定值。</p>                                                                          | <p>如果主控通道通过开始触发检测 (检测 TI0n 引脚输入的有效边沿, 或者将主控通道的 TS0n 位置“1”), 就将 TDR0n 寄存器的值装入定时器计数寄存器 0n (TCR0n), 并且开始递减计数。如果 TCR0n 计数到“0000H”, 就输出 INTTM0n, 并且在下一个开始触发检测前停止计数。</p> <p>从属通道以主控通道的 INTTM0n 作为触发, 将 TDR0p 寄存器的值装入 TCR0p 寄存器并且开始递减计数。在从主控通道输出 INTTM0n 并且经过 1 个计数时钟后, 将 TO0p 的输出电平置为有效电平。然后, 如果 TCR0p 计数到“0000H”, 就在将 TO0p 的输出电平置为无效电平后停止计数。此后, 重复此运行。</p> |
|        | <p>停止运行</p> <p>将 TT0n 位 (主控) 和 TT0p 位 (从属) 同时置“1”。——→ 因为 TT0n 位和 TT0p 位是触发位, 所以自动返回到“0”。</p> <p>将从属通道的 TOE0p 位置“0”并且给 TO0p 位设定值。——→</p>                                                                                                                                                                                | <p>TE0n 位和 TE0p 位都变为“0”并且停止计数。TCR0n 寄存器和 TCR0p 寄存器保持计数值而停止计数。TO0p 输出不被初始化而保持状态。</p> <p>TO0p 引脚输出 TO0p 设定的电平。</p>                                                                                                                                                                                                                                      |
|        | <p>TAU 停止</p> <p>要保持 TO0p 引脚输出电平的情况: 在给端口寄存器设定要保留的值后将 TO0p 位置“0”。——→</p> <p>不需要保持 TO0p 引脚输出电平的情况: 不需要设定。</p> <p>将 PER0 寄存器的 TAU0EN 位置“0”。——→</p>                                                                                                                                                                       | <p>通过端口功能保持 TO0p 引脚的输出电平。</p> <p>断电状态</p> <p>对全部电路和各通道的 SFR 进行初始化。(TO0p 位变为“0”并且 TO0p 引脚变为端口功能)</p>                                                                                                                                                                                                                                                   |

备注 n: 主控通道号 (n=0、2、4、6)

p: 从属通道号 ( $n < p \leq 7$ )

### 6.9.2 作为 PWM 功能的运行

将 2 个通道成对使用，能生成任意周期和占空比的脉冲。

输出脉冲的周期和占空比能用以下计算式进行计算：

$$\begin{aligned} \text{脉冲周期} &= \{\text{TDR0n (主控) 的设定值} + 1\} \times \text{计数时钟周期} \\ \text{占空比 [\%]} &= \{\text{TDR0p (从属) 的设定值}\} / \{\text{TDR0n (主控) 的设定值} + 1\} \times 100 \\ \text{0\% 输出} &: \text{TDR0p (从属) 的设定值} = 0000\text{H} \\ \text{100\% 输出} &: \text{TDR0p (从属) 的设定值} \geq \{\text{TDR0n (主控) 的设定值} + 1\} \end{aligned}$$

**备注** 当 TDR0p (从属) 的设定值 > {TDR0n (主控) 的设定值 + 1} 时，占空比超过 100%，但是为 100% 输出。

主控通道用作间隔定时器模式。如果将定时器通道开始寄存器 0 (TS0) 的通道开始触发位 (TS0n) 置“1”，就输出中断 (INTTM0n)，然后将定时器数据寄存器 0n (TDR0n) 的设定值装入定时器计数寄存器 0n (TCR0n)，并且通过计数时钟进行递减计数。当计数到“0000H”时，在输出 INTTM0n 中断后再次将 TDR0n 寄存器的值装入 TCR0n 寄存器，并且进行递减计数。此后，在将定时器通道停止寄存器 0 (TT0) 的通道停止触发位 (TT0n) 置“1”前，重复此运行。

当用作 PWM 功能时，主控通道进行递减计数，在计数到“0000H”为止的期间为 PWM 输出 (TO0p) 周期。

从属通道用作单次计数模式。以主控通道的 INTTM0n 中断为开始触发，将 TDR0p 寄存器的值装入 TCR0p 寄存器，并且进行递减计数，计数到“0000H”为止。当计数到“0000H”时，输出 INTTM0p 中断，并且等待下一个开始触发 (主控通道的 INTTM0n)。

当用作 PWM 功能时，从属通道进行递减计数，在计数到“0000H”为止的期间为 PWM 输出 (TO0p) 的占空比。

在从主控通道产生 INTTM0n 中断并且经过 1 个时钟后，PWM 输出 (TO0p) 变为有效电平，并且在从属通道的 TCR0p 寄存器的值变为“0000H”时变为无效电平。

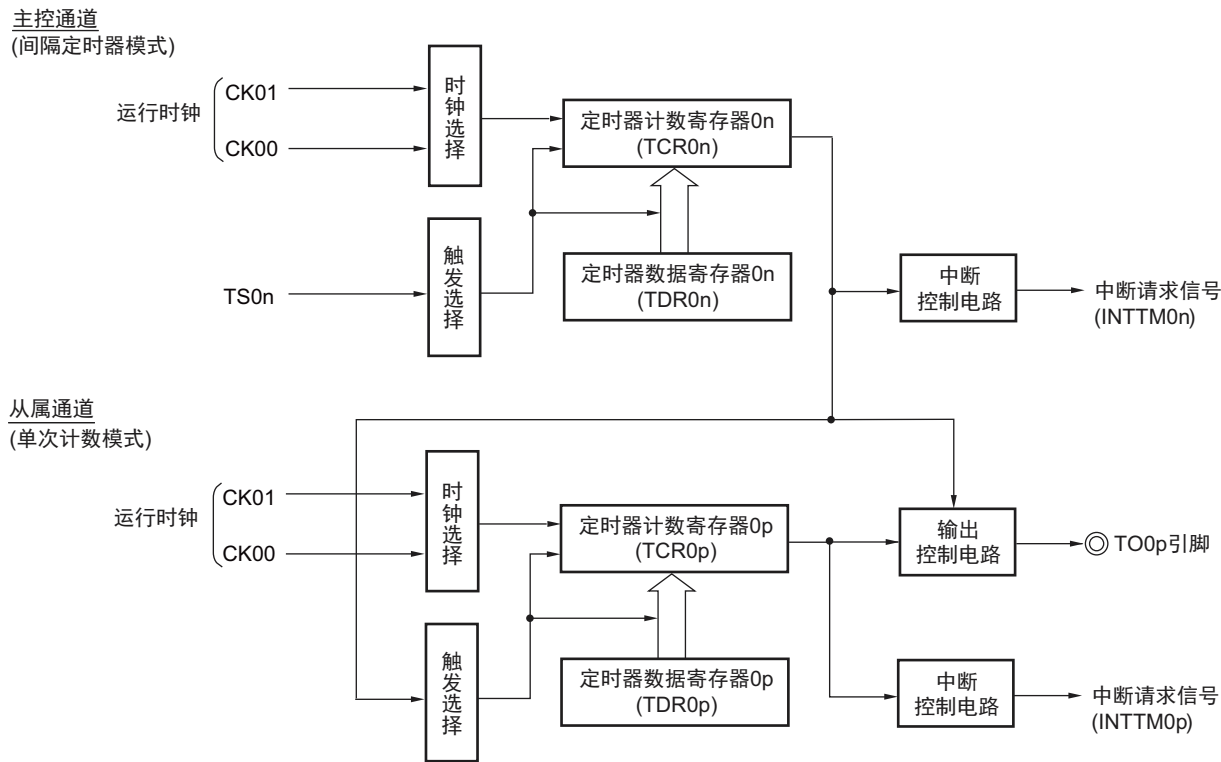
**注意** 要同时改写主控通道的定时器数据寄存器 0n (TDR0n) 和从属通道的 TDR0p 寄存器时，需要 2 次写存取。因为在主控通道产生 INTTM0n 时将 TDR0n 寄存器和 TDR0p 寄存器的值装入 TCR0n 寄存器和 TCR0p 寄存器，所以如果分别在主控通道产生 INTTM0n 前和产生后进行改写，TO0p 引脚就不能输出期待的波形。因此，要同时改写主控的 TDR0n 寄存器和从属的 TDR0p 寄存器时，必须在主控通道产生 INTTM0n 后立即改写这 2 个寄存器。

**备注** n: 主控通道号 (n=0、2、4、6)

p: 从属通道号 (n < p ≤ 7)

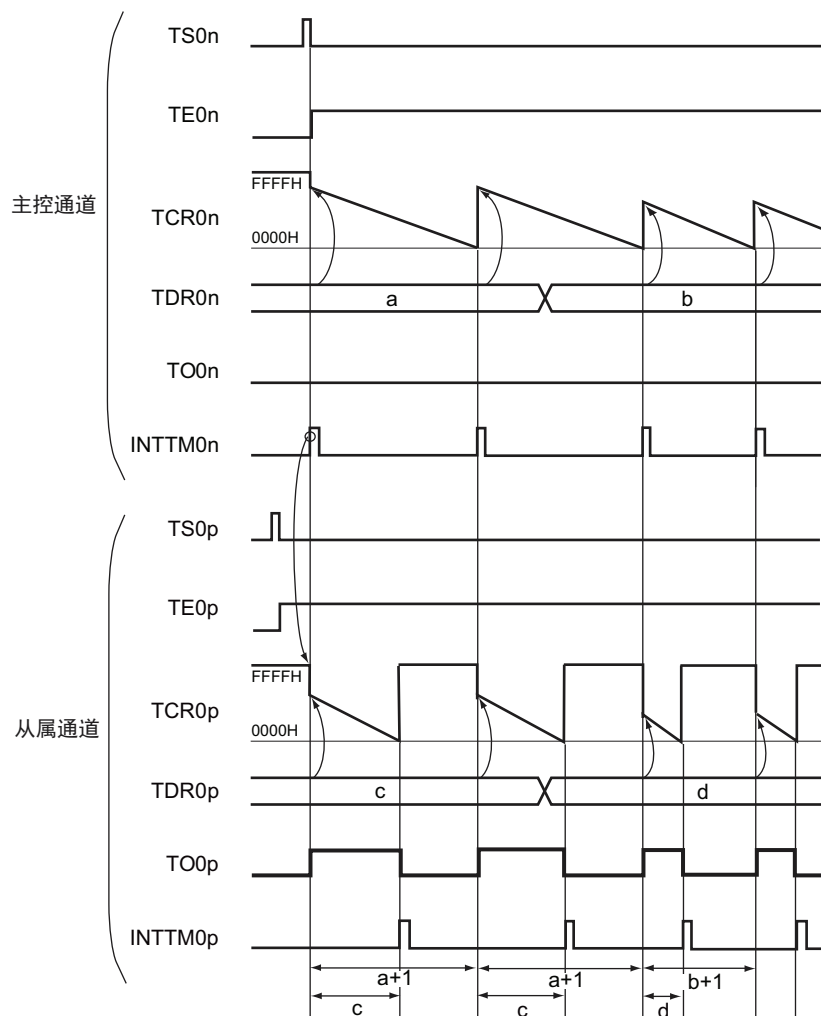


图 6-67 作为 PWM 功能运行的框图



备注 n: 主控通道号 (n=0、2、4、6)  
p: 从属通道号 (n < p ≤ 7)

图 6-68 作为 PWM 功能的运行基本时序例子



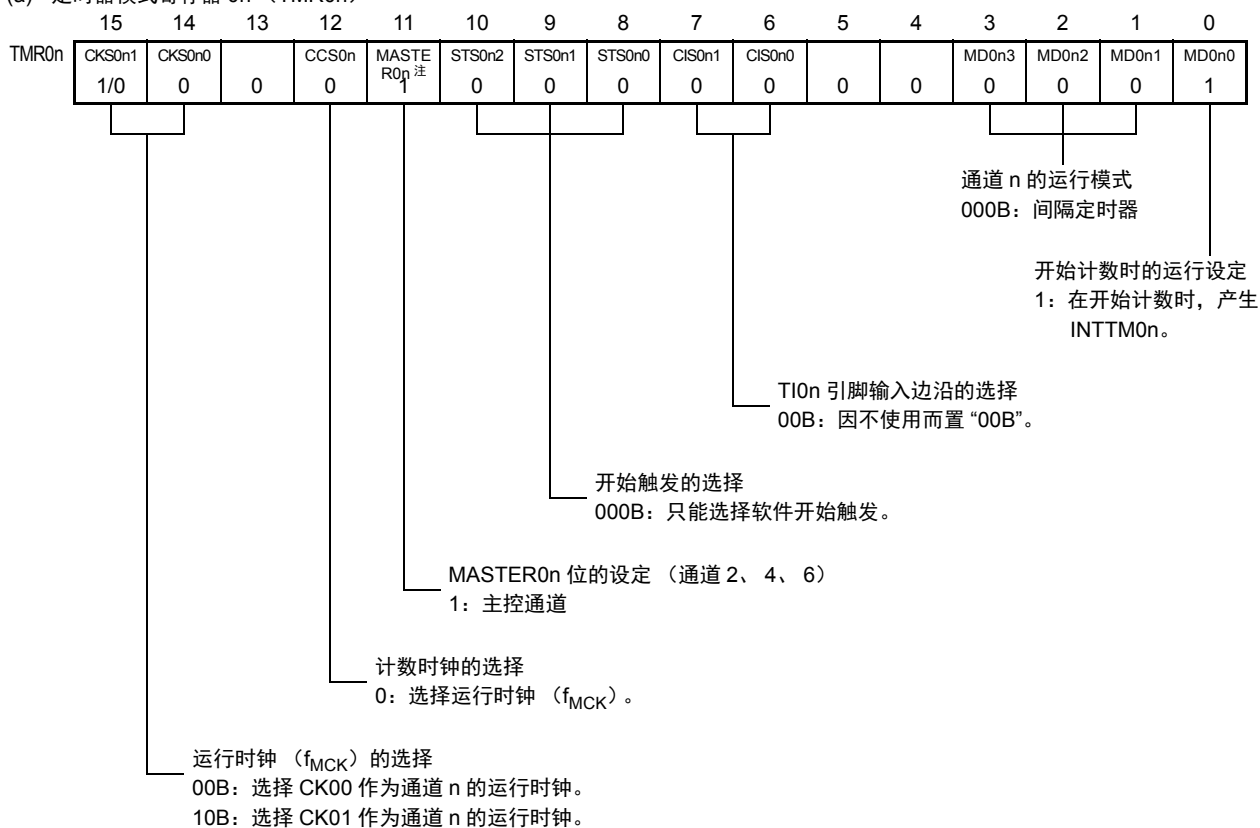
备注 1. n: 主控通道号 (n=0、2、4、6)

p: 从属通道号 ( $n < p \leq 7$ )

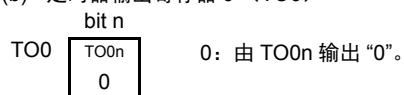
2. TS0n、TS0p: 定时器通道开始寄存器 0 (TS0) 的 bit n、p
- TE0n、TE0p: 定时器通道允许状态寄存器 0 (TE0) 的 bit n、p
- TCR0n、TCR0p: 定时器计数寄存器 0n、0p (TCR0n、TCR0p)
- TDR0n、TDR0p: 定时器数据寄存器 0n、0p (TDR0n、TDR0p)
- TO0n、TO0p: TO0n 引脚和 TO0p 引脚的输出信号

图 6-69 PWM 功能时（主控通道）的寄存器设定内容例子

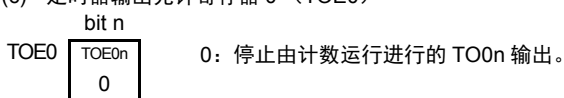
## (a) 定时器模式寄存器 0n (TMR0n)



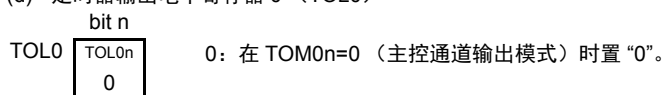
## (b) 定时器输出寄存器 0 (TO0)



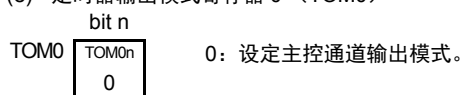
## (c) 定时器输出允许寄存器 0 (TOE0)



## (d) 定时器输出电平寄存器 0 (TOL0)



## (e) 定时器输出模式寄存器 0 (TOM0)

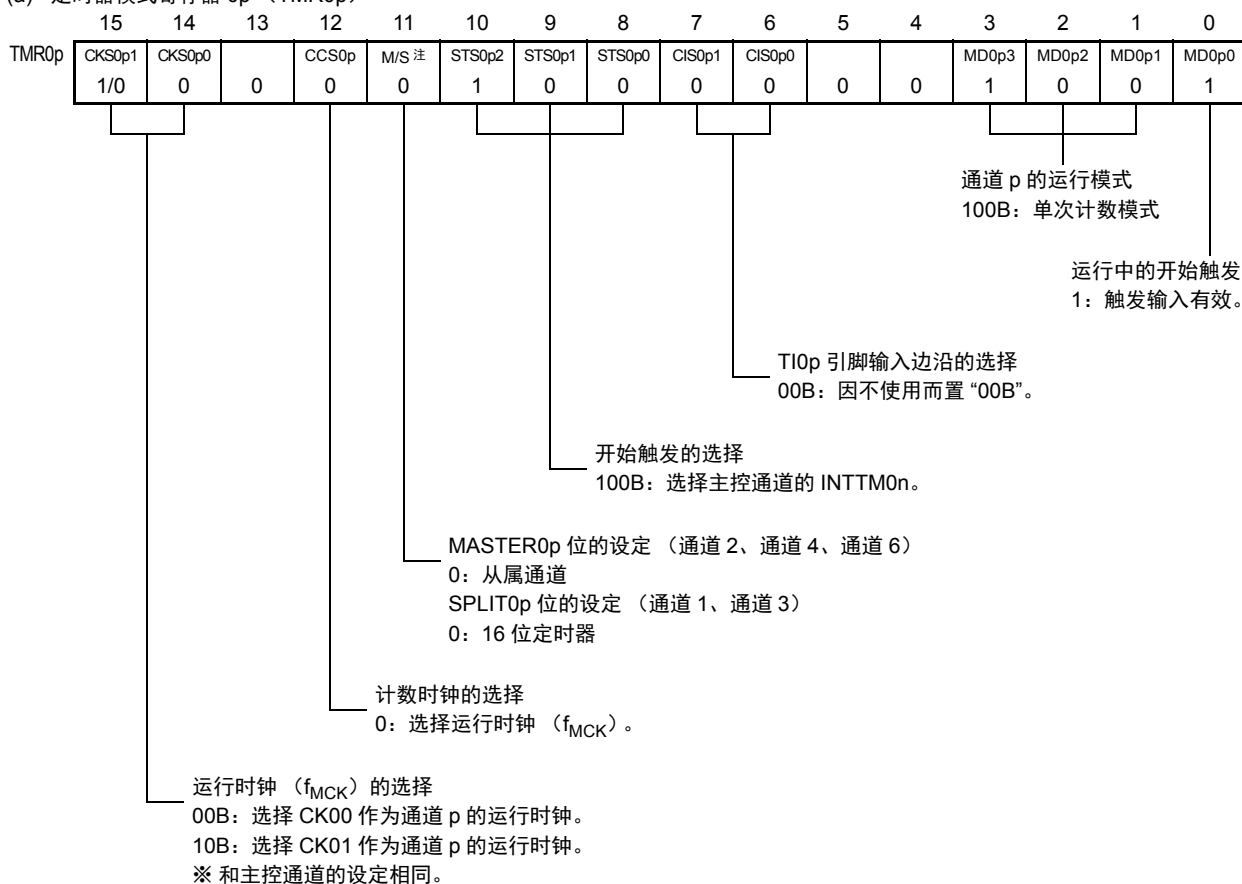


注 TMR02、TMR04、TMR06: MASTER0n=1  
TMR00: 固定为“0”

备注 n: 主控通道号 (n=0、2、4、6)

图 6-70 PWM 功能时（从属通道）的寄存器设定内容例子

## (a) 定时器模式寄存器 0p (TMR0p)



## (b) 定时器输出寄存器 0 (TO0)

|       |                  |
|-------|------------------|
| bit p |                  |
| TO0   | TO0p             |
|       | 1/0              |
|       | 0: 由 TO0p 输出“0”。 |
|       | 1: 由 TO0p 输出“1”。 |

## (c) 定时器输出允许寄存器 0 (TOE0)

|       |                        |
|-------|------------------------|
| bit p |                        |
| TOE0  | TOE0p                  |
|       | 1/0                    |
|       | 0: 停止由计数运行进行的 TO0p 输出。 |
|       | 1: 允许由计数运行进行的 TO0p 输出。 |

## (d) 定时器输出电平寄存器 0 (TOL0)

|       |                 |
|-------|-----------------|
| bit p |                 |
| TOL0  | TOL0p           |
|       | 1/0             |
|       | 0: 正逻辑输出（高电平有效） |
|       | 1: 负逻辑输出（低电平有效） |

## (e) 定时器输出模式寄存器 0 (TOM0)

|       |                |
|-------|----------------|
| bit p |                |
| TOM0  | TOM0p          |
|       | 1              |
|       | 1: 设定从属通道输出模式。 |

注 TMR02、TMR04、TMR06: MASTER0n 位  
TMR01、TMR03: SPLIT0p 位  
TMR05、TMR07: 固定为“0”。

备注 n: 主控通道号 (n=0、2、4、6)  
p: 从属通道号 (n < p ≤ 7)

图 6-71 PWM 功能时的操作步骤 (1/2)

|                 | 软件操作                                                                                                                       | 硬件状态                                        |
|-----------------|----------------------------------------------------------------------------------------------------------------------------|---------------------------------------------|
| TAU<br>初始<br>设定 |                                                                                                                            | 断电状态<br>(停止提供时钟, 不能写各寄存器。)                  |
|                 | 将外围允许寄存器 0 (PER0) 的 TAU0EN 位置“1”。————→                                                                                     | 上电状态, 各通道处于运行停止状态。<br>(开始提供时钟, 能写各寄存器。)     |
|                 | 设定定时器时钟选择寄存器 0 (TPS0)。<br>确定 CK00 和 CK01 的时钟频率。                                                                            |                                             |
| 通道初<br>始设定      | 设定使用的 2 个通道的定时器模式寄存器 0n、0p (TMR0n、TMR0p) (确定通道的运行模式)。<br>给主控通道的定时器数据寄存器 0n (TDR0n) 设定间隔 (周期) 值, 并且给从属通道的 TDR0p 寄存器设定占空比的值。 | 通道处于运行停止状态。<br>(提供时钟, 消耗一部分电力。)             |
|                 | 从属通道的设定<br>将定时器输出模式寄存器 0 (TOM0) 的 TOM0p 位置“1” (从属通道输出模式)。<br>设定 TOL0p 位。                                                   | TO0p 引脚处于 Hi-Z 输出状态。                        |
|                 | 设定 TO0p 位并且确定 TO0p 输出的初始电平。————→                                                                                           | 当端口模式寄存器为输出模式并且端口寄存器为“0”时, 输出 TO0p 初始设定的电平。 |
|                 | 将 TOE0p 位置“1”, 允许 TO0p 运行。————→                                                                                            | 因为通道处于运行停止状态, 所以 TO0p 不变。                   |
|                 | 将端口寄存器和端口模式寄存器置“0”。————→                                                                                                   | TO0p 引脚输出 TO0p 设定的电平。                       |

备注 n: 主控通道号 (n=0、2、4、6)

p: 从属通道号 (n &lt; p ≤ 7)

图 6-71 PWM 功能时的操作步骤 (2/2)

| 软件操作   |                                                                                                                                                                                       | 硬件状态                                                                                                                                                                                                                                                                                                               |
|--------|---------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|--------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|
| 重新开始运行 | 开始运行<br>将 TOE0p 位 (从属) 置“1” (只限于重新开始运行)。将定时器通道开始寄存器 0 (TS0) 的 TS0n 位 (主控) 和 TS0p 位 (从属) 同时置“1”。<br>因为 TS0n 位和 TS0p 位是触发位, 所以自动返回到“0”。                                                 | TE0n 位和 TE0p 位都变为“1”。<br>主控通道开始计数并且产生 INTTM0n。以此为触发, 从属通道也开始计数。                                                                                                                                                                                                                                                    |
|        | 运行中<br>禁止更改 TMR0n 寄存器和 TMR0p 寄存器以及 TOM0n 位、TOM0p 位、TOL0n 位和 TOL0p 位的设定值。<br>能在主控通道产生 INTTM0n 后更改 TDR0n 寄存器和 TDR0p 寄存器的设定值。<br>随时能读 TCR0n 寄存器和 TCR0p 寄存器。<br>不使用 TSR0n 寄存器和 TSR0p 寄存器。 | 主控通道将 TDR0n 寄存器的值装入定时器计数寄存器 0n (TCR0n), 并且进行递减计数。如果 TCR0n 计数到“0000H”, 就产生 INTTM0n。同时, 将 TDR0n 寄存器的值装入 TCR0n 寄存器, 并且重新开始递减计数。<br>从属通道以主控通道的 INTTM0n 为触发, 将 TDR0p 寄存器的值装入 TCR0p 寄存器, 并且计数器进行递减计数。在从主控通道输出 INTTM0n 并且经过 1 个计数时钟后, 将 TO0p 输出电平置为有效电平。然后, 如果 TCR0p 计数到“0000H”, 就在将 TO0p 的输出电平置为无效电平后停止计数。<br>此后, 重复此运行。 |
|        | 停止运行<br>将 TT0n 位 (主控) 和 TT0p 位 (从属) 同时置“1”。<br>因为 TT0n 位和 TT0p 位是触发位, 所以自动返回到“0”。                                                                                                     | TE0n 位和 TE0p 位变为“0”并且停止计数。<br>TCR0n 寄存器和 TCR0p 寄存器保持计数值而停止计数。<br>TO0p 输出不被初始化而保持状态。                                                                                                                                                                                                                                |
|        | 将从属通道的 TOE0p 位置“0”并且给 TO0p 位设定值。                                                                                                                                                      | TO0p 引脚输出 TO0p 设定的电平。                                                                                                                                                                                                                                                                                              |
|        | TAU 停止<br>要保持 TO0p 引脚输出电平的情况:<br>在给端口寄存器设定要保持的值后将 TO0p 位置“0”。<br>不需要保持 TO0p 引脚输出电平的情况:<br>不需要设定。<br>将 PER0 寄存器的 TAU0EN 位置“0”。                                                         | 通过端口功能保持 TO0p 引脚的输出电平。<br>断电状态<br>对全部电路和各通道的 SFR 进行初始化。<br>(TO0p 位变为“0”并且 TO0p 引脚变为端口功能)                                                                                                                                                                                                                           |

备注 n: 主控通道号 (n=0、2、4、6)

p: 从属通道号 ( $n < p \leq 7$ )

### 6.9.3 作为多重 PWM 输出功能的运行

这是通过扩展 PWM 功能并且使用多个从属通道进行不同占空比的多个 PWM 输出的功能。

例如，使用 2 个从属通道时，输出脉冲的周期和占空比能用以下计算式进行计算：

$$\begin{aligned} \text{脉冲周期} &= \{\text{TDR0n (主控) 的设定值} + 1\} \times \text{计数时钟周期} \\ \text{占空比 1 [\%]} &= \{\text{TDR0p (从属 1) 的设定值}\} / \{\text{TDR0n (主控) 的设定值} + 1\} \times 100 \\ \text{占空比 2 [\%]} &= \{\text{TDR0q (从属 2) 的设定值}\} / \{\text{TDR0n (主控) 的设定值} + 1\} \times 100 \end{aligned}$$

**备注** 当 TDR0p (从属 1) 的设定值 > {TDR0n (主控) 的设定值 + 1} 或者 {TDR0q (从属 2) 的设定值} > {TDR0n (主控) 的设定值 + 1} 时，占空比超过 100%，但是为 100% 输出。

在间隔定时器模式中，主控通道的定时器计数寄存器 0n (TCR0n) 运行并且对周期进行计数。

在单次计数模式中，从属通道 1 的 TCR0p 寄存器运行并且对占空比进行计数以及从 TO0p 引脚输出 PWM 波形。以主控通道的 INTTM0n 为开始触发，将定时器数据寄存器 0p (TDR0p) 的值装入 TCR0p 寄存器并且开始递减计数。如果 TCR0p 变为“0000H”，就输出 INTTM0p 中断，并且在输入下一个开始触发 (主控通道的 INTTM0n) 前停止计数。在从主控通道产生 INTTM0n 并且经过 1 个计数时钟后，TO0p 的输出电平变为有效电平，如果 TCR0p 变为“0000H”，就变为无效电平。

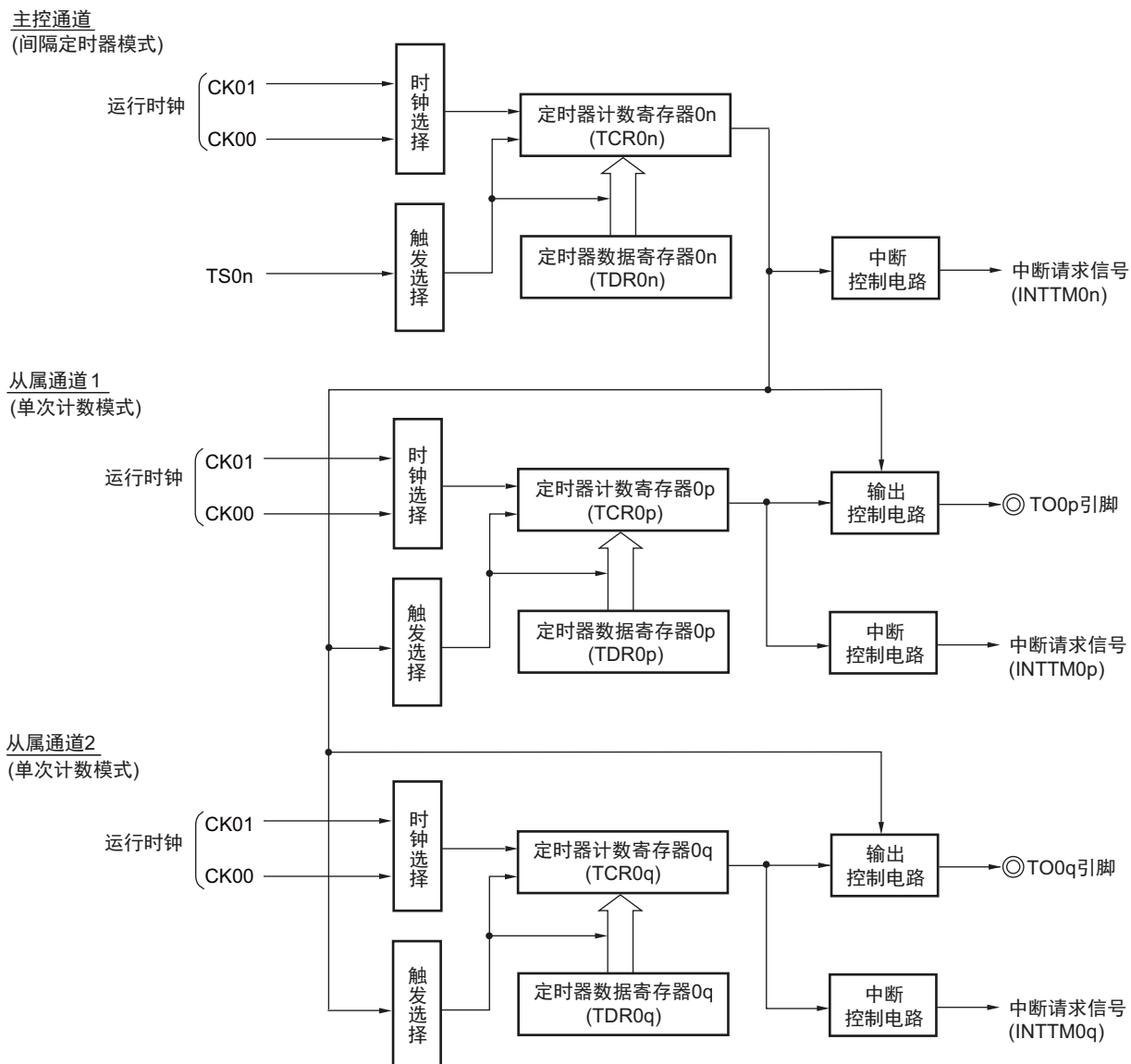
和从属通道 1 的 TCR0p 寄存器相同，在单次计数模式中，从属通道 2 的 TCR0q 寄存器运行并且对占空比进行计数以及从 TO0q 引脚输出 PWM 波形。以主控通道的 INTTM0n 为开始触发，将 TDR0q 寄存器的值装入 TCR0q 寄存器并且开始递减计数。如果 TCR0q 变为“0000H”，就输出 INTTM0q，并且在输入下一个开始触发 (主控通道的 INTTM0n) 前停止计数。在从主控通道产生 INTTM0n 并且经过 1 个计数时钟后，TO0q 的输出电平变为有效电平，如果 TCR0q 变为“0000H”，就变为无效电平。

当通过如此的运行将通道 0 用作主控通道时，最多能同时输出 7 种 PWM 信号。

**注意** 要同时改写主控通道的定时器数据寄存器 0n (TDR0n) 和从属通道 1 的 TDR0p 寄存器时，至少需要 2 次写存取。因为在主控通道产生 INTTM0n 时将 TDR0n 寄存器和 TDR0p 寄存器的值装入 TCR0n 寄存器和 TCR0p 寄存器，所以如果分别在主控通道产生 INTTM0n 前和产生后进行改写，TO0p 引脚就不能输出期待的波形。因此，要同时改写主控的 TDR0n 寄存器和从属的 TDR0p 寄存器时，必须在主控通道产生 INTTM0n 后立即改写这 2 个寄存器 (同样也适用于从属通道 2 的 TDR0q 寄存器)。

**备注** n: 主控通道号 (n=0、2、4)  
p: 从属通道号 q: 从属通道号  
n < p < q ≤ 7 (p 和 q 是大于 n 的整数)

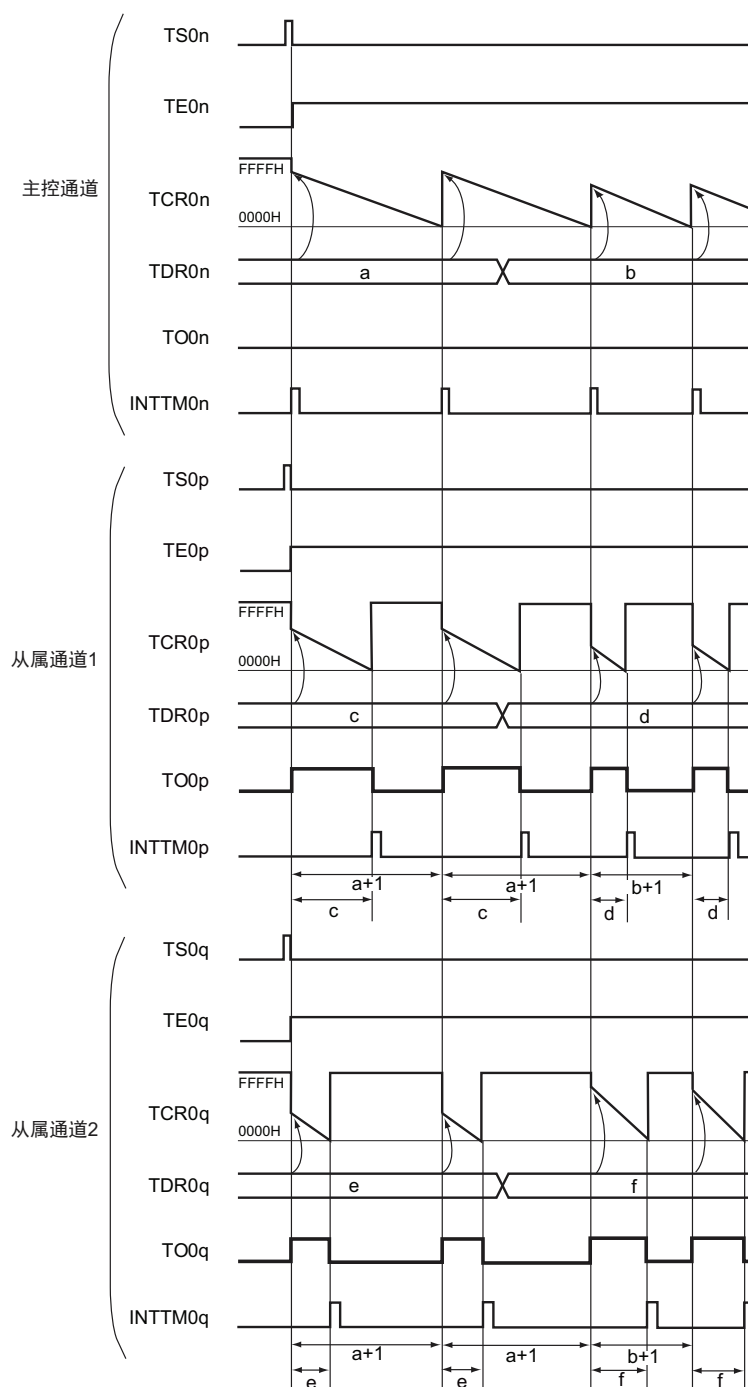
图 6-72 作为多重 PWM 输出功能运行的框图（输出 2 种 PWM 的情况）



备注 n: 主控通道号 (n=0、2、4)  
 p: 从属通道号 q: 从属通道号  
 $n < p < q \leq 7$  (p和q是大于n的整数)



图 6-73 作为多重 PWM 输出功能的运行基本时序例子（输出 2 种 PWM 的情况）



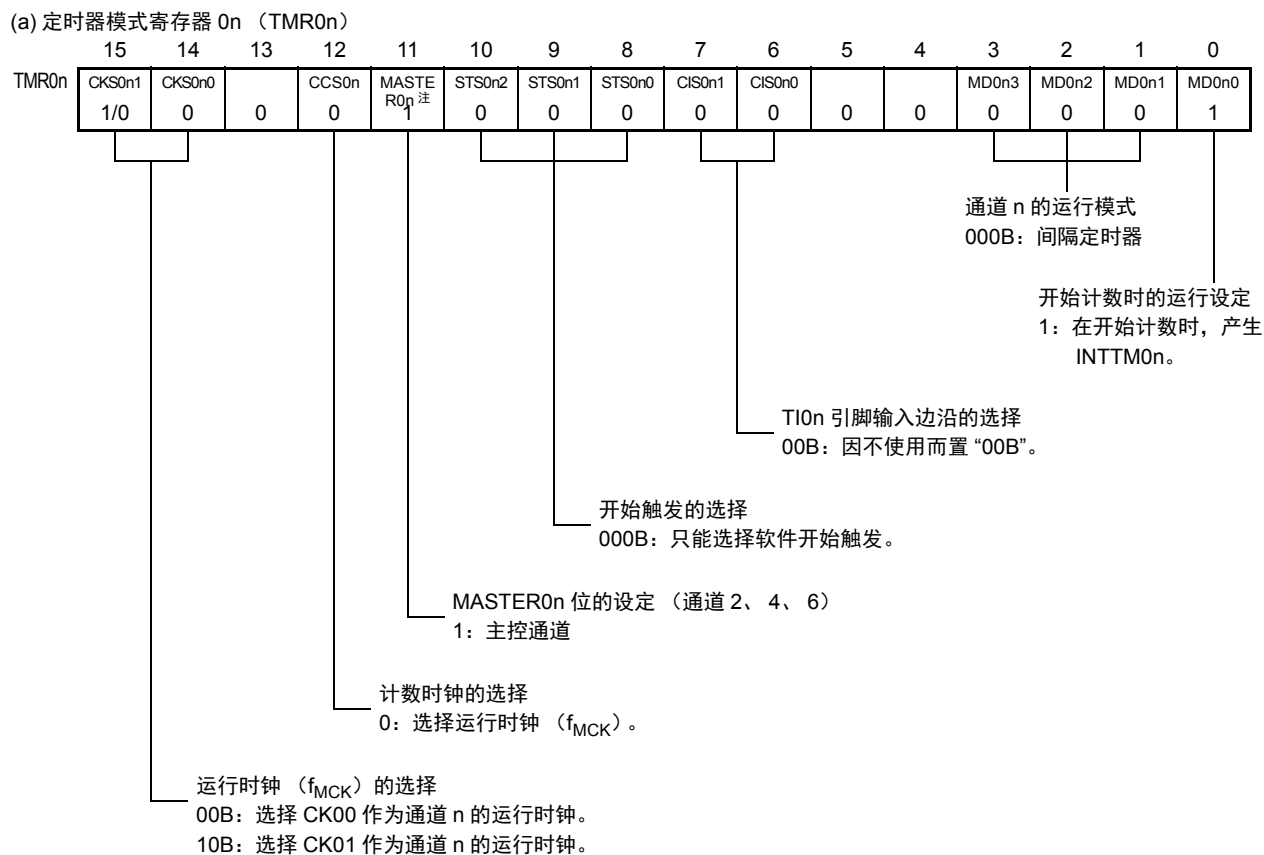
备注 1. n: 主控通道号 (n=0、2、4)

p: 从属通道号 q: 从属通道号

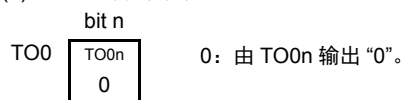
$n < p < q \leq 7$  (p 和 q 是大于 n 的整数)

2. TS0n、TS0p、TS0q: 定时器通道开始寄存器 0 (TS0) 的 bit n、p、q
- TE0n、TE0p、TE0q: 定时器通道允许状态寄存器 0 (TE0) 的 bit n、p、q
- TCR0n、TCR0p、TCR0q: 定时器计数寄存器 0n、0p、0q (TCR0n、TCR0p、TCR0q)
- TDR0n、TDR0p、TDR0q: 定时器数据寄存器 0n、0p、0q (TDR0n、TDR0p、TDR0q)
- TO0n、TO0p、TO0q: TO0n、TO0p、TO0q 引脚的输出信号

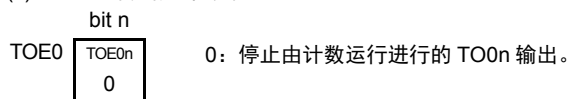
图 6-74 多重 PWM 输出功能时（主控通道）的寄存器设定内容例子



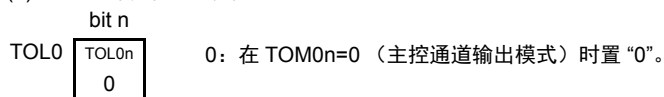
## (b) 定时器输出寄存器 0 (TO0)



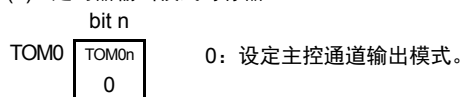
## (c) 定时器输出允许寄存器 0 (TOE0)



## (d) 定时器输出电平寄存器 0 (TOL0)



## (e) 定时器输出模式寄存器 0 (TOM0)



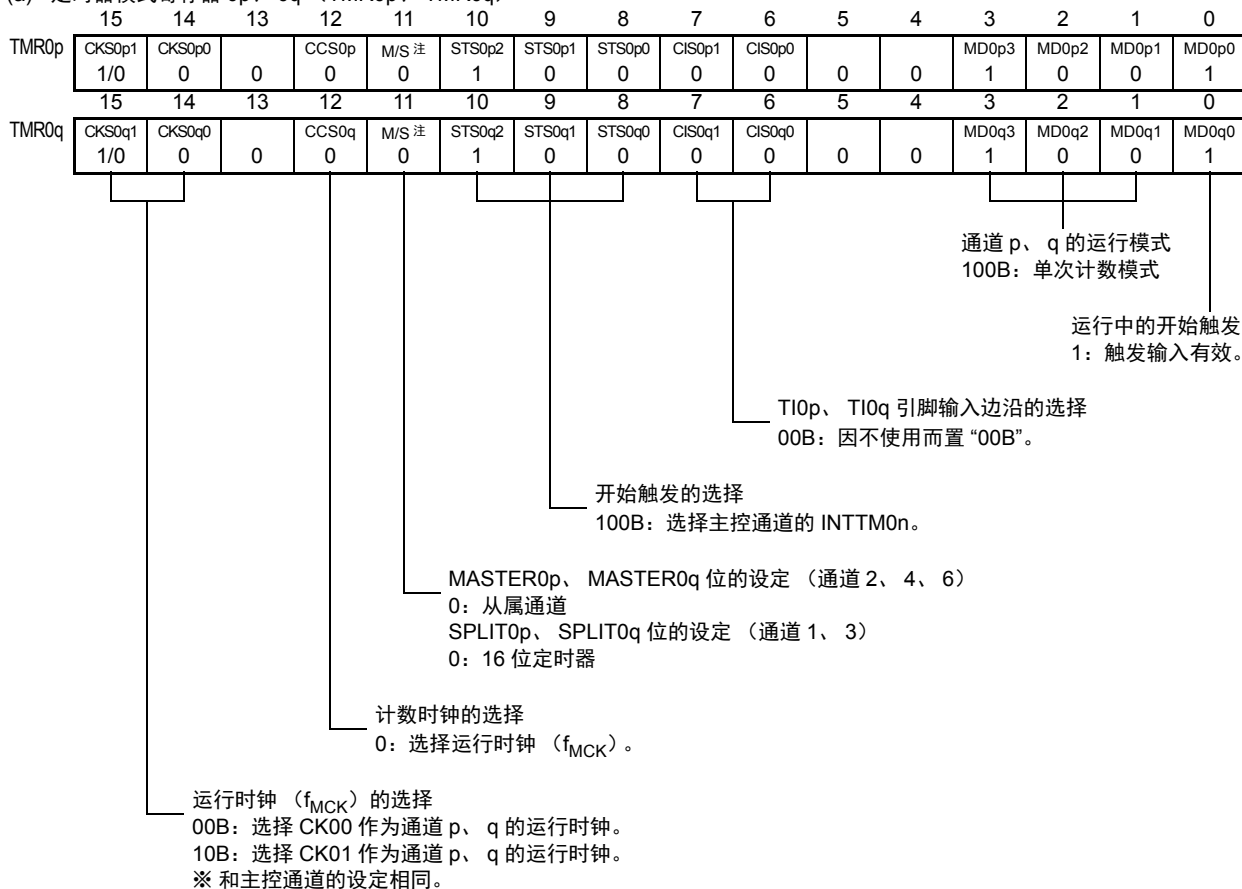
注 TMR02、TMR04、TMR06: MASTER0n=1

TMR00: 固定为“0”

备注 n: 主控通道号 (n=0、2、4)

图 6-75 多重 PWM 输出功能时（从属通道）的寄存器设定内容例子（输出 2 种 PWM 的情况）

(a) 定时器模式寄存器 0p、0q (TMR0p、TMR0q)



(b) 定时器输出寄存器 0 (TO0)

|     |             |             |                                                    |
|-----|-------------|-------------|----------------------------------------------------|
|     | bit q       | bit p       |                                                    |
| TO0 | TO0q<br>1/0 | TO0p<br>1/0 | 0: 由 TO0p 和 TO0q 输出“0”。<br>1: 由 TO0p 和 TO0q 输出“1”。 |

(c) 定时器输出允许寄存器 0 (TOE0)

|      |              |              |                                                                |
|------|--------------|--------------|----------------------------------------------------------------|
|      | bit q        | bit p        |                                                                |
| TOE0 | TOE0q<br>1/0 | TOE0p<br>1/0 | 0: 停止由计数运行进行的 TO0p 和 TO0q 输出。<br>1: 允许由计数运行进行的 TO0p 和 TO0q 输出。 |

(d) 定时器输出电平寄存器 0 (TOL0)

|      |              |              |                                    |
|------|--------------|--------------|------------------------------------|
|      | bit q        | bit p        |                                    |
| TOL0 | TOL0q<br>1/0 | TOL0p<br>1/0 | 0: 正逻辑输出（高电平有效）<br>1: 负逻辑输出（低电平有效） |

(e) 定时器输出模式寄存器 0 (TOM0)

|      |            |            |                |
|------|------------|------------|----------------|
|      | bit q      | bit p      |                |
| TOM0 | TOM0q<br>1 | TOM0p<br>1 | 1: 设定从属通道输出模式。 |

注 TMR02、TMR04、TMR06: MASTER0p 位、MASTER0q 位  
 TMR01、TMR03: SPLIT0p 位、SPLIT0q 位  
 TMR05、TMR07: 固定为“0”。

备注 n: 主控通道号 (n=0、2、4)  
 p: 从属通道号 q: 从属通道号  
 $n < p < q \leq 7$  (p 和 q 是大于 n 的整数)

图 6-76 多重 PWM 输出功能时的操作步骤（输出 2 种 PWM 的情况）(1/2)

|                 | 软件操作                                                                                                                                            | 硬件状态                                                                                                                            |
|-----------------|-------------------------------------------------------------------------------------------------------------------------------------------------|---------------------------------------------------------------------------------------------------------------------------------|
| TAU<br>初始<br>设定 |                                                                                                                                                 | 断电状态<br>(停止提供时钟, 不能写各寄存器。)                                                                                                      |
|                 | 将外围允许寄存器 0 (PER0) 的 TAU0EN 位置“1”。————→                                                                                                          | 上电状态, 各通道处于运行停止状态。<br>(开始提供时钟, 能写各寄存器。)                                                                                         |
|                 | 设定定时器时钟选择寄存器 0 (TPS0)。<br>确定 CK00 和 CK01 的时钟频率。                                                                                                 |                                                                                                                                 |
| 通道初<br>始设定      | 设定使用的各通道的定时器模式寄存器 0n、0p、0q (TMR0n、TMR0p、TMR0q) (确定通道的运行模式)。<br>给主控通道的定时器数据寄存器 0n (TDR0n) 设定间隔 (周期) 值, 并且给从属通道的 TDR0p 寄存器和 TDR0q 寄存器设定占空比的值。     | 通道处于运行停止状态。<br>(提供时钟, 消耗一部分电力。)                                                                                                 |
|                 | 从属通道的设定<br>将定时器输出模式寄存器 0 (TOM0) 的 TOM0p 位和 TOM0q 位置“1” (从属通道输出模式)。<br>设定 TOL0p 位和 TOL0q 位。<br>设定 TO0p 位和 TO0q 位, 并且确定 TO0p 和 TO0q 输出的初始电平。————→ | TO0p 引脚和 TO0q 引脚处于 Hi-Z 输出状态。                                                                                                   |
|                 | 将 TOE0p 位和 TOE0q 位置“1”, 允许 TO0p 和 TO0q 的运行。<br>将端口寄存器和端口模式寄存器置“0”。————→                                                                         | 当端口模式寄存器为输出模式并且端口寄存器为“0”时, 输出 TO0p 和 TO0q 初始设定的电平。<br>因为通道处于运行停止状态, 所以 TO0p 和 TO0q 不变。<br>TO0p 引脚和 TO0q 引脚输出 TO0p 和 TO0q 设定的电平。 |

备注 n: 主控通道号 (n=0、2、4)

p: 从属通道号 q: 从属通道号

n &lt; p &lt; q ≤ 7 (p 和 q 是大于 n 的整数)

图 6-76 多重 PWM 输出功能时的操作步骤 (输出 2 种 PWM 的情况) (2/2)

|        | 软件操作                                                                                                                                                                                                   | 硬件状态                                                                                                                                                                                                                                                                                                                                                                                                                                                                                        |
|--------|--------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|---------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|
| 重新开始运行 | 开始运行<br>(只在重新开始运行时将 TOE0p 位和 TOE0q 位 (从属) 置 “1”)<br>将定时器通道开始寄存器 0 (TS0) 的 TS0n 位 (主控)、TS0p 位和 TS0q 位 (从属) 同时置 “1”。→<br>因为 TS0n 位、TS0p 位和 TS0q 位是触发位, 所以自动返回到 “0”。                                      | TE0n 位、TE0p 位和 TE0q 位变为 “1”。<br>主控通道开始计数并且产生 INTTM0n。以此为触发, 从属通道也开始计数。                                                                                                                                                                                                                                                                                                                                                                                                                      |
|        | 运行中<br>禁止更改 TMR0n、TMR0p、TMR0q 寄存器以及 TOM0n 位、TOM0p 位、TOM0q 位、TOL0n 位、TOL0p、TOL0q 位的设定值。<br>能在主控通道产生 INTTM0n 后更改 TDR0n、TDR0p、TDR0q 寄存器的设定值。<br>随时能读 TCR0n、TCR0p、TCR0q 寄存器。<br>不使用 TSR0n、TSR0p、TSR0q 寄存器。 | 主控通道将 TDR0n 寄存器的值装入定时器计数寄存器 0n (TCR0n), 并且进行递减计数。如果 TCR0n 计数到 “0000H”, 就产生 INTTM0n。同时, 将 TDR0n 寄存器的值装入 TCR0n 寄存器, 并且重新开始递减计数。<br>从属通道 1 以主控通道的 INTTM0n 信号为触发, 将 TDR0p 寄存器的值传送到 TCR0p 寄存器, 并且计数器开始递减计数。在从主控通道输出 INTTM0n 并且经过 1 个计数时钟后, 将 TO0p 输出电平置为有效电平。然后, 如果计数到 “0000H”, 就在将 TO0p 的输出电平置为无效电平后停止计数。<br>从属通道 2 以主控通道的 INTTM0n 信号为触发, 将 TDR0q 寄存器的值传送到 TCR0q 寄存器, 并且计数器开始递减计数。在从主控通道输出 INTTM0n 并且经过 1 个计数时钟后, 将 TO0q 输出电平置为有效电平。然后, 如果计数到 “0000H”, 就在将 TO0q 的输出电平置为无效电平后停止计数。<br>此后, 重复此运行。 |
|        | 停止运行<br>将 TT0n 位 (主控)、TT0p 位和 TT0q 位 (从属) 位同时置 “1”。→<br>因为 TT0n 位、TT0p 位和 TT0q 位是触发位, 所以自动返回到 “0”。                                                                                                     | TE0n 位、TE0p 位和 TE0q 位都为 “0” 并且停止计数。<br>TCR0n、TCR0p、TCR0q 寄存器保持计数值而停止计数。<br>TO0p 和 TO0q 输出不被初始化而保持状态。                                                                                                                                                                                                                                                                                                                                                                                        |
|        | TAU 停止<br>要保持 TO0p 引脚和 TO0q 引脚的输出电平的情况:<br>在给端口寄存器设定要保持的值后将 TO0p 位和 TO0q 位置 “0”。→<br>不需要保持 TO0p 引脚和 TO0q 引脚的输出电平的情况:<br>不需要设定。<br>将 PER0 寄存器的 TAU0EN 位置 “0”。→                                          | TO0p 引脚和 TO0q 引脚输出 TO0p 和 TO0q 设定的电平。<br>通过端口功能保持 TO0p 引脚和 TO0q 引脚的输出电平。<br>断电状态<br>对全部电路和各通道的 SFR 进行初始化。<br>(TO0p 位和 TO0q 位变为 “0” 并且 TO0p 引脚和 TO0q 引脚变为端口功能)                                                                                                                                                                                                                                                                                                                               |

备注 n: 主控通道号 (n=0、2、4)  
p: 从属通道号 q: 从属通道号  
n < p < q ≤ 7 (p 和 q 是大于 n 的整数)

## 6.10 使用定时器阵列单元时的注意事项

### 6.10.1 使用定时器输出时的注意事项

根据产品，分配了定时器输出功能的引脚也可能被分配其他复用功能的输出。在这种情况下使用定时器输出时，需要将其他复用功能输出设定为初始状态。

详细内容请参照“4.5 使用复用功能时的寄存器设定”。

第 7 章 12 位间隔定时器

7.1 12 位间隔定时器的功能

按事先设定的任意时间间隔产生中断（INTIT），能用于从 STOP 模式的唤醒以及 A/D 转换器的 SNOOZE 模式的触发。

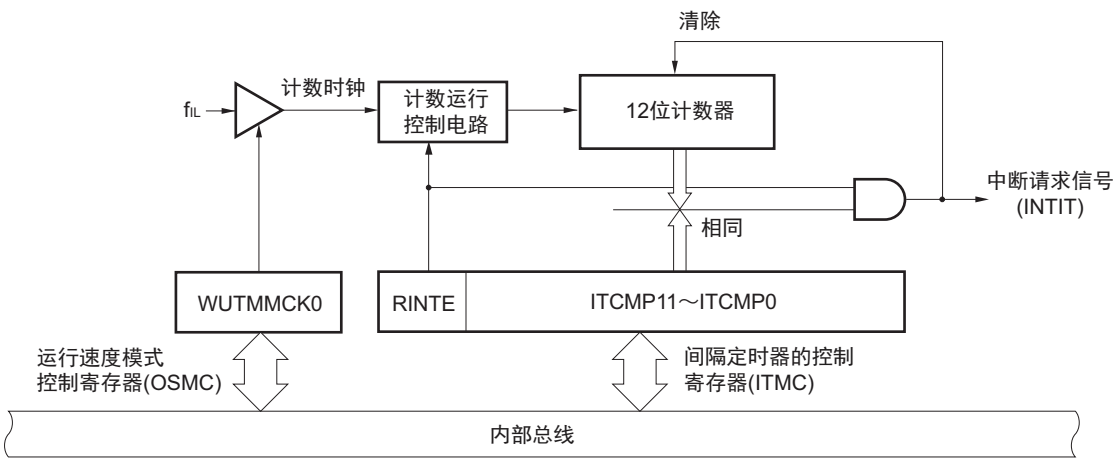
7.2 12 位间隔定时器的结构

12 位间隔定时器由以下硬件构成。

表 7-1 12 位间隔定时器的结构

| 项目    | 结构                |
|-------|-------------------|
| 计数器   | 12 位计数器           |
| 控制寄存器 | 外围允许寄存器 0（PER0）   |
|       | 运行速度模式控制寄存器（OSMC） |
|       | 间隔定时器的控制寄存器（ITMC） |

图 7-1 12 位间隔定时器的框图



7.3 12 位间隔定时器的控制寄存器

通过以下寄存器控制 12 位间隔定时器。

- 外围允许寄存器0（PER0）
- 运行速度模式控制寄存器（OSMC）
- 间隔定时器的控制寄存器（ITMC）

7.3.1 外围允许寄存器 0（PER0）

PER0 寄存器是设定允许或者禁止给各外围硬件提供时钟的寄存器。通过停止给不使用的硬件提供时钟，降低功耗和噪声。

在使用 12 位间隔定时器时，必须首先将 bit7（TMKAEN）置“1”。

通过 1 位或者 8 位存储器操作指令设定 PER0 寄存器。

在产生复位信号后，此寄存器的值变为“00H”。

图 7-2 外围允许寄存器 0（PER0）的格式

|            |          |     |       |         |        |        |   |        |
|------------|----------|-----|-------|---------|--------|--------|---|--------|
| 地址: F00F0H | 复位后: 00H | R/W |       |         |        |        |   |        |
| 符号         | 7        | 6   | 5     | 4       | 3      | 2      | 1 | 0      |
| PER0       | TMKAEN   | 0   | ADCEN | IICA0EN | SAU1EN | SAU0EN | 0 | TAU0EN |

|        |                                                                                                          |
|--------|----------------------------------------------------------------------------------------------------------|
| TMKAEN | 控制 12 位间隔定时器的时钟的提供                                                                                       |
| 0      | 停止时钟。 <ul style="list-style-type: none"><li>• 不能写 12 位间隔定时器使用的 SFR。</li><li>• 12 位间隔定时器处于复位状态。</li></ul> |
| 1      | 提供时钟。 <ul style="list-style-type: none"><li>• 能读写 12 位间隔定时器使用的 SFR。</li></ul>                            |

注意 1. 如果要使用 12 位间隔定时器，就必须首先提供低速内部振荡器时钟（WUTMMCK0=1），然后再在将 TMKAEN 位置“1”后，设定以下寄存器。当 TMKAEN 位为“0”时，忽视 12 位间隔定时器的控制寄存器的写操作，而且读取值为初始值（运行速度模式控制寄存器（OSMC）除外）。

- 间隔定时器的控制寄存器（ITMC）
2. 必须将未定义的位置“0”。



7.3.2 运行速度模式控制寄存器（OSMC）

能通过 WUTMMCK0 位控制 12 位间隔定时器的运行时钟的提供。如果要运行 12 位间隔定时器，必须先将 WUTTMCK0 位置“1”，直到停止 12 位间隔定时器前，不能将 WUTTMCK0 位置“0”。

通过 8 位存储器操作指令设定 OSMC 寄存器。  
在产生复位信号后，此寄存器的值变为“00H”。

图 7-3 运行速度模式控制寄存器（OSMC）的格式

|            |          |                                |   |          |   |   |   |   |
|------------|----------|--------------------------------|---|----------|---|---|---|---|
| 地址: F00F3H | 复位后: 00H | R/W                            |   |          |   |   |   |   |
| 符号         | 7        | 6                              | 5 | 4        | 3 | 2 | 1 | 0 |
| OSMC       | 0        | 0                              | 0 | WUTMMCK0 | 0 | 0 | 0 | 0 |
|            |          |                                |   |          |   |   |   |   |
| WUTMMCK0   |          | 提供 12 位间隔定时器的运行时钟              |   |          |   |   |   |   |
| 0          |          | 停止提供时钟                         |   |          |   |   |   |   |
| 1          |          | 提供低速内部振荡器时钟 (f <sub>IL</sub> ) |   |          |   |   |   |   |

7.3.3 间隔定时器的控制寄存器（ITMC）

这是设定 12 位间隔定时器的运行开始和停止以及比较值的寄存器。  
通过 16 位存储器操作指令设定 ITMC 寄存器。  
在产生复位信号后，此寄存器的值变为“0FFFH”。

图 7-4 间隔定时器控制寄存器（ITMC）的格式

地址: FFF90H

复位后: 0FFFH

R/W

|      |       |    |    |    |                  |
|------|-------|----|----|----|------------------|
| 符号   | 15    | 14 | 13 | 12 | 11 ~ 0           |
| ITMC | RINTE | 0  | 0  | 0  | ITCMP11 ~ ITCMP0 |

|       |                |
|-------|----------------|
| RINTE | 12 位间隔定时器的运行控制 |
| 0     | 停止计数运行（清除计数）。  |
| 1     | 开始计数运行。        |

|                  |                                         |
|------------------|-----------------------------------------|
| ITCMP11 ~ ITCMP0 | 12 位间隔定时器比较值的设定                         |
| 001H             | 这些位产生“计数时钟周期 × (ITCMP 设定值 + 1)”的固定周期中断。 |
| •                |                                         |
| •                |                                         |
| •                |                                         |
| FFFH             |                                         |

ITCMP11 ~ ITCMP0 为“001H”或者“FFFH”时的中断周期例子

- ITCMP11 ~ ITCMP0 = 001H, 计数时钟:  $f_{\text{IL}}=15\text{kHz}$   
 $1/15\text{kHz}] \times (1+1) \approx 0.1333[\text{ms}] = 133.3[\mu\text{s}]$
- ITCMP11 ~ ITCMP0 = FFFH, 计数时钟:  $f_{\text{IL}}=15\text{kHz}$   
 $1/15[\text{kHz}] \times (4095+1) \approx 273[\text{ms}]$

- 注意 1. 要将 RINTE 位从“0”改为“1”时，必须先将 OSMC 寄存器的 WUTMMCK0 位置“1”，然后确认运行时钟。
2. 要将 RINTE 位从“1”改为“0”时，必须在通过中断屏蔽标志寄存器来禁止 INTIT 中断处理后改写 RINTE 位。要重新开始运行（从“0”改为“1”）时，必须在清除 TMKAIF 标志后允许中断处理。
3. RINTE 位的读取值在设定 RINTE 位后的 1 个计数时钟之后被反映。
4. 要在从待机模式返回后设定 RINTE 位并且再次转移到待机模式时，必须确认在 RINTE 位的写入值被反映后或者在从待机模式返回后至少经过 1 个计数时钟的时间之后再转移到待机模式。
5. 要更改 ITCMP11 ~ ITCMP0 位的设定时，必须在 RINTE 位为“0”的状态下进行。
- 但是，能在将 RINTE 位从“0”改为“1”或者从“1”改为“0”的同时更改 ITCMP11 ~ ITCMP0 位的设定。

## 7.4 12 位间隔定时器的运行

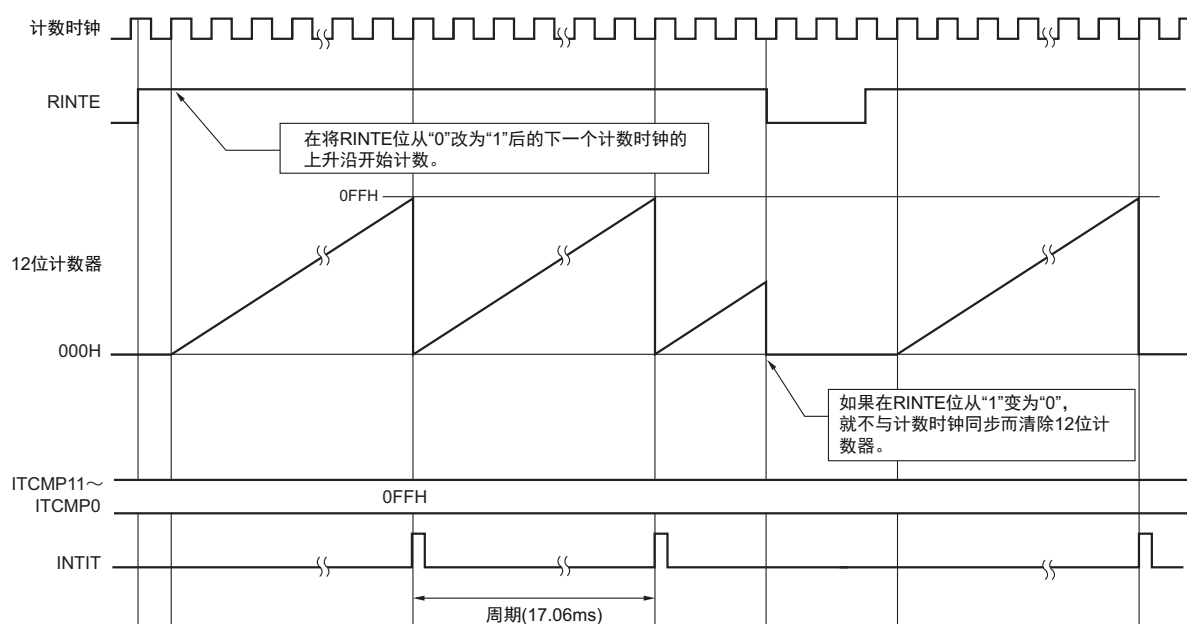
### 7.4.1 12 位间隔定时器的运行时序

以 ITCMP11 ~ ITCMP0 位设定的计数值为间隔，作为重复产生中断请求 (INTIT) 的 12 位间隔定时器运行。如果将 RINTE 位置“1”，12 位计数器就开始计数。

当 12 位计数器的值和 ITCMP11 ~ ITCMP0 位的设定值相同时，将 12 位计数器清“0”并且继续进行计数，同时产生中断请求信号 (INTIT)。

12 位间隔定时器的基本运行如图 7-5 所示。

图 7-5 12 位间隔定时器的运行时序  
(ITCMP11 ~ ITCMP0=0FFH, 计数时钟:  $f_{\text{IL}}=15\text{kHz}$ )

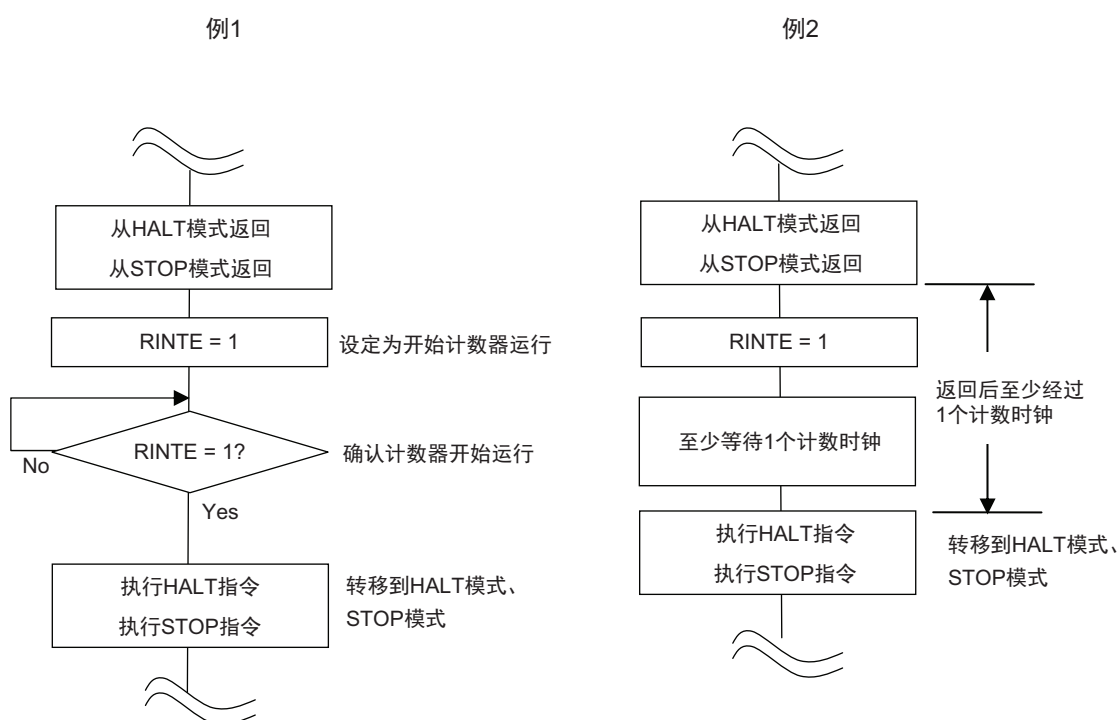


### 7.4.2 从 HALT/STOP 模式返回后计数器开始运行之后再次转移到 HALT/STOP 模式

如果从 HALT 模式或者 STOP 模式返回后将 RINTE 置“1”，并且要再次转移到 HALT 模式或者 STOP 模式，就必须在将 RINTE 置“1”后，确认是否已反映 RINTE 位的写入值，或者在返回后是否至少经过 1 个计数时钟，然后再进行转移。

- 将 RINTE 位置“1”后，通过轮询确认 RINTE 位已变为“1”，然后转移到 HALT 模式或者 STOP 模式（参照图 7-6 的例 1）。
- 将 RINTE 位置“1”后，至少经过 1 个计数时钟，然后转移到 HALT 模式或者 STOP 模式（参照图 7-6 的例 2）。

图 7-6 将 RINTE 位置“1”后向 HALT 模式或者 STOP 模式转移的步骤



第 8 章 时钟输出 / 蜂鸣器输出控制电路

时钟输出 / 蜂鸣器输出控制电路的输出引脚数因产品而不同。

| 输出引脚    | 20、24 引脚产品 | 30 引脚产品 |
|---------|------------|---------|
| PCLBUZ0 | ○          | ○       |
| PCLBUZ1 | —          | ○       |

注意 本章的下述内容主要是以 30 引脚产品的情况进行说明。

8.1 时钟输出 / 蜂鸣器输出控制电路的功能

时钟输出是输出提供给外围 IC 时钟的功能，蜂鸣器输出是输出蜂鸣器频率方波的功能。

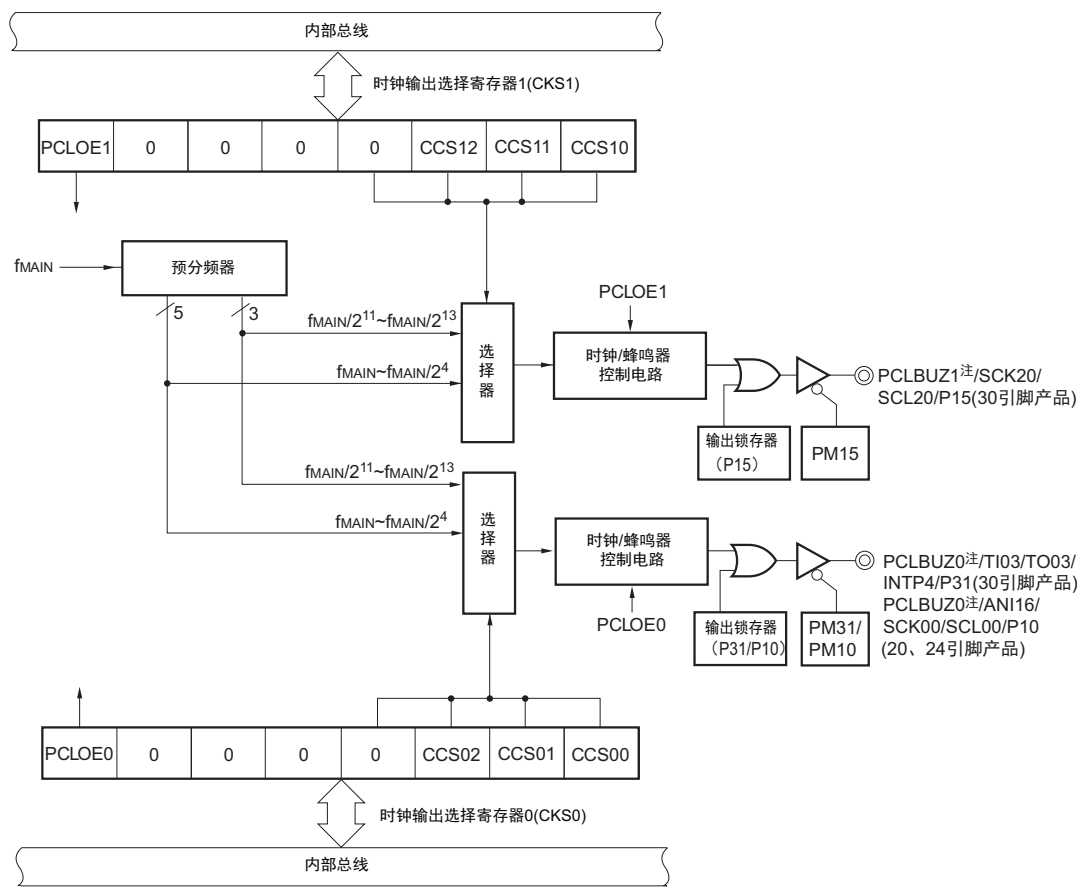
能用 1 个引脚选择用作时钟输出或者蜂鸣器输出。

PCLBUZn 引脚输出由时钟输出选择寄存器 n（CKSn）选择的时钟。

时钟输出 / 蜂鸣器输出控制电路的框图如图 8-1 所示。

备注 n=0、1

图 8-1 时钟输出 / 蜂鸣器输出控制电路的框图



注 有关能从 PCLBUZ0 引脚和 PCLBUZ1 引脚输出的频率，请参照“28.4 AC 特性”或者“29.4 AC 特性”。  
另外，仅 30 引脚产品配置 PCLBUZ1 输出功能。

## 8.2 时钟输出 / 蜂鸣器输出控制电路的结构

时钟输出 / 蜂鸣器输出控制电路由以下硬件构成。

表 8-1 时钟输出 / 蜂鸣器输出控制电路的结构

| 项目    | 结构                                                               |
|-------|------------------------------------------------------------------|
| 控制寄存器 | 时钟输出选择寄存器 n (CKSn)<br>端口模式寄存器 1、3 (PM1、PM3)<br>端口寄存器 1、3 (P1、P3) |

## 8.3 时钟输出 / 蜂鸣器输出控制电路的控制寄存器

通过以下寄存器控制时钟输出 / 蜂鸣器输出控制电路。

- 时钟输出选择寄存器 n (CKSn)
- 端口模式寄存 1、3 (PM1、PM3)
- 端口寄存器 1、3 (P1、P3)

### 8.3.1 时钟输出选择寄存器 n (CKSn)

这是允许或者禁止时钟输出引脚或者蜂鸣器频率输出引脚 (PCLBUZn) 的输出以及设定输出时钟的寄存器。

通过 CKSn 寄存器选择 PCLBUZn 引脚输出的时钟。

通过 1 位或者 8 位存储器操作指令设定 CKSn 寄存器。

在产生复位信号后，此寄存器的值变为“00H”。

图 8-2 时钟输出选择寄存器 n (CKSn) 的格式

地址: FFFA5H (CKS0)、FFFA6H (CKS1) 注 1      复位后: 00H      R/W

|      |        |   |   |   |   |       |       |       |
|------|--------|---|---|---|---|-------|-------|-------|
| 符号   | 7      | 6 | 5 | 4 | 3 | 2     | 1     | 0     |
| CKSn | PCLOEn | 0 | 0 | 0 | 0 | CCSn2 | CCSn1 | CCSn0 |

|        |                        |
|--------|------------------------|
| PCLOEn | PCLBUZn 引脚输出允许 / 禁止的指定 |
| 0      | 禁止输出 (默认值)。            |
| 1      | 允许输出。                  |

| CCSn2 | CCSn1 | CCSn0 |                          | PCLBUZn 引脚输出时钟的选择       |           |           |           |           |
|-------|-------|-------|--------------------------|-------------------------|-----------|-----------|-----------|-----------|
|       |       |       |                          | $f_{\text{MAIN}}$ (MHz) |           |           |           |           |
|       |       |       |                          | 5                       | 10        | 16        | 20        | 24        |
| 0     | 0     | 0     | $f_{\text{MAIN}}$        | 5MHz                    | 10MHz 注 2 | 16MHz 注 2 | 禁止设定注 2   | 禁止设定注 2   |
| 0     | 0     | 1     | $f_{\text{MAIN}}/2$      | 2.5MHz                  | 5MHz      | 8MHz 注 2  | 10MHz 注 2 | 12MHz 注 2 |
| 0     | 1     | 0     | $f_{\text{MAIN}}/2^2$    | 1.25MHz                 | 2.5MHz    | 4MHz      | 5MHz      | 6MHz      |
| 0     | 1     | 1     | $f_{\text{MAIN}}/2^3$    | 625kHz                  | 1.25MHz   | 2MHz      | 2.5MHz    | 3MHz      |
| 1     | 0     | 0     | $f_{\text{MAIN}}/2^4$    | 313kHz                  | 625kHz    | 1MHz      | 1.25MHz   | 1.5MHz    |
| 1     | 0     | 1     | $f_{\text{MAIN}}/2^{11}$ | 2.44kHz                 | 4.88kHz   | 7.81kHz   | 9.77kHz   | 11.7kHz   |
| 1     | 1     | 0     | $f_{\text{MAIN}}/2^{12}$ | 1.22kHz                 | 2.44kHz   | 3.91kHz   | 4.88kHz   | 5.86kHz   |
| 1     | 1     | 1     | $f_{\text{MAIN}}/2^{13}$ | 610Hz                   | 1.22kHz   | 1.95kHz   | 2.44kHz   | 2.93kHz   |

注 1. 只限于 30 引脚产品。

2. 必须在 16MHz 以内的范围内使用输出时钟。详细内容请参照“28.4 AC 特性”或者“29.4 AC 特性”。

注意 1. 输出时钟的切换必须在设定为禁止输出 (PCLOEn=0) 后进行。

2. 如果要转移到 STOP 模式, 就必须在执行 STOP 指令前将 PCLOEn 置“0”。

备注 1. n=0、1

2.  $f_{\text{MAIN}}$ : 主系统时钟频率

### 8.3.2 时钟输出 / 蜂鸣器输出引脚的端口功能控制寄存器

在用作时钟输出 / 蜂鸣器输出功能时, 必须设定与对象通道复用的端口功能的控制寄存器 (端口模式寄存器 (PMxx)、端口寄存器 (Pxx))。详细内容请参照“4.3.1 端口模式寄存器 (PMxx)”和“4.3.2 端口寄存器 (Pxx)”。

在将与时钟输出 / 蜂鸣器输出引脚复用的端口 (P10/PCLBUZ0 (20、24 引脚产品)、P15/PCLBUZ1、P31/PCLBUZ0 (30 引脚产品) 用作时钟输出 / 蜂鸣器输出时, 必须将与各端口对应的端口模式寄存器 (PMxx) 的位和端口寄存器 (Pxx) 的位置“0”。

例 将 P15/PCLBUZ1 用作时钟输出 / 蜂鸣器输出时  
 将端口模式寄存器 1 的 PM15 位置“0”。  
 将端口寄存器 1 的 P15 位置“0”。

## 8.4 时钟输出 / 蜂鸣器输出控制电路的运行

能用 1 个引脚选择用作时钟输出或者蜂鸣器输出。

PCLBUZ0 引脚输出由时钟输出选择寄存器 0 (CKS0) 选择的时钟 / 蜂鸣器。

PCLBUZ1 引脚输出由时钟输出选择寄存器 1 (CKS1) 选择的时钟 / 蜂鸣器。

### 8.4.1 输出引脚的运行

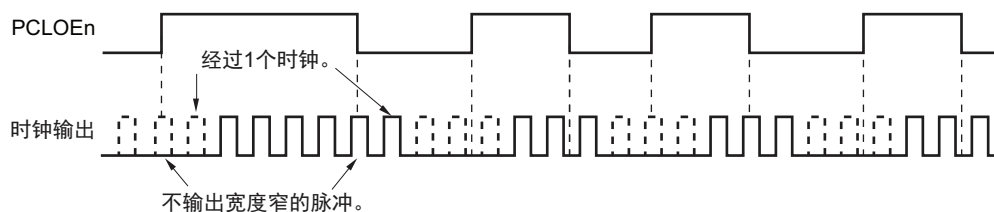
PCLBUZn 引脚按照以下步骤进行输出：

- ① 将与用作 PCLBUZn 引脚的端口对应的端口模式寄存器 (PMxx) 和端口寄存器 (Pxx) 的位置“0”。
- ② 通过 PCLBUZn 引脚的时钟输出选择寄存器 (CKSn) 的 bit0~2 (CCSn0~CCSn2) 选择输出频率 (输出为禁止状态)。
- ③ 将 CKSn 寄存器的 bit7 (PCLOEn) 置“1”，允许时钟/蜂鸣器的输出。

备注 1. 用作时钟输出时的控制电路在允许或者禁止时钟输出 (PCLOEn 位) 后的 1 个时钟之后，开始或者停止时钟输出。此时不输出宽度窄的脉冲。通过 PCLOEn 位允许或者停止输出以及时钟输出的时序如图 8-3 所示。

2. n=0、1

图 8-3 PCLBUZn 引脚的时钟输出时序



## 8.5 时钟输出 / 蜂鸣器输出控制电路的注意事项

如果在设定停止输出 (PCLOEn=0) 后的 1.5 个 PCLBUZn 引脚的输出时钟内转移到 HALT/STOP 模式，PCLBUZn 的输出宽度就变窄。



## 第 9 章 看门狗定时器

### 9.1 看门狗定时器的功能

看门狗定时器通过选项字节（000C0H）设定计数运行。

看门狗定时器以低速内部振荡器时钟（ $f_{\text{LL}}$ ）运行。

看门狗定时器用于检测程序失控。在检测到程序失控时，产生内部复位信号。

下述情况判断为程序失控。

- 当看门狗定时器计数器发生上溢时
- 当对看门狗定时器的允许寄存器（WDTE）执行1位操作指令时
- 当给WDTE寄存器写“ACH”以外的数据时
- 在窗口关闭期间给WDTE寄存器写数据时

当因看门狗定时器而发生复位时，将复位控制标志寄存器（RESF）的 bit4（WDTRF）置“1”。有关 RESF 寄存器的详细内容，请参照“第 18 章 复位功能”。

当达到上溢时间的  $75\% + 1/2f_{\text{LL}}$  时，能产生间隔中断。

9.2 看门狗定时器的结构

看门狗定时器由以下硬件构成。

表 9-1 看门狗定时器的结构

| 项目    | 结构                 |
|-------|--------------------|
| 计数器   | 内部计数器（17 位）        |
| 控制寄存器 | 看门狗定时器的允许寄存器（WDTE） |

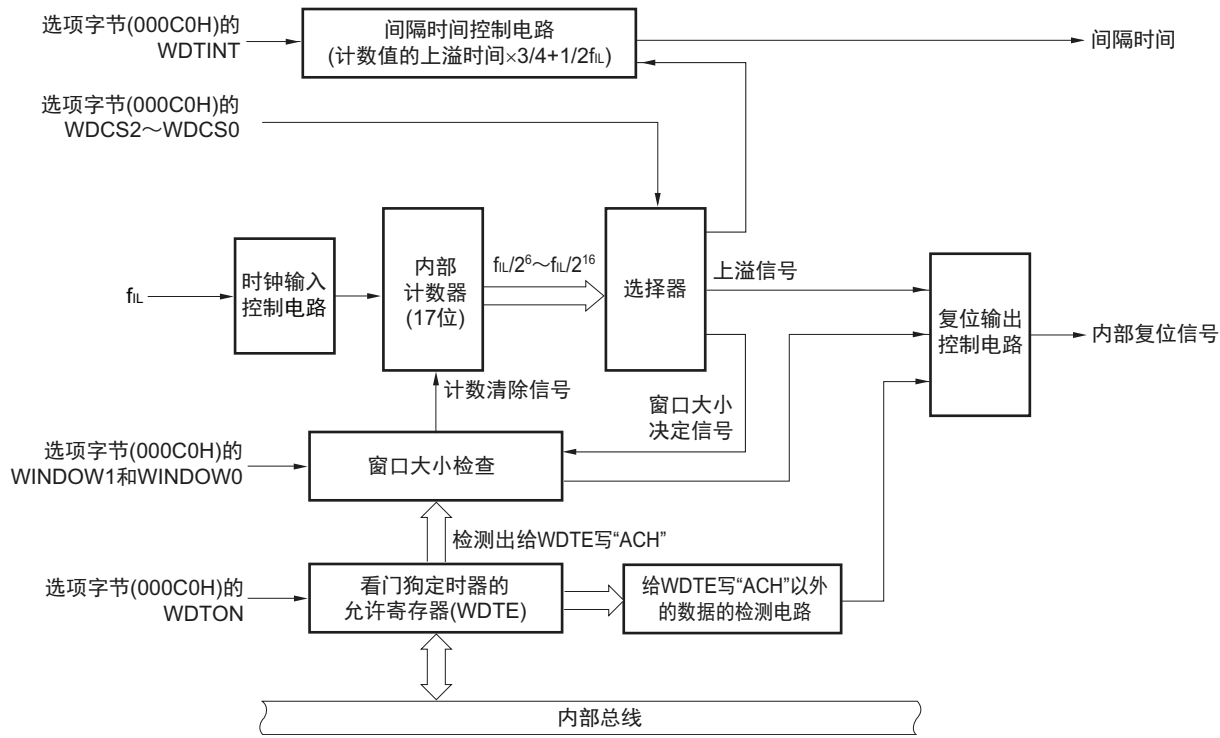
通过选项字节控制计数器的运行以及设定上溢时间、窗口打开期间和间隔中断。

表 9-2 选项字节和看门狗定时器的设定内容

| 看门狗定时器的设定内容                   | 选项字节（000C0H）                 |
|-------------------------------|------------------------------|
| 看门狗定时器的间隔中断的设定                | bit7（WDTINT）                 |
| 窗口打开期间的设定                     | bit6 和 bit5（WINDOW1、WINDOW0） |
| 看门狗定时器的计数器运行控制                | bit4（WDTON）                  |
| 看门狗定时器的上溢时间的设定                | bit3 ~ 1（WDSC2 ~ WDSC0）      |
| 看门狗定时器的计数器运行控制（HALT/STOP 模式时） | bit0（WDSTBYON）               |

备注 有关选项字节，请参照“第 23 章 选项字节”。

图 9-1 看门狗定时器的框图



备注 f<sub>IL</sub>: 低速内部振荡器时钟

### 9.3 看门狗定时器的控制寄存器

通过看门狗定时器的允许寄存器（WDTE）控制看门狗定时器。

#### 9.3.1 看门狗定时器的允许寄存器（WDTE）

通过给 WDTE 寄存器写“ACH”，清除看门狗定时器的计数器并且重新开始计数。

通过 8 位存储器操作指令设定 WDTE 寄存器。

在产生复位信号后，此寄存器的值变为“9AH”或者“1AH”注。

图 9-2 看门狗定时器的允许寄存器（WDTE）的格式

|            |                |     |   |   |   |   |   |   |
|------------|----------------|-----|---|---|---|---|---|---|
| 地址: FFFABH | 复位后: 9AH/1AH 注 | R/W |   |   |   |   |   |   |
| 符号         | 7              | 6   | 5 | 4 | 3 | 2 | 1 | 0 |
| WDTE       |                |     |   |   |   |   |   |   |

注 WDTE 寄存器的复位值因选项字节（000C0H）的 WDTON 位的设定值而不同。要使看门狗定时器运行时，必须将 WDTON 位置“1”。

| WDTON 位的设定值      | WDTE 寄存器的复位值 |
|------------------|--------------|
| 0（禁止看门狗定时器的计数运行） | 1AH          |
| 1（允许看门狗定时器的计数运行） | 9AH          |

- 注意 1. 当给 WDTE 寄存器写“ACH”以外的值时，产生内部复位信号。
2. 当对 WDTE 寄存器执行 1 位操作指令时，产生内部复位信号。
3. WDTE 寄存器的读取值为“9AH/1AH”（和写入值（“ACH”）不同）。

## 9.4 看门狗定时器的运行

### 9.4.1 看门狗定时器的运行控制

1. 当使用看门狗定时器时，通过选项字节（000C0H）设定以下内容：

- 必须将选项字节（000C0H）的 bit4（WDTON）置“1”，允许看门狗定时器的计数运行（在解除复位后，计数器开始运行）（详细内容请参照第23章）。

| WDTON | 看门狗定时器的计数器         |
|-------|--------------------|
| 0     | 禁止计数运行（解除复位后停止计数）。 |
| 1     | 允许计数运行（解除复位后开始计数）。 |

- 必须通过选项字节（000C0H）的 bit3～1（WDSC2～WDSC0）设定上溢时间（详细内容请参照 9.4.2 和第23章）。
  - 必须通过选项字节（000C0H）的 bit6 和 bit5（WINDOW1、WINDOW0）设定窗口打开期间（详细内容请参照 9.4.3 和第23章）。
2. 在解除复位后，看门狗定时器开始计数。
  3. 在开始计数后并且在选项字节所设上溢时间前，如果给看门狗定时器的允许寄存器（WDTE）写“ACH”，就清除看门狗定时器并且重新开始计数。
  4. 此后，解除复位后的第 2 次以及以后的 WDTE 寄存器的写操作必须在窗口打开期间进行。如果在窗口关闭期间写 WDTE 寄存器，就产生内部复位信号。
  5. 如果不给 WDTE 寄存器写“ACH”而超过上溢时间，就产生内部复位信号。  
以下情况会产生内部复位信号：
    - 当对 WDTE 寄存器执行 1 位操作指令时
    - 当给 WDTE 寄存器写“ACH”以外的数据时

- 注意 1. 在解除复位后第 1 次写看门狗定时器的允许寄存器（WDTE）时，与窗口打开期间无关，只要在上溢时间前的任何时刻写 WDTE，就都清除看门狗定时器，并且重新开始计数。
2. 从给 WDTE 寄存器写“ACH”到清除看门狗定时器的计数器，可能产生最大 2 个  $f_{\text{L}}$  时钟的误差。
  3. 在计数值发生上溢前，都能清除看门狗定时器。
  4. 如下所示，看门狗定时器在 HALT 模式、STOP 模式或者 SNOOZE 模式中的运行因选项字节（000C0H）的 bit0（WDSTBYON）的设定值而不同。

|           | WDSTBYON=0  | WDSTBYON=1  |
|-----------|-------------|-------------|
| HALT 模式   | 停止看门狗定时器运行。 | 继续看门狗定时器运行。 |
| STOP 模式   |             |             |
| SNOOZE 模式 |             |             |

当 WDSTBYON 位为“0”时，在解除 HALT 模式或者 STOP 模式后重新开始看门狗定时器的计数。此时，将计数器清“0”，开始计数。

当解除 STOP 模式后以 X1 振荡时钟运行时，CPU 在经过振荡稳定时间后开始运行。

如果从解除 STOP 模式到看门狗定时器发生上溢的时间较短，就会在振荡稳定时间内发生看门狗上溢而产生复位。因此，在通过间隔中断解除 STOP 模式后，如果要以 X1 振荡时钟运行并且要清除看门狗定时器，因为在经过振荡稳定时间后才清除看门狗定时器，所以必须考虑这种情况进行上溢时间的设定。

### 9.4.2 看门狗定时器上溢时间的设定

通过选项字节（000C0H）的 bit3 ~ 1（WDCS2 ~ WDCS0）设定看门狗定时器的上溢时间。

在发生上溢时，产生内部复位信号。在上溢时间前的窗口打开期间，通过给看门狗定时器的允许寄存器（WDTE）写“ACH”，清除计数并且重新开始计数。

能设定的上溢时间如下所示。

表 9-3 看门狗定时器上溢时间的设定

| WDCS2 | WDCS1 | WDCS0 | 看门狗定时器的上溢时间<br>( $f_{IL}=17.25\text{kHz}(\text{MAX.})$ 的情况) |
|-------|-------|-------|-------------------------------------------------------------|
| 0     | 0     | 0     | $2^6/f_{IL}$ (3.71ms)                                       |
| 0     | 0     | 1     | $2^7/f_{IL}$ (7.42ms)                                       |
| 0     | 1     | 0     | $2^8/f_{IL}$ (14.84ms)                                      |
| 0     | 1     | 1     | $2^9/f_{IL}$ (29.68ms)                                      |
| 1     | 0     | 0     | $2^{11}/f_{IL}$ (118.72ms)                                  |
| 1     | 0     | 1     | $2^{13}/f_{IL}$ (474.89ms)                                  |
| 1     | 1     | 0     | $2^{14}/f_{IL}$ (949.79ms)                                  |
| 1     | 1     | 1     | $2^{16}/f_{IL}$ (3799.18ms)                                 |

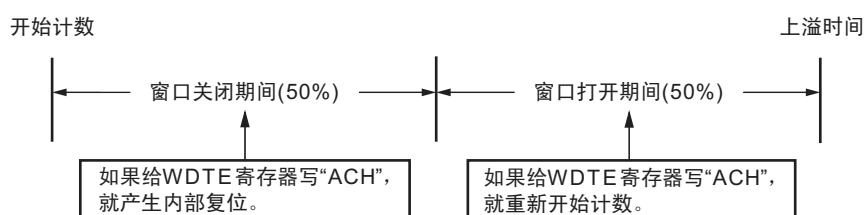
备注  $f_{IL}$ ：低速内部振荡器的时钟频率

### 9.4.3 看门狗定时器窗口打开期间的设定

通过选项字节（000C0H）的 bit6 和 bit5（WINDOW1、WINDOW0）设定看门狗定时器的窗口打开期间。窗口概要如下：

- 如果在窗口打开期间给看门狗定时器的允许寄存器（WDTE）写“ACH”，就清除看门狗定时器，并且重新开始计数。
- 在窗口关闭期间，即使给 WDTE 寄存器写“ACH”，也会检测到异常并且产生内部复位信号。

例 窗口打开期间为 50% 的情况



**注意** 在解除复位后第 1 次写看门狗定时器的允许寄存器（WDTE）时，与窗口打开期间无关，只要在上溢时间前的任何时刻写 WDTE，就都清除看门狗定时器，并且重新开始计数。

能设定的窗口打开期间如下所示。

表 9-4 看门狗定时器窗口打开期间的设定

| WINDOW1 | WINDOW0 | 看门狗定时器的窗口打开期间 |
|---------|---------|---------------|
| 0       | 0       | 禁止设定。         |
| 0       | 1       | 50%           |
| 1       | 0       | 75%           |
| 1       | 1       | 100%          |

**注意** 当选项字节（000C0H）的 bit0（WDSTBYON）为“0”时，与 WINDOW1 位和 WINDOW0 位的值无关，窗口打开期间为 100%。

**备注** 当将上溢时间设定为  $2^9/f_{IL}$  时，窗口关闭时间和打开时间如下所示。

|        | 窗口打开期间的设定       |                 |             |
|--------|-----------------|-----------------|-------------|
|        | 50%             | 75%             | 100%        |
| 窗口关闭时间 | 0 ~ 20.08ms     | 0 ~ 10.04ms     | 无           |
| 窗口打开时间 | 20.08 ~ 29.68ms | 10.04 ~ 29.68ms | 0 ~ 29.68ms |

<当窗口打开期间为 50% 时>

- 上溢时间：  
 $2^9/f_{IL}(\text{MAX.}) = 2^9/17.25\text{kHz} = 29.68\text{ms}$
- 窗口关闭时间：  
 $0 \sim 2^9/f_{IL}(\text{MIN.}) \times (1-0.5) = 0 \sim 2^9/12.75\text{kHz} \times 0.5 = 0 \sim 20.08\text{ms}$
- 窗口打开时间：  
 $2^9/f_{IL}(\text{MIN.}) \times (1-0.5) \sim 2^9/f_{IL}(\text{MAX.}) = 2^9/12.75\text{kHz} \times 0.5 \sim 2^9/17.25\text{kHz} = 20.08 \sim 29.68\text{ms}$

#### 9.4.4 看门狗定时器间隔中断的设定

能通过设定选项字节（000C0H）的 bit7（WDTINT），在达到上溢时间的  $75\% + 1/2f_{IL}$  时产生间隔中断（INTWDTI）。

表 9-5 看门狗定时器间隔中断的设定

| WDTINT | 看门狗定时器间隔中断的使用 / 不使用                   |
|--------|---------------------------------------|
| 0      | 不使用间隔中断。                              |
| 1      | 在达到上溢时间的 $75\% + 1/2f_{IL}$ 时，产生间隔中断。 |

**注意** 当解除 STOP 模式后以 X1 振荡时钟运行时，CPU 在经过振荡稳定时间后开始运行。  
 如果从解除 STOP 模式到看门狗定时器发生上溢的时间较短，就会在振荡稳定时间内发生看门狗上溢而产生复位。  
 因此，在通过间隔中断解除 STOP 模式后，如果要以 X1 振荡时钟运行并且要清除看门狗定时器，因为在经过振荡稳定时间后才清除看门狗定时器，所以必须考虑这种情况进行上溢时间的设定。

**备注** 即使在产生 INTWDTI 后也继续计数（直到给看门狗定时器的允许寄存器（WDTE）写“ACH”为止）。如果在上溢时间前不给 WDTE 寄存器写“ACH”，就产生内部复位信号。

## 第 10 章 A/D 转换器

A/D 转换器的模拟输入通道数因产品而不同。

|        | 20、24 引脚                         | 30 引脚                           |
|--------|----------------------------------|---------------------------------|
| 模拟输入通道 | 11ch (ANI0 ~ ANI3、ANI16 ~ ANI22) | 8ch (ANI0 ~ ANI3、ANI16 ~ ANI19) |

### 10.1 A/D 转换器的功能

A/D 转换器是将模拟输入转换为数字值的转换器，最多能控制 11 个通道的 A/D 转换器模拟输入 (ANI0 ~ ANI3、ANI16 ~ ANI22)。通过 A/D 转换器的模式寄存器 2 (ADM2) 的 ADTYP 位，选择 10 位分辨率或者 8 位分辨率。

A/D 转换器有以下功能。

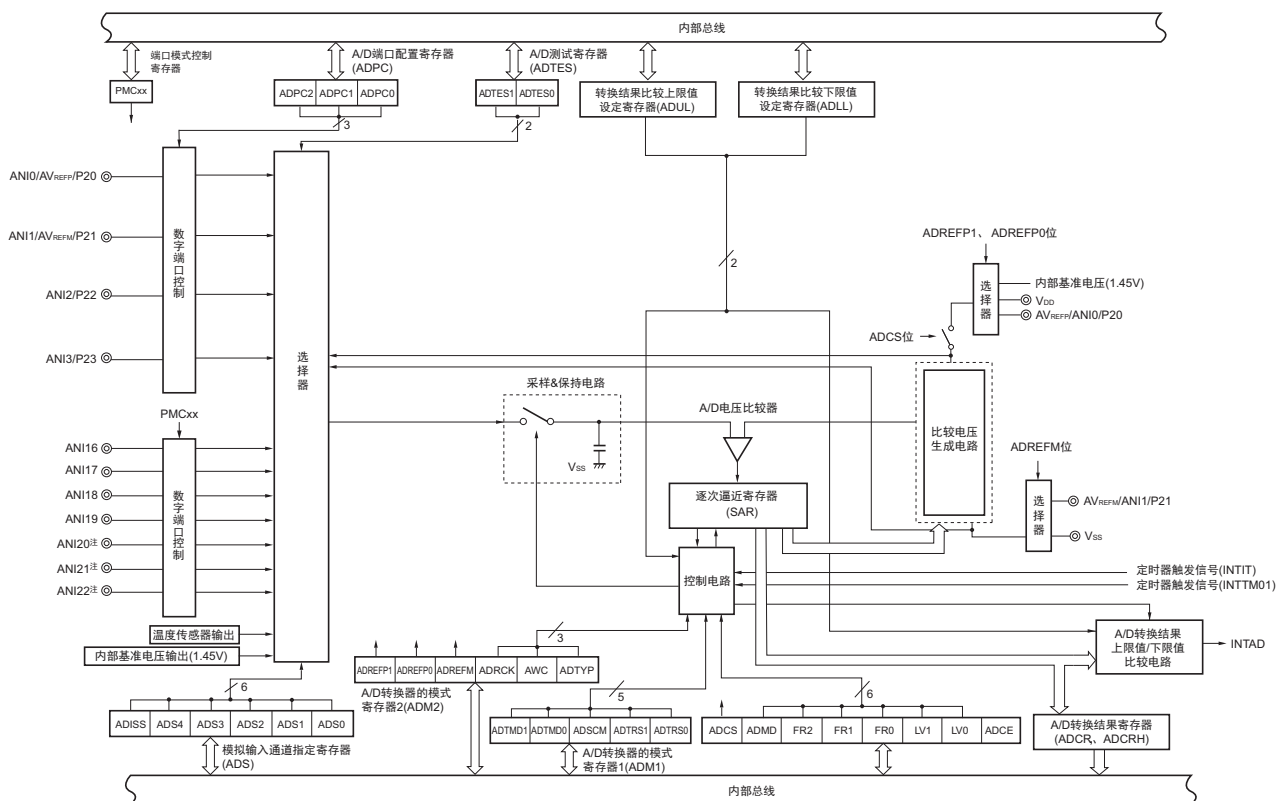
- 10 位/8 位分辨率的 A/D 转换  
从 ANI0 ~ ANI3、ANI16 ~ ANI22 (30 引脚产品时，ANI0 ~ ANI3、ANI16 ~ ANI19) 中选择 1 个通道的模拟输入，重复进行 10 位/8 位分辨率的 A/D 转换。每结束 1 次 A/D 转换，就产生中断请求 (INTAD) (选择模式的情况)。

能通过下述的模式组合设定各种 A/D 转换模式。

|         |                    |                                                                                               |
|---------|--------------------|-----------------------------------------------------------------------------------------------|
| 触发模式    | 软件触发               | 通过软件操作，开始转换运行。                                                                                |
|         | 硬件触发无等待模式          | 通过检测到硬件触发，开始转换运行。                                                                             |
|         | 硬件触发等待模式           | 在切断电源的转换待机状态下，通过检测到硬件触发，接通电源，并且在经过 A/D 电源稳定等待时间后自动开始转换运行。在使用 SNOOZE 模式功能时，必须选择硬件触发等待模式。       |
| 通道选择模式  | 选择模式               | 选择 1 个通道的模拟输入，进行 A/D 转换。                                                                      |
|         | 扫描模式               | 依次对 4 个通道的模拟输入进行 A/D 转换。能选择 ANI0 ~ ANI3 作为模拟输入。                                               |
| 转换运行模式  | 单次转换模式             | 对所选通道进行 1 次 A/D 转换。                                                                           |
|         | 连续转换模式             | 对所选通道进行连续的 A/D 转换，直到通过软件停止为止。                                                                 |
| 工作电压模式  | 标准 1/ 标准 2 模式      | 在 $2.7V \leq V_{DD} \leq 5.5V$ 的工作电压范围内进行转换运行时选择此模式。                                          |
|         | 低电压 1/ 低电压 2 模式    | 能在 $1.8V \leq V_{DD} \leq 5.5V$ 的工作电压范围内进行转换运行。<br>在低电压下进行转换运行时选择此模式。因为是以低电压运行，所以在转换时内部会进行升压。 |
| 采样时间的选择 | 采样时钟数：7 个 $f_{AD}$ | 标准 1/ 低电压模式 1 的采样时间为 7 个转换时钟 ( $f_{AD}$ )。在模拟输入源的输出阻抗高并且需要采样时间长的情况下选择此采样时钟数。                  |
|         | 采样时钟数：5 个 $f_{AD}$ | 标准 2/ 低电压模式 2 的采样时间为 5 个转换时钟 ( $f_{AD}$ )。在模拟输入源的输出阻抗低等能确保足够的采样时间时选择此采样时钟数。                   |



图 10-1 A/D 转换器的框图



备注 只限于 20、24 引脚产品。

## 10.2 A/D 转换器的结构

A/D 转换器由以下硬件构成。

### (1) ANI0 ~ ANI3、ANI16 ~ ANI22 引脚

这些是 A/D 转换器的 11 个通道的模拟输入引脚（30 引脚产品时为 ANI0 ~ ANI3、ANI16 ~ ANI19 引脚的 8 个通道的模拟输入引脚）。输入要进行 A/D 转换的模拟信号。没有被选择为模拟输入的引脚能用作输入 / 输出端口。

### (2) 采样 & 保持电路

采样 & 保持电路依次对来自输入电路的模拟输入电压进行采样并且送给 A/D 电压比较器。在 A/D 转换过程中，保持采样到的模拟输入电压。

### (3) A/D 电压比较器

通过 A/D 电压比较器将比较电压生成电路的分接头电压和模拟输入电压进行比较。如果比较结果是模拟输入电压大于基准电压（ $1/2AV_{REF}$ ），就将逐次逼近寄存器（SAR）的最高位（MSB）置位。如果模拟输入电压小于基准电压（ $1/2AV_{REF}$ ），就对 SAR 寄存器的 MSB 位进行复位。

然后，自动将 SAR 寄存器的 bit8 置位并且进行下一次比较。在此，根据 bit9 被设定的结果值，选择比较电压生成电路的分接头电压。

bit9=0: ( $1/4AV_{REF}$ )

bit9=1: ( $3/4AV_{REF}$ )

将比较电压生成电路的分接头电压和模拟输入电压进行比较，根据比较结果操作 SAR 寄存器的 bit8。

模拟输入电压  $\geq$  比较电压生成电路的分接头电压: bit8=1

模拟输入电压  $\leq$  比较电压生成电路的分接头电压: bit8=0

继续此比较直到 SAR 寄存器的 bit0 为止。

当以 8 位分辨率进行 A/D 转换时，继续此比较直到 SAR 寄存器的 bit2 为止。

备注  $AV_{REF}$  是 A/D 转换器的正 (+) 基准电压。可选择  $AV_{REFP}$ 、内部基准电压（1.45V）或者  $V_{DD}$ 。

### (4) 比较电压生成电路

比较电压生成电路生成模拟输入电压的比较电压。

#### (5) 逐次逼近寄存器 (SAR: Successive Approximation Register)

SAR 寄存器从最高位 (MSB) 开始按位设定比较电压生成电路的分接头电压值和模拟输入引脚的电压值相同的数据。

如果设定到 SAR 寄存器的最低位 (LSB) (A/D 转换结束), 就将 SAR 寄存器的内容 (转换结果) 保持到 A/D 转换结果寄存器 (ADCR)。而且, 如果指定的全部 A/D 转换都结束, 就产生 A/D 转换结束中断请求信号 (INTAD)。

#### (6) 10 位 A/D 转换结果寄存器 (ADCR)

每当 A/D 转换结束时, 就将逐次逼近寄存器的转换结果装入 ADCR 寄存器, A/D 转换结果保持在高 10 位 (低 6 位固定为“0”)。

#### (7) 8 位 A/D 转换结果寄存器 (ADCRH)

每当 A/D 转换结束时, 就将逐次逼近寄存器的转换结果装入 ADCRH 寄存器, 保存 A/D 转换结果的高 8 位。

#### (8) 控制电路

此电路控制要进行 A/D 转换的模拟输入的转换时间、转换的开始或者停止等。当 A/D 转换结束时, 经过 A/D 转换结果上限值 / 下限值比较电路, 产生 INTAD 信号。

#### (9) $AV_{REFP}$ 引脚

这是从外部输入基准电压 ( $AV_{REFP}$ ) 的引脚。

要将  $AV_{REFP}$  用作 A/D 转换器的正 (+) 基准电压时, 必须将 A/D 转换器的模式寄存器 2 (ADM2) 的 ADREFP1 位置“0”、ADREFP0 位置“1”。

根据加载的  $AV_{REFP}$  和负 (-) 基准电压 ( $AV_{REFM}/V_{SS}$ ) 之间的电压, 将 ANI0 ~ ANI3、ANI16 ~ ANI22 输入的模拟信号转换为数字信号。

除了  $AV_{REFP}$  以外, 可选择  $V_{DD}$  或者内部基准电压 (1.45V) 作为 A/D 转换器的正 (+) 基准电压。

#### (10) $AV_{REFM}$ 引脚

这是从外部输入基准电压 ( $AV_{REFM}$ ) 的引脚。要将  $AV_{REFM}$  用作 A/D 转换器的负 (-) 基准电压时, 必须将 ADM2 寄存器的 ADREFM 位置“1”。

除了  $AV_{REFM}$  以外, 可选择  $V_{SS}$  作为 A/D 转换器的负 (-) 基准电压。

### 10.3 A/D 转换器的控制寄存器

A/D 转换器的控制寄存器如下所示。

- 外围允许寄存器0 (PER0)
- A/D转换器的模式寄存器0 (ADM0)
- A/D转换器的模式寄存器1 (ADM1)
- A/D转换器的模式寄存器2 (ADM2)
- 10位A/D转换结果寄存器 (ADCR)
- 8位A/D转换结果寄存器 (ADCRH)
- 模拟输入通道指定寄存器 (ADS)
- 转换结果比较上限值设定寄存器 (ADUL)
- 转换结果比较下限值设定寄存器 (ADLL)
- A/D测试寄存器 (ADTES)
- A/D端口配置寄存器 (ADPC)
- 端口模式控制寄存器0、1、4、12、14 (PMC0、PMC1、PMC4、PMC12、PMC14)
- 端口模式寄存器0、1、2、4、12、14 (PM0、PM1、PM2、PM4、PM12、PM14)

10.3.1 外围允许寄存器 0（PER0）

PER0 寄存器是设定允许或者禁止给各外围硬件提供时钟的寄存器。通过停止给不使用的硬件提供时钟，降低功耗和噪声。

要使用 A/D 转换器时，必须将 bit5（ADCEN）置“1”。

通过 1 位或者 8 位存储器操作指令设定 PER0 寄存器。

在产生复位信号后，此寄存器的值变为“00H”。

图 10-2 外围允许寄存器 0（PER0）的格式

|            |          |     |       |         |          |        |   |        |
|------------|----------|-----|-------|---------|----------|--------|---|--------|
| 地址: F00F0H | 复位后: 00H | R/W |       |         |          |        |   |        |
| 符号         | 7        | 6   | 5     | 4       | 3        | 2      | 1 | 0      |
| PER0       | TMKAEN   | 0   | ADCEN | IICA0EN | SAU1EN 注 | SAU0EN | 0 | TAU0EN |

|       |                                                                                                    |
|-------|----------------------------------------------------------------------------------------------------|
| ADCEN | 控制 A/D 转换器的时钟的提供                                                                                   |
| 0     | 停止提供时钟。 <ul style="list-style-type: none"><li>不能写 A/D 转换器使用的 SFR。</li><li>A/D 转换器处于复位状态。</li></ul> |
| 1     | 提供时钟。 <ul style="list-style-type: none"><li>能读写 A/D 转换器使用的 SFR。</li></ul>                          |

注 只限于 30 引脚的产品。

注意 1. 在设定 A/D 转换器时，必须先在 ADCEN 位为“1”的状态下设定以下寄存器。如果 ADCEN 位为“0”，A/D 转换器的控制寄存器都为初始值，并且忽视写操作（端口模式寄存器 0、1、4、12、14（PM0、PM1、PM2、PM4、PM12、PM14）、端口模式控制寄存器 0、1、4、12、14（PMC0、PMC1、PMC4、PMC12、PMC14）以及 A/D 端口配置寄存器（ADPC）除外）。

- A/D 转换器的模式寄存器 0（ADM0）
  - A/D 转换器的模式寄存器 1（ADM1）
  - A/D 转换器的模式寄存器 2（ADM2）
  - 10 位 A/D 转换结果寄存器（ADCR）
  - 8 位 A/D 转换结果寄存器（ADCRH）
  - 模拟输入通道指定寄存器（ADS）
  - 转换结果比较上限值设定寄存器（ADUL）
  - 转换结果比较下限值设定寄存器（ADLL）
  - A/D 测试寄存器（ADTES）
2. 必须将以下的位置“0”。
- 20、24 引脚产品：bit1、3、6
- 30 引脚产品：bit1 和 bit6

### 10.3.2 A/D 转换器的模式寄存器 0 (ADM0)

这是设定要进行 A/D 转换的模拟输入的转换时间、转换开始或者停止的寄存器。

通过 1 位或者 8 位存储器操作指令设定 ADM0 寄存器。

在产生复位信号后，此寄存器的值变为“00H”。

图 10-3 A/D 转换器的模式寄存器 0 (ADM0) 的格式

|            |          |      |         |         |         |         |         |      |
|------------|----------|------|---------|---------|---------|---------|---------|------|
| 地址: FFF30H | 复位后: 00H | R/W  |         |         |         |         |         |      |
| 符号         | 7        | 6    | 5       | 4       | 3       | 2       | 1       | 0    |
| ADM0       | ADCS     | ADMD | FR2 注 1 | FR1 注 1 | FR0 注 1 | LV1 注 1 | LV0 注 1 | ADCE |

| ADCS | A/D 转换运行的控制                                                              |
|------|--------------------------------------------------------------------------|
| 0    | 停止转换运行。<br>[ 读时 ]<br>停止转换运行 / 待机状态                                       |
| 1    | 允许转换运行。<br>[ 读时 ]<br>软件触发模式时: 转换运行状态<br>硬件触发等待模式时: A/D 电源稳定等待状态 + 转换运行状态 |

| ADMD | A/D 转换通道选择模式的设定 |
|------|-----------------|
| 0    | 选择模式            |
| 1    | 扫描模式            |

| ADCE | A/D 电压比较器的运行控制注 2 |
|------|-------------------|
| 0    | 停止 A/D 电压比较器的运行。  |
| 1    | 允许 A/D 电压比较器的运行。  |

注 1. 有关 FR2 ~ FR0 位、LV1 位、LV0 位和 A/D 转换的详细内容，请参照“表 10-3 A/D 转换时间的选择”。

- 在软件触发模式或者硬件触发无等待模式中，ADCS 位和 ADCE 位控制 A/D 电压比较器的运行，从开始运行到稳定需要 1μs。因此，在将 ADCE 位置“1”后至少经过 1μs，然后将 ADCS 位置“1”，从而从第 1 个转换数据开始有效。如果不至少等待 1μs 就将 ADCS 位置“1”，则忽视第 1 个转换数据。

注意 1. 必须在转换停止状态 (ADCS=0、ADCE=0) 下更改 ADMD 位、FR2 ~ FR0 位、LV1 位和 LV0 位。

- 禁止进行 ADCS=1、ADCE=0 的设定。
- 禁止通过 8 位操作指令将 ADCS=0、ADCE=0 的状态设定为 ADCS=1、ADCE=1。必须按照“10.7 A/D 转换器的设定流程图”的步骤进行设定。

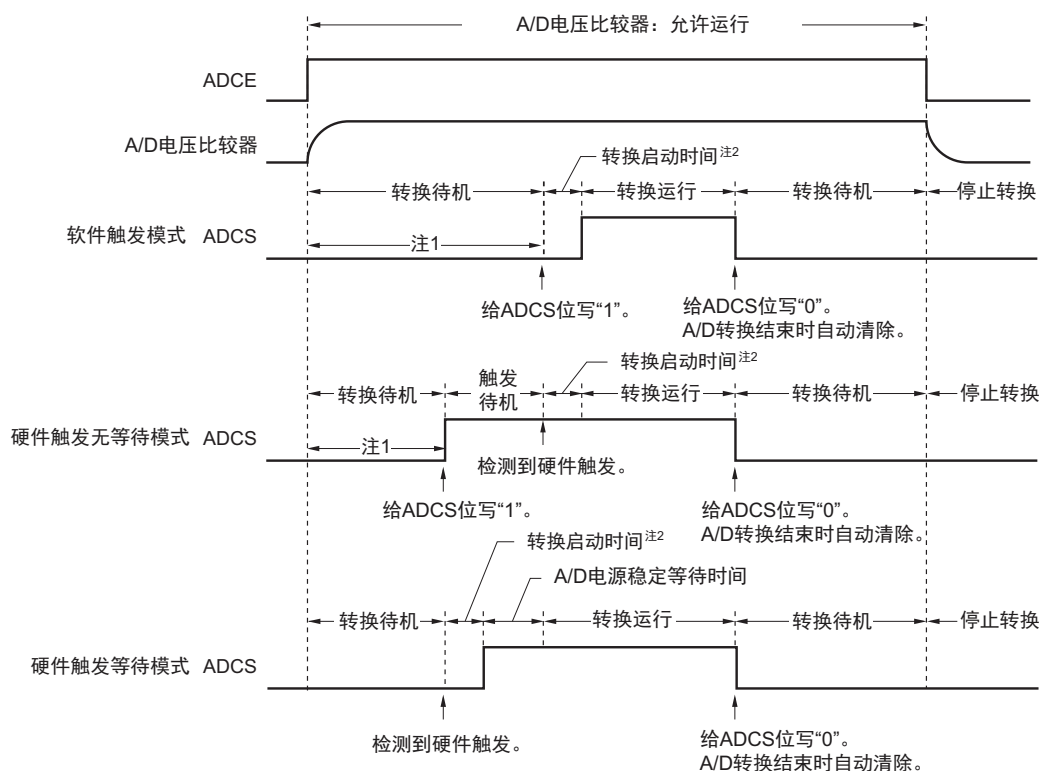
表 10-1 ADCS 位和 ADCE 位的设定

| ADCS | ADCE | A/D 转换运行 |
|------|------|----------|
| 0    | 0    | 转换停止状态   |
| 0    | 1    | 转换待机状态   |
| 1    | 0    | 禁止设定。    |
| 1    | 1    | 转换运行状态   |

表 10-2 ADCS 位的置位和清除条件

| A/D 转换模式  |      |        | 置位条件           | 清除条件                                                                                              |
|-----------|------|--------|----------------|---------------------------------------------------------------------------------------------------|
| 软件触发      | 选择模式 | 连续转换模式 | 当给 ADCS 位写“1”时 | 当给 ADCS 位写“0”时                                                                                    |
|           |      | 单次转换模式 |                | <ul style="list-style-type: none"> <li>当给 ADCS 位写“0”时</li> <li>在 A/D 转换结束时自动清“0”。</li> </ul>      |
|           | 扫描模式 | 连续转换模式 |                | 当给 ADCS 位写“0”时                                                                                    |
|           |      | 单次转换模式 |                | <ul style="list-style-type: none"> <li>当给 ADCS 位写“0”时</li> <li>当设定的 4 个通道转换结束时，自动清“0”。</li> </ul> |
| 硬件触发无等待模式 | 选择模式 | 连续转换模式 |                | 当给 ADCS 位写“0”时                                                                                    |
|           |      | 单次转换模式 |                | 当给 ADCS 位写“0”时                                                                                    |
|           | 扫描模式 | 连续转换模式 |                | 当给 ADCS 位写“0”时                                                                                    |
|           |      | 单次转换模式 |                | 当给 ADCS 位写“0”时                                                                                    |
| 硬件触发等待模式  | 选择模式 | 连续转换模式 | 当输入硬件触发时       | 当给 ADCS 位写“0”时                                                                                    |
|           |      | 单次转换模式 |                | <ul style="list-style-type: none"> <li>当给 ADCS 位写“0”时</li> <li>在 A/D 转换结束时自动清“0”。</li> </ul>      |
|           | 扫描模式 | 连续转换模式 |                | 当给 ADCS 位写“0”时                                                                                    |
|           |      | 单次转换模式 |                | <ul style="list-style-type: none"> <li>当给 ADCS 位写“0”时</li> <li>当设定的 4 个通道转换结束时，自动清“0”。</li> </ul> |

图 10-4 使用 A/D 电压比较器时的时序图



- 注 1. 在软件触发模式和硬件触发无等待模式中，为了稳定内部电路，从 ADCE 位上升到 ADCS 位上升的时间至少需要  $1\mu\text{s}$ 。
2. 在启动转换时最长需要以下的时间：

| ADM0 |     |     | 转换时钟<br>( $f_{\text{AD}}$ ) | 启动时间 ( $f_{\text{CLK}}$ 时钟数) |          |
|------|-----|-----|-----------------------------|------------------------------|----------|
| FR2  | FR1 | FR0 |                             | 软件触发模式 /<br>硬件触发无等待模式        | 硬件触发等待模式 |
| 0    | 0   | 0   | $f_{\text{CLK}}/64$         | 63                           | 1        |
| 0    | 0   | 1   | $f_{\text{CLK}}/32$         | 31                           |          |
| 0    | 1   | 0   | $f_{\text{CLK}}/16$         | 15                           |          |
| 0    | 1   | 1   | $f_{\text{CLK}}/8$          | 7                            |          |
| 1    | 0   | 0   | $f_{\text{CLK}}/6$          | 5                            |          |
| 1    | 0   | 1   | $f_{\text{CLK}}/5$          | 4                            |          |
| 1    | 1   | 0   | $f_{\text{CLK}}/4$          | 3                            |          |
| 1    | 1   | 1   | $f_{\text{CLK}}/2$          | 1                            |          |

但是，在连续转换模式的第 2 次开始的转换和扫描模式的扫描 1 以后的转换中，在检测到硬件触发后不发生转换启动时间和 A/D 电源稳定等待时间。

- 注意 1. 要使用硬件触发等待模式时，禁止将 ADCS 位置“1”（当检测到硬件触发信号时，自动切换为“1”）。但是，为了设定为 A/D 转换待机状态，能将 ADCS 位置“0”。
2. 在硬件触发无等待模式的单次转换模式中，ADCS 标志在 A/D 转换结束时不自动清“0”，而保持“1”的状态。
3. 必须在 ADCS 位为“0”（停止转换 / 转换待机状态）时改写 ADCE 位。
4. 为了结束 A/D 转换，必须至少将硬件触发间隔设定为以下时间：
- 硬件触发无等待模式时：2 个  $f_{\text{CLK}}$  时钟 + 转换启动时间 + A/D 转换时间
- 硬件触发等待模式时：2 个  $f_{\text{CLK}}$  时钟 + 转换启动时间 + A/D 电源稳定等待时间 + A/D 转换时间

备注  $f_{\text{CLK}}$ : CPU/ 外围硬件的时钟频率



表 10-3 A/D 转换时间的选择 (1/4)

(1) 无 A/D 电源稳定等待时间 标准模式 1、2 (软件触发模式 / 硬件触发无等待模式)

| A/D 转换器的模式寄存器 0<br>(ADM0) |     |     |                      |                      | 模式   | 转换<br>时钟<br>(f <sub>AD</sub> ) | 转换<br>时钟数注                                                   | 转换时间                  | 10 位分辨率时的转换时间                                                |                            |                            |                            |                             |                             |         |         |
|---------------------------|-----|-----|----------------------|----------------------|------|--------------------------------|--------------------------------------------------------------|-----------------------|--------------------------------------------------------------|----------------------------|----------------------------|----------------------------|-----------------------------|-----------------------------|---------|---------|
|                           |     |     |                      |                      |      |                                |                                                              |                       | 2.7V ≤ V <sub>DD</sub> ≤ 5.5V                                |                            |                            |                            |                             |                             |         |         |
|                           |     |     |                      |                      |      |                                |                                                              |                       | f <sub>CLK</sub> =<br>1MHz                                   | f <sub>CLK</sub> =<br>2MHz | f <sub>CLK</sub> =<br>4MHz | f <sub>CLK</sub> =<br>8MHz | f <sub>CLK</sub> =<br>16MHz | f <sub>CLK</sub> =<br>24MHz |         |         |
| FR2                       | FR1 | FR0 | LV1                  | LV0                  | 标准 1 | f <sub>CLK</sub> /64           | 19 个 f <sub>AD</sub><br>(采样时<br>钟数:<br>7 个 f <sub>AD</sub> ) | 1216/f <sub>CLK</sub> | 禁止设定                                                         | 禁止设定                       | 禁止设定                       | 禁止设定                       | 76μs                        | 50.67μs                     |         |         |
| 0                         | 0   | 1   | 0                    | 0                    |      | f <sub>CLK</sub> /32           |                                                              | 608/f <sub>CLK</sub>  |                                                              |                            |                            |                            | 76μs                        | 38μs                        | 25.33μs |         |
| 0                         | 1   | 0   |                      |                      |      | f <sub>CLK</sub> /16           |                                                              | 304/f <sub>CLK</sub>  |                                                              |                            |                            |                            | 76μs                        | 38μs                        | 19μs    | 12.67μs |
| 0                         | 1   | 1   |                      |                      |      | f <sub>CLK</sub> /8            |                                                              | 152/f <sub>CLK</sub>  |                                                              |                            |                            |                            | 76μs                        | 38μs                        | 19μs    | 9.5μs   |
| 1                         | 0   | 0   |                      |                      |      | f <sub>CLK</sub> /6            |                                                              | 114/f <sub>CLK</sub>  | 57μs                                                         | 28.5μs                     | 14.25μs                    | 7.125μs                    | 4.75μs                      |                             |         |         |
| 1                         | 0   | 1   |                      |                      |      | f <sub>CLK</sub> /5            |                                                              | 95/f <sub>CLK</sub>   | 95μs                                                         | 47.5μs                     | 23.75μs                    | 11.875μs                   | 5.938μs                     | 3.96μs                      |         |         |
| 1                         | 1   | 0   |                      |                      |      | f <sub>CLK</sub> /4            |                                                              | 76/f <sub>CLK</sub>   | 76μs                                                         | 38μs                       | 19μs                       | 9.5μs                      | 4.75μs                      | 3.17μs                      |         |         |
| 1                         | 1   | 1   |                      |                      |      | f <sub>CLK</sub> /2            |                                                              | 38/f <sub>CLK</sub>   | 38μs                                                         | 19μs                       | 9.5μs                      | 4.75μs                     | 2.375μs                     | 禁止设定                        |         |         |
| 0                         | 0   | 0   |                      |                      | 0    | 1                              | 标准 2                                                         | f <sub>CLK</sub> /64  | 17 个 f <sub>AD</sub><br>(采样时<br>钟数:<br>5 个 f <sub>AD</sub> ) | 1088/f <sub>CLK</sub>      | 禁止设定                       | 禁止设定                       | 禁止设定                        | 禁止设定                        | 68μs    | 45.33μs |
| 0                         | 0   | 1   | f <sub>CLK</sub> /32 | 544/f <sub>CLK</sub> |      |                                |                                                              | 68μs                  |                                                              | 34μs                       |                            |                            |                             |                             | 22.67μs |         |
| 0                         | 1   | 0   | f <sub>CLK</sub> /16 | 272/f <sub>CLK</sub> |      |                                |                                                              | 68μs                  |                                                              | 34μs                       |                            |                            |                             |                             | 17μs    | 11.33μs |
| 0                         | 1   | 1   | f <sub>CLK</sub> /8  | 136/f <sub>CLK</sub> |      |                                |                                                              | 68μs                  |                                                              | 34μs                       |                            |                            |                             |                             | 17μs    | 8.5μs   |
| 1                         | 0   | 0   | f <sub>CLK</sub> /6  | 102/f <sub>CLK</sub> |      |                                |                                                              | 51μs                  |                                                              | 25.5μs                     | 12.75μs                    | 6.375μs                    | 4.25μs                      |                             |         |         |
| 1                         | 0   | 1   | f <sub>CLK</sub> /5  | 85/f <sub>CLK</sub>  |      |                                |                                                              | 85μs                  |                                                              | 42.5μs                     | 21.25μs                    | 10.625μs                   | 5.3125μs                    | 3.54μs                      |         |         |
| 1                         | 1   | 0   | f <sub>CLK</sub> /4  | 68/f <sub>CLK</sub>  |      |                                |                                                              | 68μs                  |                                                              | 34μs                       | 17μs                       | 8.5μs                      | 4.25μs                      | 2.83μs                      |         |         |
| 1                         | 1   | 1   | f <sub>CLK</sub> /2  | 34/f <sub>CLK</sub>  |      |                                |                                                              | 34μs                  |                                                              | 17μs                       | 8.5μs                      | 4.25μs                     | 2.125μs                     | 禁止设定                        |         |         |
| 上述以外                      |     |     |                      |                      | —    | —                              | —                                                            | —                     | 禁止设定                                                         |                            |                            |                            |                             |                             |         |         |

注 这是 10 位分辨率时的转换时钟数。如果选择 8 位分辨率，转换时钟数就会减少 2 个转换时钟 ( $f_{AD}$ )。

注意 1. 必须在“28.6.1 A/D 转换器特性”或者“29.6.1 A/D 转换器特性”中所示的转换时间 ( $t_{CONV}$ ) 范围内使用 A/D 转换时间。

2. 要将 FR2 ~ FR0 位、LV1 位和 LV0 位改写为不同数据时，必须在停止转换的状态下 (ADCS=0、ADCE=0) 进行。

3. 转换时间不包含转换启动时间，因此在第 1 次转换时必须加上转换启动时间。另外，转换时间不包含时钟频率的误差，因此在选择转换时间时必须考虑时钟频率的误差。

备注  $f_{CLK}$ : CPU/ 外围硬件的时钟频率

表 10-3 A/D 转换时间的选择 (2/4)

(2) 无 A/D 电源稳定等待时间 低电压模式 1、2 (软件触发模式 / 硬件触发无等待模式)

| A/D 转换器的模式寄存器 0<br>(ADM0) |     |     |     |     | 模式    | 转换<br>时钟<br>(f <sub>AD</sub> ) | 转换<br>时钟数注 4                                                 | 转换时间                  | 10 位分辨率时的转换时间                 |                            |                            |                            |                             |                             |          |          |         |
|---------------------------|-----|-----|-----|-----|-------|--------------------------------|--------------------------------------------------------------|-----------------------|-------------------------------|----------------------------|----------------------------|----------------------------|-----------------------------|-----------------------------|----------|----------|---------|
|                           |     |     |     |     |       |                                |                                                              |                       | 1.8V ≤ V <sub>DD</sub> ≤ 5.5V |                            |                            |                            | 注 1                         | 注 2                         |          |          |         |
| FR2                       | FR1 | FR0 | LV1 | LV0 |       |                                |                                                              |                       | f <sub>CLK</sub> =<br>1MHz    | f <sub>CLK</sub> =<br>2MHz | f <sub>CLK</sub> =<br>4MHz | f <sub>CLK</sub> =<br>8MHz | f <sub>CLK</sub> =<br>16MHz | f <sub>CLK</sub> =<br>24MHz |          |          |         |
| 0                         | 0   | 0   | 1   | 0   | 低电压 1 | f <sub>CLK</sub> /64           | 19 个 f <sub>AD</sub><br>(采样时<br>钟数:<br>7 个 f <sub>AD</sub> ) | 1216/f <sub>CLK</sub> | 禁止设定                          | 禁止设定                       | 禁止设定                       | 禁止设定                       | 76μs                        | 50.67μs                     |          |          |         |
| 0                         | 0   | 1   |     |     |       | f <sub>CLK</sub> /32           |                                                              | 608/f <sub>CLK</sub>  |                               |                            |                            |                            | 76μs                        | 38μs                        | 25.33μs  |          |         |
| 0                         | 1   | 0   |     |     |       | f <sub>CLK</sub> /16           |                                                              | 304/f <sub>CLK</sub>  |                               |                            |                            |                            | 76μs                        | 38μs                        | 19μs     | 12.67μs  |         |
| 0                         | 1   | 1   |     |     |       | f <sub>CLK</sub> /8            |                                                              | 152/f <sub>CLK</sub>  |                               |                            |                            |                            | 76μs                        | 38μs                        | 19μs     | 9.5μs    | 6.33μs  |
| 1                         | 0   | 0   |     |     |       | f <sub>CLK</sub> /6            |                                                              | 114/f <sub>CLK</sub>  |                               |                            |                            |                            | 57μs                        | 28.5μs                      | 14.25μs  | 7.125μs  | 4.75μs  |
| 1                         | 0   | 1   |     |     |       | f <sub>CLK</sub> /5            | 95/f <sub>CLK</sub>                                          | 95μs                  | 47.5μs                        | 23.75μs                    | 11.875μs                   | 5.938μs                    | 3.96μs                      |                             |          |          |         |
| 1                         | 1   | 0   |     |     |       | f <sub>CLK</sub> /4            | 76/f <sub>CLK</sub>                                          | 76μs                  | 38μs                          | 19μs                       | 9.5μs                      | 4.75μs                     | 3.17μs                      |                             |          |          |         |
| 1                         | 1   | 1   |     |     |       | f <sub>CLK</sub> /2            | 38/f <sub>CLK</sub>                                          | 38μs                  | 19μs                          | 9.5μs                      | 4.75μs                     | 2.375μs                    | 禁止设定                        |                             |          |          |         |
| 0                         | 0   | 0   | 1   | 1   | 低电压 2 | f <sub>CLK</sub> /64           | 17 个 f <sub>AD</sub><br>(采样时<br>钟数:<br>5 个 f <sub>AD</sub> ) | 1088/f <sub>CLK</sub> | 禁止设定                          | 禁止设定                       | 禁止设定                       | 禁止设定                       | 68μs                        | 45.33μs                     |          |          |         |
| 0                         | 0   | 1   |     |     |       | f <sub>CLK</sub> /32           |                                                              | 544/f <sub>CLK</sub>  |                               |                            |                            |                            | 68μs                        | 34μs                        | 22.667μs |          |         |
| 0                         | 1   | 0   |     |     |       | f <sub>CLK</sub> /16           |                                                              | 272/f <sub>CLK</sub>  |                               |                            |                            |                            | 68μs                        | 34μs                        | 17μs     | 11.333μs |         |
| 0                         | 1   | 1   |     |     |       | f <sub>CLK</sub> /8            |                                                              | 136/f <sub>CLK</sub>  |                               |                            |                            |                            | 68μs                        | 34μs                        | 17μs     | 8.5μs    | 5.667μs |
| 1                         | 0   | 0   |     |     |       | f <sub>CLK</sub> /6            |                                                              | 102/f <sub>CLK</sub>  |                               |                            |                            |                            | 51μs                        | 25.5μs                      | 12.75μs  | 6.375μs  | 4.25μs  |
| 1                         | 0   | 1   |     |     |       | f <sub>CLK</sub> /5            | 85/f <sub>CLK</sub>                                          | 85μs                  | 42.5μs                        | 21.25μs                    | 10.625μs                   | 5.313μs                    | 3.542μs                     |                             |          |          |         |
| 1                         | 1   | 0   |     |     |       | f <sub>CLK</sub> /4            | 68/f <sub>CLK</sub>                                          | 68μs                  | 34μs                          | 17μs                       | 8.5μs                      | 4.25μs                     | 2.833μs                     |                             |          |          |         |
| 1                         | 1   | 1   |     |     |       | f <sub>CLK</sub> /2            | 34/f <sub>CLK</sub>                                          | 34μs                  | 17μs                          | 8.5μs                      | 4.25μs                     | 2.125μs                    | 禁止设定                        |                             |          |          |         |
| 上述以外                      |     |     |     |     | —     | —                              | —                                                            | —                     | 禁止设定                          |                            |                            |                            |                             |                             |          |          |         |

注 1.  $2.4V \leq V_{DD} \leq 5.5V$ 2.  $2.7V \leq V_{DD} \leq 5.5V$ 3. 这是 10 位分辨率时的转换时钟数。如果选择 8 位分辨率, 转换时钟数就会减少 2 个转换时钟 (f<sub>AD</sub>)。注意 1. 必须在“28.6.1 A/D转换器特性”或者“29.6.1 A/D转换器特性”中所示的转换时间 (t<sub>CONV</sub>) 范围内使用 A/D 转换时间。

2. 要将 FR2 ~ FR0 位、LV1 位和 LV0 位改写为不同数据时, 必须在停止转换的状态下 (ADCS=0、ADCE=0) 进行。

3. 转换时间不包含转换启动时间, 因此第 1 次转换时必须加上转换启动时间。另外, 转换时间不包含时钟频率的误差, 因此在选择转换时间时必须考虑时钟频率的误差。

备注 f<sub>CLK</sub>: CPU/ 外围硬件的时钟频率

表 10-3 A/D 转换时间的选择 (3/4)

(3) 有 A/D 电源稳定等待时间 标准模式 1、2 (硬件触发等待模式注 1)

| A/D 转换器的模式寄存器 0 (ADM0) |     |     |     |     | 模式   | 转换时钟 (f <sub>AD</sub> ) | A/D 电源稳定等待时钟数       | 转换时钟数注2                                            | A/D 电源稳定等待时间 + 转换时间   | A/D 电源稳定等待时间 +10 位分辨率时的转换时间   |                        |                        |                        |                         |                         |       |        |         |          |          |         |
|------------------------|-----|-----|-----|-----|------|-------------------------|---------------------|----------------------------------------------------|-----------------------|-------------------------------|------------------------|------------------------|------------------------|-------------------------|-------------------------|-------|--------|---------|----------|----------|---------|
| FR2                    | FR1 | FR0 | LV1 | LV0 |      |                         |                     |                                                    |                       | 2.7V ≤ V <sub>DD</sub> ≤ 5.5V |                        |                        |                        |                         |                         |       |        |         |          |          |         |
|                        |     |     |     |     |      |                         |                     |                                                    |                       | f <sub>CLK</sub> =1MHz        | f <sub>CLK</sub> =2MHz | f <sub>CLK</sub> =4MHz | f <sub>CLK</sub> =8MHz | f <sub>CLK</sub> =16MHz | f <sub>CLK</sub> =24MHz |       |        |         |          |          |         |
| 0                      | 0   | 0   | 0   | 0   | 标准 1 | f <sub>CLK</sub> /64    | 8 个 f <sub>AD</sub> | 19 个 f <sub>AD</sub> (采样时钟数: 7 个 f <sub>AD</sub> ) | 1728/f <sub>CLK</sub> | 禁止设定                          | 禁止设定                   | 禁止设定                   | 禁止设定                   | 108μs                   | 72μs                    |       |        |         |          |          |         |
| 0                      | 0   | 1   |     |     |      | f <sub>CLK</sub> /32    |                     |                                                    | 864/f <sub>CLK</sub>  |                               |                        |                        |                        |                         |                         | 108μs | 54μs   | 36μs    |          |          |         |
| 0                      | 1   | 0   |     |     |      | f <sub>CLK</sub> /16    |                     |                                                    | 432/f <sub>CLK</sub>  |                               |                        |                        |                        |                         |                         | 108μs | 54μs   | 27μs    | 18μs     |          |         |
| 0                      | 1   | 1   |     |     |      | f <sub>CLK</sub> /8     |                     |                                                    | 216/f <sub>CLK</sub>  |                               |                        |                        |                        |                         |                         | 108μs | 54μs   | 27μs    | 13.5μs   | 9μs      |         |
| 1                      | 0   | 0   |     |     |      | f <sub>CLK</sub> /6     |                     |                                                    | 162/f <sub>CLK</sub>  |                               |                        |                        |                        |                         |                         | 81μs  | 40.5μs | 20.25μs | 10.125μs | 6.75μs   |         |
| 1                      | 0   | 1   |     |     |      | f <sub>CLK</sub> /5     |                     |                                                    | 135/f <sub>CLK</sub>  |                               |                        |                        |                        |                         |                         | 135μs | 67.5μs | 33.75μs | 16.875μs | 8.438μs  | 5.625μs |
| 1                      | 1   | 0   |     |     |      | f <sub>CLK</sub> /4     |                     |                                                    | 108/f <sub>CLK</sub>  |                               |                        |                        |                        |                         |                         | 108μs | 54μs   | 27μs    | 13.5μs   | 6.75μs   | 4.5μs   |
| 1                      | 1   | 1   |     |     |      | f <sub>CLK</sub> /2     |                     |                                                    | 54/f <sub>CLK</sub>   |                               |                        |                        |                        |                         |                         | 54μs  | 27μs   | 13.5μs  | 6.75μs   | 3.375μs  | 禁止设定    |
| 0                      | 0   | 0   | 0   | 1   | 标准 2 | f <sub>CLK</sub> /64    |                     | 17 个 f <sub>AD</sub> (采样时钟数: 5 个 f <sub>AD</sub> ) | 1600/f <sub>CLK</sub> | 禁止设定                          | 禁止设定                   | 禁止设定                   | 禁止设定                   | 100μs                   | 66.67μs                 |       |        |         |          |          |         |
| 0                      | 0   | 1   |     |     |      | f <sub>CLK</sub> /32    |                     |                                                    | 800/f <sub>CLK</sub>  |                               |                        |                        |                        |                         |                         | 100μs | 50μs   | 33.33μs |          |          |         |
| 0                      | 1   | 0   |     |     |      | f <sub>CLK</sub> /16    |                     |                                                    | 400/f <sub>CLK</sub>  |                               |                        |                        |                        |                         |                         | 100μs | 50μs   | 25μs    | 16.67μs  |          |         |
| 0                      | 1   | 1   |     |     |      | f <sub>CLK</sub> /8     |                     |                                                    | 200/f <sub>CLK</sub>  |                               |                        |                        |                        |                         |                         | 100μs | 50μs   | 25μs    | 12.5μs   | 8.33μs   |         |
| 1                      | 0   | 0   |     |     |      | f <sub>CLK</sub> /6     |                     |                                                    | 150/f <sub>CLK</sub>  |                               |                        |                        |                        |                         |                         | 75μs  | 37.5μs | 18.75μs | 9.375μs  | 6.25μs   |         |
| 1                      | 0   | 1   |     |     |      | f <sub>CLK</sub> /5     |                     |                                                    | 125/f <sub>CLK</sub>  |                               |                        |                        |                        |                         |                         | 125μs | 62.5μs | 31.25μs | 15.625μs | 7.8125μs | 5.21μs  |
| 1                      | 1   | 0   |     |     |      | f <sub>CLK</sub> /4     |                     |                                                    | 100/f <sub>CLK</sub>  |                               |                        |                        |                        |                         |                         | 100μs | 50μs   | 25μs    | 12.5μs   | 6.25μs   | 4.17μs  |
| 1                      | 1   | 1   |     |     |      | f <sub>CLK</sub> /2     |                     |                                                    | 50/f <sub>CLK</sub>   |                               |                        |                        |                        |                         |                         | 50μs  | 25μs   | 12.5μs  | 6.25μs   | 3.125μs  | 禁止设定    |
| 上述以外                   |     |     |     |     | —    | —                       | —                   | —                                                  | 禁止设定                  |                               |                        |                        |                        |                         |                         |       |        |         |          |          |         |

注 1. 在连续转换模式的第 2 次开始的转换和扫描模式的扫描 1 以后的转换中, 在检测到硬件触发后不发生转换启动时间和 A/D 电源稳定等待时间 (参照表 10-3 (1/4))。

2. 这是 10 位分辨率时的转换时钟数。如果选择 8 位分辨率, 转换时钟数就会减少 2 个转换时钟 ( $f_{AD}$ )。

注意 1. 必须在“28.6.1 A/D 转换器特性”或者“29.6.1 A/D 转换器特性”中所示的转换时间 ( $t_{CONV}$ ) 范围内使用 A/D 转换时间。另外, 转换时间 ( $t_{CONV}$ ) 不包含 A/D 电源稳定等待时间。

2. 要将 FR2 ~ FR0 位、LV1 位和 LV0 位改写为不同数据时, 必须在停止转换的状态下 (ADCS=0、ADCE=0) 进行。

3. 转换时间不包含转换启动时间, 因此在第 1 次转换时必须加上转换启动时间。另外, 转换时间不包含时钟频率的误差, 因此在选择转换时间时必须考虑时钟频率的误差。

4. 硬件触发等待模式中的转换时间包含检测到硬件触发后的 A/D 电源稳定等待时间。

备注  $f_{CLK}$ : CPU/ 外围硬件的时钟频率

表 10-3 A/D 转换时间的选择 (4/4)

(4) 有 A/D 电源稳定等待时间 低电压模式 1、2 (硬件触发等待模式注 1)

| A/D 转换器的模式寄存器 0 (ADM0) |     |     |     |     | 模式   | 转换时钟 (f <sub>AD</sub> ) | A/D 电源稳定等待时钟数                                         | 转换时钟数注 4                                              | A/D 电源稳定等待时间 + 转换时间   | A/D 电源稳定等待时间 +10 位分辨率时的转换时间   |                        |                        |                        |                         |                         |          |         |        |
|------------------------|-----|-----|-----|-----|------|-------------------------|-------------------------------------------------------|-------------------------------------------------------|-----------------------|-------------------------------|------------------------|------------------------|------------------------|-------------------------|-------------------------|----------|---------|--------|
| FR2                    | FR1 | FR0 | LV1 | LV0 |      |                         |                                                       |                                                       |                       | 1.8V ≤ V <sub>DD</sub> ≤ 5.5V |                        |                        |                        | 注 2                     | 注 3                     |          |         |        |
|                        |     |     |     |     |      |                         |                                                       |                                                       |                       | f <sub>CLK</sub> =1MHz        | f <sub>CLK</sub> =2MHz | f <sub>CLK</sub> =4MHz | f <sub>CLK</sub> =8MHz | f <sub>CLK</sub> =16MHz | f <sub>CLK</sub> =24MHz |          |         |        |
| 0                      | 0   | 0   | 1   | 0   | 低电压1 | f <sub>CLK</sub> /64    | 2 个 f <sub>AD</sub>                                   | 19 个 f <sub>AD</sub><br>(采样时钟数: 7 个 f <sub>AD</sub> ) | 1344/f <sub>CLK</sub> | 禁止设定                          | 禁止设定                   | 禁止设定                   | 禁止设定                   | 84μs                    | 56μs                    |          |         |        |
| 0                      | 0   | 1   |     |     |      | f <sub>CLK</sub> /32    |                                                       |                                                       | 672/f <sub>CLK</sub>  |                               |                        |                        | 84μs                   | 42μs                    | 28μs                    |          |         |        |
| 0                      | 1   | 0   |     |     |      | f <sub>CLK</sub> /16    |                                                       |                                                       | 336/f <sub>CLK</sub>  |                               |                        |                        | 84μs                   | 42μs                    | 21μs                    | 14μs     |         |        |
| 0                      | 1   | 1   |     |     |      | f <sub>CLK</sub> /8     |                                                       |                                                       | 168/f <sub>CLK</sub>  |                               |                        |                        | 84μs                   | 42μs                    | 21μs                    | 10.5μs   | 7μs     |        |
| 1                      | 0   | 0   |     |     |      | f <sub>CLK</sub> /6     |                                                       |                                                       | 126/f <sub>CLK</sub>  |                               |                        |                        | 63μs                   | 31.25μs                 | 15.75μs                 | 7.875μs  | 5.25μs  |        |
| 1                      | 0   | 1   |     |     |      | f <sub>CLK</sub> /5     |                                                       |                                                       | 105/f <sub>CLK</sub>  |                               |                        |                        | 105μs                  | 52.5μs                  | 26.25μs                 | 13.125μs | 6.563μs | 4.38μs |
| 1                      | 1   | 0   |     |     |      | f <sub>CLK</sub> /4     |                                                       |                                                       | 84/f <sub>CLK</sub>   |                               |                        |                        | 84μs                   | 42μs                    | 21μs                    | 10.5μs   | 5.25μs  | 3.5μs  |
| 1                      | 1   | 1   |     |     |      | f <sub>CLK</sub> /2     |                                                       |                                                       | 42/f <sub>CLK</sub>   |                               |                        |                        | 42μs                   | 21μs                    | 10.5μs                  | 5.25μs   | 2.625μs | 禁止设定   |
| 0                      | 0   | 0   | 1   | 1   | 低电压2 | f <sub>CLK</sub> /64    | 17 个 f <sub>AD</sub><br>(采样时钟数: 5 个 f <sub>AD</sub> ) | 1216/f <sub>CLK</sub>                                 | 禁止设定                  | 禁止设定                          | 禁止设定                   | 禁止设定                   | 76μs                   | 50.67μs                 |                         |          |         |        |
| 0                      | 0   | 1   |     |     |      | f <sub>CLK</sub> /32    |                                                       |                                                       |                       |                               |                        | 608/f <sub>CLK</sub>   | 76μs                   | 38μs                    | 25.33μs                 |          |         |        |
| 0                      | 1   | 0   |     |     |      | f <sub>CLK</sub> /16    |                                                       |                                                       |                       |                               |                        | 304/f <sub>CLK</sub>   | 76μs                   | 38μs                    | 19μs                    | 12.67μs  |         |        |
| 0                      | 1   | 1   |     |     |      | f <sub>CLK</sub> /8     |                                                       |                                                       |                       |                               |                        | 152/f <sub>CLK</sub>   | 76μs                   | 38μs                    | 19μs                    | 9.5μs    | 6.33μs  |        |
| 1                      | 0   | 0   |     |     |      | f <sub>CLK</sub> /6     |                                                       |                                                       |                       |                               |                        | 114/f <sub>CLK</sub>   | 57μs                   | 28.5μs                  | 14.25μs                 | 7.125μs  | 4.75μs  |        |
| 1                      | 0   | 1   |     |     |      | f <sub>CLK</sub> /5     |                                                       |                                                       |                       |                               |                        | 95/f <sub>CLK</sub>    | 95μs                   | 47.5μs                  | 23.75μs                 | 11.875μs | 5.938μs | 3.96μs |
| 1                      | 1   | 0   |     |     |      | f <sub>CLK</sub> /4     |                                                       |                                                       |                       |                               |                        | 76/f <sub>CLK</sub>    | 76μs                   | 38μs                    | 19μs                    | 9.5μs    | 4.75μs  | 3.17μs |
| 1                      | 1   | 1   |     |     |      | f <sub>CLK</sub> /2     |                                                       |                                                       |                       |                               |                        | 38/f <sub>CLK</sub>    | 38μs                   | 19μs                    | 9.5μs                   | 4.75μs   | 2.375μs | 禁止设定   |
| 上述以外                   |     |     |     |     | —    | —                       | —                                                     | —                                                     | 禁止设定                  |                               |                        |                        |                        |                         |                         |          |         |        |

注 1. 在连续转换模式的第 2 次开始的转换和扫描模式的扫描 1 以后的转换中, 在检测到硬件触发后不发生转换启动时间和 A/D 电源稳定等待时间 (参照表 10-3 (2/4))。

2.  $2.4V \leq V_{DD} \leq 5.5V$

3.  $2.7V \leq V_{DD} \leq 5.5V$

4. 这是 10 位分辨率时的转换时钟数。如果选择 8 位分辨率, 转换时钟数就会减少 2 个转换时钟 ( $f_{AD}$ )。

注意 1. 必须在“28.6.1 A/D 转换器特性”或者“29.6.1 A/D 转换器特性”中所示的转换时间 ( $t_{CONV}$ ) 范围内使用 A/D 转换时间。另外, 转换时间 ( $t_{CONV}$ ) 不包含 A/D 电源稳定等待时间。

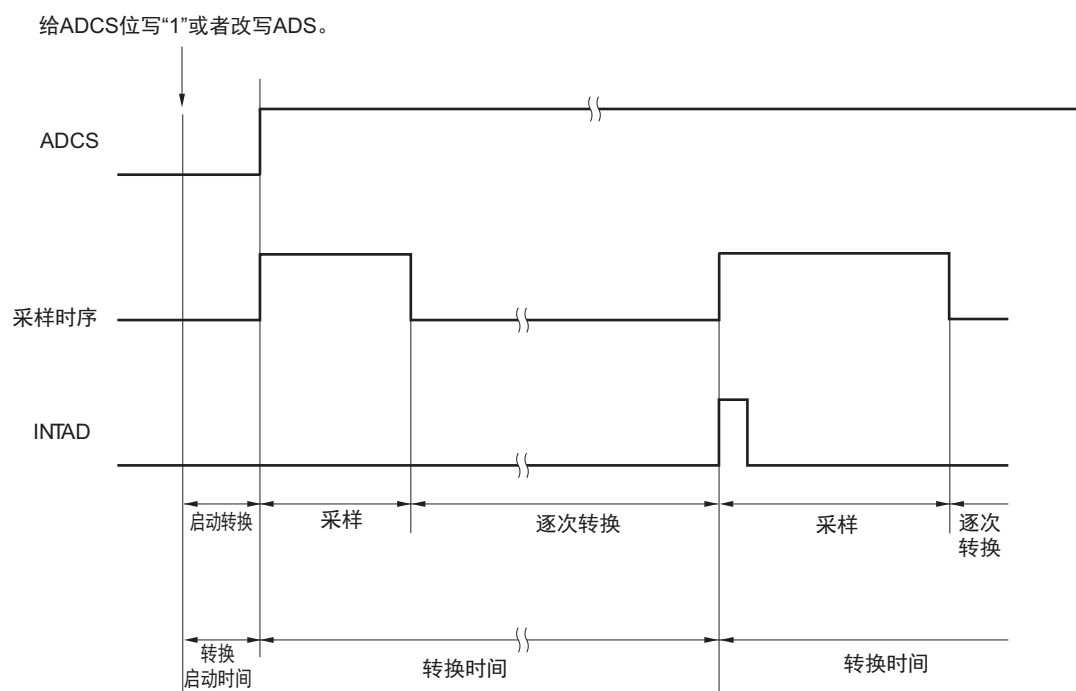
2. 要将 FR2 ~ FR0 位、LV1 位和 LV0 位改写为不同数据时, 必须在停止转换的状态下 (ADCS=0、ADCE=0) 进行。

3. 转换时间不包含转换启动时间, 因此在第 1 次转换时必须加上转换启动时间。另外, 转换时间不包含时钟频率的误差, 因此在选择转换时间时必须考虑时钟频率的误差。

4. 硬件触发等待模式中的转换时间包含检测到硬件触发后的 A/D 电源稳定等待时间。

备注  $f_{CLK}$ : CPU/ 外围硬件的时钟频率

图 10-5 A/D 转换器的采样和 A/D 转换时序（以软件触发模式为例的情况）



10.3.3 A/D 转换器的模式寄存器 1（ADM1）

这是设定 A/D 转换触发、转换模式和硬件触发信号的寄存器。  
通过 1 位或者 8 位存储器操作指令设定 ADM1 寄存器。  
在产生复位信号后，此寄存器的值变为“00H”。

图 10-6 A/D 转换器的模式寄存器 1（ADM1）的格式

|            |          |        |                                   |   |   |   |        |        |
|------------|----------|--------|-----------------------------------|---|---|---|--------|--------|
| 地址: FFF32H | 复位后: 00H | R/W    |                                   |   |   |   |        |        |
| 符号         | 7        | 6      | 5                                 | 4 | 3 | 2 | 1      | 0      |
| ADM1       | ADTMD1   | ADTMD0 | ADSCM                             | 0 | 0 | 0 | ADTRS1 | ADTRS0 |
|            |          |        |                                   |   |   |   |        |        |
| ADTMD1     |          | ADTMD0 | A/D 转换触发模式的选择                     |   |   |   |        |        |
| 0          |          | ×      | 软件触发模式                            |   |   |   |        |        |
| 1          |          | 0      | 硬件触发无等待模式                         |   |   |   |        |        |
| 1          |          | 1      | 硬件触发等待模式                          |   |   |   |        |        |
| ADSCM      |          |        | A/D 转换模式的设定                       |   |   |   |        |        |
| 0          |          |        | 连续转换模式                            |   |   |   |        |        |
| 1          |          |        | 单次转换模式                            |   |   |   |        |        |
| ADTRS1     |          | ADTRS0 | 硬件触发信号的选择                         |   |   |   |        |        |
| 0          |          | 0      | 定时器通道 01 的计数结束或者捕捉结束中断信号（INTTM01） |   |   |   |        |        |
| 1          |          | 1      | 12 位间隔定时器中断信号（INTIT）              |   |   |   |        |        |
| 上述以外       |          |        | 禁止设定。                             |   |   |   |        |        |

- 注意 1. 要改写 ADM1 寄存器时，必须在处于转换停止状态（ADCS=0、ADCE=0）时进行。
2. 为了结束 A/D 转换，必须至少将硬件触发间隔设定为以下时间：  
硬件触发无等待模式时：2 个  $f_{CLK}$  时钟 + 转换启动时间 + A/D 转换时间  
硬件触发等待模式时：2 个  $f_{CLK}$  时钟 + 转换启动时间 + A/D 电源稳定等待时间 + A/D 转换时间
3. 在 SNOOZE 功能以外的模式中，在输入 INTIT 后的最多 4 个  $f_{CLK}$  时钟期间内，下一个 INTIT 的输入触发无效。

- 备注 1. ×：忽略
2.  $f_{CLK}$ ：CPU/ 外围硬件的时钟频率

### 10.3.4 A/D 转换器的模式寄存器 2 (ADM2)

这是选择 A/D 转换器的正 (+) 基准电压、负 (-) 基准电压和分辨率并且检查 A/D 转换结果的上限值和下限值以及设定 SNOOZE 模式的寄存器。

通过 1 位或者 8 位存储器操作指令设定 ADM2 寄存器。

在产生复位信号后，此寄存器的值变为“00H”。

图 10-7 A/D 转换器的模式寄存器 2 (ADM2) 的格式 (1/2)

|            |          |         |        |   |       |     |   |       |
|------------|----------|---------|--------|---|-------|-----|---|-------|
| 地址: F0010H | 复位后: 00H | R/W     |        |   |       |     |   |       |
| 符号         | 7        | 6       | 5      | 4 | 3     | 2   | 1 | 0     |
| ADM2       | ADREFP1  | ADREFP0 | ADREFM | 0 | ADRCK | AWC | 0 | ADTYP |

| ADREFP1 | ADREFP0 | A/D 转换器的正 (+) 基准电压的选择              |
|---------|---------|------------------------------------|
| 0       | 0       | 由 $V_{DD}$ 提供。                     |
| 0       | 1       | 由 P20/AV <sub>REFP</sub> /ANI0 提供。 |
| 1       | 0       | 由内部基准电压 (1.45V) 提供注。               |
| 1       | 1       | 禁止设定。                              |

• 要改写 ADREFP1 位和 ADREFP0 位时，必须按照以下步骤进行设定：

- ①将 ADCE 位置“0”。
- ②更改 ADREFP1 位和 ADREFP0 位的值。
- ③等待基准电压稳定等待时间 (A)。
- ④将 ADCE 位置“1”。
- ⑤等待基准电压稳定等待时间 (B)。

当将 ADREFP1 位和 ADREFP0 位改为“1”和“0”时，A=5 $\mu$ s，B=1 $\mu$ s。  
 当将 ADREFP1 位和 ADREFP0 位改为“0”和“0”或者“0”和“1”时，A 不需等待，B=1 $\mu$ s。  
 必须在等待⑤的稳定时间后开始 A/D 转换。

• 当将 ADREFP1 位和 ADREFP0 位置“1”和“0”时，不能对温度传感器输出电压和内部基准电压 (1.45V) 进行 A/D 转换。  
 必须在 ADISS 位为“0”时进行 A/D 转换。

| ADREFM | A/D 转换器的负 (-) 基准电压的选择              |
|--------|------------------------------------|
| 0      | 由 $V_{SS}$ 提供。                     |
| 1      | 由 P21/AV <sub>REFM</sub> /ANI1 提供。 |

注 只有在 HS (高速主) 模式中才能选择。

注意 1. 要改写 ADM2 寄存器时，必须在处于转换停止状态 (ADCS=0、ADCE=0) 时进行。

2. 要转移到 STOP 模式时，不能将 ADREFP1 位置“1”。在选择内部基准电压 (ADREFP1、ADREFP0=1、0) 时，加上“28.3.2 电源电流特性”或者“29.3.2 电源电流特性”所示的 A/D 转换器基准电压电流 ( $I_{ADREF}$ ) 的电流值。
3. 当使用 AV<sub>REFP</sub> 和 AV<sub>REFM</sub> 时，必须将 ANI0 和 ANI1 设定为模拟输入通道，并且通过端口模式寄存器设定为输入模式。

图 10-7 A/D 转换器的模式寄存器 2（ADM2）的格式 (2/2)

地址: F0010H      复位后: 00H      R/W

|      |         |         |        |   |       |     |   |       |
|------|---------|---------|--------|---|-------|-----|---|-------|
| 符号   | 7       | 6       | 5      | 4 | 3     | 2   | 1 | 0     |
| ADM2 | ADREFP1 | ADREFP0 | ADREFM | 0 | ADRCK | AWC | 0 | ADTYP |

|       |                                                                           |
|-------|---------------------------------------------------------------------------|
| ADRCK | 转换结果上限值和下限值的检查                                                            |
| 0     | 当 ADLL 寄存器 ≤ ADCR 寄存器 ≤ ADUL 寄存器（AREA1）时，产生中断信号（INTAD）。                   |
| 1     | 当 ADCR 寄存器 < ADLL 寄存器（AREA2）或者 ADUL 寄存器 < ADCR 寄存器（AREA3）时，产生中断信号（INTAD）。 |

AREA1 ~ AREA3 的中断信号（INTAD）的产生范围如图 10-8 所示。

|     |                  |
|-----|------------------|
| AWC | SNOOZE 模式的设定     |
| 0   | 不使用 SNOOZE 模式功能。 |
| 1   | 使用 SNOOZE 模式功能。  |

通过 STOP 模式中的硬件触发信号来解除 STOP 模式，并且在 CPU 不运行的情况下进行 A/D 转换（SNOOZE 模式）。

- 只有在选择高速内部振荡器时钟作为 CPU/ 外围硬件的时钟（f<sub>CLK</sub>）的情况下才能设定 SNOOZE 模式功能。在选择高速内部振荡器以外的时钟的情况下，禁止设定。
- 在软件触发模式或者硬件触发无等待模式中，禁止使用 SNOOZE 模式功能。
- 在连续转换模式中，禁止使用 SNOOZE 模式功能。
- 在使用 SNOOZE 模式功能时，必须至少将硬件触发间隔设定为“SNOOZE 模式的转移时间注 + 转换启动时间 + A/D 电源稳定等待时间 + A/D 转换时间 + 2 个 f<sub>CLK</sub> 时钟”（参照表 10-3）。
- 即使使用 SNOOZE 功能，也必须在通常运行时将 AWC 位置“0”，并且在即将要转移到 STOP 模式前将 AWC 位改为“1”。

另外，必须在从 STOP 模式返回到通常运行后将 AWC 位改为“0”。

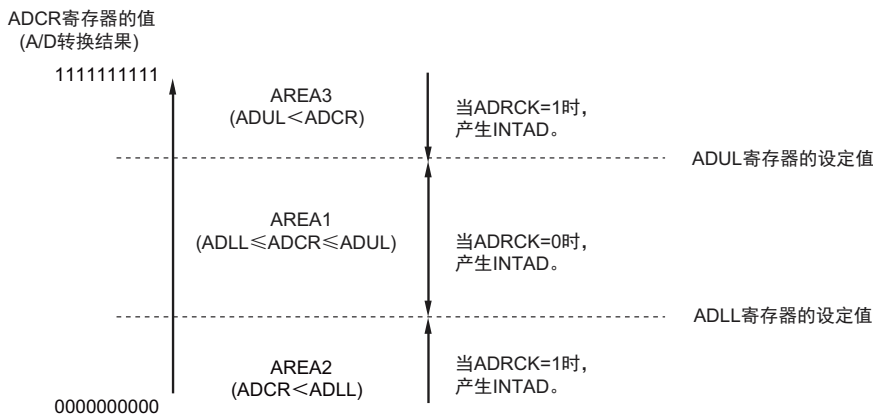
如果 AWC 位保持“1”的状态，就无法正常开始 A/D 转换，而与 SNOOZE 模式和通常运行模式无关。

|       |              |
|-------|--------------|
| ADTYP | A/D 转换分辨率的选择 |
| 0     | 10 位分辨率      |
| 1     | 8 位分辨率       |

注      请参照“17.3.3 SNOOZE 模式”的“STOP 模式 → SNOOZE 模式的转移时间”。

注意    要改写 ADM2 寄存器时，必须在处于转换停止状态（ADCS=0、ADCE=0）时进行。

图 10-8 ADRCK 位的中断信号产生范围



备注    当不发生 INTAD 时，A/D 转换结果不保存到 ADCR 寄存器和 ADCRH 寄存器。



### 10.3.5 10 位 A/D 转换结果寄存器 (ADCR)

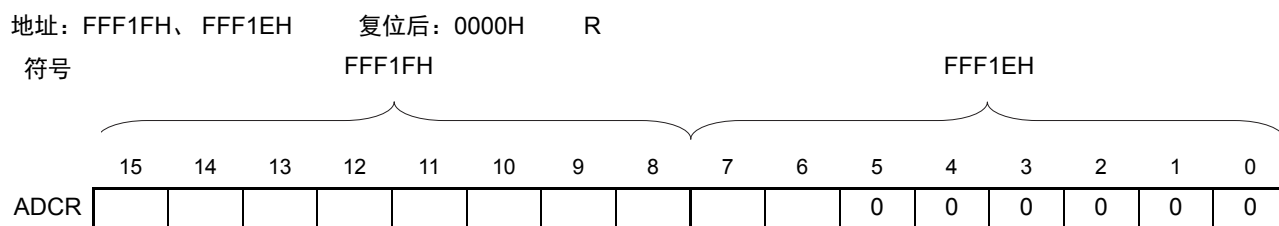
这是保存 A/D 转换结果的 16 位寄存器，低 6 位固定为“0”。每当 A/D 转换结束时，就从逐次逼近寄存器 (SAR) 加载转换结果。转换结果的高 8 位保存到 FFF1FH，低 2 位保存到 FFF1EH 的高 2 位注。

通过 16 位存储器操作指令读 ADCR 寄存器。

在产生复位信号后，此寄存器的值变为“0000H”。

注 如果 A/D 转换结果的值超出 A/D 转换结果比较功能（通过 ADRCK 位和 ADUL/ADLL 寄存器进行设定（参照图 10-8））的设定值范围，就不保存 A/D 转换结果。

图 10-9 10 位 A/D 转换结果寄存器 (ADCR) 的格式



注意 1. 如果在选择 8 位分辨率 A/D 转换（A/D 转换器的模式寄存器 2 (ADM2) 的 ADTYP=1）时读 ADCR 寄存器，低 2 位（ADCR 寄存器的 bit7 和 bit6）的读取值就为“0”。

2. 当对 ADCR 寄存器进行 16 位存取时，能从 ADCR 寄存器的 bit15 依次读转换结果的高 10 位。

### 10.3.6 8 位 A/D 转换结果寄存器 (ADCRH)

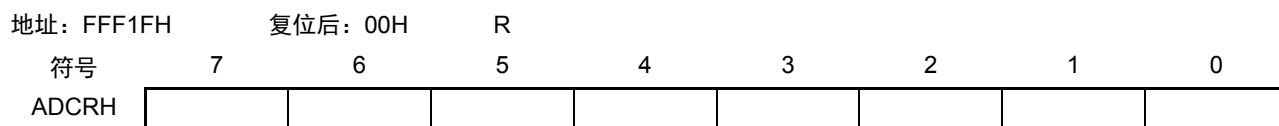
这是保存 A/D 转换结果的 8 位寄存器，保存 10 位分辨率的高 8 位注。

通过 8 位存储器操作指令读 ADCRH 寄存器。

在产生复位信号后，此寄存器的值变为“00H”。

注 如果 A/D 转换结果的值超出 A/D 转换结果比较功能（通过 ADRCK 位和 ADUL/ADLL 寄存器进行设定（参照图 10-8））的设定值范围，就不保存 A/D 转换结果。

图 10-10 8 位 A/D 转换结果寄存器 (ADCRH) 的格式



注意 当写 A/D 转换器的模式寄存器 0 (ADM0)、模拟输入通道指定寄存器 (ADS) 和 A/D 端口配置寄存器 (ADPC) 时，ADCRH 寄存器的内容可能不定。必须在转换结束后并且在写 ADM0、ADS、ADPC 寄存器前读转换结果。否则，就可能读不到正确的转换结果。

### 10.3.7 模拟输入通道指定寄存器（ADS）

这是指定要进行 A/D 转换的模拟电压输入通道的寄存器。

通过 1 位或者 8 位存储器操作指令设定 ADS 寄存器。

在产生复位信号后，此寄存器的值变为“00H”。

图 10-11 模拟输入通道指定寄存器（ADS）的格式

|            |          |     |   |      |      |      |      |      |
|------------|----------|-----|---|------|------|------|------|------|
| 地址: FFF31H | 复位后: 00H | R/W |   |      |      |      |      |      |
| 符号         | 7        | 6   | 5 | 4    | 3    | 2    | 1    | 0    |
| ADS        | ADISS    | 0   | 0 | ADS4 | ADS3 | ADS2 | ADS1 | ADS0 |

○选择模式（ADMD=0）（20、24 引脚产品）

| ADISS | ADS4 | ADS3 | ADS2 | ADS1 | ADS0 | 模拟输入通道 | 输入源                            |
|-------|------|------|------|------|------|--------|--------------------------------|
| 0     | 0    | 0    | 0    | 0    | 0    | ANI0   | P20/ANI0/AV <sub>REFP</sub> 引脚 |
| 0     | 0    | 0    | 0    | 0    | 1    | ANI1   | P21/ANI1/AV <sub>REFM</sub> 引脚 |
| 0     | 0    | 0    | 0    | 1    | 0    | ANI2   | P22/ANI2 引脚                    |
| 0     | 0    | 0    | 0    | 1    | 1    | ANI3   | P23/ANI3 引脚                    |
| 0     | 1    | 0    | 0    | 0    | 0    | ANI16  | P10/ANI16 引脚                   |
| 0     | 1    | 0    | 0    | 0    | 1    | ANI17  | P11/ANI17 引脚                   |
| 0     | 1    | 0    | 0    | 1    | 0    | ANI18  | P12/ANI18 引脚                   |
| 0     | 1    | 0    | 0    | 1    | 1    | ANI19  | P13/ANI19 引脚                   |
| 0     | 1    | 0    | 1    | 0    | 0    | ANI20  | P14/ANI20 引脚                   |
| 0     | 1    | 0    | 1    | 0    | 1    | ANI21  | P42/ANI21 引脚                   |
| 0     | 1    | 0    | 1    | 1    | 0    | ANI22  | P41/ANI22 引脚                   |
| 1     | 0    | 0    | 0    | 0    | 0    | —      | 温度传感器输出电压注                     |
| 1     | 0    | 0    | 0    | 0    | 1    | —      | 内部基准电压（1.45V）注                 |
| 上述以外  |      |      |      |      |      | 禁止设定。  |                                |

注 只有在 HS（高速主）模式中才能选择。

○选择模式（ADMD=0）（30 引脚产品）

| ADISS | ADS4 | ADS3 | ADS2 | ADS1 | ADS0 | 模拟输入通道 | 输入源                            |
|-------|------|------|------|------|------|--------|--------------------------------|
| 0     | 0    | 0    | 0    | 0    | 0    | ANI0   | P20/ANI0/AV <sub>REFP</sub> 引脚 |
| 0     | 0    | 0    | 0    | 0    | 1    | ANI1   | P21/ANI1/AV <sub>REFM</sub> 引脚 |
| 0     | 0    | 0    | 0    | 1    | 0    | ANI2   | P22/ANI2 引脚                    |
| 0     | 0    | 0    | 0    | 1    | 1    | ANI3   | P23/ANI3 引脚                    |
| 0     | 1    | 0    | 0    | 0    | 0    | ANI16  | P01/ANI16 引脚                   |
| 0     | 1    | 0    | 0    | 0    | 1    | ANI17  | P00/ANI17 引脚                   |
| 0     | 1    | 0    | 0    | 1    | 0    | ANI18  | P147/ANI18 引脚                  |
| 0     | 1    | 0    | 0    | 1    | 1    | ANI19  | P120/ANI19 引脚                  |
| 1     | 0    | 0    | 0    | 0    | 0    | —      | 温度传感器输出电压注                     |
| 1     | 0    | 0    | 0    | 0    | 1    | —      | 内部基准电压（1.45V）注                 |
| 上述以外  |      |      |      |      |      | 禁止设定。  |                                |

注 只有在 HS（高速主）模式中才能选择。

○选择模式（ADMD=1）

| ADS4 | ADS3 | ADS2 | ADS1 | ADS0 | 模拟输入通道 |      |      |      |
|------|------|------|------|------|--------|------|------|------|
|      |      |      |      |      | 扫描 0   | 扫描 1 | 扫描 2 | 扫描 3 |
| 0    | 0    | 0    | 0    | 0    | ANI0   | ANI1 | ANI2 | ANI3 |
| 0    | 0    | 0    | 0    | 1    | ANI1   | ANI2 | ANI3 | —    |
| 0    | 0    | 0    | 1    | 0    | ANI2   | ANI3 | —    | —    |
| 0    | 0    | 0    | 1    | 0    | ANI3   | —    | —    | —    |
| 上述以外 |      |      |      |      | 禁止设定。  |      |      |      |

备注 一：因为转换结果为不定值，所示忽视。

注意 1. 必须将 bit5 和 bit6 置“0”。

2. 对于由 ADPC 寄存器和 PMCx 寄存器设定为模拟输入的端口，必须通过端口模式寄存器 0、1、2、4、12、14（PM0、PM1、PM2、PM4、PM12、PM14）将其设定为输入模式。
3. 对于由 A/D 端口配置寄存器（ADPC）设定为数字输入 / 输出的引脚，不能通过 ADS 寄存器进行设定。
4. 对于由端口模式控制寄存器 0、1、4、12、14（PMC0、PMC1、PMC4、PMC12、PMC14）设定为数字输入 / 输出的引脚，不能通过 ADS 寄存器进行设定。
5. 要改写 ADISS 位时，必须在处于转换停止状态（ADCS=0、ADCE=0）时进行。
6. 当将  $AV_{REFP}$  用作 A/D 转换器的正（+）基准电压时，不能选择 ANI0 作为 A/D 转换通道。
7. 当将  $AV_{REFM}$  用作 A/D 转换器的负（-）基准电压时，不能选择 ANI1 作为 A/D 转换通道。
8. 在将 ADISS 位置“1”的情况下，不能将内部基准电压（1.45V）用作正（+）基准电压。  
另外，在将 ADISS 位置“1”后，不能使用第一次转换的转换结果。详细内容请参照“10.7.4 选择温度传感器输出电压 / 内部基准电压时的设定”。
9. 要转移到 STOP 模式或者要转移到 HALT 模式时，不能将 ADISS 位置“1”。如果将 ADISS 位置“1”，就加上“28.3.2 电源电流特性”或者“29.3.2 电源电流特性”所示的 A/D 转换器基准电压电流（ $I_{ADREF}$ ）的电流值。

### 10.3.8 转换结果比较上限值设定寄存器（ADUL）

这是设定用于检查 A/D 转换结果上限值的寄存器。

将 A/D 转换结果和 ADUL 寄存器的值进行比较，并且在 A/D 转换器的模式寄存器 2（ADM2）的 ADRCK 位的设定范围内（参照图 10-8）控制中断信号（INTAD）的产生。

通过 8 位存储器操作指令设定 ADUL 寄存器。

在产生复位信号后，此寄存器 0 的值变为“FFH”。

图 10-12 转换结果比较上限值设定寄存器（ADUL）的格式

|            |       |          |       |       |       |       |       |       |  |
|------------|-------|----------|-------|-------|-------|-------|-------|-------|--|
| 地址: F0011H |       | 复位后: FFH |       | R/W   |       |       |       |       |  |
| 符号         | 7     | 6        | 5     | 4     | 3     | 2     | 1     | 0     |  |
| ADUL       | ADUL7 | ADUL6    | ADUL5 | ADUL4 | ADUL3 | ADUL2 | ADUL1 | ADUL0 |  |

### 10.3.9 转换结果比较下限值设定寄存器（ADLL）

这是设定用于检查 A/D 转换结果下限值的寄存器。

将 A/D 转换结果和 ADLL 寄存器的值进行比较，并且在 A/D 转换器的模式寄存器 2（ADM2）的 ADRCK 位的设定范围内（参照图 10-8）控制中断信号（INTAD）的产生。

通过 8 位存储器操作指令设定 ADLL 寄存器。

在产生复位信号后，此寄存器的值变为“00H”。

图 10-13 转换结果比较下限值设定寄存器（ADLL）的格式

|            |       |          |       |       |       |       |       |       |  |
|------------|-------|----------|-------|-------|-------|-------|-------|-------|--|
| 地址: F0012H |       | 复位后: 00H |       | R/W   |       |       |       |       |  |
| 符号         | 7     | 6        | 5     | 4     | 3     | 2     | 1     | 0     |  |
| ADLL       | ADLL7 | ADLL6    | ADLL5 | ADLL4 | ADLL3 | ADLL2 | ADLL1 | ADLL0 |  |

- 注意 1. 当选择 10 位分辨率 A/D 转换时，将 10 位 A/D 转换结果寄存器（ADCR）的高 8 位与 ADUL 寄存器和 ADLL 寄存器进行比较。
2. 必须在停止转换的状态（ADCS=0、ADCE=0）下改写 ADUL 寄存器和 ADLL 寄存器。
3. ADUL 寄存器和 ADLL 寄存器必须设定为 ADUL > ADLL。

### 10.3.10 A/D 测试寄存器（ADTES）

这是选择 A/D 转换器的正（+）基准电压、负（-）基准电压、模拟输入通道（ANLxx）、温度传感器输出电压和内部基准电压（1.45V）作为 A/D 转换对象的寄存器。详细内容请参照“21.3.7 A/D 测试功能”。

用作 A/D 测试功能时，必须如下设定。

- 测量零刻度时，选择负（-）基准电压作为 A/D 转换对象
- 测量满刻度时，选择正（+）基准电压作为 A/D 转换对象

通过 8 位存储器操作指令设定 ADTES 寄存器。

在产生复位信号后，此寄存器的值变为“00H”。

图 10-14 A/D 测试寄存器（ADTES）的格式

|            |          |     |   |   |   |   |        |        |
|------------|----------|-----|---|---|---|---|--------|--------|
| 地址: F0013H | 复位后: 00H | R/W |   |   |   |   |        |        |
| 符号         | 7        | 6   | 5 | 4 | 3 | 2 | 1      | 0      |
| ADTES      | 0        | 0   | 0 | 0 | 0 | 0 | ADTES1 | ADTES0 |

| ADTES1 | ADTES0 | A/D 转换对象                                                       |
|--------|--------|----------------------------------------------------------------|
| 0      | 0      | ANLxx/ 温度传感器输出电压注 / 内部基准电压（1.45V）注<br>（通过模拟输入通道指定寄存器（ADS）进行设定） |
| 1      | 0      | 负（-）基准电压（通过 ADM2 寄存器的 ADREFM 位选择）                              |
| 1      | 1      | 正（+）基准电压（通过 ADM2 寄存器的 ADREFP1 和 ADREFP0 位选择）                   |
| 上述以外   |        | 禁止设定。                                                          |

注 只能在 HS（高速主）模式中选择温度传感器输出电压和内部基准电压（1.45V）。

### 10.3.11 模拟输入引脚的端口功能控制寄存器

必须设定与 A/D 转换器的模拟输入复用的端口功能的控制寄存器（端口模式寄存器（PMxx）、端口模式控制寄存器（PMCxx）、A/D 端口配置寄存器（ADPC））。详细内容请参照“4.3.1 端口模式寄存器（PMxx）”、“4.3.6 端口模式控制寄存器（PMCxx）”、“4.3.7 A/D 端口配置寄存器（ADPC）”。

将 ANI0 ~ ANI3 引脚用作 A/D 转换器的模拟输入时，必须将各端口对应的端口模式寄存器（PMxx）的位置“1”，并且通过 A/D 端口配置寄存器（ADPC）设定为模拟输入。

将 ANI16 ~ ANI22 引脚用作 A/D 转换器的模拟输入时，必须将各端口对应的端口模式寄存器（PMxx）和端口模式控制寄存器（PMCxx）的位置“1”。

## 10.4 A/D 转换器的转换运行

A/D 转换器的转换运行如下所示。

- ① 通过采样 & 保持电路对所选模拟输入通道的输入电压进行采样。
- ② 如果进行了一定时间的采样，采样 & 保持电路就为保持状态，并且保持采样电压，直到 A/D 转换结束为止。
- ③ 将逐次逼近寄存器（SAR）的 bit9 置位，并且通过分接头选择器将串联电阻串的分接头电压设定为  $(1/2)AV_{REF}$ 。
- ④ 通过 A/D 电压比较器将串联电阻串的分接头电压和采样电压的电压差进行比较。如果模拟输入大于  $(1/2)AV_{REF}$ ，SAR 寄存器的 MSB 位就保持被置位的状态。如果模拟输入小于  $(1/2)AV_{REF}$ ，就对 MSB 位进行复位。
- ⑤ 然后，SAR 寄存器的 bit8 自动置位并且进行下一次比较。在此，根据已被设定的 bit9 的结果值选择串联电阻串的分接头电压。
  - bit9=1:  $(3/4)AV_{REF}$
  - bit9=0:  $(1/4)AV_{REF}$
 将此分接头电压和采样电压进行比较，根据比较结果如下操作 SAR 寄存器的 bit8。
  - 采样电压  $\geq$  分接头电压: bit8=1
  - 采样电压  $<$  分接头电压: bit8=0
- ⑥ 继续此比较直到 SAR 寄存器的 bit0 为止。
- ⑦ 当 10 位比较结束时，SAR 寄存器保存了有效的数字结果，并且将该值传送到 A/D 转换结果寄存器（ADCR、ADCRH），而且被锁存注 1。  
同时，能产生 A/D 转换结束中断请求（INTAD）注 1。
- ⑧ 重复①～⑦的运行，直到 ADCS 位变为“0”注 2。  
要停止 A/D 转换器时，必须将 ADCS 位置“0”。

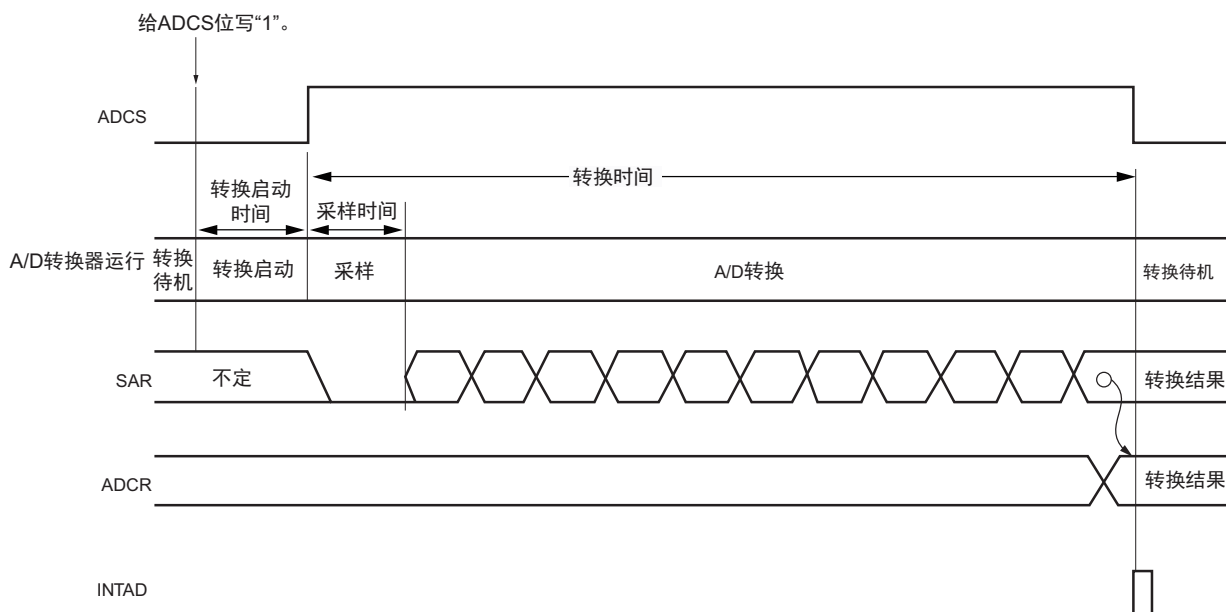
- 注 1. 如果 A/D 转换结果的值超出 A/D 转换结果比较功能（通过 ADRCR 位和 ADUL/ADLL 寄存器进行设定（参照图 10-8））的设定值范围，就不产生 A/D 转换结束中断请求信号（INTAD），并且 ADCR 寄存器和 ADCRH 寄存器不保存 A/D 转换结果。
2. 在连续转换模式中，ADCS 标志不自动清“0”。即使在硬件触发无等待模式的单次转换模式中，ADCS 标志也不自动清“0”而保持“1”的状态。

备注 1. 有 2 种 A/D 转换结果寄存器。

- ADCR 寄存器（16 位）：保存 10 位的 A/D 转换值。
- ADCRH 寄存器（8 位）：保存 8 位的 A/D 转换值。

2.  $AV_{REF}$  是 A/D 转换器的正（+）基准电压，可选择  $AV_{REFP}$ 、内部基准电压（1.45V）或者  $V_{DD}$ 。

图 10-15 A/D 转换器的转换运行（软件触发模式的情况）



在单次转换模式中进行 A/D 转换运行时，如果 A/D 转换结束，ADCS 位就自动清“0”。

连续进行连续转换模式中的 A/D 转换直到通过软件将 A/D 转换器的模式寄存器 0（ADM0）的 bit7（ADCS）置“0”。

在 A/D 转换过程中，如果改写或者重写模拟输入通道指定寄存器（ADS），就中止正在执行的转换运行，并且执行通过 ADS 寄存器重新指定的模拟输入的 A/D 转换。废弃转换途中的数据。

在产生复位信号后，A/D 转换结果寄存器（ADCR、ADCRH）的值变为“0000H”和“00H”。

10.5 输入电压和转换结果

模拟输入引脚（ANI0 ~ ANI3、ANI6 ~ ANI22）的模拟输入电压和理论上的 A/D 转换结果（10 位 A/D 转换结果寄存器（ADCR））有以下表达式的关系。

$$SAR = INT\left(\frac{V_{AIN}}{AV_{REF}} \times 1024 + 0.5\right)$$
$$ADCR = SAR \times 64$$

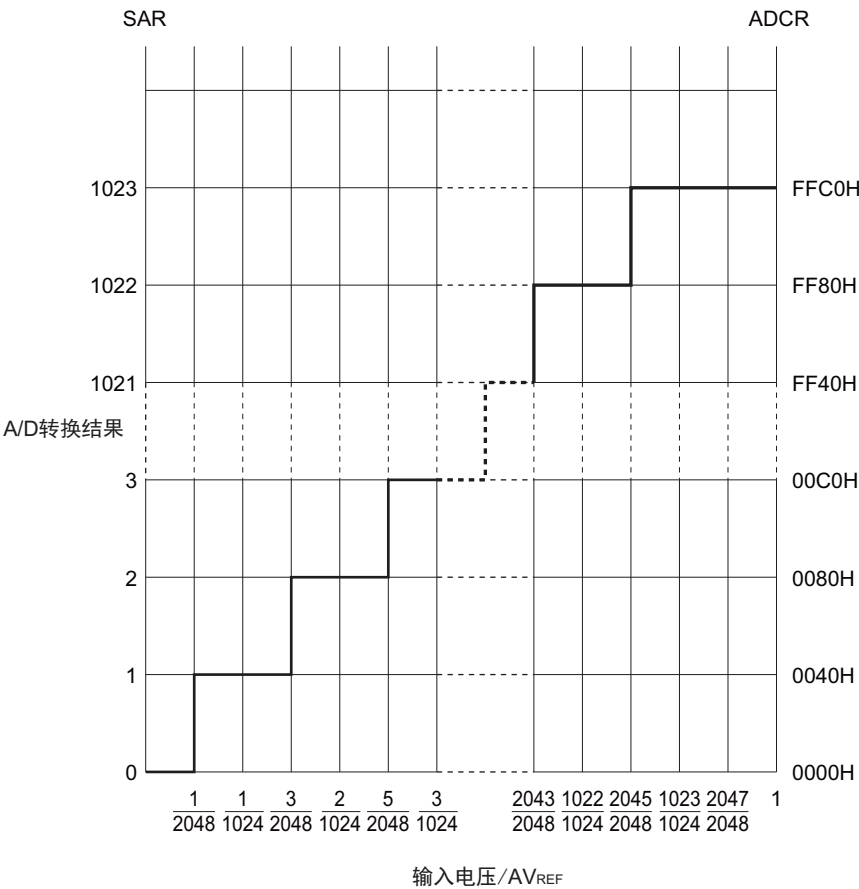
或者

$$\left(\frac{ADCR}{64} - 0.5\right) \times \frac{AV_{REF}}{1024} \leq V_{AIN} < \left(\frac{ADCR}{64} + 0.5\right) \times \frac{AV_{REF}}{1024}$$

- INT(): 将 ( ) 中的数值的整数部分返回的函数
- V<sub>AIN</sub>: 模拟输入电压
- AV<sub>REF</sub>: AV<sub>REF</sub> 引脚电压
- ADCR: A/D 转换结果寄存器（ADCR）的值
- SAR: 逐次逼近寄存器

模拟输入电压和 A/D 转换结果的关系如图 10-16 所示。

图 10-16 模拟输入电压和 A/D 转换结果的关系



备注 AV<sub>REF</sub> 是 A/D 转换器的正 (+) 基准电压，可选择 AV<sub>REFP</sub>、内部基准电压 (1.45V) 或者 V<sub>DD</sub>。



## 10.6 A/D 转换器的运行模式

A/D 转换器的各模式的运行如下所示。有关各模式的设定步骤，请参照“10.7 A/D 转换器的设定流程图”。

### 10.6.1 软件触发模式（选择模式和连续转换模式）

- ① 在停止状态下，将 A/D 转换器的模式寄存器 0（ADM0）的 ADCE 位置“1”，进入 A/D 转换待机状态。
- ② 在通过软件对稳定等待时间（1 $\mu$ s）进行计数后，将 ADM0 寄存器的 ADCS 位置“1”，对模拟输入通道指定寄存器（ADS）指定的模拟输入进行 A/D 转换。
- ③ 如果 A/D 转换结束，就将转换结果保存到 A/D 转换结果寄存器（ADCR、ADCRH），并且产生 A/D 转换结束中断请求信号（INTAD）。在 A/D 转换结束后立即开始下一次的 A/D 转换。
- ④ 如果在转换过程中给 ADCS 位重写“1”，就中止当前的 A/D 转换而重新开始转换。取消转换途中的数据。
- ⑤ 如果在转换过程中改写或者重写 ADS 寄存器，就中止当前的 A/D 转换而对由 ADS 寄存器重新指定的模拟输入进行 A/D 转换。取消转换途中的数据。
- ⑥ 即使在转换过程中输入硬件触发也不开始 A/D 转换。
- ⑦ 如果在转换过程中将 ADCS 位置“0”，就中止当前的 A/D 转换而进入 A/D 转换待机状态。
- ⑧ 如果在 A/D 转换待机状态下将 ADCE 位置“0”，A/D 转换器就进入停止状态。当 ADCE 位为“0”时，即使将 ADCS 位置“1”也被忽视，不开始 A/D 转换。

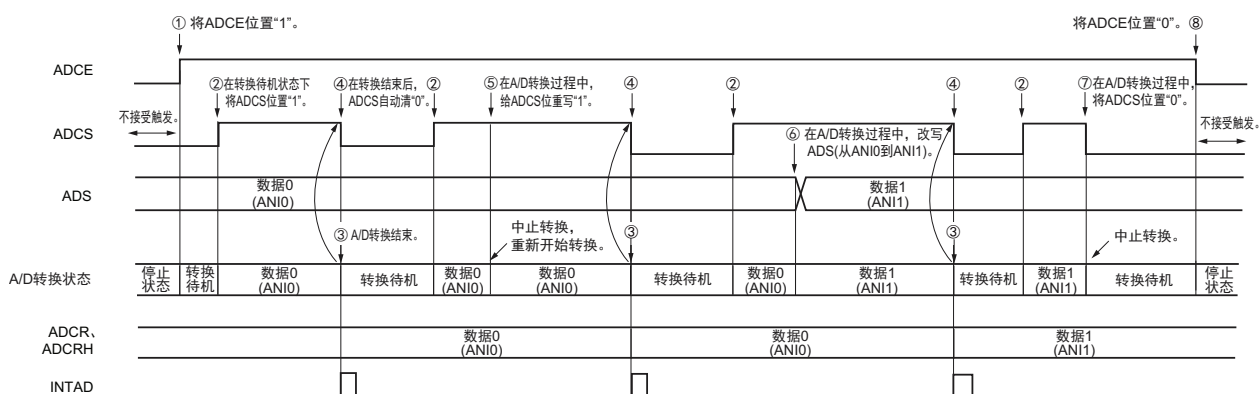
图 10-17 软件触发模式（选择模式和连续转换模式）的运行时序例子



### 10.6.2 软件触发模式（选择模式和单次转换模式）

- ① 在停止状态下，将A/D转换器的模式寄存器0（ADM0）的ADCE位置“1”，进入A/D转换待机状态。
- ② 在通过软件对稳定等待时间（1 $\mu$ s）进行计数后，将ADM0寄存器的ADCS位置“1”，对模拟输入通道指定寄存器（ADS）指定的模拟输入进行A/D转换。
- ③ 如果A/D转换结束，就将转换结果保存到A/D转换结果寄存器（ADCR、ADCRH），并且产生A/D转换结束中断请求信号（INTAD）。
- ④ 在A/D转换结束后，ADCS位自动清“0”，进入A/D转换待机状态。
- ⑤ 如果在转换过程中给ADCS位重写“1”，就中止当前的A/D转换而重新开始转换。取消转换途中的数据。
- ⑥ 如果在转换过程中改写或者重写ADS寄存器，就中止当前的A/D转换而对由ADS寄存器重新指定的模拟输入进行A/D转换。取消转换途中的数据。
- ⑦ 如果在转换过程中将ADCS位置“0”，就中止当前的A/D转换而进入A/D转换待机状态。
- ⑧ 如果在A/D转换待机状态下将ADCE位置“0”，A/D转换器就进入停止状态。当ADCE位为“0”时，即使将ADCS位置“1”也被忽视，不开始A/D转换。即使在A/D转换待机的状态下输入硬件触发也不开始A/D转换。

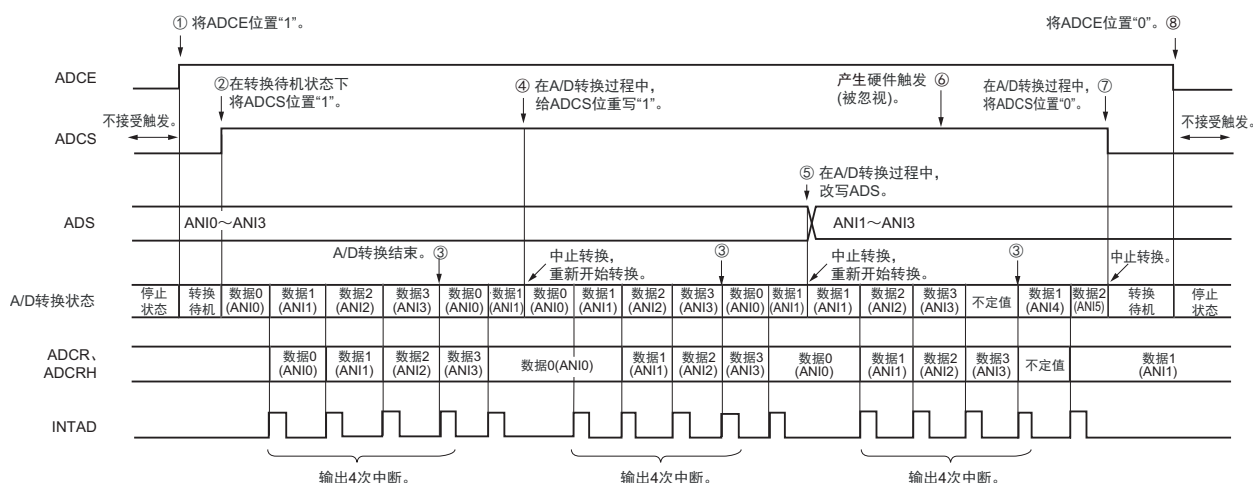
图 10-18 软件触发模式（选择模式和单次转换模式）的运行时序例子



### 10.6.3 软件触发模式（扫描模式和连续转换模式）

- ① 在停止状态下，将A/D转换器的模式寄存器0（ADM0）的ADCE位置“1”，进入A/D转换待机状态。
- ② 在通过软件对稳定等待时间（1μs）进行计数后，将ADM0寄存器的ADCS位置“1”，对模拟输入通道指定寄存器（ADS）指定的扫描0～扫描3的4个模拟输入通道进行A/D转换。依次从扫描0指定的模拟输入通道进行A/D转换。
- ③ 连续进行4个模拟输入通道的A/D转换。每当A/D转换结束时，就将转换结果保存到A/D转换结果寄存器（ADCR、ADCRH），并且产生A/D转换结束中断请求信号（INTAD）。在4个通道的A/D转换结束后立即从所设通道自动开始下一轮的A/D转换（4个通道）。
- ④ 如果在转换过程中给ADCS位重写“1”，就中止当前的A/D转换而从最初的通道重新开始转换。取消转换途中的数据。
- ⑤ 如果在转换过程中改写或者重写ADS寄存器，就中止当前的A/D转换而从由ADS寄存器重新指定的最初通道进行A/D转换。取消转换途中的数据。
- ⑥ 即使在转换过程中输入硬件触发也不开始A/D转换。
- ⑦ 如果在转换过程中将ADCS位置“0”，就中止当前的A/D转换而进入A/D转换待机状态。
- ⑧ 如果在A/D转换待机状态下将ADCE位置“0”，A/D转换器就进入停止状态。当ADCE位为“0”时，即使将ADCS位置“1”也被忽视，不开始A/D转换。

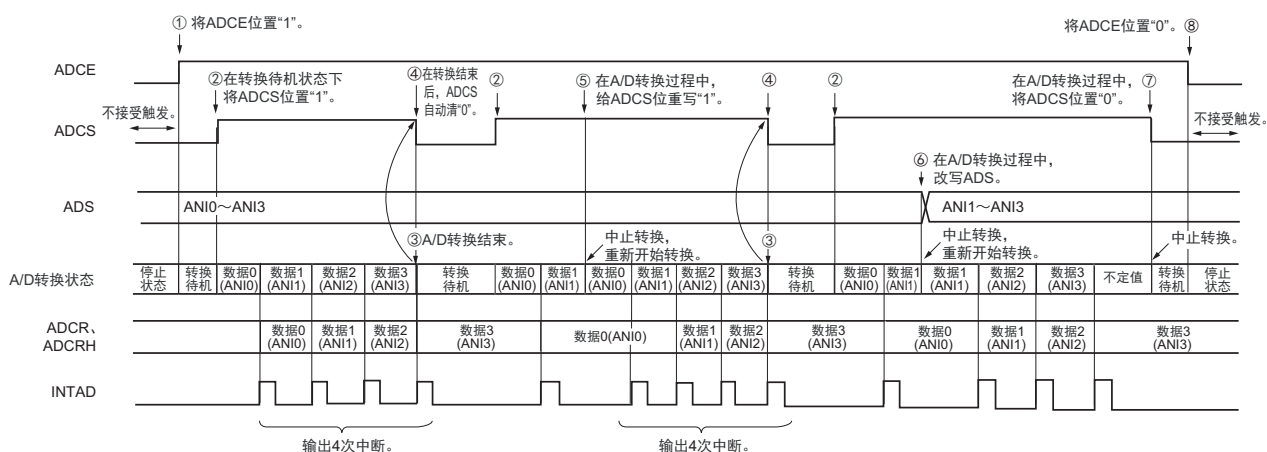
图 10-19 软件触发模式（扫描模式和连续转换模式）的运行时序例子



## 10.6.4 软件触发模式（扫描模式和单次转换模式）

- ① 在停止状态下，将 A/D 转换器的模式寄存器 0（ADM0）的 ADCE 位置“1”，进入 A/D 转换待机状态。
- ② 在通过软件对稳定等待时间（1μs）进行计数后，将 ADM0 寄存器的 ADCS 位置“1”，对模拟输入通道指定寄存器（ADS）指定的扫描 0～扫描 3 的 4 个模拟输入通道进行 A/D 转换。依次从扫描 0 指定的模拟输入通道进行 A/D 转换。
- ③ 连续进行 4 个模拟输入通道的 A/D 转换。每当 A/D 转换结束时，就将转换结果保存到 A/D 转换结果寄存器（ADCR、ADCRH），并且产生 A/D 转换结束中断请求信号（INTAD）。
- ④ 在 4 个通道的 A/D 转换结束后，ADCS 位自动清“0”，进入 A/D 转换待机状态。
- ⑤ 如果在转换过程中给 ADCS 位重写“1”，就中止当前的 A/D 转换而从最初的通道重新开始转换。取消转换途中的数据。
- ⑥ 如果在转换过程中改写或者重写 ADS 寄存器，就中止当前的 A/D 转换而从由 ADS 寄存器重新指定的最初通道进行 A/D 转换。取消转换途中的数据。
- ⑦ 如果在转换过程中将 ADCS 位置“0”，就中止当前的 A/D 转换而进入 A/D 转换待机状态。
- ⑧ 如果在 A/D 转换待机状态下将 ADCE 位置“0”，A/D 转换器就进入停止状态。当 ADCE 位为“0”时，即使将 ADCS 位置“1”也被忽视，不开始 A/D 转换。即使在 A/D 转换待机的状态下输入硬件触发也不开始 A/D 转换。

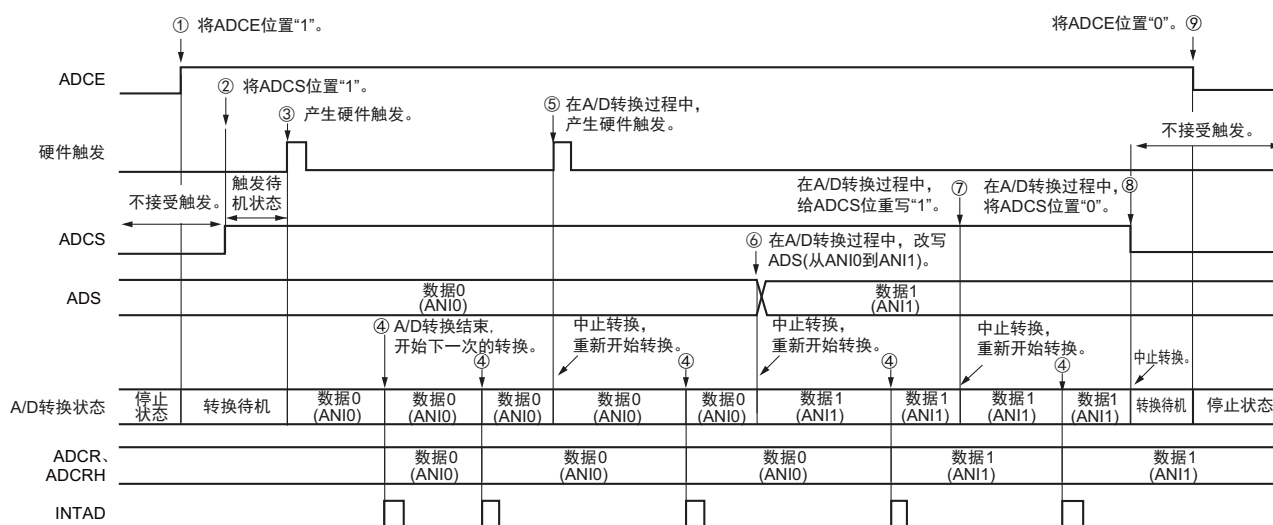
图 10-20 软件触发模式（扫描模式和单次转换模式）的运行时序例子



## 10.6.5 硬件触发无等待模式（选择模式和连续转换模式）

- ① 在停止状态下，将 A/D 转换器的模式寄存器 0（ADM0）的 ADCE 位置“1”，进入 A/D 转换待机状态。
- ② 在通过软件对稳定等待时间（1μs）进行计数后，将 ADM0 寄存器的 ADCS 位置“1”，进入硬件触发待机状态（此阶段不开始转换）。在硬件触发待机状态时，即使将 ADCS 位置“1”也不开始 A/D 转换。
- ③ 如果在 ADCS 位为“1”的状态下输入硬件触发，就对由模拟输入通道指定寄存器（ADS）指定的模拟输入进行 A/D 转换。
- ④ 如果 A/D 转换结束，就将转换结果保存到 A/D 转换结果寄存器（ADCR、ADCRH），并且产生 A/D 转换结束中断请求信号（INTAD）。在 A/D 转换结束后立即开始下一轮的 A/D 转换。
- ⑤ 如果在转换过程中输入硬件触发，就中止当前的 A/D 转换而重新开始转换。取消转换途中的数据。
- ⑥ 如果在转换过程中改写或者重写 ADS 寄存器，就中止当前的 A/D 转换而对由 ADS 寄存器重新指定的模拟输入进行 A/D 转换。取消转换途中的数据。
- ⑦ 如果在转换过程中给 ADCS 位重写“1”，就中止当前的 A/D 转换而重新开始转换。取消转换途中的数据。
- ⑧ 如果在转换过程中将 ADCS 位置“0”，就中止当前的 A/D 转换而进入 A/D 转换待机状态。但是，在此状态下 A/D 转换器不进入停止状态。
- ⑨ 如果在 A/D 转换待机状态下将 ADCE 位置“0”，A/D 转换器就进入停止状态。当 ADCS 位为“0”时，即使输入硬件触发也被忽视，不开始 A/D 转换。

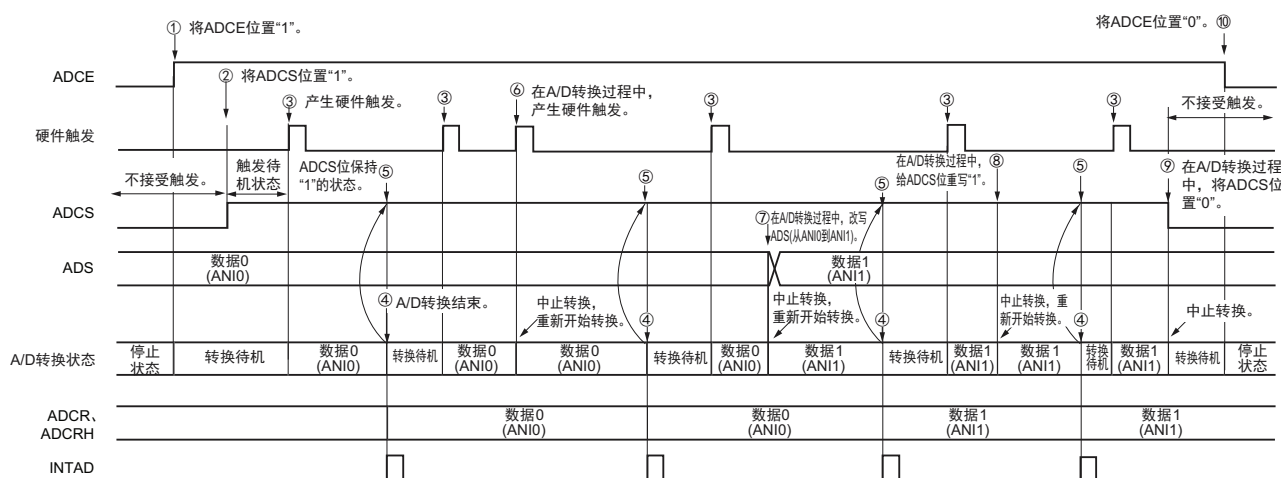
图 10-21 硬件触发无等待模式（选择模式和连续转换模式）的运行时序例子



## 10.6.6 硬件触发无等待模式（选择模式和单次转换模式）

- ① 在停止状态下，将A/D转换器的模式寄存器0（ADM0）的ADCE位置“1”，进入A/D转换待机状态。
- ② 在通过软件对稳定等待时间（1μs）进行计数后，将ADM0寄存器的ADCS位置“1”，进入硬件触发待机状态（此阶段不开始转换）。在硬件触发待机状态时，即使将ADCS位置“1”也不开始A/D转换。
- ③ 如果在ADCS位为“1”的状态下输入硬件触发，就对由模拟输入通道指定寄存器（ADS）指定的模拟输入进行A/D转换。
- ④ 如果A/D转换结束，就将转换结果保存到A/D转换结果寄存器（ADCR、ADCRH），并且产生A/D转换结束中断请求信号（INTAD）。
- ⑤ 在A/D转换结束后，ADCS位保持“1”的状态，进入A/D转换待机状态。
- ⑥ 如果在转换过程中输入硬件触发，就中止当前的A/D转换而重新开始转换。取消转换途中的数据。
- ⑦ 如果在转换过程中改写或者重写ADS寄存器，就中止当前的A/D转换而对由ADS寄存器重新指定的模拟输入进行A/D转换。取消转换途中的数据。
- ⑧ 如果在转换过程中给ADCS位重写“1”，就中止当前的A/D转换而重新开始转换。取消转换途中的数据。
- ⑨ 如果在转换过程中将ADCS位置“0”，就中止当前的A/D转换而进入A/D转换待机状态。但是，在此状态下A/D转换器不进入停止状态。
- ⑩ 如果在A/D转换待机状态下将ADCE位置“0”，A/D转换器就进入停止状态。当ADCS位为“0”时，即使输入硬件触发也被忽视，不开始A/D转换。

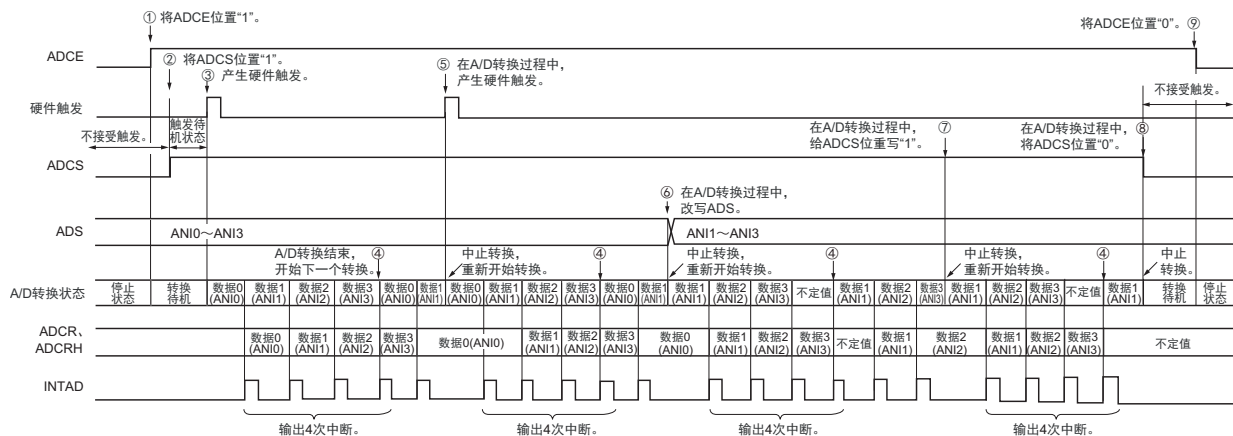
图 10-22 硬件触发无等待模式（选择模式和单次转换模式）的运行时序例子



### 10.6.7 硬件触发无等待模式（扫描模式和连续转换模式）

- ① 在停止状态下，将A/D转换器的模式寄存器0（ADM0）的ADCE位置“1”，进入A/D转换待机状态。
- ② 在通过软件对稳定等待时间（1 $\mu$ s）进行计数后，将ADM0寄存器的ADCS位置“1”，进入硬件触发待机状态（此阶段不开始转换）。在硬件触发待机状态时，即使将ADCS位置“1”也不开始A/D转换。
- ③ 如果在ADCS位为“1”的状态下输入硬件触发，就对由模拟输入通道指定寄存器（ADS）指定的扫描0～扫描3的4个模拟输入通道进行A/D转换。依次从扫描0指定的模拟输入通道进行A/D转换。
- ④ 连续进行4个模拟输入通道的A/D转换。每当A/D转换结束时，就将转换结果保存到A/D转换结果寄存器（ADCR、ADCRH），并且产生A/D转换结束中断请求信号（INTAD）。在4个通道的A/D转换结束后立即从所设通道自动开始下一轮的A/D转换。
- ⑤ 如果在转换过程中输入硬件触发，就中止当前的A/D转换而从最初的通道重新开始转换。取消转换途中的数据。
- ⑥ 如果在转换过程中改写或者重写ADS寄存器，就中止当前的A/D转换而从由ADS寄存器重新指定的最初通道进行A/D转换。取消转换途中的数据。
- ⑦ 如果在转换过程中给ADCS位重写“1”，就中止当前的A/D转换而从最初的通道重新开始转换。取消转换途中的数据。
- ⑧ 如果在转换过程中将ADCS位置“0”，就中止当前的A/D转换而进入A/D转换待机状态。但是，在此状态下A/D转换器不进入停止状态。
- ⑨ 如果在A/D转换待机状态下将ADCE位置“0”，A/D转换器就进入停止状态。当ADCE位为“0”时，即使将ADCS位置“1”也被忽视，不开始A/D转换。

图 10-23 硬件触发无等待模式（扫描模式和连续转换模式）的运行时序例子

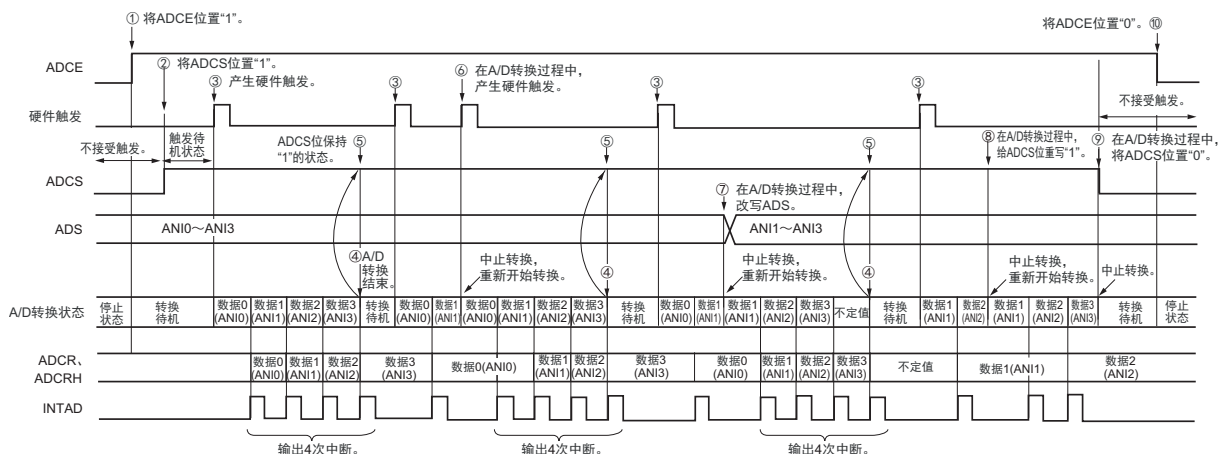




## 10.6.8 硬件触发无等待模式（扫描模式和单次转换模式）

- ① 在停止状态下，将A/D转换器的模式寄存器0（ADM0）的ADCE位置“1”，进入A/D转换待机状态。
- ② 在通过软件对稳定等待时间（1 $\mu$ s）进行计数后，将ADM0寄存器的ADCS位置“1”，进入硬件触发待机状态（此阶段不开始转换）。在硬件触发待机状态时，即使将ADCS位置“1”也不开始A/D转换。
- ③ 如果在ADCS位为“1”的状态下输入硬件触发，就对由模拟输入通道指定寄存器（ADS）指定的扫描0～扫描3的4个模拟输入通道进行A/D转换。依次从扫描0指定的模拟输入通道进行A/D转换。
- ④ 连续进行4个模拟输入通道的A/D转换。每当A/D转换结束时，就将转换结果保存到A/D转换结果寄存器（ADCR、ADCRH），并且产生A/D转换结束中断请求信号（INTAD）。
- ⑤ 在4个通道的A/D转换结束后，ADCS位保持“1”的状态，进入A/D转换待机状态。
- ⑥ 如果在转换过程中输入硬件触发，就中止当前的A/D转换而从最初的通道重新开始转换。取消转换途中的数据。
- ⑦ 如果在转换过程中改写或者重写ADS寄存器，就中止当前的A/D转换而从由ADS寄存器重新指定的最初通道进行A/D转换。取消转换途中的数据。
- ⑧ 如果在转换过程中给ADCS位重写“1”，就中止当前的A/D转换而从最初的通道重新开始转换。取消转换途中的数据。
- ⑨ 如果在转换过程中将ADCS位置“0”，就中止当前的A/D转换而进入A/D转换待机状态。但是，在此状态下A/D转换器不进入停止状态。
- ⑩ 如果在A/D转换待机状态下将ADCE位置“0”，A/D转换器就进入停止状态。当ADCS位为“0”时，即使输入硬件触发也被忽视，不开始A/D转换。

图 10-24 硬件触发无等待模式（扫描模式和单次转换模式）的运行时序例子

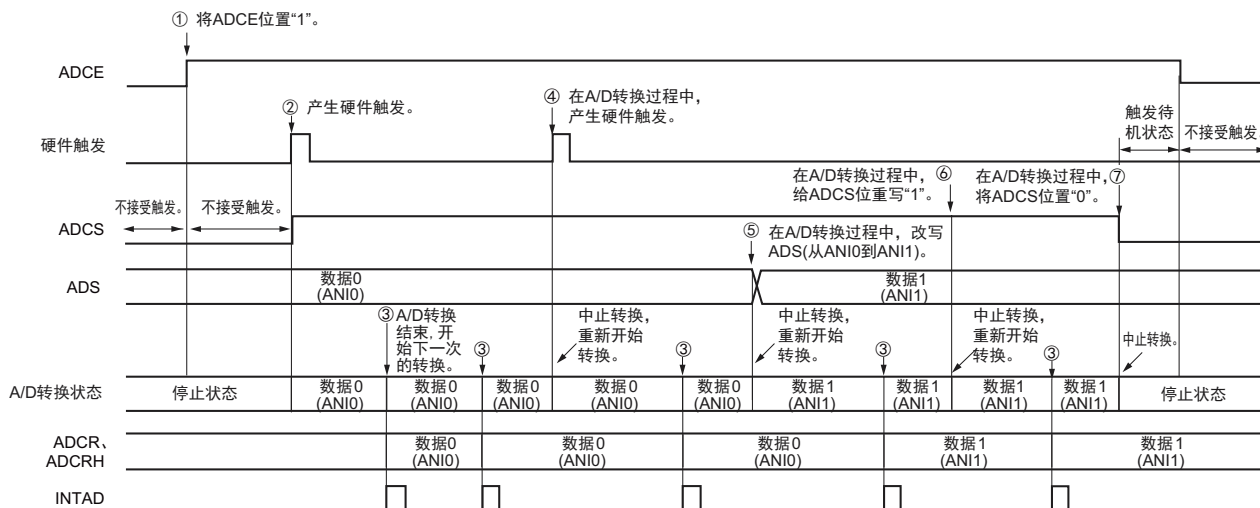




### 10.6.9 硬件触发等待模式（选择模式和连续转换模式）

- ① 在停止状态下，将A/D转换器的模式寄存器0（ADM0）的ADCE位置“1”，进入硬件触发待机状态。
- ② 如果在硬件触发待机状态下输入硬件触发，就对由模拟输入通道指定寄存器（ADS）指定的模拟输入进行A/D转换。在输入硬件触发的同时自动将ADM0寄存器的ADCS位置“1”。
- ③ 如果A/D转换结束，就将转换结果保存到A/D转换结果寄存器（ADCR、ADCRH），并且产生A/D转换结束中断请求信号（INTAD）。在A/D转换结束后立即开始下一次的A/D转换（此时，不需要硬件触发）。
- ④ 如果在转换过程中输入硬件触发，就中止当前的A/D转换而重新开始转换。取消转换途中的数据。
- ⑤ 如果在转换过程中改写或者重写ADS寄存器，就中止当前的A/D转换而对由ADS寄存器重新指定的模拟输入进行A/D转换。取消转换途中的数据。
- ⑥ 如果在转换过程中给ADCS位重写“1”，就中止当前的A/D转换而重新开始转换。取消转换途中的数据。
- ⑦ 如果在转换过程中将ADCS位置“0”，就中止当前的A/D转换而进入硬件触发待机状态，并且A/D转换器进入停止状态。当ADCE位为“0”时，即使输入硬件触发也被忽视，不开始A/D转换。

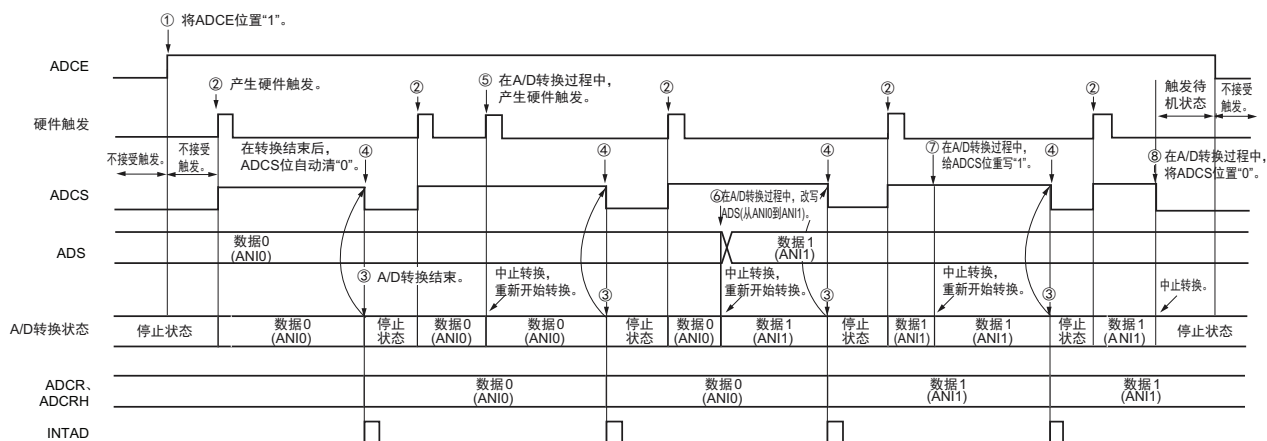
图 10-25 硬件触发等待模式（选择模式和连续转换模式）的运行时序例子



## 10.6.10 硬件触发等待模式（选择模式和单次转换模式）

- ① 在停止状态下，将A/D转换器的模式寄存器0（ADM0）的ADCE位置“1”，进入硬件触发待机状态。
- ② 如果在硬件触发待机状态下输入硬件触发，就对由模拟输入通道指定寄存器（ADS）指定的模拟输入进行A/D转换。在输入硬件触发的同时自动将ADM0寄存器的ADCS位置“1”。
- ③ 如果A/D转换结束，就将转换结果保存到A/D转换结果寄存器（ADCR、ADCRH），并且产生A/D转换结束中断请求信号（INTAD）。
- ④ 在A/D转换结束后，ADCS位自动清“0”，A/D转换器进入停止状态。
- ⑤ 如果在转换过程中输入硬件触发，就中止当前的A/D转换而重新开始转换。取消转换途中的数据。
- ⑥ 如果在转换过程中改写或者重写ADS寄存器，就中止当前的A/D转换而对由ADS寄存器重新指定的模拟输入进行A/D转换。取消转换途中的数据。
- ⑦ 如果在转换过程中给ADCS位重写“1”，就中止当前的A/D转换而重新开始转换。取消转换途中的数据。
- ⑧ 如果在转换过程中将ADCS位置“0”，就中止当前的A/D转换而进入硬件触发待机状态，并且A/D转换器进入停止状态。当ADCE位为“0”时，即使输入硬件触发也被忽视，不开始A/D转换。

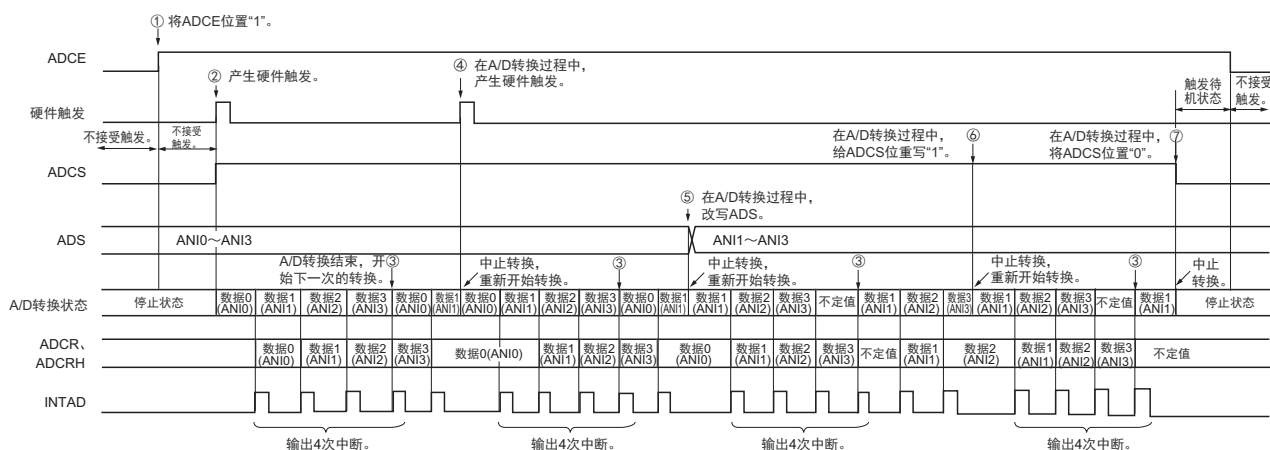
图 10-26 硬件触发等待模式（选择模式和单次转换模式）的运行时序例子



## 10.6.11 硬件触发等待模式（扫描模式和连续转换模式）

- ① 在停止状态下，将A/D转换器的模式寄存器0（ADM0）的ADCE位置“1”，进入A/D转换待机状态。
- ② 如果在硬件触发待机状态下输入硬件触发，就对由模拟输入通道指定寄存器（ADS）指定的扫描0～扫描3的4个模拟输入通道进行A/D转换。在输入硬件触发的同时自动将ADM0寄存器的ADCS位置“1”。依次从扫描0指定的模拟输入通道进行A/D转换。
- ③ 连续进行4个模拟输入通道的A/D转换。每当A/D转换结束时，就将转换结果保存到A/D转换结果寄存器（ADCR、ADCRH），并且产生A/D转换结束中断请求信号（INTAD）。在4个通道的A/D转换结束后立即从所设通道开始下一次的A/D转换。
- ④ 如果在转换过程中输入硬件触发，就中止当前的A/D转换而从最初的通道重新开始转换。取消转换途中的数据。
- ⑤ 如果在转换过程中改写或者重写ADS寄存器，就中止当前的A/D转换而从由ADS寄存器重新指定的最初通道进行A/D转换。取消转换途中的数据。
- ⑥ 如果在转换过程中给ADCS位重写“1”，就中止当前的A/D转换而重新开始转换。取消转换途中的数据。
- ⑦ 如果在转换过程中将ADCS位置“0”，就中止当前的A/D转换而进入硬件触发待机状态，并且A/D转换器进入停止状态。当ADCE位为“0”时，即使输入硬件触发也被忽视，不开始A/D转换。

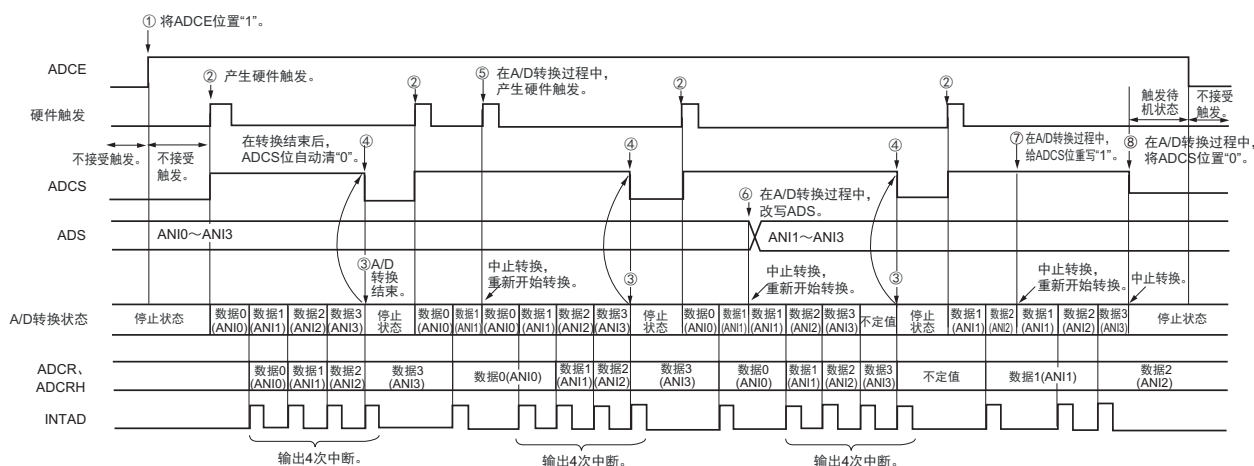
图 10-27 硬件触发等待模式（扫描模式和连续转换模式）的运行时序例子



## 10.6.12 硬件触发等待模式（扫描模式和单次转换模式）

- ① 在停止状态下，将A/D转换器的模式寄存器0（ADM0）的ADCE位置“1”，进入A/D转换待机状态。
- ② 如果在硬件触发待机状态下输入硬件触发，就对由模拟输入通道指定寄存器（ADS）指定的扫描0～扫描3的4个模拟输入通道进行A/D转换。在输入硬件触发的同时自动将ADM0寄存器的ADCS位置“1”。依次从扫描0指定的模拟输入通道进行A/D转换。
- ③ 连续进行4个模拟输入通道的A/D转换。每当A/D转换结束时，就将转换结果保存到A/D转换结果寄存器（ADCR、ADCRH），并且产生A/D转换结束中断请求信号（INTAD）。
- ④ 在A/D转换结束后，ADCS位自动清“0”，A/D转换器进入停止状态。
- ⑤ 如果在转换过程中输入硬件触发，就中止当前的A/D转换而从最初的通道重新开始转换。取消转换途中的数据。
- ⑥ 如果在转换过程中改写或者重写ADS寄存器，就中止当前的A/D转换而从由ADS寄存器重新指定的最初通道进行A/D转换。取消转换途中的数据。
- ⑦ 如果在转换过程中给ADCS位重写“1”，就中止当前的A/D转换而重新开始转换。取消转换途中的数据。
- ⑧ 如果在转换过程中将ADCS位置“0”，就中止当前的A/D转换而进入硬件触发待机状态，并且A/D转换器进入停止状态。当ADCE位为“0”时，即使输入硬件触发也被忽视，不开A/D转换。

图 10-28 硬件触发等待模式（扫描模式和单次转换模式）的运行时序例子

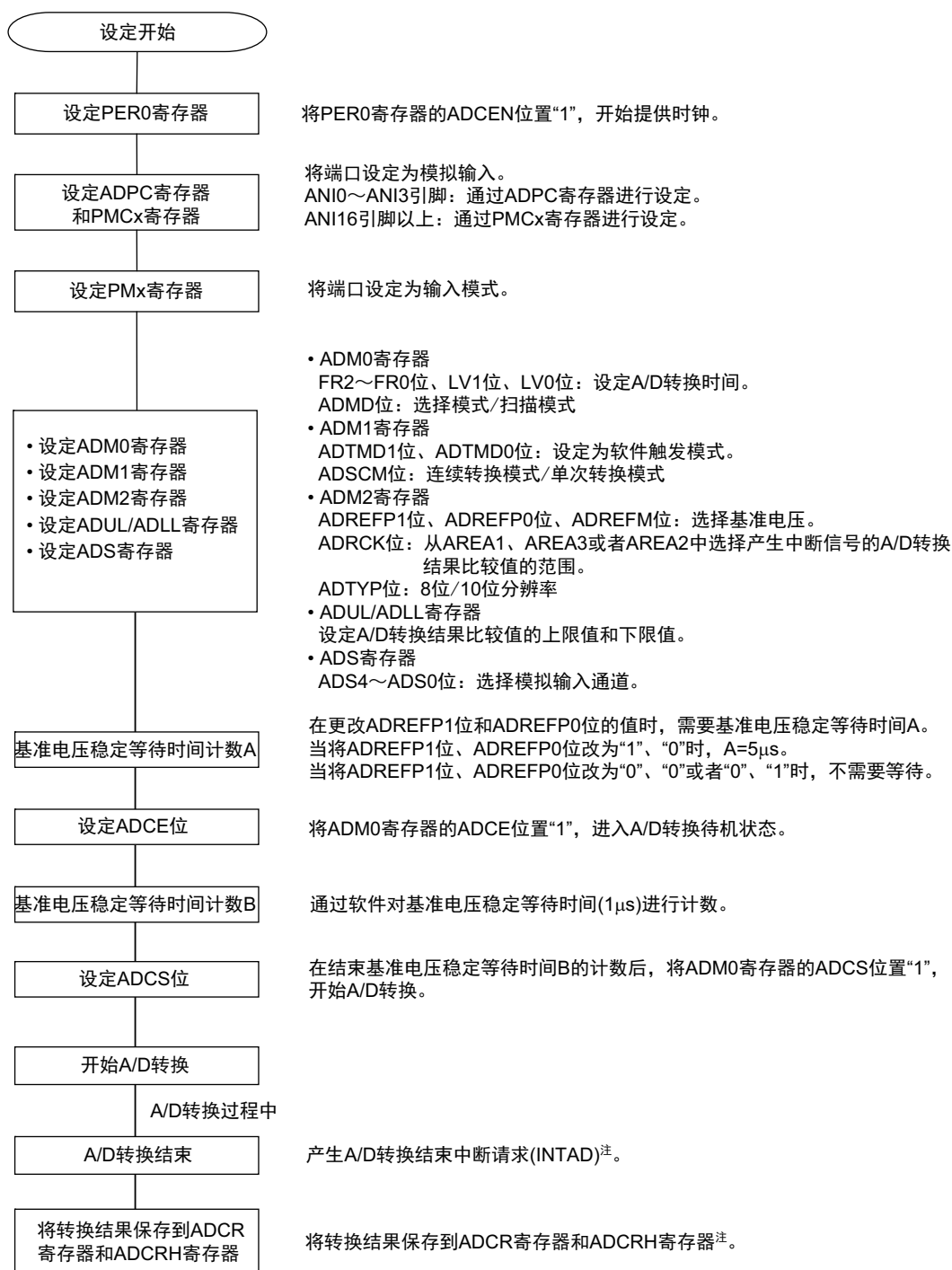


## 10.7 A/D 转换器的设定流程图

各运行模式的 A/D 转换器的设定流程图如下所示。

### 10.7.1 软件触发模式的设定

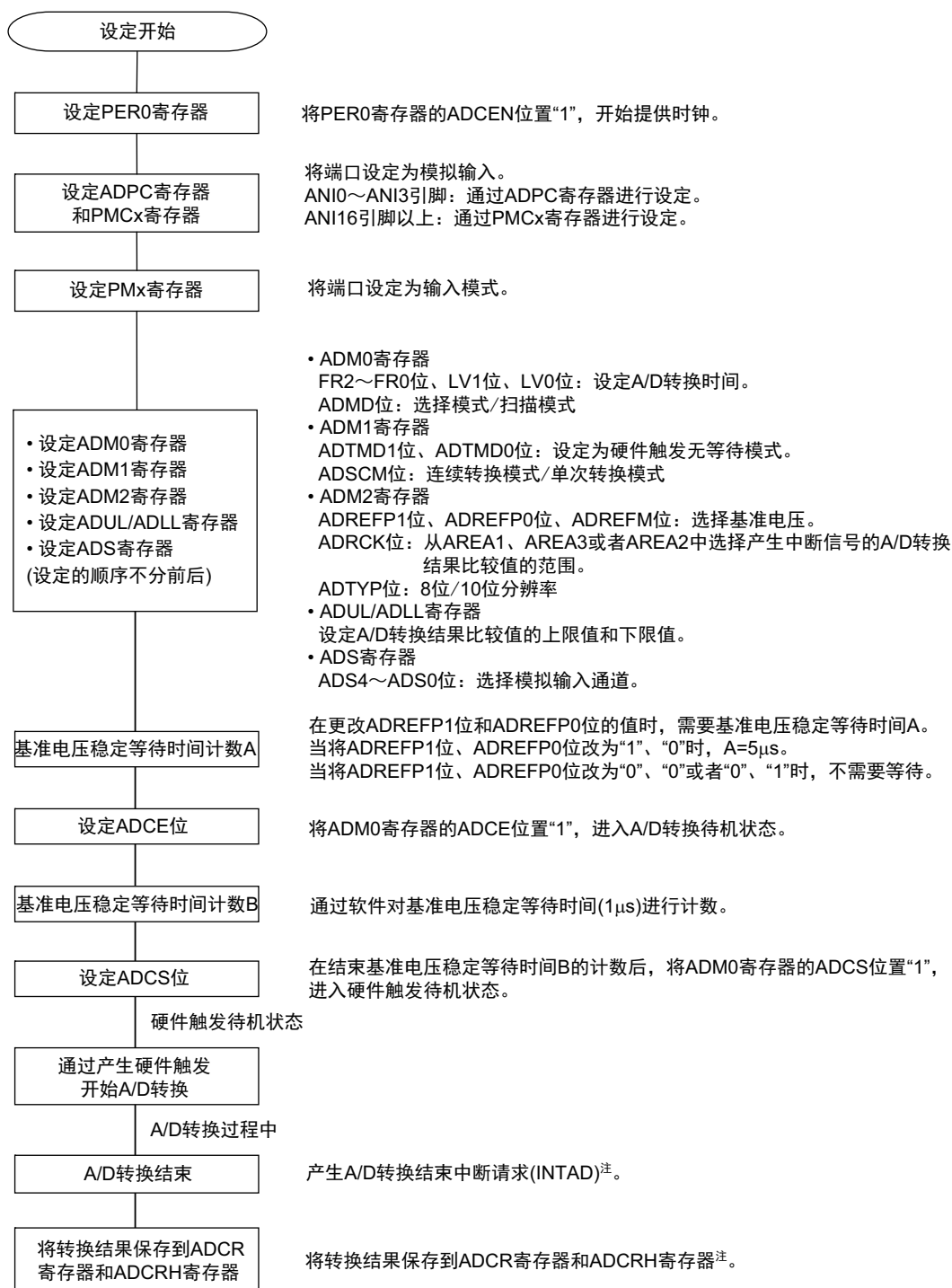
图 10-29 软件触发模式的设定



注 根据 ADRCK 位和 ADUL/ADLL 寄存器的设定，有可能不产生中断信号。此时，不将结果保存到 ADCR 寄存器和 ADCRH 寄存器。

## 10.7.2 硬件触发无等待模式的设定

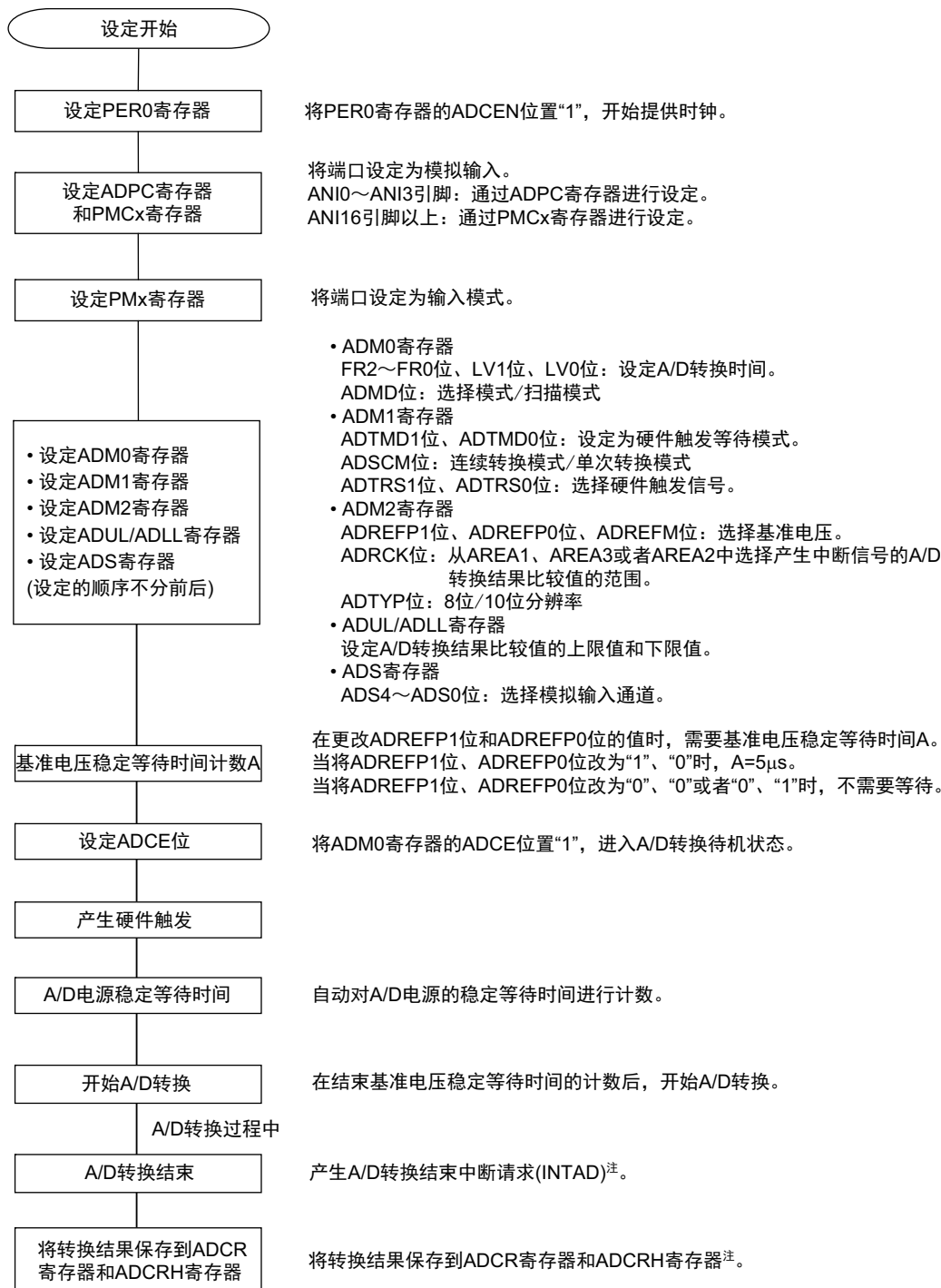
图 10-30 硬件触发无等待模式的设定



注 根据 ADRCK 位和 ADUL/ADLL 寄存器的设定，有可能不产生中断信号。此时，不将结果保存到 ADCR 寄存器和 ADCRH 寄存器。

## 10.7.3 硬件触发等待模式的设定

图 10-31 硬件触发等待模式的设定

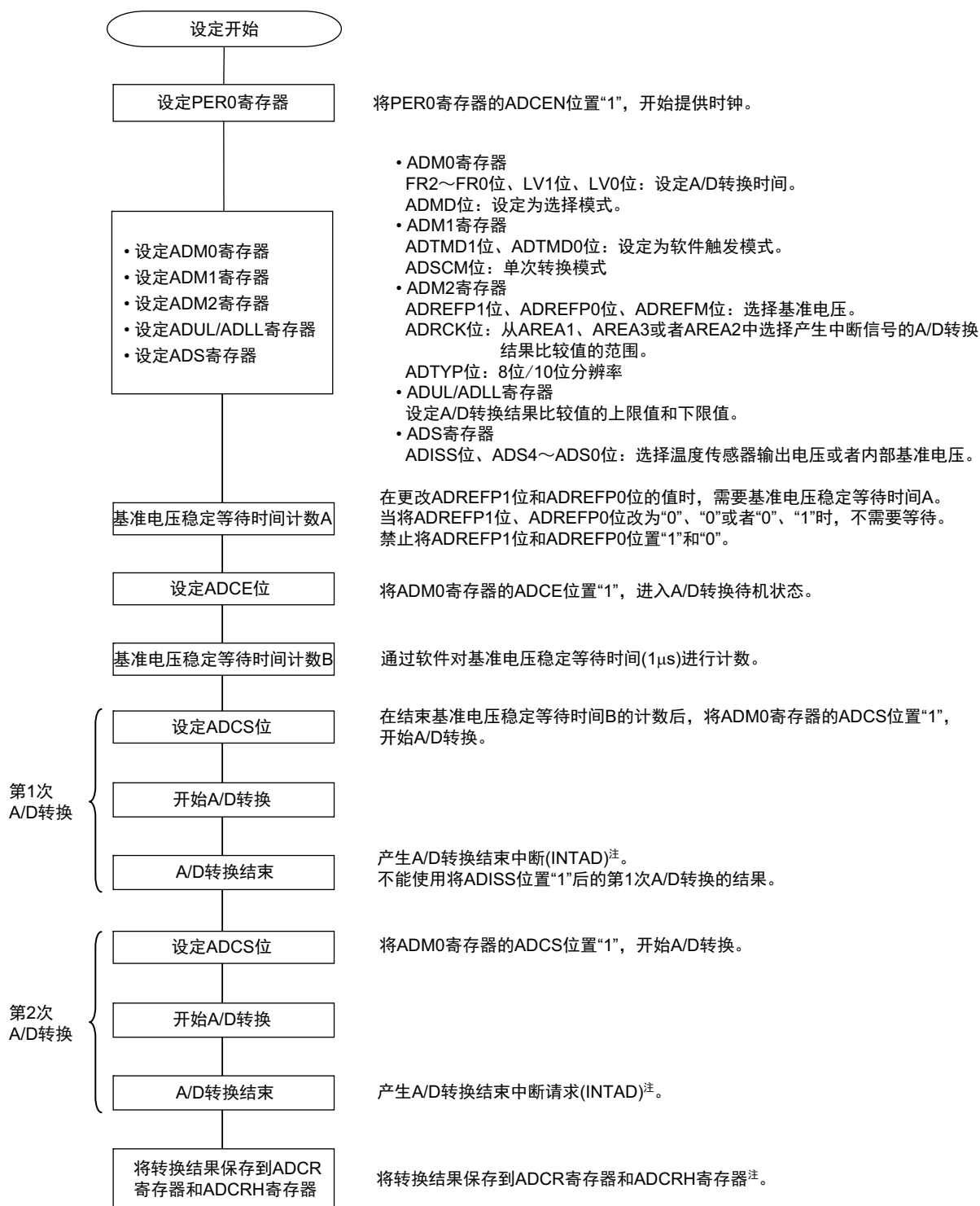


注 根据 ADRCK 位和 ADUL/ADLL 寄存器的设定，有可能不产生中断信号。此时，不将结果保存到 ADCR 寄存器和 ADCRH 寄存器。



### 10.7.4 选择温度传感器输出电压 / 内部基准电压时的设定 (以软件触发模式、单次转换模式为例)

图 10-32 选择温度传感器输出电压 / 内部基准电压时的设定



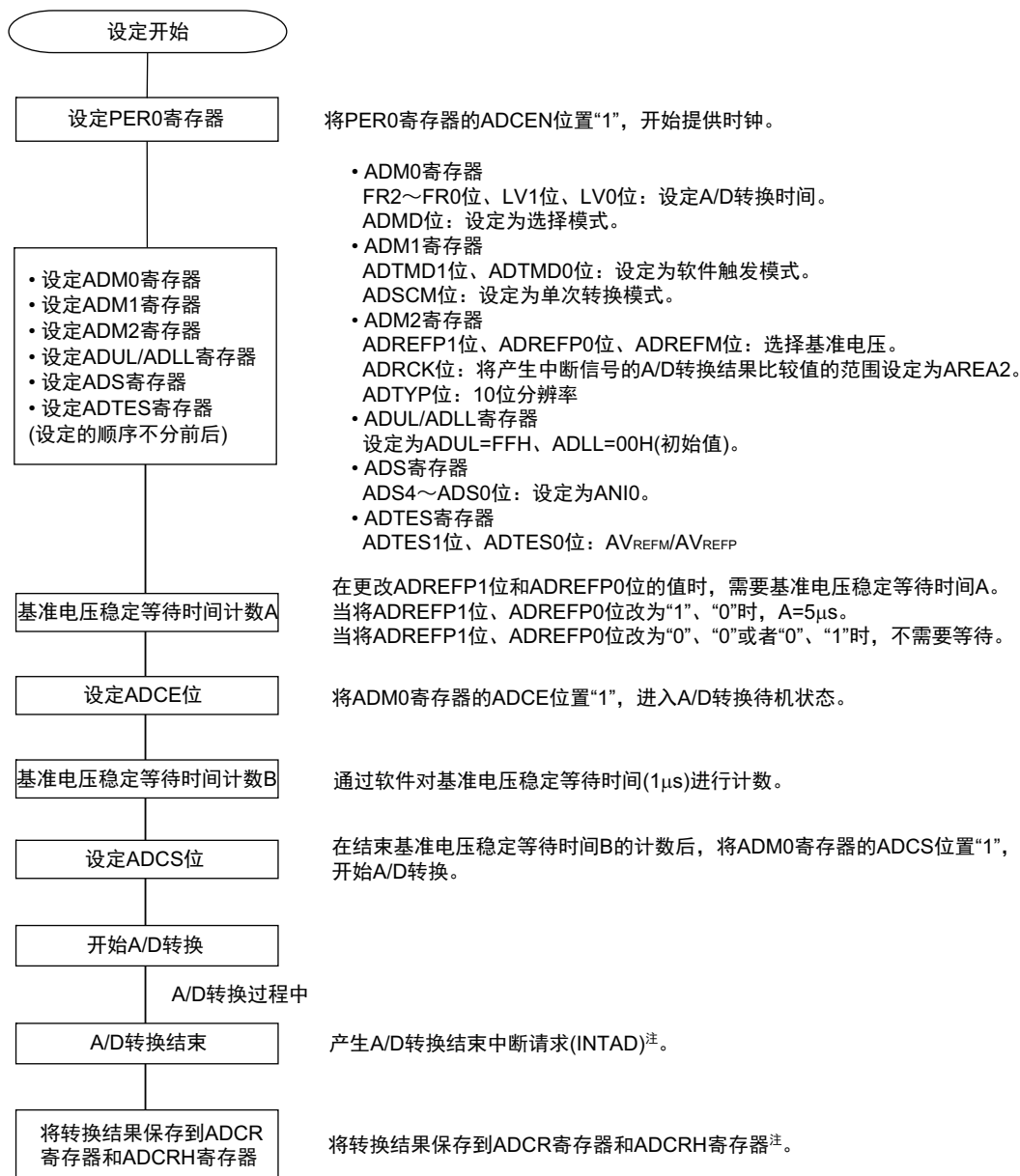
注 根据 ADRCCK 位和 ADUL/ADLL 寄存器的设定，有可能不产生中断信号。此时，不将结果保存到 ADCR 寄存器和 ADCRH 寄存器。

注意 只有在 HS（高速主）模式中才能选择。



## 10.7.5 测试模式的设定

图 10-33 测试模式的设定



注 根据 ADRCK 位和 ADUL/ADLL 寄存器的设定，有可能不产生中断信号。此时，不将结果保存到 ADCR 寄存器和 ADCRH 寄存器。

注意 有关 A/D 转换器的测试方法，请参照“21.3.7 A/D 测试功能”。

## 10.8 SNOOZE 模式功能

这是在 STOP 模式中通过输入硬件触发进行 A/D 转换的模式。在通常的 STOP 模式中 A/D 转换停止，但是通过使用 SNOOZE 模式功能，就能在 CPU 不运行的状态下进行 A/D 转换，减少工作电流。

在 SNOOZE 模式中，如果通过 ADUL 寄存器和 ADLL 寄存器指定转换结果的范围，就能每隔一段时间判断 A/D 转换结果。从而能判断电源电压监视或者通过 A/D 输入进行的键输入。

在 SNOOZE 模式中，只能使用以下 2 种转换模式：

- 硬件触发等待模式（选择模式和单次转换模式）
- 硬件触发等待模式（扫描模式和单次转换模式）

**注意** 只有在选择高速内部振荡器时钟作为  $f_{CLK}$  时才能设定 SNOOZE 模式。

图 10-34 使用 SNOOZE 模式功能时的框图



当使用 SNOOZE 模式功能时，在转移到 STOP 模式前进行各寄存器的初始设定（参照“10.7.3 硬件触发等待模式的设定”注2）。在即将要转移到 STOP 模式前，将 A/D 转换器的模式寄存器 2（ADM2）的 bit2（AWC）置“1”。在初始设定结束后，将 A/D 转换器的模式寄存器 0（ADM0）的 bit0（ADCE）置“1”。

如果在转移到 STOP 模式后输入硬件触发，就给 A/D 转换器提供高速内部振荡器时钟。在提供高速内部振荡器时钟后，自动对 A/D 电源稳定等待时间进行计数，开始 A/D 转换。

A/D 转换结束后的 SNOOZE 模式的运行因是否产生中断信号而不同注1。

- 注**
1. 根据 A/D 转换结果比较功能的设定（ADRCK 位、ADUL/ADLL 寄存器），有可能不产生中断请求信号。
  2. 必须将 ADM1 寄存器置“E2H”或者“E3H”。

**备注** 硬件触发为 INTIT。

必须通过 A/D 转换器的模式寄存器 1（ADM1）设定硬件触发。

## (1) 在 A/D 转换结束后产生中断请求的情况

如果 A/D 转换结果的值不超出 A/D 转换结果比较功能（通过 ADRCK 位和 ADUL/ADLL 寄存器进行设定）的设定值范围，就产生 A/D 转换结束中断请求信号（INTAD）。

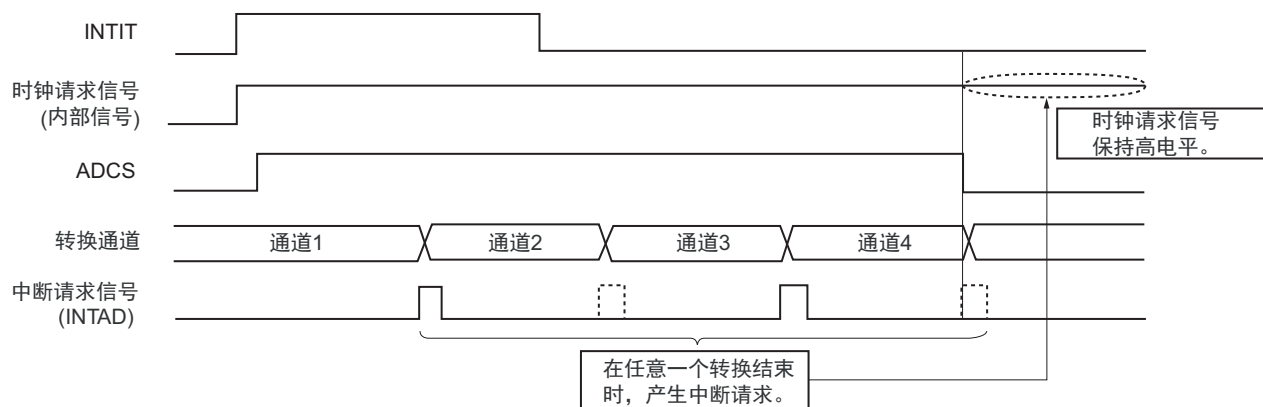
- 选择模式

如果在 A/D 转换结束后产生 A/D 转换结束中断请求信号（INTAD），A/D 转换器就从 SNOOZE 模式转移到通常运行模式。在此，必须清除 A/D 转换器的模式寄存器 2（ADM2）的 bit2（AWC=0：解除 SNOOZE 模式）。如果 AWC 位保持“1”的状态，就无法正常开始 A/D 转换，而与之后的 SNOOZE 模式、通常运行模式无关。

- 扫描模式

在 4 个通道的 A/D 转换过程中即使只有 1 次产生 A/D 转换结束中断请求信号（INTAD），A/D 转换器也从 SNOOZE 模式转移到通常运行模式。在此，必须清除 A/D 转换器的模式寄存器 2（ADM2）的 bit2（AWC = 0：解除 SNOOZE 模式）。如果 AWC 位保持“1”的状态，就无法正常开始 A/D 转换，而与之后的 SNOOZE 模式、通常运行模式无关。

图 10-35 在 A/D 转换结束后产生中断请求时的运行例子（扫描模式）



## (2) 在 A/D 转换结束后不产生中断请求的情况

如果 A/D 转换结果的值不超出 A/D 转换结果比较功能（通过 ADRCK 位和 ADUL/ADLL 寄存器进行设定）的设定值范围，就不产生 A/D 转换结束中断请求信号（INTAD）。

● 选择模式

如果不发生 A/D 转换结束中断请求信号（INTAD），时钟请求信号（内部信号）就在 A/D 转换结束后自动变为低电平，并且停止提供高速内部振荡器时钟。此后，如果输入硬件触发，就再次在 SNOOZE 模式中进行 A/D 转换。

● 扫描模式

在 4 个通道的 A/D 转换过程中 1 次也未产生 A/D 转换结束中断请求信号（INTAD）时，时钟请求信号（内部信号）就在 4 个通道的 A/D 转换结束后自动变为低电平，并且停止提供高速内部振荡器时钟。此后，如果输入硬件触发，就再次在 SNOOZE 模式中进行 A/D 转换。

图 10-36 在 A/D 转换结束后不产生中断请求时的运行例子（扫描模式）

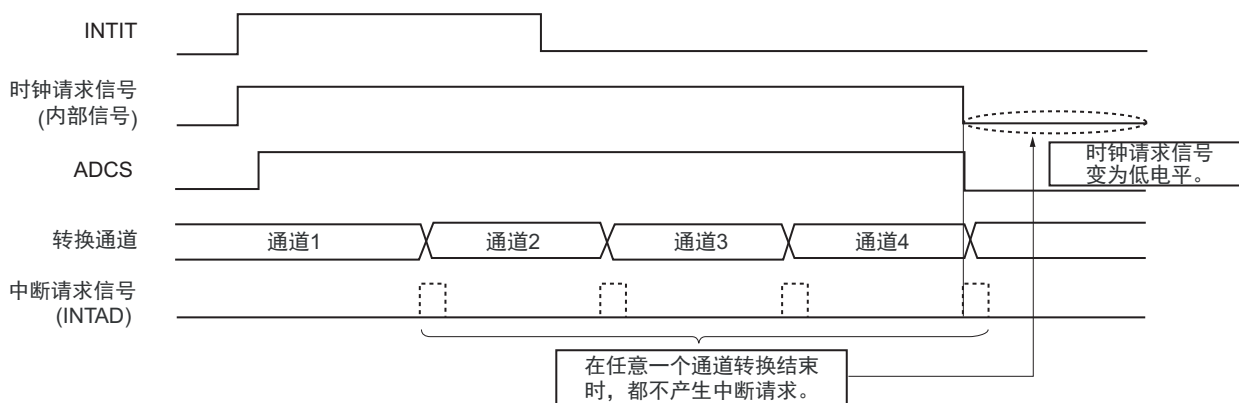
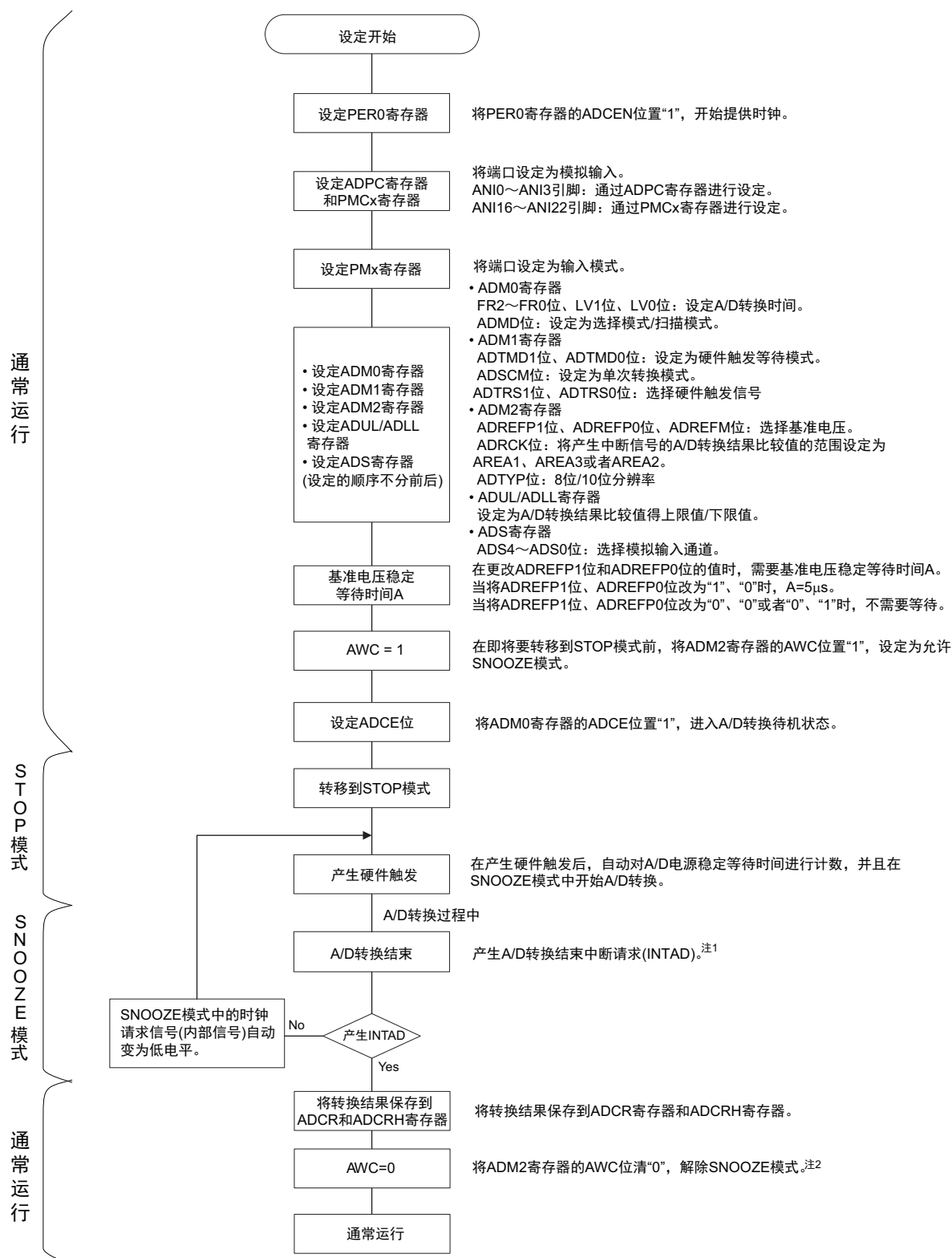


图 10-37 设定 SNOOZE 模式的流程图



- 注 1. 在通过设定 ADRCK 位 ADUL/ADLL 寄存器，没有产生 A/D 转换结束中断请求信号（INTAD）时，结果不保存到 ADCR 寄存器和 ADCRH 寄存器，重新转移到 STOP 模式。此后，如果输入硬件触发，就再次在 SNOOZE 模式中进行 A/D 转换运行。
2. 在 AWC 保持“1”的状态下，与之后的 SNOOZE 模式和通常运行模式无关，不能正常开始 A/D 转换。必须将 AWC 置“0”。

## 10.9 A/D 转换器特性表的阅读方法

以下说明 A/D 转换器特有的专业术语。

### (1) 分辨率

分辨率是能分辨的最小模拟输入电压。也就是说，数字输出的每 1 位与模拟输入电压的比率称为 1 LSB (Least Significant Bit)。将对 1 LSB 满刻度的比率表示为 %FSR (Full Scale Range)。

当分辨率为 10 位时，

$$\begin{aligned} 1 \text{ LSB} &= 1/2^{10} = 1/1024 \\ &= 0.098\% \text{FSR} \end{aligned}$$

精度与分辨率无关而取决于综合误差。

### (2) 综合误差

综合误差是指实际测量值和理论值的最大差值，是将零刻度误差、满刻度误差、积分线性误差、微分线性误差以及这些组合所产生的误差综合起来的误差。

特性表中的综合误差不包含量化误差。

### (3) 量化误差

在将模拟值转换为数字值时，必然会出现  $\pm 1/2 \text{LSB}$  的误差。A/D 转换器将  $\pm 1/2 \text{LSB}$  范围内的模拟输入电压转换为相同的数字码，因此不能避免量化误差。

特性表中的综合误差、零刻度误差、满刻度误差、积分线性误差和微分线性误差不包含量化误差。

图 10-38 综合误差

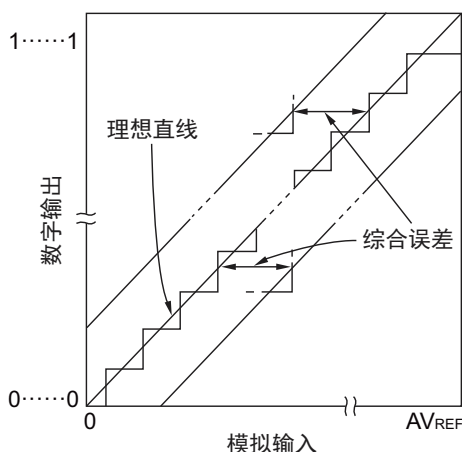
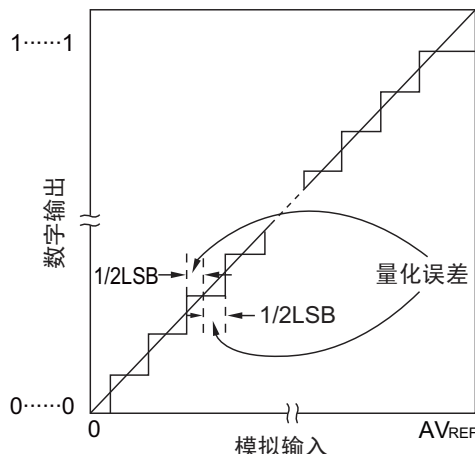


图 10-39 量化误差



**(4) 零刻度误差**

零刻度误差是指数字输出从 0.....000 变为 0.....001 时的模拟输入电压的实际测量值和理论值 ( $1/2 \text{ LSB}$ ) 的差。如果实际测量值大于理论值, 零刻度误差就是指数字输出从 0.....001 变为 0.....010 时的模拟输入电压的实际测量值和理论值 ( $3/2 \text{ LSB}$ ) 的差。

**(5) 满刻度误差**

满刻度误差是指数字输出从 1.....110 变为 1.....111 时的模拟输入电压的实际测量值和理论值 (满刻度  $-3/2 \text{ LSB}$ ) 的差。

**(6) 积分线性误差**

积分线性误差是指转换特性从理想线性关系偏离的程度, 是零刻度误差和满刻度误差为 0 时的实际测量值和理想直线的最大差值。

**(7) 微分线性误差**

微分线性误差是指在输出代码的理想宽度为  $1 \text{ LSB}$  时某个代码输出宽度的实际测量值和理想值的差值。

图 10-40 零刻度误差

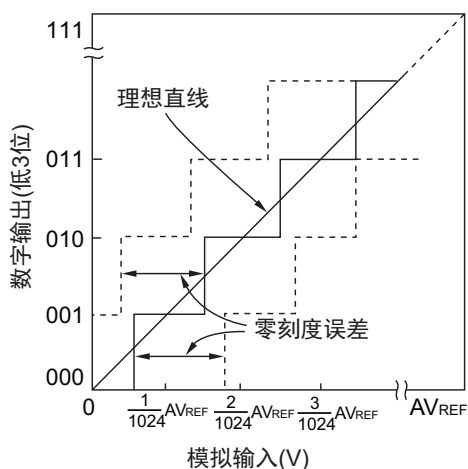


图 10-41 满刻度误差

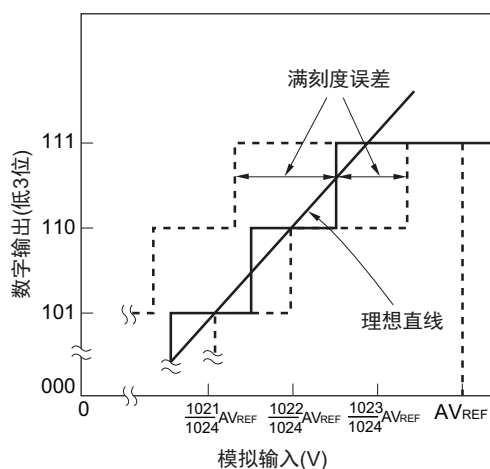


图 10-42 积分线性误差

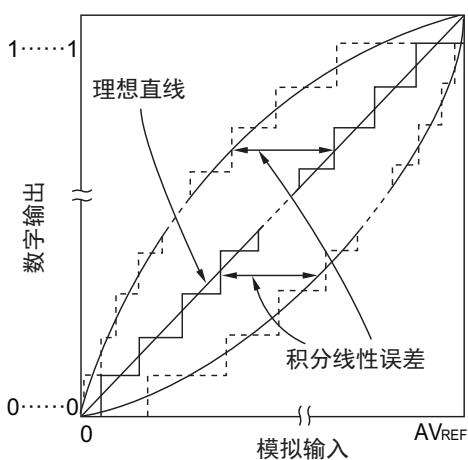
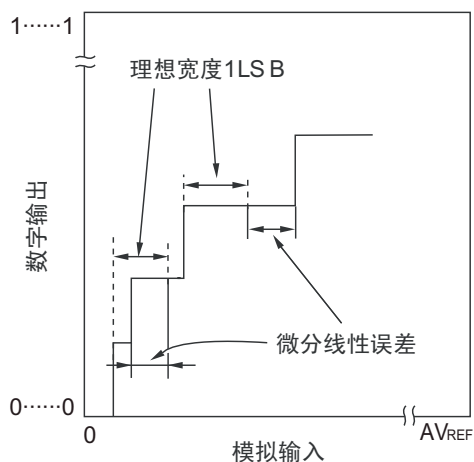


图 10-43 微分线性误差



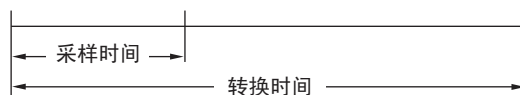
### (8) 转换时间

转换时间是指从开始采样到取得数字输出的时间。

特性表中的转换时间包含采样时间。

### (9) 采样时间

采样时间是指为了将模拟电压取入采样 & 保持电路而使模拟开关开启的时间。





## 10.10 A/D 转换器的注意事项

### (1) 有关 STOP 模式中的工作电流

要转移到 STOP 模式时，必须在停止 A/D 转换器（将 A/D 转换器的模式寄存器 0 (ADM0) 的 bit7 (ADCS) 置“0”) 后进行。此时，还能通过将 ADM0 寄存器的 bit0 (ADCE) 置“0”来减少工作电流。

要从待机状态重新运行时，必须在将中断请求标志寄存器 1H (IF1H) 的 bit0 (ADIF) 清“0”后开始运行。

### (2) 有关 ANI0 ~ ANI3 引脚和 ANI16 ~ ANI22 引脚的输入范围

必须在规格范围内使用 ANI0 ~ ANI3 引脚和 ANI16 ~ ANI22 引脚的输入电压。如果输入大于  $V_{DD}$  和  $AV_{REFP}$  或者小于  $V_{SS}$  和  $AV_{REFM}$ （即使在绝对最大额定范围内）的电压，该通道的转换值就为不定值，并且还可能影响其他通道的转换值。

当选择内部基准电压（1.45V）作为 A/D 转换器的正（+）基准电压时，不能给 ADS 寄存器选择的引脚输入大于内部基准电压（1.45V）的电压。但是，能给 ADS 寄存器没有选择的引脚输入大于内部基准电压（1.45V）的电压。

**注意** 只有在 HS（高速主）模式中才能选择内部基准电压（1.45V）。

### (3) 有关竞争

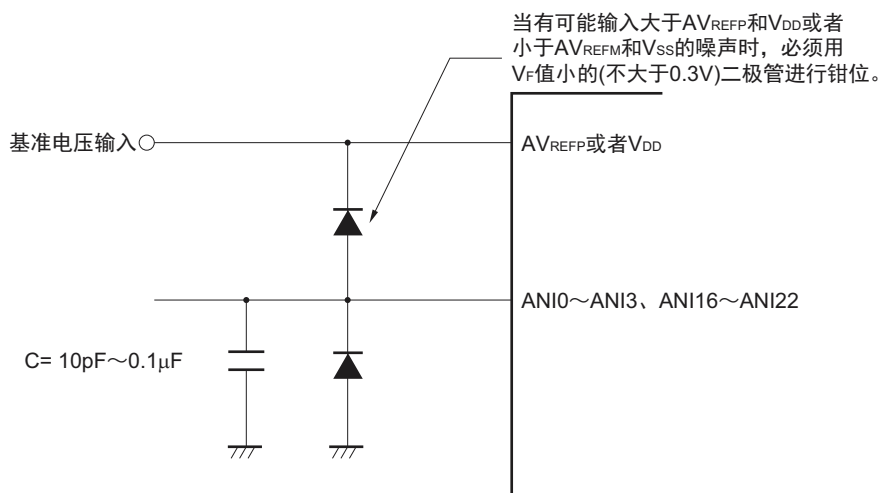
- ① 转换结束时的 A/D 转换结果寄存器（ADCR、ADCRH）的写操作与 ADCR 寄存器和 ADCRH 寄存器的指令读操作的竞争  
优先读 ADCR 寄存器和 ADCRH 寄存器。在读后，将新的转换结果写到 ADCR 寄存器和 ADCRH 寄存器。
- ② 转换结束时的 ADCR 寄存器和 ADCRH 寄存器的写操作与 A/D 转换器的模式寄存器 0 (ADM0)、模拟输入通道指定寄存器 (ADS) 或者 A/D 端口配置寄存器 (ADPC) 的写操作的竞争  
优先写 ADM0、ADS、ADPC 寄存器。不写 ADCR 寄存器和 ADCRH 寄存器，也不产生转换结束中断信号 (INTAD)。

### (4) 有关噪声对策

为了保持 10 位分辨率，必须注意输入到  $AV_{REFP}$ 、 $V_{DD}$ 、ANI0 ~ ANI3、ANI16 ~ ANI22 引脚的噪声。

- ① 连接电源的电容器必须使用等效电阻小并且频率响应好的电容器（0.01 $\mu$ F 左右），而且最好以最短距离并且使用比较粗布线进行连接。
- ② 模拟输入源的输出阻抗越高影响就越大，因此为了降低噪声，建议按照图 10-44 的方法外接电容器。
- ③ 不能在转换过程中切换其他引脚。
- ④ 如果在转换开始后立即设定为 HALT 模式，就会提高精度。

图 10-44 模拟输入引脚的处理



#### (5) 模拟输入（ANIn）引脚

- ① 模拟输入（ $ANI0 \sim ANI3$ ）引脚和输入端口（ $P20 \sim P23$ ）引脚复用。  
要选择  $ANI0 \sim ANI3$  中的任意引脚进行 A/D 转换时，不能在转换过程中更改  $P20 \sim P23$  的复用端口的输出值。否则，可能降低转换精度。
- ② 如果将正在进行 A/D 转换的引脚的相邻引脚用作数字输入/输出端口，就可能因耦合噪声而取得与期待值不同的 A/D 转换值。因此，在 A/D 转换过程中，不能输入或者输出会发生急剧变化（如数字信号）的脉冲。

#### (6) 有关模拟输入（ANIn）引脚的输入阻抗

此 A/D 转换器在采样时间内给内部的采样电容充电并且进行采样。

因此，在不采样时只有漏电流流过，而在采样时还有电容充电的电流流过。所以输入阻抗根据是否采样而发生变动。

但是，为了充分进行采样，必须将模拟输入源的输出阻抗保持在  $1k\Omega$  以下。如果不能将输出阻抗保持在  $1k\Omega$  以下，建议加长采样时间，或者给  $ANI0 \sim ANI3$ 、 $ANI16 \sim ANI22$  引脚外接  $0.1\mu F$  左右的电容器（参照图 10-44）。另外，在转换运行过程中将 ADCS 置“0”以及重新开始转换时，采样电容器的充电电压为不定值。因此，在将 ADCS 置“0”时，下一个转换从不定状态开始充电；在重新转换时，该转换从不定状态开始充电。为了确保足够的充电，与模拟信号变化的大小无关，必须将模拟输入源的输出阻抗降低或者确保充分的采样时间。

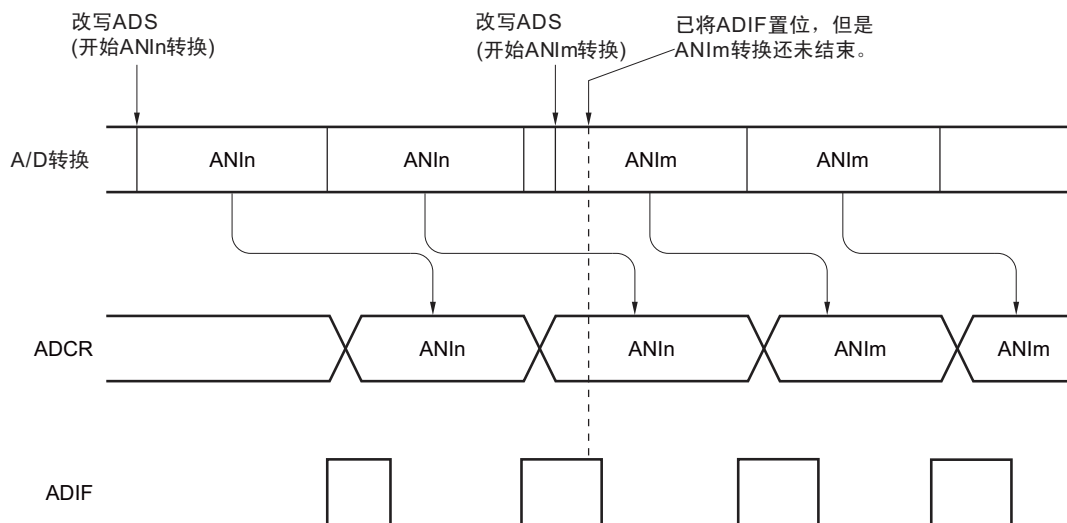
#### (7) 有关中断请求标志（ADIF）

即使更改模拟输入通道指定寄存器（ADS），也不将中断请求标志（ADIF）清“0”。

因此，如果在 A/D 转换过程中更改模拟输入引脚，就可能在即将要改写 ADS 寄存器前，更改前的模拟输入的 A/D 转换结果和 ADIF 标志有可能被设定。必须注意：如果在改写 ADS 寄存器后立即读 ADIF 标志，尽管更改后的模拟输入的 A/D 转换还未结束，也会将 ADIF 标志置位。

另外，在暂停后重新开始 A/D 转换时，必须在重新开始前将 ADIF 标志清“0”。

图 10-45 A/D 转换结束中断请求的产生时序



#### (8) 有关 A/D 转换开始后的初次转换结果

在软件触发模式或者硬件触发无等待模式中，如果在将 ADCE 位置“1”后的  $1\mu\text{s}$  内将 ADCS 位置“1”，开始 A/D 转换后的初次 A/D 转换值就可能不满足额定值。必须采取轮询 A/D 转换结束中断请求 (INTAD) 并且取消初次的转换结果等对策。

#### (9) 有关 A/D 转换结果寄存器 (ADCR、ADCRH) 的读操作

当写 A/D 转换器的模式寄存器 0 (ADM0)、模拟输入通道指定寄存器 (ADS)、A/D 端口配置寄存器 (ADPC) 和端口模式控制寄存器 (PMCx) 时，ADCR 寄存器和 ADCRH 寄存器的内容可能不定。必须在转换结束后并且在写 ADM0、ADS、ADPC、PMCx 寄存器前读转换结果。否则，就可能读不到正确的转换结果。

## (10) 有关内部等效电路

模拟输入部的等效电路如下所示。

图 10-46 ANIn 引脚的内部等效电路

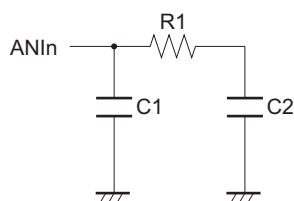


表 10-4 等效电路的各电阻和电容值（参考值）

| $AV_{REFP}$ 、 $V_{DD}$       | 引脚            | $R1[k\Omega]$ | $C1[pF]$ | $C2[pF]$ |
|------------------------------|---------------|---------------|----------|----------|
| $3.6V \leq V_{DD} \leq 5.5V$ | ANI0 ~ ANI3   | 14            | 8        | 2.5      |
|                              | ANI16 ~ ANI22 | 18            |          | 7.0      |
| $2.7V \leq V_{DD} < 3.6V$    | ANI0 ~ ANI3   | 39            |          | 2.5      |
|                              | ANI16 ~ ANI22 | 53            |          | 7.0      |
| $1.8V \leq V_{DD} < 2.7V$    | ANI0 ~ ANI3   | 231           |          | 2.5      |
|                              | ANI16 ~ ANI22 | 321           |          | 7.0      |

备注 各电阻和电容值不是保证值。

## (11) 有关 A/D 转换器的运行开始

必须在  $AV_{REFP}$  和  $V_{DD}$  的电压稳定后开始 A/D 转换器的运行。

## 第 11 章 串行阵列单元

20、24 引脚产品中，串行阵列单元 0 有 2 个串行通道，30 引脚产品中，串行阵列单元 0 有 4 个串行通道。另外，在 30 引脚产品中还配置有 2 个串行通道的串行阵列单元 1。

各通道能实现 3 线串行（CSI）、UART 和简易 I<sup>2</sup>C 的通信功能。

RL78/G12 支持的各通道的功能分配如下：

○ 20、24 引脚的产品

| 单元 | 通道 | 用作 CSI  | 用作 UART | 用作简易 I <sup>2</sup> C |
|----|----|---------|---------|-----------------------|
| 0  | 0  | CSI00   | UART0   | IIC00 注               |
|    | 1  | CSI01 注 |         | IIC01 注               |

○ 30 引脚的产品

| 单元 | 通道 | 用作 CSI  | 用作 UART | 用作简易 I <sup>2</sup> C |
|----|----|---------|---------|-----------------------|
| 0  | 0  | CSI00   | UART0   | IIC00 注               |
|    | 1  | —       |         | —                     |
|    | 2  | —       | UART1 注 | —                     |
|    | 3  | CSI11 注 |         | IIC11 注               |
| 1  | 0  | CSI20 注 | UART2 注 | IIC20 注               |
|    | 1  | —       |         | —                     |

注 只限于 R5F102 产品。

不能通过多个通信方式同时使用 1 个通道。设定不同通信方式时，必须使用其他通道。

CSI00、SCI20、IIC00、IIC20、UART0、UART1、UART2 能与 1.8V、2.5V、3V 设备进行不同电位通信。但是，当 20、24 引脚产品的 UART0 的串行输入 / 输出通过外围 I/O 重定向寄存器（PIOR1=1）的设定被分配到 P6 时，就不能进行不同电位通信。详细内容请参照“4.4.4 不同电位（1.8V、2.5V、3V）的输入 / 输出缓冲器对应”。

## 11.1 串行阵列单元的功能

RL78/G12 支持的各串行接口的特征如下所示。

### 11.1.1 3 线串行 I/O (CSI00、CSI01、CSI11、CSI20)

与主控设备输出的串行时钟 (SCK) 同步进行数据的发送和接收。

这是使用 1 条串行时钟 (SCK)、1 条发送串行数据 (SO) 和 1 条接收串行数据 (SI) 共 3 条通信线进行通信的时钟同步通信功能。

有关具体的设定例子, 请参照“11.5 3 线串行 I/O (CSI00、CSI01、CSI11、CSI20) 通信的运行”。

[ 数据的发送和接收 ]

- 7 位或者 8 位的数据长度
- 发送和接收数据的相位控制
- MSB/LSB 优先的选择

[ 时钟控制 ]

- 主控或者从属的选择
- 输入/输出时钟的相位控制
- 设定由预分频器和通道内部计数器产生的传送周期。
- 最大传送速率<sup>注</sup>

主控通信:  $\text{Max. } f_{\text{CLK}}/2$  (只限 CSI00)

$\text{Max. } f_{\text{CLK}}/4$

从属通信:  $\text{Max. } f_{\text{MCK}}/6$

[ 中断功能 ]

- 传送结束中断、缓冲器空中断

[ 错误检测标志 ]

- 溢出错误

CSI00 (单元 0 的通道 0) 支持 SNOOZE 模式。SNOOZE 模式功能是指: 如果在 STOP 模式的状态下检测到 SCK00 引脚输入, 就不需要 CPU 运行而接收数据。只能设定支持异步接收的 CSI00。

注 必须在满足 SCK 周期时间 ( $t_{\text{KCY}}$ ) 特性的范围内使用。详细内容请参照“第 28 章 电特性”或者“第 29 章 电特性”。

### 11.1.2 UART (UART0 ~ UART2)

这是通过串行数据发送 (TxD) 和串行数据接收 (RxD) 共 2 条线进行异步通信的功能。使用这 2 条通信线, 按数据帧 (由起始位、数据、奇偶校验位和停止位构成) 与其他通信方进行异步 (使用内部波特率) 的数据发送和接收。能通过使用发送专用 (偶数通道) 和接收专用 (奇数通道) 共 2 个通道来实现全双工 UART 通信。

有关具体的设定例子, 请参照“11.6 UART (UART0 ~ UART2) 通信的运行”。

[ 数据的发送和接收 ]

- 7 位、8 位或者 9 位的数据长度注
- MSB/LSB 优先的选择
- 发送和接收数据的电平设定、反相的选择
- 奇偶校验位的附加、奇偶校验功能
- 停止位的附加

[ 中断功能 ]

- 传送结束中断、缓冲器空中断
- 帧错误、奇偶校验错误或者溢出错误引起的错误中断

[ 错误检测标志 ]

- 帧错误、奇偶校验错误、溢出错误

注 只有 UART0 支持 9 位数据长度。

UART0 接收 (单元 0 的通道 1) 支持 SNOOZE 模式。SNOOZE 模式功能是指: 如果在 STOP 模式的状态下检测到 RxD0 引脚输入, 就不需要 CPU 运行而接收数据。

### 11.1.3 简易 I<sup>2</sup>C (IIC00、IIC01、IIC11、IIC20)

这是通过串行时钟 (SCL) 和串行数据 (SDA) 共 2 条线与多个设备进行时钟同步通信的功能。因为此简易 I<sup>2</sup>C 是为了与 EEPROM、闪存、A/D 转换器等设备进行单通信而设计的, 所以只能用作主控设备。

开始条件和停止条件与操作控制寄存器一样, 必须遵守 AC 特性, 通过软件进行处理。

有关具体的设定例子, 请参照“11.7 简易 I<sup>2</sup>C (IIC00、IIC01、IIC11、IIC20) 通信的运行”。

[ 数据的发送和接收 ]

- 主控发送、主控接收 (只限于单主控的主控功能)
- ACK 输出功能注、ACK 检测功能
- 8 位数据长度 (在发送地址时, 用高 7 位指定地址, 用最低位进行 R/W 控制)
- 手动产生开始条件和停止条件

[ 中断功能 ]

- 传送结束中断

[ 错误检测标志 ]

- ACK 错误、溢出错误

※ [ 简易 I<sup>2</sup>C 不支持的功能 ]

- 从属发送、从属接收
- 仲裁失败检测功能
- 等待检测功能

注 在接收最后的数据时, 如果给 SOEmn 位 (串行输出允许寄存器 m (SOEm)) 写 “0” 来停止串行通信数据的输出, 就不输出 ACK。详细内容请参照“11.7.3(2) 处理流程”。

备注 1. 在使用全功能 I<sup>2</sup>C 总线时, 请参照“第 12 章 串行接口 IICA”。

2. m: 单元号 n: 通道号 (mn=00、01、03、10)

## 11.2 串行阵列单元的结构

串行阵列单元由以下硬件构成。

表 11-1 串行阵列单元的结构

| 项目          | 结构                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                        |
|-------------|---------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|
| 移位寄存器       | 8 位或者 9 位 <sup>注 1</sup>                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                  |
| 缓冲寄存器       | 串行数据寄存器 mn (SDRmn) 的低 8 位或者 9 位 <sup>注 1、2</sup>                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                          |
| 串行时钟输入 / 输出 | SCK00、SCK01、SCK11、SCK20 引脚（用于 3 线串行 I/O）、SCL00、SCL01、SCL11、SCL20（用于简易 I <sup>2</sup> C）                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                   |
| 串行数据输入      | SI00、SI01、SI11、SI20 引脚（用于 3 线串行 I/O）、RxD0、RxD1、RxD2 引脚（用于 UART）                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                           |
| 串行数据输出      | SO00、SO01、SO11、SO20 引脚（用于 3 线串行 I/O）、TxD0、TxD1、TxD2（用于 UART）                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                              |
| 串行数据输入 / 输出 | SDA00、SDA01、SDA11、SDA20 引脚（用于简易 I <sup>2</sup> C）                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                         |
| 控制寄存器       | <div> <div>&lt;单元设定部的寄存器&gt;</div> <ul style="list-style-type: none"> <li>• 外围允许寄存器 0 (PER0)</li> <li>• 串行时钟选择寄存器 m (SPSm)</li> <li>• 串行通道允许状态寄存器 m (SEm)</li> <li>• 串行通道开始寄存器 m (SSm)</li> <li>• 串行通道停止寄存器 m (STm)</li> <li>• 串行输出允许寄存器 m (SOEm)</li> <li>• 串行输出寄存器 m (SOM)</li> <li>• 串行输出电平寄存器 m (SOLm)</li> <li>• 串行待机控制寄存器 m (SSCm)</li> <li>• 噪声滤波器允许寄存器 0 (NFEN0)</li> </ul> </div> <div> <div>&lt;各通道部的寄存器&gt;</div> <ul style="list-style-type: none"> <li>• 串行数据寄存器 mn (SDRmn)</li> <li>• 串行模式寄存器 mn (SMRmn)</li> <li>• 串行通信运行设定寄存器 mn (SCRmn)</li> <li>• 串行状态寄存器 mn (SSRmn)</li> <li>• 串行标志清除触发寄存器 mn (SIRmn)</li> </ul> </div> <div> <ul style="list-style-type: none"> <li>• 端口输入模式寄存器 0、1 (PIM0、PIM1)</li> <li>• 端口输出模式寄存器 1、4、5 (POM1、POM4、POM5)</li> <li>• 端口模式控制寄存器 0、1、4 (PMC0、PMC1、PMC4)</li> <li>• 端口模式寄存器 0、1、3 ~ 6 (PM0、PM1、PM3 ~ PM6)</li> <li>• 端口寄存器 0、1、3 ~ 6 (P0、P1、P3 ~ P6)</li> </ul> </div> |

注 1. 用作移位寄存器和缓冲寄存器的位数因单元和通道而不同。

mn=00、01: 低 9 位

mn=02、03、10、11: 低 8 位

2. 根据通信模式，能用以下 SFR 名称读写串行数据寄存器 mn (SDRmn) 的低 8 位。

- CSIp 通信 .....SIOp (CSIp 数据寄存器)
- UARTq 接收 .....RXDq (UARTq 接收数据寄存器)
- UARTq 发送 .....TXDq (UARTq 发送数据寄存器)
- IICr 通信 .....SIOr (IICr 数据寄存器)

备注 m: 单元号 (m=0、1) n: 通道号 (n=0 ~ 3) p: CSI 号 (p=00、01、11、20)

q: UART 号 (q=0 ~ 2) r: IIC 号 (r=00、01、11、20)



串行阵列单元 0 的框图如图 11-1、图 11-2 所示。

图 11-1 串行阵列单元 0 的框图（20、24 引脚产品）

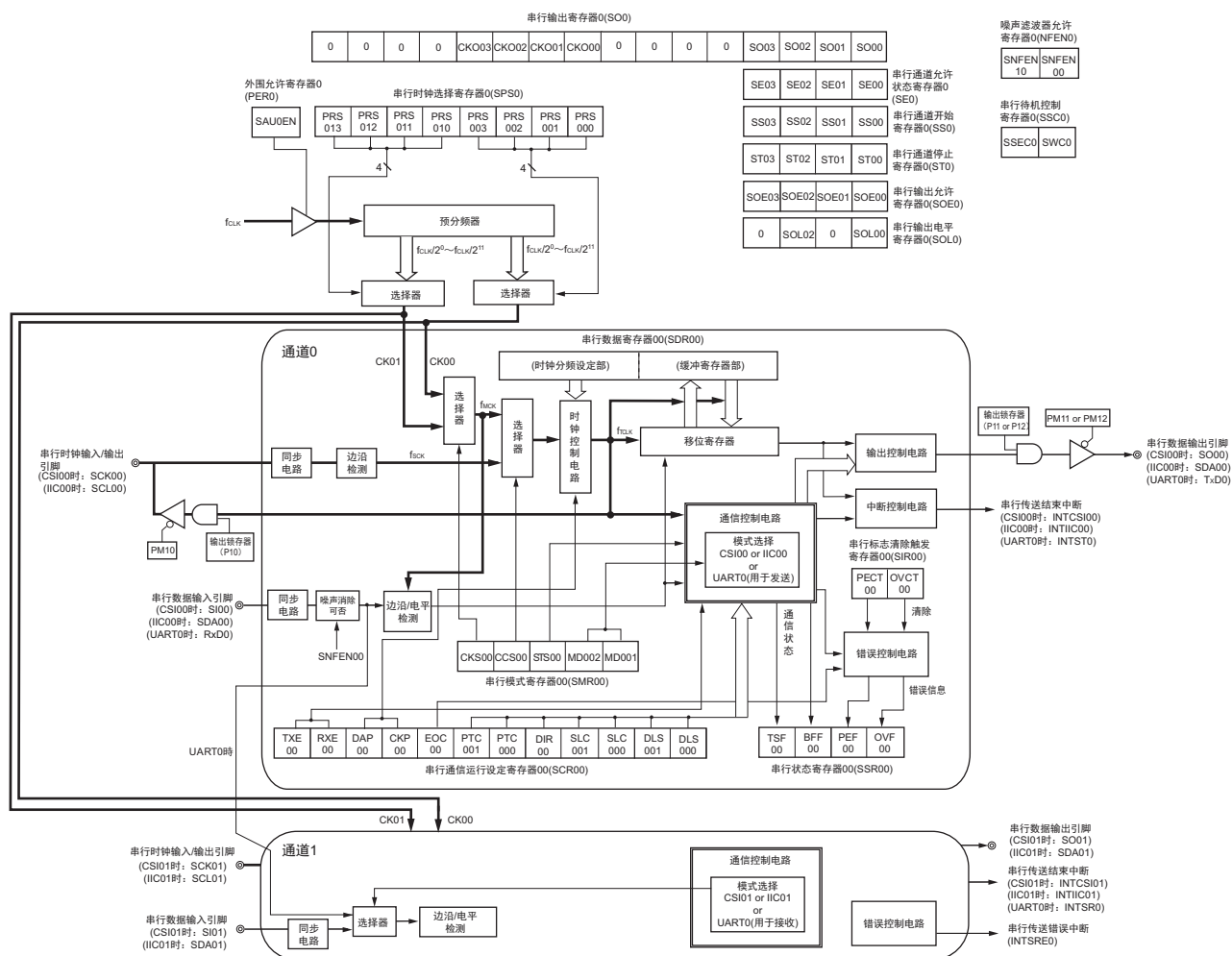
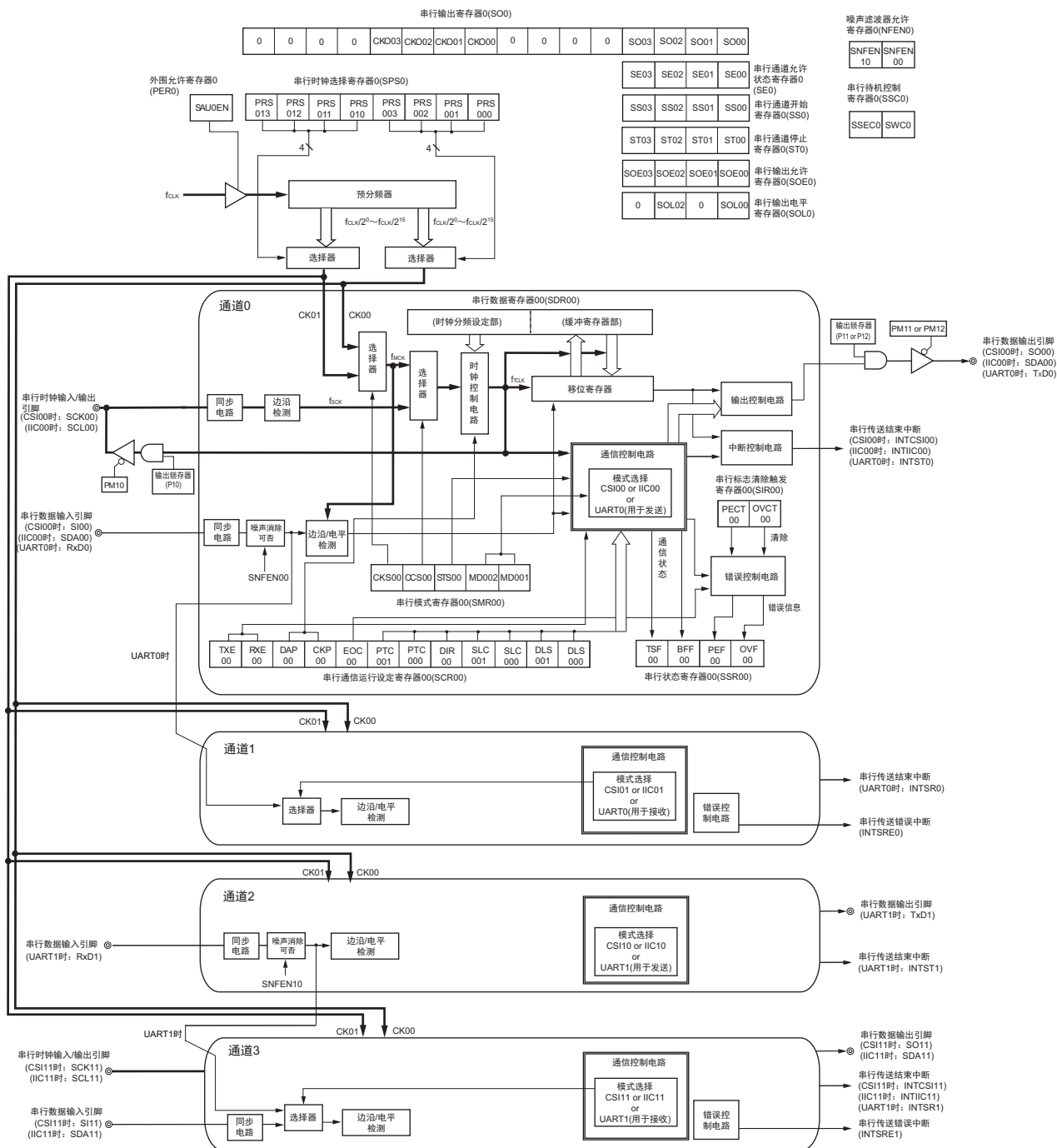
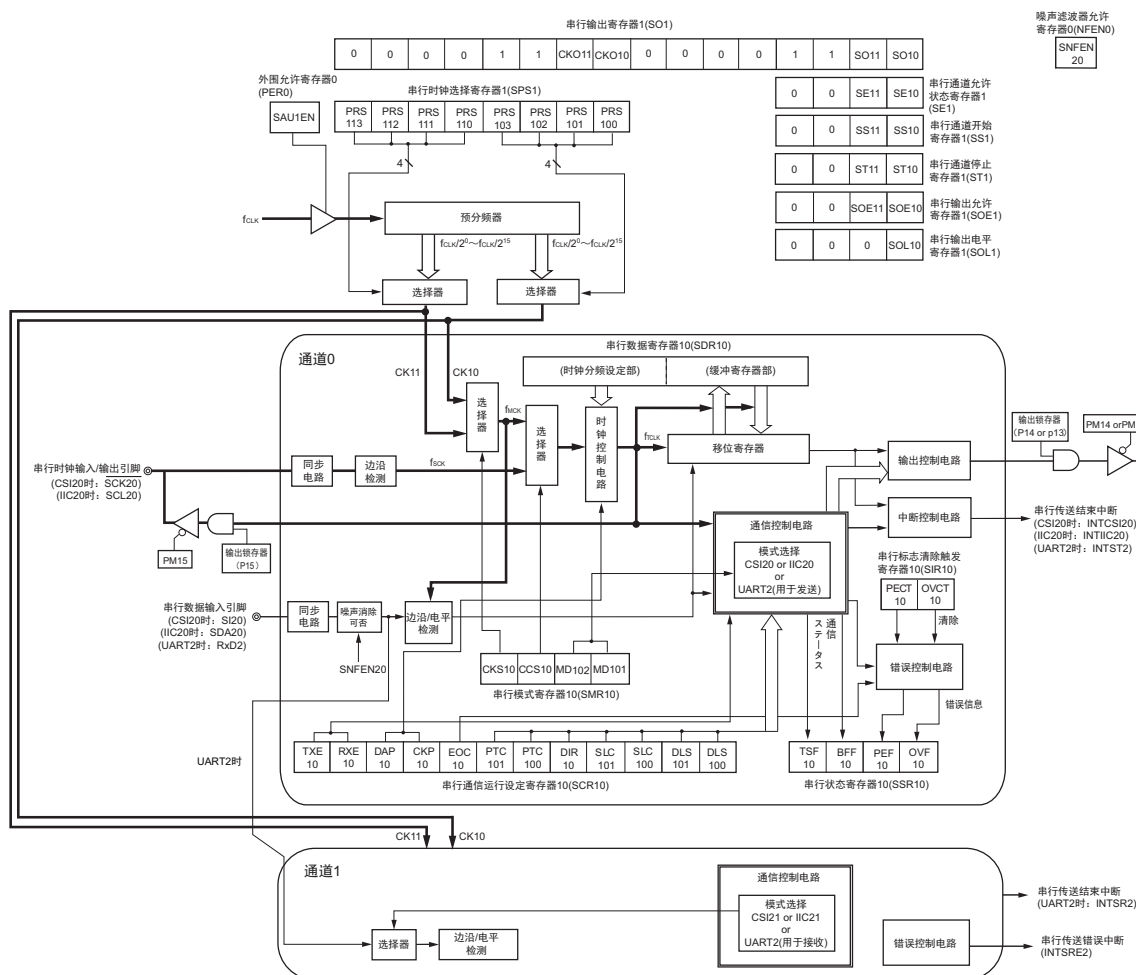


图 11-2 串行阵列单元 0 的框图 (30 引脚产品)



串行阵列单元 1 的框图如图 11-3 所示。

图 11-3 串行阵列单元 1 的框图 (30 引脚产品)



只有 30 引脚产品的 R5F102 产品内置串行阵列单元 1。

### 11.2.1 移位寄存器

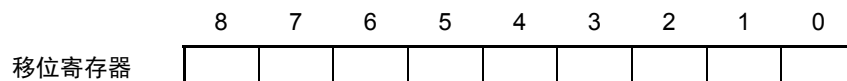
这是进行并行和串行相互转换的 8 位寄存器。

在以 9 位数据长度进行 UART 通信时，使用 9 位（bit0 ~ 8）注 1。

在接收数据时，将串行输入引脚的输入数据转换为并行数据；在发送数据时，将被传送到此寄存器的值作为串行数据从串行输出引脚输出。

不能通过程序直接操作移位寄存器。

要读写移位寄存器的数据时，使用串行数据寄存器 mn（SDRmn）的低 8 位或者低 9 位。



### 11.2.2 串行数据寄存器 mn（SDRmn）的低 8 位或者低 9 位

SDRmn 寄存器是通道 n 的发送和接收数据寄存器（16 位）。

bit8 ~ 0（低 9 位）注 1 或者 bit7 ~ 0（低 8 位）用作发送和接收缓冲寄存器，bit15 ~ 9 用作运行时钟（f<sub>MCK</sub>）的分频设定寄存器。

在接收数据时，将由移位寄存器转换的并行数据保存到低 8 位或者低 9 位；在发送数据时，将被传送到移位寄存器的发送数据设定到低 8 位或者低 9 位。

与数据的输出顺序无关，根据串行通信运行设定寄存器 mn（SCRmn）的 bit0 和 bit1（DLSmn0、DLSmn1）的设定，保存到低 8 位或者低 9 位的数据如下所示：

- 7 位数据长度（保存在 SDRmn 寄存器的 bit0 ~ 6）
- 8 位数据长度（保存在 SDRmn 寄存器的 bit0 ~ 7）
- 9 位数据长度（保存在 SDR00、SDR01 寄存器的 bit0 ~ 8）注 1

能以 16 位为单位读写 SDRmn 寄存器。

根据通信模式，能用以下 SFR 名称，以 8 位为单位读写 SDRmn 寄存器的低 8 位或者低 9 位注 2。

- CSIp 通信 .....SIOp（CSIp 数据寄存器）
- UARTq 接收 .....RXDq（UARTq 接收数据寄存器）
- UARTq 发送 .....TXDq（UARTq 发送数据寄存器）
- IICr 通信 .....SIOr（IICr 数据寄存器）

在产生复位信号后，SDRmn 寄存器的值变为“0000H”。

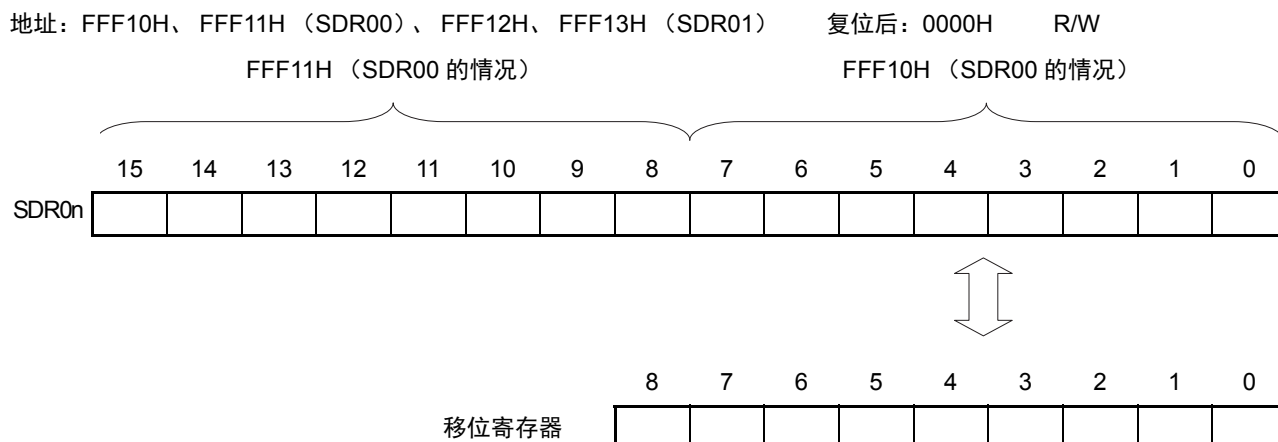
注 1. 只有 UART0 支持 9 位的数据长度。

2. 在停止运行（SEmn=0）时，禁止以 8 位为单位的写操作。

备注 1. 在接收结束后，bit0 ~ 8 中超过数据长度的部分的位为“0”。

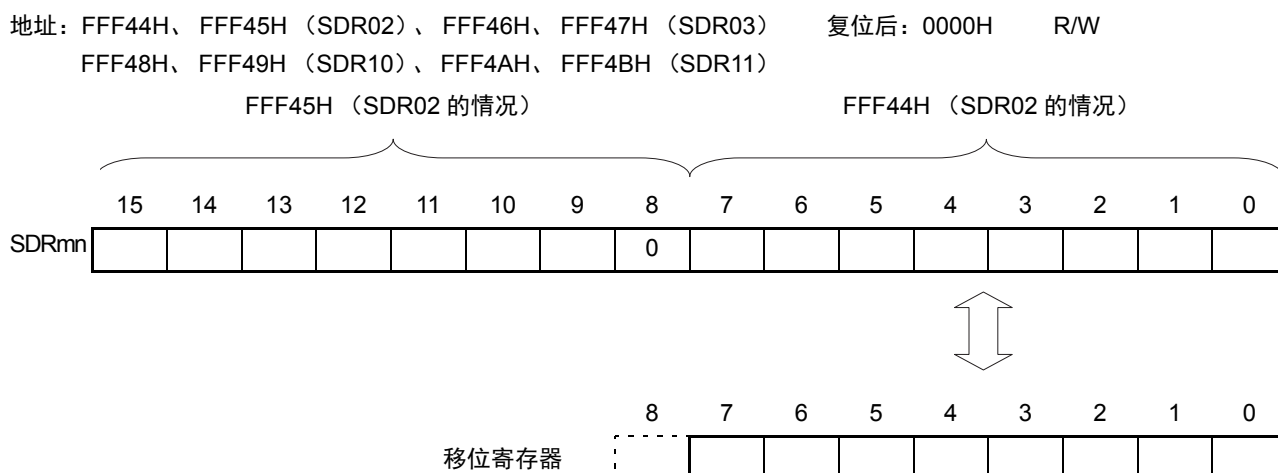
2. m: 单元号（m=0、1） n: 通道号（n=0 ~ 3） p: CSI 号（p=00、01、11、20）  
q: UART 号（q=0 ~ 2） r: IIC 号（r=00、01、11、20）

图 11-4 串行数据寄存器 mn (SDRmn) (mn=00、01) 的格式



备注 有关 SDRmn 寄存器的高 7 位的功能, 请参照“11.3 串行阵列单元的控制寄存器”。

图 11-5 串行数据寄存器 mn (SDRmn) (mn=02、03、10、11) 的格式



注意 必须将 bit8 置“0”。

备注 有关 SDRmn 寄存器的高 7 位的功能, 请参照“11.3 串行阵列单元的控制寄存器”。

### 11.3 串行阵列单元的控制寄存器

控制串行阵列单元的寄存器如下所示。

- 外围允许寄存器0 (PER0)
- 串行时钟选择寄存器m (SPSm)
- 串行模式寄存器mn (SMRmn)
- 串行通信运行设定寄存器mn (SCRmn)
- 串行数据寄存器mn (SDRmn)
- 串行标志清除触发寄存器mn (SIRmn)
- 串行状态寄存器mn (SSRmn)
- 串行通道开始寄存器m (SSm)
- 串行通道停止寄存器m (STm)
- 串行通道允许状态寄存器m (SEm)
- 串行输出允许寄存器m (SOEm)
- 串行输出电平寄存器m (SOLm)
- 串行输出寄存器m (SOM)
- 串行待机控制寄存器m (SSCm)
- 噪声滤波器允许寄存器0 (NFEN0)
- 端口输入模式寄存器0、1 (PIM0、PIM1)
- 端口输出模式寄存器0、1、4、5 (POM0、POM1、POM4、POM5)
- 端口模式控制寄存器0、1、4 (PMC0、PMC1、PMC4)
- 端口模式寄存器0、1、3~6 (PM0、PM1、PM3~PM6)
- 端口寄存器0、1、3~6 (P0、P1、P3~P6)

备注 m: 单元号 (m=0、1) n: 通道号 (n=0~3)

### 11.3.1 外围允许寄存器 0 (PER0)

PER0 寄存器是设定允许或者禁止给各外围硬件提供时钟的寄存器。通过停止给不使用的硬件提供时钟，降低功耗和噪声。

要使用串行阵列单元 0 时，必须将 bit2 (SAU0EN) 置“1”。

要使用串行阵列单元 1 时，必须将 bit3 (SAU1EN) 置“1”。

通过 1 位或者 8 位存储器操作指令设定 PER0 寄存器。

在产生复位信号后，PER0 寄存器的值变为“00H”。

图 11-6 外围允许寄存器 0 (PER0) 的格式

|            |          |     |       |         |          |        |   |        |
|------------|----------|-----|-------|---------|----------|--------|---|--------|
| 地址: F00F0H | 复位后: 00H | R/W |       |         |          |        |   |        |
| 符号         | 7        | 6   | 5     | 4       | 3        | 2      | 1 | 0      |
| PER0       | TMKAEN   | 0   | ADCEN | IICA0EN | SAU1EN 注 | SAU0EN | 0 | TAU0EN |

| SAU1EN | 控制串行阵列单元 1 的时钟的提供                                                                                        |
|--------|----------------------------------------------------------------------------------------------------------|
| 0      | 停止提供时钟。 <ul style="list-style-type: none"> <li>不能写串行阵列单元 1 使用的 SFR。</li> <li>串行阵列单元 1 处于复位状态。</li> </ul> |
| 1      | 允许提供时钟。 <ul style="list-style-type: none"> <li>能读写入串行阵列单元 1 使用的 SFR。</li> </ul>                          |

| SAU0EN | 控制串行阵列单元 0 的时钟的提供                                                                                        |
|--------|----------------------------------------------------------------------------------------------------------|
| 0      | 停止提供时钟。 <ul style="list-style-type: none"> <li>不能写串行阵列单元 0 使用的 SFR。</li> <li>串行阵列单元 0 处于复位状态。</li> </ul> |
| 1      | 允许提供时钟。 <ul style="list-style-type: none"> <li>能读写入串行阵列单元 0 使用的 SFR。</li> </ul>                          |

注 只限于 30 引脚产品。

注意 1. 在设定串行阵列单元 m 时，必须在 SAUmEN 位为“1”的状态下设定以下寄存器。如果 SAUmEN 位为“0”，串行阵列单元 m 的控制寄存器为初始值，并且忽视写操作（噪声滤波器允许寄存器 0 (NFEN0)、端口输入模式寄存器 0、1 (PIM0、PIM1)、端口输出模式寄存器 0、1、4、5 (POM0、POM1、POM4、POM5)、端口模式控制寄存器 0、1、4 (PMC0、PMC1、PMC4)、端口模式寄存器 0、1、3 ~ 6 (PM0、PM1、PM3 ~ PM6) 以及端口寄存器 0、1、3 ~ 6 (P0、P1、P3 ~ P6) 除外）。

- 串行时钟选择寄存器 m (SPSm)
- 串行模式寄存器 mn (SMRmn)
- 串行通信运行设定寄存器 mn (SCRmn)
- 串行数据寄存器 mn (SDRmn)
- 串行标志清除触发寄存器 mn (SIRmn)
- 串行状态寄存器 mn (SSRmn)
- 串行通道开始寄存器 m (SSm)
- 串行通道停止寄存器 m (STm)
- 串行通道允许状态寄存器 m (SEm)
- 串行输出允许寄存器 m (SOEm)
- 串行输出电平寄存器 m (SOLm)
- 串行输出寄存器 m (SOM)
- 串行待机控制寄存器 m (SSCm)

2. 必须将以下的位置“0”。

20、24 引脚产品: bit1、3、6

30 引脚产品: bit1 和 bit6

### 11.3.2 串行时钟选择寄存器 m (SPSm)

SPSm 寄存器是 16 位寄存器，选择提供给各通道的 2 种公共运行时钟 (CKm0、CKm1)。通过 SPSm 寄存器的 bit7 ~ 4 选择 CKm1，通过 bit3 ~ 0 选择 CKm0。

禁止在运行过程中 (SEmn=1) 改写 SPSm 寄存器。

通过 16 位存储器操作指令设定 SPSm 寄存器。

能用 SPSmL 并且通过 8 位存储器操作指令设定 SPSm 寄存器的低 8 位。

在产生复位信号后，SPSm 寄存器的值变为“0000H”。

图 11-7 串行时钟选择寄存器 m (SPSm) 的格式

地址: F0126H、F0127H (SPS0)、F0166H、F0167H (SPS1)

复位后: 0000H

R/W

| 符号   | 15 | 14 | 13 | 12 | 11 | 10 | 9 | 8 | 7          | 6          | 5          | 4          | 3          | 2          | 1          | 0          |
|------|----|----|----|----|----|----|---|---|------------|------------|------------|------------|------------|------------|------------|------------|
| SPSm | 0  | 0  | 0  | 0  | 0  | 0  | 0 | 0 | PRS<br>m13 | PRS<br>m12 | PRS<br>m11 | PRS<br>m10 | PRS<br>m03 | PRS<br>m02 | PRS<br>m01 | PRS<br>m00 |

| PRS<br>mk3 | PRS<br>mk2 | PRS<br>mk1 | PRS<br>mk0 | 运行时钟 (CKmk) 的选择注                  |                        |                        |                        |                         |                         |                         |
|------------|------------|------------|------------|-----------------------------------|------------------------|------------------------|------------------------|-------------------------|-------------------------|-------------------------|
|            |            |            |            |                                   | f <sub>CLK</sub> =2MHz | f <sub>CLK</sub> =4MHz | f <sub>CLK</sub> =8MHz | f <sub>CLK</sub> =16MHz | f <sub>CLK</sub> =20MHz | f <sub>CLK</sub> =24MHz |
| 0          | 0          | 0          | 0          | f <sub>CLK</sub>                  | 2MHz                   | 4MHz                   | 8MHz                   | 16MHz                   | 20MHz                   | 24MHz                   |
| 0          | 0          | 0          | 1          | f <sub>CLK</sub> /2               | 1MHz                   | 2MHz                   | 4MHz                   | 8MHz                    | 10MHz                   | 12MHz                   |
| 0          | 0          | 1          | 0          | f <sub>CLK</sub> /2 <sup>2</sup>  | 500kHz                 | 1MHz                   | 2MHz                   | 4MHz                    | 5MHz                    | 6MHz                    |
| 0          | 0          | 1          | 1          | f <sub>CLK</sub> /2 <sup>3</sup>  | 250kHz                 | 500kHz                 | 1MHz                   | 2MHz                    | 2.5MHz                  | 3MHz                    |
| 0          | 1          | 0          | 0          | f <sub>CLK</sub> /2 <sup>4</sup>  | 125kHz                 | 250kHz                 | 500kHz                 | 1MHz                    | 1.25MHz                 | 1.5MHz                  |
| 0          | 1          | 0          | 1          | f <sub>CLK</sub> /2 <sup>5</sup>  | 62.5kHz                | 125kHz                 | 250kHz                 | 500kHz                  | 625kHz                  | 750kHz                  |
| 0          | 1          | 1          | 0          | f <sub>CLK</sub> /2 <sup>6</sup>  | 31.3kHz                | 62.5kHz                | 125kHz                 | 250kHz                  | 313kHz                  | 375kHz                  |
| 0          | 1          | 1          | 1          | f <sub>CLK</sub> /2 <sup>7</sup>  | 15.6kHz                | 31.3kHz                | 62.5kHz                | 125kHz                  | 156kHz                  | 188kHz                  |
| 1          | 0          | 0          | 0          | f <sub>CLK</sub> /2 <sup>8</sup>  | 7.81kHz                | 15.6kHz                | 31.3kHz                | 62.5kHz                 | 78.1kHz                 | 93.8kHz                 |
| 1          | 0          | 0          | 1          | f <sub>CLK</sub> /2 <sup>9</sup>  | 3.91kHz                | 7.81kHz                | 15.6kHz                | 31.3kHz                 | 39.1kHz                 | 46.9kHz                 |
| 1          | 0          | 1          | 0          | f <sub>CLK</sub> /2 <sup>10</sup> | 1.95kHz                | 3.91kHz                | 7.81kHz                | 15.6kHz                 | 19.5kHz                 | 23.4kHz                 |
| 1          | 0          | 1          | 1          | f <sub>CLK</sub> /2 <sup>11</sup> | 977Hz                  | 1.95kHz                | 3.91kHz                | 7.81kHz                 | 9.77kHz                 | 11.7kHz                 |
| 1          | 1          | 0          | 0          | f <sub>CLK</sub> /2 <sup>12</sup> | 488Hz                  | 977Hz                  | 1.95kHz                | 3.91kHz                 | 4.88kHz                 | 5.86kHz                 |
| 1          | 1          | 0          | 1          | f <sub>CLK</sub> /2 <sup>13</sup> | 244Hz                  | 488Hz                  | 977Hz                  | 1.95kHz                 | 2.44kHz                 | 2.93kHz                 |
| 1          | 1          | 1          | 0          | f <sub>CLK</sub> /2 <sup>14</sup> | 122Hz                  | 244Hz                  | 488Hz                  | 977Hz                   | 1.22kHz                 | 1.46kHz                 |
| 1          | 1          | 1          | 1          | f <sub>CLK</sub> /2 <sup>15</sup> | 61Hz                   | 122kHz                 | 244Hz                  | 488Hz                   | 610Hz                   | 732Hz                   |

注 要在串行阵列单元 (SAU) 运行过程中更改 f<sub>CLK</sub> 选择的时钟 (更改系统时钟控制寄存器 (CKC) 的值) 时，必须在停止 SAU 的运行 (串行通道停止寄存器 m (STm) =000FH) 后进行更改。

注意 必须将 bit15 ~ 8 置“0”。

备注 1. f<sub>CLK</sub>: CPU/ 外围硬件的时钟频率

2. m: 单元号 (m=0、1)

k=0、1



### 11.3.3 串行模式寄存器 mn (SMRmn)

SMRmn 寄存器是设定通道 n 的运行模式的寄存器，进行运行时钟 ( $f_{MCK}$ ) 的选择、能否使用串行时钟 ( $f_{SCK}$ ) 输入的指定、开始触发的设定、运行模式 (CSI、UART、简易 I<sup>2</sup>C) 的设定以及中断源的选择。另外，只在 UART 模式中设定接收数据的反相电平。

禁止在运行过程中 (SEmn=1) 改写 SMRmn 寄存器，但是能在运行过程中改写 MDmn0 位。

通过 16 位存储器操作指令设定 SMRmn 寄存器。

在产生复位信号后，SMRmn 寄存器的值变为“0020H”。

图 11-8 串行模式寄存器 mn (SMRmn) 的格式 (1/2)

地址: F0110H、F0111H (SMR00) ~ F0116H、F0117H (SMR03)    复位后: 0020H    R/W  
F0150H、F0151H (SMR10)、F0152H、F0153H (SMR11)

| 符号    | 15    | 14    | 13 | 12 | 11 | 10 | 9 | 8       | 7 | 6         | 5 | 4 | 3 | 2     | 1     | 0     |
|-------|-------|-------|----|----|----|----|---|---------|---|-----------|---|---|---|-------|-------|-------|
| SMRmn | CKSmn | CCSmn | 0  | 0  | 0  | 0  | 0 | STSmn 注 | 0 | SISmn 0 注 | 1 | 0 | 0 | MDmn2 | MDmn1 | MDmn0 |

| CKSmn                                                                            | 通道 n 的运行时钟 ( $f_{MCK}$ ) 选择 |
|----------------------------------------------------------------------------------|-----------------------------|
| 0                                                                                | SPSm 寄存器设定的运行时钟 CK00        |
| 1                                                                                | SPSm 寄存器设定的运行时钟 CK01        |
| 运行时钟 ( $f_{MCK}$ ) 用于边沿检测电路。通过设定 CCSmn 位和 SDRmn 寄存器的高 7 位，生成传送时钟 ( $f_{TCLK}$ )。 |                             |

| CCSmn                                                                                                           | 通道 n 的传送时钟 ( $f_{TCLK}$ ) 选择            |
|-----------------------------------------------------------------------------------------------------------------|-----------------------------------------|
| 0                                                                                                               | CKSmn 位指定的运行时钟 $f_{MCK}$ 的分频时钟          |
| 1                                                                                                               | 来自 SCKp 引脚的输入时钟 $f_{SCK}$ (CSI 模式的从属传送) |
| 传送时钟 $f_{TCLK}$ 用于移位寄存器、通信控制电路、输出控制器、中断控制电路和错误控制电路。当 CCSmn 位为“0”时，通过 SDRmn 寄存器的高 7 位进行运行时钟 ( $f_{MCK}$ ) 的分频设定。 |                                         |

| STSmn 注                      | 开始触发源的选择                                          |
|------------------------------|---------------------------------------------------|
| 0                            | 只有软件触发有效 (在 CSI、UART 发送、简易 I <sup>2</sup> C 时选择)。 |
| 1                            | RxDq 引脚的有效边沿 (在 UART 接收时选择)                       |
| 在将 SSm 寄存器置“1”后满足上述条件时，开始传送。 |                                                   |

注 只限于 SMR01、SMR03、SMR11 寄存器。

注意 必须将 bit13 ~ 9、7、4、3 (在 SMR00、SMR02、SMR10、SMR12 寄存器时，为 bit13 ~ 6、4、3) 置“0”，并且将 bit5 置“1”。

备注 m: 单元号 (m=0、1)    n: 通道号 (n=0 ~ 3)    p: CSI 号 (p=00、01、11、20)  
q: UART 号 (q=0 ~ 2)    r: IIC 号 (r=00、01、11、20)

图 11-8 串行模式寄存器 mn (SMRmn) 的格式 (2/2)

地址: F0110H、F0111H (SMR00) ~ F0116H、F0117H (SMR03)      复位后: 0020H      R/W  
F0150H、F0151H (SMR10)、F0152H、F0153H (SMR11)

| 符号    | 15        | 14        | 13 | 12 | 11 | 10 | 9 | 8          | 7 | 6           | 5 | 4 | 3 | 2         | 1         | 0         |
|-------|-----------|-----------|----|----|----|----|---|------------|---|-------------|---|---|---|-----------|-----------|-----------|
| SMRmn | CKS<br>mn | CCS<br>mn | 0  | 0  | 0  | 0  | 0 | STS<br>mn注 | 0 | SISmn<br>0注 | 1 | 0 | 0 | MD<br>mn2 | MD<br>mn1 | MD<br>mn0 |

| SISmn0注 | UART 模式中的通道 n 接收数据的电平反相控制     |
|---------|-------------------------------|
| 0       | 将下降沿检测为起始位。<br>不将输入的通信数据进行反相。 |
| 1       | 将上升沿检测为起始位。<br>将输入的通信数据进行反相。  |

| MDmn2 | MDmn1 | 通道 n 的运行模式设定           |
|-------|-------|------------------------|
| 0     | 0     | CSI 模式                 |
| 0     | 1     | UART 模式                |
| 1     | 0     | 简易 I <sup>2</sup> C 模式 |
| 1     | 1     | 禁止设定。                  |

| MDmn0                                            | 通道 n 的中断源选择                            |
|--------------------------------------------------|----------------------------------------|
| 0                                                | 传送结束中断                                 |
| 1                                                | 缓冲器空中断<br>(在数据从 SDRmn 寄存器传送到移位寄存器时发生。) |
| 在连续发送时, 如果 MDmn0 位为“1”并且 SDRmn 的数据为空, 就写下一个发送数据。 |                                        |

注 只限于 SMR01、SMR03、SMR11 寄存器。

注意 必须将 bit13 ~ 9、7、4、3 (在 SMR00、SMR02、SMR10、SMR12 寄存器时, 为 bit13 ~ 6、4、3) 置“0”, 并且将 bit5 置“1”。

备注 m: 单元号 (m=0、1)    n: 通道号 (n=0 ~ 3)    p: CSI 号 (p=00、01、11、20)  
q: UART 号 (q=0 ~ 2)    r: IIC 号 (r=00、01、11、20)

#### 11.3.4 串行通信运行设定寄存器 mn (SCRmn)

SCRmn 寄存器是通道 n 的通信运行设定寄存器, 设定数据发送和接收模式、数据和时钟相位、是否屏蔽错误信号、奇偶检验位、起始位、停止位和数据长度等。

禁止在运行过程中 (SEmn=1) 改写 SCRmn 寄存器。

通过 16 位存储器操作指令设定 SCRmn 寄存器。

在产生复位信号后, SCRmn 寄存器的值变为“0087H”。

图 11-9 串行通信运行设定寄存器 mn (SCRmn) 的格式 (1/2)

地址: F0118H、F0119H (SCR00) ~ F011EH、F011FH (SCR03) 复位后: 0087H R/W  
F0158H、F0159H (SCR10)、F015AH、F015BH (SCR11)

| 符号    | 15        | 14        | 13        | 12        | 11 | 10        | 9          | 8          | 7         | 6 | 5             | 4          | 3 | 2 | 1             | 0          |
|-------|-----------|-----------|-----------|-----------|----|-----------|------------|------------|-----------|---|---------------|------------|---|---|---------------|------------|
| SCRmn | TXE<br>mn | RXE<br>mn | DAP<br>mn | CKP<br>mn | 0  | EOC<br>mn | PTC<br>mn1 | PTC<br>mn0 | DIR<br>mn | 0 | SLCm<br>n1 注1 | SLC<br>mn0 | 0 | 1 | DLSm<br>n1 注2 | DLS<br>mn0 |

| TXEmn | RXEmn | 通道 n 的运行模式设定 |
|-------|-------|--------------|
| 0     | 0     | 禁止通信         |
| 0     | 1     | 只接收          |
| 1     | 0     | 只发送          |
| 1     | 1     | 发送和接收        |

| DAPmn                                                         | CKPmn | CSI 模式中的数据与时钟的相位选择 | 类型 |
|---------------------------------------------------------------|-------|--------------------|----|
| 0                                                             | 0     |                    | 1  |
| 0                                                             | 1     |                    | 2  |
| 1                                                             | 0     |                    | 3  |
| 1                                                             | 1     |                    | 4  |
| 在 UART 模式和简易 I <sup>2</sup> C 模式中, 必须将 DAPmn 位和 CKPmn 位都置“0”。 |       |                    |    |

| EOCmn                                                            | 错误中断信号 (INTSREx (x=0 ~ 3)) 的屏蔽控制     |
|------------------------------------------------------------------|--------------------------------------|
| 0                                                                | 禁止发生错误中断 INTSREx (发生 INTSRx)。        |
| 1                                                                | 允许发生错误中断 INTSREx (在发生错误时不发生 INTSRx)。 |
| 在 CSI 模式和简易 I <sup>2</sup> C 模式中或者在 UART 发送时, 必须将 EOCmn 位置“0”注3。 |                                      |

- 注 1. 只限 SCR00、SCR02、SCR10 寄存器。  
2. 只限于 SCR00 寄存器和 SCR01 寄存器, 其他固定为“1”。  
3. 在 EOCmn 位为“0”并且不使用 CSImn 时, 有可能产生错误中断 INTSREn。

注意 必须将 bit3、6、11 置“0” (也必须将 SCR01、SCR03、SCR11 寄存器的 bit5 置“0”), 并且将 bit2 置“1”。

备注 m: 单元号 (m=0、1) n: 通道号 (n=0 ~ 3) p: CSI 号 (p=00、01、11、20)

图 11-9 串行通信运行设定寄存器 mn (SCRmn) 的格式 (2/2)

地址: F0118H、F0119H (SCR00) ~ F011EH、F011FH (SCR03) 复位后: 0087H R/W  
F0158H、F0159H (SCR10)、F015AH、F015BH (SCR11)

| 符号    | 15        | 14        | 13        | 12        | 11 | 10        | 9          | 8          | 7         | 6 | 5             | 4          | 3 | 2 | 1             | 0          |
|-------|-----------|-----------|-----------|-----------|----|-----------|------------|------------|-----------|---|---------------|------------|---|---|---------------|------------|
| SCRmn | TXE<br>mn | RXE<br>mn | DAP<br>mn | CKP<br>mn | 0  | EOC<br>mn | PTC<br>mn1 | PTC<br>mn0 | DIR<br>mn | 0 | SLCm<br>n1 注1 | SLC<br>mn0 | 0 | 1 | DLSm<br>n1 注2 | DLS<br>mn0 |

| PTCmn1 | PTCmn0 | UART 模式中的奇偶校验位的设定 |            |
|--------|--------|-------------------|------------|
|        |        | 发送                | 接收         |
| 0      | 0      | 不输出奇偶校验位。         | 接收时没有奇偶校验。 |
| 0      | 1      | 输出零校验注3。          | 不判断奇偶校验。   |
| 1      | 0      | 输出偶校验。            | 判断偶校验。     |
| 1      | 1      | 输出奇校验。            | 判断奇校验。     |

在 CSI 模式和简易 I<sup>2</sup>C 模式中，必须将 PTCmn1 位和 PTCmn0 位都置“0”。

| DIRmn | CSI 和 UART 模式中的数据传送顺序的选择 |
|-------|--------------------------|
| 0     | MSB 优先的输入 / 输出           |
| 1     | LSB 优先的输入 / 输出           |

在简易 I<sup>2</sup>C 模式中，必须将 DIRmn 位置“0”。

| SLCm<br>n1 注1 | SLC<br>mn0 | UART 模式中的停止位的设定              |
|---------------|------------|------------------------------|
| 0             | 0          | 无停止位                         |
| 0             | 1          | 停止位长度 =1 位                   |
| 1             | 0          | 停止位长度 =2 位 (只限于 mn=00、02、10) |
| 1             | 1          | 禁止设定。                        |

如果选择了传送结束中断，就在传送完所有停止位后产生中断。在 UART 接收时或者在简易 I<sup>2</sup>C 模式中，必须设定为 1 个停止位 (SLCmn1、SLCmn0=0、1)。在 CSI 模式中，必须设定为无停止位 (SLCmn1、SLCmn0=0、0)。在 UART 发送时，设定为 1 个 (SLCmn1、SLCmn0=0、1) 或者 2 个 (SLCmn1、SLCmn0=1、0) 停止位。

| DLSmn1 注2 | DLSmn0 | CSI 和 UART 模式中的数据长度的设定                                       |
|-----------|--------|--------------------------------------------------------------|
| 0         | 1      | 9 位数据长度 (保存到 SDR00、SDR01 寄存器的 bit0 ~ 8)<br>(只在 UART0 模式中可选择) |
| 1         | 0      | 7 位数据长度 (保存到 SDRmn 寄存器的 bit0 ~ 6)                            |
| 1         | 1      | 8 位数据长度 (保存到 SDRmn 寄存器的 bit0 ~ 7)                            |
| 其他        |        | 禁止设定。                                                        |

在简易 I<sup>2</sup>C 模式中，必须将 DLSmn1 位和 DLSmn0 位都置“1”。

- 注 1. 只限于 SCR00、SCR02、SCR10 寄存器。  
2. 只限于 SCR00 寄存器和 SCR01 寄存器，其他固定为“1”。  
3. 与数据的内容无关，总是附加“0”。

注意 必须将 bit3、6、11 置“0” (也必须将 SCR01、SCR03、SCR11 寄存器的 bit5 置“0”)，并且将 bit2 置“1”。

备注 m: 单元号 (m=0、1) n: 通道号 (n=0 ~ 3) p: CSI 号 (p=00、01、11、20)

### 11.3.5 串行数据寄存器 mn (SDRmn)

SDRmn 寄存器是通道 n 发送和接收的数据寄存器（16 位）。SDR00、SDR01 的 bit8 ~ 0（低 9 位）或者 SDR02、SDR03、SDR10、SDR11 的 bit7 ~ 0（低 8 位）用作发送和接收缓冲寄存器，bit15 ~ 9（高 7 位）用作运行时钟（ $f_{MCK}$ ）的分频设定寄存器。

如果将串行模式寄存器 mn（SMRmn）的 CCSmn 位置“0”，由 SDRmn 寄存器的 bit15 ~ 9（高 7 位）设定的运行时钟的分频时钟就用作传送时钟。

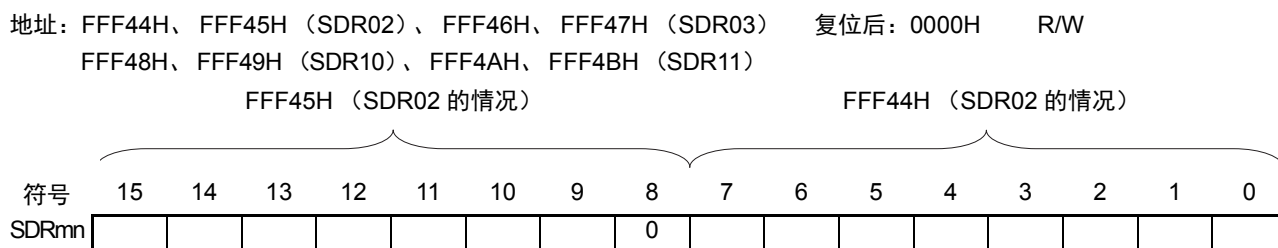
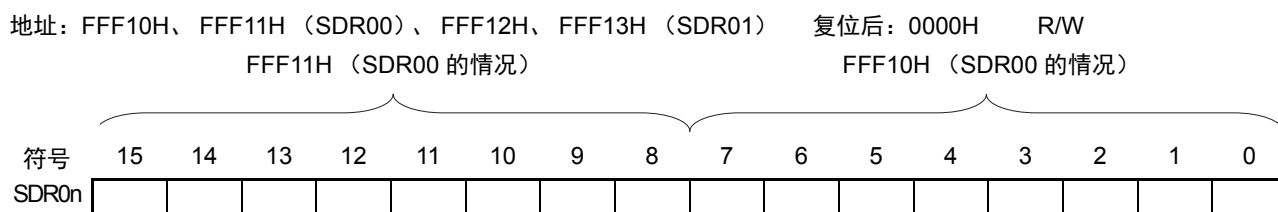
如果将 CCSmn 位置“1”，就必须将 SDR00、SDR01、SDR10、SDR11 的 bit15 ~ 9（高 7 位）置“0000000B”。SCKp 引脚的输入时钟  $f_{SCK}$ （CSI 模式的从属传送）为传送时钟。

SDRmn 寄存器的低 8 位或者低 9 位用作发送和接收缓冲寄存器。在接收数据时，将移位寄存器转换的并行数据保存到低 8 位或者低 9 位；在发送数据时，将被传送到移位寄存器的发送数据设定到低 8 位或者低 9 位。

能以 16 位为单位读写 SDRmn 寄存器。但是，只有在运行停止状态（SEmn=0）时才能读写高 7 位。在运行中（SEmn=1）只能写 SDRmn 寄存器的低 9 位，而且 SDRmn 寄存器的高 7 位的读取值总是“0”。

在产生复位信号后，SDRmn 寄存器的值变为“0000H”。

图 11-10 串行数据寄存器 mn (SDRmn) 的格式



| SDRmn[15:9] |   |   |   |   |   |   | 通过分频运行时钟进行传送时钟的设定 |
|-------------|---|---|---|---|---|---|-------------------|
| 0           | 0 | 0 | 0 | 0 | 0 | 0 | $f_{MCK}/2$       |
| 0           | 0 | 0 | 0 | 0 | 0 | 1 | $f_{MCK}/4$       |
| 0           | 0 | 0 | 0 | 0 | 1 | 0 | $f_{MCK}/6$       |
| 0           | 0 | 0 | 0 | 0 | 1 | 1 | $f_{MCK}/8$       |
| ⋮           | ⋮ | ⋮ | ⋮ | ⋮ | ⋮ | ⋮ | ⋮                 |
| 1           | 1 | 1 | 1 | 1 | 1 | 0 | $f_{MCK}/254$     |
| 1           | 1 | 1 | 1 | 1 | 1 | 1 | $f_{MCK}/256$     |

- 注意 1. 必须将 SDR02、SDR03、SDR10、SDR11 寄存器的 bit8 置“0”。
2. 在使用 UART 时，禁止设定为 SDRmn[15:9]= (0000000B、0000001B)。
3. 在使用简易 I<sup>2</sup>C 时，禁止设定为 SDRmn[15:9]=0000000B，必须设定为 SDRmn[15:9] ≥ 0000001B。
4. 在运行停止状态（SEmn=0）时，不能以 8 位为单位写低 8 位（否则，高 7 位被清“0”）。

备注 1. 有关 SDRmn 寄存器的低 8 位或者低 9 位的功能，请参照“11.2 串行阵列单元的结构”。

2. m: 单元号 (m=0、1)    n: 通道号 (n=0 ~ 3)



### 11.3.7 串行状态寄存器 mn (SSRmn)

SSRmn 寄存器表示通道 n 的通信状态和发生错误的情况。表示的错误为帧错误、奇偶校验错误和溢出错误。

通过 16 位存储器操作指令读取 SSRmn 寄存器。

能用 SSRmnL 并且通过 8 位存储器操作指令读取 SSRmn 寄存器的低 8 位。

在产生复位信号后，SSRmn 寄存器的值变为“0000H”。

图 11-12 串行状态寄存器 mn (SSRmn) 的格式 (1/2)

地址: F0100H、F0101H (SSR00) ~ F0106H、F0107H (SSR03)    复位后: 0000H    R  
F0140H、F0141H (SSR10)、F0142H、F0143H (SSR11)

| 符号    | 15 | 14 | 13 | 12 | 11 | 10 | 9 | 8 | 7 | 6     | 5     | 4 | 3 | 2                  | 1     | 0     |
|-------|----|----|----|----|----|----|---|---|---|-------|-------|---|---|--------------------|-------|-------|
| SSRmn | 0  | 0  | 0  | 0  | 0  | 0  | 0 | 0 | 0 | TSFmn | BFFmn | 0 | 0 | FEFmn <sup>注</sup> | PEFmn | OVFmn |

| TSFmn                                                                                                                             | 通道 n 的通信状态表示标志 |
|-----------------------------------------------------------------------------------------------------------------------------------|----------------|
| 0                                                                                                                                 | 通信处于停止或者待机状态。  |
| 1                                                                                                                                 | 通信处于运行状态。      |
| [清除条件]                                                                                                                            |                |
| <ul style="list-style-type: none"> <li>当将 STmn 寄存器的 STmn 位置“1”（通信停止状态）或者将 SSm 寄存器的 SSmn 位置“1”（通信待机状态）时</li> <li>当通信结束时</li> </ul> |                |
| [置位条件]                                                                                                                            |                |
| <ul style="list-style-type: none"> <li>当开始通信时</li> </ul>                                                                          |                |

| BFFmn                                                                                                                                                                                                                | 通道 n 的缓冲寄存器状态表示标志  |
|----------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|--------------------|
| 0                                                                                                                                                                                                                    | SDRmn 寄存器没有保存有效数据。 |
| 1                                                                                                                                                                                                                    | SDRmn 寄存器保存了有效数据。  |
| [清除条件]                                                                                                                                                                                                               |                    |
| <ul style="list-style-type: none"> <li>在发送过程中将发送数据从 SDRmn 寄存器传送到移位寄存器时</li> <li>在接收过程中从 SDRmn 寄存器读到接收数据时</li> <li>将 STmn 寄存器的 STmn 位置“1”（通信停止状态）或者将 SSm 寄存器的 SSmn 位置“1”（通信允许状态）。</li> </ul>                          |                    |
| [置位条件]                                                                                                                                                                                                               |                    |
| <ul style="list-style-type: none"> <li>在 SCRmn 寄存器的 TXEmn 位为“1”（各通信模式中的发送模式、发送和接收模式）的状态下给 SDRmn 寄存器写发送数据时</li> <li>在 SCRmn 寄存器的 RXEmn 位为“1”（各通信模式中的接收模式、发送和接收模式）的状态下将接收数据保存到 SDRmn 寄存器时</li> <li>当发生接收错误时</li> </ul> |                    |

注 只限 SSR01、SSR03、SSR11 寄存器。

注意 如果在 SNOOZE 模式（SWC0=1）中进行 CSI 接收，BFF01 标志就不发生变化。

备注 m: 单元号 (m=0、1) n: 通道号 (n=0 ~ 3)

图 11-12 串行状态寄存器 mn (SSRmn) 的格式 (2/2)

地址: F0100H、F0101H (SSR00) ~ F0106H、F0107H (SSR03) 复位后: 0000H R  
F0140H、F0141H (SSR10)、F0142H、F0143H (SSR11)

| 符号    | 15 | 14 | 13 | 12 | 11 | 10 | 9 | 8 | 7 | 6         | 5         | 4 | 3 | 2                      | 1         | 0         |
|-------|----|----|----|----|----|----|---|---|---|-----------|-----------|---|---|------------------------|-----------|-----------|
| SSRmn | 0  | 0  | 0  | 0  | 0  | 0  | 0 | 0 | 0 | TSF<br>mn | BFF<br>mn | 0 | 0 | FEF<br>mn <sup>注</sup> | PEF<br>mn | OVF<br>mn |

| FEFmn <sup>注</sup>                       | 通道 n 的帧错误检测标志    |
|------------------------------------------|------------------|
| 0                                        | 没有发生错误。          |
| 1                                        | 发生错误 (UART 接收时)。 |
| [清除条件]<br>• 当给 SIRmn 寄存器的 FECTmn 位写“1”时。 |                  |
| [置位条件]<br>• 在 UART 接收结束时没有检测到停止位时        |                  |

| PEFmn                                                                                                                      | 通道 n 的奇偶校验 /ACK 错误检测标志                                    |
|----------------------------------------------------------------------------------------------------------------------------|-----------------------------------------------------------|
| 0                                                                                                                          | 没有发生错误。                                                   |
| 1                                                                                                                          | 发生奇偶校验错误 (UART 接收时) 或者未检测到 ACK (简易 I <sup>2</sup> C 发送时)。 |
| [清除条件]<br>• 当给 SIRmn 寄存器的 PECTmn 位写“1”时。                                                                                   |                                                           |
| [置位条件]<br>• 在 UART 接收结束时发送数据的奇偶校验和奇偶校验位不同 (奇偶校验错误) 时<br>• 在简易 I <sup>2</sup> C 发送时并且在 ACK 接收时序从属方没有返回 ACK 信号 (未检测到 ACK) 时。 |                                                           |

| OVFmn                                                                                                                                                      | 通道 n 的溢出错误检测标志 |
|------------------------------------------------------------------------------------------------------------------------------------------------------------|----------------|
| 0                                                                                                                                                          | 没有发生错误。        |
| 1                                                                                                                                                          | 发生错误。          |
| [清除条件]<br>• 当给 SIRmn 寄存器的 OVCTmn 位写“1”时。                                                                                                                   |                |
| [置位条件]<br>• 在 SCRmn 寄存器的 RXEmn 位为“1” (各通信模式中的接收模式、发送和接收模式) 的状态下, 虽然接收数据被保存在 SDRmn 寄存器中, 但是没有读接收数据而写发送数据或者写下一个接收数据时<br>• 在 CSI 模式的从属发送或者从属发送和接收过程中未准备好发送数据时 |                |

注 只限 SSR01、SSR03、SSR11 寄存器。

注意 1. 如果在 BFFmn 位为“1”时写 SDRmn 寄存器, 就破坏已保存的发送/接收数据, 并且检测到溢出错误 (OVEmn=1)。

2. 如果在 SNOOZE 模式 (SWC0=1) 中进行 CSI 接收, OVF01 标志就不发生变化。

备注 m: 单元号 (m=0、1) n: 通道号 (n=0 ~ 3)



### 11.3.8 串行通道开始寄存器 m (SSm)

SSm 寄存器是设定允许各通道的通信 / 开始计数的触发寄存器。

如果给各位 (SSmn) 写“1”，就将串行通道允许状态寄存器 m (SEm) 的对应位 (SEmn) 置“1” (运行允许状态)。因为 SSmn 位是触发位，所以如果 SEmn 位为“1”就立即清除 SSmn 位。

通过 16 位存储器操作指令设定 SSm 寄存器。

能用 SSmL 并且通过 1 位或者 8 位存储器操作指令设定 SSm 寄存器的低 8 位。

在产生复位信号后，SSm 寄存器的值变为“0000H”。

图 11-13 串行通道开始寄存器 m (SSm) 的格式

|                         |    |    |    |    |    |    |   |   |   |   |   |   |             |             |      |      |     |  |
|-------------------------|----|----|----|----|----|----|---|---|---|---|---|---|-------------|-------------|------|------|-----|--|
| 地址: F0122H、F0123H (SS0) |    |    |    |    |    |    |   |   |   |   |   |   | 复位后: 0000H  |             |      |      | R/W |  |
| 符号                      | 15 | 14 | 13 | 12 | 11 | 10 | 9 | 8 | 7 | 6 | 5 | 4 | 3           | 2           | 1    | 0    |     |  |
| SS0                     | 0  | 0  | 0  | 0  | 0  | 0  | 0 | 0 | 0 | 0 | 0 | 0 | SS03<br>注 1 | SS02<br>注 1 | SS01 | SS00 |     |  |

|                         |    |    |    |    |            |    |   |   |     |   |   |   |   |   |      |      |
|-------------------------|----|----|----|----|------------|----|---|---|-----|---|---|---|---|---|------|------|
| 地址: F0162H、F0163H (SS1) |    |    |    |    | 复位后: 0000H |    |   |   | R/W |   |   |   |   |   |      |      |
| 符号                      | 15 | 14 | 13 | 12 | 11         | 10 | 9 | 8 | 7   | 6 | 5 | 4 | 3 | 2 | 1    | 0    |
| SS1 注1                  | 0  | 0  | 0  | 0  | 0          | 0  | 0 | 0 | 0   | 0 | 0 | 0 | 0 | 0 | SS11 | SS10 |

| SSmn | 通道 n 的运行开始触发               |
|------|----------------------------|
| 0    | 没有触发。                      |
| 1    | 将 SEmn 位置“1”，转移到通信待机状态注 2。 |

注 1. 只限于 30 引脚产品。

2. 如果在通信中将 SSmn 位置“1”，就停止通信进入待机状态。此时，控制寄存器和移位寄存器的值、SCKmn 引脚、SOMn 引脚和 FEFmn 标志、PEFmn 标志、OVFmn 标志保持状态。

注意 1. 必须将 20、24 引脚产品的 SS0 寄存器的 bit15 ~ 2、30 引脚产品的 SS0 寄存器的 bit15 ~ 4 以及 SS1 寄存器的 bit15 ~ 2 置“0”。

2. 在 UART 接收时，必须在将 SCRmn 寄存器的 RXEmn 位置“1”后至少间隔 4 个  $f_{MCK}$  时钟，然后将 SSmn 置“1”。

备注 1. m: 单元号 (m=0、1) n: 通道号 (n=0 ~ 3)

2. SSm 寄存器的读取值总是“0000H”。

### 11.3.9 串行通道停止寄存器 m (STm)

STm 寄存器是设定允许各通道的通信 / 停止计数的触发寄存器。

如果给各位 (STmn) 写“1”，就将串行通道允许状态寄存器 m (SEm) 的对应位 (SEmn) 清“0” (运行停止状态)。因为 STmn 位是触发位，所以如果 SEmn 位为“0”就立即清除 STmn 位。

通过 16 位存储器操作指令设定 STm 寄存器。

能用 STmL 并且通过 1 位或者 8 位存储器操作指令设定 STm 寄存器的低 8 位。

在产生复位信号后，STm 寄存器的值变为“0000H”。

图 11-14 串行通道停止寄存器 m (STm) 的格式

|                         |    |    |    |    |    |    |   |   |   |   |   |   |             |             |      |      |     |  |
|-------------------------|----|----|----|----|----|----|---|---|---|---|---|---|-------------|-------------|------|------|-----|--|
| 地址: F0124H、F0125H (ST0) |    |    |    |    |    |    |   |   |   |   |   |   | 复位后: 0000H  |             |      |      | R/W |  |
| 符号                      | 15 | 14 | 13 | 12 | 11 | 10 | 9 | 8 | 7 | 6 | 5 | 4 | 3           | 2           | 1    | 0    |     |  |
| ST0                     | 0  | 0  | 0  | 0  | 0  | 0  | 0 | 0 | 0 | 0 | 0 | 0 | ST03<br>注 1 | ST02<br>注 1 | ST01 | ST00 |     |  |

|                         |    |    |    |    |            |    |   |   |     |   |   |   |   |   |      |      |
|-------------------------|----|----|----|----|------------|----|---|---|-----|---|---|---|---|---|------|------|
| 地址: F0164H、F0165H (ST1) |    |    |    |    | 复位后: 0000H |    |   |   | R/W |   |   |   |   |   |      |      |
| 符号                      | 15 | 14 | 13 | 12 | 11         | 10 | 9 | 8 | 7   | 6 | 5 | 4 | 3 | 2 | 1    | 0    |
| ST1 注1                  | 0  | 0  | 0  | 0  | 0          | 0  | 0 | 0 | 0   | 0 | 0 | 0 | 0 | 0 | ST11 | ST10 |

| STmn | 通道 n 的运行停止触发            |
|------|-------------------------|
| 0    | 没有触发。                   |
| 1    | 将 SEmn 位清“0”，停止通信运行注 2。 |

注 1. 只限于 30 引脚产品。

2. 控制寄存器和移位寄存器的值、SCKmn 引脚和 SOMn 引脚以及 FEFmn 标志、PEFmn 标志和 OVFmn 标志保持状态。

注意 必须将 20、24 引脚产品的 ST0 寄存器的 bit15 ~ 2、30 引脚产品的 ST0 寄存器的 bit15 ~ 4 以及 ST1 寄存器的 bit15 ~ 2 置“0”。

备注 1. m: 单元号 (m=0、1) n: 通道号 (n=0 ~ 3)

2. STm 寄存器的读取值总是“0000H”。

11.3.10 串行通道允许状态寄存器 m (SEm)

SEm 寄存器用于确认各通道的串行发送和接收的允许或者停止状态。

如果给串行开始允许寄存器 m (SSm) 的各位写“1”，就将其对应的位置“1”。如果给串行通道停止寄存器 m (STm) 的各位写“1”，就将其对应的位清“0”。

对于允许运行的通道 n，无法通过软件改写后述的串行输出寄存器 m (SOm) 的 CKOmn 位（通道 n 的串行时钟输出）的值，而从串行时钟引脚输出由通信运行反映的值。

对于停止运行的通道 n，能通过软件设定 SOm 寄存器的 CKOmn 位的值，并且从串行时钟引脚输出该值。从而，能通过软件生成开始条件或者停止条件等的任意波形。

通过 16 位存储器操作指令读取 SEm 寄存器。

能用 SEmL 并且通过 1 位或者 8 位存储器操作指令读取 SEm 寄存器的低 8 位。

在产生复位信号后，SEm 寄存器的值变为“0000H”。

图 11-15 串行通道允许状态寄存器 m (SEm) 的格式

地址: F0120H、F0121H (SE0)      复位后: 0000H      R

符号    15    14    13    12    11    10    9    8    7    6    5    4    3    2    1    0

SE0    

|   |   |   |   |   |   |   |   |   |   |   |   |   |           |           |      |      |
|---|---|---|---|---|---|---|---|---|---|---|---|---|-----------|-----------|------|------|
| 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | SE03<br>注 | SE02<br>注 | SE01 | SE00 |
|---|---|---|---|---|---|---|---|---|---|---|---|---|-----------|-----------|------|------|

地址: F0160H、F0161H (SE1)      复位后: 0000H      R

符号    15    14    13    12    11    10    9    8    7    6    5    4    3    2    1    0

SE1 注 

|   |   |   |   |   |   |   |   |   |   |   |   |   |   |      |      |
|---|---|---|---|---|---|---|---|---|---|---|---|---|---|------|------|
| 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | SE11 | SE10 |
|---|---|---|---|---|---|---|---|---|---|---|---|---|---|------|------|

|      |                     |
|------|---------------------|
| SEmn | 通道 n 运行的允许或者停止状态的表示 |
| 0    | 运行停止状态。             |
| 1    | 运行允许状态。             |

注    只限于 30 引脚产品

注意    必须将 20、24 引脚产品的 SE0 寄存器的 bit15 ~ 2、30 引脚产品的 SE0 寄存器的 bit15 ~ 4 以及 SE1 寄存器的 bit15 ~ 2 置“0”。

备注    m: 单元号 (m=0、1)    n: 通道号 (n=0 ~ 3)

11.3.11 串行输出允许寄存器 m（SOEm）

SOEm 寄存器设定允许或者停止各通道的串行通信的输出。

对于允许串行输出的通道 n，无法通过软件改写后述的串行输出寄存器 m（SOm）的 SOmn 位的值，而从串行数据输出引脚输出由通信运行反映的值。

对于停止串行输出的通道 n，能通过软件设定 SOm 寄存器的 SOmn 位的值，并且从串行数据输出引脚输出该值。从而，能通过软件生成开始条件或者停止条件等的任意波形。

通过 16 位存储器操作指令设定 SOEm 寄存器。

能用 SOEmL 并且通过 1 位或者 8 位存储器操作指令设定 SOEm 寄存器的低 8 位。

在产生复位信号后，SOEm 寄存器的值变为“0000H”。

图 11-16 串行输出允许寄存器 m（SOEm）的格式

地址: F012AH、F012BH (SOE0)      复位后: 0000H      R/W

|      |    |    |    |    |    |    |   |   |   |   |   |   |         |         |         |       |
|------|----|----|----|----|----|----|---|---|---|---|---|---|---------|---------|---------|-------|
| 符号   | 15 | 14 | 13 | 12 | 11 | 10 | 9 | 8 | 7 | 6 | 5 | 4 | 3       | 2       | 1       | 0     |
| SOE0 | 0  | 0  | 0  | 0  | 0  | 0  | 0 | 0 | 0 | 0 | 0 | 0 | SOE03注1 | SOE02注1 | SOE01注2 | SOE00 |

地址: F016AH、F016BH (SOE1)      复位后: 0000H      R/W

|        |    |    |    |    |    |    |   |   |   |   |   |   |   |   |   |       |
|--------|----|----|----|----|----|----|---|---|---|---|---|---|---|---|---|-------|
| 符号     | 15 | 14 | 13 | 12 | 11 | 10 | 9 | 8 | 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0     |
| SOE1注1 | 0  | 0  | 0  | 0  | 0  | 0  | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | SOE10 |

|       |                  |
|-------|------------------|
| SOEmn | 通道 n 串行输出的允许或者停止 |
| 0     | 停止串行通信的输出。       |
| 1     | 允许串行通信的输出。       |

注 1. 只限于 30 引脚产品。

2. 只限于 20、24 引脚产品。

注意 必须将 20、24 引脚产品的 SOE0 寄存器的 bit15 ~ 2、30 引脚产品的 SOE0 寄存器的 bit15 ~ 4、bit1 以及 SOE1 寄存器的 bit15 ~ 1 置“0”。

备注 m: 单元号 (m=0、1) n: 通道号 (n=0 ~ 3)

11.3.12 串行输出寄存器 m (SOm)

SOm 寄存器是各通道串行输出的缓冲寄存器。

从通道 n 的串行数据输出引脚输出此寄存器的 SOmn 位的值。

从通道 n 的串行时钟输出引脚输出此寄存器的 CKOmn 位的值。

只有在禁止串行输出时 (SOEmn=0) 才能通过软件改写此寄存器的 SOmn 位。当允许串行输出 (SOEmn=1) 时, 忽视通过软件的改写而只能通过串行通信更改此寄存器的 SOmn 位的值。

只有在停止通道运行时 (SEmn=0) 才能通过软件改写此寄存器的 CKOmn 位。当允许通道运行 (SEmn=1) 时, 忽视通过软件的改写而只能通过串行通信更改此寄存器的 CKOmn 位的值。

要将串行接口引脚用作端口功能时, 必须将相应的 CKOmn 位和 SOmn 位置“1”。

通过 16 位存储器操作指令设定 SOm 寄存器。

在产生复位信号后, SOm 寄存器的值变为“0F0FH”。

图 11-17 串行输出寄存器 m (SOm) 的格式

|                         |            |    |    |    |       |    |       |       |   |   |   |   |        |        |        |      |
|-------------------------|------------|----|----|----|-------|----|-------|-------|---|---|---|---|--------|--------|--------|------|
| 地址: F0128H、F0129H (SO0) | 复位后: 0F0FH |    |    |    | R/W   |    |       |       |   |   |   |   |        |        |        |      |
| 符号                      | 15         | 14 | 13 | 12 | 11    | 10 | 9     | 8     | 7 | 6 | 5 | 4 | 3      | 2      | 1      | 0    |
| SO0                     | 0          | 0  | 0  | 0  | CKO03 | 1  | CKO01 | CKO00 | 0 | 0 | 0 | 0 | SO03注1 | SO02注1 | SO01注2 | SO00 |

|                         |            |    |    |    |     |    |   |       |   |   |   |   |   |   |   |      |
|-------------------------|------------|----|----|----|-----|----|---|-------|---|---|---|---|---|---|---|------|
| 地址: F0168H、F0169H (SO1) | 复位后: 0F0FH |    |    |    | R/W |    |   |       |   |   |   |   |   |   |   |      |
| 符号                      | 15         | 14 | 13 | 12 | 11  | 10 | 9 | 8     | 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0    |
| SO1注1                   | 0          | 0  | 0  | 0  | 1   | 1  | 1 | CKO10 | 0 | 0 | 0 | 0 | 1 | 1 | 1 | SO10 |

|       |               |
|-------|---------------|
| CKOmn | 通道 n 的串行时钟输出  |
| 0     | 串行时钟的输出值为“0”。 |
| 1     | 串行时钟的输出值为“1”。 |

|      |               |
|------|---------------|
| SOmn | 通道 n 的串行数据输出  |
| 0    | 串行数据的输出值为“0”。 |
| 1    | 串行数据的输出值为“1”。 |

注 1. 只限于 30 引脚产品

2. 只限于 20、24 引脚产品

注意 必须将 SOm 寄存器的 bit15 ~ 12 和 bit7 ~ 4 置“0”。

必须将 20、24 引脚产品的 SO0 寄存器的 bit10、bit3 ~ 2、30 引脚产品的 SO0 寄存器的 bit10 和 bit1 置“1”。

必须将 SO1 寄存器的 bit11 ~ 9、bit3 ~ 1 置“1”。

备注 m: 单元号 (m=0、1) n: 通道号 (n=0 ~ 3)

11.3.13 串行输出电平寄存器 m（SOLm）

SOLm 寄存器是设定各通道的数据输出电平反相的寄存器。  
只有在 UART 模式中才能设定此寄存器。在 CSI 模式和简易 I<sup>2</sup>C 模式中，必须将对应的位置“0”。  
只在允许串行输出时（SOEmn=1），将此寄存器的各通道 n 反相设定反映到引脚输出。在禁止串行输出时（SOEmn=0），将 SOMn 位的值直接输出而不反相输出。  
禁止在运行过程中（SEmn=1）改写 SOLm 寄存器。  
通过 16 位存储器操作指令设定 SOLm 寄存器。  
能用 SOLmL 并且通过 8 位存储器操作指令设定 SOLm 寄存器的低 8 位。  
在产生复位信号后，SOLm 寄存器的值变为“0000H”。

图 11-18 串行输出电平寄存器 m（SOLm）的格式

|                          |    |            |    |     |    |    |   |   |   |   |   |   |   |        |   |       |
|--------------------------|----|------------|----|-----|----|----|---|---|---|---|---|---|---|--------|---|-------|
| 地址: F0134H、F0135H (SOL0) |    | 复位后: 0000H |    | R/W |    |    |   |   |   |   |   |   |   |        |   |       |
| 符号                       | 15 | 14         | 13 | 12  | 11 | 10 | 9 | 8 | 7 | 6 | 5 | 4 | 3 | 2      | 1 | 0     |
| SOL0                     | 0  | 0          | 0  | 0   | 0  | 0  | 0 | 0 | 0 | 0 | 0 | 0 | 0 | SOL02注 | 0 | SOL00 |

|                          |    |            |    |     |    |    |   |   |   |   |   |   |   |   |   |       |
|--------------------------|----|------------|----|-----|----|----|---|---|---|---|---|---|---|---|---|-------|
| 地址: F0174H、F0175H (SOL1) |    | 复位后: 0000H |    | R/W |    |    |   |   |   |   |   |   |   |   |   |       |
| 符号                       | 15 | 14         | 13 | 12  | 11 | 10 | 9 | 8 | 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0     |
| SOL1注                    | 0  | 0          | 0  | 0   | 0  | 0  | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | SOL10 |

|       |                           |  |  |  |  |  |  |  |  |  |  |  |  |  |  |
|-------|---------------------------|--|--|--|--|--|--|--|--|--|--|--|--|--|--|
| SOLmn | UART 模式中的通道 n 发送数据电平反相的选择 |  |  |  |  |  |  |  |  |  |  |  |  |  |  |
| 0     | 将通信数据直接输出。                |  |  |  |  |  |  |  |  |  |  |  |  |  |  |
| 1     | 将通信数据反相输出。                |  |  |  |  |  |  |  |  |  |  |  |  |  |  |

注 只限于 30 引脚产品

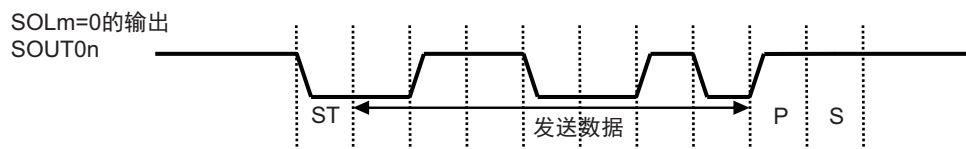
注意 必须将 20、24 引脚产品的 SOL0 寄存器的 bit15 ~ 1、30 引脚产品的 SOL0 寄存器的 bit15 ~ 3、bit1 以及 SOL1 寄存器的 bit15 ~ 1 置“0”。

备注 m: 单元号 (m=0、1) n: 通道号 (n=0、2)

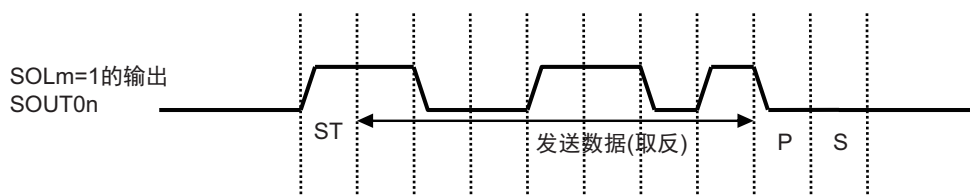
在进行 UART 发送时，发送数据的电平取反例子如图 11-19 所示。

图 11-19 发送数据的电平取反例子

(a)非取反输出(SOLmn=0)



(b)取反输出(SOLmn=1)



备注 m: 单元号 (m=0、1) n: 通道号 (n=0、2)

### 11.3.14 串行待机控制寄存器 0（SSC0）

SSC0 寄存器是控制在 CSI00 或者 UART0 的串行数据接收时从 STOP 模式启动接收运行（SNOOZE 模式）的寄存器。

通过 16 位存储器操作指令设定 SSC0 寄存器。

能用 SSC0L 并且通过 8 位存储器操作指令设定 SSC0 寄存器的低 8 位。

在产生复位信号后，SSC0 寄存器的值变为“0000H”。

注意 SNOOZE 模式中的最大传送速率如下所示：

- CSI00: ~1Mbps
- UART0: 只有4800bps

图 11-20 串行待机控制寄存器 0（SSC0）的格式

|                   |            |     |    |    |    |    |   |   |   |   |   |   |   |   |           |          |
|-------------------|------------|-----|----|----|----|----|---|---|---|---|---|---|---|---|-----------|----------|
| 地址: F0138H、F0139H | 复位后: 0000H | R/W |    |    |    |    |   |   |   |   |   |   |   |   |           |          |
| 符号                | 15         | 14  | 13 | 12 | 11 | 10 | 9 | 8 | 7 | 6 | 5 | 4 | 3 | 2 | 1         | 0        |
| SSC0              | 0          | 0   | 0  | 0  | 0  | 0  | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | SS<br>EC0 | SWC<br>0 |

| SSEC0                                                                                                                                                                       | 选择允许 / 禁止发生 SNOOZE 模式中的通信错误中断 |
|-----------------------------------------------------------------------------------------------------------------------------------------------------------------------------|-------------------------------|
| 0                                                                                                                                                                           | 允许发生错误中断（INTSRE0）。            |
| 1                                                                                                                                                                           | 禁止发生错误中断（INTSRE0）。            |
| <ul style="list-style-type: none"> <li>• 在 SNOOZE 模式中的 UART 接收时，只有在 SWC0=1 并且 EOC01=1 时，能将 SSEC0 位置“1”或者“0”。其他情况下，将 SSEC0 位置“0”。</li> <li>• 禁止设定为 SSEC0、SWC0=1、0</li> </ul> |                               |

| SWC0                                                                                                                                                                                                                                                                                                                                                      | SNOOZE 模式的设定     |
|-----------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|------------------|
| 0                                                                                                                                                                                                                                                                                                                                                         | 不使用 SNOOZE 模式功能。 |
| 1                                                                                                                                                                                                                                                                                                                                                         | 使用 SNOOZE 模式功能。  |
| <ul style="list-style-type: none"> <li>• 在 STOP 模式中，通过硬件触发信号解除 STOP 模式，并且在 CPU 不运行的状态下进行 CSI00/UART0 的接收（SNOOZE 模式）。</li> <li>• 只有在选择高速内部振荡器时钟作为 CPU/ 外围硬件时钟（f<sub>CLK</sub>）时才能设定 SNOOZE 模式功能，而在选择其他时钟的情况下禁止设定。</li> <li>• 即使使用 SNOOZE 模式，也必须在通常运行模式中将 SWC0 位置“0”并且即将要转移到 STOP 模式前将 SWC0 位置“1”。</li> </ul> <p>另外，必须在从 STOP 模式恢复到通常运行模式后将 SWC0 位置“0”。</p> |                  |

图 11-21 在 SNOOZE 模式中进行 UART 接收时的中断

| EOC01 位 | SSEC0 位 | 正常接收时     | 接收错误时      |
|---------|---------|-----------|------------|
| 0       | 0       | 发生 INTSR0 | 发生 INTSR0  |
| 0       | 1       | 发生 INTSR0 | 发生 INTSR0  |
| 1       | 0       | 发生 INTSR0 | 发生 INTSRE0 |
| 1       | 1       | 发生 INTSR0 | 不发生中断      |



11.3.15 噪声滤波器允许寄存器 0（NFEN0）

NFEN0 寄存器设定噪声滤波器是否可用于各通道串行数据输入引脚的输入信号。

对于用于 CSI 或者简易 I<sup>2</sup>C 通信的引脚，必须将对应位置“0”，使噪声滤波器无效。

对于用于 UART 通信的引脚，必须将对应位置“1”，使噪声滤波器有效。

在噪声滤波器有效时，通过对象通道的运行时钟（f<sub>MCK</sub>）进行同步后，执行 2 个时钟的一致检测。在噪声滤波器无效时，只通过对象通道的运行时钟（f<sub>MCK</sub>）进行同步。

通过 1 位或者 8 位存储器操作指令设定 NFEN0 寄存器。

在产生复位信号后，NFEN0 寄存器的值变为“00H”。

图 11-22 噪声滤波器允许寄存器 0（NFEN0）的格式

|            |          |     |   |           |   |           |   |         |
|------------|----------|-----|---|-----------|---|-----------|---|---------|
| 地址: F0070H | 复位后: 00H | R/W |   |           |   |           |   |         |
| 符号         | 7        | 6   | 5 | 4         | 3 | 2         | 1 | 0       |
| NFEN0      | 0        | 0   | 0 | SNFEN20 注 | 0 | SNFEN10 注 | 0 | SNFEN00 |

|                                      |                    |
|--------------------------------------|--------------------|
| SNFEN20                              | RxD2 引脚的噪声滤波器的使用与否 |
| 0                                    | 噪声滤波器 OFF          |
| 1                                    | 噪声滤波器 ON           |
| 当用作 RxD2 引脚时，必须将 SNFEN20 位置“1”。      |                    |
| 当用作 RxD2 引脚以外的功能时，必须将 SNFEN20 位置“0”。 |                    |

|                                      |                    |
|--------------------------------------|--------------------|
| SNFEN10                              | RxD1 引脚的噪声滤波器的使用与否 |
| 0                                    | 噪声滤波器 OFF          |
| 1                                    | 噪声滤波器 ON           |
| 当用作 RxD1 引脚时，必须将 SNFEN10 位置“1”。      |                    |
| 当用作 RxD1 引脚以外的功能时，必须将 SNFEN10 位置“0”。 |                    |

|                                      |                    |
|--------------------------------------|--------------------|
| SNFEN00                              | RxD0 引脚的噪声滤波器的使用与否 |
| 0                                    | 噪声滤波器 OFF          |
| 1                                    | 噪声滤波器 ON           |
| 当用作 RxD0 引脚时，必须将 SNFEN00 位置“1”。      |                    |
| 当用作 RxD0 引脚以外的功能时，必须将 SNFEN00 位置“0”。 |                    |

注 只限于 30 引脚产品。

注意 必须将 20、24 引脚产品的 NFEN0 寄存器的 bit7 ~ 1、30 引脚产品的 NFEN0 寄存器的 bit7 ~ 5、3、1 置“0”。

### 11.3.16 串行输入 / 输出引脚的端口功能控制寄存器

在使用串行阵列单元时，必须设定与对象通道复用的端口相关寄存器（端口模式寄存器（PMxx）、端口寄存器（Pxx）、端口输入模式寄存器（PIMxx）、端口输出模式寄存器（POMxx）和端口模式控制寄存器（PMCxx））。

详细内容请参照“4.3.1 端口模式寄存器（PMxx）”、“4.3.2 端口寄存器（Pxx）”、“4.3.4 端口输入模式寄存器（PIMx）”、“4.3.5 端口输出模式寄存器（POMx）”、“4.3.6 端口模式控制寄存器（PMCxx）”。

在将串行数据输出或者串行时钟输出引脚的复用端口（P10/ANI16/PCLBUZ0/SCK00/SCL00 等）用作串行数据输出或者串行时钟输出时，必须将与各端口对应的端口模式控制寄存器（PMCxx）的位和端口模式寄存器（PMxx）的位置“0”，将端口寄存器（Pxx）的位置“1”。

另外，在用作 N 沟道漏极开路输出（V<sub>DD</sub> 耐压）模式时，必须将与各端口对应的端口输出模式寄存器（POMxx）的位置“1”。在连接以不同电位（1.8V、2.5V、3V）运行的外部器件时，请参照“4.4.4 不同电位（1.8V、2.5V、3V）的输入 / 输出缓冲器对应”。

例）20、24 引脚产品的 P10/ANI16/PCLBUZ0/SCK00/SCL00 用作串行时钟输出的情况

将端口模式控制寄存器 1 的 PMC10 位置“0”。

将端口模式寄存器 1 的 PM10 位置“0”。

将端口寄存器 1 的 P10 位置“1”。

在将串行数据输入引脚或者串行时钟输入引脚的复用端口（P10/ANI16/PCLBUZ0/SCK00/SCL00 等）用作串行数据输入或者串行时钟输入时，必须将各端口的端口模式寄存器（PMxx）的位置“1”，并且将端口模式控制寄存器（PMCxx）的位置“0”。此时，端口寄存器（Pxx）的位可以是“0”或者“1”。

另外，在用作 TTL 输入缓冲器时，必须将与各端口对应的端口输入模式寄存器（PIMxx）的位置“1”。在连接以不同电位（1.8V、2.5V、3V）运行的外部器件时，请参照“4.4.4 不同电位（1.8V、2.5V、3V）的输入 / 输出缓冲器对应”。

例）20、24 引脚产品的 P10/ANI16/PCLBUZ0/SCK00/SCL00 用作串行时钟输入的情况

将端口模式控制寄存器 1 的 PMC10 位置“0”。

将端口模式寄存器 1 的 PM10 位置“1”。

将端口寄存器 1 的 P10 位置“0”或者“1”。

## 11.4 运行停止模式

串行阵列单元的各串行接口有运行停止模式。

在运行停止模式中不能进行串行通信，因此能降低功耗。

另外，在运行停止模式中能将用于串行接口的引脚用作端口功能。

### 11.4.1 以单元为单位停止运行的情况

通过外围允许寄存器 0（PER0）设定以单元为单位的停止运行。

PER0 寄存器是设定允许或者禁止给各外围硬件提供时钟的寄存器。通过给不使用的硬件停止提供时钟，降低功耗和噪声。

要停止串行阵列单元 0 时，必须将 bit2（SAU0EN）置“0”；要停止串行阵列单元 1 时，必须将 bit3（SAU1EN）置“0”。

图 11-23 以单元为单位停止运行时的外围允许寄存器 0（PER0）的设定

(a) 外围允许寄存器 0（PER0）..... 只将要停止 SAUm 的位置“0”。

|      | 7      | 6 | 5     | 4       | 3       | 2      | 1 | 0      |
|------|--------|---|-------|---------|---------|--------|---|--------|
| PER0 | TMKAEN |   | ADCEN | IICA0EN | SAU1EN注 | SAU0EN |   | TAU0EN |
|      | ×      | 0 | ×     | ×       | 0/1     | 0/1    | 0 | ×      |

SAUm 输入时钟的控制  
 0: 停止提供输入时钟  
 1: 提供输入时钟

注 只限于 30 引脚产品。

注意 1. 当 SAUmEN 位为“0”时，忽视串行阵列单元 m 的控制寄存器的写操作，而且读取值都为初始值。

但是，以下的寄存器除外：

- 噪声滤波器允许寄存器 0（NFEN0）
- 端口输入模式寄存器 0、1（PIM0、PIM1）
- 端口输出模式寄存器 0、1、4、5（POM0、POM1、POM4、POM5）
- 端口模式寄存器 0、1、3～6（PM0、PM1、PM3～PM6）
- 端口寄存器 0、1、3～6（P0、P1、P3～P6）
- 端口模式控制寄存器 0、1、4（PMC0、PMC1、PMC4）

2. 必须将以下的位置“0”。

20、24 引脚产品：bit1、3、6

30 引脚产品：bit1 和 bit6

备注  ：不能设定（设定初始值）。

×：这是串行阵列单元未使用的位（取决于其他外围功能的设定）。

0/1：根据用户的用途置“0”或者“1”。

### 11.4.2 按通道停止运行的情况

通过以下各寄存器设定按通道停止运行。

图 11-24 按通道停止运行时的各寄存器的设定

(a) 串行通道停止寄存器 m (STm) ..... 这是设定允许各通道的通信 / 停止计数的寄存器。

|     | 15 | 14 | 13 | 12 | 11 | 10 | 9 | 8 | 7 | 6 | 5 | 4 | 3       | 2       | 1    | 0    |
|-----|----|----|----|----|----|----|---|---|---|---|---|---|---------|---------|------|------|
| STm | 0  | 0  | 0  | 0  | 0  | 0  | 0 | 0 | 0 | 0 | 0 | 0 | ST03 注1 | ST02 注1 | STm1 | STm0 |
|     |    |    |    |    |    |    |   |   |   |   |   |   | 0/1     | 0/1     | 0/1  | 0/1  |

1: 将 SEmn 位清“0”并且停止通信运行

※ 因为 STmn 位是触发位，所以如果 SEmn 位为“0”就立即清除 STmn 位。

(b) 串行通道允许状态寄存器 m (SEm) ..... 此寄存器表示各通道的数据发送和接收的运行或者停止状态。

|     | 15 | 14 | 13 | 12 | 11 | 10 | 9 | 8 | 7 | 6 | 5 | 4 | 3       | 2       | 1    | 0    |
|-----|----|----|----|----|----|----|---|---|---|---|---|---|---------|---------|------|------|
| SEm | 0  | 0  | 0  | 0  | 0  | 0  | 0 | 0 | 0 | 0 | 0 | 0 | SE03 注1 | SE02 注1 | SEm1 | SEm0 |
|     |    |    |    |    |    |    |   |   |   |   |   |   | 0/1     | 0/1     | 0/1  | 0/1  |

0: 停止运行

※SEm 寄存器是只读状态寄存器，通过 STm 寄存器来停止运行。

对于已经停止运行的通道，能通过软件设定 SOM 寄存器的 CKOmn 位的值。

(c) 串行输出允许寄存器 m (SOEm) ..... 这是设定允许或者停止各通道串行通信输出的寄存器。

|      | 15 | 14 | 13 | 12 | 11 | 10 | 9 | 8 | 7 | 6 | 5 | 4 | 3        | 2        | 1        | 0     |
|------|----|----|----|----|----|----|---|---|---|---|---|---|----------|----------|----------|-------|
| SOEm | 0  | 0  | 0  | 0  | 0  | 0  | 0 | 0 | 0 | 0 | 0 | 0 | SOE03 注1 | SOE02 注1 | SOE01 注2 | SOEm0 |
|      |    |    |    |    |    |    |   |   |   |   |   |   | 0/1      | 0/1      | 0/1      | 0/1   |

0: 通过串行通信运行来停止输出

※ 对于已经停止串行输出的通道，能通过软件设定 SOM 寄存器的 SOMn 位的值。

(d) 串行输出寄存器 m (SOM) ..... 这是各通道串行输出的缓冲寄存器。

|     | 15 | 14 | 13 | 12 | 11 | 10 | 9      | 8      | 7 | 6 | 5 | 4 | 3       | 2       | 1       | 0    |
|-----|----|----|----|----|----|----|--------|--------|---|---|---|---|---------|---------|---------|------|
| SOM | 0  | 0  | 0  | 0  | 1  | 1  | CKOmn1 | CKOmn0 | 0 | 0 | 0 | 0 | SO03 注1 | SO02 注1 | SO01 注2 | SOM0 |
|     |    |    |    |    |    |    | 0/1    | 0/1    |   |   |   |   | 0/1     | 0/1     | 0/1     | 0/1  |

1: 串行时钟的输出值为“1”

1: 串行数据的输出值为“1”

※ 当将各通道对应的引脚用作端口功能时，必须将相应的 CKOmn 位和 SOMn 位置“1”。

注 1. 只限于 30 引脚产品的阵列单元 0。

2. 只限于 20、24 引脚产品。

备注 1. m: 单元号 (m=0、1) n: 通道号 (n=0~3)

2.  : 不能设定 (设定初始值)。 0/1: 根据用户的用途置“0”或者“1”。

### 11.5 3 线串行 I/O (CSI00、CSI01、CSI11、CSI20) 通信的运行

这是通过串行时钟 (SCK) 和串行数据 (SI 和 SO) 共 3 条线实现的时钟同步通信功能。

[ 数据的发送和接收 ]

- 7 位或者 8 位的数据长度
- 发送和接收数据的相位控制
- MSB/LSB 优先的选择

[ 时钟控制 ]

- 主控或者从属的选择
- 输入/输出时钟的相位控制
- 设定由预分频器和通道内部计数器产生的传送周期。
- 最大传送速率<sup>注</sup>

主控通信:  $\text{Max. } f_{\text{CLK}}/2$  (只限 CSI00)

$\text{Max. } f_{\text{CLK}}/4$

从属通信:  $\text{Max. } f_{\text{MCK}}/6$

[ 中断功能 ]

- 传送结束中断、缓冲器空中断

[ 错误检测标志 ]

- 溢出错误

CSI00 (单元 0 的通道 0) 支持 SNOOZE 模式。SNOOZE 模式功能是指: 如果在 STOP 模式的状态下检测到 SCK00 引脚输入, 就不需要 CPU 运行而接收数据。

注 必须在满足 SCK 周期时间 ( $t_{\text{KCY}}$ ) 特性的范围内使用。详细内容请参照“第 28 章 电特性”或者“第 29 章 电特性”。

支持 3 线串行 I/O (CSI00、CSI01、CSI11、CSI20) 的通道为 SAU0 的通道 0、1、3 和 SAU1 的通道 0。

#### 20、24 引脚产品

| 单元 | 通道 | 用作 CSI  | 用作 UART | 用作简易 I <sup>2</sup> C |
|----|----|---------|---------|-----------------------|
| 0  | 0  | CSI00   | UART0   | IIC00 注               |
|    | 1  | CSI01 注 |         | IIC01 注               |

#### 30 引脚产品

| 单元 | 通道 | 用作 CSI  | 用作 UART | 用作简易 I <sup>2</sup> C |
|----|----|---------|---------|-----------------------|
| 0  | 0  | CSI00   | UART0   | IIC00                 |
|    | 1  | —       |         | —                     |
|    | 2  | —       | UART1 注 | —                     |
|    | 3  | CSI11 注 |         | IIC11 注               |
| 1  | 0  | CSI20 注 | UART2 注 | IIC20 注               |
|    | 1  | —       |         | —                     |

注 只限于 R5F102 产品。

3 线串行 I/O (CSI00、CSI01、CSI11、CSI20) 有以下 7 种通信运行:

- 主控发送 (参照 11.5.1)
- 主控接收 (参照 11.5.2)
- 主控发送和接收 (参照 11.5.3)
- 从属发送 (参照 11.5.4)
- 从属接收 (参照 11.5.5)
- 从属发送和接收 (参照 11.5.6)
- SNOOZE 模式功能 (只限 CSI00) (参照 11.5.7)

## 11.5.1 主控发送

主控发送是指此 RL78 微控制器输出传送时钟并且将数据发送到其他设备的运行。

| 3 线串行 I/O | CSI00                                                                                                                    | CSI01      | CSI11      | CSI20      |
|-----------|--------------------------------------------------------------------------------------------------------------------------|------------|------------|------------|
| 对象通道      | SAU0 的通道 0                                                                                                               | SAU0 的通道 1 | SAU0 的通道 3 | SAU1 的通道 0 |
| 使用的引脚     | SCK00、SO00                                                                                                               | SCK01、SO01 | SCK11、SO11 | SCK20、SO20 |
| 中断        | INTCSI00                                                                                                                 | INTCSI01   | INTCSI11   | INTCSI20   |
|           | 可选择传送结束中断（单次传送模式）或者缓冲器空中断（连续传送模式）。                                                                                       |            |            |            |
| 错误检测标志    | 无                                                                                                                        |            |            |            |
| 传送数据长度    | 7 位或者 8 位                                                                                                                |            |            |            |
| 传送速率注     | Max. $f_{CLK}/2$ [Hz]（只限 CSI00）， $f_{CLK}/4$ [Hz]<br>Min. $f_{CLK}/(2 \times 2^{15} \times 128)$ [Hz] $f_{CLK}$ : 系统时钟频率 |            |            |            |
| 数据相位      | 能通过 SCRmn 寄存器的 DAPmn 位进行选择。<br>• DAPmn=0: 在串行时钟开始运行时，开始数据输出。<br>• DAPmn=1: 在串行时钟开始运行的半个时钟前，开始数据输出。                       |            |            |            |
| 时钟相位      | 能通过 SCRmn 寄存器的 CKPmn 位进行选择。<br>• CKPmn=0: 不反相（在 SCK 的上升沿输出数据，下降沿输入数据。）<br>• CKPmn=1: 反相（在 CCK 的上升沿输出数据，下降沿输入数据。）         |            |            |            |
| 数据方向      | MSB 优先或者 LSB 优先                                                                                                          |            |            |            |

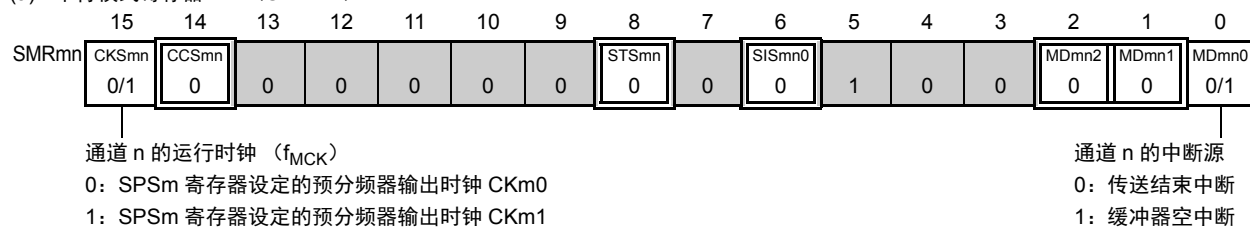
注 必须在满足此条件并且满足电特性的外围功能特性（参照“第 28 章 电特性”或者“第 29 章 电特性”）的范围内使用。

备注 m: 单元号（m=0、1） n: 通道号（n=0～3） mn=00、01、03、10

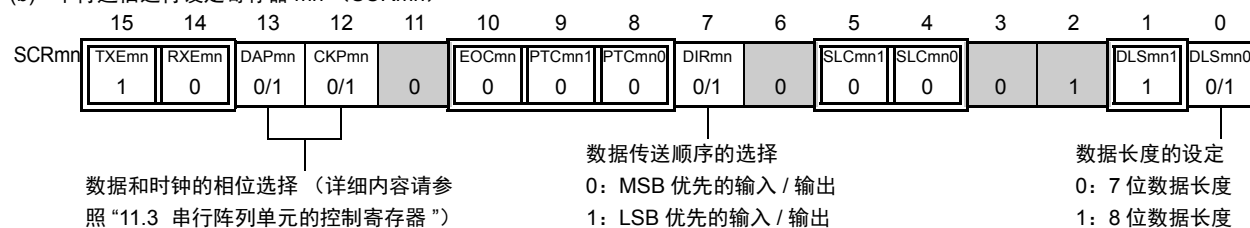
## (1) 寄存器的设定

图 11-25 3 线串行 I/O (CSI00、CSI01、CSI11、CSI20) 主控发送时的寄存器设定内容例子

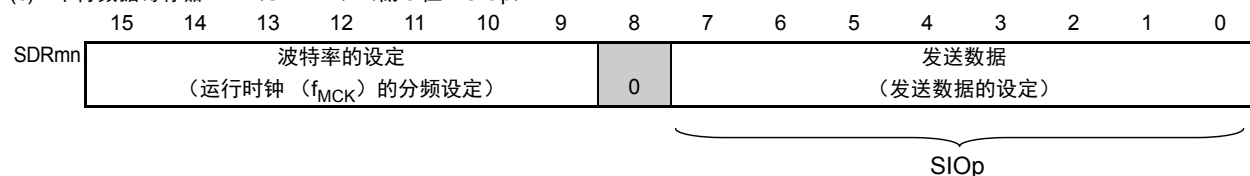
(a) 串行模式寄存器 mn (SMRmn)



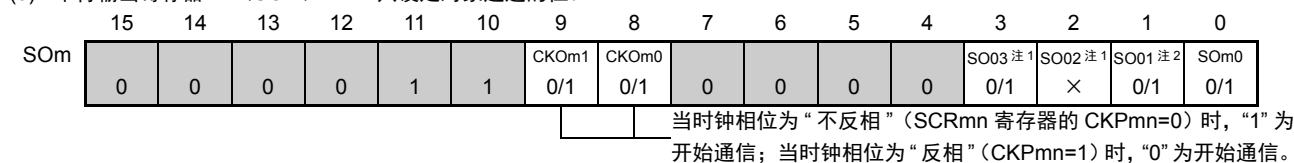
(b) 串行通信运行设定寄存器 mn (SCRmn)



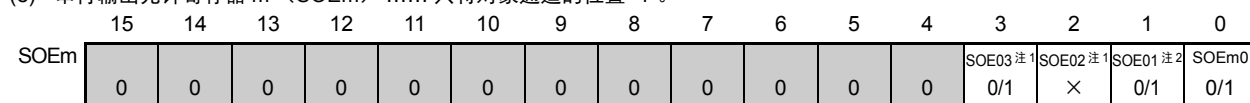
(c) 串行数据寄存器 mn (SDRmn) (低 8 位: SIOp)



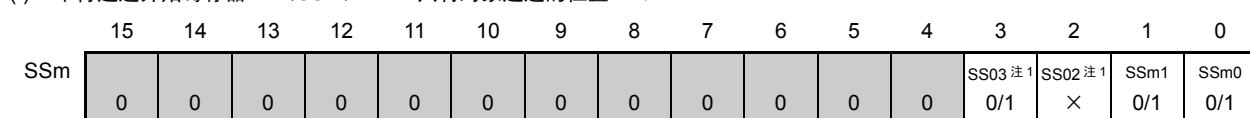
(d) 串行输出寄存器 m (SOM) ..... 只设定对象通道的位。



(e) 串行输出允许寄存器 m (SOEm) ..... 只将对象通道的位置“1”。



(f) 串行通道开始寄存器 m (SSm) ..... 只将对象通道的位置“1”。



注 1. 只限于 30 引脚产品的串行阵列单元 0。

2. 只限于 20、24 引脚产品。

备注 1. m: 单元号 (m=0、1) n: 通道号 (n=0~3) mn=00、01、03、10

p: CSI 号 (p=00、01、11、20)

2. □: 在 CSI 主控发送模式中为固定设定。■: 不能设定 (设定初始值)。

×: 这是在此模式中不能使用的位 (在其他模式中也不使用的情况下, 设定初始值)。

0/1: 根据用户的用途置“0”或者“1”。

## (2) 操作步骤

图 11-26 主控发送的初始设定步骤

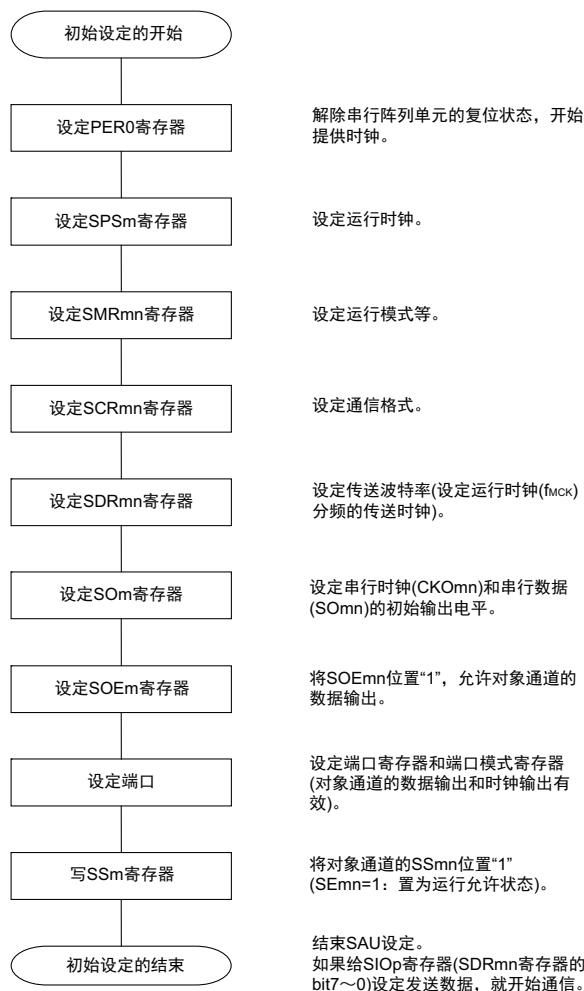


图 11-27 主控发送的中止步骤

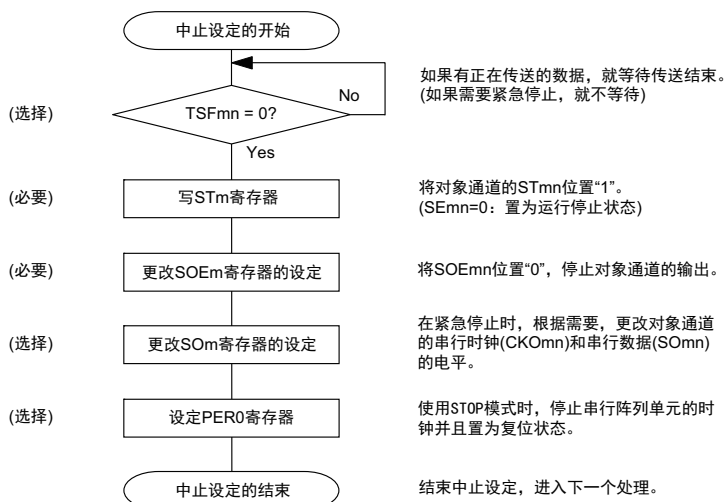




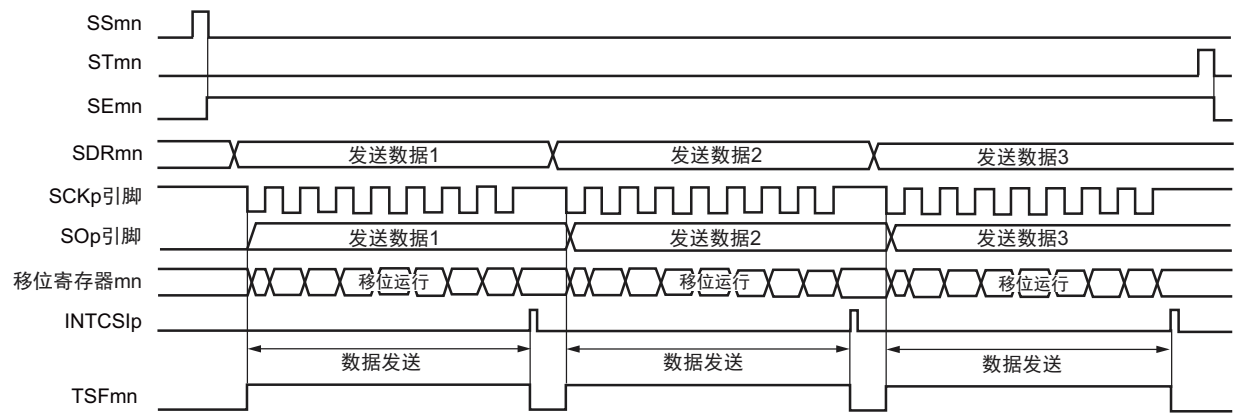
图 11-28 重新开始主控发送的设定步骤



**备注** 如果在中止设定中改写 PER0 来停止提供时钟，就必须在等待通信对象（从属设备）的停止或者通信结束后进行初始设定而不是进行重新开始设定。

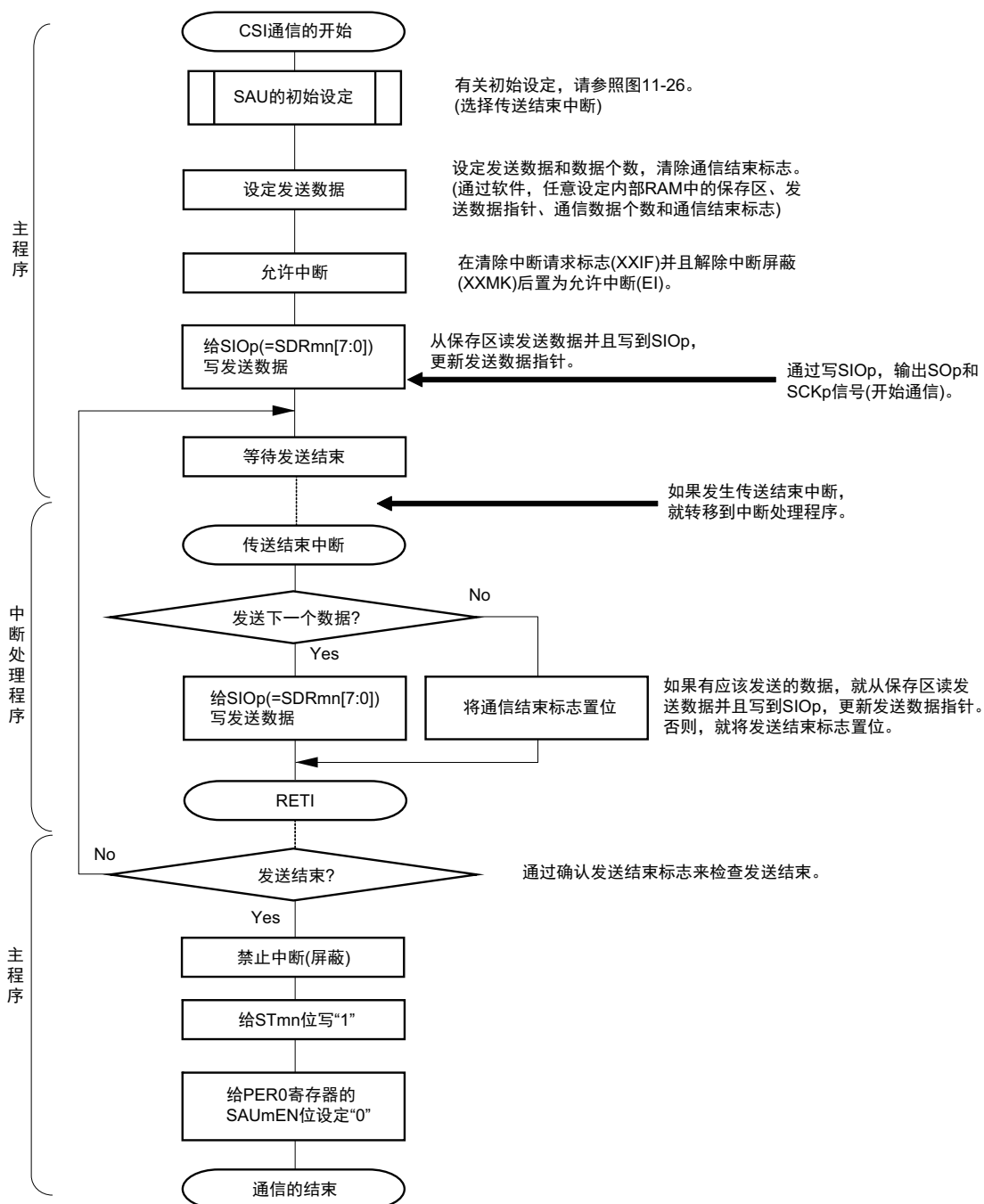
(3) 处理流程（单次发送模式）

图 11-29 主控发送（单次发送模式）的时序图（类型 1：DAPmn=0、CKPmn=0）



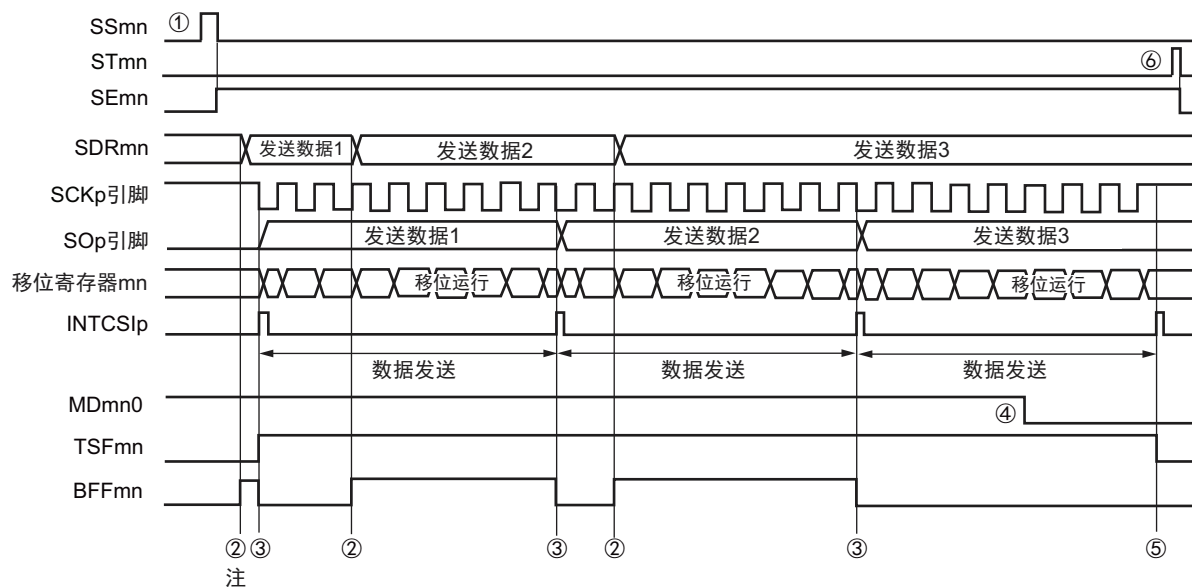
备注 m: 单元号 (m=0、1) n: 通道号 (n=0 ~ 3) mn=00、01、03、10  
p: CSI 号 (p=00、01、11、20)

图 11-30 主控发送（单次发送模式）的流程图



## (4) 处理流程（连续发送模式）

图 11-31 主控发送（连续发送模式）的时序图（类型 1：DAPmn=0、CKPmn=0）

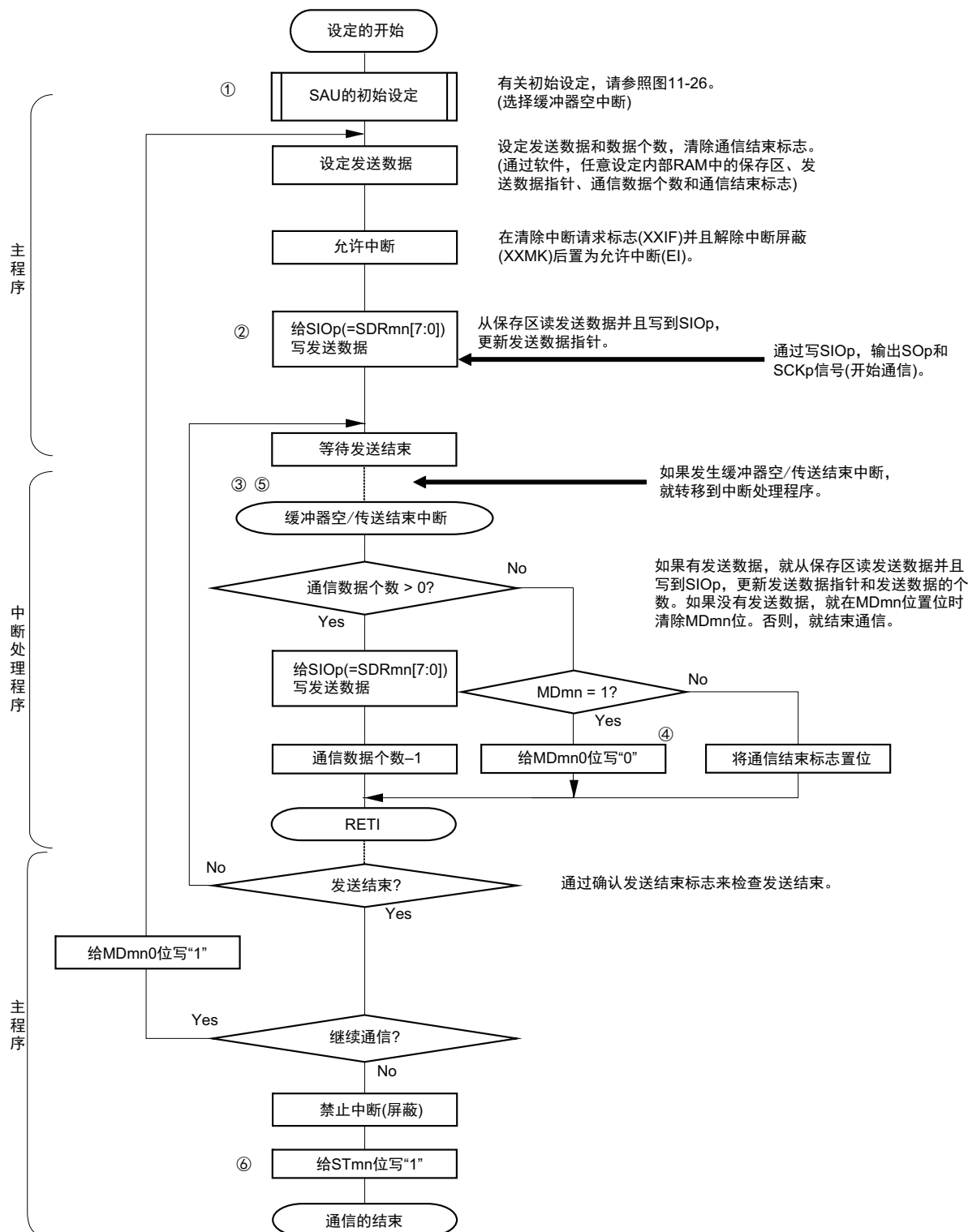


注 如果在串行状态寄存器 mn（SSRmn）的 BFFmn 位为“1”期间（有效数据保存在串行数据寄存器 mn（SDRmn）时）给 SDRmn 寄存器写发送数据，就重写发送数据。

注意 即使在运行中也能改写串行模式寄存器 mn（SMRmn）的 MDmn0 位。但是，为了能赶上最后发送数据的传送结束中断，必须在开始传送最后一位之前进行改写。

备注 m: 单元号 (m=0、1) n: 通道号 (n=0 ~ 3) p: CSI 号 (p=00、01、11、20)  
mn=00、01、03、10

图 11-32 主控发送（连续发送模式）的流程图



备注 图中的①~⑥对应“图 11-31 主控发送（连续发送模式）的时序图”中的①~⑥。

### 11.5.2 主控接收

主控接收是 RL78 微控制器输出传送时钟并且从其他设备接收数据的运行。

| 3 线串行 I/O | CSI00                                                                                                                  | CSI01      | CSI11      | CSI20      |
|-----------|------------------------------------------------------------------------------------------------------------------------|------------|------------|------------|
| 对象通道      | SAU0 的通道 0                                                                                                             | SAU0 的通道 1 | SAU0 的通道 3 | SAU1 的通道 0 |
| 使用的引脚     | SCK00、SI00                                                                                                             | SCK01、SI01 | SCK11、SI11 | SCK20、SI20 |
| 中断        | INTCSI00                                                                                                               | INTCSI01   | INTCSI11   | INTCSI20   |
|           | 可选择传送结束中断（单次传送模式）或者缓冲器空中断（连续传送模式）。                                                                                     |            |            |            |
| 错误检测标志    | 只有溢出错误检测标志（OVFmn）。                                                                                                     |            |            |            |
| 传送数据长度    | 7 位或者 8 位                                                                                                              |            |            |            |
| 传送速率注     | Max. $f_{CLK}/2[Hz]$ （只限 CSI00）， $f_{CLK}/4[Hz]$<br>Min. $f_{CLK}/(2 \times 2^{15} \times 128)[Hz]$ $f_{CLK}$ : 系统时钟频率 |            |            |            |
| 数据相位      | 能通过 SCRmn 寄存器的 DAPmn 位进行选择。<br>• DAPmn=0: 在串行时钟开始运行时，开始数据输出。<br>• DAPmn=1: 在串行时钟开始运行的半个时钟前，开始数据输出。                     |            |            |            |
| 时钟相位      | 能通过 SCRmn 寄存器的 CKPmn 位进行选择。<br>• CKPmn=0: 不反相<br>• CKPmn=1: 反相                                                         |            |            |            |
| 数据方向      | MSB 优先或者 LSB 优先                                                                                                        |            |            |            |

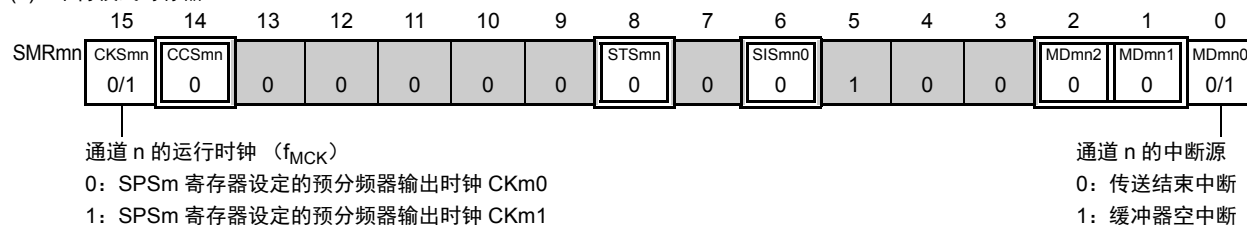
注 必须在满足此条件并且满足电特性的外围功能特性（参照“第 28 章 电特性”或者“第 29 章 电特性”）的范围内使用。

备注 m: 单元号（m=0、1） n: 通道号（n=0～3） mn=00～03、10～13

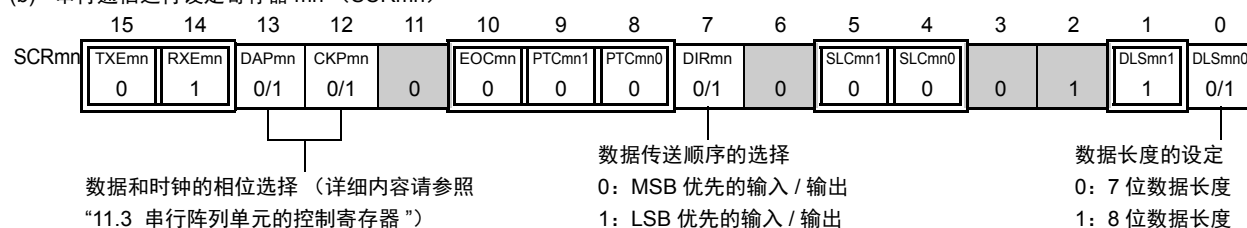
## (1) 寄存器的设定

图 11-33 3 线串行 I/O (CSI00、CSI01、CSI11、CSI20) 主控接收时的寄存器设定内容例子

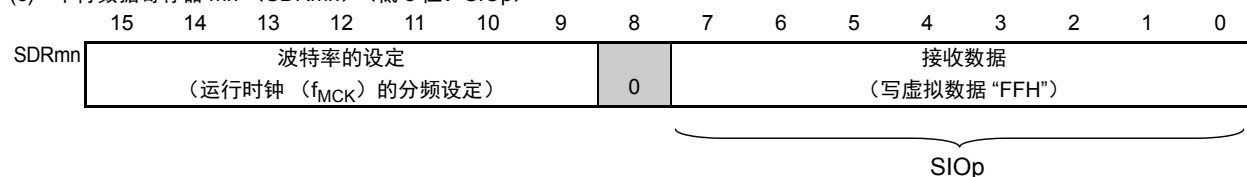
(a) 串行模式寄存器 mn (SMRmn)



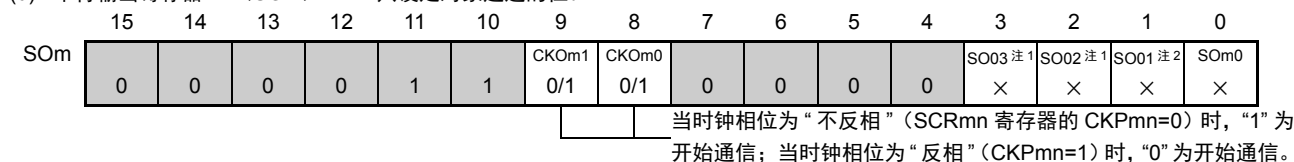
(b) 串行通信运行设定寄存器 mn (SCRmn)



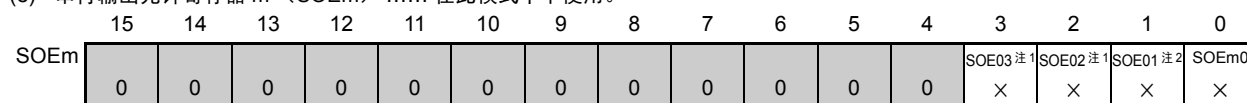
(c) 串行数据寄存器 mn (SDRmn) (低 8 位: SIOp)



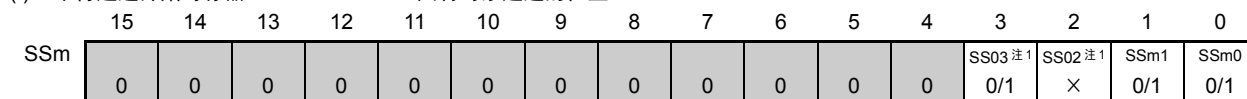
(d) 串行输出寄存器 m (SOM) ..... 只设定对象通道的位。



(e) 串行输出允许寄存器 m (SOEm) ..... 在此模式中不使用。



(f) 串行通道开始寄存器 m (SSm) ..... 只将对象通道的位置“1”。



注 1. 只限于 30 引脚产品的串行阵列单元 0。

2. 只限于 20、24 引脚产品。

备注 1. m: 单元号 (m=0、1) n: 通道号 (n=0~3) p: CSI 号 (p=00、01、11、20) mn=00、01、03、10

2. □: 在 CSI 主控接收模式中为固定设定。■: 不能设定 (设定初始值)。

×: 这是在此模式中不能使用的位 (在其他模式中也不使用的情况下, 设定初始值)。

0/1: 根据用户的用途置“0”或者“1”。

(2) 操作步骤

图 11-34 主控接收的初始设定步骤

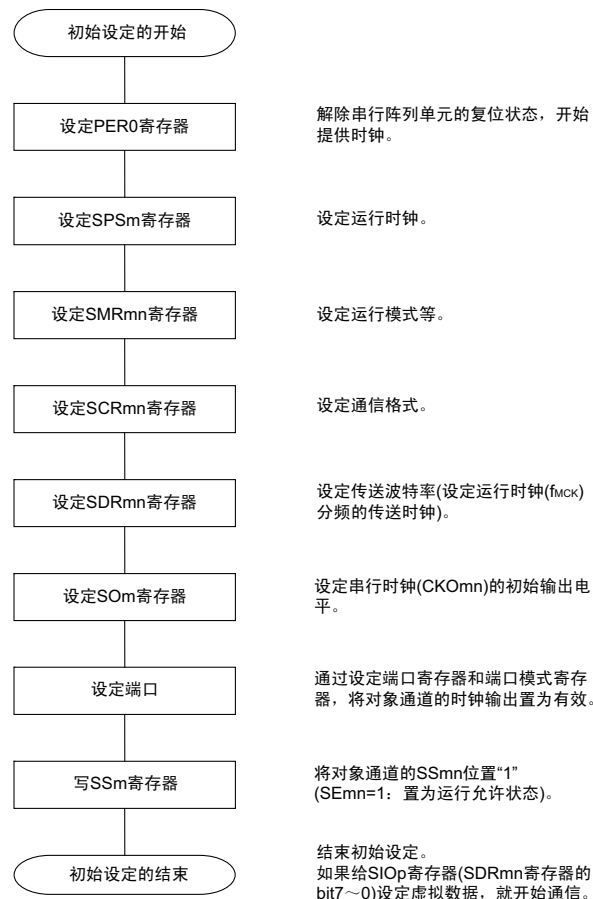


图 11-35 主控接收的中止步骤

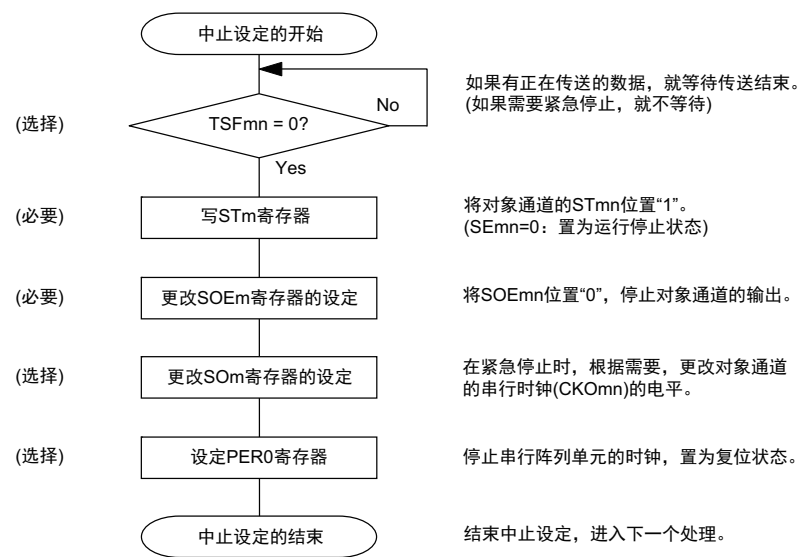
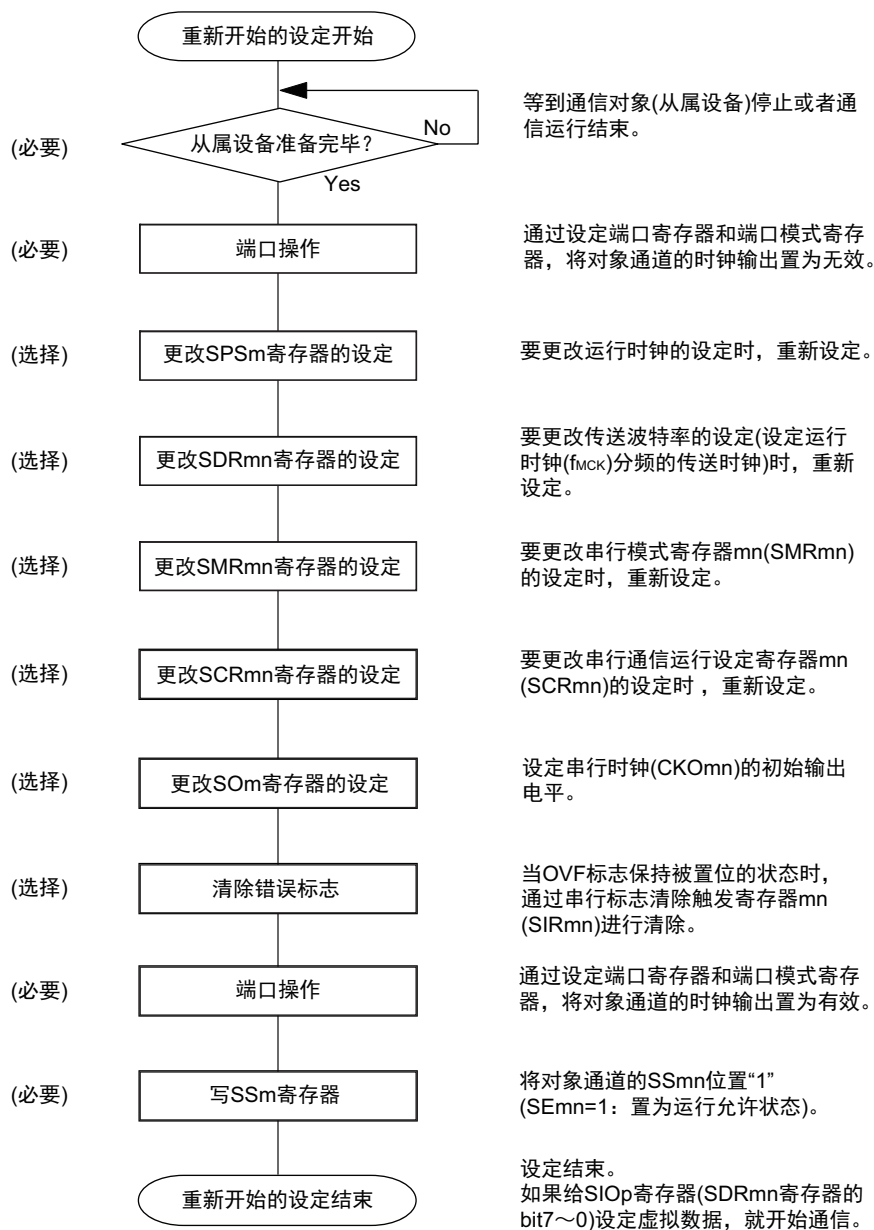




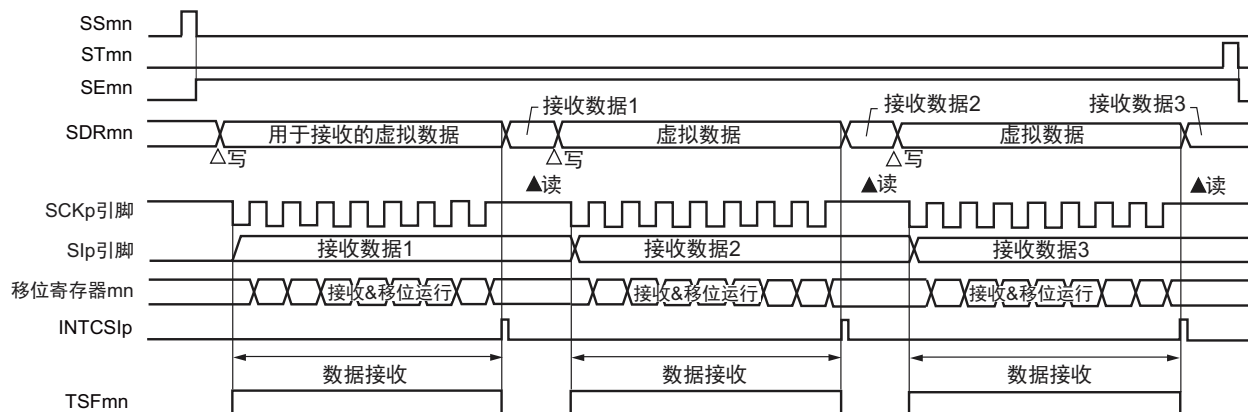
图 11-36 重新开始主控接收的设定步骤



**备注** 如果在中止设定中改写 PER0 来停止提供时钟, 就必须在等待通信对象 (从属设备) 的停止或者通信结束后进行初始设定而不是进行重新开始设定。

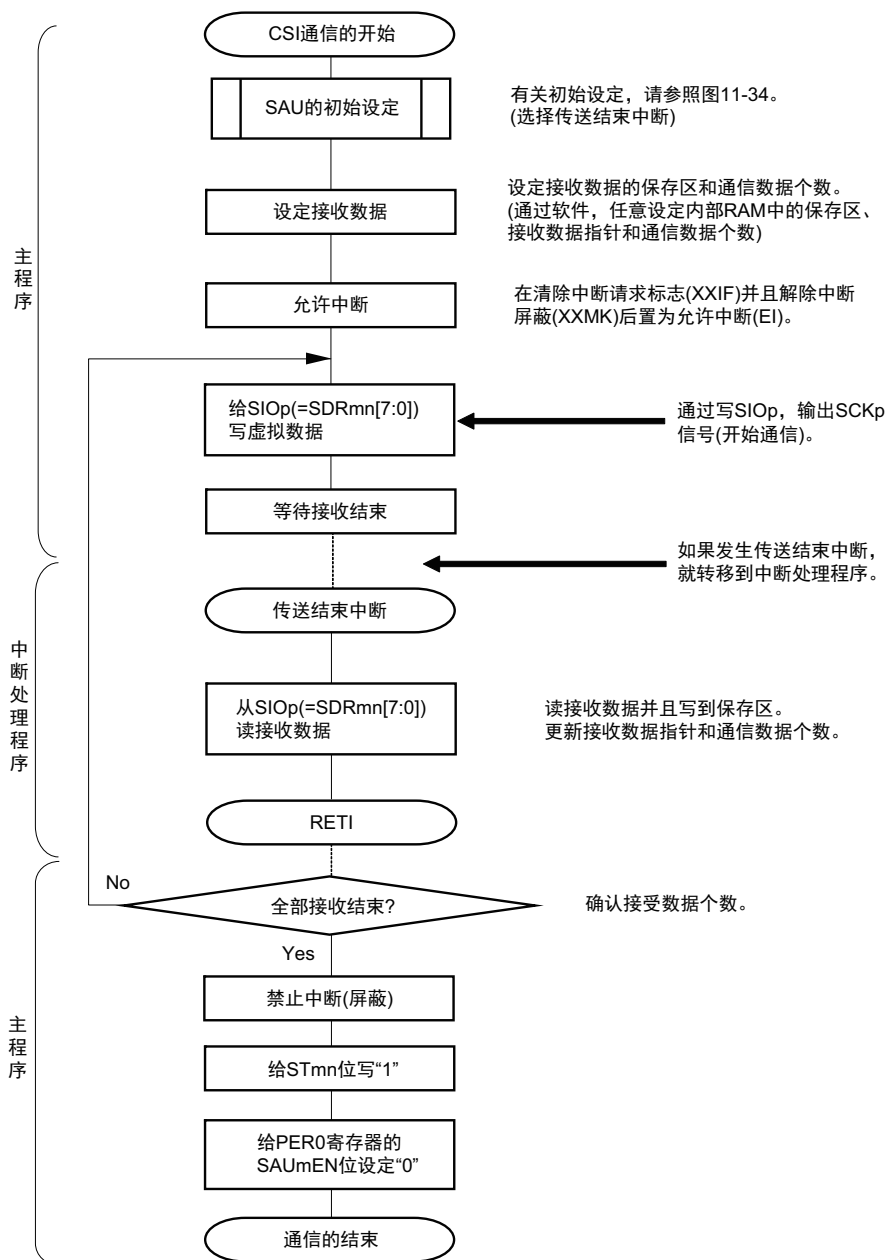
## (3) 处理流程（单次接收模式）

图 11-37 主控接收（单次接收模式）的时序图（类型 1：DAPmn=0、CKPmn=0）



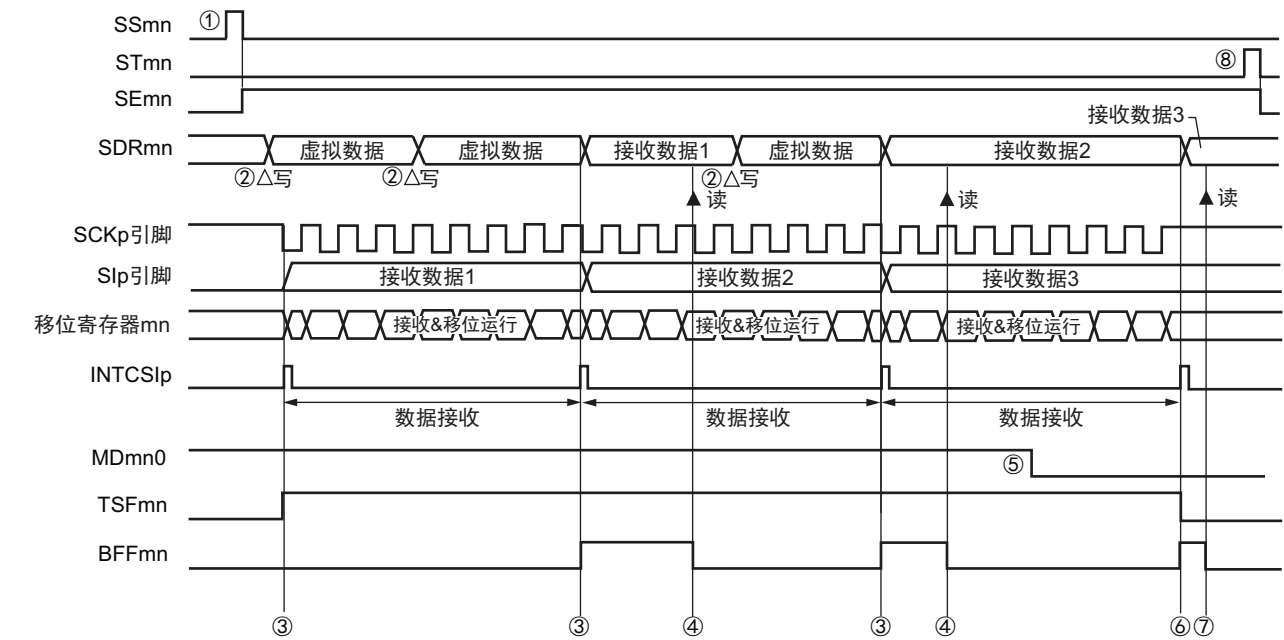
备注 m: 单元号 (m=0、1) n: 通道号 (n=0 ~ 3) p: CSI 号 (p=00、01、11、20)  
mn=00、01、03、10

图 11-38 主控接收（单次接收模式）的流程图



(4) 处理流程（连续接收模式）

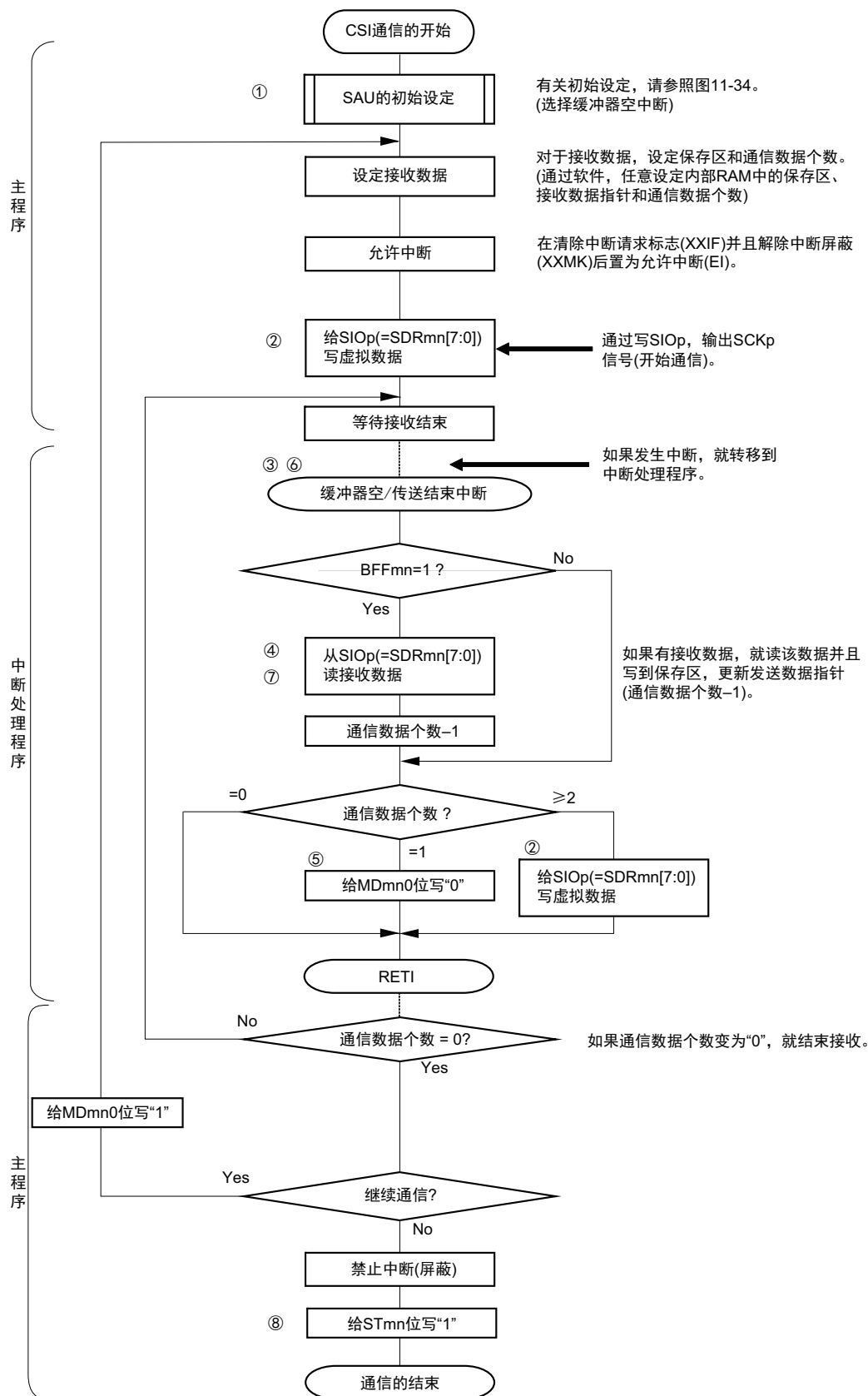
图 11-39 主控接收（连续接收模式）的时序图（类型 1：DAPmn=0、CKPmn=0）



注意 即使在运行过程中也能改写 MDmn0 位。但是，为了能赶上最后接收数据的传送结束中断，必须在开始接收最后一位之前进行改写。

- 备注 1. 图中的①～⑧对应“图 11-40 主控接收（连续接收模式）的流程图”中的①～⑧。
2. m: 单元号 (m=0、1) n: 通道号 (n=0～3) p: CSI 号 (p=00、01、10、11、20)  
mn=00、01、03、10

图 11-40 主控接收（连续接收模式）的流程图



备注 图中的①~⑧对应“图 11-39 主控接收（连续接收模式）的时序图”中的①~⑧。

### 11.5.3 主控的发送和接收

主控的发送和接收是 RL78 微控制器输出传送时钟并且和其他设备进行数据发送和接收的运行。

| 3 线串行 I/O         | CSI00                                                                                                                  | CSI01           | CSI11           | CSI20           |
|-------------------|------------------------------------------------------------------------------------------------------------------------|-----------------|-----------------|-----------------|
| 对象通道              | SAU0 的通道 0                                                                                                             | SAU0 的通道 1      | SAU0 的通道 3      | SAU1 的通道 0      |
| 使用的引脚             | SCK00、SI00、SO00                                                                                                        | SCK01、SI01、SO01 | SCK11、SI11、SO11 | SCK20、SI20、SO20 |
| 中断                | INTCSI00                                                                                                               | INTCSI01        | INTCSI11        | INTCSI20        |
|                   | 可选择传送结束中断（单次传送模式）或者缓冲器空中断（连续传送模式）。                                                                                     |                 |                 |                 |
| 错误检测标志            | 只有溢出错误检测标志（OVFmn）。                                                                                                     |                 |                 |                 |
| 传送数据长度            | 7 位或者 8 位                                                                                                              |                 |                 |                 |
| 传送速率 <sup>注</sup> | Max. $f_{CLK}/2[Hz]$ （只限 CSI00）， $f_{CLK}/4[Hz]$<br>Min. $f_{CLK}/(2 \times 2^{15} \times 128)[Hz]$ $f_{CLK}$ : 系统时钟频率 |                 |                 |                 |
| 数据相位              | 能通过 SCRmn 寄存器的 DAPmn 位进行选择。<br>• DAPmn=0: 在串行时钟开始运行时，开始数据输出。<br>• DAPmn=1: 在串行时钟开始运行的半个时钟前，开始数据输出。                     |                 |                 |                 |
| 时钟相位              | 能通过 SCRmn 寄存器的 CKPmn 位进行选择。<br>• CKPmn=0: 不反相<br>• CKPmn=1: 反相                                                         |                 |                 |                 |
| 数据方向              | MSB 优先或者 LSB 优先                                                                                                        |                 |                 |                 |

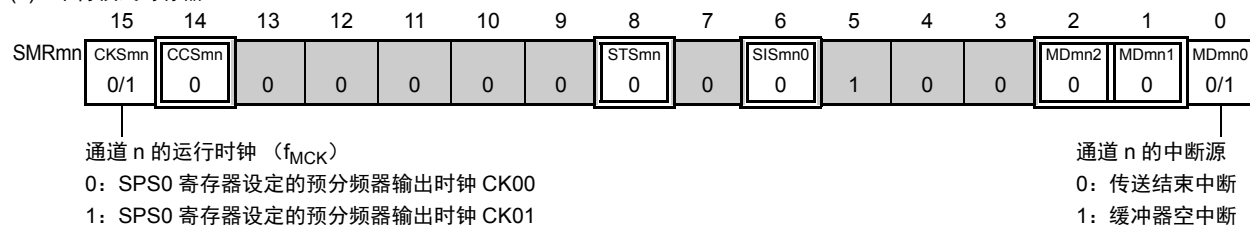
注 必须在满足此条件并且满足电特性的外围功能特性（参照“第 28 章 电特性”或者“第 29 章 电特性”）的范围内使用。

备注 m: 单元号（m=0、1） n: 通道号（n=0～3） mn=00～03、10～13

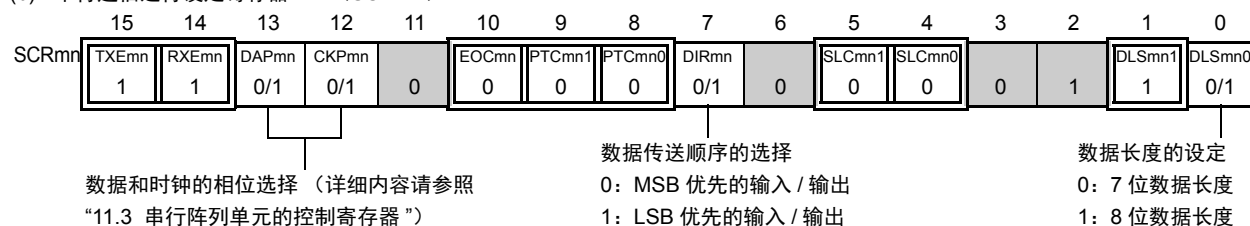
## (1) 寄存器的设定

图 11-41 3 线串行 I/O (CSI00、CSI01、CSI11、CSI20) 主控发送和接收时的寄存器设定内容例子

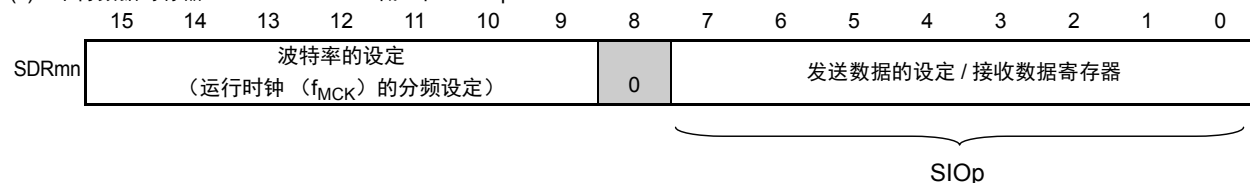
(a) 串行模式寄存器 mn (SMRmn)



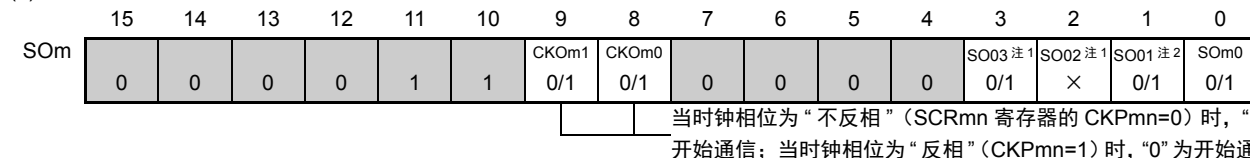
(b) 串行通信运行设定寄存器 mn (SCRmn)



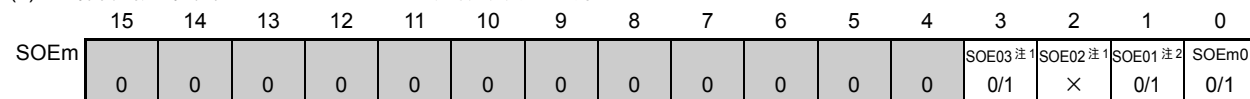
(c) 串行数据寄存器 mn (SDRmn) (低 8 位: SIOp)



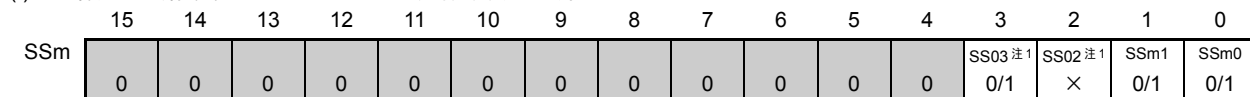
(d) 串行输出寄存器 m (SOM) ..... 只设定对象通道的位。



(e) 串行输出允许寄存器 m (SOEm) ..... 只将对象通道的位置“1”。



(f) 串行通道开始寄存器 m (SSm) ..... 只将对象通道的位置“1”。



注 1. 只限于 30 引脚产品的串行阵列单元 0。

2. 只限于 20、24 引脚产品。

备注 1. m: 单元号 (m=0、1) n: 通道号 (n=0~3) p: CSI 号 (p=00、01、11、20)

mn=00、01、03、10

2.   : 在 CSI 主控发送和接收模式中为固定设定。  : 不能设定 (设定初始值)。

×: 这是在此模式中不能使用的位 (在其他模式中也不使用的情况下, 设定初始值)。

0/1: 根据用户的用途置“0”或者“1”。

(2) 操作步骤

图 11-42 主控发送和接收的初始设定步骤

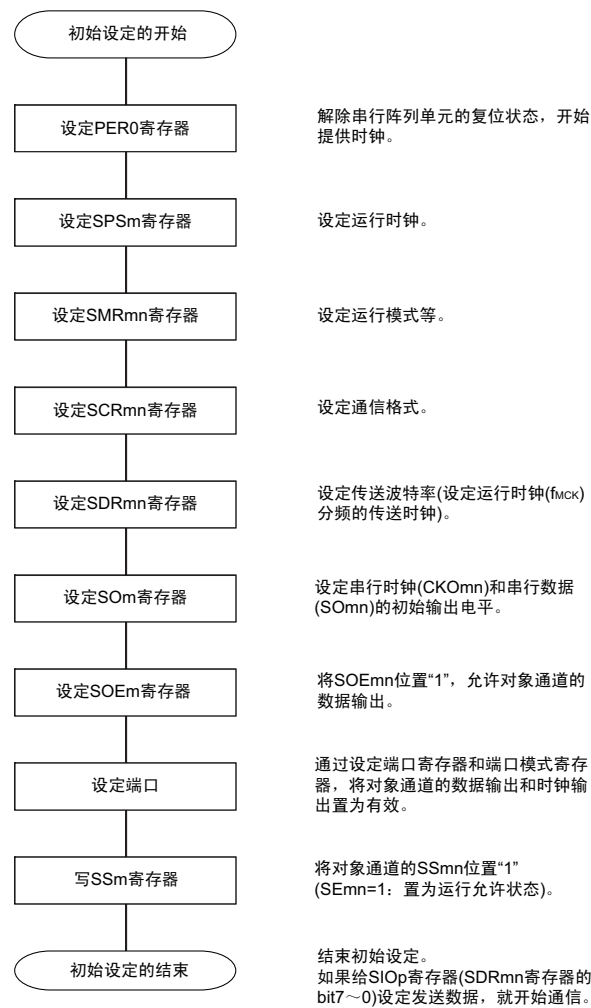


图 11-43 主控发送和接收的中止步骤

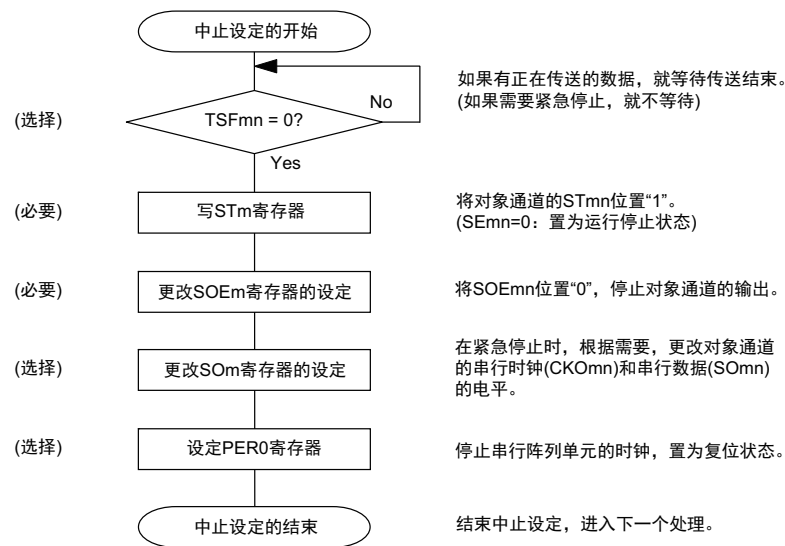




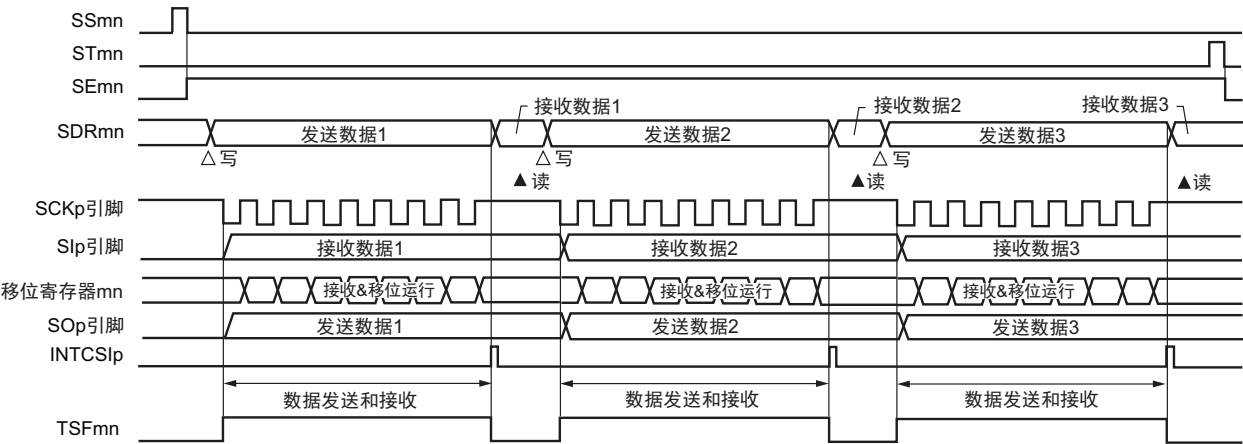
图 11-44 重新开始主控发送和接收的设定步骤



**备注** 如果在中止设定中改写 PER0 来停止提供时钟，就必须在等待通信对象（从属设备）的停止或者通信结束后进行初始设定而不是进行重新开始设定。

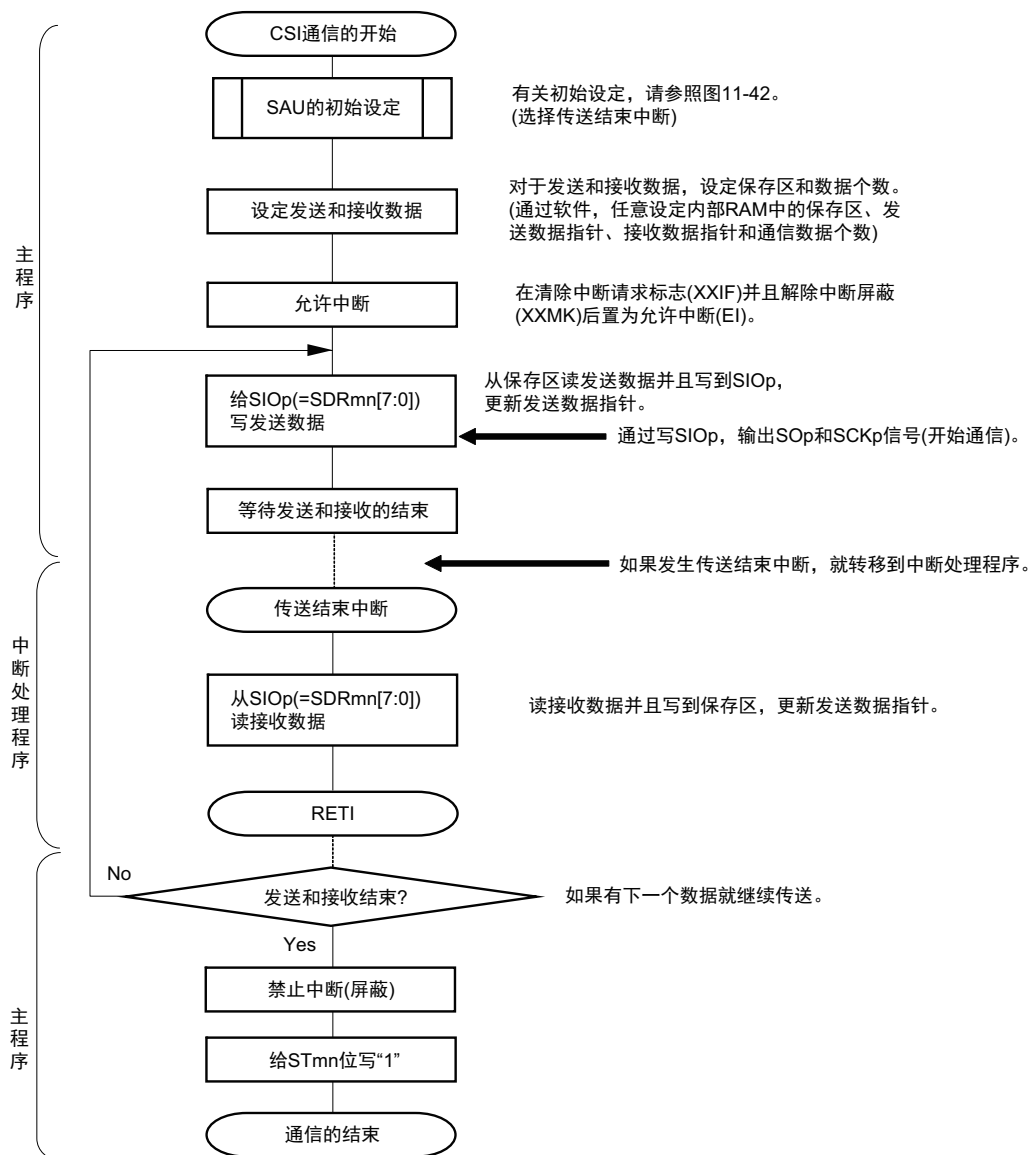
(3) 处理流程（单次发送和接收模式）

图 11-45 主控发送和接收（单次发送和接收模式）的时序图（类型 1：DAPmn=0、CKPmn=0）



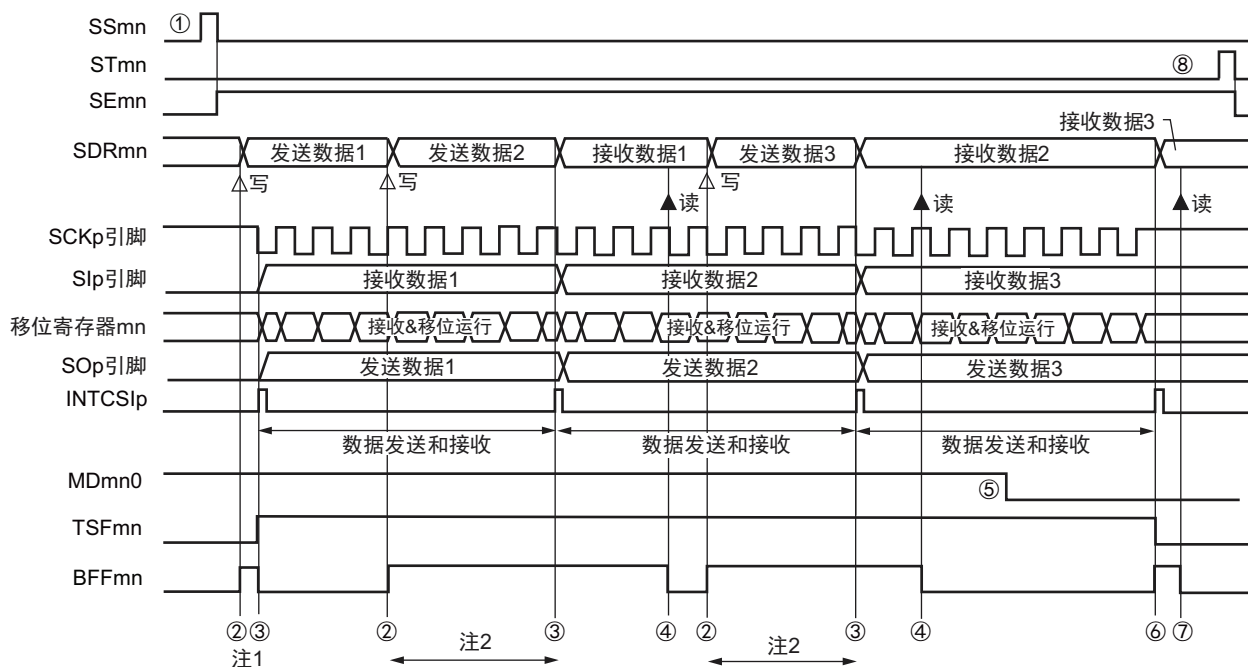
备注 m: 单元号 (m=0、1) n: 通道号 (n=0 ~ 3) p: CSI 号 (p=00、01、11、20)  
mn=00、01、03、10

图 11-46 主控发送和接收（单次发送和接收模式）的流程图



## (4) 处理流程（连续发送和接收模式）

图 11-47 主控发送和接收（连续发送和接收模式）的时序图（类型 1：DAPmn=0、CKPmn=0）



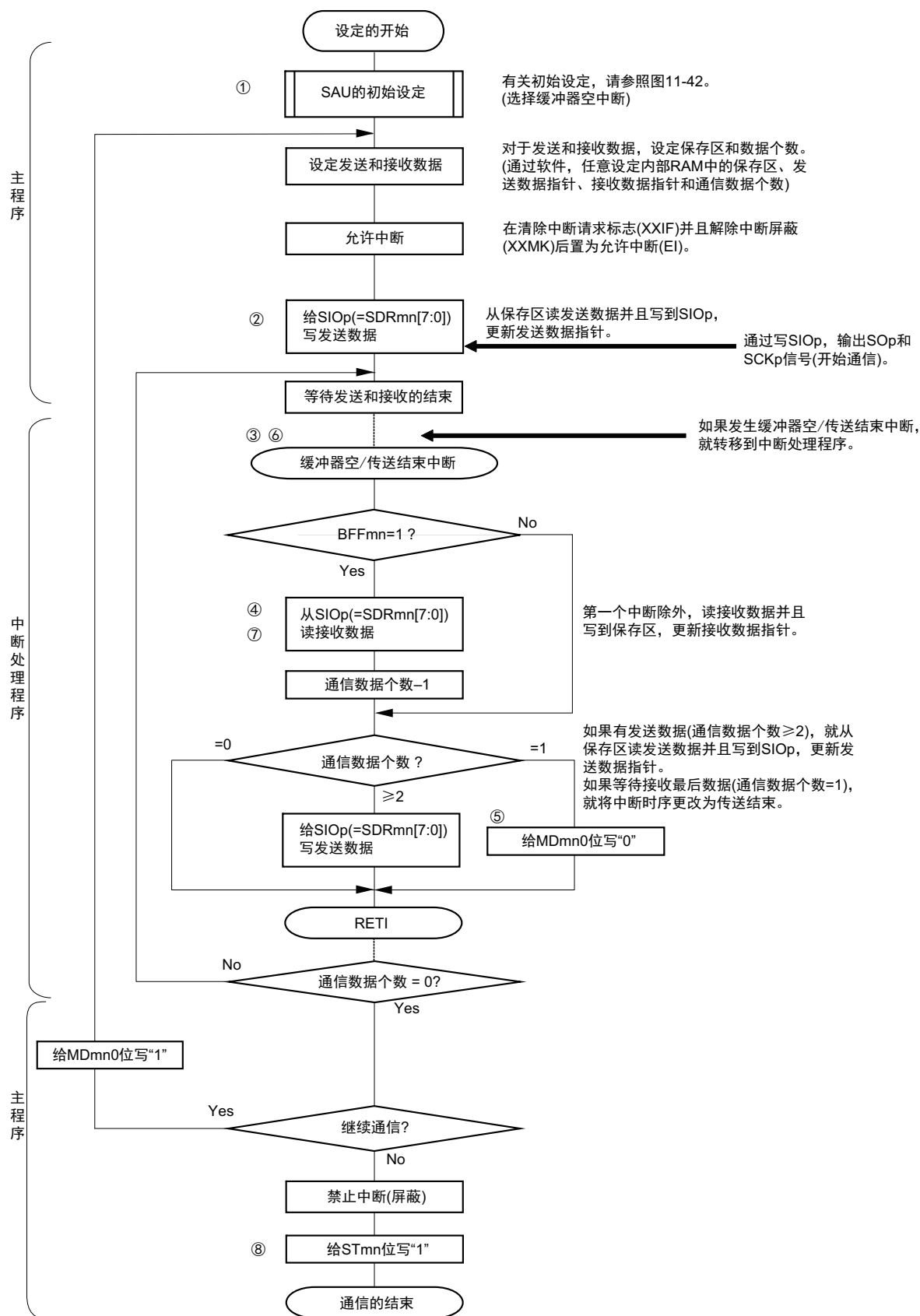
- 注 1. 如果在串行状态寄存器 mn（SSRmn）的 BFFmn 位为“1”期间（有效数据保存在串行数据寄存器 mn（SDRmn）时）给 SDRmn 寄存器写发送数据，就重写发送数据。
2. 如果在此期间读取 SDRmn 寄存器，就能读发送数据。此时，不影响传送运行。

注意 即使在运行中也能改写串行模式寄存器 mn（SMRmn）的 MDmn0 位。但是，为了能赶上最后发送数据的传送结束中断，必须在开始传送最后一位之前进行改写。

备注 1. 图中的①～⑧对应“图 11-48 主控发送和接收（连续发送和接收模式）的流程图”中的①～⑧。

2. m: 单元号 (m=0、1) n: 通道号 (n=0～3) mn=00、01、03、10  
p: CSI 号 (p=00、01、11、20)

图 11-48 主控发送和接收（连续发送和接收模式）的流程图



备注 图中的①~⑧对应“图 11-47 主控发送和接收（连续发送和接收模式）的时序图”中的①~⑧。

### 11.5.4 从属发送

从属发送是在从其他设备输入传送时钟的状态下 RL78 微控制器将数据发送给其他设备的运行。

| 3 线串行 I/O | CSI00                                                                                                | CSI01      | CSI11      | CSI20      |
|-----------|------------------------------------------------------------------------------------------------------|------------|------------|------------|
| 对象通道      | SAU0 的通道 0                                                                                           | SAU0 的通道 1 | SAU0 的通道 3 | SAU1 的通道 0 |
| 使用的引脚     | SCK00、SO00                                                                                           | SCK01、SO01 | SCK11、SO11 | SCK20、SO20 |
| 中断        | INTCSI00                                                                                             | INTCSI01   | INTCSI11   | INTCSI20   |
|           | 可选择传送结束中断（单次传送模式）或者缓冲器空中断（连续传送模式）。                                                                   |            |            |            |
| 错误检测标志    | 只有溢出错误检测标志（OVFmn）。                                                                                   |            |            |            |
| 传送数据长度    | 7 位或者 8 位                                                                                            |            |            |            |
| 传送速率      | Max. $f_{MCK}/6[Hz]$ 注 1、2                                                                           |            |            |            |
| 数据相位      | 能通过 SCRmn 寄存器的 DAPmn 位进行选择。<br>• DAPmn=0: 在串行时钟开始运行时, 开始数据输出。<br>• DAPmn=1: 在串行时钟开始运行的半个时钟前, 开始数据输出。 |            |            |            |
| 时钟相位      | 能通过 SCRmn 寄存器的 CKPmn 位进行选择。<br>• CKPmn=0: 不反相<br>• CKPmn=1: 反相                                       |            |            |            |
| 数据方向      | MSB 优先或者 LSB 优先                                                                                      |            |            |            |

注 1. 因为在内部对 SCK00、SCK01、SCK11、SCK20 引脚输入的外部串行时钟进行采样后使用, 所以最大传送速率为  $f_{MCK}/6[Hz]$ 。

2. 必须在满足此条件并且满足电特性的外围功能特性（参照“第28章 电特性”或者“第29章 电特性”）的范围内使用。

备注 1.  $f_{MCK}$ : 对象通道的运行时钟频率

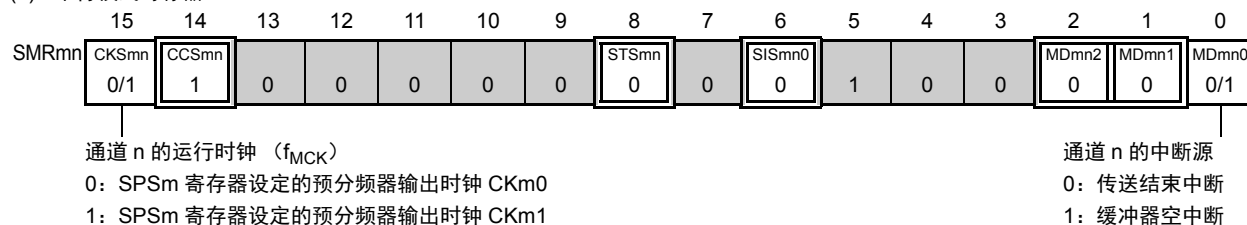
$f_{SCK}$ : 串行时钟频率

2. m: 单元号 (m=0、1) n: 通道号 (n=0 ~ 3) mn=00、01、03、10

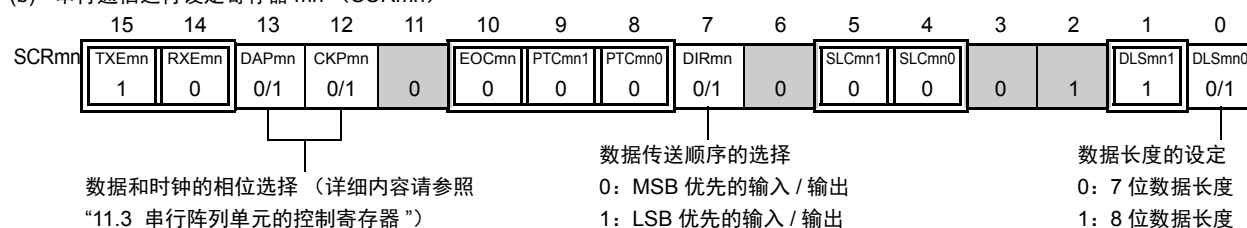
## (1) 寄存器的设定

图 11-49 3 线串行 I/O (CSI00、CSI01、CSI11、CSI20) 从属发送时的寄存器设定内容例子

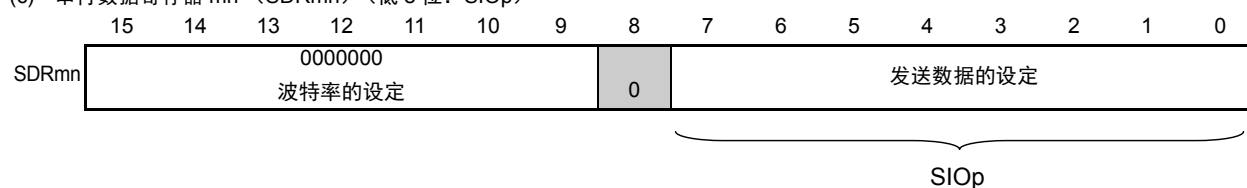
(a) 串行模式寄存器 mn (SMRmn)



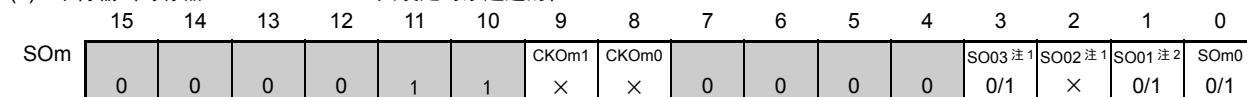
(b) 串行通信运行设定寄存器 mn (SCRmn)



(c) 串行数据寄存器 mn (SDRmn) (低 8 位: SIOp)



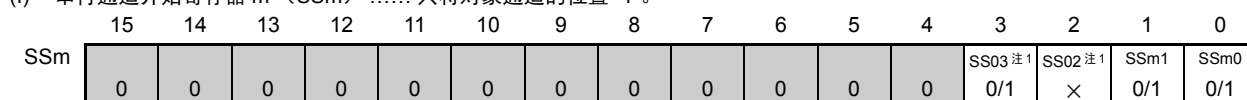
(d) 串行输出寄存器 m (SOM) ..... 只设定对象通道的位。



(e) 串行输出允许寄存器 m (SOEm) ..... 只将对象通道的位置“1”。



(f) 串行通道开始寄存器 m (SSm) ..... 只将对象通道的位置“1”。



注 1. 只限于 30 引脚产品的阵列单元 0。

2. 只限于 20、24 引脚产品。

备注 1. m: 单元号 (m=0、1) n: 通道号 (n=0~3) p: CSI 号 (p=00、01、11、20)  
 mn=00、01、03、10

2.   : 在 CSI 从属发送模式中为固定设定。  : 不能设定 (设定初始值)。

×: 这是在此模式中不能使用的位 (在其他模式中也不使用的情况下, 设定初始值)。

0/1: 根据用户的用途置“0”或者“1”。

(2) 操作步骤

图 11-50 从属发送的初始设定步骤

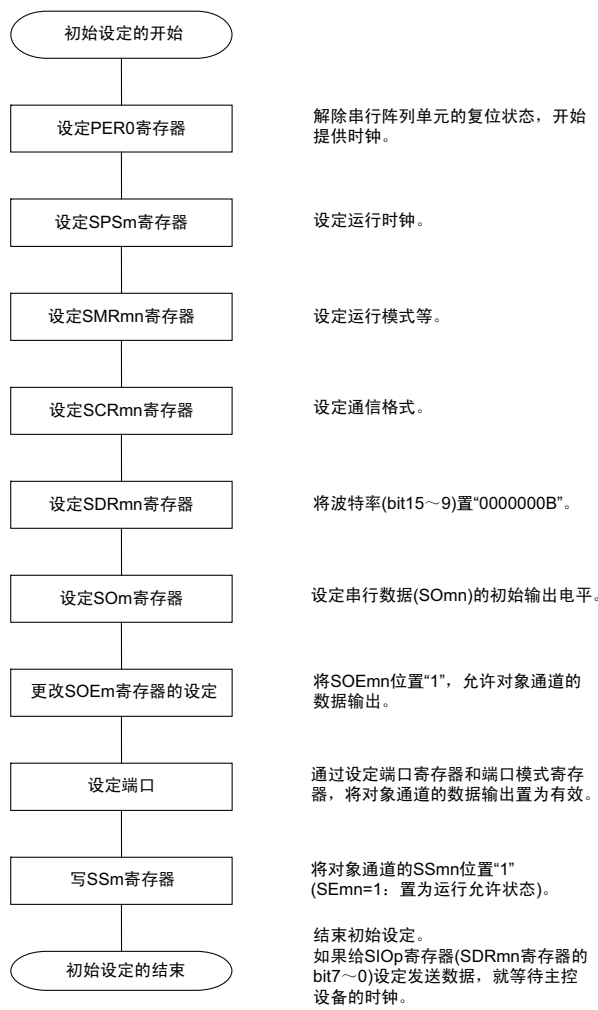


图 11-51 从属发送的中止步骤

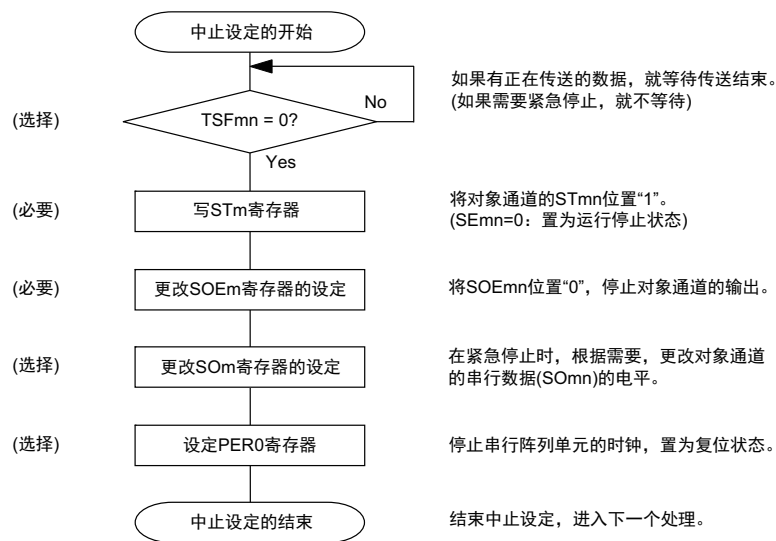
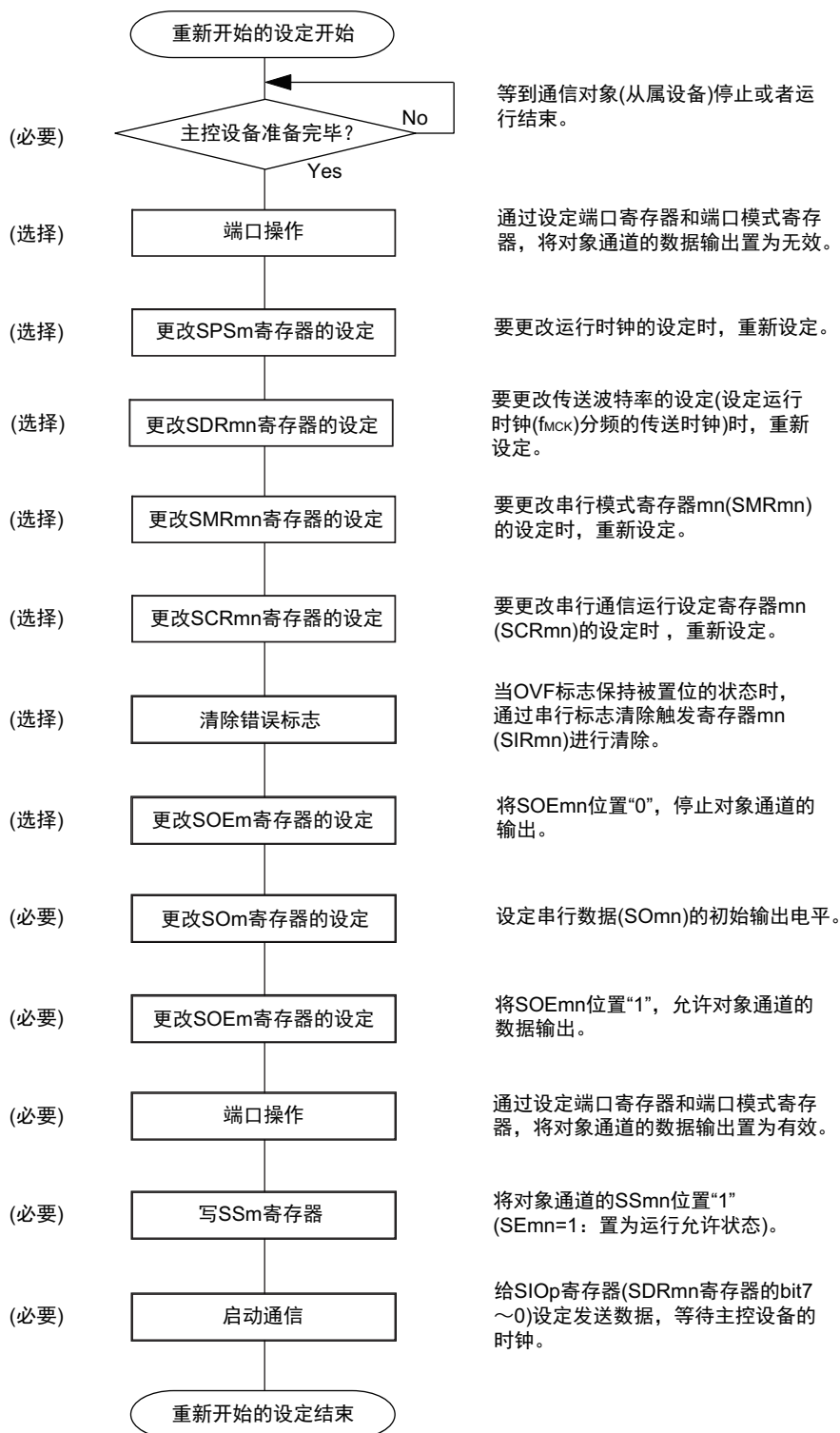




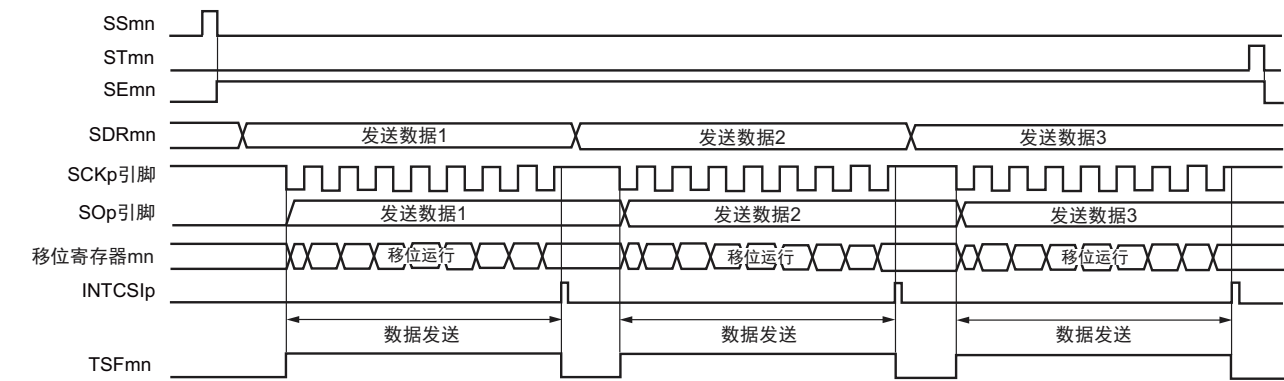
图 11-52 重新开始从属发送的设定步骤



备注 如果在中止设定中改写 PER0 来停止提供时钟，就必须在等待通信对象（主控设备）的停止或者通信结束后进行初始设定而不是进行重新开始的设定。

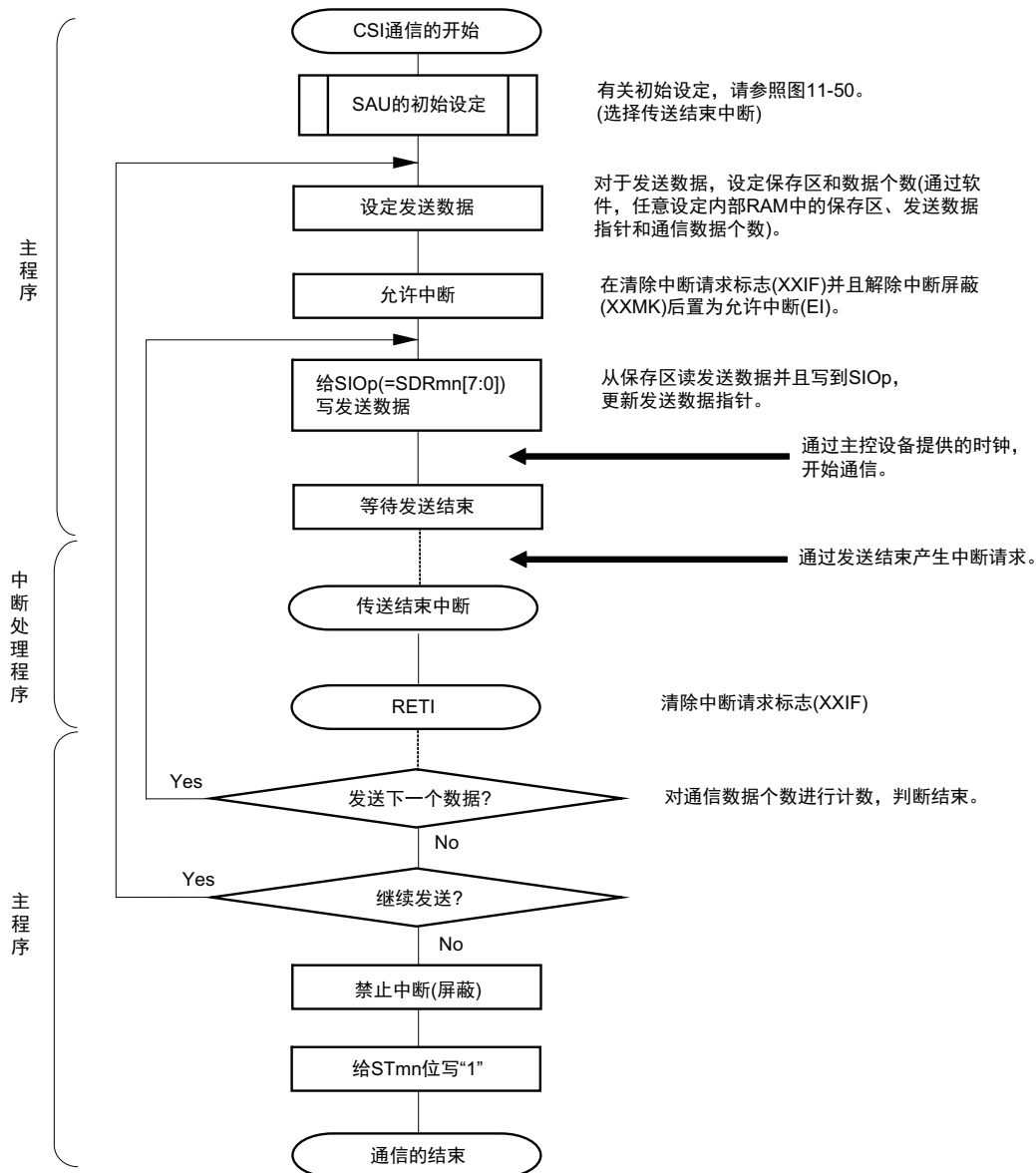
(3) 处理流程（单次发送模式）

图 11-53 从属发送（单次发送模式）的时序图（类型 1：DAPmn=0、CKPmn=0）



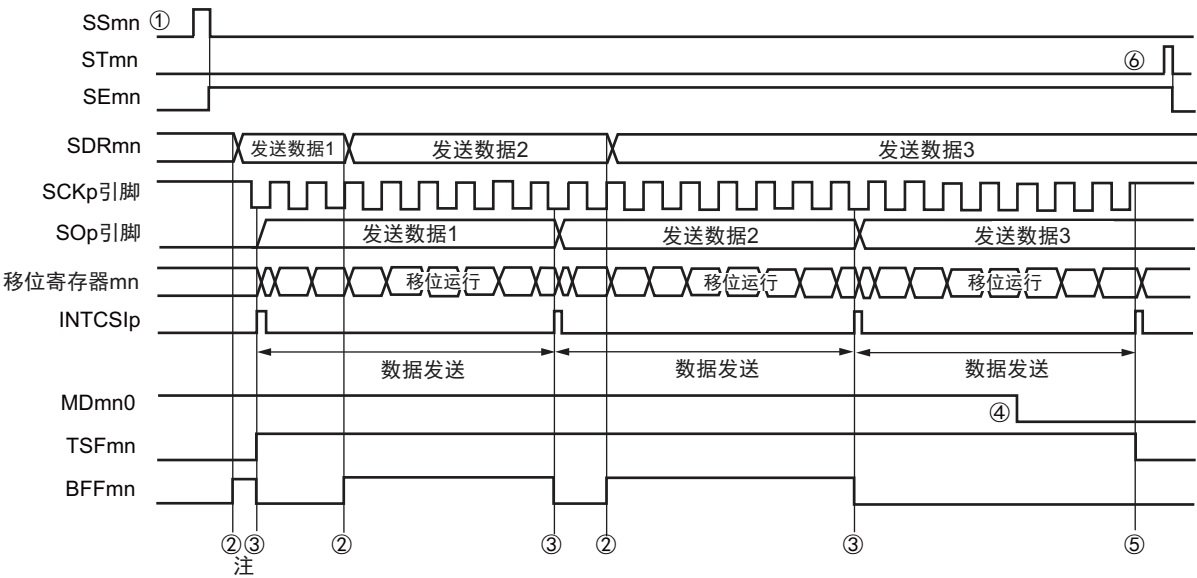
备注 m: 单元号 (m=0、1) n: 通道号 (n=0 ~ 3) p: CSI 号 (p=00、01、11、20)  
mn=00、01、03、10

图 11-54 从属发送（单次发送模式）的流程图



(4) 处理流程（连续发送模式）

图 11-55 从属发送（连续发送模式）的时序图（类型 1：DAPmn=0、CKPmn=0）

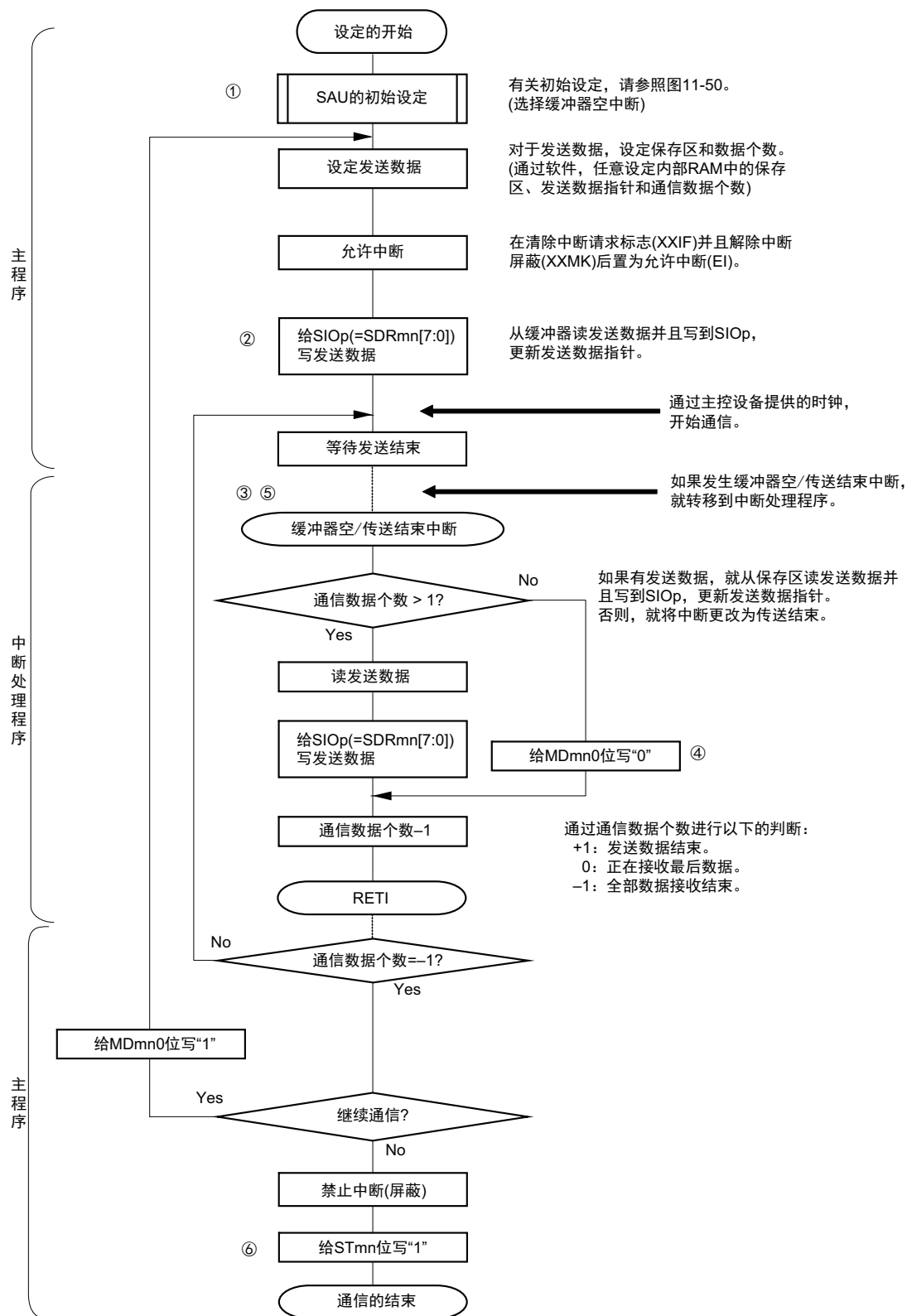


注 如果在串行状态寄存器 mn（SSRmn）的 BFFmn 位为“1”期间（有效数据保存在串行数据寄存器 mn（SDRmn）时）给 SDRmn 寄存器写发送数据，就重写发送数据。

注意 即使在运行中也能改写串行模式寄存器 mn（SMRmn）的 MDmn0 位。但是，必须在开始传送最后一位之前进行改写。

备注 m: 单元号（m=0、1） n: 通道号（n=0～3） p: CSI 号（p=00、01、11、20）  
mn=00、01、03、10

图 11-56 从属发送（连续发送模式）的流程图



备注 图中的①~⑥对应“图 11-55 从属发送（连续发送模式）的时序图”中的①~⑥。

## 11.5.5 从属接收

从属接收是在其他设备输入传送时钟的状态下 RL78 微控制器从其他设备接收数据的运行。

| 3 线串行 I/O | CSI00                                                                                                | CSI01      | CSI11      | CSI20      |
|-----------|------------------------------------------------------------------------------------------------------|------------|------------|------------|
| 对象通道      | SAU0 的通道 0                                                                                           | SAU0 的通道 1 | SAU0 的通道 3 | SAU1 的通道 0 |
| 使用的引脚     | SCK00、SI00                                                                                           | SCK01、SI01 | SCK11、SI11 | SCK20、SI20 |
| 中断        | INTCSI00                                                                                             | INTCSI01   | INTCSI11   | INTCSI20   |
|           | 只限于传送结束中断（禁止设定缓冲器空中断）。                                                                               |            |            |            |
| 错误检测标志    | 只有溢出错误检测标志（OVFmn）。                                                                                   |            |            |            |
| 传送数据长度    | 7 位或者 8 位                                                                                            |            |            |            |
| 传送速率      | Max. $f_{MCK}/6[\text{Hz}]$ 注 1、2                                                                    |            |            |            |
| 数据相位      | 能通过 SCRmn 寄存器的 DAPmn 位进行选择。<br>• DAPmn=0: 在串行时钟开始运行时, 开始数据输出。<br>• DAPmn=1: 在串行时钟开始运行的半个时钟前, 开始数据输出。 |            |            |            |
| 时钟相位      | 能通过 SCRmn 寄存器的 CKPmn 位进行选择。<br>• CKPmn=0: 不反相<br>• CKPmn=1: 反相                                       |            |            |            |
| 数据方向      | MSB 优先或者 LSB 优先                                                                                      |            |            |            |

注 1. 因为在内部对 SCK00、SCK01、SCK11、SCK20 引脚输入的外部串行时钟进行采样后使用, 所以最大传送速率为  $f_{MCK}/6[\text{Hz}]$ 。

2. 必须在满足此条件并且满足电特性的外围功能特性（参照“第28章 电特性”或者“第29章 电特性”）的范围内使用。

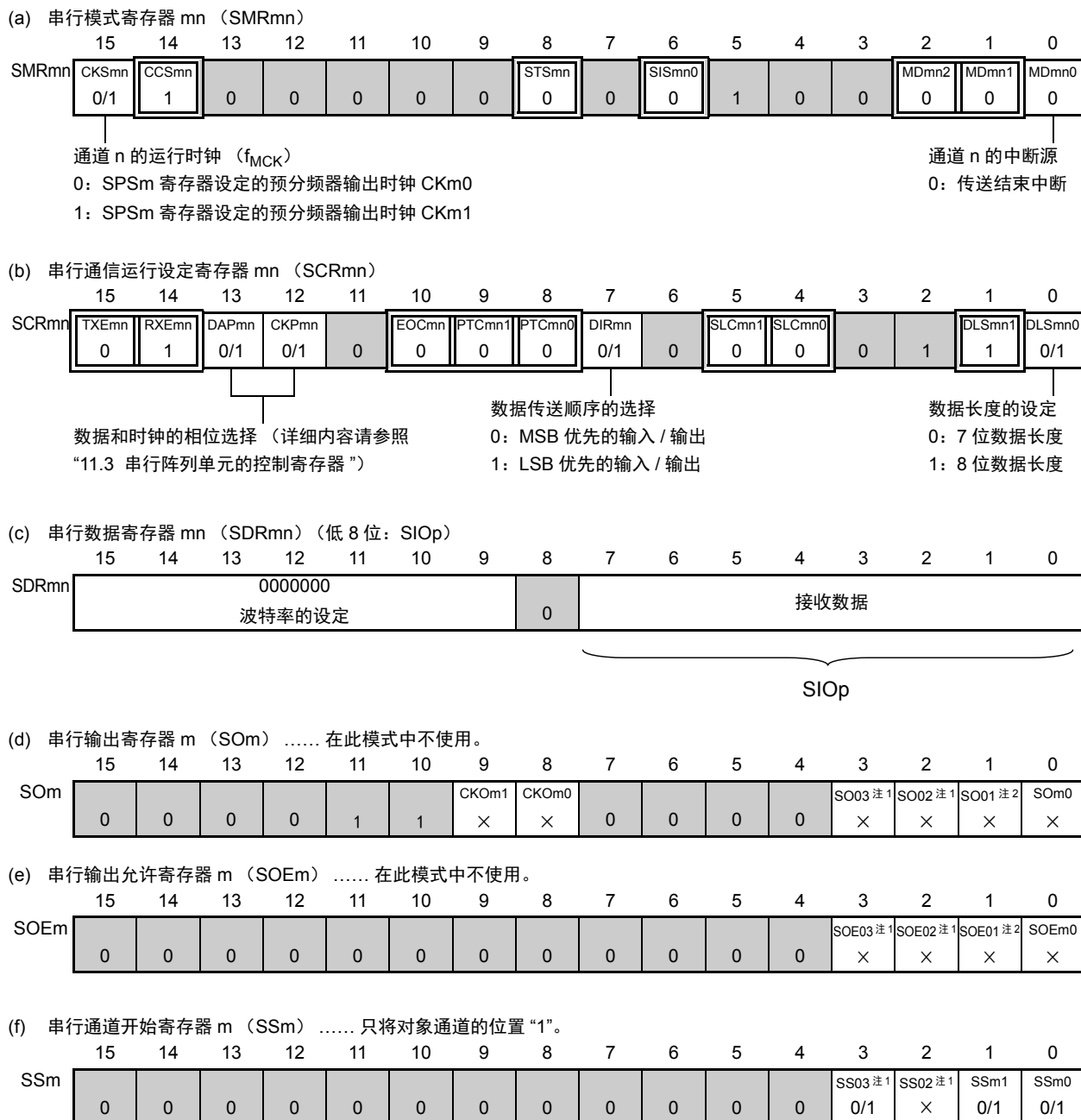
备注 1.  $f_{MCK}$ : 对象通道的运行时钟频率

$f_{SCK}$ : 串行时钟频率

2. m: 单元号 (m=0、1) n: 通道号 (n=0 ~ 3) mn=00、01、03、10

## (1) 寄存器的设定

图 11-57 3 线串行 I/O (CSI00、CSI01、CSI11、CSI20) 从属接收时的寄存器设定内容例子



注 1. 只限于 30 引脚产品的串行阵列单元 0。

2. 只限于 20、24 引脚产品。

备注 1. m: 单元号 (m=0、1) n: 通道号 (n=0~3) p: CSI 号 (p=00、01、11、20)  
 mn=00、01、03、10

2.   : 在 CSI 从属接收模式中为固定设定。  : 不能设定 (设定初始值)。

×: 这是在此模式中不能使用的位 (在其他模式中也不使用的情况下, 设定初始值)。

0/1: 根据用户的用途置“0”或者“1”。

(2) 操作步骤

图 11-58 从属接收的初始设定步骤

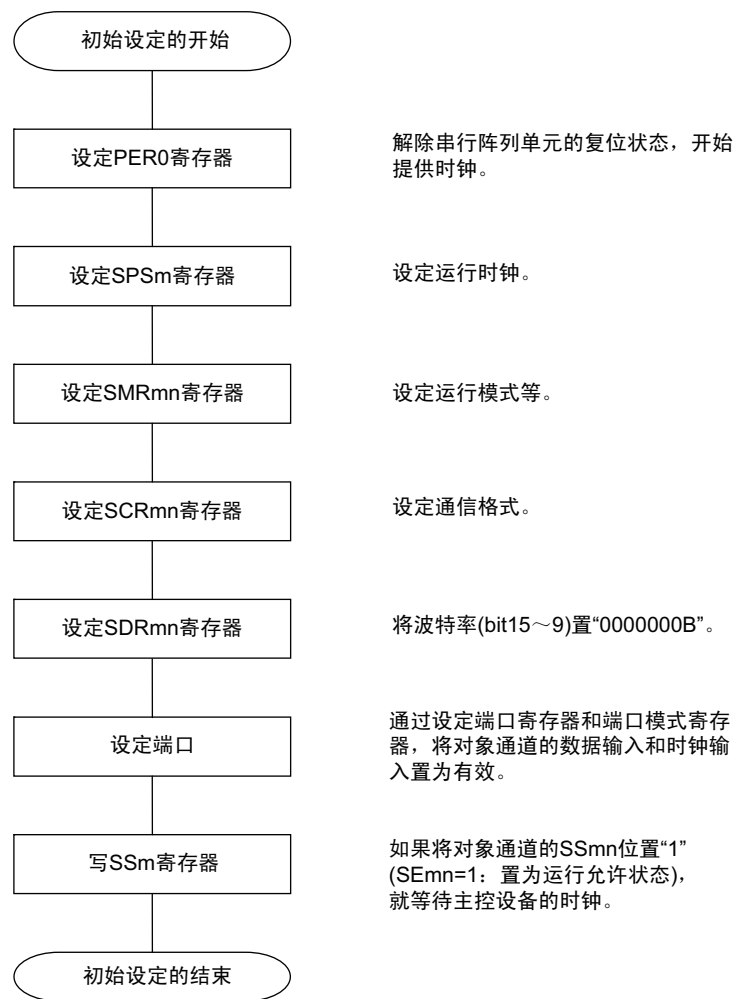


图 11-59 从属接收的中止步骤

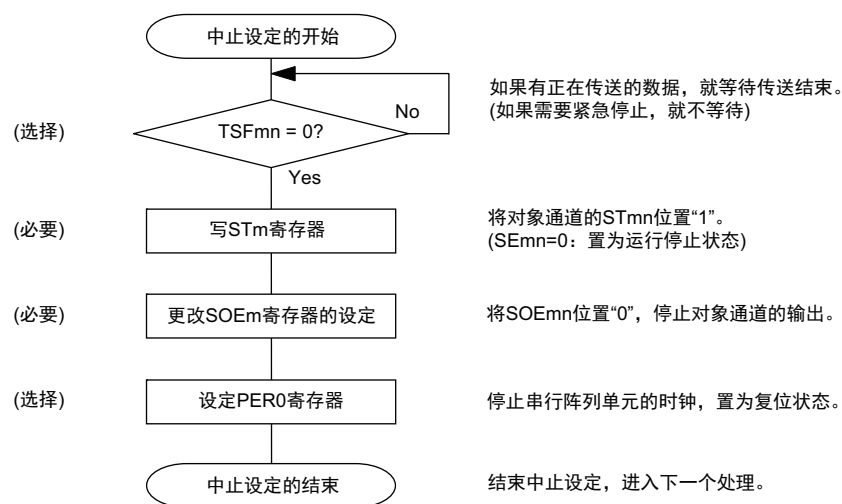
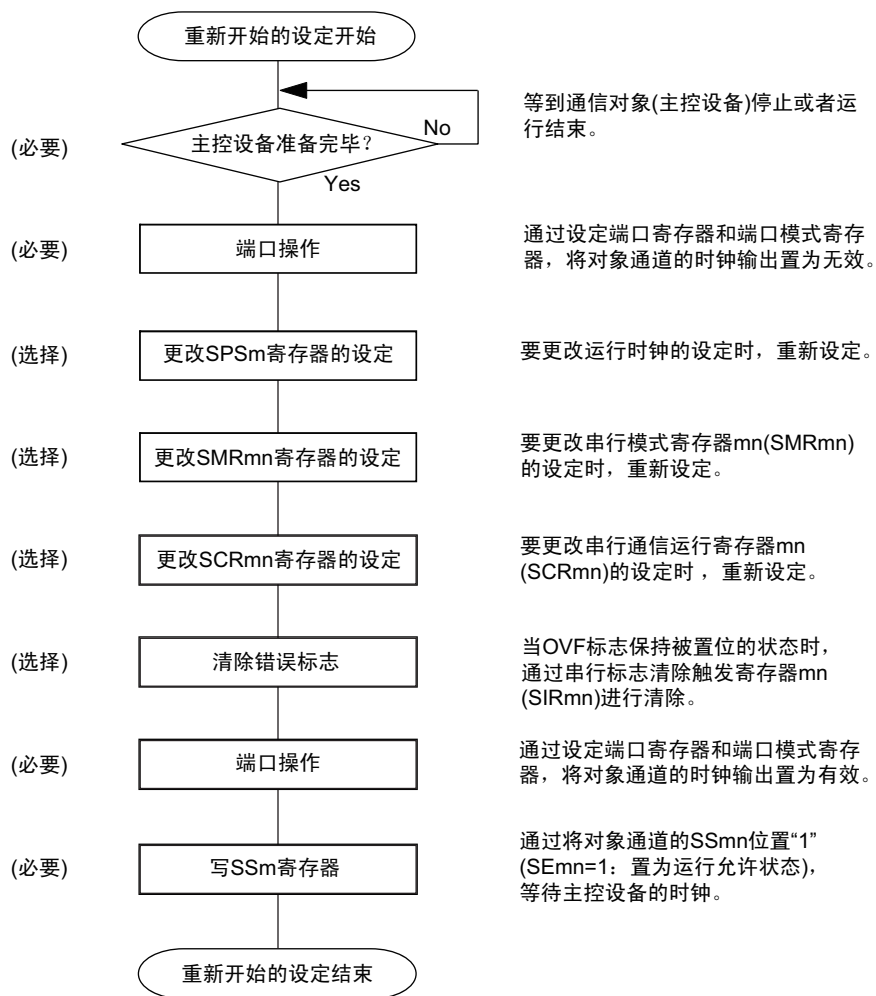




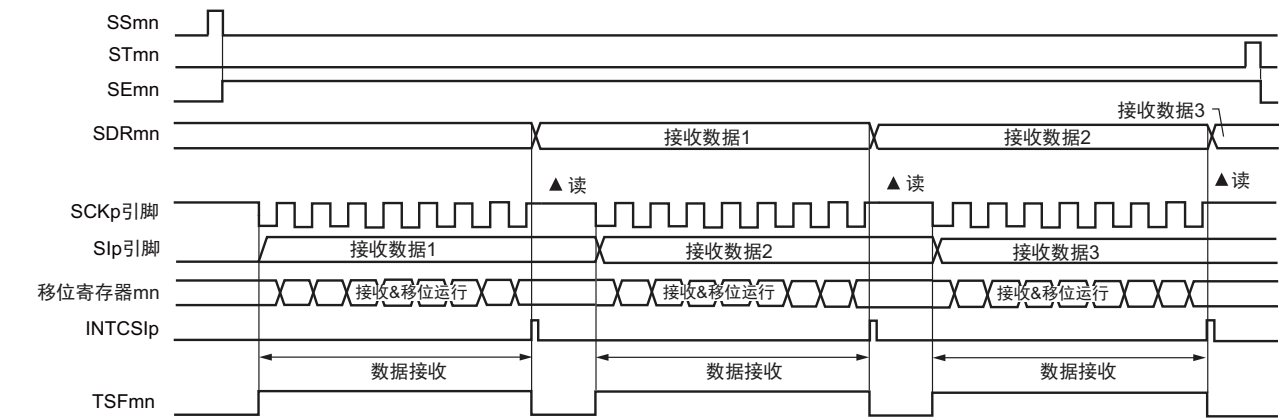
图 11-60 重新开始从属接收的设定步骤



**备注** 如果在中止设定中改写 PER0 来停止提供时钟，就必须在等待通信对象（主控设备）的停止或者通信结束后进行初始设定而不是进行重新开始的设定。

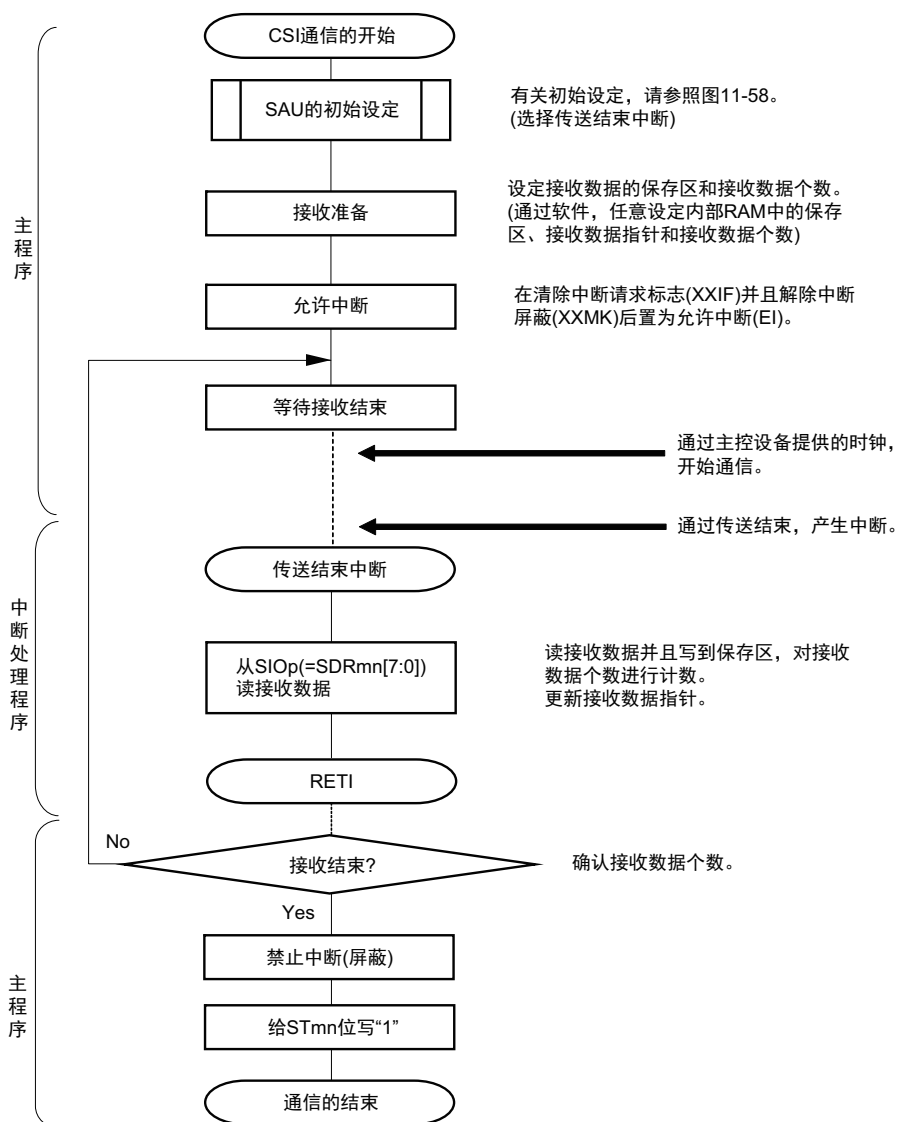
(3) 处理流程（单次接收模式）

图 11-61 从属接收（单次接收模式）的时序图（类型 1：DAPmn=0、CKPmn=0）



备注 m: 单元号 (m=0、1) n: 通道号 (n=0 ~ 3) p: CSI 号 (p=00、01、11、20)  
mn=00、01、03、10

图 11-62 从属接收（单次接收模式）的流程图



### 11.5.6 从属发送和接收

从属发送和接收是在其他设备输入传送时钟的状态下 RL78 微控制器和其他设备进行数据发送和接收的运行。

| 3 线串行 I/O | CSI00                                                                                              | CSI01           | CSI11           | CSI20           |
|-----------|----------------------------------------------------------------------------------------------------|-----------------|-----------------|-----------------|
| 对象通道      | SAU0 的通道 0                                                                                         | SAU0 的通道 1      | SAU0 的通道 3      | SAU1 的通道 0      |
| 使用的引脚     | SCK00、SI00、SO00                                                                                    | SCK01、SI01、SO01 | SCK11、SI11、SO11 | SCK20、SI20、SO20 |
| 中断        | INTCSI00                                                                                           | INTCSI01        | INTCSI11        | INTCSI20        |
|           | 可选择传送结束中断（单次传送模式时）或者缓冲器空中断（连续传送模式时）。                                                               |                 |                 |                 |
| 错误检测标志    | 只有溢出错误检测标志（OVFmn）。                                                                                 |                 |                 |                 |
| 传送数据长度    | 7 位或者 8 位                                                                                          |                 |                 |                 |
| 传送速率      | Max. $f_{MCK}/6[\text{Hz}]$ 注 1、2                                                                  |                 |                 |                 |
| 数据相位      | 能通过 SCRmn 寄存器的 DAPmn 位进行选择。<br>• DAPmn=0: 在串行时钟开始运行时，开始数据输出。<br>• DAPmn=1: 在串行时钟开始运行的半个时钟前，开始数据输出。 |                 |                 |                 |
| 时钟相位      | 能通过 SCRmn 寄存器的 CKPmn 位进行选择。<br>• CKPmn=0: 不反相<br>• CKPmn=1: 反相                                     |                 |                 |                 |
| 数据方向      | MSB 优先或者 LSB 优先                                                                                    |                 |                 |                 |

注 1. 因为在内部对 SCK00、SCK01、SCK11、SCK20 引脚输入的外部串行时钟进行采样后使用，所以最大传送速率为  $f_{MCK}/6[\text{Hz}]$ 。

2. 必须在满足此条件并且满足电特性的外围功能特性（参照“第28章 电特性”或者“第29章 电特性”）的范围内使用。

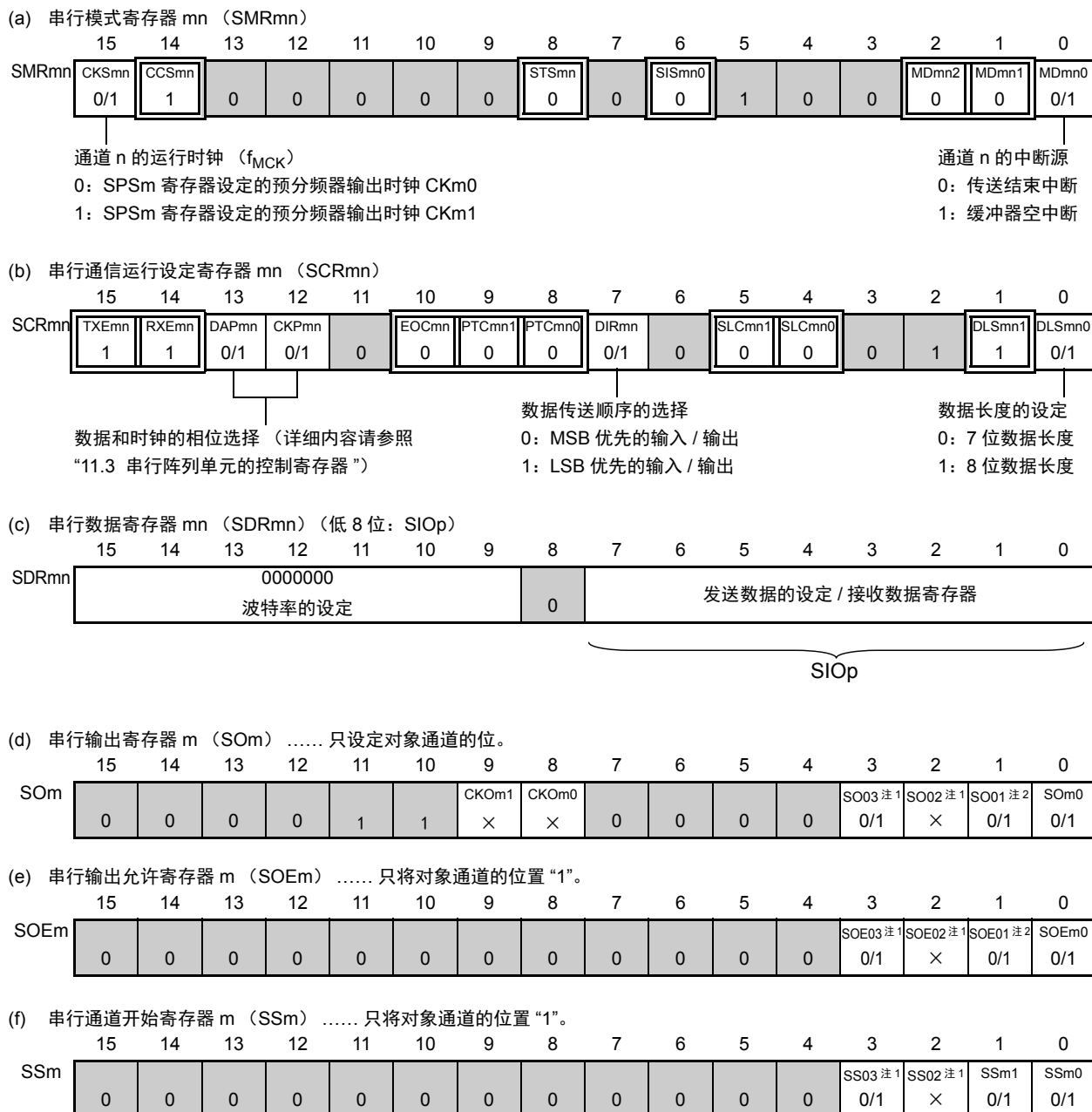
备注 1.  $f_{MCK}$ : 对象通道的运行时钟频率

$f_{SCK}$ : 串行时钟频率

2. m: 单元号 (m=0、1) n: 通道号 (n=0 ~ 3) mn=00、01、03、10

## (1) 寄存器的设定

图 11-63 3 线串行 I/O (CSI00、CSI01、CSI11、CSI20) 从属发送和接收时的寄存器设定内容例子



注 1. 只限于 30 引脚产品的串行阵列单元 0。

2. 20、24 引脚产品。

注意 在主控设备开始输出时钟前，必须给 SIOP 寄存器设定发送数据。

备注 1. m: 单元号 (m=0、1) n: 通道号 (n=0~3) p: CSI 号 (p=00、01、11、20)  
 mn=00、01、03、10

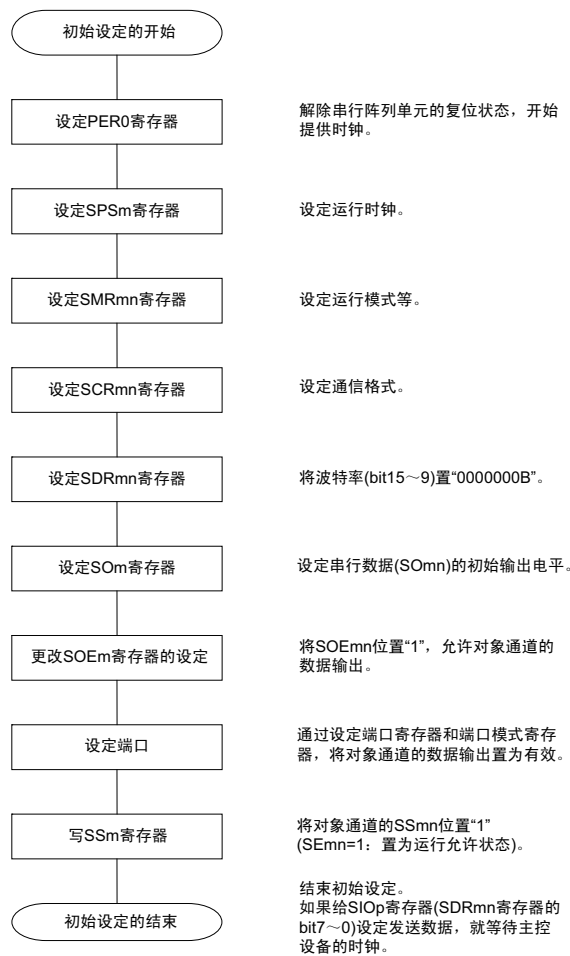
2. ☐: 在 CSI 从属发送和接收模式中为固定设定。☐: 不能设定 (设定初始值)。

×: 这是在此模式中不能使用的位 (在其他模式中也不使用的情况下，设定初始值)。

0/1: 根据用户的用途置“0”或者“1”。

(2) 操作步骤

图 11-64 从属发送和接收的初始设定步骤



注意 在主机设备开始输出时钟前，必须给 SIOp 寄存器设定发送数据。

图 11-65 从属发送和接收的中止步骤

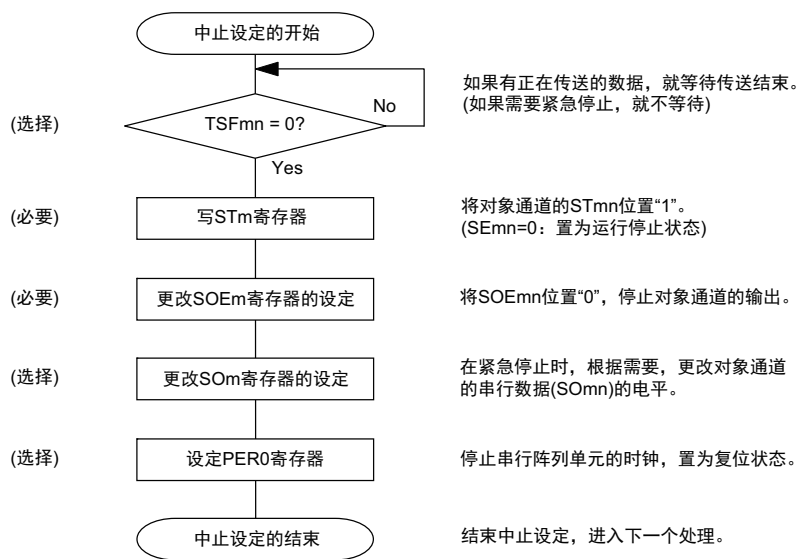
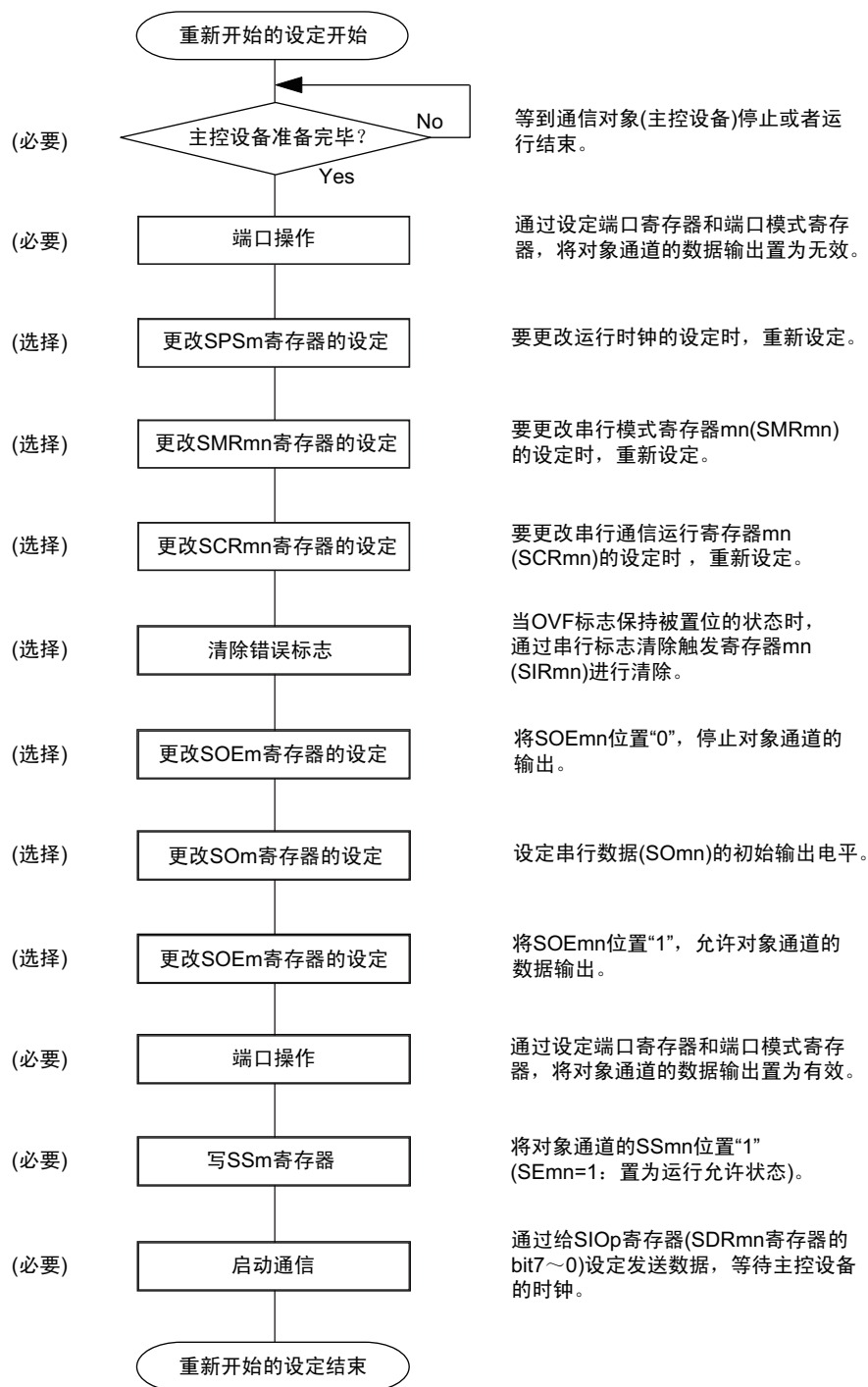


图 11-66 重新开始从属发送和接收的设定步骤

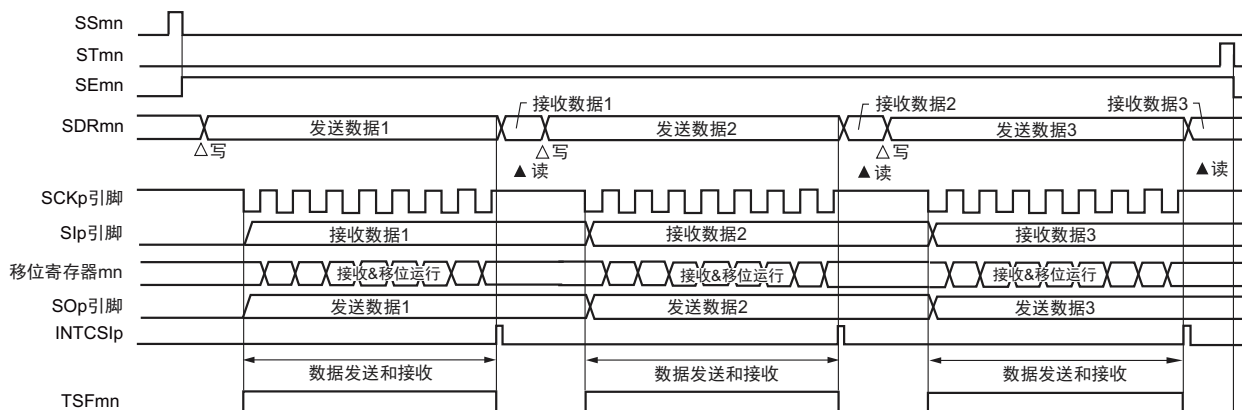


注意 1. 在主控设备开始输出时钟前, 必须给 SIOp 寄存器设定发送数据。

2. 如果在中止设定中改写 PER0 来停止提供时钟, 就必须在等待通信对象 (主控设备) 的停止或者通信结束后进行初始设定而不是进行重新开始的设定。

## (3) 处理流程（单次发送和接收模式）

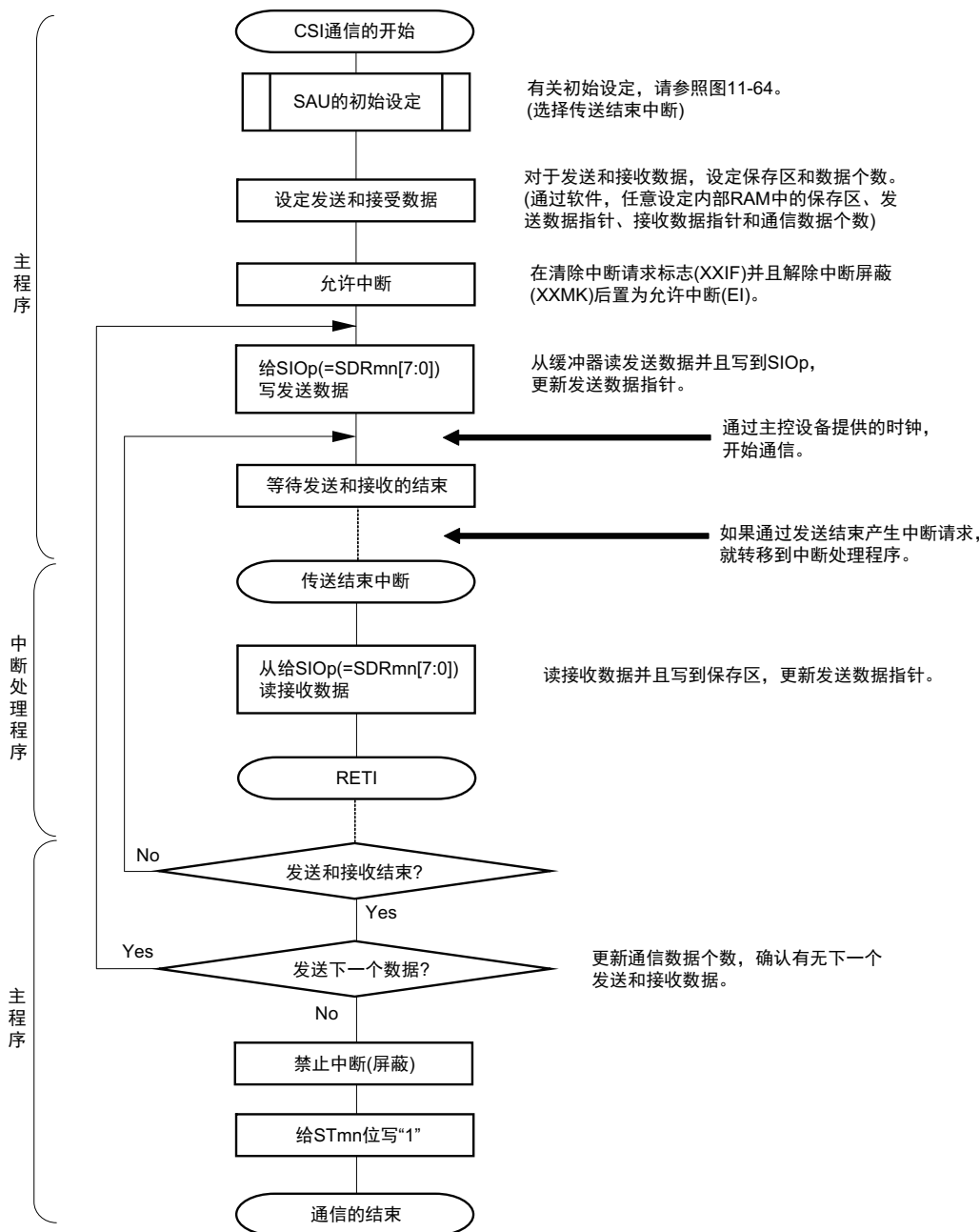
图 11-67 从属发送和接收（单次发送和接收模式）的时序图（类型 1：DAPmn=0、CKPmn=0）



备注 m: 单元号 (m=0、1) n: 通道号 (n=0~3) p: CSI 号 (p=00、01、11、20)  
mn=00、01、03、10



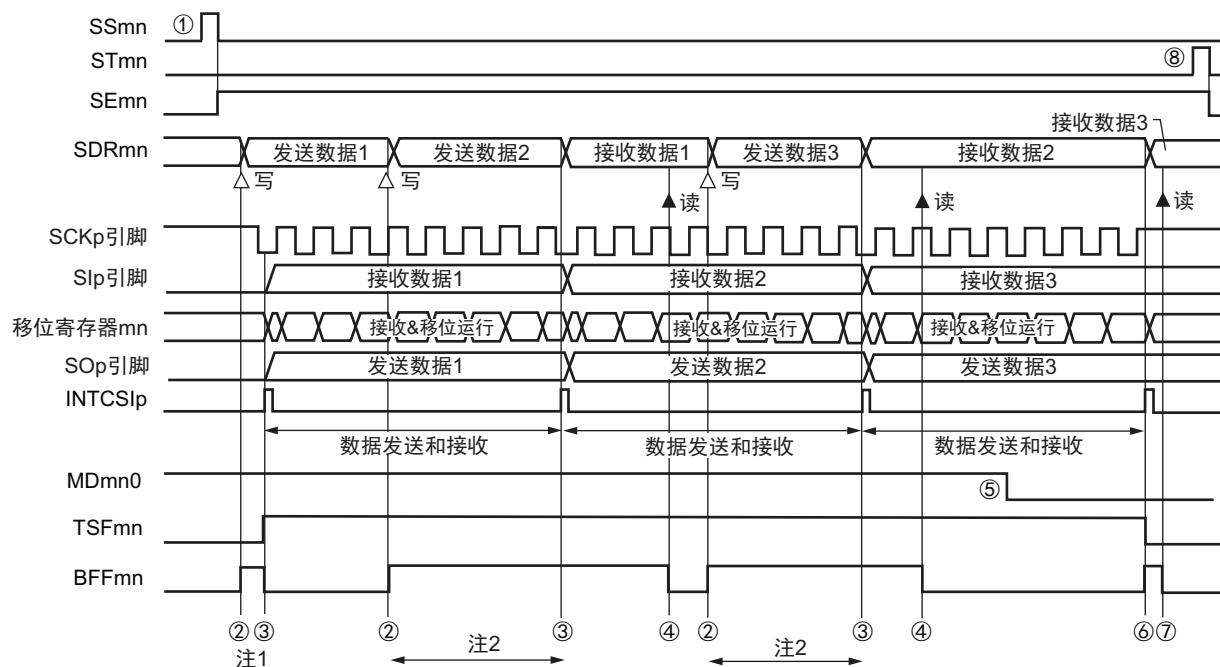
图 11-68 从属发送和接收（单次发送和接收模式）的流程图



**注意** 在主控设备开始输出时钟前, 必须给 SIOp 寄存器设定发送数据。

## (4) 处理流程（连续发送和接收模式）

图 11-69 从属发送和接收（连续发送和接收模式）的时序图（类型 1：DAPmn=0、CKPmn=0）



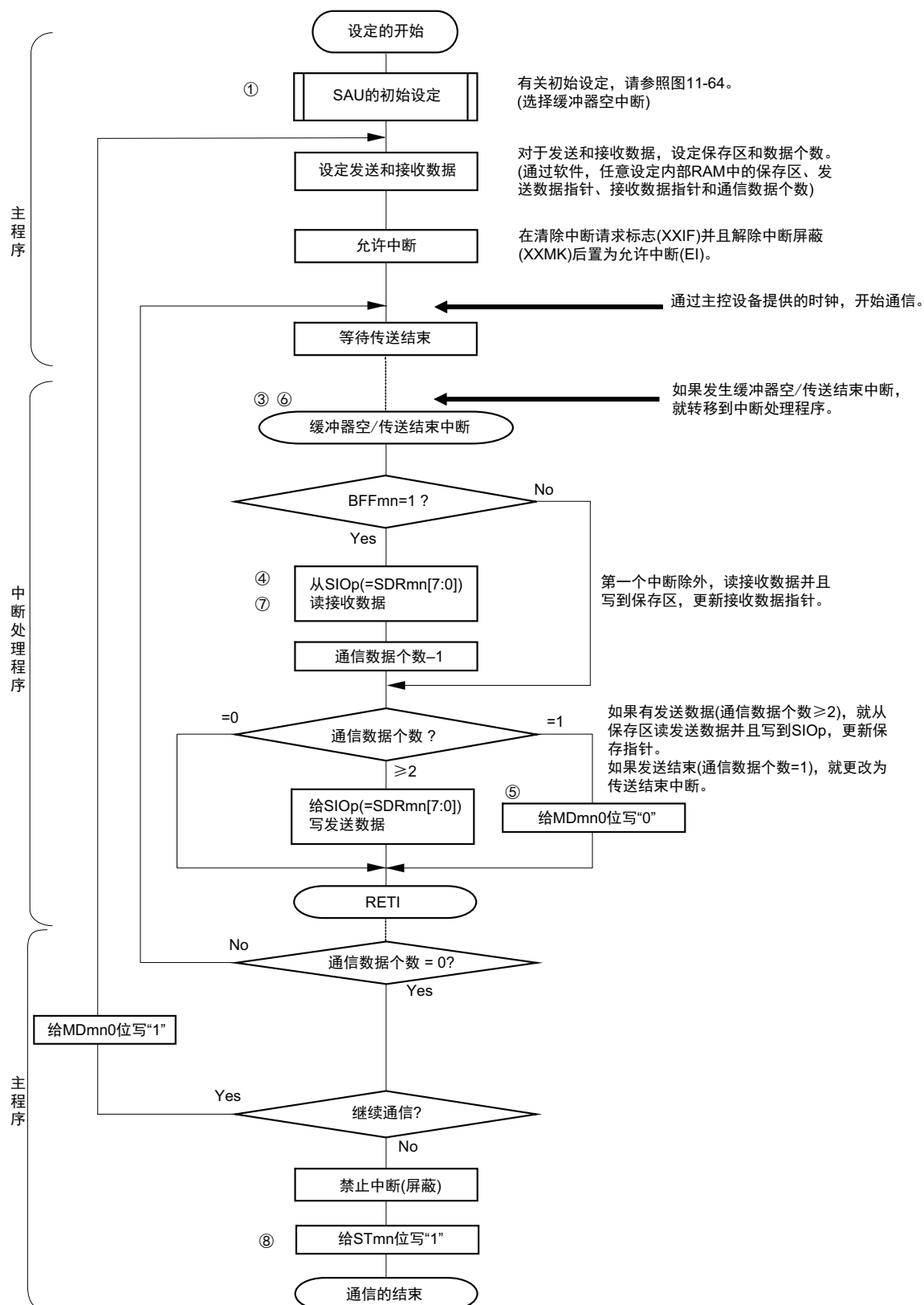
- 注 1. 如果在串行状态寄存器 mn（SSRmn）的 BFFmn 位为“1”期间（有效数据保存在串行数据寄存器 mn（SDRmn）时）给 SDRmn 寄存器写发送数据，就重写发送数据。
2. 如果在此期间读取 SDRmn 寄存器，就能读发送数据。此时，不影响传送运行。

注意 即使在运行中也能改写串行模式寄存器 mn（SMRmn）的 MDmn0 位。但是，为了能赶上最后发送数据的传送结束中断，必须在开始传送最后一位之前进行改写。

备注 1. 图中的①～⑧对应“图 11-70 从属发送和接收（连续发送和接收模式）的流程图”中的①～⑧。

2. m: 单元号 (m=0、1) n: 通道号 (n=0～3) p: CSI 号 (p=00、01、11、20)  
mn=00、01、03、10

图 11-70 从属发送和接收（连续发送和接收模式）的流程图



注意 在主控设备开始输出时钟前, 必须给 SI0p 寄存器设定发送数据。

备注 图中的①~⑧对应“图 11-69 从属发送和接收（连续发送和接收模式）的时序图”中的①~⑧。

### 11.5.7 SNOOZE 模式功能

这是在 STOP 模式中通过检测 SCK00 引脚的输入使 CSI 进行接收的模式。通常，在 STOP 模式中 CSI 停止通信，但是使用此模式并且通过检测 SCK00 引脚的输入，能在 CPU 不运行的状态下进行 CSI 的接收。只有 CSI00 才能设定 SNOOZE 模式。

- 在即将要转移到 STOP 模式前，将串行待机控制寄存器 0（SSC0）的 SWC0 位置“1”。初始设定结束后，将串行通道开始寄存器 0（SS0）的 SS01 位置“1”。

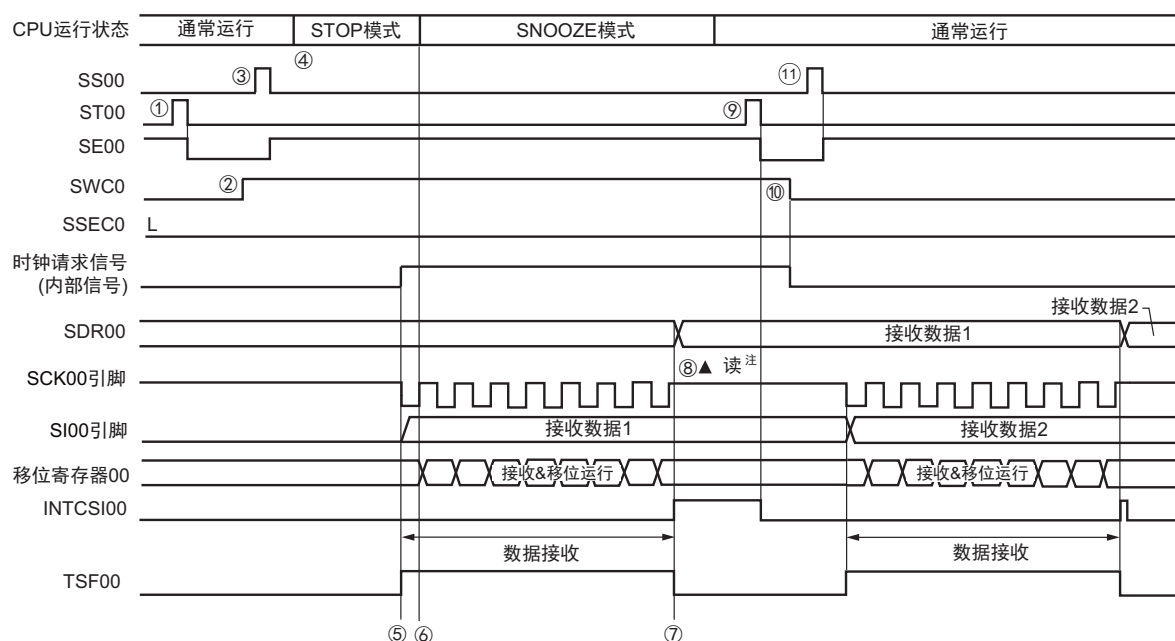
在转移到 STOP 模式后，如果检测到 SCK00 引脚的边沿，就开始 CSI 接收。

注意 1. 只有在选择高速内部振荡器时钟作为  $f_{CLK}$  时才能设定 SNOOZE 模式。

2. 在 SNOOZE 模式中使用 CSI00 时，最大传送速率为 1Mbps。

#### (1) SNOOZE 模式运行（启动一次）

图 11-71 SNOOZE 模式运行（启动一次）的时序图（类型 1：DAP00=0、CKP00=0）



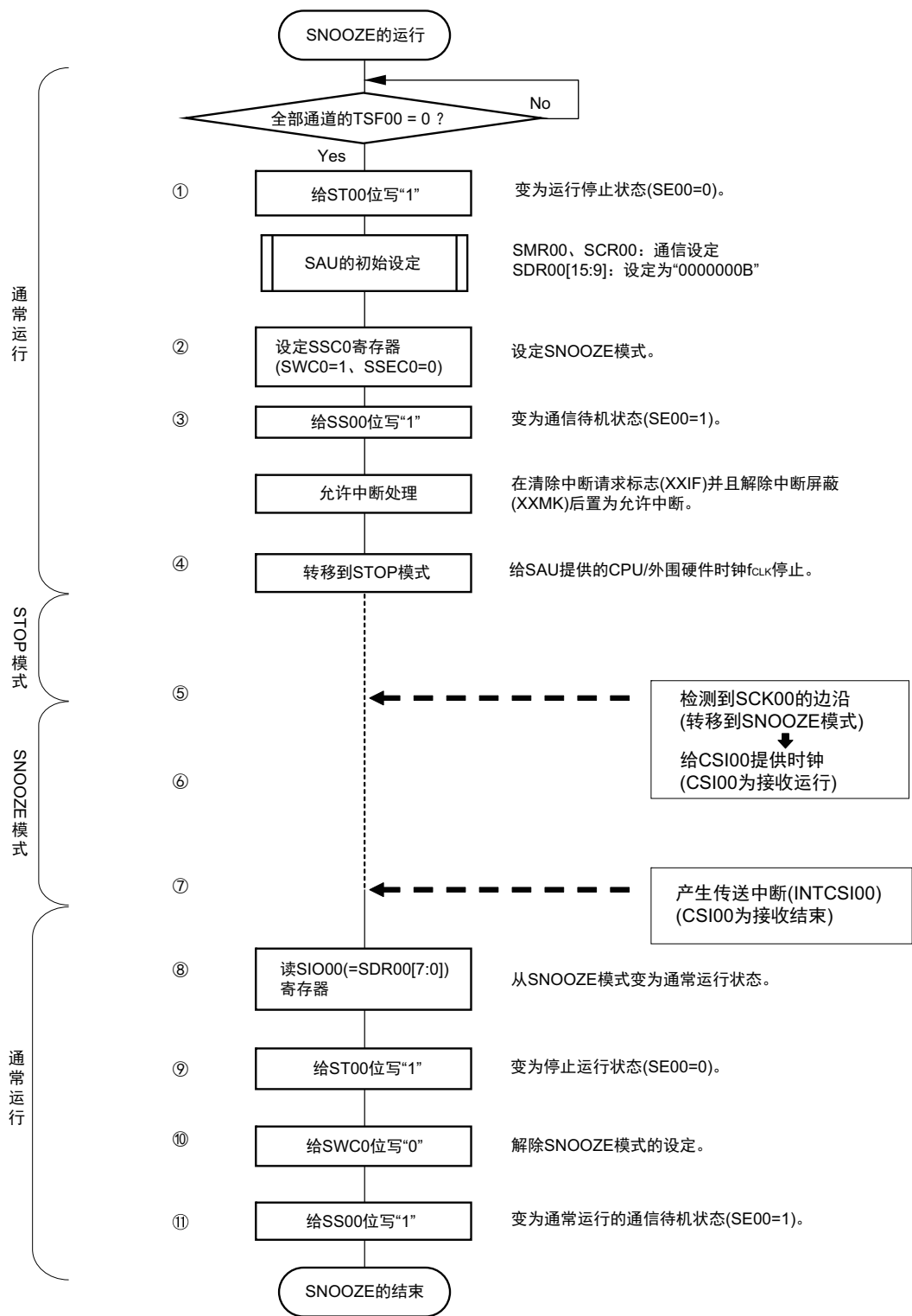
注 必须在 SWC0 位为“1”的状态下并且检测到下一个 SCK00 引脚的边沿前读接收数据。

注意 1. 在向 SNOOZE 模式转移前或者在 SNOOZE 模式中接收结束后，必须将 ST00 位置“1”（清除 SE00 位并且停止运行），而且还必须在接收结束后清除 SWC0 位（解除 SNOOZE 模式）。

2. 在 SWC0=1 时，BFF01、OVF01 标志不发生变化。

备注 图中的①～⑪对应“图 11-72 SNOOZE 模式运行（启动一次）的流程图”中的①～⑪。

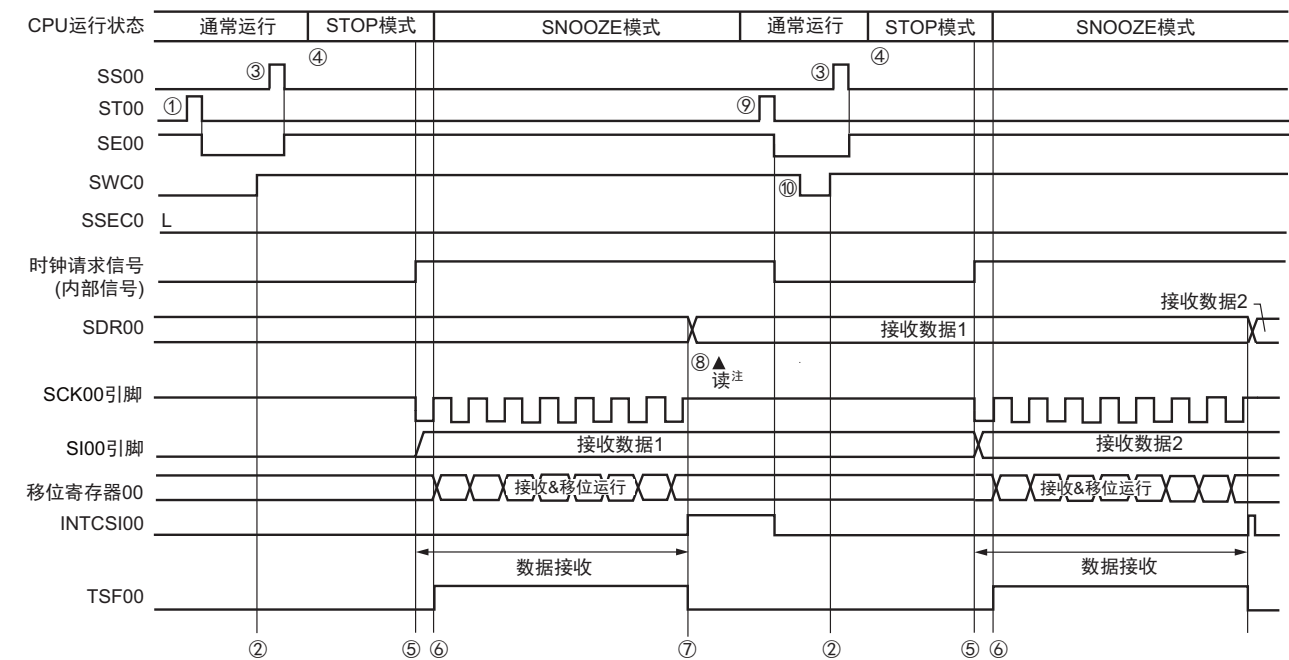
图 11-72 SNOOZE 模式运行（启动一次）的流程图



备注 图中的①～⑪对应“图 11-71 SNOOZE 模式运行（启动一次）的时序图”中的①～⑪。

(2) SNOOZE 模式运行（连续启动）

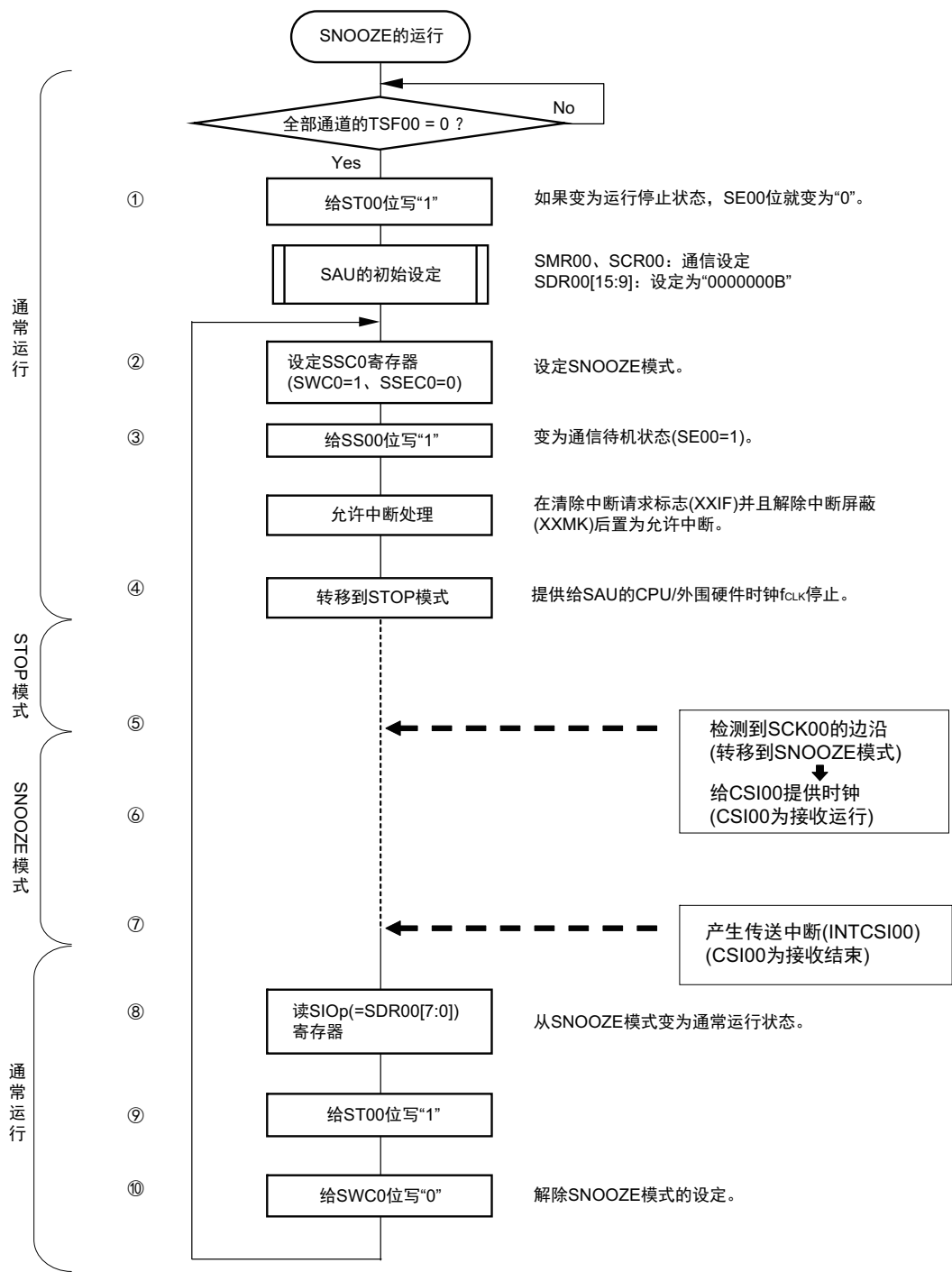
图 11-73 SNOOZE 模式运行（连续启动）的时序图（类型 1：DAP00=0、CKP00=0）



- 注 必须在 SWC0 位为“1”的状态下并且在检测到下一个 SCK00 引脚的边沿前读接收数据。
- 注意 1. 在向 SNOOZE 模式转移前或者在 SNOOZE 模式中接收结束后，必须将 ST00 位置“1”（清除 SE00 位并且停止运行），而且还必须在接收结束后清除 SWC0 位（解除 SNOOZE 模式）。
2. 在 SWC0=1 时，BFF01、OVF01 标志不发生变化。

备注 图中的①~⑩对应“图 11-74 SNOOZE 模式运行（连续启动）的流程图”中的①~⑩。

图 11-74 SNOOZE 模式运行（连续启动）的流程图



备注 图中的①～⑩对应“图 11-73 SNOOZE 模式运行（连续启动）的时序图”中的①～⑩。

### 11.5.8 传送时钟频率的计算

3 线串行 I/O (CSI00、CSI01、CSI11、CSI20) 通信的传送时钟频率能用以下计算式进行计算。

#### (1) 主控设备

$$(\text{传送时钟频率}) = \{ \text{对象通道的运行时钟 (f}_{\text{MCK}}) \text{ 频率} \} \div (\text{SDRmn}[15:9] + 1) \div 2[\text{Hz}]$$

#### (2) 从属设备

$$(\text{传送时钟频率}) = \{ \text{主控设备提供的串行时钟 (SCK) 频率} \} \text{注} [\text{Hz}]$$

注 容许的最大传送时钟频率为  $f_{\text{MCK}}/6$ 。

备注 因为SDRmn[15:9]的值为串行数据寄存器mn (SDRmn) 的bit15~9的值 (0000000B~1111111B)，所以为0~127。

运行时钟 ( $f_{\text{MCK}}$ ) 取决于串行时钟选择寄存器 m (SPSm) 和串行模式寄存器 mn (SMRmn) 的 bit15 (CKSmn)。



表 11-2 3 线串行 I/O 运行时钟的选择

| SMRmn<br>寄存器 | SPSm 寄存器   |            |            |            |            |            |            |            | 运行时钟 (f <sub>MCK</sub> ) 注        |                             |
|--------------|------------|------------|------------|------------|------------|------------|------------|------------|-----------------------------------|-----------------------------|
| CKSmn        | PRS<br>m13 | PRS<br>m12 | PRS<br>m11 | PRS<br>m10 | PRS<br>m03 | PRS<br>m02 | PRS<br>m01 | PRS<br>m00 |                                   | f <sub>CLK</sub> =20MHz 运行时 |
| 0            | X          | X          | X          | X          | 0          | 0          | 0          | 0          | f <sub>CLK</sub>                  | 20MHz                       |
|              | X          | X          | X          | X          | 0          | 0          | 0          | 1          | f <sub>CLK</sub> /2               | 10MHz                       |
|              | X          | X          | X          | X          | 0          | 0          | 1          | 0          | f <sub>CLK</sub> /2 <sup>2</sup>  | 5MHz                        |
|              | X          | X          | X          | X          | 0          | 0          | 1          | 1          | f <sub>CLK</sub> /2 <sup>3</sup>  | 2.5MHz                      |
|              | X          | X          | X          | X          | 0          | 1          | 0          | 0          | f <sub>CLK</sub> /2 <sup>4</sup>  | 1.25MHz                     |
|              | X          | X          | X          | X          | 0          | 1          | 0          | 1          | f <sub>CLK</sub> /2 <sup>5</sup>  | 625kHz                      |
|              | X          | X          | X          | X          | 0          | 1          | 1          | 0          | f <sub>CLK</sub> /2 <sup>6</sup>  | 312.5kHz                    |
|              | X          | X          | X          | X          | 0          | 1          | 1          | 1          | f <sub>CLK</sub> /2 <sup>7</sup>  | 156.2kHz                    |
|              | X          | X          | X          | X          | 1          | 0          | 0          | 0          | f <sub>CLK</sub> /2 <sup>8</sup>  | 78.1kHz                     |
|              | X          | X          | X          | X          | 1          | 0          | 0          | 1          | f <sub>CLK</sub> /2 <sup>9</sup>  | 39.1kHz                     |
|              | X          | X          | X          | X          | 1          | 0          | 1          | 0          | f <sub>CLK</sub> /2 <sup>10</sup> | 19.5kHz                     |
|              | X          | X          | X          | X          | 1          | 0          | 1          | 1          | f <sub>CLK</sub> /2 <sup>11</sup> | 9.77kHz                     |
|              | X          | X          | X          | X          | 1          | 1          | 0          | 0          | f <sub>CLK</sub> /2 <sup>12</sup> | 4.88kHz                     |
|              | X          | X          | X          | X          | 1          | 1          | 0          | 1          | f <sub>CLK</sub> /2 <sup>13</sup> | 2.44kHz                     |
|              | X          | X          | X          | X          | 1          | 1          | 1          | 0          | f <sub>CLK</sub> /2 <sup>14</sup> | 1.22kHz                     |
|              | X          | X          | X          | X          | 1          | 1          | 1          | 1          | f <sub>CLK</sub> /2 <sup>15</sup> | 610Hz                       |
| 1            | 0          | 0          | 0          | 0          | X          | X          | X          | X          | f <sub>CLK</sub>                  | 20MHz                       |
|              | 0          | 0          | 0          | 1          | X          | X          | X          | X          | f <sub>CLK</sub> /2               | 10MHz                       |
|              | 0          | 0          | 1          | 0          | X          | X          | X          | X          | f <sub>CLK</sub> /2 <sup>2</sup>  | 5MHz                        |
|              | 0          | 0          | 1          | 1          | X          | X          | X          | X          | f <sub>CLK</sub> /2 <sup>3</sup>  | 2.5MHz                      |
|              | 0          | 1          | 0          | 0          | X          | X          | X          | X          | f <sub>CLK</sub> /2 <sup>4</sup>  | 1.25MHz                     |
|              | 0          | 1          | 0          | 1          | X          | X          | X          | X          | f <sub>CLK</sub> /2 <sup>5</sup>  | 625kHz                      |
|              | 0          | 1          | 1          | 0          | X          | X          | X          | X          | f <sub>CLK</sub> /2 <sup>6</sup>  | 312.5kHz                    |
|              | 0          | 1          | 1          | 1          | X          | X          | X          | X          | f <sub>CLK</sub> /2 <sup>7</sup>  | 156.2kHz                    |
|              | 1          | 0          | 0          | 0          | X          | X          | X          | X          | f <sub>CLK</sub> /2 <sup>8</sup>  | 78.1kHz                     |
|              | 1          | 0          | 0          | 1          | X          | X          | X          | X          | f <sub>CLK</sub> /2 <sup>9</sup>  | 39.1kHz                     |
|              | 1          | 0          | 1          | 0          | X          | X          | X          | X          | f <sub>CLK</sub> /2 <sup>10</sup> | 19.5kHz                     |
|              | 1          | 0          | 1          | 1          | X          | X          | X          | X          | f <sub>CLK</sub> /2 <sup>11</sup> | 9.77kHz                     |
|              | 1          | 1          | 0          | 0          | X          | X          | X          | X          | f <sub>CLK</sub> /2 <sup>12</sup> | 4.88kHz                     |
|              | 1          | 1          | 0          | 1          | X          | X          | X          | X          | f <sub>CLK</sub> /2 <sup>13</sup> | 2.44kHz                     |
|              | 1          | 1          | 1          | 0          | X          | X          | X          | X          | f <sub>CLK</sub> /2 <sup>14</sup> | 1.22kHz                     |
|              | 1          | 1          | 1          | 1          | X          | X          | X          | X          | f <sub>CLK</sub> /2 <sup>15</sup> | 610Hz                       |

注 要更改被选择为  $f_{CLK}$  的时钟（更改系统时钟控制寄存器（CKC）的值）时，必须在停止串行阵列单元（SAU）的运行（串行通道停止寄存器 m（STm）=000FH）后进行更改。

备注 1. X: 忽略

2. m: 单元号 (m=0、1) n: 通道号 (n=0 ~ 3) mn=00、01、03、10

11.5.9 在 3 线串行 I/O（CSI00、CSI01、CSI11、CSI20）通信过程中发生错误时的处理步骤

在 3 线串行 I/O（CSI00、CSI01、CSI11、CSI20）通信过程中发生的错误时的处理步骤如图 11-75 所示。

图 11-75 发生溢出错误时的处理步骤

| 软件操作                        | 硬件状态                                 | 备注                                           |
|-----------------------------|--------------------------------------|----------------------------------------------|
| 读串行数据寄存器 mn（SDRmn）。→        | SSRmn 寄存器的 BFFmn 位为“0”并且通道 n 为可接收状态。 | 这是为了防止在错误处理的过程中结束下一次接收而发生溢出错误。               |
| 读串行状态寄存器 mn（SSRmn）。         |                                      | 判断错误的种类，读取值用于清除错误标志。                         |
| 给串行标志清除触发寄存器 mn（SIRmn）写“1”。 | 清除错误标志。                              | 通过将 SSRmn 寄存器的读取值直接写到 SIRmn 寄存器，只能清除读操作时的错误。 |

备注 m: 单元号（m=0、1） n: 通道号（n=0～3） mn=00、01、03、10

## 11.6 UART (UART0 ~ UART2) 通信的运行

这是通过串行数据发送 (TxD) 和串行数据接收 (RxD) 共 2 条线进行异步通信的功能。使用这 2 条通信线, 按数据帧 (由起始位、数据、奇偶校验位和停止位构成) 与其他通信方进行异步 (使用内部波特率) 的数据发送和接收。能通过使用发送专用 (偶数通道) 和接收专用 (奇数通道) 共 2 个通道来实现全双工异步 UART 通信。

### [ 数据的发送和接收 ]

- 7 位、8 位或者 9 位的数据长度<sup>注</sup>
- MSB/LSB 优先的选择
- 发送和接收数据的电平设定 (选择是否取反电平)
- 奇偶校验位的附加、奇偶校验功能
- 停止位的附加、停止位检查功能

### [ 中断功能 ]

- 传送结束中断、缓冲器空中断
- 帧错误、奇偶校验错误和溢出错误引起的错误中断

### [ 错误检测标志 ]

- 帧错误、奇偶校验错误、溢出错误

UART0 支持 SNOOZE 模式。SNOOZE 模式功能是指: 如果在 STOP 模式的状态下检测到 RxD0 引脚输入, 就不需要 CPU 运行而接收数据。

注 1. 只有 UART0 支持 9 位数据长度。

### ○ 20、24 引脚产品

| 单元 | 通道 | 用作 CSI    | 用作 UART | 用作简易 I <sup>2</sup> C |
|----|----|-----------|---------|-----------------------|
| 0  | 0  | CSI00     | UART0   | IIC00 注 2             |
|    | 1  | CSI01 注 2 |         | IIC01 注 2             |

### ○ 30 引脚产品

| 单元 | 通道 | 用作 CSI    | 用作 UART   | 用作简易 I <sup>2</sup> C |
|----|----|-----------|-----------|-----------------------|
| 0  | 0  | CSI00     | UART0     | IIC00 注 2             |
|    | 1  | —         |           | —                     |
|    | 2  | —         | UART1 注 2 | —                     |
|    | 3  | CSI11 注 2 |           | IIC11 注 2             |
| 1  | 0  | CSI20 注 2 | UART2 注 2 | IIC20 注 2             |
|    | 1  | —         |           | —                     |

注 2. 只限于 R5F102 产品。

各通道任意选择一个功能使用, 除了所选功能以外, 其他功能不能运行。例如, 当通过单元 0 的通道 0 和通道 1 使用 UART0 时, 不能使用 CSI00 和 CSI01。但是, 在使用 UART0 的同时, 能将不同的通道 2 和通道 3 用于 CSI10、UART1 或者 IIC10。

注意 当用作 UART 时, 发送方 (偶数通道) 或者接收方 (奇数通道) 只能用作 UART。

UART 有以下 2 种通信运行:

- UART 发送 (参照 11.6.1)
- UART 接收 (参照 11.6.2)

### 11.6.1 UART 发送

UART 发送是 RL78 微控制器将数据异步发送到其他设备的运行。

UART 使用的 2 个通道中的偶数通道用于 UART 发送。

| UART                | UART0                                                                                                                     | UART1      | UART2      |
|---------------------|---------------------------------------------------------------------------------------------------------------------------|------------|------------|
| 对象通道                | SAU0 的通道 0                                                                                                                | SAU0 的通道 2 | SAU1 的通道 0 |
| 使用的引脚               | TxD0                                                                                                                      | TxD1       | TxD2       |
| 中断                  | INTST0                                                                                                                    | INTST1     | INTST2     |
|                     | 可选择发送结束中断（单次发送模式）或者缓冲器空中断（连续发送模式）。                                                                                        |            |            |
| 错误检测标志              | 无                                                                                                                         |            |            |
| 传送数据长度              | 7 位、8 位或者 9 位 <sup>注 1</sup>                                                                                              |            |            |
| 传送速率 <sup>注 2</sup> | Max. $f_{MCK}/6[\text{bps}]$ ( $\text{SDRmn}[15:9] \geq 2$ )、Min. $f_{CLK}/(2 \times 2^{15} \times 128)[\text{bps}]$      |            |            |
| 数据相位                | 不反相输出（默认值：高电平）。<br>反相输出（默认值：低电平）。                                                                                         |            |            |
| 奇偶校验位               | 可选择以下内容：<br><ul style="list-style-type: none"> <li>• 无奇偶校验位</li> <li>• 附加零校验</li> <li>• 附加偶校验</li> <li>• 附加奇校验</li> </ul> |            |            |
| 停止位                 | 可选择以下内容：<br><ul style="list-style-type: none"> <li>• 附加 1 位</li> <li>• 附加 2 位</li> </ul>                                  |            |            |
| 数据方向                | MSB 优先或者 LSB 优先                                                                                                           |            |            |

注 1. 只有 UART0 支持 9 位的数据长度。

2. 必须在满足此条件并且满足电特性的外围功能特性（参照“第 28 章 电特性”或者“第 29 章 电特性”）的范围内使用。

备注 1.  $f_{MCK}$ ：对象通道的运行时钟频率

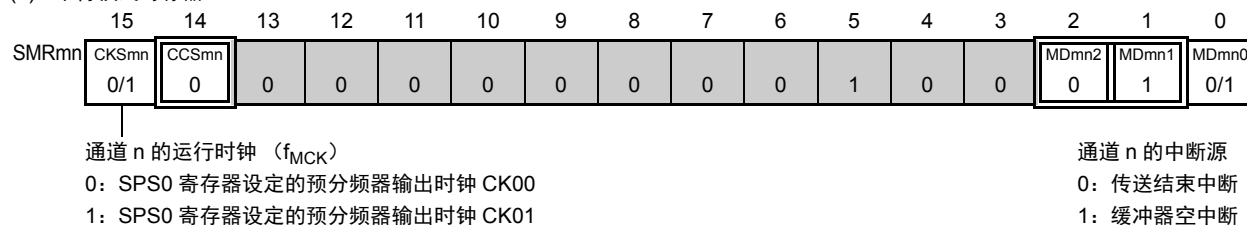
$f_{CLK}$ ：系统时钟频率

2. m：单元号（m=0、1） n：通道号（n=0、2） mn=00、02、10

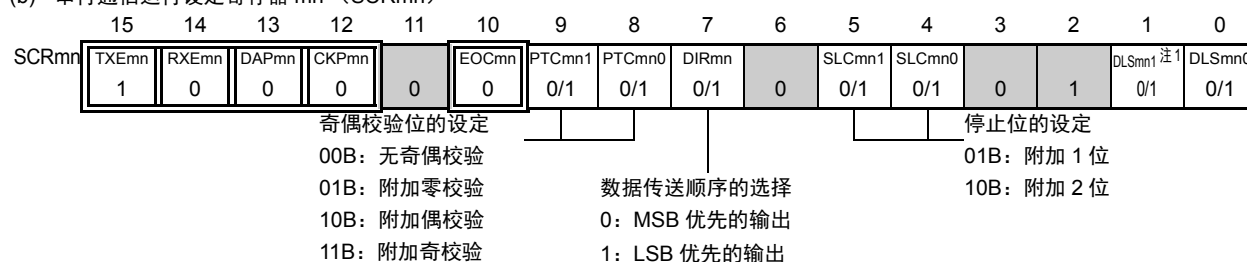
## (1) 寄存器的设定

图 11-76 UART (UART0 ~ UART2) 发送时的寄存器设定内容例子 (1/2)

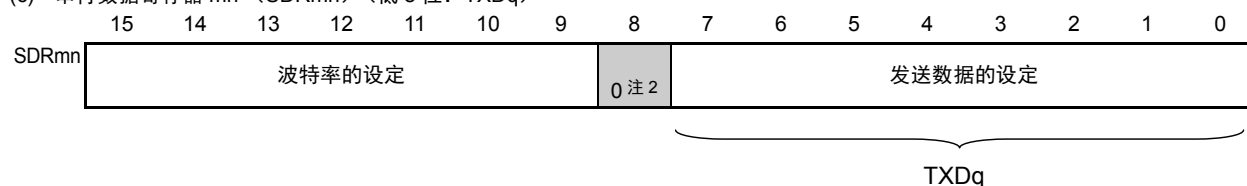
(a) 串行模式寄存器 mn (SMRmn)



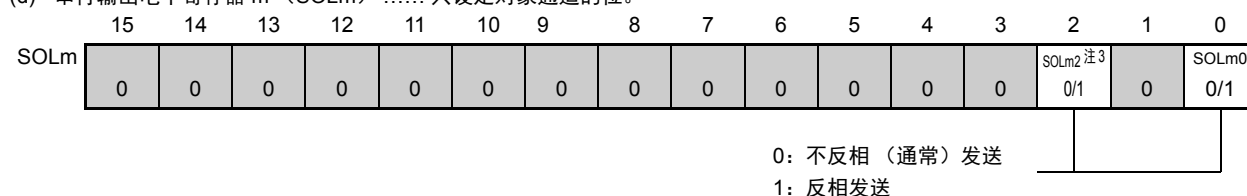
(b) 串行通信运行设定寄存器 mn (SCRmn)



(c) 串行数据寄存器 mn (SDRmn) (低 8 位: TXDq)



(d) 串行输出电平寄存器 m (SOLm) ..... 只设定对象通道的位。



注 1. 只限于 SCR00 寄存器 (UART0)。SCR02 寄存器和 SCR10 寄存器固定为“1”。

2. 当进行 9 位数据长度的通信 (SCR00 寄存器的 DLS001、DLS000=1、1) 时, SDR00 寄存器的 bit0 ~ 8 为发送数据的设定区。只有 UART0 能进行 9 位数据长度的通信。

3. 只限于 30 引脚产品的串行阵列单元 0。

备注 1. m: 单元号 (m=0、1) n: 通道号 (n=0、2) q: UART 号 (q=0 ~ 2) mn=00、02、10

2.   : 在 UART 发送模式中为固定设定。  : 不能设定 (设定初始值)。

0/1: 根据用户的用途置“0”或者“1”。

图 11-76 UART (UART0 ~ UART2) 的 UART 发送时的寄存器设定内容例子 (2/2)

(e) 串行输出寄存器 m (SOM) ..... 只设定对象通道的位。

|     | 15 | 14 | 13 | 12 | 11 | 10 | 9          | 8          | 7 | 6 | 5 | 4 | 3            | 2                 | 1         | 0              |
|-----|----|----|----|----|----|----|------------|------------|---|---|---|---|--------------|-------------------|-----------|----------------|
| SOM | 0  | 0  | 0  | 0  | 1  | 1  | CKOm1<br>× | CKOm0<br>× | 0 | 0 | 0 | 0 | SO03 注1<br>× | SO02 注1<br>0/1 注2 | SO01<br>× | SOM0<br>0/1 注2 |

0: 串行数据输出值为“0”  
1: 串行数据输出值为“1”

(f) 串行输出允许寄存器 m (SOEm) ..... 只将对象通道的位置“1”。

|      | 15 | 14 | 13 | 12 | 11 | 10 | 9 | 8 | 7 | 6 | 5 | 4 | 3             | 2               | 1          | 0            |
|------|----|----|----|----|----|----|---|---|---|---|---|---|---------------|-----------------|------------|--------------|
| SOEm | 0  | 0  | 0  | 0  | 0  | 0  | 0 | 0 | 0 | 0 | 0 | 0 | SOE03 注1<br>× | SOE02 注1<br>0/1 | SOE01<br>× | SOEm0<br>0/1 |

(g) 串行通道开始寄存器 m (SSm) ..... 只将对象通道的位置“1”。

|     | 15 | 14 | 13 | 12 | 11 | 10 | 9 | 8 | 7 | 6 | 5 | 4 | 3            | 2              | 1         | 0           |
|-----|----|----|----|----|----|----|---|---|---|---|---|---|--------------|----------------|-----------|-------------|
| SSm | 0  | 0  | 0  | 0  | 0  | 0  | 0 | 0 | 0 | 0 | 0 | 0 | SS03 注1<br>× | SS02 注1<br>0/1 | SSm1<br>× | SSm0<br>0/1 |

注 1. 只限于 30 引脚产品的串行阵列单元 0。

2. 在开始发送前, 当对应通道的 SOL00、SOL02 位为“0”时, 必须置“1”; 当对应通道的 SOL00、SOL02 位为“1”时, 必须置“0”。在通信过程中, 值因通信数据而变。

备注 1. m: 单元号 (m=0、1) n: 通道号 (n=0、2) mn=00、02、10

2. : 不能设定 (设定初始值)。

×: 这是在此模式中不能使用的位 (在其他模式中也不使用的情况下, 设定初始值)。

0/1: 根据用户的用途置“0”或者“1”。

(2) 操作步骤

图 11-77 UART 发送的初始设定步骤

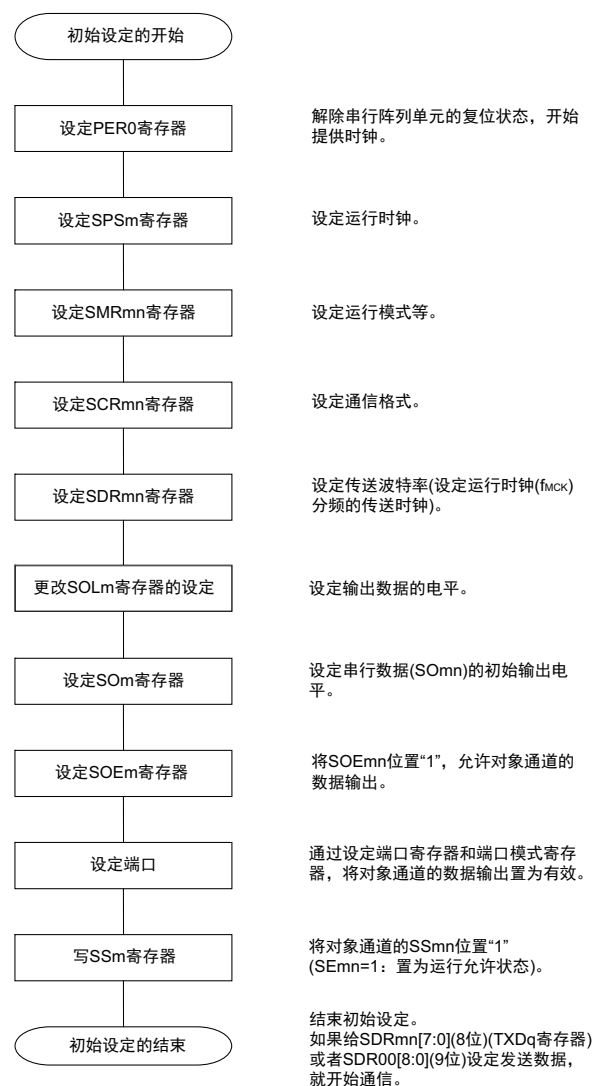


图 11-78 UART 发送的中止步骤

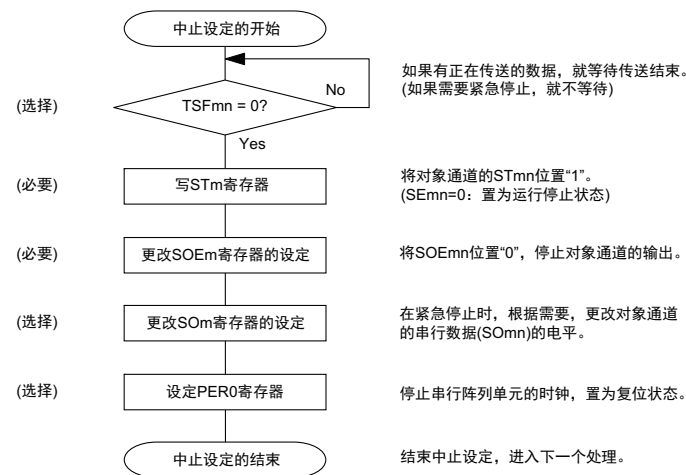
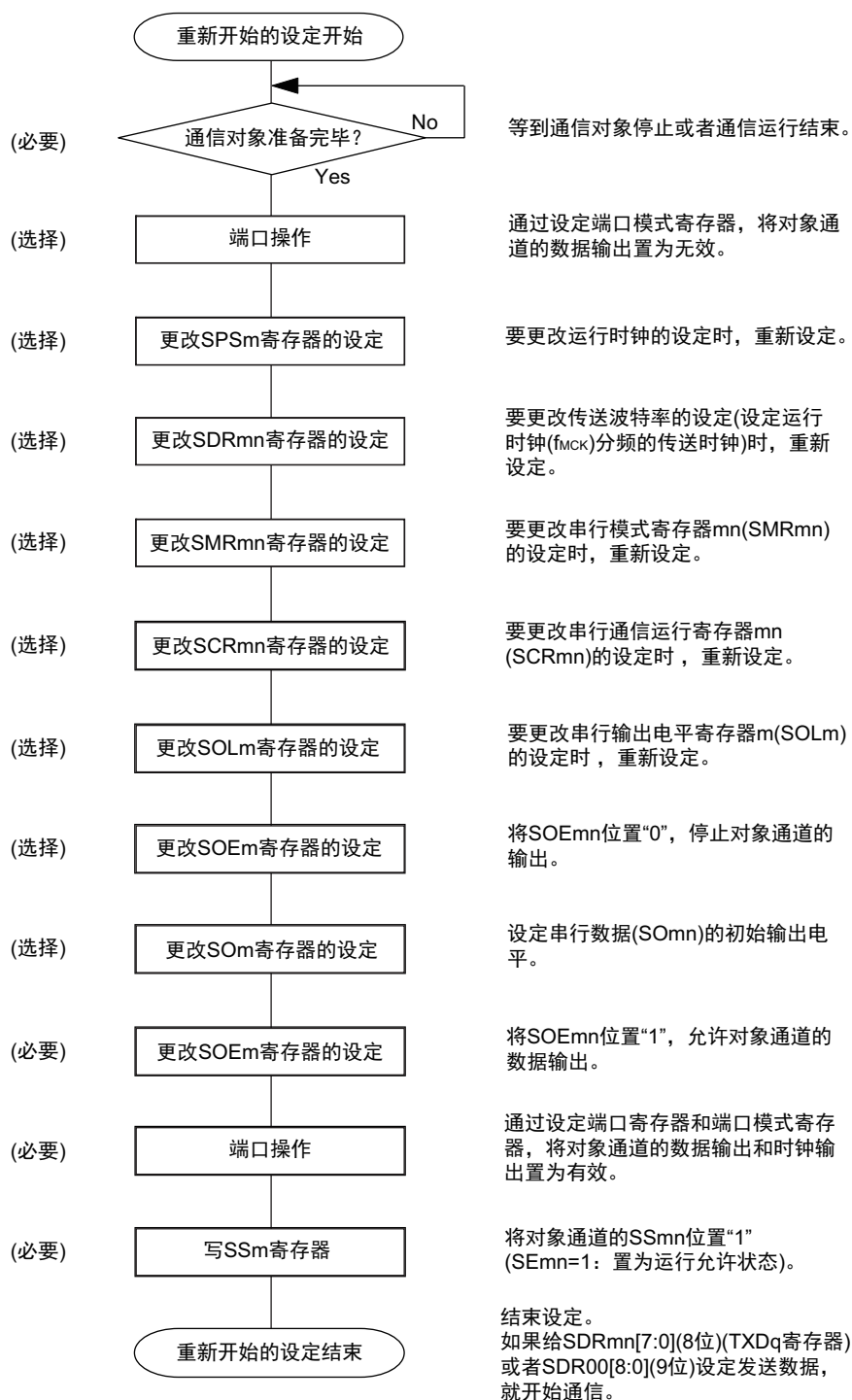


图 11-79 重新开始 UART 发送的设定步骤

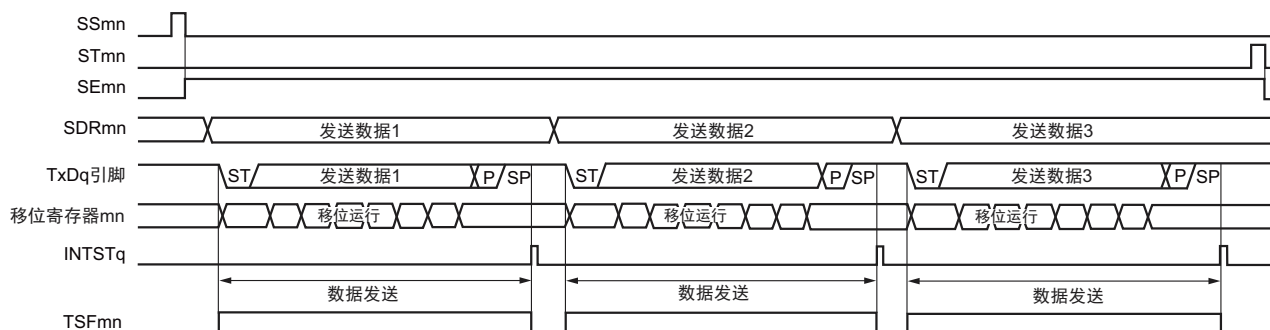


备注 如果在中止设定中改写 PER0 来停止提供时钟，就必须在等待通信对象的停止或者通信结束后进行初始设定而不是进行重新开始设定。



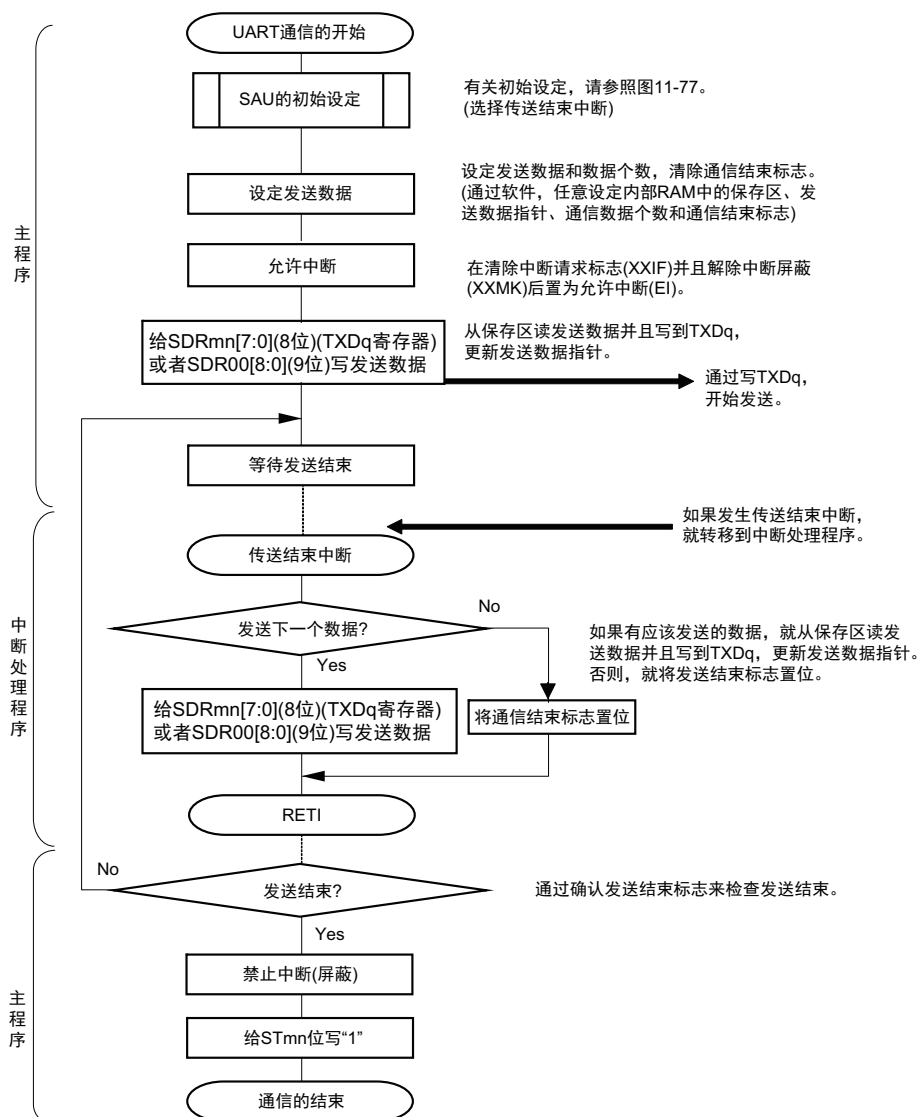
## (3) 处理流程（单次发送模式）

图 11-80 UART 发送（单次发送模式）的时序图



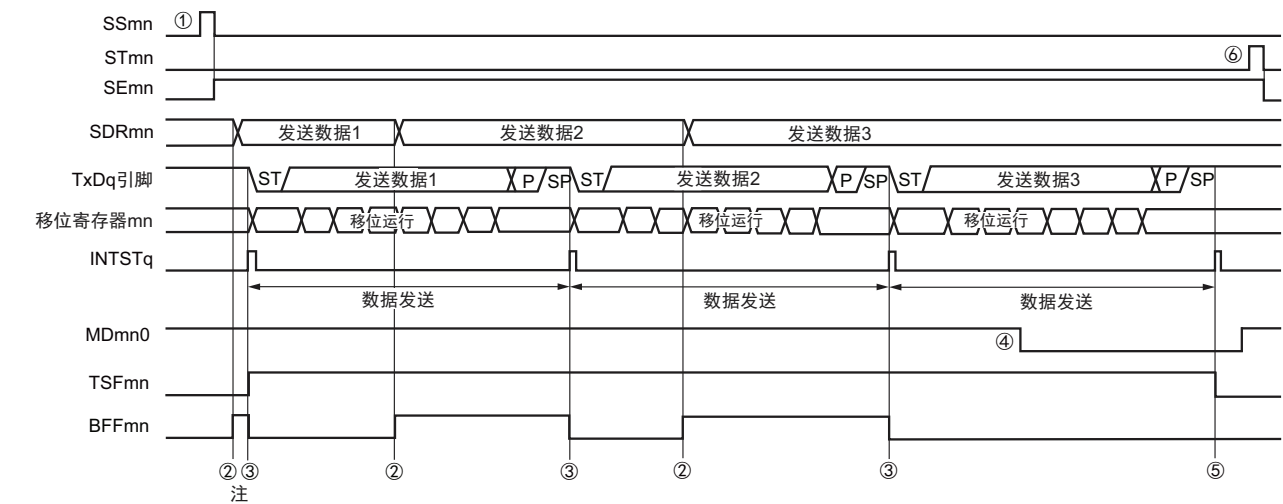
备注 m: 单元号 (m=0、1) n: 通道号 (n=0、2) q: UART 号 (q=0~2) mn=00、02、10

图 11-81 UART 发送（单次发送模式）的流程图



(4) 处理流程（连续发送模式）

图 11-82 UART 发送（连续发送模式）的时序图

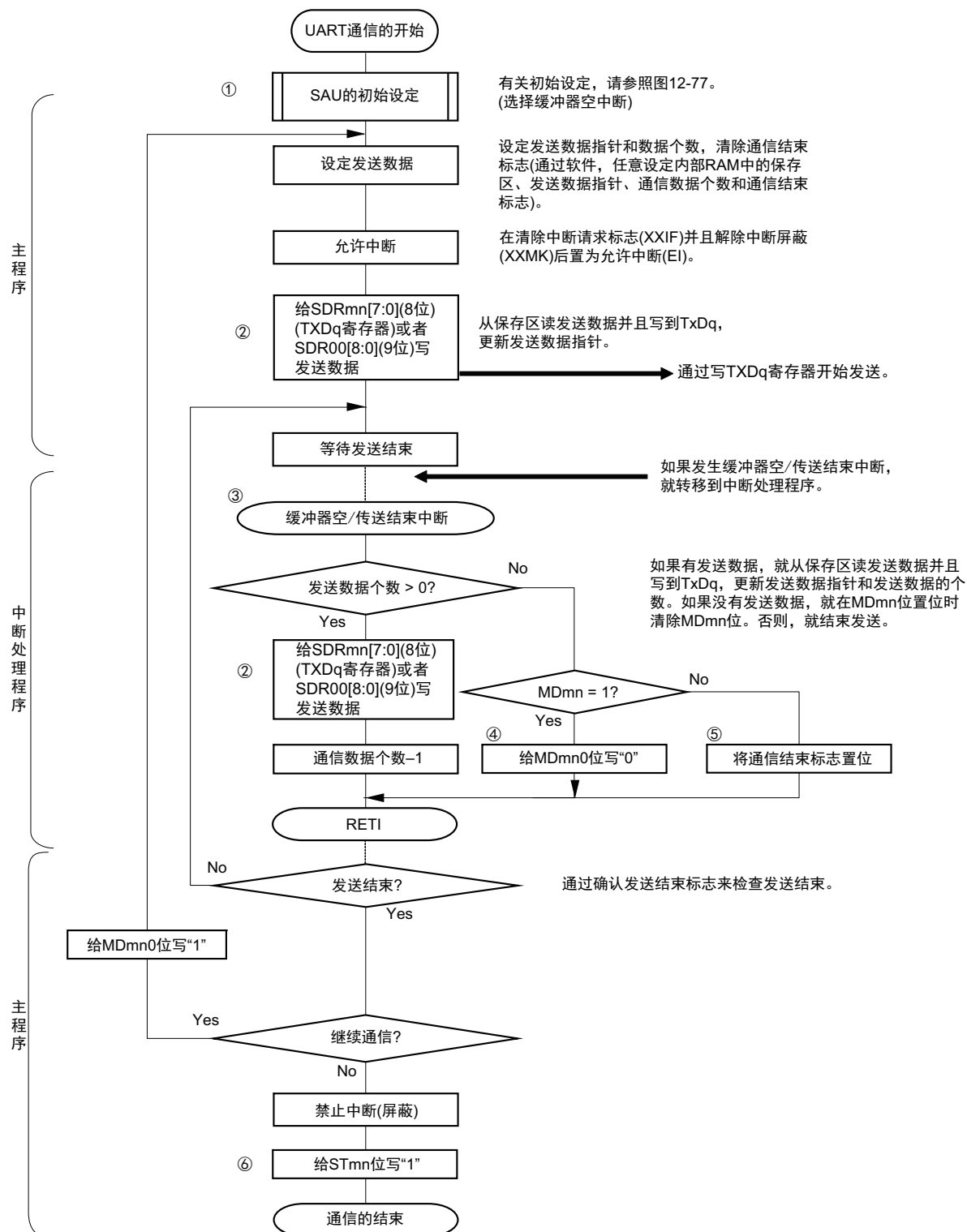


注 如果在串行状态寄存器 mn（SSRmn）的 BFFmn 位为“1”期间（有效数据保存在串行数据寄存器 mn（SDRmn）时）给 SDRmn 寄存器写发送数据，就重写发送数据。

注意 即使在运行中也能改写串行模式寄存器 mn（SMRmn）的 MDmn0 位。但是，为了能赶上最后发送数据的传送结束中断，必须在开始传送最后一位之前进行改写。

备注 m: 单元号（m=0、1） n: 通道号（n=0、2） q: UART 号（q=0～2） mn=00、02、10

图 11-83 UART 发送（连续发送模式）的流程图



备注 图中的①~⑥对应“图 11-82 UART 发送（连续发送模式）的时序图”中的①~⑥。

### 11.6.2 UART 接收

UART 接收是 RL78 微控制器从其他设备异步接收数据的运行。

UART 使用的 2 个通道中的奇数通道用于 UART 接收。但是，需要设定奇数通道和偶数通道的 SMR 寄存器。

| UART                | UART0                                                                                                                            | UART1      | UART2      |
|---------------------|----------------------------------------------------------------------------------------------------------------------------------|------------|------------|
| 对象通道                | SAU0 的通道 1                                                                                                                       | SAU0 的通道 3 | SAU1 的通道 1 |
| 使用的引脚               | RxD0                                                                                                                             | RxD1       | RxD2       |
| 中断                  | INTSR0                                                                                                                           | INTSR1     | INTSR2     |
|                     | 只限于传送结束中断（禁止设定缓冲器空中断）。                                                                                                           |            |            |
| 错误中断                | INTSRE0                                                                                                                          | INTSRE1    | INTSRE2    |
| 错误检测标志              | <ul style="list-style-type: none"> <li>• 帧错误检测标志（FEFmn）</li> <li>• 奇偶校验错误检测标志（PEFmn）</li> <li>• 溢出错检测标志（OVFmn）</li> </ul>        |            |            |
| 传送数据长度              | 7 位、8 位或者 9 位 <sup>注 1</sup>                                                                                                     |            |            |
| 传送速率 <sup>注 2</sup> | Max. $f_{MCK}/6[\text{bps}]$ ( $\text{SDRmn}[15:9] \geq 2$ )、Min. $f_{CLK}/(2 \times 2^{15} \times 128)$ [bps]                   |            |            |
| 数据相位                | 不反相输出（默认值：高电平）。<br>反相输出（默认值：低电平）。                                                                                                |            |            |
| 奇偶校验位               | 可选择以下内容： <ul style="list-style-type: none"> <li>• 无奇偶校验位（无奇偶校验）</li> <li>• 不判断奇偶校验（零校验）</li> <li>• 偶校验</li> <li>• 奇校验</li> </ul> |            |            |
| 停止位                 | 附加 1 位。                                                                                                                          |            |            |
| 数据方向                | MSB 优先或者 LSB 优先                                                                                                                  |            |            |

注 1. 只有 UART0 支持 9 位的数据长度。

2. 必须在满足此条件并且满足电特性的外围功能特性（参照“第 28 章 电特性”或者“第 29 章”电特性）的范围内使用。

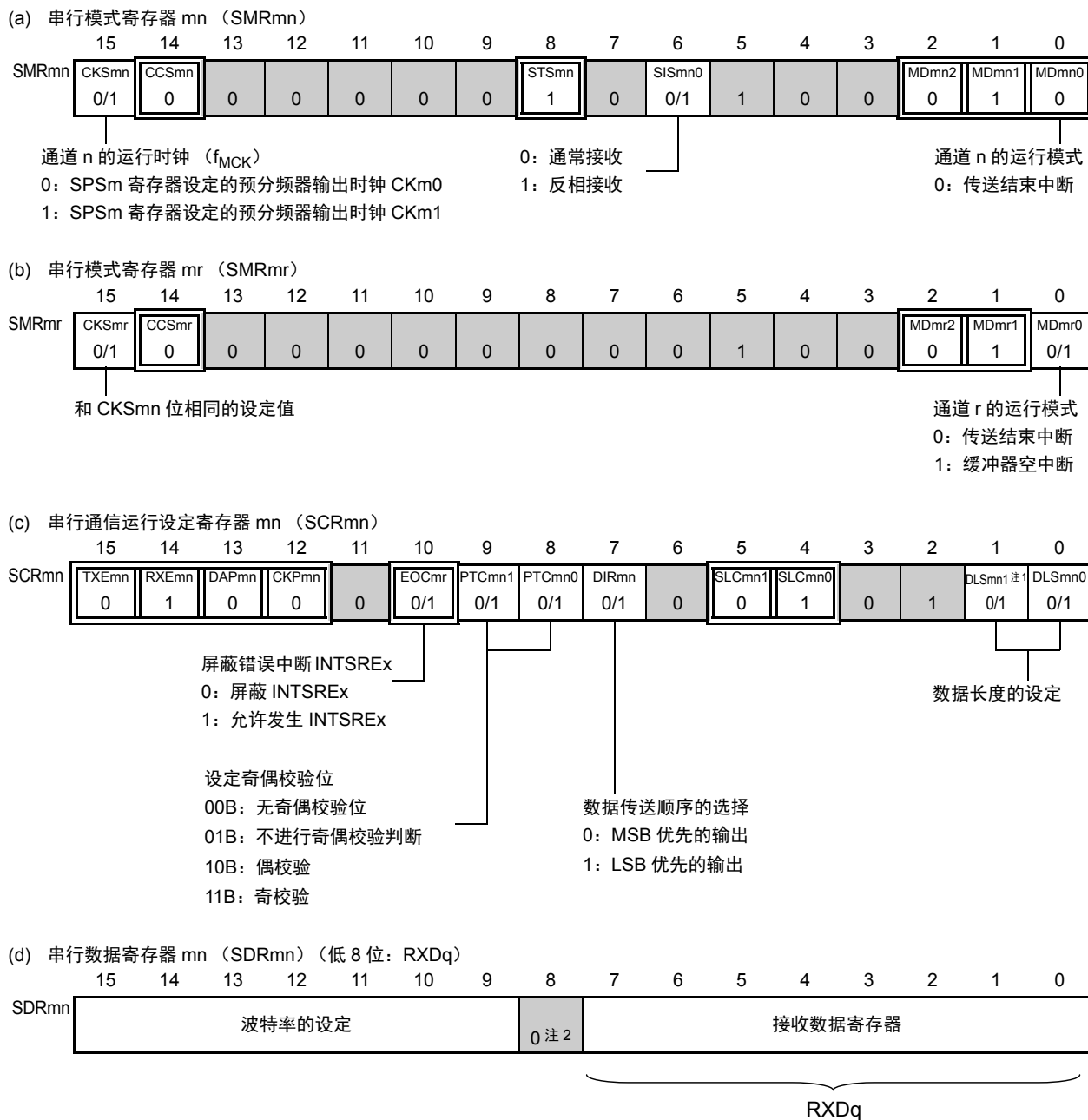
备注 1.  $f_{MCK}$ : 对象通道的运行时钟频率

$f_{CLK}$ : 系统时钟频率

2. m: 单元号 (m=0、1) n: 通道号 (n=1、3) mn=01、03、11

## (1) 寄存器的设定

图 11-84 UART (UART0 ~ UART2) 接收时的寄存器设定内容例子 (1/2)



注 1. 只限于 SCR01 寄存器 (UART0)。SCR03 寄存器和 SCR11 寄存器固定为“1”。

2. 当进行 9 位数据长度的通信时, SDR01 寄存器的 bit0 ~ 8 为发送数据的设定区。只有 UART0 能进行 9 位数据长度的通信。

注意 在 UART 接收时, 还必须将与通道 n 成对的通道 r 的 SMRmr 寄存器设定为 UART 发送模式。

备注 1. m: 单元号 (m=0、1) n: 通道号 (n=1、3) mn=01、03、11

r: 通道号 (r=n-1) q: UART 号 (q=0 ~ 2)

2.   : 在 UART 接收模式中为固定设定。  : 不能设定 (设定初始值)。  
 0/1: 根据用户的用途置“0”或者“1”。

图 11-84 UART (UART0 ~ UART2) 接收时的寄存器设定内容例子 (2/2)

(e) 串行输出寄存器 m (SOM) ..... 在此模式中不使用。

|     | 15 | 14 | 13 | 12 | 11 | 10 | 9     | 8     | 7 | 6 | 5 | 4 | 3      | 2      | 1    | 0    |
|-----|----|----|----|----|----|----|-------|-------|---|---|---|---|--------|--------|------|------|
| SOM | 0  | 0  | 0  | 0  | 1  | 1  | CKOm1 | CKOm0 | 0 | 0 | 0 | 0 | SO03 注 | SO02 注 | SO01 | SOM0 |
|     |    |    |    |    |    |    | ×     | ×     |   |   |   |   | ×      | ×      | ×    | ×    |

(f) 串行输出允许寄存器 m (SOEm) ..... 在此模式中不使用。

|      | 15 | 14 | 13 | 12 | 11 | 10 | 9 | 8 | 7 | 6 | 5 | 4 | 3       | 2       | 1     | 0     |
|------|----|----|----|----|----|----|---|---|---|---|---|---|---------|---------|-------|-------|
| SOEm | 0  | 0  | 0  | 0  | 0  | 0  | 0 | 0 | 0 | 0 | 0 | 0 | SOE03 注 | SOE02 注 | SOE01 | SOEm0 |
|      |    |    |    |    |    |    |   |   |   |   |   |   | ×       | ×       | ×     | ×     |

(g) 串行通道开始寄存器 m (SSm) ..... 只将对象通道的位置“1”。

|     | 15 | 14 | 13 | 12 | 11 | 10 | 9 | 8 | 7 | 6 | 5 | 4 | 3      | 2      | 1    | 0    |
|-----|----|----|----|----|----|----|---|---|---|---|---|---|--------|--------|------|------|
| SSm | 0  | 0  | 0  | 0  | 0  | 0  | 0 | 0 | 0 | 0 | 0 | 0 | SS03 注 | SS02 注 | SSm1 | SSm0 |
|     |    |    |    |    |    |    |   |   |   |   |   |   | 0/1    | ×      | 0/1  | ×    |

注 只限于 30 引脚产品的串行阵列单元 0

备注 1. m: 单元号 (m=0、1)

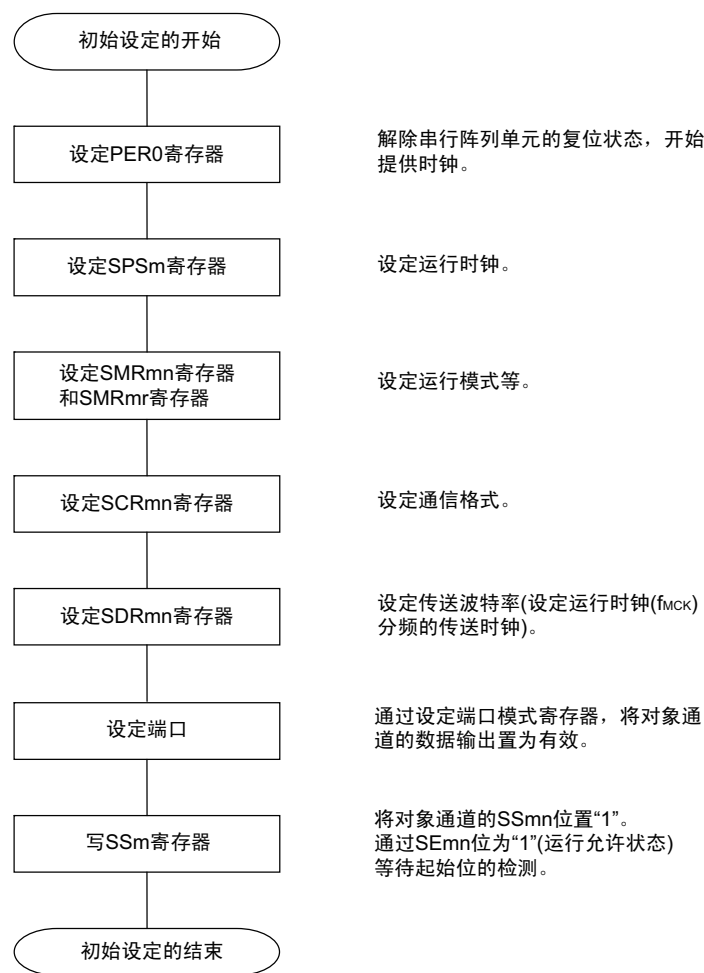
2.  : 不能设定 (设定初始值)。

× : 这是在此模式中不能使用的位 (在其他模式中也不使用的情况下, 设定初始值)。

0/1 : 根据用户的用途置“0”或者“1”。

(2) 操作步骤

图 11-85 UART 接收的初始设定步骤



注意 必须在将 SCRmn 寄存器的 RXEmn 位置“1”后至少经过 4 个  $f_{MCK}$  时钟，然后将 SSmn 位置“1”。

图 11-86 UART 接收的中止步骤

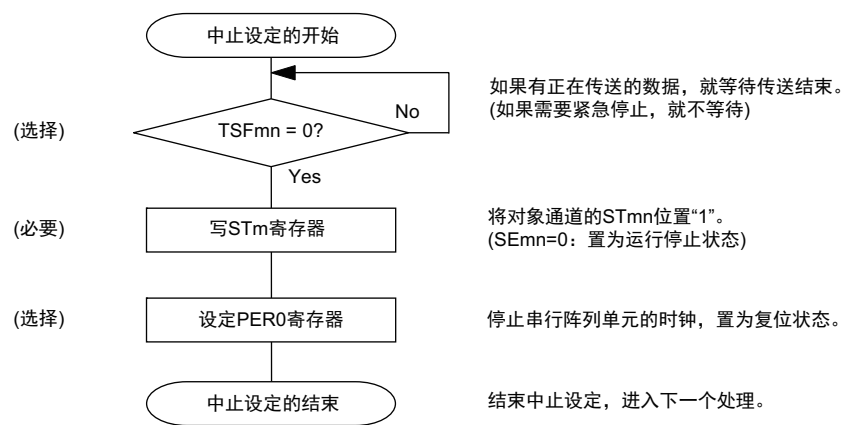
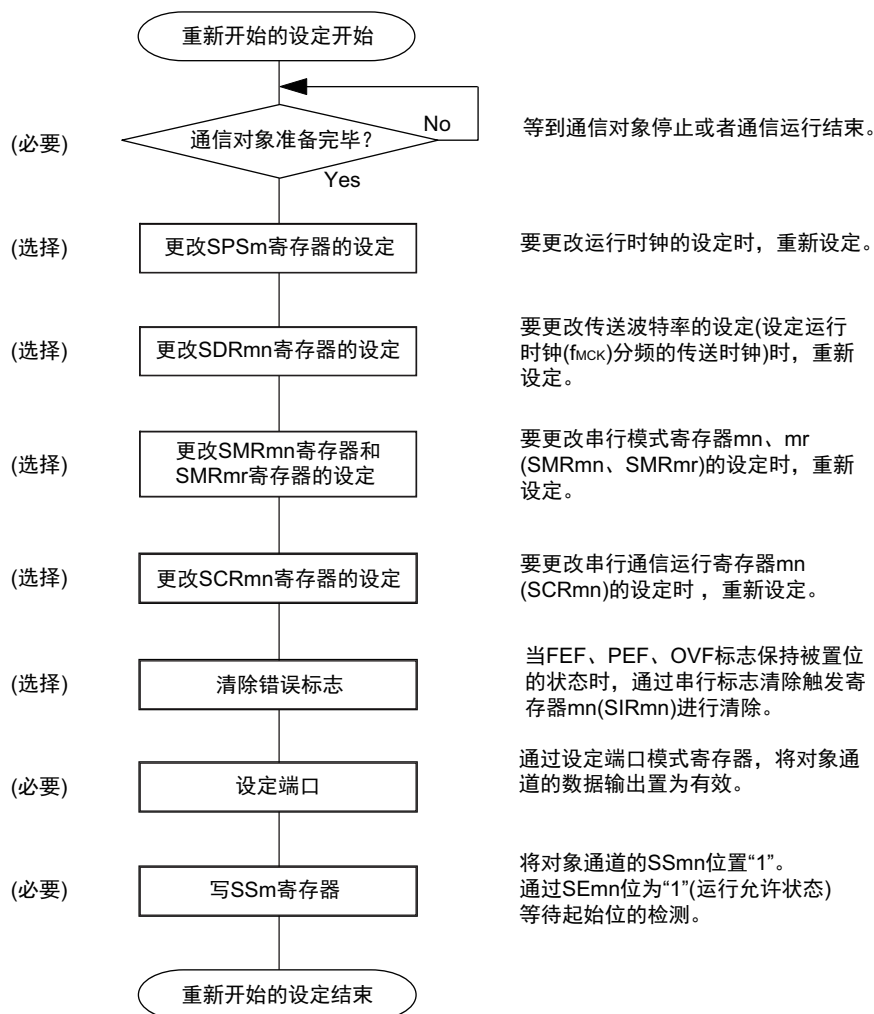


图 11-87 重新开始 UART 接收的设定步骤



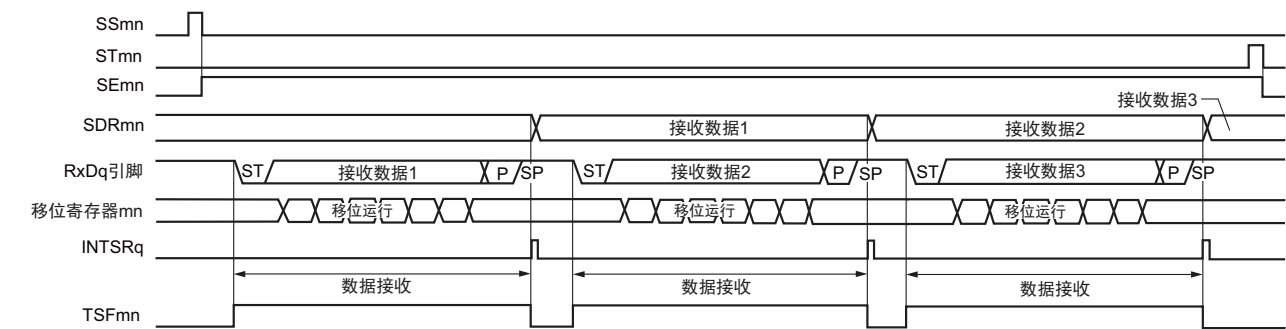
**注意** 必须在将 SCRmn 寄存器的 RXEmn 位置“1”后至少经过 4 个  $f_{MCK}$  时钟，然后将 SSmn 位置“1”。

**备注** 如果在中止设定中改写 PER0 来停止提供时钟，就必须在等待通信对象的停止或者通信结束后进行初始设定而不是进行重新开始设定。



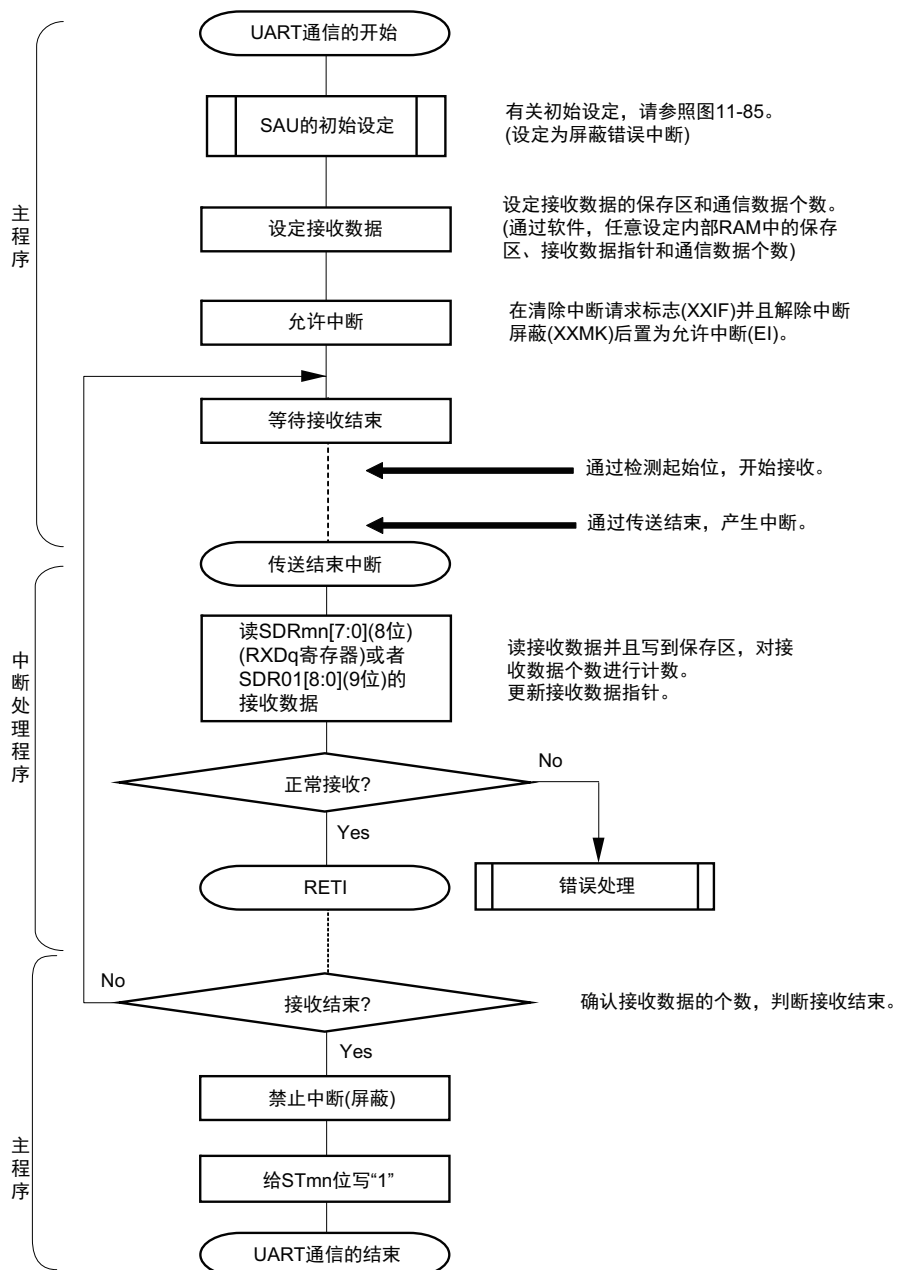
(3) 处理流程

图 11-88 UART 接收的时序图



备注 m: 单元号 (m=0、1) n: 通道号 (n=1、3) mn=01、03、11  
r: 通道号 (r=n-1) q: UART号 (q=0~2)

图 11-89 UART 接收的流程图



### 11.6.3 SNOOZE 模式功能

这是在 STOP 模式中通过检测 RxD0 引脚的输入开始 UART 接收的模式。通常，在 STOP 模式中 UART 停止通信，但是通过使用 SNOOZE 模式功能，能在 CPU 不工作的状态下进行 UART 的接收。

只有 UART0 能设定 SNOOZE 模式。

如果要在 SNOOZE 模式中使用 UART0，必须在即将要转移到 STOP 模式前进行以下设定（参照图“图 11-92 SNOOZE 模式运行（EOC01=0、SSEC0=0/1 或者 EOC01=1、SSEC0=0）的流程图”、“图 11-94 SNOOZE 模式运行（EOC01=1、SSEC0=1）的流程图”）。

- 在 SNOOZE 模式中，需要将 UART 接收波特率的设定更改为与通常运行时不同的值。参照表 11-3 设定 SPS0 寄存器和 SDR01 寄存器的 bit15～9。
- 设定 EOC01 位和 SSEC0 位。能在发生通信错误时设定允许或者禁止发生错误中断（INTSRE0）。
- 在即将要转移到 STOP 模式前将串行待机控制寄存器 0（SSC0）的 SWC0 位置“1”。初始设定结束后，将串行通道开始寄存器 0（SS0）的 SS01 位置“1”。

在转移到 STOP 模式后，如果检测到 RxD0 的边沿（输入开始位），就开始 UART 接收。

注意 1. 只有在选择高速内部振荡器时钟（ $f_{IH}$ ）作为  $f_{CLK}$  时才能使用 SNOOZE 模式功能。

2. SNOOZE 模式中的传送速率只有 4800bps。

3. 在 SWC0 位为“1”的情况下，只能在 STOP 模式中开始接收时使用 UART0。通过同时使用 SNOOZE 模式功能和中断，在以下非 STOP 模式的状态下开始接收时，有可能无法正常接收数据，并且有可能发生帧错误或者奇偶校验错误。

- 将 SWC0 位置“1”后，转移到 STOP 模式前开始接收时
- 在其他 SNOOZE 模式中开始接收时
- 通过中断等从 STOP 模式返回到通常运行后，将 SWC0 位置“0”前开始接收时

4. 在 SSEC0 位为“1”的情况下发生奇偶校验错误、帧错误或者溢出错误时，PEF01、FEF01、OVF01 标志不被置位，而且也不发生错误中断（INTSRE0）。因此如果要在 SSEC0 位为“1”时使用 SNOOZE 模式功能，必须在将 SWC0 置“1”前，清除 PEF01、FEF01、OVF01 标志，并且读 SDR01 寄存器的 bit7～0（RxD0）。

表 11-3 SNOOZE 模式中的 UART 接收波特率的设定

| 高速内部振荡器<br>( $f_{IH}$ ) | SNOOZE 模式中的 UART 接收波特率 |             |       |        |
|-------------------------|------------------------|-------------|-------|--------|
|                         | 波特率 4800bps            |             |       |        |
|                         | 运行时钟 ( $f_{MCK}$ )     | SDRmn[15:9] | 最大容许值 | 最小容许值  |
| 24MHz $\pm$ 1.0% 注      | $f_{CLK}/2^5$          | 79          | 1.60% | -2.18% |
| 16MHz $\pm$ 1.0% 注      | $f_{CLK}/2^4$          | 105         | 2.27% | -1.53% |
| 12MHz $\pm$ 1.0% 注      | $f_{CLK}/2^4$          | 79          | 1.60% | -2.19% |
| 8MHz $\pm$ 1.0% 注       | $f_{CLK}/2^3$          | 105         | 2.27% | -1.53% |
| 6MHz $\pm$ 1.0% 注       | $f_{CLK}/2^3$          | 79          | 1.60% | -2.19% |
| 4MHz $\pm$ 1.0% 注       | $f_{CLK}/2^2$          | 105         | 2.27% | -1.53% |
| 3MHz $\pm$ 1.0% 注       | $f_{CLK}/2^2$          | 79          | 1.60% | -2.19% |
| 2MHz $\pm$ 1.0% 注       | $f_{CLK}/2$            | 105         | 2.27% | -1.54% |
| 1MHz $\pm$ 1.0% 注       | $f_{CLK}$              | 105         | 2.27% | -1.57% |

注 在高速内部振荡器时钟频率的精度为  $\pm 1.5\%$ 、 $\pm 2.0\%$  时，容许范围将会变小，如下所示。

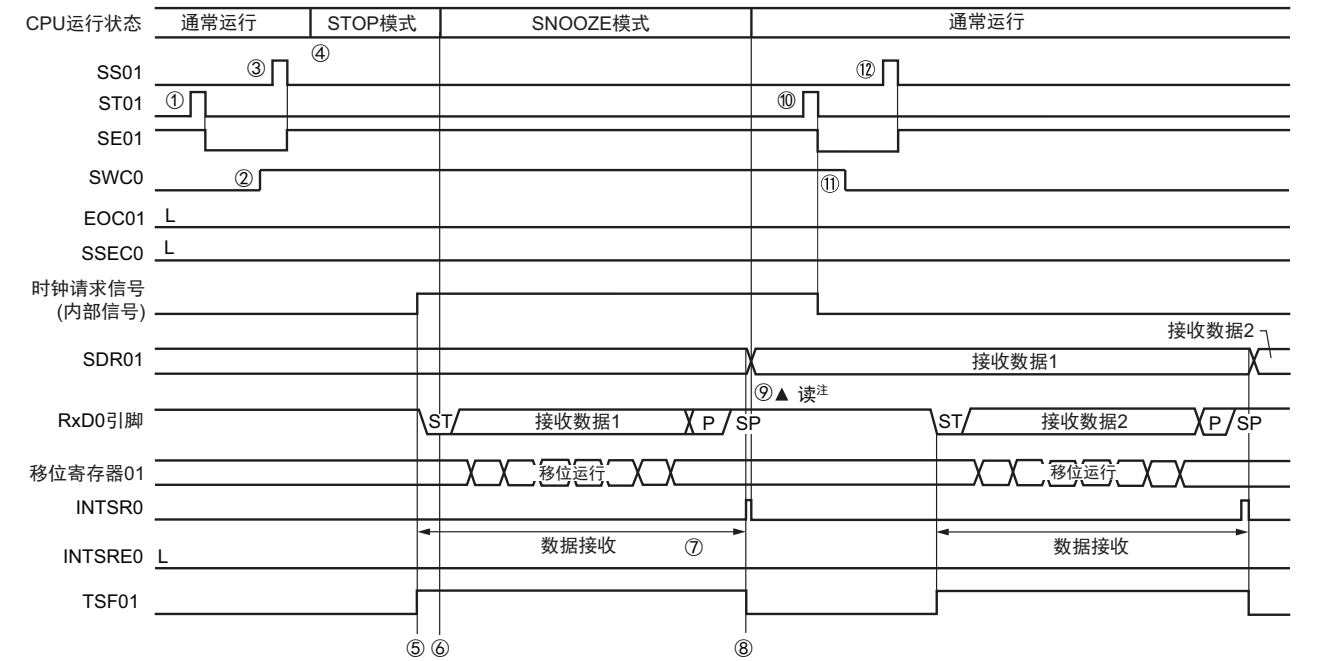
- 在  $f_{IH}\pm 1.5\%$  时，上表中的最大容许值必须减 0.5%，最小容许值必须加 0.5%。
- 在  $f_{IH}\pm 2.0\%$  时，上表中的最大容许值必须减 1.0%，最小容许值必须加 1.0%。

备注 最大容许值和最小容许值是 UART 接收时的波特率容许值。  
发送方的波特率必须设定在此范围内。

(1) SNOOZE 模式运行（EOC01=0、SSEC0=0/1）

因为 EOC01=0，所以与 SSEC0 位的设定无关，即使发生通信错误，也不发生错误中断（INTSRE0）。但是发生传送结束中断（INTSR0）。

图 11-90 SNOOZE 模式运行（EOC01=0、SSEC0=0/1）的时序图

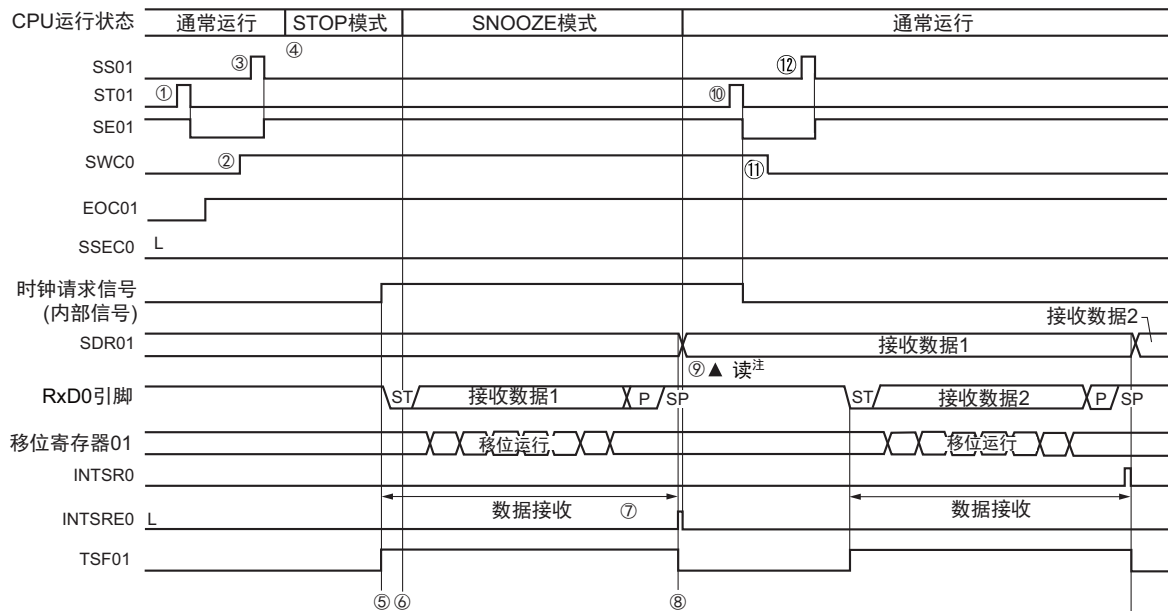


- 注 必须在 SWC0 位为“1”的状态下读接收数据。
- 注意 在向 SNOOZE 模式转移前或者在 SNOOZE 模式中接收结束后，必须将 ST00 位置“1”（清除 SE00 位并且停止运行），而且还必须在接收结束后清除 SWC0 位（解除 SNOOZE 模式）。
- 备注 图中的①～⑫对应“图 11-92 SNOOZE 模式运行（EOC01=0、SSEC0=0/1 或者 EOC01=1、SSEC0=0）的流程图”中的①～⑫。

(2) SNOOZE 模式运行（EOC01=1、SSEC0=0：允许发生错误中断（INTSRE0））

因为 EOC01=1、SSEC0=0，所以在发生通信错误时发生错误中断（INTSRE0）。

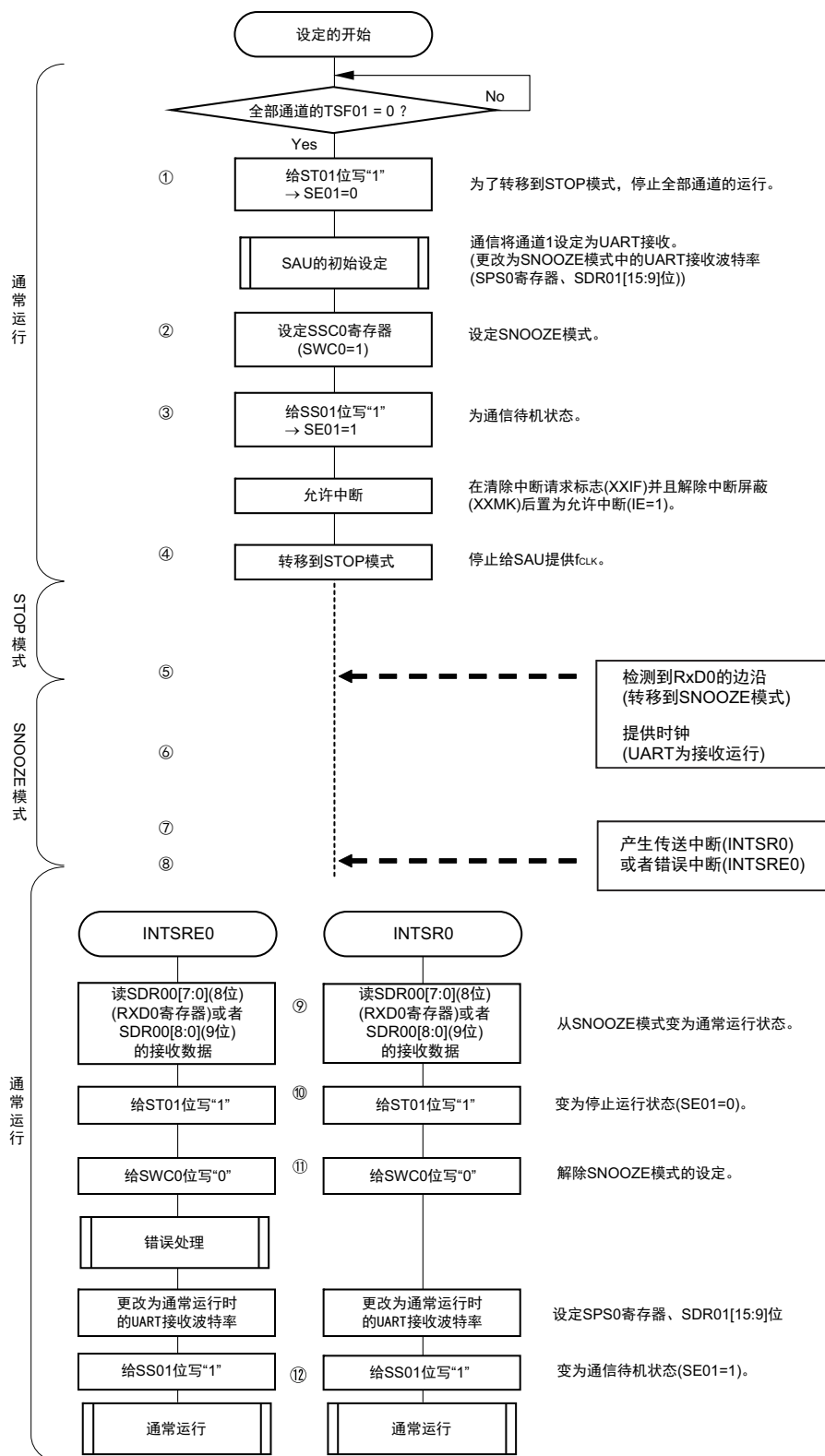
图 11-91 SNOOZE 模式运行（EOC01=1、SSEC0=0）的时序图



注意 在向 SNOOZE 模式转移前或者在 SNOOZE 模式中接收结束后，必须将 ST01 位置“1”（清除 SE01 位并且停止运行），而且还必须在接收结束后清除 SWC0 位（解除 SNOOZE 模式）。

备注 图中的①~⑫对应“图 11-92 SNOOZE 模式运行（EOC01=0、SSEC0=0/1 或者 EOC01=1、SSEC0=0）的流程图”中的①~⑫。

图 11-92 SNOOZE 模式运行 (EOC01=0、SSEC0=0/1 或者 EOC01=1、SSEC0=0) 的流程图

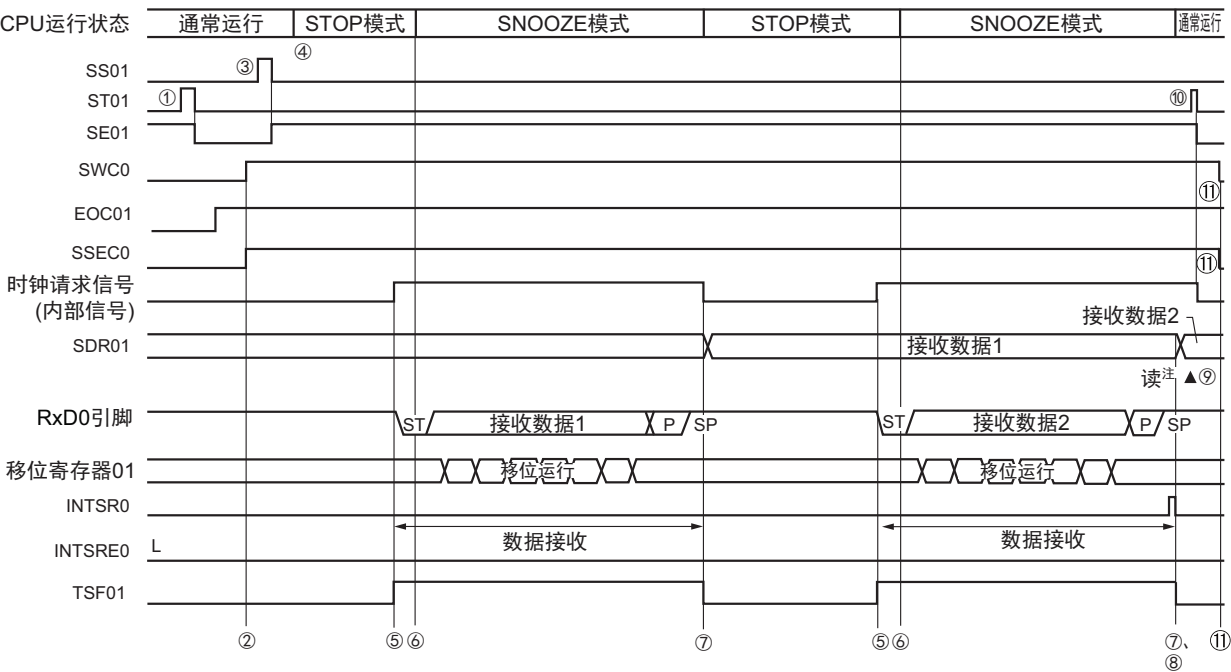


备注 图中的①~⑫对应“图 11-90 SNOOZE 模式运行 (EOC01=0、SSEC0=0/1) 的时序图”和“图 11-91 SNOOZE 模式运行 (EOC01=1、SSEC0=0) 的时序图”中的①~⑫。

(3) SNOOZE 模式运行（EOC01=1、SSEC0=1：禁止发生错误中断（INTSRE0））

因为 EOC01=1、SSEC0=1，所以在发生通信错误时不发生错误中断（INTSRE0）。

图 11-93 SNOOZE 模式运行（EOC01=1、SSEC0=1：停止发生错误中断（INTSRE0））的时序图



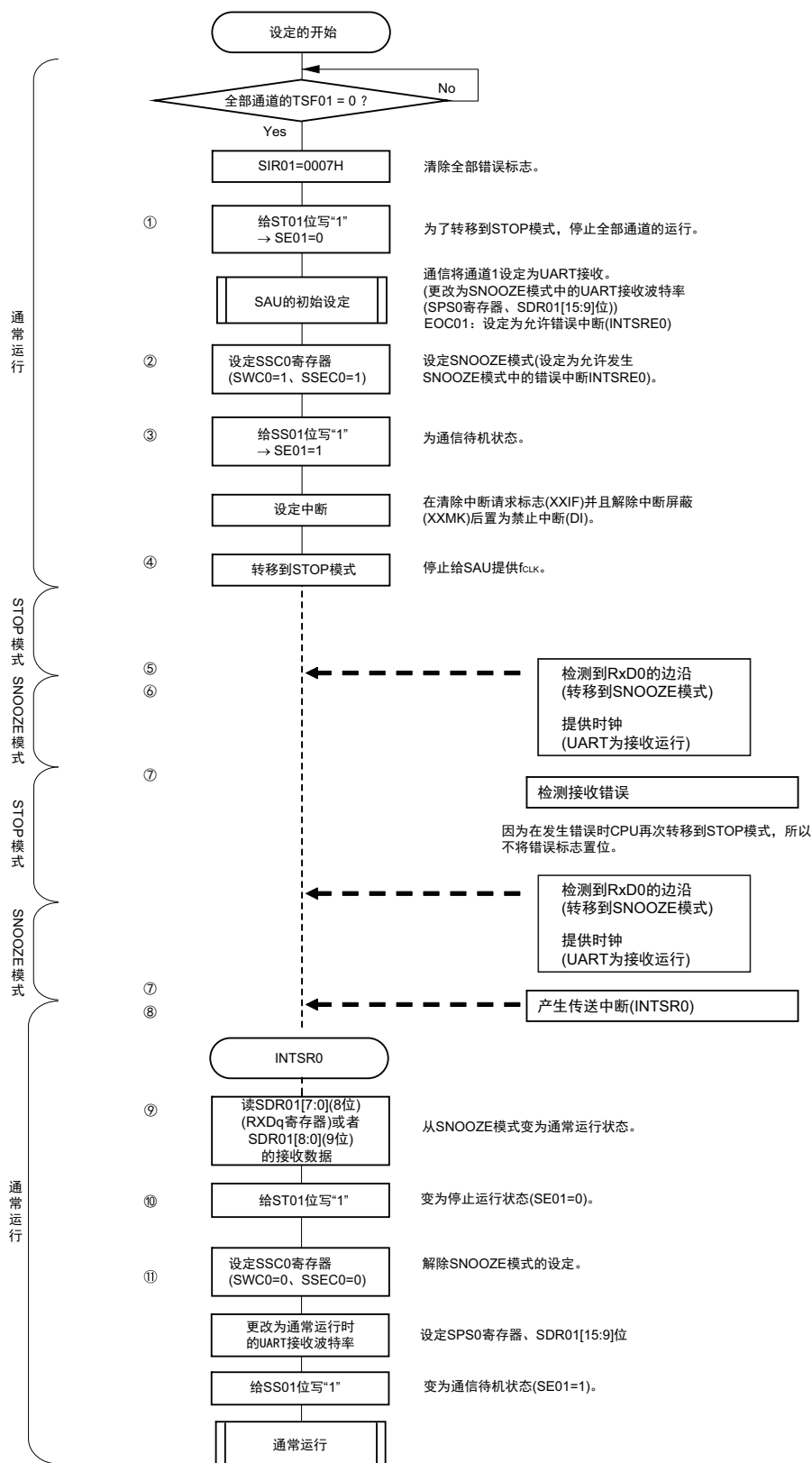
注 必须在 SWC0 位为“1”的状态下读接收数据。

- 注意 1. 在向 SNOOZE 模式转移前或者在 SNOOZE 模式中接收结束后，必须将 ST01 位置“1”（清除 SE01 位并且停止运行），而且还必须在接收结束后清除 SWC0 位（解除 SNOOZE 模式）。
2. 在 SSEC0 位为“1”时，如果发生奇偶校验错误、帧错误、溢出错误，PEF01、FEF01、OVF01 标志就不置位，也不发生错误中断（INTSRE0）。因此，在 SSEC0=1 时使用 SNOOZE 模式功能时，必须在将 SWC0 位置“1”前，清除 PEF01、FEF01、OVF01 标志，并且读 SDR01[7:0]（8 位）（RxD0 寄存器）或者 SDR01[8:0]（9 位）。

备注 图中的①～⑪对应“图 11-94 SNOOZE 模式运行（EOC01=1、SSEC0=1）的流程图”中的①～⑪。



图 11-94 SNOOZE 模式运行 (EOC01=1、SSEC0=1) 的流程图



**注意** 在SSEC0位为“1”时，如果发生奇偶校验错误、帧错误、溢出错误，PEF01、FEF01、OVF01标志就不置位，也不发生错误中断（INTSRE0）。因此，在SSEC0=1时使用SNOOZE模式功能时，必须在将SWC0位置“1”前，清除PEF01、FEF01、OVF01标志，并且读SDR01[7:0]（8位）（RXD0寄存器）或者SDR01[8:0]（9位）。

**备注** 图中的①～⑪对应“图 11-93 SNOOZE 模式运行（EOC01=1、SSEC0=1：停止发生错误中断（INTSRE0））的时序图”中的①～⑪。

### 11.6.4 波特率的计算

#### (1) 波特率的计算式

UART (UART0 ~ UART2) 通信的波特率能用以下计算式进行计算:

$$(\text{波特率}) = \{ \text{对象通道的运行时钟 } (f_{\text{MCK}}) \text{ 频率} \} \div (\text{SDRmn}[15:9] + 1) \div 2 [\text{bps}]$$

注意 禁止设定串行数据寄存器 mn (SDRmn) 的 SDRmn[15:9]=(0000000B、0000001B)。

备注 1. 因为在使用 UART 时 SDRmn[15:9] 的值为 SDRmn 寄存器的 bit15~9 的值 (0000010B~1111111B), 所以为 2~127。

2. m: 单元号 (m=0、1) n: 通道号 (n=0~3) mn=00~03、10、11

运行时钟 ( $f_{\text{MCK}}$ ) 取决于串行时钟选择寄存器 m (SPSm) 和串行模式寄存器 mn (SMRmn) 的 bit15 (CKSmn 位)。

表 11-4 UART 运行时钟的选择

| SMRmn<br>寄存器 | SPSm 寄存器   |            |            |            |            |            |            |            | 运行时钟 (f <sub>MCK</sub> ) 注        |                             |
|--------------|------------|------------|------------|------------|------------|------------|------------|------------|-----------------------------------|-----------------------------|
| CKSmn        | PRS<br>m13 | PRS<br>m12 | PRS<br>m11 | PRS<br>m10 | PRS<br>m03 | PRS<br>m02 | PRS<br>m01 | PRS<br>m00 |                                   | f <sub>CLK</sub> =20MHz 运行时 |
| 0            | X          | X          | X          | X          | 0          | 0          | 0          | 0          | f <sub>CLK</sub>                  | 20MHz                       |
|              | X          | X          | X          | X          | 0          | 0          | 0          | 1          | f <sub>CLK</sub> /2               | 10MHz                       |
|              | X          | X          | X          | X          | 0          | 0          | 1          | 0          | f <sub>CLK</sub> /2 <sup>2</sup>  | 5MHz                        |
|              | X          | X          | X          | X          | 0          | 0          | 1          | 1          | f <sub>CLK</sub> /2 <sup>3</sup>  | 2.5MHz                      |
|              | X          | X          | X          | X          | 0          | 1          | 0          | 0          | f <sub>CLK</sub> /2 <sup>4</sup>  | 1.25MHz                     |
|              | X          | X          | X          | X          | 0          | 1          | 0          | 1          | f <sub>CLK</sub> /2 <sup>5</sup>  | 625kHz                      |
|              | X          | X          | X          | X          | 0          | 1          | 1          | 0          | f <sub>CLK</sub> /2 <sup>6</sup>  | 312.5kHz                    |
|              | X          | X          | X          | X          | 0          | 1          | 1          | 1          | f <sub>CLK</sub> /2 <sup>7</sup>  | 156.2kHz                    |
|              | X          | X          | X          | X          | 1          | 0          | 0          | 0          | f <sub>CLK</sub> /2 <sup>8</sup>  | 78.1kHz                     |
|              | X          | X          | X          | X          | 1          | 0          | 0          | 1          | f <sub>CLK</sub> /2 <sup>9</sup>  | 39.1kHz                     |
|              | X          | X          | X          | X          | 1          | 0          | 1          | 0          | f <sub>CLK</sub> /2 <sup>10</sup> | 19.5kHz                     |
|              | X          | X          | X          | X          | 1          | 0          | 1          | 1          | f <sub>CLK</sub> /2 <sup>11</sup> | 9.77kHz                     |
|              | X          | X          | X          | X          | 1          | 1          | 0          | 0          | f <sub>CLK</sub> /2 <sup>12</sup> | 4.88kHz                     |
|              | X          | X          | X          | X          | 1          | 1          | 0          | 1          | f <sub>CLK</sub> /2 <sup>13</sup> | 2.44kHz                     |
|              | X          | X          | X          | X          | 1          | 1          | 1          | 0          | f <sub>CLK</sub> /2 <sup>14</sup> | 1.22kHz                     |
|              | X          | X          | X          | X          | 1          | 1          | 1          | 1          | f <sub>CLK</sub> /2 <sup>15</sup> | 610Hz                       |
| 1            | 0          | 0          | 0          | 0          | X          | X          | X          | X          | f <sub>CLK</sub>                  | 20MHz                       |
|              | 0          | 0          | 0          | 1          | X          | X          | X          | X          | f <sub>CLK</sub> /2               | 10MHz                       |
|              | 0          | 0          | 1          | 0          | X          | X          | X          | X          | f <sub>CLK</sub> /2 <sup>2</sup>  | 5MHz                        |
|              | 0          | 0          | 1          | 1          | X          | X          | X          | X          | f <sub>CLK</sub> /2 <sup>3</sup>  | 2.5MHz                      |
|              | 0          | 1          | 0          | 0          | X          | X          | X          | X          | f <sub>CLK</sub> /2 <sup>4</sup>  | 1.25MHz                     |
|              | 0          | 1          | 0          | 1          | X          | X          | X          | X          | f <sub>CLK</sub> /2 <sup>5</sup>  | 625kHz                      |
|              | 0          | 1          | 1          | 0          | X          | X          | X          | X          | f <sub>CLK</sub> /2 <sup>6</sup>  | 312.5kHz                    |
|              | 0          | 1          | 1          | 1          | X          | X          | X          | X          | f <sub>CLK</sub> /2 <sup>7</sup>  | 156.2kHz                    |
|              | 1          | 0          | 0          | 0          | X          | X          | X          | X          | f <sub>CLK</sub> /2 <sup>8</sup>  | 78.1kHz                     |
|              | 1          | 0          | 0          | 1          | X          | X          | X          | X          | f <sub>CLK</sub> /2 <sup>9</sup>  | 39.1kHz                     |
|              | 1          | 0          | 1          | 0          | X          | X          | X          | X          | f <sub>CLK</sub> /2 <sup>10</sup> | 19.5kHz                     |
|              | 1          | 0          | 1          | 1          | X          | X          | X          | X          | f <sub>CLK</sub> /2 <sup>11</sup> | 9.77kHz                     |
|              | 1          | 1          | 0          | 0          | X          | X          | X          | X          | f <sub>CLK</sub> /2 <sup>12</sup> | 4.88kHz                     |
|              | 1          | 1          | 0          | 1          | X          | X          | X          | X          | f <sub>CLK</sub> /2 <sup>13</sup> | 2.44kHz                     |
|              | 1          | 1          | 1          | 0          | X          | X          | X          | X          | f <sub>CLK</sub> /2 <sup>14</sup> | 1.22kHz                     |
|              | 1          | 1          | 1          | 1          | X          | X          | X          | X          | f <sub>CLK</sub> /2 <sup>15</sup> | 610Hz                       |

注 要更改被选择为  $f_{CLK}$  的时钟（更改系统时钟控制寄存器（CKC）的值）时，必须在停止串行阵列单元（SAU）的运行（串行通道停止寄存器 m（STm）=000FH）后进行更改。

备注 1. X: 忽略

2. m: 单元号 (m=0、1) n: 通道号 (n=0 ~ 3) mn=00 ~ 03、10、11

## (2) 发送时的波特率误差

UART (UART0 ~ UART2) 通信发送时的波特率误差能用以下计算式进行计算, 必须将发送方的波特率设定在接收方的波特率容许范围内。

$$(\text{波特率误差}) = (\text{波特率的计算值}) \div (\text{目标波特率的值}) \times 100 - 100 [\%]$$

$f_{\text{CLK}}=20\text{MHz}$  时的 UART 波特率的设定例子如下所示。

| UART 波特率<br>(目标波特率) | $f_{\text{CLK}}=20\text{MHz}$ |             |            |             |
|---------------------|-------------------------------|-------------|------------|-------------|
|                     | 运行时钟 ( $f_{\text{MCK}}$ )     | SDRmn[15:9] | 波特率的计算值    | 与目标波特率的误差   |
| 300bps              | $f_{\text{CLK}}/2^9$          | 64          | 300.48bps  | +0.16%      |
| 600bps              | $f_{\text{CLK}}/2^8$          | 64          | 600.96bps  | +0.16%      |
| 1200bps             | $f_{\text{CLK}}/2^7$          | 64          | 1201.92bps | +0.16%      |
| 2400bps             | $f_{\text{CLK}}/2^6$          | 64          | 2403.85bps | +0.16%      |
| 4800bps             | $f_{\text{CLK}}/2^5$          | 64          | 4807.69bps | +0.16%      |
| 9600bps             | $f_{\text{CLK}}/2^4$          | 64          | 9615.38bps | +0.16%      |
| 19200bps            | $f_{\text{CLK}}/2^3$          | 64          | 19230.8bps | +0.16%      |
| 31250bps            | $f_{\text{CLK}}/2^3$          | 39          | 31250.0bps | $\pm 0.0\%$ |
| 38400bps            | $f_{\text{CLK}}/2^2$          | 64          | 38461.5bps | +0.16%      |
| 76800bps            | $f_{\text{CLK}}/2$            | 64          | 76923.1bps | +0.16%      |
| 153600bps           | $f_{\text{CLK}}$              | 64          | 153846bps  | +0.16%      |
| 312500bps           | $f_{\text{CLK}}$              | 31          | 312500bps  | $\pm 0.0\%$ |

备注 m: 单元号 (m=0、1) n: 通道号 (n=0、2) mn=00、02、10

(3) 接收时的波特率容许范围

UART (UART0 ~ UART2) 通信接收时的波特率容许范围能用以下计算式进行计算，必须将发送方的波特率设定在接收方的波特率容许范围内。

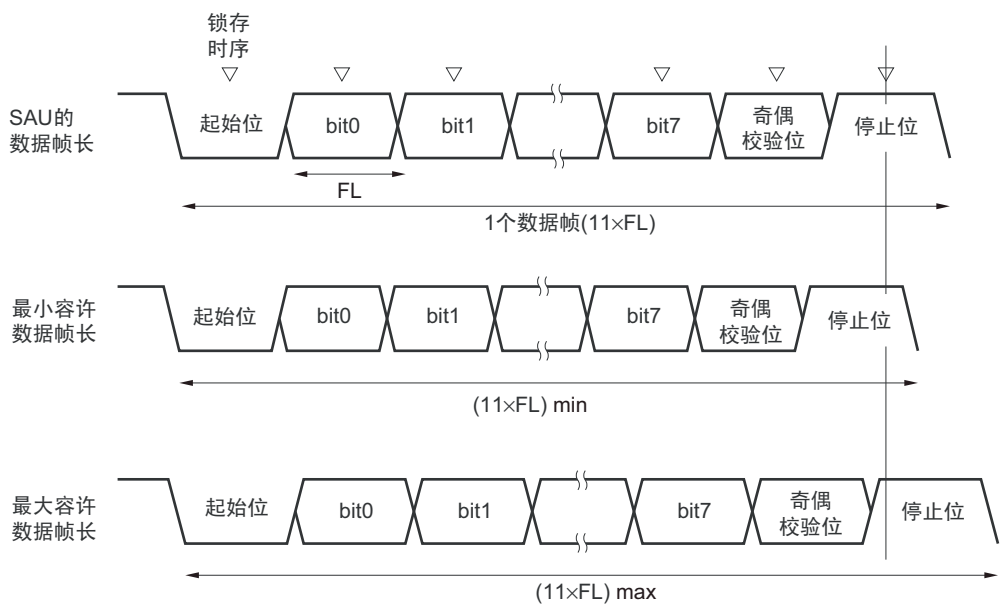
$$(\text{可接收的最大波特率}) = \frac{2 \times k \times \text{Nfr}}{2 \times k \times \text{Nfr} - k + 2} \times \text{Brate}$$

$$(\text{可接收的最小波特率}) = \frac{2 \times k \times (\text{Nfr} - 1)}{2 \times k \times \text{Nfr} - k - 2} \times \text{Brate}$$

Brate : 接收方的波特率的计算值 (参照“11.6.4(1) 波特率的计算式”)  
K : SDRmn[15:9]+1  
Nfr : 1 个数据帧的帧长 [ 位 ]  
= (起始位) + (数据长度) + (奇偶校验位) + (停止位)

备注 m: 单元号 (m=0、1) n: 通道号 (n=1、3) mn=01、03、11

图 11-95 接收时的波特率容许范围 (1 个数据帧的帧长 =11 位的情况)



如图 11-95 所示，在检测到起始位后，接收数据的锁存时序取决于串行数据寄存器 mn (SDRmn) 的 bit15 ~ 9 设定的分频比。如果最后的数据 (停止位) 能赶上此锁存时序，就能正常接收。

### 11.6.5 UART (UART0 ~ UART2) 通信过程中发生错误时的处理步骤

在 UART (UART0 ~ UART2) 通信过程中发生错误时的处理步骤如图 11-96 和图 11-97 所示。

图 11-96 发生奇偶校验错误或者溢出错误时的处理步骤

| 软件操作                          | 硬件状态                                 | 备注                                           |
|-------------------------------|--------------------------------------|----------------------------------------------|
| 读串行数据寄存器 mn (SDRmn)。          | SSRmn 寄存器的 BFFmn 位为“0”并且通道 n 为可接收状态。 | 这是为了防止在错误处理的过程中结束下一次接收而出现溢出错误。               |
| 读串行状态寄存器 mn (SSRmn)。          |                                      | 判断错误种类，读取值用于清除错误标志。                          |
| 给串行标志清除触发寄存器 mn (SIRmn) 写“1”。 | 清除错误标志。                              | 通过将 SSRmn 寄存器的读取值直接写到 SIRmn 寄存器，只能清除读操作时的错误。 |

图 11-97 发生帧错误时的处理步骤

| 软件操作                             | 硬件状态                                            | 备注                                           |
|----------------------------------|-------------------------------------------------|----------------------------------------------|
| 读串行数据寄存器 mn (SDRmn)。             | SSRmn 寄存器的 BFFmn 位为“0”并且通道 n 为可接收状态。            | 这是为了防止在错误处理的过程中结束下一次接收而出现溢出错误。               |
| 读串行状态寄存器 mn (SSRmn)。             |                                                 | 判断错误种类，读取值用于清除错误标志。                          |
| 写串行标志清除触发寄存器 mn (SIRmn)。         | 清除错误标志。                                         | 通过将 SSRmn 寄存器的读取值直接写到 SIRmn 寄存器，只能清除读操作时的错误。 |
| 将串行通道停止寄存器 m (STm) 的 STmn 位置“1”。 | 串行通道允许状态寄存器 m (SEm) 的 SEmn 位为“0”并且通道 n 为停止运行状态。 |                                              |
| 与通信方进行同步处理。                      |                                                 | 因为起始位偏移，所以可认为发生了帧错误。因此，需要与通信方重新取得同步，重新开始通信。  |
| 将串行通道开始寄存器 m (SSm) 的 SSmn 位置“1”。 | 串行通道允许状态寄存器 m (SEm) 的 SEmn 位为“1”并且通道 n 为可运行状态。  |                                              |

备注 m: 单元号 (m=0、1) n: 通道号 (n=0 ~ 3) mn=00 ~ 03、10、11

## 11.7 简易 I<sup>2</sup>C (IIC00、IIC01、IIC11、IIC20) 通信的运行

这是通过串行时钟 (SCL) 和串行数据 (SDA) 共 2 条线与多个设备进行时钟同步通信的功能。因此简易 I<sup>2</sup>C 是为了与 EEPROM、闪存、A/D 转换器等设备进行单通信而设计的, 所以只用作主控设备。

对于开始条件和停止条件, 必须遵守 I<sup>2</sup>C 总线的总线特性, 通过软件操作控制寄存器。

[ 数据的发送和接收 ]

- 主控发送、主控接收 (只限于单主控的主控功能)
- ACK 输出功能注、ACK 检测功能
- 8 位数据长度 (在发送地址时, 用高 7 位指定地址, 用最低位进行 R/W 控制)
- 通过软件产生开始条件和停止条件

[ 中断功能 ]

- 传送结束中断

[ 错误检测标志 ]

- 溢出错误
- ACK 错误

※ [ 简易 I<sup>2</sup>C 不支持的功能 ]

- 从属发送、从属接收
- 多主控功能 (仲裁失败检测功能)
- 等待检测功能

注 在接收最后的数据时, 如果给 SOEmn 位 (SOEm 寄存器) 写 “0” 来停止串行通信数据的输出, 就不输出 ACK。详细内容请参照 “11.7.3(2) 处理流程”。

备注 m: 单元号 n: 通道号 mn=00、01、03、10

支持简易 I<sup>2</sup>C (IIC00、IIC01、IIC11、IIC20) 的通道为 SAU0 的通道 0、1、3 和 SAU1 的通道 0。

### 20、24 引脚产品

| 单元 | 通道 | 用作 CSI  | 用作 UART | 用作简易 I <sup>2</sup> C |
|----|----|---------|---------|-----------------------|
| 0  | 0  | CSI00   | UART0   | IIC00 注               |
|    | 1  | CSI01 注 |         | IIC01 注               |

### 30 引脚产品

| 单元 | 通道 | 用作 CSI  | 用作 UART | 用作简易 I <sup>2</sup> C |
|----|----|---------|---------|-----------------------|
| 0  | 0  | CSI00   | UART0   | IIC00 注               |
|    | 1  | —       |         | —                     |
|    | 2  | —       | UART1 注 | —                     |
|    | 3  | CSI11 注 |         | IIC11 注               |
| 1  | 0  | CSI20 注 | UART2 注 | IIC20 注               |
|    | 1  | —       |         | —                     |

注 只限于 R5F102 产品。

简易 I<sup>2</sup>C (IIC00、IIC01、IIC11、IIC20) 有如下 4 种通信运行:

- 地址字段发送 (参照 11.7.1)
- 数据发送 (参照 11.7.2)
- 数据接收 (参照 11.7.3)
- 停止条件的产生 (参照 11.7.4)

### 11.7.1 地址字段发送

地址字段发送是为了特别指定传送对象（从属设备）而在 I<sup>2</sup>C 通信时最先进行的发送运行。在产生开始条件后，将地址（7 位）和传送方向（1 位）作为 1 帧进行发送。

| 简易 I <sup>2</sup> C | IIC00                                                                                                                                               | IIC01           | IIC11           | IIC20           |
|---------------------|-----------------------------------------------------------------------------------------------------------------------------------------------------|-----------------|-----------------|-----------------|
| 对象通道                | SAU0 的通道 0                                                                                                                                          | SAU0 的通道 1      | SAU0 的通道 3      | SAU1 的通道 0      |
| 使用的引脚               | SCL00、SDA00 注 1                                                                                                                                     | SCL01、SDA01 注 1 | SCL11、SDA11 注 1 | SCL20、SDA20 注 1 |
| 中断                  | INTIIC00                                                                                                                                            | INTIIC01        | INTIIC11        | INTIIC20        |
|                     | 只限于传送结束中断（不能选择缓冲器空中断）。                                                                                                                              |                 |                 |                 |
| 错误检测标志              | ACK 错误检测标志（PEFmn）                                                                                                                                   |                 |                 |                 |
| 传送数据长度              | 8 位（将高 7 位作为地址并且将低 1 位作为 R/W 控制进行发送）                                                                                                                |                 |                 |                 |
| 传送速率注 2             | Max. $f_{MCK}/4[Hz]$ （SDRmn[15:9] ≥ 1） $f_{MCK}$ ：对象通道的运行时钟频率<br>但是，必须在 I <sup>2</sup> C 的各模式中满足以下条件：<br>• Max. 400kHz（快速模式）<br>• Max. 100kHz（标准模式） |                 |                 |                 |
| 数据电平                | 不反相输出（默认值：高电平）。                                                                                                                                     |                 |                 |                 |
| 奇偶校验位               | 无奇偶校验位。                                                                                                                                             |                 |                 |                 |
| 停止位                 | 附加 1 位（用于 ACK 接收）                                                                                                                                   |                 |                 |                 |
| 数据方向                | MSB 优先                                                                                                                                              |                 |                 |                 |

注 1. 要通过简易 I<sup>2</sup>C 进行通信时，必须通过端口输出模式寄存器（POMxx）设定 N 沟道漏极开路输出（V<sub>DD</sub> 耐压）模式（20、24 引脚产品时 POM11、POM41=1、30 引脚产品时 POM11、POM14、POM50=1）。详细内容请参照“4.3 控制端口功能的寄存器”、“4.5 使用复用功能时的寄存器设定”。

要将 IIC00、IIC20 与不同电位的外部器件通信时，也必须同样地将时钟输入 / 输出引脚（SCL00、SCL20）设定为 N 沟道漏极开路输出（V<sub>DD</sub> 耐压）模式（20、24 引脚产品时 POM10=1、30 引脚产品时 POM10、POM15=1）。详细内容请参照“4.4.4 不同电位（1.8V、2.5V、3V）的输入 / 输出缓冲器对应”。

2. 必须在满足此条件并且满足电特性的外围功能特性（参照“第 28 章 电特性”和“第 29 章 电特性”）的范围内使用。

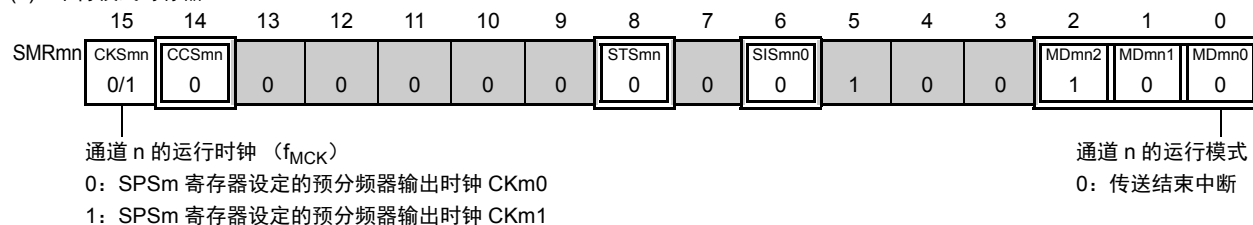
备注 m：单元号 n：通道号 mn=00、01、03、10



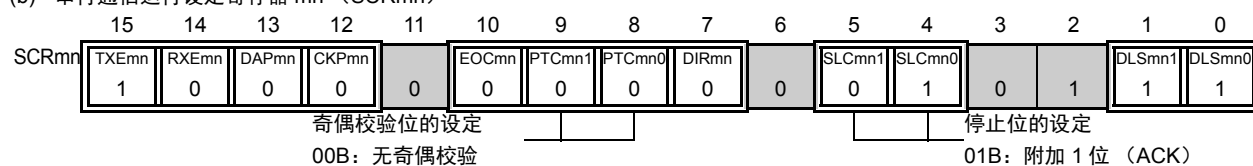
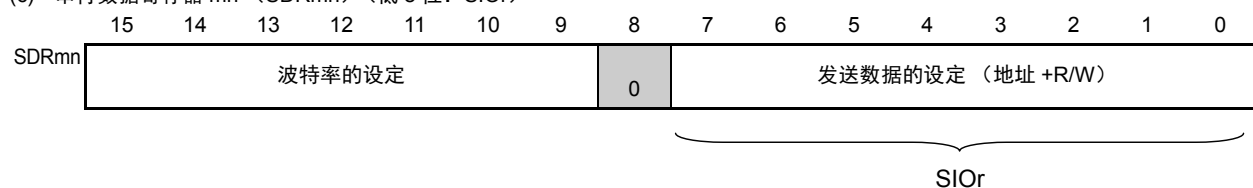
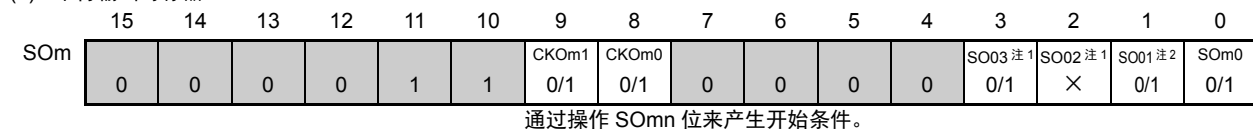
## (1) 寄存器的设定

图 11-98 简易 I<sup>2</sup>C (IIC00、IIC01、IIC11、IIC20) 地址字段发送时的寄存器设定内容例子

(a) 串行模式寄存器 mn (SMRmn)



(b) 串行通信运行设定寄存器 mn (SCRmn)

(c) 串行数据寄存器 mn (SDRmn) (低 8 位: SIO<sub>r</sub>)(d) 串行输出寄存器 m (SOM<sub>m</sub>)(e) 串行输出允许寄存器 m (SOEm<sub>m</sub>)(f) 串行通道开始寄存器 m (SSm<sub>m</sub>) ..... 只将对象通道的位置“1”。

注 1. 只限于 30 引脚产品的串行阵列单元 0。

注 2. 只限于 20、24 引脚产品。

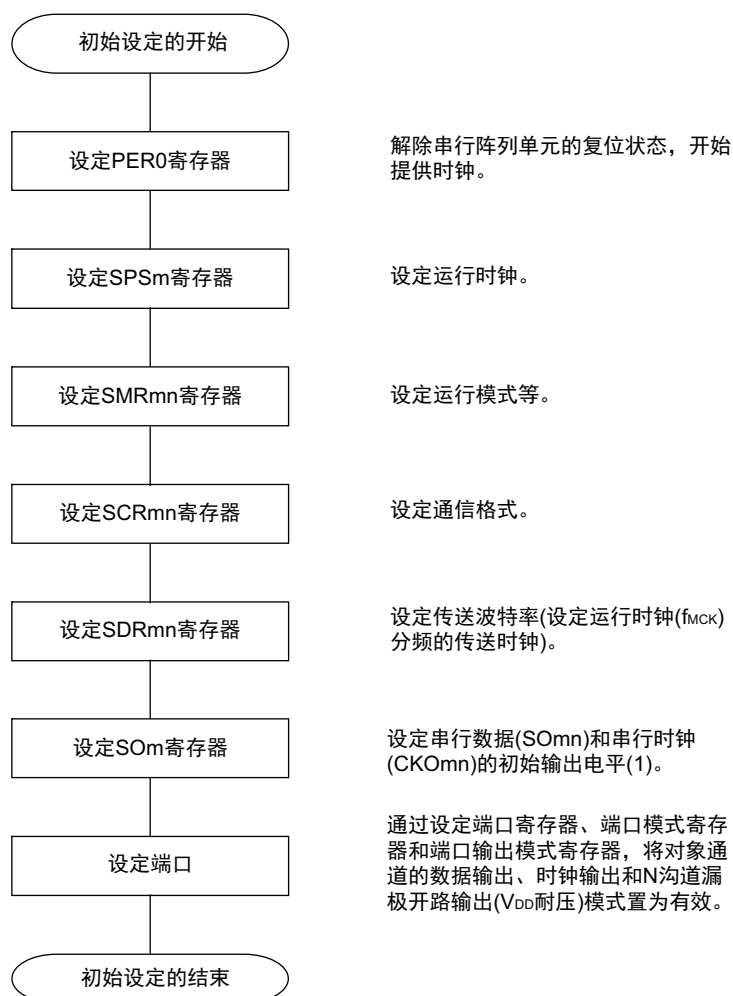
备注 1. m: 单元号 n: 通道号 (mn=00、01、03、10) r: IIC 号 (r=00、01、11、20)

2.   : 在 IIC 模式中为固定设定。  : 不能设定 (设定初始值)。

×: 这是在此模式中不能使用的位 (在其他模式中也不使用的情况下, 设定初始值)。

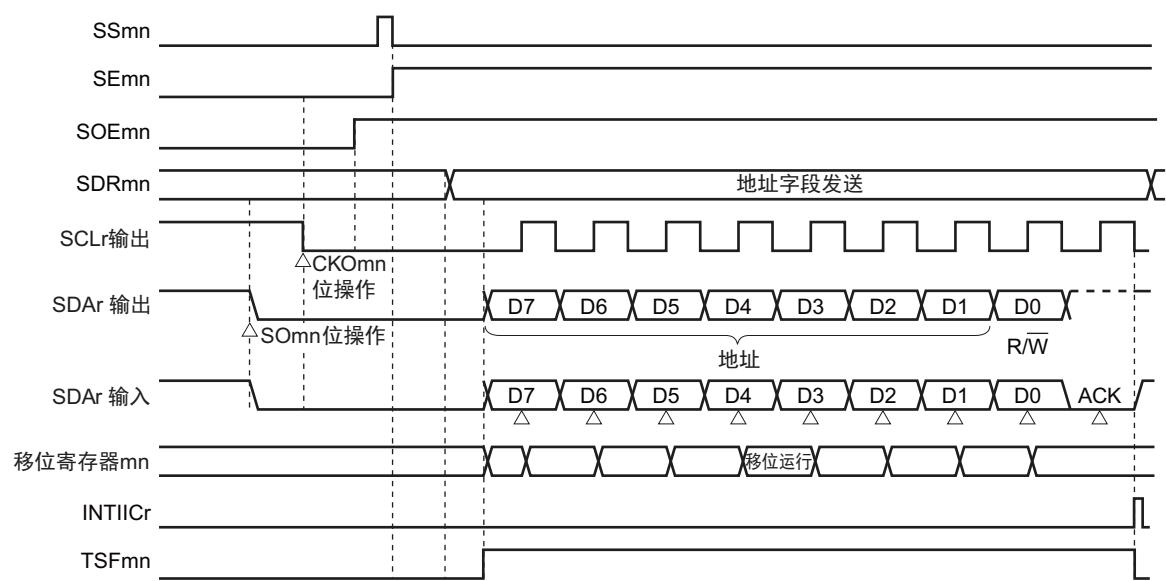
0/1: 根据用户的用途置“0”或者“1”。

## (2) 操作步骤

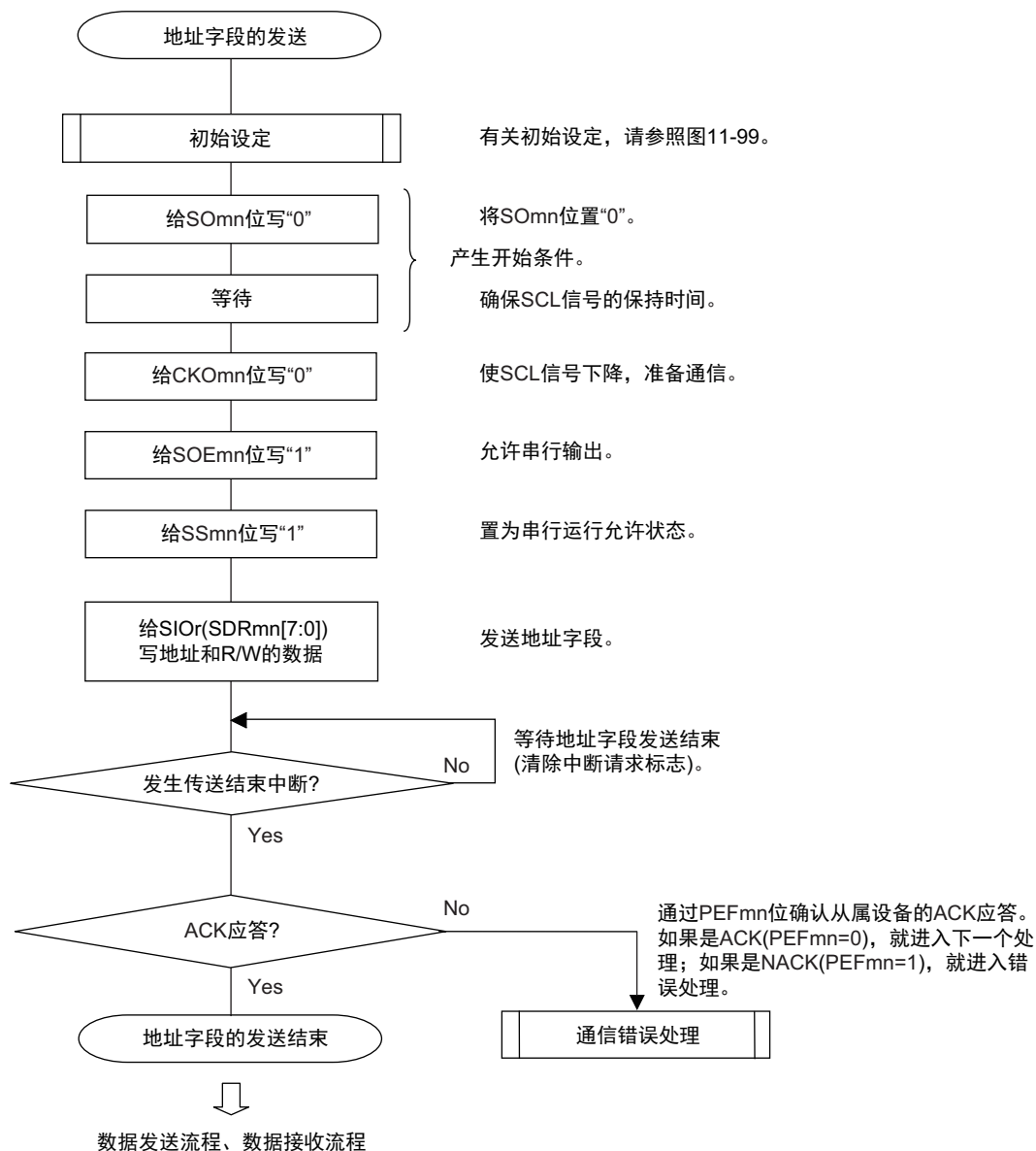
图 11-99 简易 I<sup>2</sup>C 地址字段发送的初始设定步骤

(3) 处理流程

图 11-100 地址字段发送的时序图



备注 m: 单元号 n: 通道号 (mn=00、01、03、10) r: IIC 号 (r=00、01、11、20)

图 11-101 简易 I<sup>2</sup>C 地址字段发送的流程图

### 11.7.2 数据发送

数据发送是在发送地址字段后给该传送对象（从属设备）发送数据的运行。在给对象从属设备发送全部数据后产生停止条件并且释放总线。

| 简易 I <sup>2</sup> C | IIC00                                                                                                                                                                                                               | IIC01           | IIC11           | IIC20           |
|---------------------|---------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|-----------------|-----------------|-----------------|
| 对象通道                | SAU0 的通道 0                                                                                                                                                                                                          | SAU0 的通道 1      | SAU0 的通道 3      | SAU1 的通道 0      |
| 使用的引脚               | SCL00、SDA00 注 1                                                                                                                                                                                                     | SCL01、SDA01 注 1 | SCL11、SDA11 注 1 | SCL20、SDA20 注 1 |
| 中断                  | INTIIC00                                                                                                                                                                                                            | INTIIC01        | INTIIC11        | INTIIC20        |
|                     | 只限于传送结束中断（不能选择缓冲器空中断）。                                                                                                                                                                                              |                 |                 |                 |
| 错误检测标志              | ACK 错误检测标志（PEFmn）                                                                                                                                                                                                   |                 |                 |                 |
| 传送数据长度              | 8 位                                                                                                                                                                                                                 |                 |                 |                 |
| 传送速率注 2             | Max. $f_{MCK}/4[Hz]$ （ $SDRmn[15:9] \geq 1$ ） $f_{MCK}$ : 对象通道的运行时钟频率<br>但是，必须在 I <sup>2</sup> C 的各模式中满足以下条件：<br><ul style="list-style-type: none"> <li>• Max. 400kHz（快速模式）</li> <li>• Max. 100kHz（标准模式）</li> </ul> |                 |                 |                 |
| 数据电平                | 不反相输出（默认值：高电平）。                                                                                                                                                                                                     |                 |                 |                 |
| 奇偶校验位               | 无奇偶校验位。                                                                                                                                                                                                             |                 |                 |                 |
| 停止位                 | 附加 1 位（用于 ACK 接收时序）                                                                                                                                                                                                 |                 |                 |                 |
| 数据方向                | MSB 优先                                                                                                                                                                                                              |                 |                 |                 |

注 1. 要通过简易 I<sup>2</sup>C 进行通信时，必须通过端口输出模式寄存器（POMxx）设定 N 沟道漏极开路输出（V<sub>DD</sub> 耐压）模式（20、24 引脚产品时 POM11、POM41=1、30 引脚产品时 POM11、POM14、POM50=1）。详细内容请参照“4.3 控制端口功能的寄存器”、“4.5 使用复用功能时的寄存器设定”。

要将 IIC00、IIC20 与不同电位的外部器件通信时，也必须同样地将时钟输入 / 输出引脚（SCL00、SCL20）设定为 N 沟道漏极开路输出（V<sub>DD</sub> 耐压）模式（20、24 引脚产品时 POM10=1、30 引脚产品时 POM10、POM15=1）。详细内容请参照“4.4.4 不同电位（1.8V、2.5V、3V）的输入 / 输出缓冲器对应”。

2. 必须在满足此条件并且满足电特性的外围功能特性（参照“第 28 章 电特性”和“第 29 章 电特性”）的范围内使用。

备注 m: 单元号 n: 通道号 mn=00、01、03、10

## (1) 寄存器的设定

图 11-102 简易 I<sup>2</sup>C (IIC00、IIC01、IIC11、IIC20) 数据发送时的寄存器设定内容例子

(a) 串行模式寄存器 mn (SMRmn) ..... 在数据发送和接收的过程中不操作此寄存器。

|       | 15    | 14    | 13 | 12 | 11 | 10 | 9 | 8     | 7 | 6      | 5 | 4 | 3 | 2     | 1     | 0     |
|-------|-------|-------|----|----|----|----|---|-------|---|--------|---|---|---|-------|-------|-------|
| SMRmn | CKSmn | CCSmn |    |    |    |    |   | STSmn |   | SISmn0 |   |   |   | MDmn2 | MDmn1 | MDmn0 |
|       | 0/1   | 0     | 0  | 0  | 0  | 0  | 0 | 0     | 0 | 0      | 1 | 0 | 0 | 1     | 0     | 0     |

(b) 串行通信运行设定寄存器 mn (SCRmn) ..... 在数据发送和接收的过程中不操作 TXEmn 位和 RXEmn 位以外的位)。

|       | 15    | 14    | 13    | 12    | 11 | 10    | 9      | 8      | 7     | 6 | 5      | 4      | 3 | 2 | 1      | 0      |
|-------|-------|-------|-------|-------|----|-------|--------|--------|-------|---|--------|--------|---|---|--------|--------|
| SCRmn | TXEmn | RXEmn | DAPmn | CKPmn |    | EOCmn | PTCmn1 | PTCmn0 | DIRmn |   | SLCmn1 | SLCmn0 |   |   | DLSmn1 | DLSmn0 |
|       | 1     | 0     | 0     | 0     | 0  | 0     | 0      | 0      | 0     | 0 | 0      | 1      | 0 | 1 | 1      | 1      |

(c) 串行数据寄存器 mn (SDRmn) ..... 在数据发送和接收的过程中只有低 8 位有效 (SIOr)。

|       |          |    |    |    |    |    |   |   |         |   |   |   |   |   |   |   |
|-------|----------|----|----|----|----|----|---|---|---------|---|---|---|---|---|---|---|
|       | 15       | 14 | 13 | 12 | 11 | 10 | 9 | 8 | 7       | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
| SDRmn | 波特率的设定注4 |    |    |    |    |    |   | 0 | 发送数据的设定 |   |   |   |   |   |   |   |
|       |          |    |    |    |    |    |   |   | SIOr    |   |   |   |   |   |   |   |

(d) 串行输出寄存器 m (SOM) ..... 在数据发送和接收的过程中不操作此寄存器。

|     | 15 | 14 | 13 | 12 | 11 | 10 | 9       | 8       | 7 | 6 | 5 | 4 | 3        | 2        | 1        | 0       |
|-----|----|----|----|----|----|----|---------|---------|---|---|---|---|----------|----------|----------|---------|
| SOM |    |    |    |    |    |    | CKOm1   | CKOm0   |   |   |   |   | SOM3 注 1 | SOM2 注 1 | SOM1 注 2 | SOM0    |
|     | 0  | 0  | 0  | 0  | 1  | 1  | 0/1 注 2 | 0/1 注 2 | 0 | 0 | 0 | 0 | 0/1 注 3  | ×        | 0/1 注 3  | 0/1 注 3 |

(e) 串行输出允许寄存器 m (SOEm) ..... 在数据发送和接收的过程中不操作此寄存器。

|      | 15 | 14 | 13 | 12 | 11 | 10 | 9 | 8 | 7 | 6 | 5 | 4 | 3         | 2         | 1         | 0     |
|------|----|----|----|----|----|----|---|---|---|---|---|---|-----------|-----------|-----------|-------|
| SOEm |    |    |    |    |    |    |   |   |   |   |   |   | SOEm3 注 1 | SOEm2 注 1 | SOEm1 注 2 | SOEm0 |
|      | 0  | 0  | 0  | 0  | 0  | 0  | 0 | 0 | 0 | 0 | 0 | 0 | 0/1       | ×         | 0/1       | 0/1   |

(f) 串行通道开始寄存器 m (SSm) ..... 在数据发送和接收的过程中不操作此寄存器。

|     | 15 | 14 | 13 | 12 | 11 | 10 | 9 | 8 | 7 | 6 | 5 | 4 | 3        | 2        | 1        | 0    |
|-----|----|----|----|----|----|----|---|---|---|---|---|---|----------|----------|----------|------|
| SSm |    |    |    |    |    |    |   |   |   |   |   |   | SSm3 注 1 | SSm2 注 1 | SSm1 注 2 | SSm0 |
|     | 0  | 0  | 0  | 0  | 0  | 0  | 0 | 0 | 0 | 0 | 0 | 0 | 0/1      | ×        | 0/1      | 0/1  |

注 1. 只限于 30 引脚产品的串行阵列单元 0。

注 2. 只限于 20、24 引脚产品。

注 3. 在通信运行过程中, 值因通信数据而变。

注 4. 因为已经在发送地址字段时设定, 所以不需要设定。

备注 1. m: 单元号 n: 通道号 (mn=00、01、03、10) r: IIC 号 (r=00、01、11、20)

2. □: 在 IIC 模式中为固定设定。■: 不能设定 (设定初始值)。

×: 这是在此模式中不能使用的位 (在其他模式中也不使用的情况下, 设定初始值)。

0/1: 根据用户的用途置“0”或者“1”。

(2) 处理流程

图 11-103 数据发送的时序图

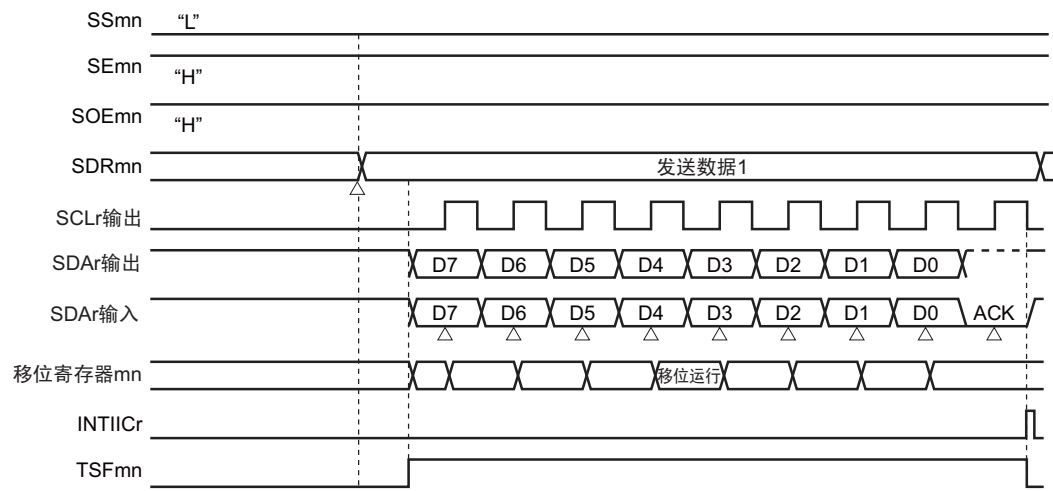
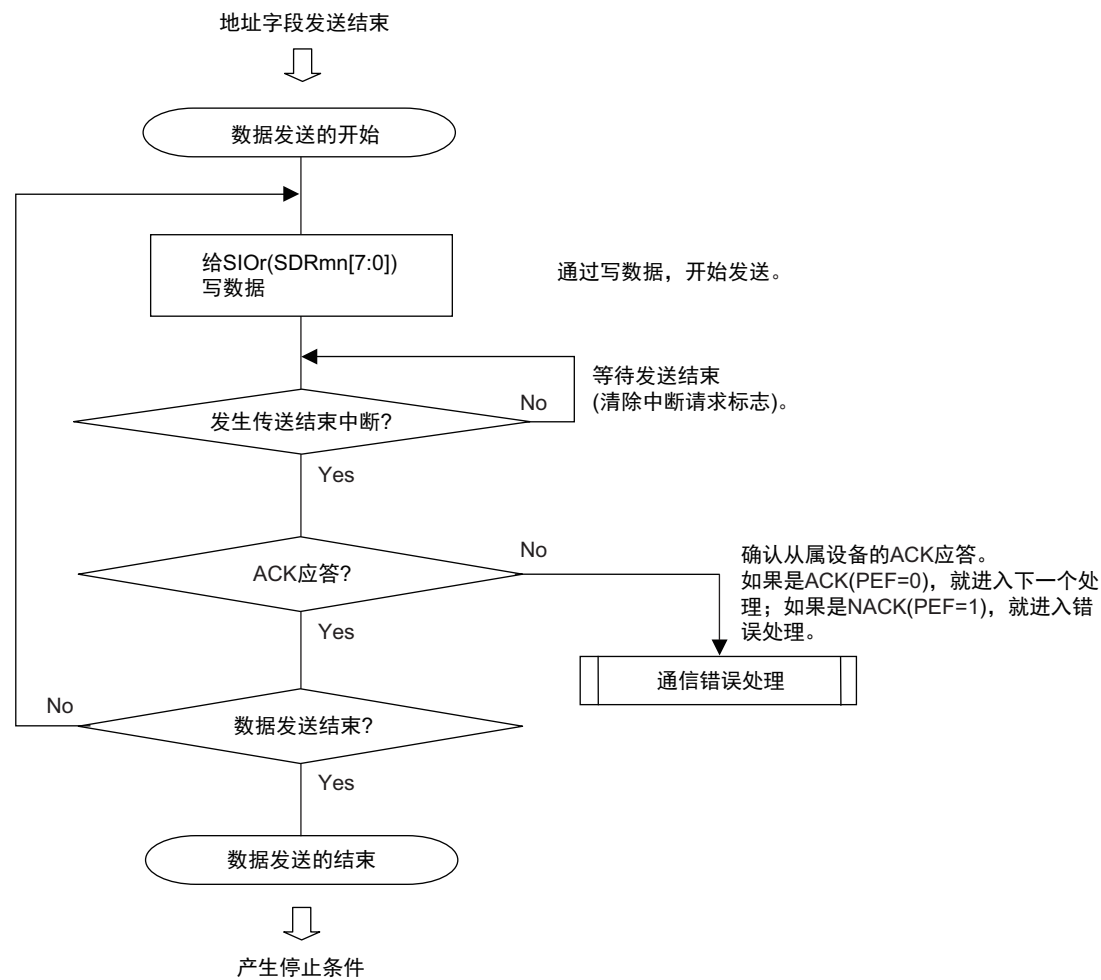


图 11-104 简易 I<sup>2</sup>C 数据发送的流程图



### 11.7.3 数据接收

数据接收是在发送地址字段后从传送对象（从属设备）接收数据的运行。在从对象从属设备接收全部数据后产生停止条件并且释放总线。

| 简易 I <sup>2</sup> C | IIC00                                                                                                                                                         | IIC01           | IIC11           | IIC20           |
|---------------------|---------------------------------------------------------------------------------------------------------------------------------------------------------------|-----------------|-----------------|-----------------|
| 对象通道                | SAU0 的通道 0                                                                                                                                                    | SAU0 的通道 1      | SAU0 的通道 3      | SAU1 的通道 0      |
| 使用的引脚               | SCL00、SDA00 注 1                                                                                                                                               | SCL01、SDA01 注 1 | SCL11、SDA11 注 1 | SCL20、SDA20 注 1 |
| 中断                  | INTIIC00                                                                                                                                                      | INTIIC01        | INTIIC11        | INTIIC20        |
|                     | 只限于传送结束中断（不能选择缓冲器空中断）。                                                                                                                                        |                 |                 |                 |
| 错误检测标志              | ACK 错误检测标志（OVFmn）。                                                                                                                                            |                 |                 |                 |
| 传送数据长度              | 8 位                                                                                                                                                           |                 |                 |                 |
| 传送速率注 2             | Max. $f_{MCK}/4$ [Hz] ( $SDRmn[15:9] \geq 1$ ) $f_{MCK}$ : 对象通道的运行时钟频率<br>但是, 必须在 I <sup>2</sup> C 的各模式中满足以下条件:<br>• Max. 400kHz（快速模式）<br>• Max. 100kHz（标准模式） |                 |                 |                 |
| 数据电平                | 不反相输出（默认值：高电平）。                                                                                                                                               |                 |                 |                 |
| 奇偶校验位               | 无奇偶校验位。                                                                                                                                                       |                 |                 |                 |
| 停止位                 | 附加 1 位（发送 ACK）。                                                                                                                                               |                 |                 |                 |
| 数据方向                | MSB 优先                                                                                                                                                        |                 |                 |                 |

注 1. 要通过简易 I<sup>2</sup>C 进行通信时, 必须通过端口输出模式寄存器（POMxx）设定 N 沟道漏极开路输出（V<sub>DD</sub> 耐压）模式（20、24 引脚产品时 POM11、POM41=1、30 引脚产品时 POM11、POM14、POM50=1）。详细内容请参照“4.3 控制端口功能的寄存器”、“4.5 使用复用功能时的寄存器设定”。

要将 IIC00、IIC20 与不同电位的外部器件通信时, 也必须同样地将时钟输入 / 输出引脚（SCL00、SCL20）设定为 N 沟道漏极开路输出（V<sub>DD</sub> 耐压）模式（20、24 引脚产品时 POM10=1、30 引脚产品时 POM10、POM15=1）。详细内容请参照“4.4.4 不同电位（1.8V、2.5V、3V）的输入 / 输出缓冲器对应”。

2. 必须在满足此条件并且满足电特性的外围功能特性（参照“第 28 章 电特性”和“第 29 章 电特性”）的范围内使用。

备注 m: 单元号 n: 通道号 (mn=00、01、03、10)



## (1) 寄存器的设定

图 11-105 简易 I<sup>2</sup>C (IIC00、IIC01、IIC11、IIC20) 数据接收时的寄存器设定内容例子

(a) 串行模式寄存器 mn (SMRmn) ..... 在数据发送和接收的过程中不操作此寄存器。

|       | 15    | 14    | 13 | 12 | 11 | 10 | 9 | 8     | 7 | 6      | 5 | 4 | 3 | 2     | 1     | 0     |
|-------|-------|-------|----|----|----|----|---|-------|---|--------|---|---|---|-------|-------|-------|
| SMRmn | CKSmn | CCSmn |    |    |    |    |   | STSmn |   | SISmn0 |   |   |   | MDmn2 | MDmn1 | MDmn0 |
|       | 0/1   | 0     | 0  | 0  | 0  | 0  | 0 | 0     | 0 | 0      | 1 | 0 | 0 | 1     | 0     | 0     |

(b) 串行通信运行设定寄存器 mn (SCRmn) ..... 在数据发送和接收的过程中不操作 TXEmn 位和 RXEmn 位以外的位。

|       | 15    | 14    | 13    | 12    | 11 | 10    | 9      | 8      | 7     | 6 | 5      | 4      | 3 | 2 | 1      | 0      |
|-------|-------|-------|-------|-------|----|-------|--------|--------|-------|---|--------|--------|---|---|--------|--------|
| SCRmn | TXEmn | RXEmn | DAPmn | CKPmn |    | EOCmn | PTCmn1 | PTCmn0 | DIRmn |   | SLCmn1 | SLCmn0 |   |   | DLSmn1 | DLSmn0 |
|       | 0     | 1     | 0     | 0     | 0  | 0     | 0      | 0      | 0     | 0 | 0      | 1      | 0 | 1 | 1      | 1      |

(c) 串行数据寄存器 mn (SDRmn) (低 8 位: SIO<sub>r</sub>)

|       |           |    |    |    |    |    |   |   |                  |   |   |   |   |   |   |   |
|-------|-----------|----|----|----|----|----|---|---|------------------|---|---|---|---|---|---|---|
|       | 15        | 14 | 13 | 12 | 11 | 10 | 9 | 8 | 7                | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
| SDRmn | 波特率的设定注 4 |    |    |    |    |    |   | 0 | 虚拟发送数据的设定 (FFH)  |   |   |   |   |   |   |   |
|       |           |    |    |    |    |    |   |   | SIO <sub>r</sub> |   |   |   |   |   |   |   |

(d) 串行输出寄存器 m (SOM<sub>m</sub>) ..... 在数据发送和接收的过程中不操作此寄存器。

|                  | 15 | 14 | 13 | 12 | 11 | 10 | 9     | 8     | 7 | 6 | 5 | 4 | 3      | 2      | 1      | 0     |
|------------------|----|----|----|----|----|----|-------|-------|---|---|---|---|--------|--------|--------|-------|
| SOM <sub>m</sub> |    |    |    |    |    |    | CKOm1 | CKOm0 |   |   |   |   | SOM3注1 | SOM2注1 | SOM1注2 | SOM0  |
|                  | 0  | 0  | 0  | 0  | 1  | 1  | 0/1注2 | 0/1注2 | 0 | 0 | 0 | 0 | 0/1注3  | ×      | 0/1注3  | 0/1注3 |

(e) 串行输出允许寄存器 m (SOEm<sub>m</sub>) ..... 在数据发送和接收的过程中不操作此寄存器。

|                   | 15 | 14 | 13 | 12 | 11 | 10 | 9 | 8 | 7 | 6 | 5 | 4 | 3       | 2       | 1       | 0     |
|-------------------|----|----|----|----|----|----|---|---|---|---|---|---|---------|---------|---------|-------|
| SOEm <sub>m</sub> |    |    |    |    |    |    |   |   |   |   |   |   | SOEm3注1 | SOEm2注1 | SOEm1注2 | SOEm0 |
|                   | 0  | 0  | 0  | 0  | 0  | 0  | 0 | 0 | 0 | 0 | 0 | 0 | 0/1     | ×       | 0/1     | 0/1   |

(f) 串行通道开始寄存器 m (SSm<sub>m</sub>) ..... 在数据发送和接收的过程中不操作此寄存器。

|                  | 15 | 14 | 13 | 12 | 11 | 10 | 9 | 8 | 7 | 6 | 5 | 4 | 3      | 2      | 1    | 0    |
|------------------|----|----|----|----|----|----|---|---|---|---|---|---|--------|--------|------|------|
| SSm <sub>m</sub> |    |    |    |    |    |    |   |   |   |   |   |   | SSm3注1 | SSm2注1 | SSm1 | SSm0 |
|                  | 0  | 0  | 0  | 0  | 0  | 0  | 0 | 0 | 0 | 0 | 0 | 0 | 0/1    | ×      | 0/1  | 0/1  |

- 注 1. 只限于 30 引脚产品的串行阵列单元 0。  
 2. 只限于 20、24 引脚产品。  
 3. 在通信运行过程中, 值因通信数据而变。  
 4. 因为已经在发送地址字段时设定, 所以不需要设定。

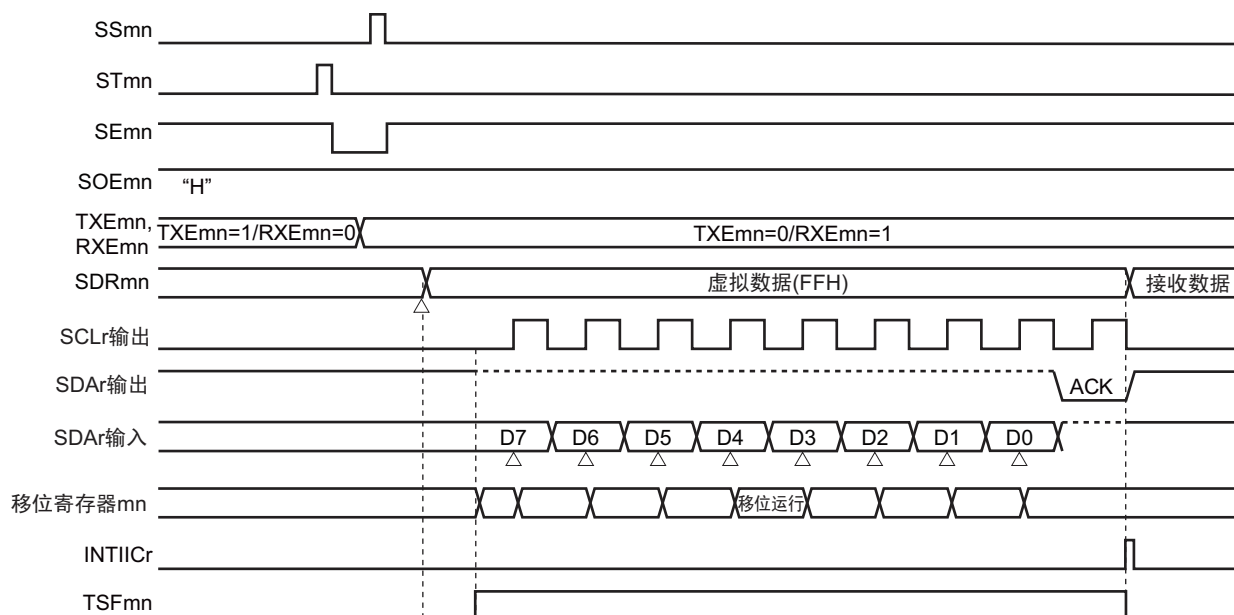
备注 1. m: 单元号 n: 通道号 (mn=00、01、03、10) r: IIC 号 (r=00、01、11、20)

2.   : 在 IIC 模式中为固定设定。  : 不能设定 (设定初始值)。  
 ×: 这是在此模式中不能使用的位 (在其他模式中也使用的情况下, 设定初始值)。  
 0/1: 根据用户的用途置“0”或者“1”。

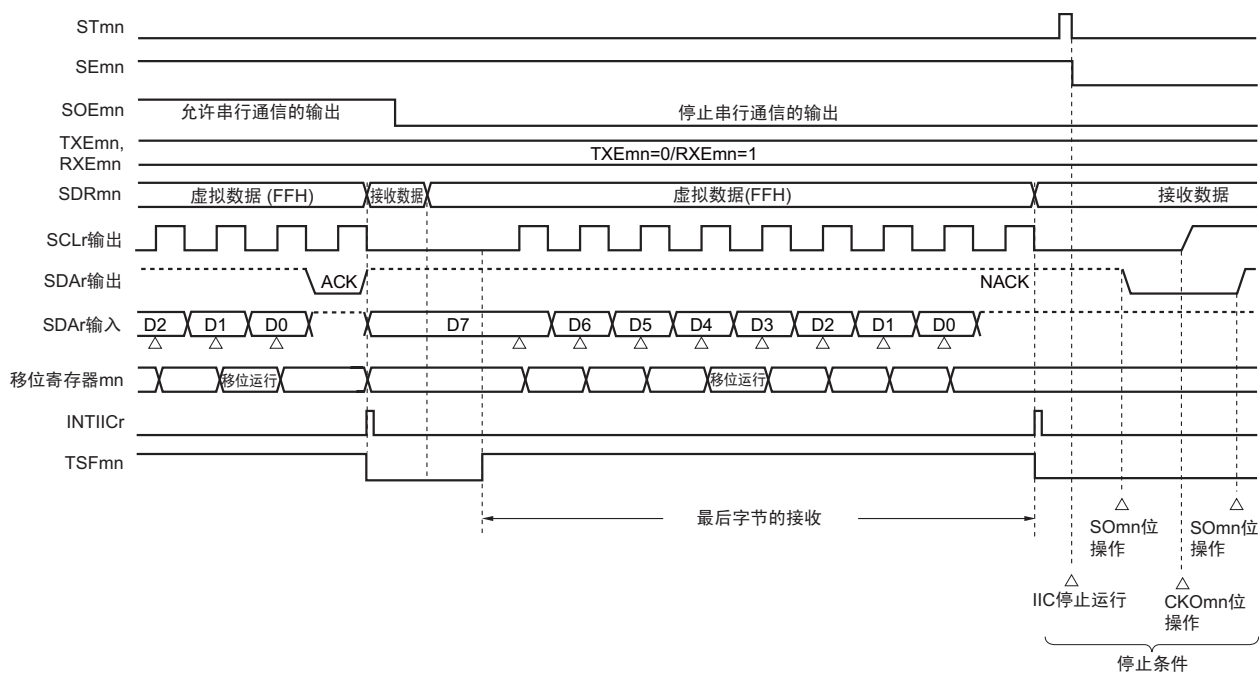
## (2) 处理流程

图 11-106 数据接收的时序图

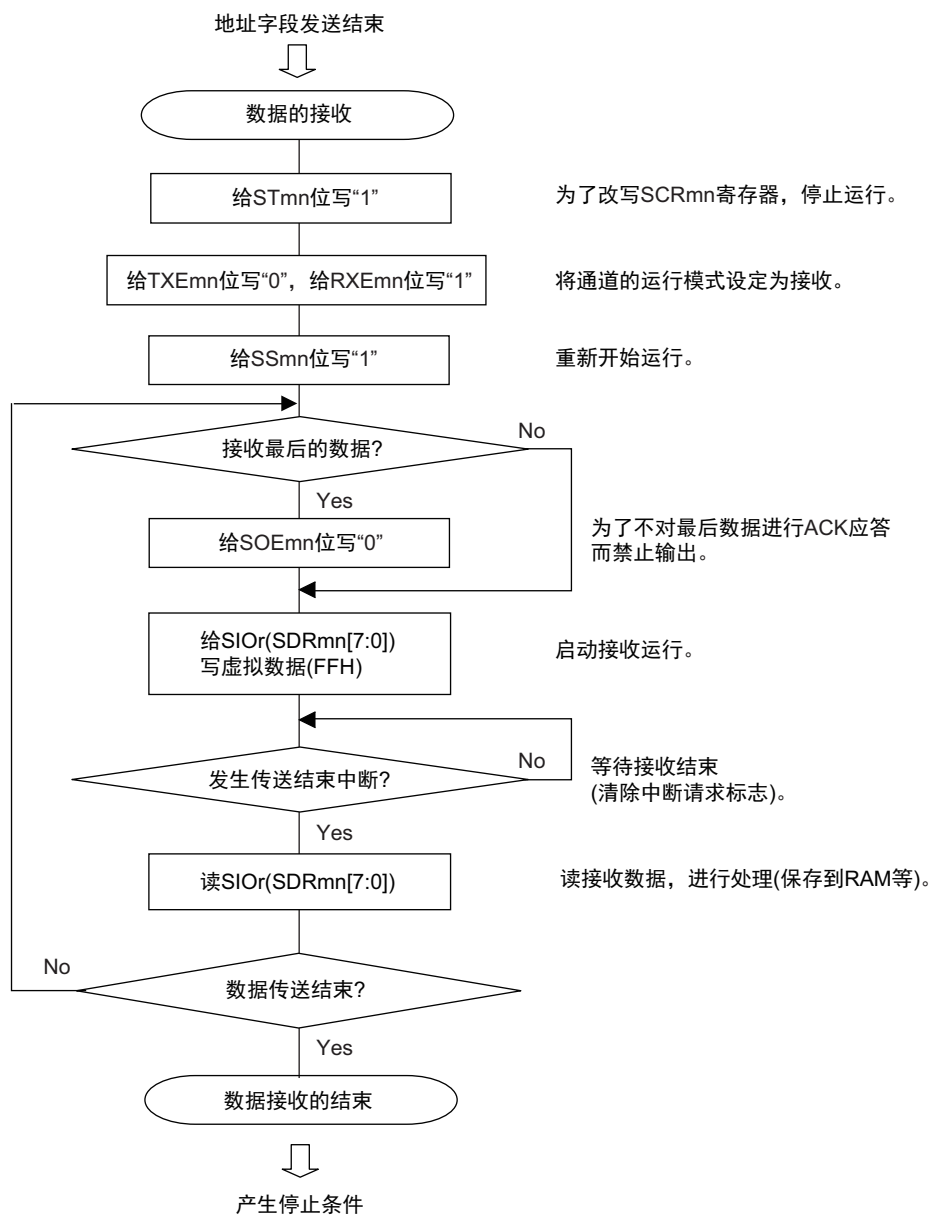
## (a) 开始接收数据的情况



## (b) 接收最后数据的情况



备注 m: 单元号 n: 通道号 (mn=00、01、03、10) r: IIC 号 (r=00、01、11、20)

图 11-107 简易 I<sup>2</sup>C 数据接收的流程图

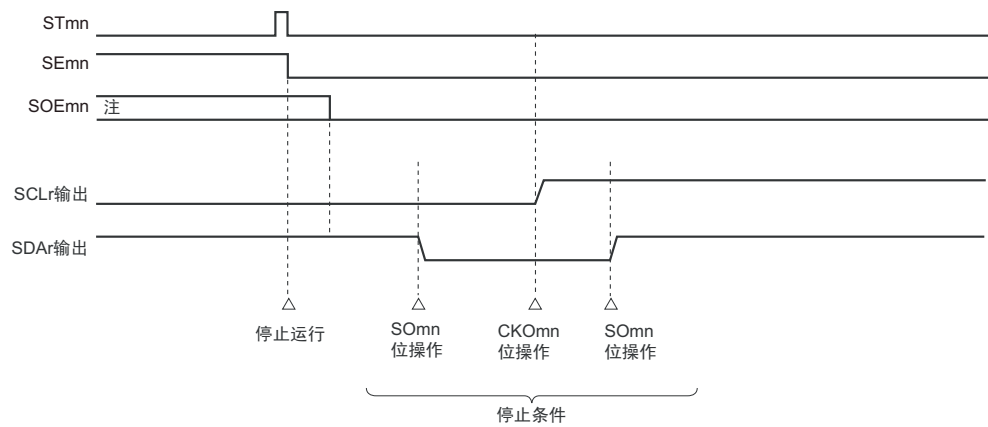
**注意** 在接收最后数据时不输出 ACK (NACK)。此后，先通过将串行通道停止寄存器 m (STm) 的 STmn 位置“1”来停止运行，然后产生停止条件来结束通信。

11.7.4 停止条件的产生

在与对象从属设备进行了全部数据的发送和接收后，产生停止条件并且释放总线。

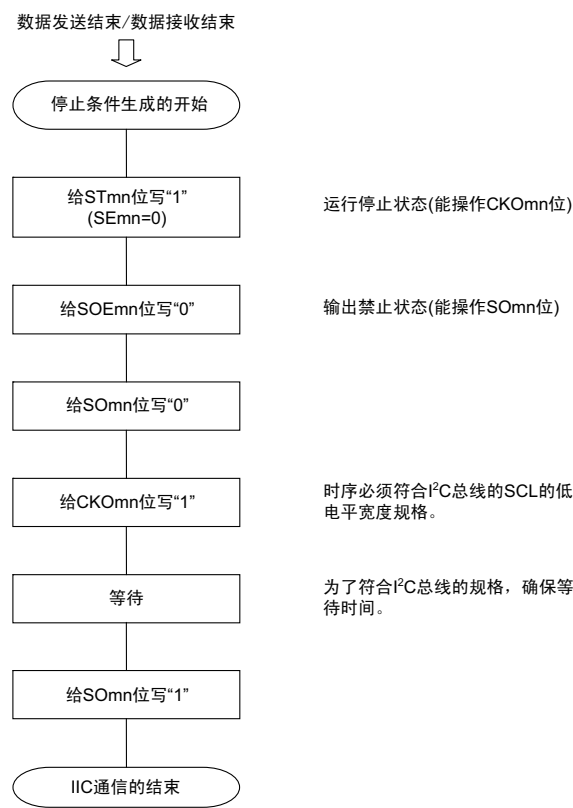
(1) 处理流程

图 11-108 产生停止条件的时序图



注 在接收时，在接收最后数据前已经将串行输出允许寄存器 m（SOEm）的 SOEmn 位置“0”。

图 11-109 产生停止条件的流程图



### 11.7.5 传送速率的计算

简易 I<sup>2</sup>C（IIC00、IIC01、IIC11、IIC20）通信的传送速率能用以下计算式进行计算。

$$(\text{传送速率}) = \{ \text{对象通道的运行时钟 } (f_{\text{MCK}}) \text{ 频率} \} \div (\text{SDRmn}[15:9] + 1) \div 2$$

**注意** 禁止将 SDRmn[15:9] 设定为“0000000B”，SDRmn[15:9] 的设定值必须大于等于“0000001B”。简易 I<sup>2</sup>C 输出的 SCL 信号的占空比为 50%。在 I<sup>2</sup>C 总线规格中，SCL 信号的低电平宽度大于高电平宽度。因此，如果设定为快速模式的 400kbps，SCL 信号输出的低电平宽度就小于 I<sup>2</sup>C 总线的规格值。必须给 SDRmn[15:9] 设定能满足 I<sup>2</sup>C 总线规格的值。

**备注 1.** 因为 SDRmn[15:9] 的值为串行数据寄存器 mn（SDRmn）的 bit15～9 的值（0000001B～1111111B），所以为 1～127。

2. m：单元号 n：通道号（mn=00、01、03、10）

运行时钟（ $f_{\text{MCK}}$ ）取决于串行时钟选择寄存器 m（SPSm）和串行模式寄存器 mn（SMRmn）的 bit15（CKSmn 位）。

表 11-5 简易 I<sup>2</sup>C 运行时钟的选择

| SMRmn<br>寄存器 | SPSm 寄存器   |            |            |            |            |            |            |            | 运行时钟 ( $f_{MCK}$ ) 注 |                            |
|--------------|------------|------------|------------|------------|------------|------------|------------|------------|----------------------|----------------------------|
| CKSmn        | PRS<br>m13 | PRS<br>m12 | PRS<br>m11 | PRS<br>m10 | PRS<br>m03 | PRS<br>m02 | PRS<br>m01 | PRS<br>m00 |                      | $f_{CLK}=20\text{MHz}$ 运行时 |
| 0            | X          | X          | X          | X          | 0          | 0          | 0          | 0          | $f_{CLK}$            | 20MHz                      |
|              | X          | X          | X          | X          | 0          | 0          | 0          | 1          | $f_{CLK}/2$          | 10MHz                      |
|              | X          | X          | X          | X          | 0          | 0          | 1          | 0          | $f_{CLK}/2^2$        | 5MHz                       |
|              | X          | X          | X          | X          | 0          | 0          | 1          | 1          | $f_{CLK}/2^3$        | 2.5MHz                     |
|              | X          | X          | X          | X          | 0          | 1          | 0          | 0          | $f_{CLK}/2^4$        | 1.25MHz                    |
|              | X          | X          | X          | X          | 0          | 1          | 0          | 1          | $f_{CLK}/2^5$        | 625kHz                     |
|              | X          | X          | X          | X          | 0          | 1          | 1          | 0          | $f_{CLK}/2^6$        | 312.5kHz                   |
|              | X          | X          | X          | X          | 0          | 1          | 1          | 1          | $f_{CLK}/2^7$        | 156.2kHz                   |
|              | X          | X          | X          | X          | 1          | 0          | 0          | 0          | $f_{CLK}/2^8$        | 78.1kHz                    |
|              | X          | X          | X          | X          | 1          | 0          | 0          | 1          | $f_{CLK}/2^9$        | 39.1kHz                    |
|              | X          | X          | X          | X          | 1          | 0          | 1          | 0          | $f_{CLK}/2^{10}$     | 19.5kHz                    |
|              | X          | X          | X          | X          | 1          | 0          | 1          | 1          | $f_{CLK}/2^{11}$     | 9.77kHz                    |
|              | X          | X          | X          | X          | 1          | 1          | 0          | 0          | $f_{CLK}/2^{12}$     | 4.88kHz                    |
|              | X          | X          | X          | X          | 1          | 1          | 0          | 1          | $f_{CLK}/2^{13}$     | 2.44kHz                    |
|              | X          | X          | X          | X          | 1          | 1          | 1          | 0          | $f_{CLK}/2^{14}$     | 1.22kHz                    |
|              | X          | X          | X          | X          | 1          | 1          | 1          | 1          | $f_{CLK}/2^{15}$     | 610Hz                      |
| 1            | 0          | 0          | 0          | 0          | X          | X          | X          | X          | $f_{CLK}$            | 20MHz                      |
|              | 0          | 0          | 0          | 1          | X          | X          | X          | X          | $f_{CLK}/2$          | 10MHz                      |
|              | 0          | 0          | 1          | 0          | X          | X          | X          | X          | $f_{CLK}/2^2$        | 5MHz                       |
|              | 0          | 0          | 1          | 1          | X          | X          | X          | X          | $f_{CLK}/2^3$        | 2.5MHz                     |
|              | 0          | 1          | 0          | 0          | X          | X          | X          | X          | $f_{CLK}/2^4$        | 1.25MHz                    |
|              | 0          | 1          | 0          | 1          | X          | X          | X          | X          | $f_{CLK}/2^5$        | 625kHz                     |
|              | 0          | 1          | 1          | 0          | X          | X          | X          | X          | $f_{CLK}/2^6$        | 312.5kHz                   |
|              | 0          | 1          | 1          | 1          | X          | X          | X          | X          | $f_{CLK}/2^7$        | 156.2kHz                   |
|              | 1          | 0          | 0          | 0          | X          | X          | X          | X          | $f_{CLK}/2^8$        | 78.1kHz                    |
|              | 1          | 0          | 0          | 1          | X          | X          | X          | X          | $f_{CLK}/2^9$        | 39.1kHz                    |
|              | 1          | 0          | 1          | 0          | X          | X          | X          | X          | $f_{CLK}/2^{10}$     | 19.5kHz                    |
|              | 1          | 0          | 1          | 1          | X          | X          | X          | X          | $f_{CLK}/2^{11}$     | 9.77kHz                    |
|              | 1          | 1          | 0          | 0          | X          | X          | X          | X          | $f_{CLK}/2^{12}$     | 4.88kHz                    |
|              | 1          | 1          | 0          | 1          | X          | X          | X          | X          | $f_{CLK}/2^{13}$     | 2.44kHz                    |
|              | 1          | 1          | 1          | 0          | X          | X          | X          | X          | $f_{CLK}/2^{14}$     | 1.22kHz                    |
|              | 1          | 1          | 1          | 1          | X          | X          | X          | X          | $f_{CLK}/2^{15}$     | 610Hz                      |

注 要更改被选择为  $f_{CLK}$  的时钟（更改系统时钟控制寄存器（CKC）的值）时，必须在停止串行阵列单元（SAU）的运行（串行通道停止寄存器 m（STm）=000FH）后进行更改。

备注 1. X: 忽略

2. m: 单元号 n: 通道号 (mn=00、01、03、10)

$f_{MCK}=f_{CLK}=20\text{MHz}$  时的 I<sup>2</sup>C 传送速率的设定例子如下所示。

| I <sup>2</sup> C 传送模式<br>(期待的传送速率) | $f_{CLK}=20\text{MHz}$ |             |          |             |
|------------------------------------|------------------------|-------------|----------|-------------|
|                                    | 运行时钟 ( $f_{MCK}$ )     | SDRmn[15:9] | 计算的传送速率  | 与期待的传送速率的误差 |
| 100kHz                             | $f_{CLK}/2$            | 49          | 100kHz   | 0.0%        |
| 400kHz                             | $f_{CLK}$              | 25          | 384.6kHz | 3.8% 注      |

注 因为 SCL 信号的占空比不为 50%，所以不能将误差设定为“0”% 左右。

### 11.7.6 在简易 I<sup>2</sup>C (IIC00、IIC01、IIC11、IIC20) 通信过程中发生错误时的处理步骤

在简易 I<sup>2</sup>C (IIC00、IIC01、IIC11、IIC20) 通信过程中发生错误时的处理步骤分别如图 11-110、图 11-111 所示。

图 11-110 发生溢出错误时的处理步骤

| 软件操作                          | 硬件状态                                   | 备注                                           |
|-------------------------------|----------------------------------------|----------------------------------------------|
| 读串行数据寄存器 mn (SDRmn)。          | SSRmn 寄存器的 BFFmn 位变为“0”并且通道 n 进入可接收状态。 | 在错误处理过程中结束下一个接收时执行此操作，可防止发生溢出错误。             |
| 读串行状态寄存器 mn (SSRmn)。          |                                        | 判断错误种类，读取值用于清除错误标志。                          |
| 给串行标志清除触发寄存器 mn (SIRmn) 写“1”。 | 清除错误标志。                                | 通过将 SSRmn 寄存器的读取值直接写到 SIRmn 寄存器，只能清除读操作时的错误。 |

图 11-111 发生简易 I<sup>2</sup>C 模式中的 ACK 错误时的处理步骤

| 软件操作                             | 硬件状态                                            | 备注                                                                                |
|----------------------------------|-------------------------------------------------|-----------------------------------------------------------------------------------|
| 读串行状态寄存器 mn (SSRmn)。             |                                                 | 判断错误种类，读取值用于清除错误标志。                                                               |
| 写串行标志清除触发寄存器 mn (SIRmn)。         | 清除错误标志。                                         | 通过将 SSRmn 寄存器的读取值直接写到 SIRmn 寄存器，只能清除读操作时的错误。                                      |
| 将串行通道停止寄存器 m (STm) 的 STmn 位置“1”。 | 串行通道允许状态寄存器 m (SEm) 的 SEmn 位为“0”并且通道 n 为运行停止状态。 | 因为没有返回 ACK，所以从属设备没有做好接收的准备。因此，生成停止条件并且释放总线，再次从开始条件开始通信，或者也能生成重新开始条件并且从地址发送开始重新进行。 |
| 生成停止条件。                          |                                                 |                                                                                   |
| 生成开始条件。                          |                                                 |                                                                                   |
| 将串行通道开始寄存器 m (SSm) 的 SSmn 位置“1”。 | 串行通道允许状态寄存器 m (SEm) 的 SEmn 位为“1”并且通道 n 为可运行状态。  |                                                                                   |

备注 m: 单元号 n: 通道号 (mn=00、01、03、10) r: IIC 号 (r=00、01、11、20)

## 第 12 章 串行接口 IICA

### 12.1 串行接口 IICA 的功能

串行接口 IICA 有以下 3 种模式。

#### (1) 运行停止模式

这是用于不进行串行传送时的模式，能降低功耗。

#### (2) I<sup>2</sup>C 总线模式（支持多主控）

此模式通过串行时钟（SCLA0）和串行数据总线（SDAA0）的 2 条线，与多个设备进行 8 位数据传送。

符合 I<sup>2</sup>C 总线格式，主控设备能在串行数据总线上给从属设备生成“开始条件”、“地址”、“传送方向的指示”、“数据”和“停止条件”。从属设备通过硬件自动检测接收到的状态和数据。能通过此功能简化应用程序的 I<sup>2</sup>C 总线控制部分。

因为串行接口 IICA 的 SCLA0 引脚和 SDAA0 引脚用作漏极开路输出，所以串行时钟线和串行数据总线需要上拉电阻。

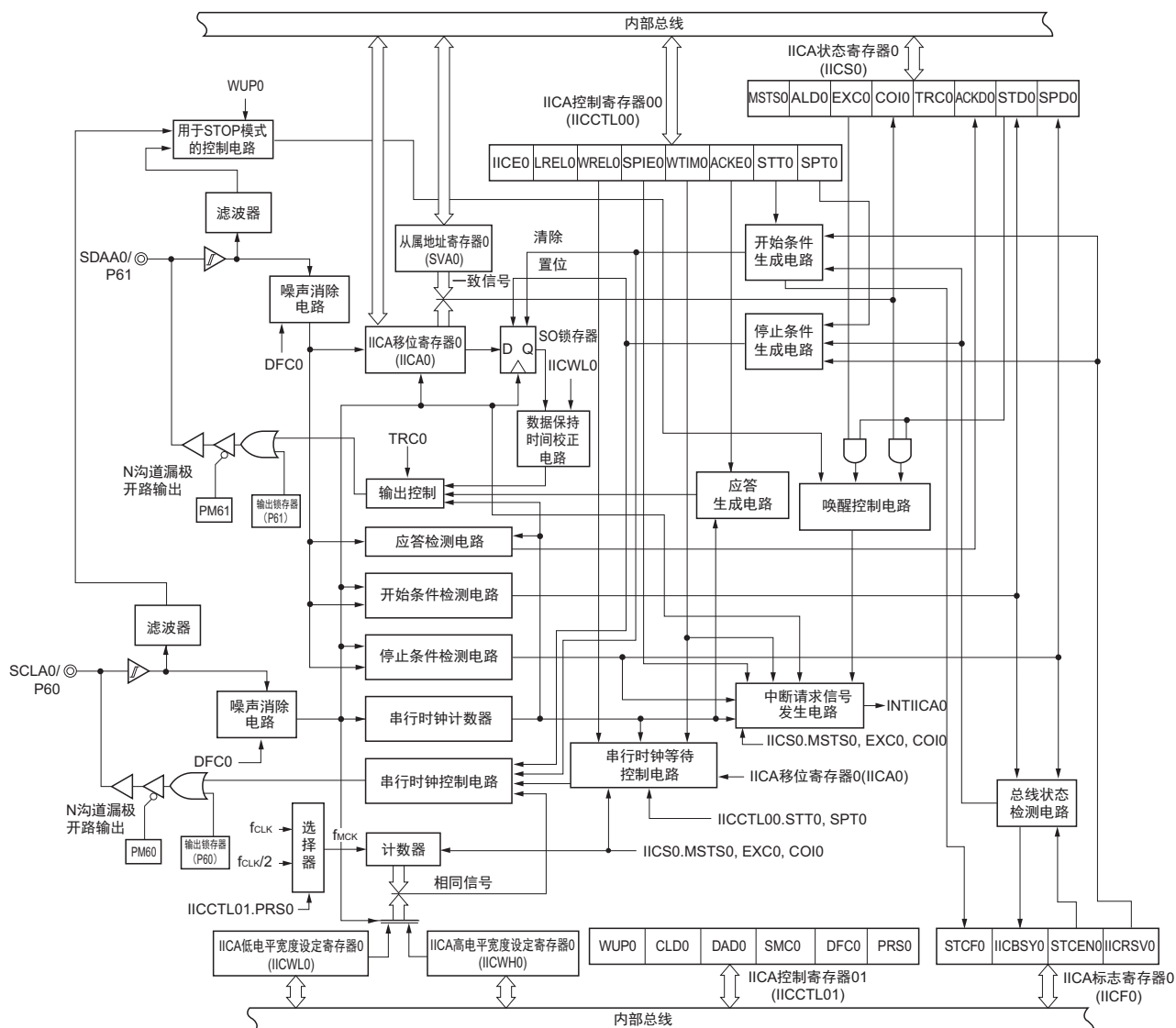
#### (3) 唤醒模式

在 STOP 模式中，当接收到来自主控设备的扩展码或者本地站地址时，能通过产生中断请求信号（INTIICA0）解除 STOP 模式。通过 IICA 控制寄存器 01（IICCTL01）的 WUP0 位进行设定。

串行接口 IICA 的框图如图 12-1 所示。

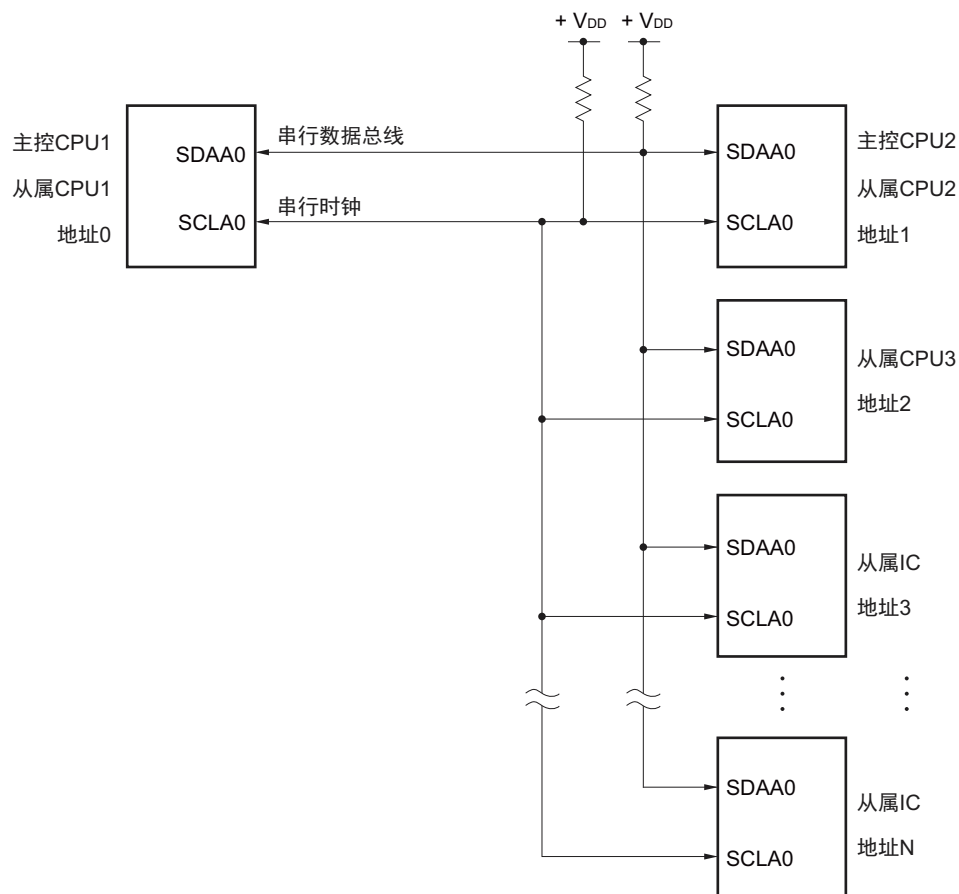


图 12-1 串行接口 IICA 的框图



串行总线的结构例子如图 12-2 所示。

图 12-2 I<sup>2</sup>C 总线的串行总线结构例子



12.2 串行接口 IICA 的结构

串行接口 IICA 由以下硬件构成。

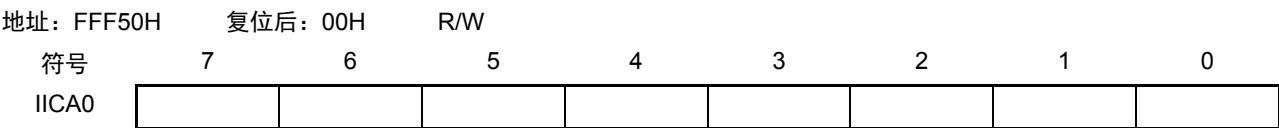
表 12-1 串行接口 IICA 的结构

| 项目    | 结构                                                                                                                                                                                                                      |
|-------|-------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|
| 寄存器   | IICA 移位寄存器 0 (IICA0)<br>从属地址寄存器 0 (SVA0)                                                                                                                                                                                |
| 控制寄存器 | 外围允许寄存器 0 (PER0)<br>IICA 控制寄存器 00 (IICCTL00)<br>IICA 状态寄存器 0 (IICS0)<br>IICA 标志寄存器 0 (IICF0)<br>IICA 控制寄存器 01 (IICCTL01)<br>IICA 低电平宽度设定寄存器 0 (IICWL0)<br>IICA 高电平宽度设定寄存器 0 (IICWH0)<br>端口模式寄存器 6 (PM6)<br>端口寄存器 6 (P6) |

(1) IICA 移位寄存器 0 (IICA0)

IICA0 寄存器是与串行时钟同步进行 8 位串行数据和 8 位并行数据相互转换的寄存器，用于发送和接收。  
能通过读写 IICA0 寄存器来控制实际的接收和发送。  
在等待期间，通过写 IICA0 寄存器来解除等待，开始传送数据。  
通过 8 位存储器操作指令设定 IICA0 寄存器。  
在产生复位信号后，此寄存器的值变为“00H”。

图 12-3 IICA0 移位寄存器 0 (IICA0) 的格式



- 注意 1. 在数据传送过程中，不能给 IICA0 寄存器写数据。
2. 只能在等待期间读写 IICA0 寄存器。除了等待期间以外，禁止在通信状态下存取 IICA0 寄存器。但是，在主控设备的情况下，能在将通信触发位 (STT0) 置“1”后写一次 IICA0 寄存器。
3. 当预约通信时，必须在检测到由停止条件产生的中断后给 IICA0 寄存器写数据。

**(2) 从属地址寄存器 0 (SVA0)**

这是在用作从属设备时保存 7 位本地站地址 {A6, A5, A4, A3, A2, A1, A0} 的寄存器。

通过 8 位存储器操作指令设定 SVA0 寄存器。但是，在 STD0 位为“1”（检测到开始条件）时，禁止改写此寄存器。

在产生复位信号后，此寄存器的值变为“00H”。

图 12-4 从属地址寄存器 0 (SVA0) 的格式

|            |          |     |    |    |    |    |    |     |
|------------|----------|-----|----|----|----|----|----|-----|
| 地址: F0234H | 复位后: 00H | R/W |    |    |    |    |    |     |
| 符号         | 7        | 6   | 5  | 4  | 3  | 2  | 1  | 0   |
| SVA0       | A6       | A5  | A4 | A3 | A2 | A1 | A0 | 0 注 |

注 bit0 固定为“0”。

**(3) SO 锁存器**

SO 锁存器保持 SDAA0 引脚的输出电平。

**(4) 唤醒控制电路**

当设定在从属地址寄存器 0 (SVA0) 的地址值和接收到的地址相同时或者当接收到扩展码时，此电路产生中断请求 (INTIICA0)。

**(5) 串行时钟计数器**

在发送或者接收过程中，此计数器对输出或者输入的串行时钟进行计数，检查是否进行了 8 位数据的发送和接收。

**(6) 中断请求信号发生电路**

此电路控制产生中断请求信号 (INTIICA0)。

由以下 2 种触发产生 I<sup>2</sup>C 中断请求。

- 第 8 个或者第 9 个串行时钟的下降沿（通过 WTIM0 位进行设定）
- 因检测到停止条件而产生中断请求（通过 SPIE0 位进行设定）。

备注 WTIM0 位: IICA 控制寄存器 00 (IICCTL00) 的 bit3

SPIE0 位: IICA 控制寄存器 00 (IICCTL00) 的 bit4

**(7) 串行时钟控制电路**

在主机模式中，此电路从采样时钟生成输出到 SCLA0 引脚的时钟。

**(8) 串行时钟等待控制电路**

此电路控制等待时序。

(9) 应答生成电路、停止条件检测电路、开始条件检测电路、应答检测电路

这些电路生成并且检测各种状态。

(10) 数据保持时间校正电路

此电路生成对串行时钟下降的数据保持时间。

(11) 开始条件生成电路

如果将 STT0 位置“1”，此电路就生成开始条件。

但是，在禁止预约通信的状态下（IICRSV0 位 =1）并且没释放总线（IICBSY0 位 =1）时，忽视开始条件请求并且将 STCF0 位置“1”。

(12) 停止条件生成电路

如果将 SPT0 位置“1”，此电路就生成停止条件。

(13) 总线状态检测电路

此电路通过检测开始条件和停止条件来检测总线是否被释放。

但是，在刚运行时不能立即检测总线状态，因此必须通过 STCEN0 位设定总线状态检测电路的初始状态。

备注 STT0 位: IICA 控制寄存器 00（IICCTL00）的 bit1  
SPT0 位: IICA 控制寄存器 00（IICCTL00）的 bit0  
IICRSV0 位: IICA 标志寄存器 0（IICF0）的 bit0  
IICBSY0 位: IICA 标志寄存器 0（IICF0）的 bit6  
STCF0 位: IICA 标志寄存器 0（IICF0）的 bit7  
STCEN0 位: IICA 标志寄存器 0（IICF0）的 bit1

12.3 串行接口 IICA 的控制寄存器

通过以下寄存器控制串行接口 IICA。

- 外围允许寄存器 0（PER0）
- IICA 控制寄存器 00（IICCTL00）
- IICA 标志寄存器 0（IICF0）
- IICA 状态寄存器 0（IICS0）
- IICA 控制寄存器 01（IICCTL01）
- IICA 低电平宽度设定寄存器 0（IICWL0）
- IICA 高电平宽度设定寄存器 0（IICWH0）
- 端口模式寄存器 6（PM6）
- 端口寄存器 6（P6）

12.3.1 外围允许寄存器 0（PER0）

PER0 寄存器是设定允许或者禁止给各外围硬件提供时钟的寄存器。通过停止给不使用的硬件提供时钟，降低功耗和噪声。

要使用串行接口 IICA 时，必须将 bit4（IICA0EN）置“1”。

通过 1 位或者 8 位存储器操作指令设定 PER0 寄存器。

在产生复位信号后，此寄存器的值变为“00H”。

图 12-5 外围允许寄存器 0（PER0）的格式

|            |          |                                                                                                             |       |         |          |        |   |        |  |
|------------|----------|-------------------------------------------------------------------------------------------------------------|-------|---------|----------|--------|---|--------|--|
| 地址: F00F0H | 复位后: 00H |                                                                                                             | R/W   |         |          |        |   |        |  |
| 符号         | 7        | 6                                                                                                           | 5     | 4       | 3        | 2      | 1 | 0      |  |
| PER0       | TMKAEN   | 0                                                                                                           | ADCEN | IICA0EN | SAU1EN 注 | SAU0EN | 0 | TAU0EN |  |
|            |          |                                                                                                             |       |         |          |        |   |        |  |
| IICA0EN    |          | 控制串行接口 IICA 的时钟提供                                                                                           |       |         |          |        |   |        |  |
| 0          |          | 停止提供时钟。 <ul style="list-style-type: none"><li>• 不能写串行接口 IICA 使用的 SFR。</li><li>• 串行接口 IICA 处于复位状态。</li></ul> |       |         |          |        |   |        |  |
| 1          |          | 允许提供时钟。 <ul style="list-style-type: none"><li>• 能读写串行接口 IICA 使用的 SFR。</li></ul>                             |       |         |          |        |   |        |  |

注 只限于 30 引脚产品。

注意 1. 在设定串行接口 IICA 时，必须在 IICA0EN 位为“1”的状态下设定以下寄存器。如果 IICA0EN 位为“0”，串行接口 IICA 的控制寄存器为初始值，并且忽视写操作（端口模式寄存器 6（PM6）和端口寄存器 6（P6）除外）。

- IICA 控制寄存器 00（IICCTL00）
- IICA 标志寄存器 0（IICF0）
- IICA 状态寄存器 0（IICS0）
- IICA 控制寄存器 01（IICCTL01）
- IICA 低电平宽度设定寄存器 0（IICWL0）
- IICA 高电平宽度设定寄存器 0（IICWH0）

2. 必须将以下的位置“0”。
- 20、24 引脚产品: bit1、3、6
- 30 引脚产品: bit1 和 bit6

### 12.3.2 IICA 控制寄存器 00 (IICCTL00)

这是允许或者停止 I<sup>2</sup>C 运行、设定等待时序以及设定其他 I<sup>2</sup>C 运行的寄存器。

通过 1 位或者 8 位存储器操作指令设定 IICCTL00 寄存器。但是，必须在 IICE0 位为“0”时或者等待期间设定 SPIE0 位、WTIM0 位和 ACKE0 位，而且在将 IICE0 位从“0”置为“1”时能同时设定这些位。

在产生复位信号后，此寄存器的值变为“00H”。

图 12-6 IICA 控制寄存器 00 (IICCTL00) 的格式 (1/4)

|            |         |       |       |       |       |       |      |      |
|------------|---------|-------|-------|-------|-------|-------|------|------|
| 地址: F0230H | 复位: 00H | R/W   |       |       |       |       |      |      |
| 符号         | 7       | 6     | 5     | 4     | 3     | 2     | 1    | 0    |
| IICCTL00   | IICE0   | LREL0 | WREL0 | SPIE0 | WTIM0 | ACKE0 | STT0 | SPT0 |

| IICE0                                                                   | I <sup>2</sup> C 运行的允许                                     |
|-------------------------------------------------------------------------|------------------------------------------------------------|
| 0                                                                       | 停止运行。对 IICA 状态寄存器 0 (IICS0) 进行复位 <sup>注 1</sup> ，并且停止内部运行。 |
| 1                                                                       | 允许运行。                                                      |
| 必须在 SCLA0 线和 SDAA0 线为高电平的状态下将此位置“1”。                                    |                                                            |
| 清除条件 (IICE0=0)                                                          | 置位条件 (IICE0=1)                                             |
| <ul style="list-style-type: none"> <li>通过指令清除。</li> <li>当复位时</li> </ul> | <ul style="list-style-type: none"> <li>通过指令置位。</li> </ul>  |

| LREL0 <sup>注 2、3</sup>                                                                               | 通信的退出                                                                                                                                                                                               |
|------------------------------------------------------------------------------------------------------|-----------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|
| 0                                                                                                    | 通常运行                                                                                                                                                                                                |
| 1                                                                                                    | 退出当前的通信，进入待机状态。执行后自动清“0”。<br>在接收到与本地站无关的扩展码等情况时使用。<br>SCLA0 线和 SDAA0 线变为高阻抗状态。<br>IICA 控制寄存器 00 (IICCTL00) 和 IICA 状态寄存器 0 (IICS0) 中的以下标志被清“0”：<br>•STT0 •SPT0 •MSTS0 •EXC0 •COI0 •TRC0 •ACKD0 •STD0 |
| 变为退出通信的待机状态，直到满足以下的通信参加条件为止。                                                                         |                                                                                                                                                                                                     |
| <ul style="list-style-type: none"> <li>在检测到停止条件后作为主控设备启动。</li> <li>在检测到开始条件后地址匹配或者接收到扩展码。</li> </ul> |                                                                                                                                                                                                     |
| 清除条件 (LREL0=0)                                                                                       | 置位条件 (LREL0=1)                                                                                                                                                                                      |
| <ul style="list-style-type: none"> <li>在执行后自动清除。</li> <li>当复位时</li> </ul>                            | <ul style="list-style-type: none"> <li>通过指令置位。</li> </ul>                                                                                                                                           |

| WREL0 <sup>注 2、3</sup>                                                      | 等待的解除                                                     |
|-----------------------------------------------------------------------------|-----------------------------------------------------------|
| 0                                                                           | 不解除等待。                                                    |
| 1                                                                           | 解除等待。在解除等待后自动清除。                                          |
| 如果在发送状态下 (TRC0=1) 的第 9 个时钟等待期间将 WREL0 位 (解除等待) 置位，SDAA0 线就变为高阻抗状态 (TRC0=0)。 |                                                           |
| 清除条件 (WREL0=0)                                                              | 置位条件 (WREL0=1)                                            |
| <ul style="list-style-type: none"> <li>在执行后自动清除。</li> <li>当复位时</li> </ul>   | <ul style="list-style-type: none"> <li>通过指令置位。</li> </ul> |

- 注 1. 对 IICA 状态寄存器 0 (IICA0)、IICA 标志寄存器 0 (IICF0) 的 STCF0 位和 IICBSY0 位以及 IICA 控制寄存器 01 (IICCTL01) 的 CLD0 位和 DAD0 位进行复位。
2. 在 IICE0 位为“0”的状态下，此位的信号无效。
3. LREL0 位和 WREL0 位的读取值总是“0”。

注意 如果在 SCLA0 线为高电平、SDAA0 线为低电平并且数字滤波器为 ON (IICCTL01 寄存器的 DFC0=1) 时允许 I<sup>2</sup>C 运行 (IICE0=1)，就立即检测开始条件。此时，必须在允许 I<sup>2</sup>C 运行 (IICE0=1) 后连续通过 1 位存储器操作指令将 LREL0 位置“1”。

图 12-6 IICA 控制寄存器 00 (IICCTL00) 的格式 (2/4)

| SPIE0 注 1                                                               | 允许或者禁止停止条件检测产生的中断请求                                       |
|-------------------------------------------------------------------------|-----------------------------------------------------------|
| 0                                                                       | 禁止                                                        |
| 1                                                                       | 允许                                                        |
| 当 IICA 控制寄存器 01 (IICCTL01) 的 WUP0 位为“1”时, 即使将 SPIE0 位置“1”也不产生停止条件中断。    |                                                           |
| 清除条件 (SPIE0=0)                                                          | 置位条件 (SPIE0=1)                                            |
| <ul style="list-style-type: none"> <li>通过指令清除。</li> <li>当复位时</li> </ul> | <ul style="list-style-type: none"> <li>通过指令置位。</li> </ul> |

| WTIM0 注 1                                                                                                                                                  | 等待和中断请求的控制                                                                                                         |
|------------------------------------------------------------------------------------------------------------------------------------------------------------|--------------------------------------------------------------------------------------------------------------------|
| 0                                                                                                                                                          | <p>在第 8 个时钟的下降沿产生中断请求信号。</p> <p>主控设备: 在输出 8 个时钟后, 将时钟输出置为低电平进行等待。</p> <p>从属设备: 在输入 8 个时钟后, 将时钟置为低电平, 然后等待主控设备。</p> |
| 1                                                                                                                                                          | <p>在第 9 个时钟的下降沿产生中断请求信号。</p> <p>主控设备: 在输出 9 个时钟后, 将时钟输出置为低电平进行等待。</p> <p>从属设备: 在输入 9 个时钟后, 将时钟置为低电平, 然后等待主控设备。</p> |
| 在地址传送期间, 与此位的设定无关, 在第 9 个时钟的下降沿产生中断; 在地址传送结束后, 此位的设定有效。主控设备在地址传送期间的第 9 个时钟下降沿进入等待。接收到本地站地址的从属设备在产生应答 (ACK) 后的第 9 个时钟下降沿进入等待, 但是接收到扩展码的从属设备在第 8 个时钟下降沿进入等待。 |                                                                                                                    |
| 清除条件 (WTIM0=0)                                                                                                                                             | 置位条件 (WTIM0=1)                                                                                                     |
| <ul style="list-style-type: none"> <li>通过指令清除。</li> <li>当复位时</li> </ul>                                                                                    | <ul style="list-style-type: none"> <li>通过指令置位。</li> </ul>                                                          |

| ACKE0 注 1、2                                                             | 应答控制                                                      |
|-------------------------------------------------------------------------|-----------------------------------------------------------|
| 0                                                                       | 禁止应答。                                                     |
| 1                                                                       | 允许应答。在第 9 个时钟期间将 SDAA0 线置为低电平。                            |
| 清除条件 (ACKE0=0)                                                          | 置位条件 (ACKE0=1)                                            |
| <ul style="list-style-type: none"> <li>通过指令清除。</li> <li>当复位时</li> </ul> | <ul style="list-style-type: none"> <li>通过指令置位。</li> </ul> |

注 1. 在 IICE0 位为“0”的状态下, 此位的信号无效。必须在此期间设定此位。

2. 在地址传送过程中并且不是扩展码时, 设定值无效。

当为从属设备并且地址匹配时, 与设定值无关而生成应答。



图 12-6 IICA 控制寄存器 00 (IICCTL00) 的格式 (3/4)

| STT0 注 1、2                                                                                                                                                                                                                                                                                | 开始条件的触发                                                                                                                                                                                                                                                                                                                                      |
|-------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|----------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|
| 0                                                                                                                                                                                                                                                                                         | 不生成开始条件。                                                                                                                                                                                                                                                                                                                                     |
| 1                                                                                                                                                                                                                                                                                         | <p>当总线被释放时（待机状态，IICBSY0 位为“0”）：<br/>如果将此位置“1”，就生成开始条件（作为主控设备的启动）。<br/>当第三方正在通信时：</p> <ul style="list-style-type: none"> <li>• 允许通信预约功能的情况（IICRSV0=0）<br/>用作开始条件预约标志。如果将此位置“1”，就在释放总线后自动生成开始条件。</li> <li>• 禁止通信预约功能的情况（IICRSV0=1）<br/>即使将此位置“1”，也清除 STT0 位并且将 STT0 清除标志（STCF0）置“1”，不生成开始条件。</li> </ul> <p>等待状态（主控设备）：<br/>在解除等待后生成重新开始条件。</p> |
| <p>有关置位时序的注意事项：</p> <ul style="list-style-type: none"> <li>• 主控接收：禁止在传送过程中将此位置“1”。只有在将 ACKE0 位置“0”并且通知从属设备接收已经完成后等待期间才能将此位置“1”。</li> <li>• 主控发送：在应答期间，可能不能正常生成开始条件。必须在输出第 9 个时钟后的等待期间将此位置“1”。</li> <li>• 禁止与停止条件的触发（SPT0）同时置“1”。</li> <li>• 在将 STT0 位置“1”后，禁止在满足清除条件前再次将此位“1”。</li> </ul> |                                                                                                                                                                                                                                                                                                                                              |
| 清除条件（STT0=0）                                                                                                                                                                                                                                                                              | 置位条件（STT0=1）                                                                                                                                                                                                                                                                                                                                 |
| <ul style="list-style-type: none"> <li>• 在禁止通信预约的状态下将 STT0 位置“1”。</li> <li>• 在仲裁失败时</li> <li>• 主控设备生成开始条件。</li> <li>• 因 LREL0 位为“1”（退出通信）而进行的清除</li> <li>• 当 IICE0 位为“0”（停止运行）时</li> <li>• 当复位时</li> </ul>                                                                                | <ul style="list-style-type: none"> <li>• 通过指令置位。</li> </ul>                                                                                                                                                                                                                                                                                  |

注 1. 在 IICE0 位为“0”的状态下，此位的信号无效。

2. STT0 位的读取值总是为“0”。

备注 IICRSV0: IIC 标志寄存器 0 (IICF0) 的 bit0

STCF0: IIC 标志寄存器 0 (IICF0) 的 bit7

图 12-6 IICA 控制寄存器 00 (IICCTL00) 的格式 (4/4)

|                                                                                                                                                                                                                                                                                                                                                                                                                                                                  |                                                           |
|------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|-----------------------------------------------------------|
| SPT0 注                                                                                                                                                                                                                                                                                                                                                                                                                                                           | 停止条件的触发                                                   |
| 0                                                                                                                                                                                                                                                                                                                                                                                                                                                                | 不生成停止条件。                                                  |
| 1                                                                                                                                                                                                                                                                                                                                                                                                                                                                | 生成停止条件（作为主控设备的传送结束）。                                      |
| 有关置位时序的注意事项：                                                                                                                                                                                                                                                                                                                                                                                                                                                     |                                                           |
| <ul style="list-style-type: none"><li>• 主控接收：禁止在传送过程中将此位置“1”。只有在将 ACKE0 位置“0”并且通知从属设备接收已经完成后的等待期间才能将此位置“1”。</li><li>• 主控发送：在应答期间，可能不能正常生成停止条件。必须在输出第 9 个时钟后的等待期间将此位置位。</li><li>• 禁止与开始条件的触发（STT0）同时置“1”。</li><li>• 只有在主控设备的情况下才能将 SPT0 位置“1”。</li><li>• 在 WTIM0 位为“0”时，必须注意：如果在输出 8 个时钟后的等待期间将 SPT0 位置“1”，就在解除等待后的第 9 个时钟的高电平期间生成停止条件。必须在输出 8 个时钟后的等待期间将 WTIM0 位从“0”置为“1”并且在输出第 9 个时钟后的等待期间将 SPT0 位置“1”。</li><li>• 在将 SPT0 位置“1”后，禁止在满足清除条件前再次将此位置“1”。</li></ul> |                                                           |
| 清除条件（SPT0=0）                                                                                                                                                                                                                                                                                                                                                                                                                                                     | 置位条件（SPT0=1）                                              |
| <ul style="list-style-type: none"><li>• 当仲裁失败时</li><li>• 在检测到停止条件后自动清除。</li><li>• 因 LREL0 位为“1”（退出通信）而进行的清除</li><li>• 当 IICE0 位为“0”（停止运行）时</li><li>• 当复位时</li></ul>                                                                                                                                                                                                                                                                                              | <ul style="list-style-type: none"><li>• 通过指令置位。</li></ul> |

注 SPT0 的读取值总是为“0”。

注意 在 IICA 状态寄存器 0 (IICS0) 的 bit3 (TRC0) 为“1” (发送状态) 时，如果在第 9 个时钟将 IICCTL00 寄存器的 bit5 (WREL0) 置“1”来解除等待，就在清除 TRC0 位 (接收状态) 后将 SDAA0 线置为高阻抗。必须通过写 IICA 移位寄存器 0 进行 TRC0 位为“1” (发送状态) 时的等待解除。

备注 如果在设定数据后读 bit0 (SPT0)，此位就变为“0”。

12.3.3 IICA 状态寄存器 0（IICS0）

这是表示 I<sup>2</sup>C 状态的寄存器。  
只有在 STT0 位为“1”并且等待期间，才能通过 1 位或者 8 位存储器操作指令读 IICS0 寄存器。  
在产生复位信号后，此寄存器的值变为“00H”。

**注意** 在 STOP 模式中允许地址匹配唤醒功能（WUP0=1）状态下，禁止读 IICS0 寄存器。在 WUP0 位为“1”的状态下，与 INTIICA0 中断请求无关，如果将 WUP0 位从“1”改为“0”（停止唤醒运行），就在检测到下一个开始条件或者停止条件后才会反映状态的变化。因此，要使用唤醒功能时，必须允许（SPIE0=1）因检测到停止条件而产生的中断，并且在检测到中断后读 IICS0 寄存器。

**备注** STT0: IICA 控制寄存器 00（IICCTL00）的 bit1  
WUP0: IICA 控制寄存器 01（IICCTL01）的 bit7

图 12-7 IICA 状态寄存器 0（IICS0）的格式 (1/3)

地址: FFF51H

复位后: 00H

R

|       |       |      |      |      |      |       |      |      |
|-------|-------|------|------|------|------|-------|------|------|
| 符号    | 7     | 6    | 5    | 4    | 3    | 2     | 1    | 0    |
| IICS0 | MSTS0 | ALD0 | EXC0 | COI0 | TRC0 | ACKD0 | STD0 | SPD0 |

|                                                                                                                                                                        |                                                          |
|------------------------------------------------------------------------------------------------------------------------------------------------------------------------|----------------------------------------------------------|
| MSTS0                                                                                                                                                                  | 主控状态的确认标志                                                |
| 0                                                                                                                                                                      | 从属状态或者通信待机状态                                             |
| 1                                                                                                                                                                      | 主控通信状态                                                   |
| 清除条件（MSTS0=0）                                                                                                                                                          | 置位条件（MSTS0=1）                                            |
| <ul style="list-style-type: none"><li>当检测到停止条件时</li><li>当 ALD0 位为“1”（仲裁失败）时</li><li>因 LREL0 位为“1”（退出通信）而进行的清除</li><li>当 IICE0 位从“1”变为“0”（停止运行）时</li><li>当复位时</li></ul> | <ul style="list-style-type: none"><li>当生成开始条件时</li></ul> |

|                                                                                                                    |                                                        |
|--------------------------------------------------------------------------------------------------------------------|--------------------------------------------------------|
| ALD0                                                                                                               | 仲裁失败的检测                                                |
| 0                                                                                                                  | 表示未发生仲裁或者赢得仲裁。                                         |
| 1                                                                                                                  | 表示仲裁失败。将 MSTS0 位清除。                                    |
| 清除条件（ALD0=0）                                                                                                       | 置位条件（ALD0=1）                                           |
| <ul style="list-style-type: none"><li>在读 IICS0 寄存器后自动清除注。</li><li>当 IICE0 位从“1”变为“0”（停止运行）时</li><li>当复位时</li></ul> | <ul style="list-style-type: none"><li>当仲裁失败时</li></ul> |

**注** 即使对 IICS0 寄存器以外的位执行 1 位存储器操作指令，也清除此位。因此，在使用 ALD0 位时，必须在读其他位前先读 ALD0 位的数据。

**备注** LREL0: IICA 控制寄存器 00（IICCTL00）的 bit6  
IICE0: IICA 控制寄存器 00（IICCTL00）的 bit7

图 12-7 IICA 状态寄存器 0 (IICS0) 的格式 (2/3)

| EXC0                                                                                                                                                               | 扩展码的接收检测                                                                                            |
|--------------------------------------------------------------------------------------------------------------------------------------------------------------------|-----------------------------------------------------------------------------------------------------|
| 0                                                                                                                                                                  | 未接收到扩展码。                                                                                            |
| 1                                                                                                                                                                  | 接收到扩展码。                                                                                             |
| 清除条件 (EXC0=0)                                                                                                                                                      |                                                                                                     |
| 置位条件 (EXC0=1)                                                                                                                                                      |                                                                                                     |
| <ul style="list-style-type: none"> <li>当检测到开始条件时</li> <li>当检测到停止条件时</li> <li>因 LREL0 位为“1”（退出通信）而进行的清除</li> <li>当 IICE0 位从“1”变为“0”（停止运行）时</li> <li>当复位时</li> </ul> | <ul style="list-style-type: none"> <li>当接收的地址数据的高 4 位为“0000”或者“1111”时（在第 8 个时钟的上升沿进行置位）。</li> </ul> |

| COI0                                                                                                                                                               | 匹配地址的检测                                                                                             |
|--------------------------------------------------------------------------------------------------------------------------------------------------------------------|-----------------------------------------------------------------------------------------------------|
| 0                                                                                                                                                                  | 地址不同。                                                                                               |
| 1                                                                                                                                                                  | 地址相同。                                                                                               |
| 清除条件 (COI0=0)                                                                                                                                                      |                                                                                                     |
| 置位条件 (COI0=1)                                                                                                                                                      |                                                                                                     |
| <ul style="list-style-type: none"> <li>当检测到开始条件时</li> <li>当检测到停止条件时</li> <li>因 LREL0 位为“1”（退出通信）而进行的清除</li> <li>当 IICE0 位从“1”变为“0”（停止运行）时</li> <li>当复位时</li> </ul> | <ul style="list-style-type: none"> <li>当接收地址和本地站地址（从属地址寄存器 0 (SVA0)）相同时（在第 8 个时钟的上升沿置位）。</li> </ul> |

| TRC0                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                         | 发送 / 接收的状态检测                                                                                                                                                                                                                                          |
|--------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|-------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|
| 0                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                            | 接收状态（发送状态除外）。将 SDAA0 线置为高阻抗。                                                                                                                                                                                                                          |
| 1                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                            | 发送状态。设定为能将 SO0 锁存器的值输出到 SDAA0 线（在第 1 字节的第 9 个时钟的下降沿以后有效）。                                                                                                                                                                                             |
| 清除条件 (TRC0=0)                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                |                                                                                                                                                                                                                                                       |
| 置位条件 (TRC0=1)                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                |                                                                                                                                                                                                                                                       |
| <p>&lt;主控设备和从属设备&gt;</p> <ul style="list-style-type: none"> <li>当检测到停止条件时</li> <li>因 LREL0 位为“1”（退出通信）而进行的清除</li> <li>当 IICE0 位从“1”变为“0”（停止运行）时</li> <li>因 WREL0 位为“1”（解除等待）而进行的清除注</li> <li>当 ALD0 位从“0”变为“1”（仲裁失败）时</li> <li>当复位时</li> <li>不参加通信的情况 (MSTS0、EXC0、COI0=0)</li> </ul> <p>&lt;主控设备&gt;</p> <ul style="list-style-type: none"> <li>当第 1 字节的 LSB（传送方向指示位）输出“1”时。</li> </ul> <p>&lt;从属设备&gt;</p> <ul style="list-style-type: none"> <li>当检测到开始条件时</li> <li>当第 1 字节的 LSB（传送方向指示位）输入“0”时</li> </ul> | <p>&lt;主控设备&gt;</p> <ul style="list-style-type: none"> <li>当生成开始条件时</li> <li>当将第 1 字节（地址传送）的 LSB（传送方向指示位）输出“0”（主控发送）时</li> </ul> <p>&lt;从属设备&gt;</p> <ul style="list-style-type: none"> <li>当来自主控设备的第 1 字节（地址传送）的 LSB（传送方向指示位）输入“1”（从属发送）时</li> </ul> |

注 在 IICA 状态寄存器 0 (IICS0) 的 bit3 (TRC0) 为“1”（发送状态）时，如果在第 9 个时钟将 IICA 控制寄存器 00 (IICCTL00) 的 bit5 (WREL0) 置“1”来解除等待，就在清除 TRC0 位（接收状态）后将 SDAA0 线置为高阻抗。必须通过写 IICA 移位寄存器 0 进行 TRC0 位为“1”（发送状态）时的等待解除。

备注 LREL0: IICA 控制寄存器 00 (IICCTL00) 的 bit6  
IICE0: IICA 控制寄存器 00 (IICCTL00) 的 bit7

图 12-7 IICA 状态寄存器 0 (IICS0) 的格式 (3/3)

| ACKD0                                                                                                                                                                         | 应答 (ACK) 的检测 |                                                                                      |
|-------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|--------------|--------------------------------------------------------------------------------------|
| 0                                                                                                                                                                             | 未检测到应答。      |                                                                                      |
| 1                                                                                                                                                                             | 检测到应答。       |                                                                                      |
| 清除条件 (ACKD0=0)                                                                                                                                                                |              | 置位条件 (ACKD0=1)                                                                       |
| <ul style="list-style-type: none"> <li>当检测到停止条件时</li> <li>当下一字节的第 1 个时钟上升时</li> <li>因 LREL0 位为“1” (退出通信) 而进行的清除</li> <li>当 IICE0 位从“1”变为“0” (停止运行) 时</li> <li>当复位时</li> </ul> |              | <ul style="list-style-type: none"> <li>在 SCLA0 线的第 9 个时钟上升沿将 SDAA0 线为低电平时</li> </ul> |

| STD0                                                                                                                                                                                 | 开始条件的检测              |                                                             |
|--------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|----------------------|-------------------------------------------------------------|
| 0                                                                                                                                                                                    | 未检测到开始条件。            |                                                             |
| 1                                                                                                                                                                                    | 检测到开始条件, 表示处于地址传送期间。 |                                                             |
| 清除条件 (STD0=0)                                                                                                                                                                        |                      | 置位条件 (STD0=1)                                               |
| <ul style="list-style-type: none"> <li>当检测到停止条件时</li> <li>在地址传送后的下一个字节的第 1 个时钟上升时</li> <li>因 LREL0 位为“1” (退出通信) 而进行的清除</li> <li>当 IICE0 位从“1”变为“0” (停止运行) 时</li> <li>当复位时</li> </ul> |                      | <ul style="list-style-type: none"> <li>当检测到开始条件时</li> </ul> |

| SPD0                                                                                                                                                               | 停止条件的检测                   |                                                             |
|--------------------------------------------------------------------------------------------------------------------------------------------------------------------|---------------------------|-------------------------------------------------------------|
| 0                                                                                                                                                                  | 未检测到停止条件。                 |                                                             |
| 1                                                                                                                                                                  | 检测到停止条件, 主控设备结束通信并且已释放总线。 |                                                             |
| 清除条件 (SPD0=0)                                                                                                                                                      |                           | 置位条件 (SPD0=1)                                               |
| <ul style="list-style-type: none"> <li>在将此位置位后, 在检测到开始条件后的地址传送位的第 1 个时钟上升时</li> <li>当 WUP0 位从“1”变为“0”时</li> <li>当 IICE0 位从“1”变为“0” (停止运行)</li> <li>当复位时</li> </ul> |                           | <ul style="list-style-type: none"> <li>当检测到停止条件时</li> </ul> |

备注 LREL0: IICA 控制寄存器 00 (IICCTL00) 的 bit6

IICE0: IICA 控制寄存器 00 (IICCTL00) 的 bit7

#### 12.3.4 IICA 标志寄存器 0 (IICF0)

这是设定 I<sup>2</sup>C 运行模式以及表示 I<sup>2</sup>C 总线状态的寄存器。

通过 1 位或者 8 位存储器操作指令设定 IICF0 寄存器。但是, STT0 清除标志 (STCF0) 和 I<sup>2</sup>C 总线状态标志 (IICBSY0) 位为只读位。

通过 IICRSV0 位设定允许或者禁止通信预约功能, 并且通过 STCEN0 位设定 IICBSY0 位的初始值。

只有在禁止 I<sup>2</sup>C 运行 (IICA 控制寄存器 00 (IICCTL00) 的 bit7 (IICE0) =0) 时才能写 IICRSV0 位和 STCEN0 位。在允许运行后, IICF0 寄存器为只读寄存器。

在产生复位信号后, 此寄存器的值变为“00H”。

图 12-8 IICA 标志寄存器 0 (IICF0) 的格式

地址: FFF52H      复位后: 00H      R/W 注

|       |       |         |   |   |   |   |        |         |
|-------|-------|---------|---|---|---|---|--------|---------|
| 符号    | 7     | 6       | 5 | 4 | 3 | 2 | 1      | 0       |
| IICF0 | STCF0 | IICBSY0 | 0 | 0 | 0 | 0 | STCEN0 | IICRSV0 |

|                                                                                                                    |                                                                                                     |
|--------------------------------------------------------------------------------------------------------------------|-----------------------------------------------------------------------------------------------------|
| STCF0                                                                                                              | STT0 清除标志                                                                                           |
| 0                                                                                                                  | 发行开始条件。                                                                                             |
| 1                                                                                                                  | 无法发行开始条件而清除 STT0 标志。                                                                                |
| 清除条件 (STCF0=0)                                                                                                     | 置位条件 (STCF0=1)                                                                                      |
| <ul style="list-style-type: none"> <li>因 STT0 位为“1”而进行的清除</li> <li>当 IICE0 位为“0” (停止运行) 时</li> <li>当复位时</li> </ul> | <ul style="list-style-type: none"> <li>在设定为禁止通信预约 (IICRSV0=1) 的状态下无法发行开始条件而将 STT0 位清“0”时</li> </ul> |

|                                                                                                           |                                                                                                |
|-----------------------------------------------------------------------------------------------------------|------------------------------------------------------------------------------------------------|
| IICBSY0                                                                                                   | I <sup>2</sup> C 总线状态标志                                                                        |
| 0                                                                                                         | 总线释放状态 (STCEN0=1 时的通信初始状态)                                                                     |
| 1                                                                                                         | 总线通信状态 (STCEN0=0 时的通信初始状态)                                                                     |
| 清除条件 (IICBSY0=0)                                                                                          | 置位条件 (IICBSY0=1)                                                                               |
| <ul style="list-style-type: none"> <li>当检测到停止条件时</li> <li>当 IICE0 位为“0” (停止运行) 时</li> <li>当复位时</li> </ul> | <ul style="list-style-type: none"> <li>当检测到开始条件时</li> <li>STCEN0 位为“0”时的 IICE0 位的置位</li> </ul> |

|                                                                                            |                                                           |
|--------------------------------------------------------------------------------------------|-----------------------------------------------------------|
| STCEN0                                                                                     | 初始开始允许触发                                                  |
| 0                                                                                          | 在允许运行 (IICE0=1) 后, 通过检测停止条件而允许生成开始条件。                     |
| 1                                                                                          | 在允许运行 (IICE0=1) 后, 不通过检测停止条件而允许而生成开始条件。                   |
| 清除条件 (STCEN0=0)                                                                            | 置位条件 (STCEN0=1)                                           |
| <ul style="list-style-type: none"> <li>通过指令清除。</li> <li>当检测到开始条件时</li> <li>当复位时</li> </ul> | <ul style="list-style-type: none"> <li>通过指令置位。</li> </ul> |

|                                                                         |                                                           |
|-------------------------------------------------------------------------|-----------------------------------------------------------|
| IICRSV0                                                                 | 通信预约功能禁止位                                                 |
| 0                                                                       | 允许通信预约。                                                   |
| 1                                                                       | 禁止通信预约。                                                   |
| 清除条件 (IICRSV0=0)                                                        | 置位条件 (IICRSV0=1)                                          |
| <ul style="list-style-type: none"> <li>通过指令清除。</li> <li>当复位时</li> </ul> | <ul style="list-style-type: none"> <li>通过指令置位。</li> </ul> |

注      bit6 和 bit7 是只读位。

注意 1. 只有在停止运行 (IICE0=0) 时才能写 STCEN0 位。

2. 如果 STCEN0 位为“1”, 就与实际的总线状态无关而认为总线为释放状态 (IICBSY0=0), 因此为了避免在发行第 1 个开始条件 (STT0=1) 时破坏其他通信, 必须确认没有正在通信的第三方。

3. 只有在停止运行 (IICE0=0) 时才能写 IICRSV0。

备注 1. STT0: IICA 控制寄存器 00 (IICCTL00) 的 bit1

2. IICE0: IICA 控制寄存器 00 (IICCTL00) 的 bit7

### 12.3.5 IICA 控制寄存器 01 (IICCTL01)

这是用于设定 I<sup>2</sup>C 运行模式以及检测 SCLA0 引脚和 SDAA0 引脚状态的寄存器。

通过 1 位或者 8 位存储器操作指令设定 IICCTL01 寄存器。但是，CLD0 位和 DAD0 位是只读位。

除了 WUP0 位以外，必须在禁止 I<sup>2</sup>C 运行（IICA 控制寄存器 00 (IICCTL00) 的 bit7 (IICEn) =0) 时设定 IICCTL01 寄存器。

在产生复位信号后，此寄存器的值变为“00H”。

图 12-9 IICA 控制寄存器 01 (IICCTL01) 的格式 (1/2)

地址: F0231H      复位后: 00H      R/W 注 1

|          |      |   |      |      |      |      |   |      |
|----------|------|---|------|------|------|------|---|------|
| 符号       | 7    | 6 | 5    | 4    | 3    | 2    | 1 | 0    |
| IICCTL01 | WUP0 | 0 | CLD0 | DAD0 | SMC0 | DFC0 | 0 | PRS0 |

| WUP0                                                                                                                                                                                                                                                                                                                                                  | 地址匹配唤醒的控制                 |
|-------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|---------------------------|
| 0                                                                                                                                                                                                                                                                                                                                                     | 在 STOP 模式中，停止地址匹配唤醒功能的运行。 |
| 1                                                                                                                                                                                                                                                                                                                                                     | 在 STOP 模式中，允许地址匹配唤醒功能的运行。 |
| <p>要通过将 WUP0 位置“1”来转移到 STOP 模式时，必须在将 WUP0 位置“1”后至少经过 3 个 <math>f_{MCK}</math> 时钟，然后执行 STOP 指令（参照“图 12-22 将 WUP0 位置“1”时的流程”）。</p> <p>在地址匹配或者接收到扩展码后，必须将 WUP0 位清“0”。能通过将 WUP0 位清“0”参加后续的通信（需要在将 WUP0 位清“0”后解除等待以及写发送数据）。</p> <p>在 WUP0 位为“1”的状态下，地址匹配或者接收到扩展码时的中断时序与 WUP0 位为“0”时的中断时序相同（根据时钟产生采样误差的延迟差）。另外，当 WUP0 位为“1”时，即使将 SPIE0 位置“1”也不产生停止条件中断。</p> |                           |
| 清除条件 (WUP0=0)                                                                                                                                                                                                                                                                                                                                         |                           |
| <ul style="list-style-type: none"> <li>通过指令清除（在地址匹配或者接收到扩展码后）。</li> </ul>                                                                                                                                                                                                                                                                             |                           |
| 置位条件 (WUP0=1)                                                                                                                                                                                                                                                                                                                                         |                           |
| <ul style="list-style-type: none"> <li>通过指令置位 (MSTS0=0、EXC0=0、COI0=0 并且 STD0=0（不参加通信）) 注 2。</li> </ul>                                                                                                                                                                                                                                                |                           |

注 1. bit4 和 bit5 是只读位。

2. 在以下所示的期间，需要确认 IICA 状态寄存器 0 (IICS0) 的状态。

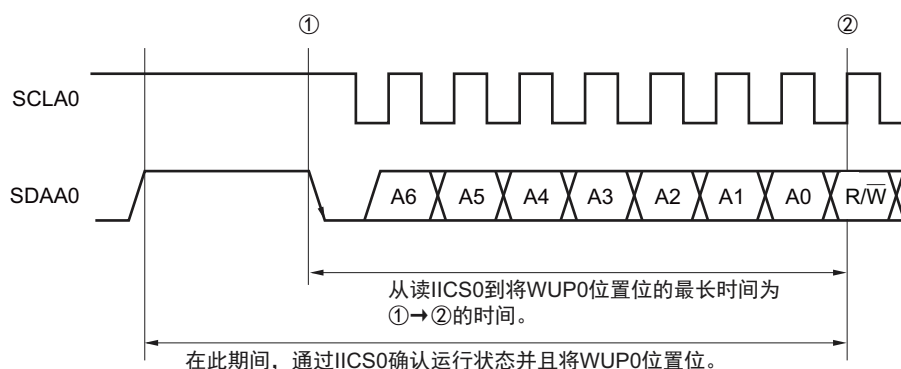


图 12-9 IICA 控制寄存器 01 (IICCTL01) 的格式 (2/2)

| CLD0                                                                                                            | SCLA0 引脚的电平检测 (只在 IICE0 位为“1”时有效)                                 |
|-----------------------------------------------------------------------------------------------------------------|-------------------------------------------------------------------|
| 0                                                                                                               | 检测到 SCLA0 引脚为低电平。                                                 |
| 1                                                                                                               | 检测到 SCLA0 引脚为高电平。                                                 |
| 清除条件 (CLD0=0)                                                                                                   |                                                                   |
| 置位条件 (CLD0=1)                                                                                                   |                                                                   |
| <ul style="list-style-type: none"> <li>当 SCLA0 引脚为低电平时</li> <li>当 IICE0 位为“0” (停止运行) 时</li> <li>当复位时</li> </ul> | <ul style="list-style-type: none"> <li>当 SCLA0 引脚为高电平时</li> </ul> |

| DAD0                                                                                                            | SDAA0 引脚的电平检测 (只在 IICE0 位为“1”时有效)                                 |
|-----------------------------------------------------------------------------------------------------------------|-------------------------------------------------------------------|
| 0                                                                                                               | 检测到 SDAA0 引脚为低电平。                                                 |
| 1                                                                                                               | 检测到 SDAA0 引脚为高电平。                                                 |
| 清除条件 (DAD0=0)                                                                                                   |                                                                   |
| 置位条件 (DAD0=1)                                                                                                   |                                                                   |
| <ul style="list-style-type: none"> <li>当 SDAA0 引脚为低电平时</li> <li>当 IICE0 位为“0” (停止运行) 时</li> <li>当复位时</li> </ul> | <ul style="list-style-type: none"> <li>当 SDAA0 引脚为高电平时</li> </ul> |

| SMC0 | 运行模式的切换                     |
|------|-----------------------------|
| 0    | 在标准模式中运行 (最大传送速率: 100kbps)。 |
| 1    | 在快速模式 (最大传送速率: 400kbps)。    |

| DFC0                                                                                         | 数字滤波器的运行控制 |
|----------------------------------------------------------------------------------------------|------------|
| 0                                                                                            | 数字滤波器 OFF  |
| 1                                                                                            | 数字滤波器 ON   |
| <p>只有在快速模式或者增强型快速模式中才能使用数字滤波器。</p> <p>数字滤波器用于消除噪声。</p> <p>无论是将 DFC0 位置“1”还是清“0”，传送时钟都不变。</p> |            |

| PRS0 | 运行时钟的分频控制                                       |
|------|-------------------------------------------------|
| 0    | 选择 $f_{CLK}$ ( $1MHz \leq f_{CLK} \leq 20MHz$ ) |
| 1    | 选择 $f_{CLK}/2$ ( $20MHz < f_{CLK}$ )            |

注意 1. IICA 运行时钟 ( $f_{MCK}$ ) 的最大工作频率为 20MHz(Max.)。当  $f_{CLK}$  超过 20MHz 时, 必须将 IICA 控制寄存器 01 (IICCTL01) 的 bit0 (PRS0) 置“1”。

2. 在设定传送时钟时, 必须注意  $f_{CLK}$  的最小工作频率。串行接口 IICA 的  $f_{CLK}$  的最小工作频率取决于模式。

快速模式中:  $f_{CLK}=3.5MHz(\text{Min.})$

标准模式中:  $f_{CLK}=1MHz(\text{Min.})$

备注 IICE0: IICA 控制寄存器 00 (IICCTL00) 的 bit7



### 12.3.6 IICA 低电平宽度设定寄存器 0 (IICWL0)

此寄存器控制串行接口 IICA 输出的 SCLA0 引脚信号低电平宽度 ( $t_{LOW}$ ) 和 SDAA0 引脚信号。

通过 8 位存储器操作指令设定 IICWL0 寄存器。

必须在禁止 I<sup>2</sup>C 运行 (IICA 控制寄存器 00 (IICCTL00) 的 bit7 (IICE0) =0) 时设定 IICWL0 寄存器。

在产生复位信号后, 此寄存器的值变为“FFH”。

有关 IICWL0 寄存器的设定方法, 请参照“12.4.2 通过 IICWL0 寄存器和 IICWH0 寄存器设定传送时钟的方法”。

图 12-10 IICA 低电平宽度设定寄存器 0 (IICWL0) 的格式

|            |          |     |   |   |   |   |   |   |
|------------|----------|-----|---|---|---|---|---|---|
| 地址: F0232H | 复位后: FFH | R/W |   |   |   |   |   |   |
| 符号         | 7        | 6   | 5 | 4 | 3 | 2 | 1 | 0 |
| IICWL0     |          |     |   |   |   |   |   |   |

### 12.3.7 IICA 高电平宽度设定寄存器 0 (IICWH0)

此寄存器控制串行接口 IICA 输出的 SCLA0 引脚信号高电平宽度 ( $t_{HIGH}$ ) 和 SDAA0 引脚信号。

通过 8 位存储器操作指令设定 IICWH0 寄存器。

必须在禁止 I<sup>2</sup>C 运行 (IICA 控制寄存器 00 (IICCTL00) 的 bit7 (IICE0) =0) 时设定 IICWH0 寄存器。

在产生复位信号后, 此寄存器的值变为“FFH”。

图 12-11 IICA 高电平宽度设定寄存器 0 (IICWH0) 的格式

|            |          |     |   |   |   |   |   |   |
|------------|----------|-----|---|---|---|---|---|---|
| 地址: F0233H | 复位后: FFH | R/W |   |   |   |   |   |   |
| 符号         | 7        | 6   | 5 | 4 | 3 | 2 | 1 | 0 |
| IICWH0     |          |     |   |   |   |   |   |   |

备注 有关主控方的传送时钟的设定方法, 请参照“13.4.2(1) 主控方传送时钟的设定方法”, 有关从属方的 IICWL<sub>n</sub>、IICWH0 寄存器的设定方法, 请参照“13.4.2(2) 从属方 IICWL0 寄存器和 IICWH0 寄存器的设定方法”。

12.3.8 端口模式寄存器 6（PM6）

此寄存器以位为单位设定端口 6 的输入 / 输出。

在将 P60/SCLA0 引脚用作时钟输入 / 输出并且将 P61/SDAA0 引脚用作串行数据输入 / 输出时，必须将 PM60 和 PM61 以及 P60 和 P61 的输出锁存器置“0”。

当 IICE0 位（IICA 控制寄存器 00（IICCTL00）的 bit7）为“0”时，P60/SCLA0 引脚和 P61/SDAA0 引脚为低电平输出（固定），因此必须在将 IICE0 位置“1”后切换到输出模式。

通过 1 位或者 8 位存储器操作指令设定 PM6 寄存器。

在产生复位信号后，此寄存器的值变为“FFH”。

图 12-12 端口模式寄存器 6（PM6）的格式

|           |         |     |   |   |   |   |      |      |
|-----------|---------|-----|---|---|---|---|------|------|
| 地址：FFF26H | 复位后：FFH | R/W |   |   |   |   |      |      |
| 符号        | 7       | 6   | 5 | 4 | 3 | 2 | 1    | 0    |
| PM6       | 1       | 1   | 1 | 1 | 1 | 1 | PM61 | PM60 |

|      |                           |
|------|---------------------------|
| PM6n | P6n 引脚输入 / 输出模式的选择（n=0、1） |
| 0    | 输出模式（输出缓冲器 ON）            |
| 1    | 输入模式（输出缓冲器 OFF）           |

## 12.4 I<sup>2</sup>C 总线模式的功能

### 12.4.1 引脚结构

串行时钟引脚（SCLA0）和串行数据总线引脚（SDAA0）的结构如下。

(1) SCLA0..... 串行时钟的输入/输出引脚

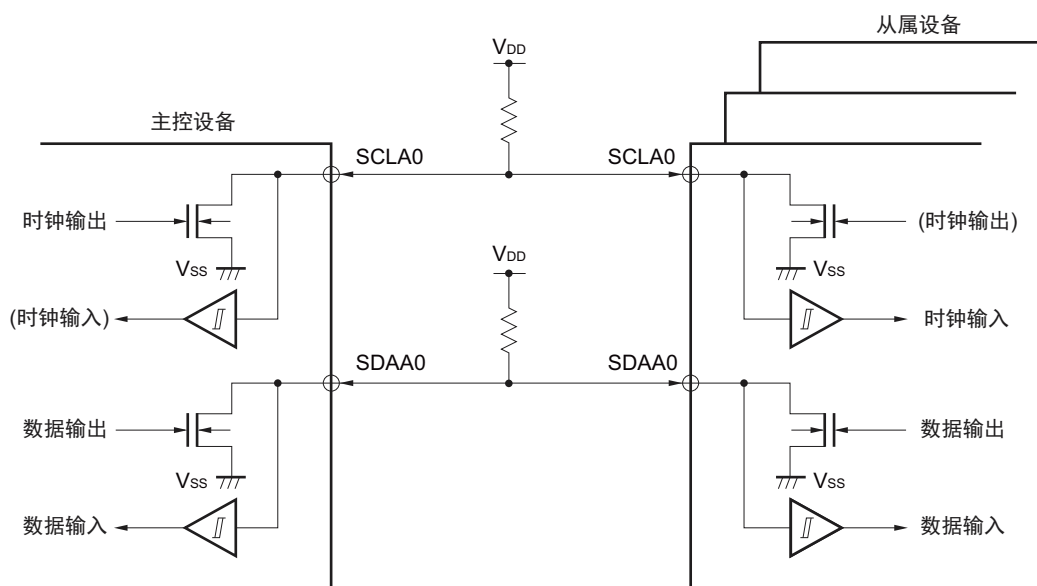
主控设备和从属设备的输出都为N沟道漏极开路输出，输入都为施密特输入。

(2) SDAA0..... 串行数据的输入/输出复用引脚

主控设备和从属设备的输出都为N沟道漏极开路输出，输入都为施密特输入。

因为串行时钟线和串行数据总线的输出为 N 沟道漏极开路输出，所以需要外接上拉电阻。

图 12-13 引脚结构图



### 12.4.2 通过 IICWL0 寄存器和 IICWH0 寄存器设定传送时钟的方法

#### (1) 主控方传送时钟的设定方法

$$\text{传送时钟} = \frac{f_{\text{MCK}}}{\text{IICWL} + \text{IICWH} + f_{\text{MCK}}(t_{\text{R}} + t_{\text{F}})}$$

此时，IICWL0 寄存器和 IICWH0 寄存器的最佳设定值如下：  
(全部设定值的小数部分都舍入)

- 快速模式

$$\text{IICWL0} = \frac{0.52}{\text{传送时钟}} \times f_{\text{MCK}}$$

$$\text{IICWH0} = \left( \frac{0.48}{\text{传送时钟}} - t_{\text{R}} - t_{\text{F}} \right) \times f_{\text{MCK}}$$

- 标准模式

$$\text{IICWL0} = \frac{0.47}{\text{传送时钟}} \times f_{\text{MCK}}$$

$$\text{IICWH0} = \left( \frac{0.53}{\text{传送时钟}} - t_{\text{R}} - t_{\text{F}} \right) \times f_{\text{MCK}}$$

#### (2) 从属方 IICWL0 寄存器和 IICWH0 寄存器的设定方法

(全部设定值的小数部分都舍入)

- 快速模式

$$\text{IICWL0} = 1.3\mu\text{s} \times f_{\text{MCK}}$$

$$\text{IICWH0} = (1.2\mu\text{s} - t_{\text{R}} - t_{\text{F}}) \times f_{\text{MCK}}$$

- 标准模式

$$\text{IICWL0} = 4.7\mu\text{s} \times f_{\text{MCK}}$$

$$\text{IICWH0} = (5.3\mu\text{s} - t_{\text{R}} - t_{\text{F}}) \times f_{\text{MCK}}$$

注意 1. IICA 运行时钟 ( $f_{\text{MCK}}$ ) 的最大工作频率为 20MHz(Max.)。当  $f_{\text{CLK}}$  超过 20MHz 时，必须将 IICA 控制寄存器 01 (IICTL01) 的 bit0 (PRS0) 置“1”。

- 在设定传送时钟时，必须注意  $f_{\text{CLK}}$  的最小工作频率。串行接口 IICA 的  $f_{\text{CLK}}$  的最小工作频率取决于模式。

快速模式中:  $f_{\text{CLK}}=3.5\text{MHz}(\text{Min.})$

标准模式中:  $f_{\text{CLK}}=1\text{MHz}(\text{Min.})$

备注 1. 因为 SDAA0 信号和 SCLA0 信号的上升时间 ( $t_{\text{R}}$ ) 和下降时间 ( $t_{\text{F}}$ ) 因上拉电阻和布线负载而不同，所以必须各自计算。

- IICWL0: IICA 低电平宽度设定寄存器 0

IICWH0: IICA 高电平宽度设定寄存器 0

$t_{\text{F}}$ : SDAA0 信号和 SCLA0 信号的下降时间

$t_{\text{R}}$ : SDAA0 信号和 SCLA0 信号的上升时间

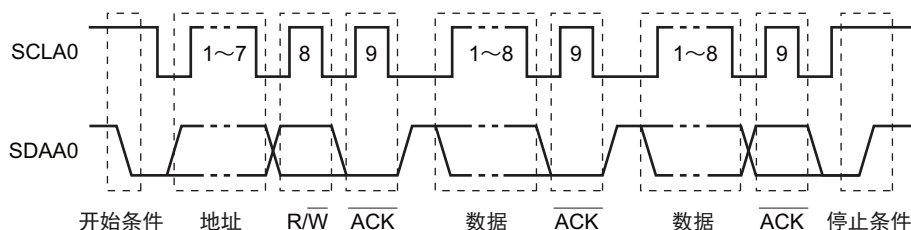
$f_{\text{MCK}}$ : CPU/ 外围硬件的时钟频率

## 12.5 I<sup>2</sup>C 总线的定义和控制方法

以下说明 I<sup>2</sup>C 总线的串行数据通信格式和使用的信号。

I<sup>2</sup>C 总线的串行数据总线上生成的“开始条件”、“地址”、“数据”和“停止条件”的各传送时序如图 12-14 所示。

图 12-14 I<sup>2</sup>C 总线的串行数据传送时序



主控设备生成开始条件、从属地址和停止条件。

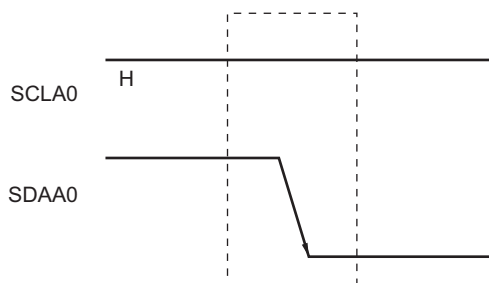
主控设备和从属设备都能生成应答（ACK）（在一般情况下，接收方输出 8 位数据）。

主控设备连续输出串行时钟（SCLA0）。但是，从属设备能延长 SCLA0 引脚的低电平期间并且插入等待。

### 12.5.1 开始条件

在 SCLA0 引脚为高电平时，如果 SDAA0 引脚从高电平变为低电平，就生成开始条件。SCLA0 引脚和 SDAA0 引脚的开始条件是在主控设备对从属设备开始串行传送时生成的信号。从属设备能检测到开始条件。

图 12-15 开始条件



在检测到停止条件（SPD0: IICA 状态寄存器 0（IICS0）的 bit0=1）的状态下，如果将 IICA 控制寄存器 00（IICCTL00）的 bit1（STT0）置“1”，就输出开始条件。如果检测到开始条件，就将 IICS0 寄存器的 bit1（STD0）置“1”。

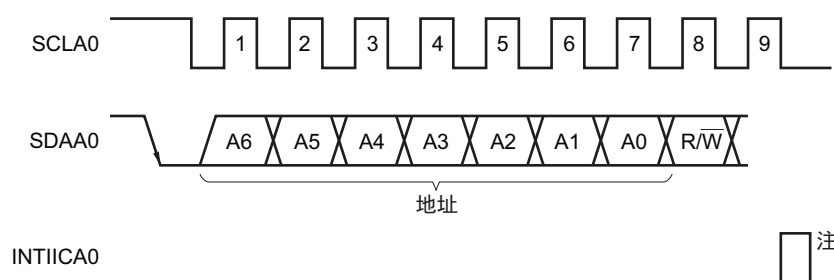
### 12.5.2 地址

开始条件的后续 7 位数据被定义为地址。

地址是主控设备为了从连接在总线的多个从属设备中选择特定的从属设备而输出的 7 位数据。因此，总线上的从属设备需要设定完全不同的地址。

从属设备通过硬件检测到开始条件，并且检查 7 位数据是否和从属地址寄存器 0（SVA0）的内容相同。此时，如果 7 位数据和 SVA0 寄存器的值相同，该从属设备就被选中，在主控设备生成开始条件或者停止条件前，与主控设备进行通信。

图 12-16 地址



注 如果在从属设备运行时接收到本地站地址或者扩展码以外的数据，就不产生 INTIICA0。

如果将从属地址和“12.5.3 传送方向的指定”中说明的传送方向构成的 8 位数据写到 IICA 移位寄存器 0（IICA0），就输出地址。接收到的地址被写到 IICA0 寄存器。

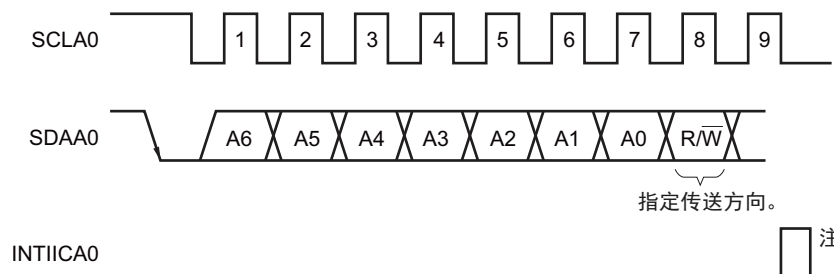
从属地址分配在 IICA0 寄存器的高 7 位。

### 12.5.3 传送方向的指定

主控设备在 7 位地址之后发送 1 位指定传送方向的数据。

当此传送方向指定位为“0”时，表示主控设备向从属设备发送数据；当此传送方向指定位为“1”时，表示主控设备从从属设备接收数据。

图 12-17 传送方向的指定



注 如果在从属设备运行时接收到本地站地址或者扩展码以外的数据，就不产生 INTIICA0。

### 12.5.4 应答 ( $\overline{\text{ACK}}$ )

能通过应答 ( $\overline{\text{ACK}}$ ) 确认发送方和接收方的串行数据状态。

接收方在每次接收到 8 位数据时返回应答。

通常, 发送方在发送 8 位数据后接收应答。当接收方返回应答时, 认为已正常接收, 继续处理。能通过 IICA 状态寄存器 0 (IICS0) 的 bit2 (ACKD0) 确认应答的检测。

在主机设备为接收状态下接收到最后的数据时, 不返回应答而生成停止条件。在从属设备接收数据后不返回应答时, 主机设备输出停止条件或者重新开始条件, 中止传送。不返回应答的原因如下:

- ① 没有正常接收。
- ② 已结束最后数据的接收。
- ③ 不存在地址指定的接收方。

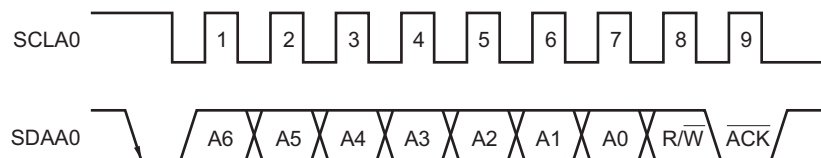
接收方在第 9 个时钟将 SDAA0 线置为低电平, 生成应答 (正常接收)。

通过将 IICA 控制寄存器 00 (IICCTL00) 的 bit2 (ACKE0) 置“1”, 变为能够自动生成应答的状态。能通过 7 位地址信息后续的第 8 位数据设定 IICS0 寄存器的 bit3 (TRC0)。在接收 (TRC0=0) 的情况下, 通常必须将 ACKE0 位置“1”。

在从属接收运行过程中 (TRC0=0) 不能接收数据或者不需要下一个数据时, 必须将 ACKE0 位清“0”, 通知主机方不能接收数据。

在主机接收运行过程中 (TRC0=0) 不需要下一个数据时, 为了不生成应答, 必须将 ACKE0 位清“0”, 通知从属发送方数据的结束 (停止发送)。

图 12-18 应答



当接收到本地站的地址时, 与 ACKE0 位的值无关, 自动生成应答; 当接收到非本地站的地址时, 不生成应答 (NACK)。

通过事先将 ACKE0 位置“1”, 在接收到扩展码时生成应答。

接收数据时的应答生成方法因等待时序的设定而不同, 如下所示。

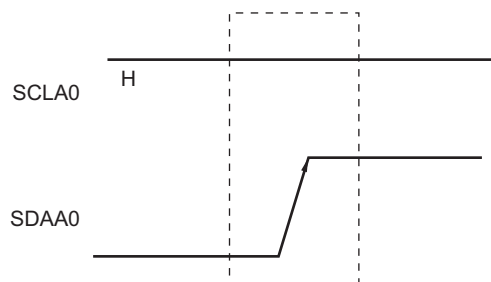
- 当选择 8 个时钟等待时 (IICCTL00 寄存器的 bit3 (WTIM0) =0):  
通过在解除等待前将 ACKE0 位置“1”, 与 SCLA0 引脚的第 8 个时钟下降同步生成应答。
- 当选择 9 个时钟等待时 (IICCTL00 寄存器的 bit3 (WTIM0) =1):  
通过事先将 ACKE0 位置“1”, 生成应答。

### 12.5.5 停止条件

在 SCLA0 引脚为高电平时，如果 SDAA0 引脚从低电平变为高电平，就生成停止条件。

停止条件是在主控设备结束对从属设备的串行传送时生成的信号。从属设备能检测到停止条件。

图 12-19 停止条件



如果将 IICA 控制寄存器 00 (IICCTL00) 的 bit0 (SPT0) 置“1”，就生成停止条件。如果检测到停止条件，就将 IICA 状态寄存器 0 (IICCS0) 的 bit0 (SPD0) 置“1”，并且在 IICCTL00 寄存器的 bit4 (SPIE0) 为“1”时产生 INTIICA0。



### 12.5.6 等待

通过等待来通知对方主控设备或者从属设备正在准备数据的接收 / 发送（等待状态）。

通过将 SCLA0 引脚置为低电平，通知对方处于等待状态。如果主控设备和从属设备的等待状态都解除，就能开始下一次传送。

图 12-20 等待 (1/2)

- (1) 主控设备为 9 个时钟等待，从属设备为 8 个时钟等待的情况  
(主控设备：发送，从属设备：接收，ACKE0=1)

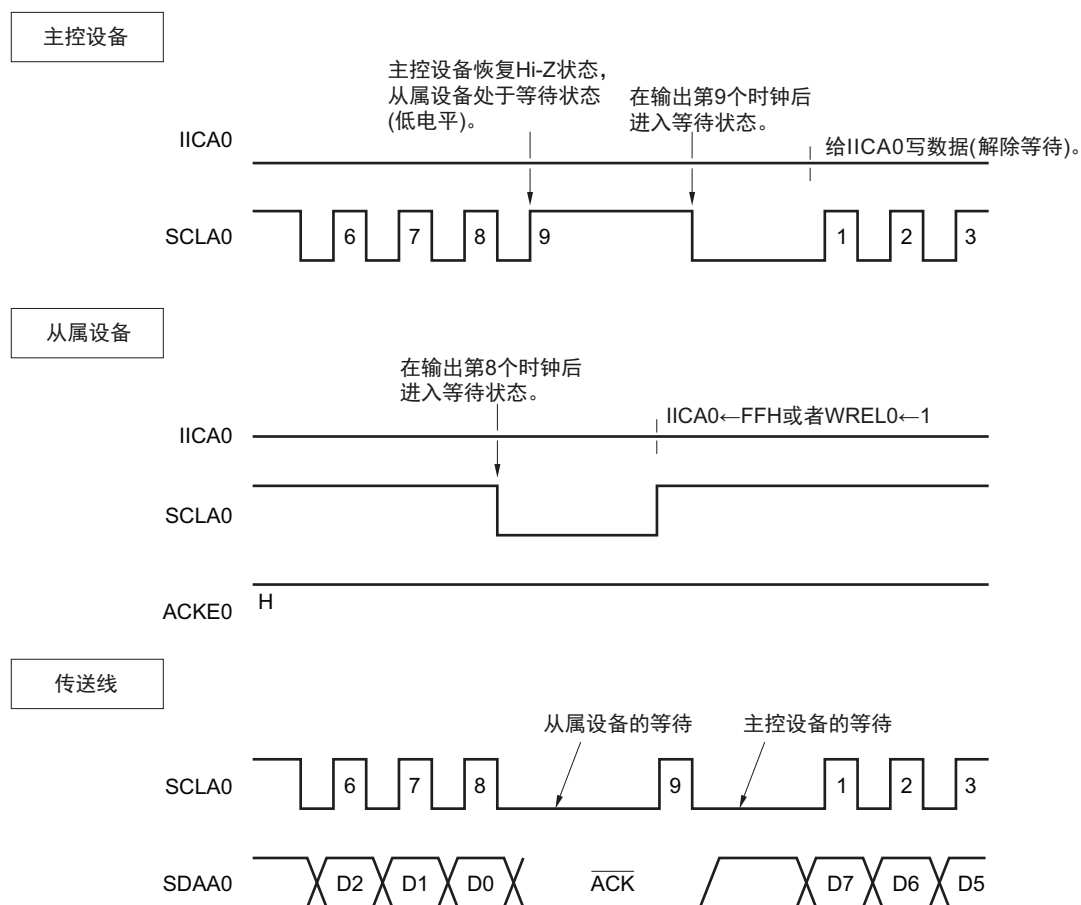
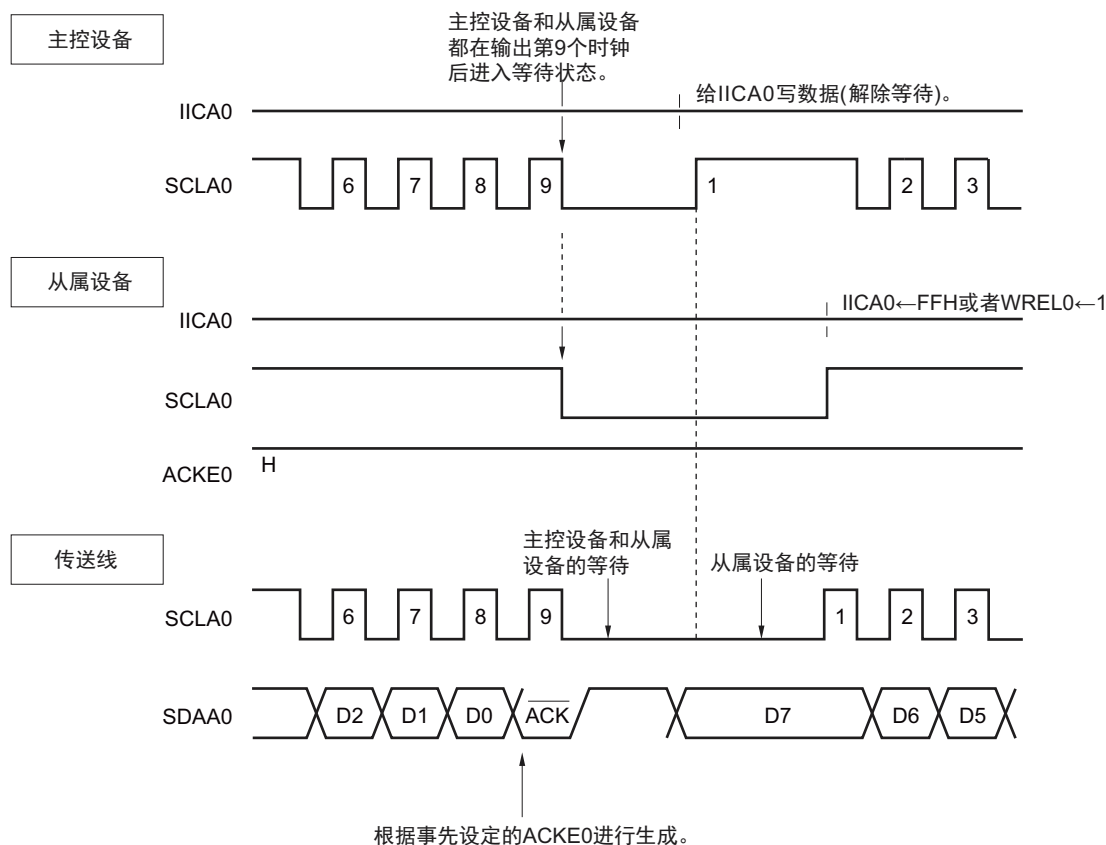


图 12-20 等待 (2/2)

- (2) 主控设备和从属设备都为 9 个时钟等待的情况  
(主控设备：发送，从属设备：接收， $ACKE0=1$ )



备注  $ACKE0$ : IICA 控制寄存器 00 (IICCTL00) 的 bit2  
 $WREL0$ : IICA 控制寄存器 00 (IICCTL00) 的 bit5

通过设定 IICA 控制寄存器 00 (IICCTL00) 的 bit3 ( $WTIM0$ ) 自动产生等待。

通常，在接收方，如果 IICCTL00 寄存器的 bit5 ( $WREL0$ ) 为“1”或者给 IICA 移位寄存器 0 (IICA0) 写“FFH”，就解除等待；在发送方，如果给 IICA0 寄存器写数据，就解除等待。

主控设备还能通过以下方法解除等待：

- 将 IICCTL00 寄存器的 bit1 ( $STT0$ ) 置“1”。
- 将 IICCTL00 寄存器的 bit0 ( $SPT0$ ) 置“1”。

### 12.5.7 等待的解除方法

在一般情况下，I<sup>2</sup>C 通过以下的处理来解除等待。

- 给 IICA 移位寄存器 0（IICA0）写数据。
- 将 IICA 控制寄存器 00（IICCTL00）的 bit5（WREL0）置位（解除等待）。
- 将 IICCTL00 寄存器的 bit1（STT0）置位（生成开始条件）注。
- 将 IICCTL00 寄存器的 bit0（SPT0）置位（生成停止条件）注。

注 只限于主控设备。

如果执行了这些等待的解除处理，I<sup>2</sup>C 就解除等待，重新开始通信。

要在解除等待后发送数据（包括地址）时，必须给 IICA0 寄存器写数据。

要在解除等待后接收数据或者结束发送数据，就必须将 IICCTL00 寄存器的 bit5（WREL0）置“1”。

要在解除等待后生成重新开始条件，就必须将 IICCTL00 寄存器的 bit1（STT0）置“1”。

要在解除等待后生成停止条件，就必须将 IICCTL00 寄存器的 bit0（SPT0）置“1”。

对于一次等待只能执行一次解除处理。

例如，如果在通过将 WREL0 位置“1”来解除等待后给 IICA0 寄存器写数据，SDAA0 线的变化时序与 IICA0 寄存器的写时序就可能发生冲突，导致将错误的值输出到 SDAA0 线。

除了这些处理以外，在中途中止通信的情况下，如果将 IICE0 位清“0”，就停止通信，因此能解除等待。

在 I<sup>2</sup>C 总线状态因噪声而被死锁的情况下，如果将 IICCTL00 寄存器的 bit6（LREL0）置“1”，就退出通信，因此能解除等待。

注意 如果在 WUP0 位为“1”时执行等待的解除处理，就不解除等待。

### 12.5.8 中断请求（INTIICA0）的产生时序和等待控制

通过设定 IICA 控制寄存器 00（IICCTL00）的 bit3（WTIM0），在表 12-2 所示的时序产生 INTIICA0 并且进行等待控制。

表 12-2 INTIICA0 的产生时序和等待控制

| WTIM0 | 从属设备    |       |       | 主控设备 |      |      |
|-------|---------|-------|-------|------|------|------|
|       | 地址      | 数据接收  | 数据发送  | 地址   | 数据接收 | 数据发送 |
| 0     | 9 注 1、2 | 8 注 2 | 8 注 2 | 9    | 8    | 8    |
| 1     | 9 注 1、2 | 9 注 2 | 9 注 2 | 9    | 9    | 9    |

注 1. 只有在接收的地址和从属地址寄存器 0（SVA0）的设定值相同时，从属设备才在第 9 个时钟的下降沿产生 INTIICA0 信号并且进入等待状态。

此时，与 IICCTL00 寄存器 bit2（ACKE0）的设定无关，生成应答。接收到扩展码的从属设备在第 8 个时钟的下降沿产生 INTIICA0。如果在重新开始后地址不同，就在第 9 个时钟的下降沿产生 INTIICA0，但是不进入等待状态。

2. 如果接收的地址和从属地址寄存器 0（SVA0）的内容不同并且未接收到扩展码，就不产生 INTIICA0 并且也不进入等待状态。

备注 表中的数字表示串行时钟的时钟数。中断请求和等待控制都与串行时钟的下降沿同步。

#### (1) 地址的发送和接收

- 从属设备：与 WTIM0 位无关，通过上述注 1 和注 2 的条件决定中断和等待的时序。
- 主控设备：与 WTIM0 位无关，在第 9 个时钟的下降沿产生中断和等待的时序。

#### (2) 数据的接收

- 主控设备/从属设备：通过 WTIM0 位决定中断和等待的时序。

#### (3) 数据的发送

- 主控设备/从属设备：通过 WTIM0 位决定中断和等待的时序。

#### (4) 等待的解除方法

等待的解除方法有以下 4 种：

- 给 IICA 移位寄存器 0（IICA0）写数据。
- 将 IICA 控制寄存器 00（IICCTL00）的 bit5（WREL0）置位（解除等待）。
- 将 IICCTL00 寄存器的 bit1（STT0）置位（生成开始条件）注。
- 将 IICCTL00 寄存器的 bit0（SPT0）置位（生成停止条件）注。

注 只限于主控设备。

当选择 8 个时钟等待（WTIM0=0）时，需要在解除等待前决定是否生成应答。

#### (5) 停止条件的检测

如果检测到停止条件，就产生 INTIICA0（只限于 SPIE0=1）。

### 12.5.9 地址匹配的检测方法

在 I<sup>2</sup>C 总线模式中，主控设备能通过发送从属地址来选择特定的从属设备。

通过硬件自动检测地址匹配。当主控设备送来的从属地址和从属地址寄存器 0（SVA0）的设定地址相同或者接收到扩展码时，产生 INTIICA0 中断请求。

### 12.5.10 错误的检测

在 I<sup>2</sup>C 总线模式中，因为发送过程中的串行数据总线（SDAA0）的状态被取到发送器件的 IICA 移位寄存器 0（IICA0），所以能通过将开始发送前和发送结束的 IICA 数据进行比较来检测发送错误。此时，如果 2 个数据不同，就判断为发生了发送错误。

### 12.5.11 扩展码

- (1) 当接收地址的高4位为“0000”或者“1111”时，作为接收到扩展码，将扩展码接收标志（EXC0）置“1”，并且在第8个时钟的下降沿产生中断请求（INTIICA0）。  
不影响保存在从属地址寄存器0（SVA0）的本地站地址。
- (2) 当SVA0寄存器的设定值为“11110xx0”时，如果通过10位地址传送从主控设备发送“11110xx0”，就发生以下的置位。但是，在第8个时钟的下降沿产生INTIICA0。
  - 高4位数据相同：EXC0=1
  - 7位数据相同：COI0=1

备注 EXC0：IICA 状态寄存器 0（IICS0）的 bit5

COI0：IICA 状态寄存器 0（IICS0）的 bit4

- (3) 中断请求发生后的处理因扩展码的后续数据而不同，通过软件进行处理。  
如果在从属设备运行时接收到扩展码，即使地址不同也在参加通信。  
例如，在接收到扩展码后不想作为从属设备运行时，必须将 IICA 控制寄存器 00（IICCTL00）的 bit6（LREL0）置“1”，进入下次通信的待机状态。

表 12-3 主要扩展码的位定义

| 从属地址          | R/W 位 | 说明                        |
|---------------|-------|---------------------------|
| 0 0 0 0 0 0 0 | 0     | 全呼地址                      |
| 1 1 1 1 0 x x | 0     | 10 位从属地址的指定（地址认证时）        |
| 1 1 1 1 0 x x | 1     | 10 位从属地址的指定（在地址相同后发行读命令时） |

备注 有关上述以外的扩展码，请参照 NXP 公司发行的 I<sup>2</sup>C 总线规格书。

### 12.5.12 仲裁

当多个主控设备同时生成开始条件时（在 STD0 位变为“1”前将 STT0 位置“1”的情况），边调整时钟边进行主控设备的通信，直到数据不同为止。此运行称为仲裁。

在仲裁失败时，仲裁失败的主控设备将 IICA 状态寄存器 0（IICS0）的仲裁失败标志（ALD0）置“1”，并且将 SCLA0 线和 SDAA0 线都置为高阻抗状态，以释放总线。

在发生下一次中断请求时（例如：在第 8 或者第 9 个时钟检测到停止条件），用软件通过 ALD0 位为“1”来检测仲裁的失败。

有关中断请求的产生时序，请参照“12.5.8 中断请求（INTIICA0）的产生时序和等待控制”。

备注 STD0: IICA 状态寄存器 0（IICS0）的 bit1  
STT0: IICA 控制寄存器 00（IICCTL00）的 bit1

图 12-21 仲裁时序例子

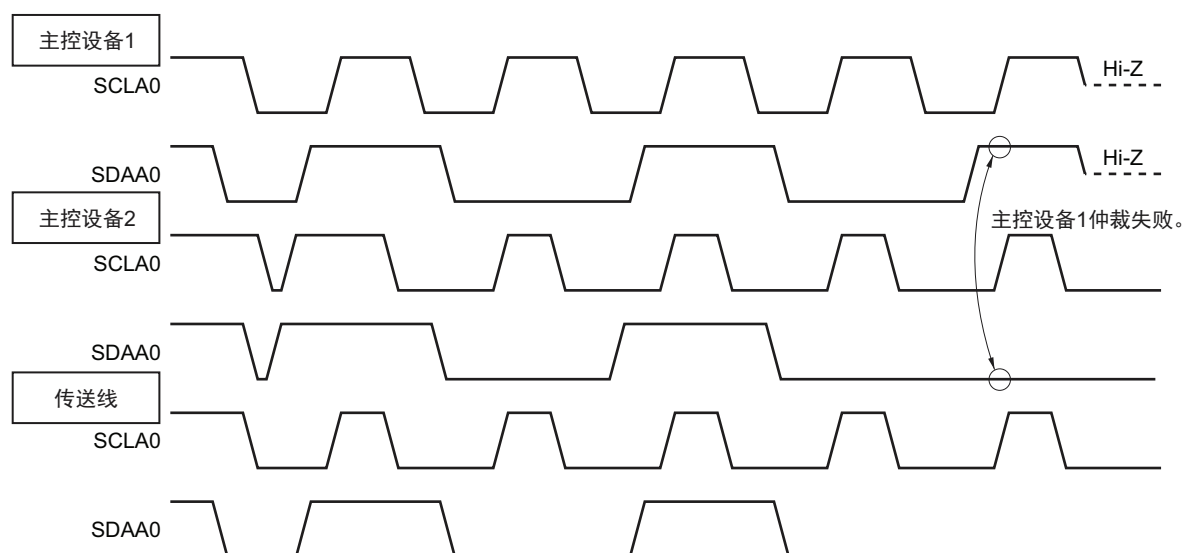


表 12-4 发生仲裁时的状态和中断请求的产生时序

| 发生仲裁时的状态                  | 中断请求的产生时序                               |
|---------------------------|-----------------------------------------|
| 地址发送过程中                   | 在字节传送后的第 8 或者第 9 个时钟的下降沿 <sup>注 1</sup> |
| 发送地址后的读写信息                |                                         |
| 扩展码发送过程中                  |                                         |
| 发送扩展码后的读写信息               |                                         |
| 数据发送过程中                   |                                         |
| 发送数据后的应答传送过程中             |                                         |
| 在数据传送过程中检测到重新开始条件。        |                                         |
| 在数据传送过程中检测到停止条件。          | 在生成停止条件时 (SPIE0=1) <sup>注 2</sup>       |
| 要生成重新开始条件, 但是数据为低电平。      | 在字节传送后的第 8 或者第 9 个时钟的下降沿 <sup>注 1</sup> |
| 要生成重新开始条件, 但是检测到停止条件。     | 在生成停止条件时 (SPIE0=1) <sup>注 2</sup>       |
| 要生成停止条件, 但是数据为低电平。        | 在字节传送后的第 8 或者第 9 个时钟的下降沿 <sup>注 1</sup> |
| 要生成重新开始条件, 但是 SCLA0 为低电平。 |                                         |

注 1. 当 WTIM0 位 (IICA 控制寄存器 00 (IICCTL00) 的 bit3) 为 “1” 时, 在第 9 个时钟的下降沿产生中断请求。当 WTIM0 位为 “0” 并且接收到扩展码的从属地址时, 在第 8 个时钟的下降沿产生中断请求。

2. 当有可能发生仲裁时, 必须在主控设备时将 SPIE0 位置 “1”。

备注 SPIE0: IICA 控制寄存器 00 (IICCTL00) 的 bit4



### 12.5.13 唤醒功能

这是 I<sup>2</sup>C 的从属功能，是在接收到本地站地址和扩展码时产生中断请求信号（INTIICA0）的功能。

在地址不同的情况下不产生不需要的 INTIICA0 信号，能提高处理效率。

如果检测到开始条件，就进入唤醒待机状态。因为主控设备（已经生成开始条件的情况）也有可能因仲裁失败而变为从属设备，所以在发送地址的同时进入唤醒待机状态。

要在 STOP 模式中使用唤醒功能时，必须将 WUP0 位置“1”。与运行时钟无关而能接收地址。即使在这种情况下，也在接收到本地站地址和扩展码时产生中断请求信号（INTIICA0）。在产生此中断后，通过指令将 WUP0 位清“0”，返回通常运行。

将 WUP0 位置“1”时的流程如图 12-22 所示，通过地址匹配将 WUP0 位置“0”时的流程如图 12-23 所示。

图 12-22 将 WUP0 位置“1”时的流程

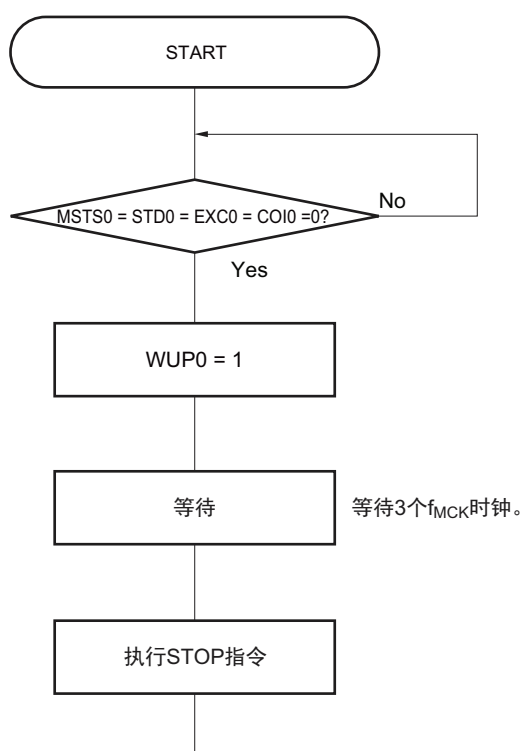
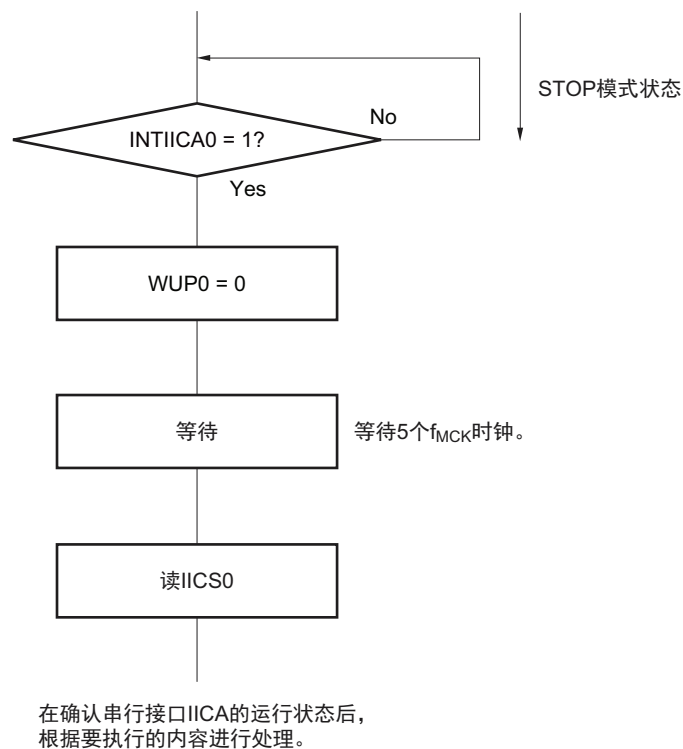


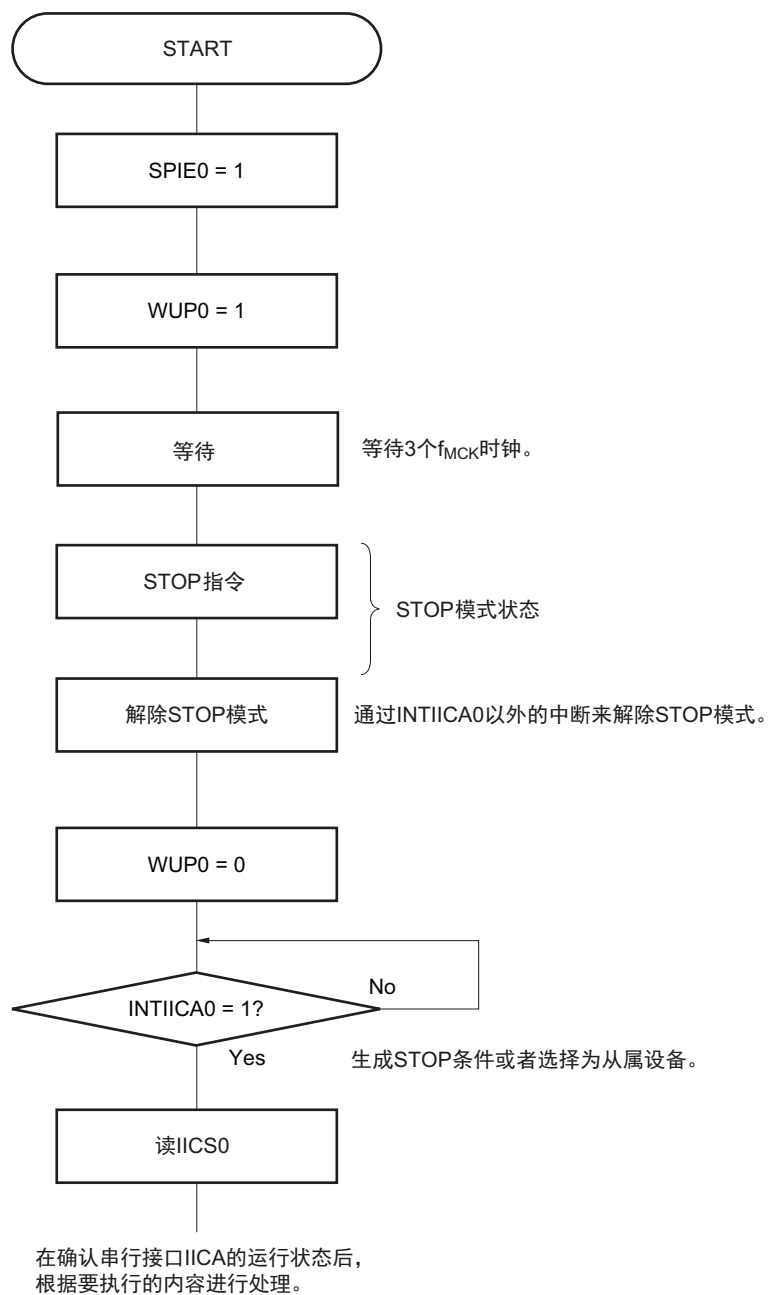
图 12-23 通过地址匹配将 WUP0 位置“0”时的流程（包括接收扩展码）



除了串行接口 IICA 产生的中断请求（INTIICA0）以外，必须通过以下的流程解除 STOP 模式。

- 作为主控设备运行的情况：图 12-24 的流程
- 作为从属设备运行的情况：和图 12-23 的流程相同。

图 12-24 在通过 INTIICA0 以外的方法解除 STOP 模式后作为主控设备运行的情况



### 12.5.14 通信预约

#### (1) 允许通信预约功能的情况 (IICA 标志寄存器 0 (IICF0) 的 bit0 (IICRSV0) =0)

要在不加入总线的状态下进行下次的主控通信时，能通过通信预约在释放总线时发送开始条件。此时的不加入总线包括以下 2 种状态：

- 在仲裁结果既不是主控设备也不是从属设备时
- 在接收到扩展码后不作为从属设备运行时（不返回应答而将 IICA 控制寄存器 00 (IICCTL00) 的 bit6 (LREL0) 置“1”，退出通信后释放了总线)。

如果在不加入总线的状态下将 IICCTL00 寄存器的 bit1 (STT0) 置“1”，就在释放总线后（检测到停止条件）自动生成开始条件，进入等待状态。

将 IICCTL00 寄存器的 bit4 (SPIE0) 置“1”，在通过产生的中断请求信号 (INTIICA0) 检测到总线的释放（检测到停止条件）后，如果给 IICA 移位寄存器 0 (IICA0) 写地址，就自动作为主控设备开始通信。在检测到停止条件前，给 IICA0 寄存器写的的数据无效。

当将 STT0 位置“1”时，根据总线状态决定是作为开始条件运行还是作为通信预约运行。

- 总线处于释放状态时 ..... 生成开始条件
- 总线未处于释放状态（待机状态）时 ..... 通信预约

在将 STT0 位置“1”并且经过等待时间后，通过 MSTS0 位 (IICA 状态寄存器 0 (IICS0) 的 bit7) 确认是否作为通信预约运行。

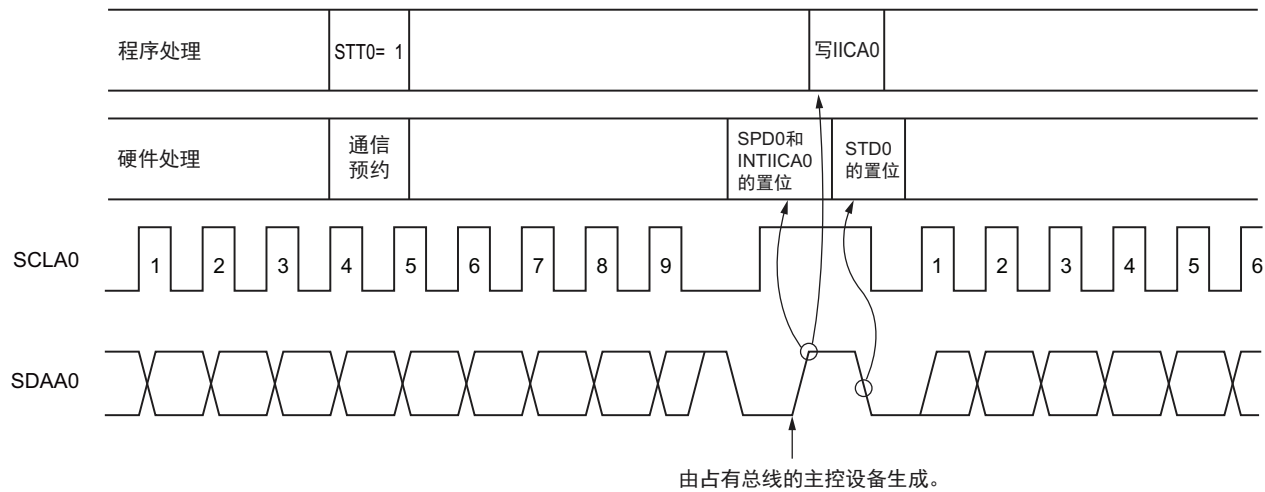
必须通过软件确保以下计算式计算的等待时间：

从将 STT0 位置“1”到确认 MSTS0 标志为止的等待时间 ( $f_{MCK}$  的时钟数)：  
 $(IICWL0 \text{ 的设定值} + IICWH0 \text{ 的设定值} + 4) \times t_F \times 2 \times f_{MCK} [\text{时钟}]$

|    |             |                         |
|----|-------------|-------------------------|
| 备注 | IICWL0:     | IICA 低电平宽度设定寄存器 0       |
|    | IICWH0:     | IICA 高电平宽度设定寄存器 0       |
|    | $t_F$ :     | SDAA0 信号和 SCLA0 信号的下降时间 |
|    | $f_{MCK}$ : | 串行接口 IICA 的运行时钟         |

通信预约时序如图 12-25 所示。

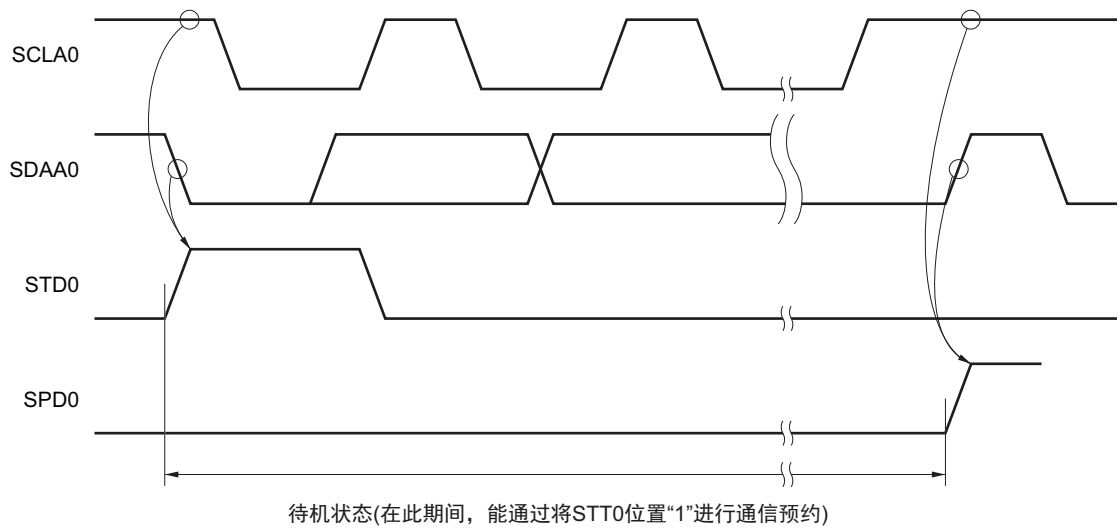
图 12-25 通信预约时序



备注 IICA0: IICA 移位寄存器 0  
STT0: IICA 控制寄存器 00 (IICCTL00) 的 bit1  
STD0: IICA 状态寄存器 0 (IICS0) 的 bit1  
SPD0: IICA 状态寄存器 0 (IICS0) 的 bit0

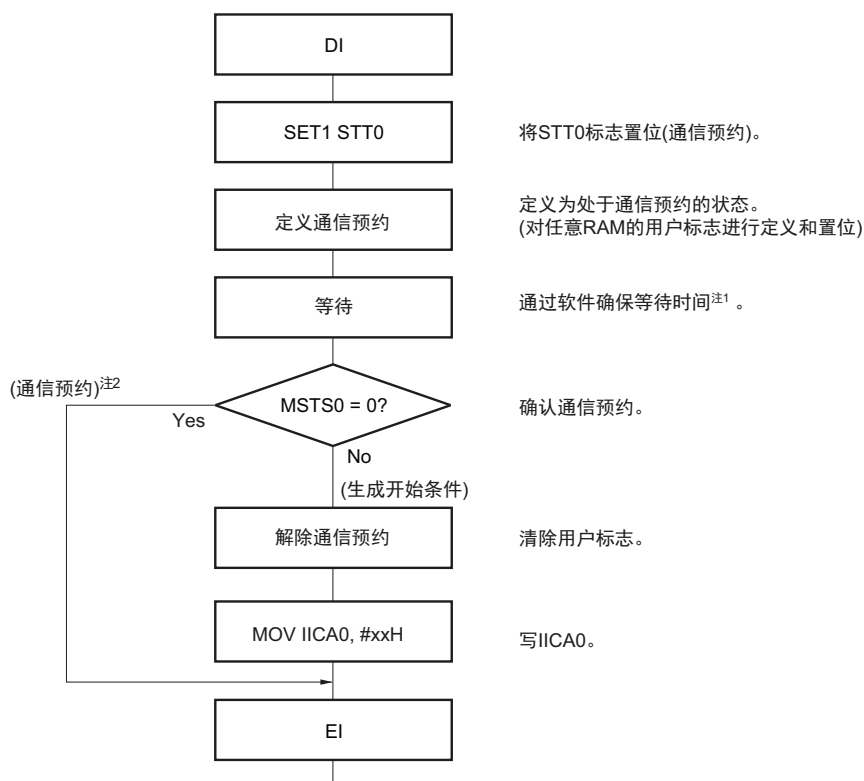
通过图 12-26 所示的时序接受通信预约。在 IICA 状态寄存器 0 (IICS0) 的 bit1 (STD0) 变为“1”后并且在检测到停止条件前，将 IICA 控制寄存器 00 (IICCTL00) 的 bit1 (STT0) 置“1”进行通信预约。

图 12-26 通信预约的接受时序



通信预约步骤如图 12-27 所示。

图 12-27 通信预约步骤



- 注 1. 等待时间（ $f_{MCK}$  的时钟数）如下：  
 $(IICWL0 \text{ 的设定值} + IICWH0 \text{ 的设定值} + 4) + t_F \times 2 \times f_{MCK}[\text{时钟}]$
2. 在通信预约运行时，通过停止条件中断请求写 IICA 移位寄存器 0（IICA0）。

备注

|             |                               |
|-------------|-------------------------------|
| STT0:       | IICA 控制寄存器 00（IICCTL00）的 bit1 |
| MSTS0:      | IICA 状态寄存器 0（IICS0）的 bit7     |
| IICA0:      | IICA 移位寄存器 0                  |
| IICWL0:     | IICA 低电平宽度设定寄存器 0             |
| IICWH0:     | IICA 高电平宽度设定寄存器 0             |
| $t_F$ :     | SDAA0 信号和 SCLA0 信号的下降时间       |
| $f_{MCK}$ : | 串行接口 IICA 的运行时钟               |

## (2) 禁止通信预约功能的情况（IICA 标志寄存器 0（IICF0）的 bit0（IICRSV0）=1）

在总线通信过程中，如果在不参加此通信的状态下将 IICA 控制寄存器 00（IICCTL00）的 bit1（STT0）置“1”，就拒绝此请求而且不生成开始条件。此时的不加入总线包括以下 2 种状态：

- 在仲裁结果既不是主控设备也不是从属设备时
- 在接收到扩展码后不作为从属设备运行时（不返回应答而将 IICCTL00 寄存器的 bit6（LREL0）置“1”，退出通信后释放了总线）。

通过 STCF0（IICF0 寄存器的 bit7）来确认是生成了开始条件还是拒绝了请求。因为从 STT0 位为“1”到将 STCF0 位置“1”需要 5 个  $f_{MCK}$  时钟的时间，所以必须通过软件确保此时间。

### 12.5.15 其他注意事项

(1) STCEN0 位为“0”的情况

在刚允许 I<sup>2</sup>C 运行 (IICE0=1) 后, 与实际的总线状态无关而视为通信状态 (IICBSY0=1)。要在没有检测到停止条件的状态下进行主控通信时, 必须先生成停止条件, 在释放总线后进行主控通信。

对于多主控, 在总线未释放 (未检测到停止条件) 的状态下不能进行主控通信。

按照以下顺序生成停止条件:

- ① 设定 IICA 控制寄存器 01 (IICCTL01)。
- ② 将 IICA 控制寄存器 00 (IICCTL00) 的 bit7 (IICE0) 置“1”。
- ③ 将 IICCTL00 寄存器的 bit0 (SPT0) 置“1”。

(2) STCEN0 位为“1”的情况

在刚允许 I<sup>2</sup>C 运行 (IICE0=1) 后, 与实际的总线状态无关而视为释放状态 (IICBSY0=0)。因此在生成第 1 个开始条件 (STT0=1) 时, 为了不破坏其他的通信, 需要确认总线已被释放。

(3) 正在和其他设备进行 I<sup>2</sup>C 通信的情况

在 SDAA0 引脚为低电平并且 SCLA0 引脚为高电平时, 如果允许 I<sup>2</sup>C 运行而且中途参加通信, I<sup>2</sup>C 的宏就视为 SDAA0 引脚从高电平变为低电平 (检测到开始条件)。如果此时总线上的值是能识别为扩展码的值, 就返回应答而妨碍和其他设备的 I<sup>2</sup>C 通信。为了避免这种情况, 必须按照以下顺序启动 I<sup>2</sup>C:

- ① 将 IICCTL00 寄存器的 bit4 (SPIE0) 清“0”, 禁止在检测到停止条件时产生中断请求信号 (INTIICA0)。
- ② 将 IICCTL00 寄存器的 bit7 (IICE0) 置“1”, 允许 I<sup>2</sup>C 运行。
- ③ 等待检测到开始条件。
- ④ 在返回应答前 (将 IICE0 位置“1”后的 4 ~ 72 个  $f_{MCK}$  时钟内) 将 IICCTL00 寄存器的 bit6 (LREL0) 置“1”, 强制将检测置为无效。

(4) 在将 STT0 位和 SPT0 位 (IICCTL00 寄存器的 bit1 和 bit0) 置位后, 禁止清“0”前的再置位。

(5) 如果进行了通信预约, 就必须将 SPIE0 位 (IICCTL00 寄存器的 bit4) 置“1”, 在检测到停止条件时产生中断请求。在产生中断请求后, 通过给 IICA 移位寄存器 0 (IICA0) 写通信数据, 开始传送。如果在检测到停止条件时不发生中断, 就因为开始通信时不产生中断请求而停止在等待状态。但是, 当通过软件检测 MST0 位 (IICA 状态寄存器 0 (IICS0) 的 bit7) 时, 不需要将 SPIE0 位置“1”。

### 12.5.16 通信运行

在此通过流程图表示以下 3 个运行步骤。

#### (1) 单主控系统的主控运行

在单主控系统中用作主控设备的流程图如下所示。

此流程大体分为“初始设定”和“通信处理”。在启动时执行“初始设定”部分，如果需要和从属设备进行通信，就在进行通信时所需的准备后执行“通信处理”部分。

#### (2) 多主控系统的主控运行

在 I<sup>2</sup>C 总线的多主控系统中，只根据 I<sup>2</sup>C 总线的规格无法判断在参加通信的阶段总线是处于释放状态还是处于使用状态。在此，如果数据和时钟在一定时间内（1 帧）为高电平，就将总线作为释放状态而参加通信。

此流程大体分为“初始设定”、“通信等待”和“通信处理”。在此省略因仲裁失败而被指定为从属设备的处理，只表示用作主控设备的处理。在启动时执行“初始设定”部分后加入总线，然后通过“通信等待”，等待主控设备的通信请求或者从属设备的指定。实际进行通信的是“通信处理”部分，除了支持与从属设备进行数据发送和接收以外，还支持与其他主控设备的仲裁。

#### (3) 从属运行

用作 I<sup>2</sup>C 总线从属设备的例子如下所示。

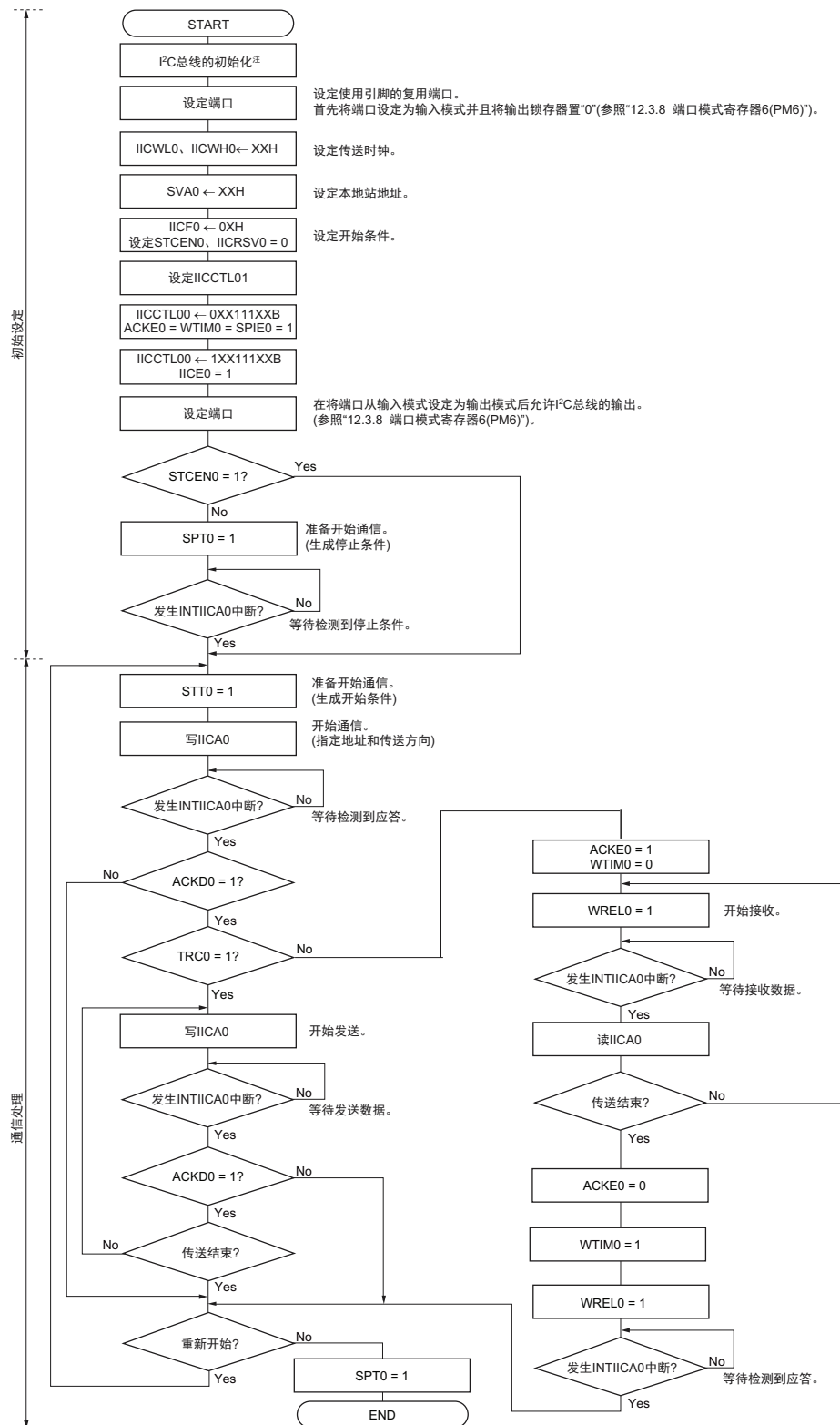
当用作从属设备时，通过中断开始运行。在启动时执行“初始设定”部分，然后通过“通信等待”，等待 INTIICA0 中断的发生。如果发生 INTIICA0 中断，就判断通信状态并且将标志传递给主处理部。

通过检查各标志，进行所要的“通信处理”。



### (1) 单主控系统的主控运行

图 12-28 单主控系统的主控运行

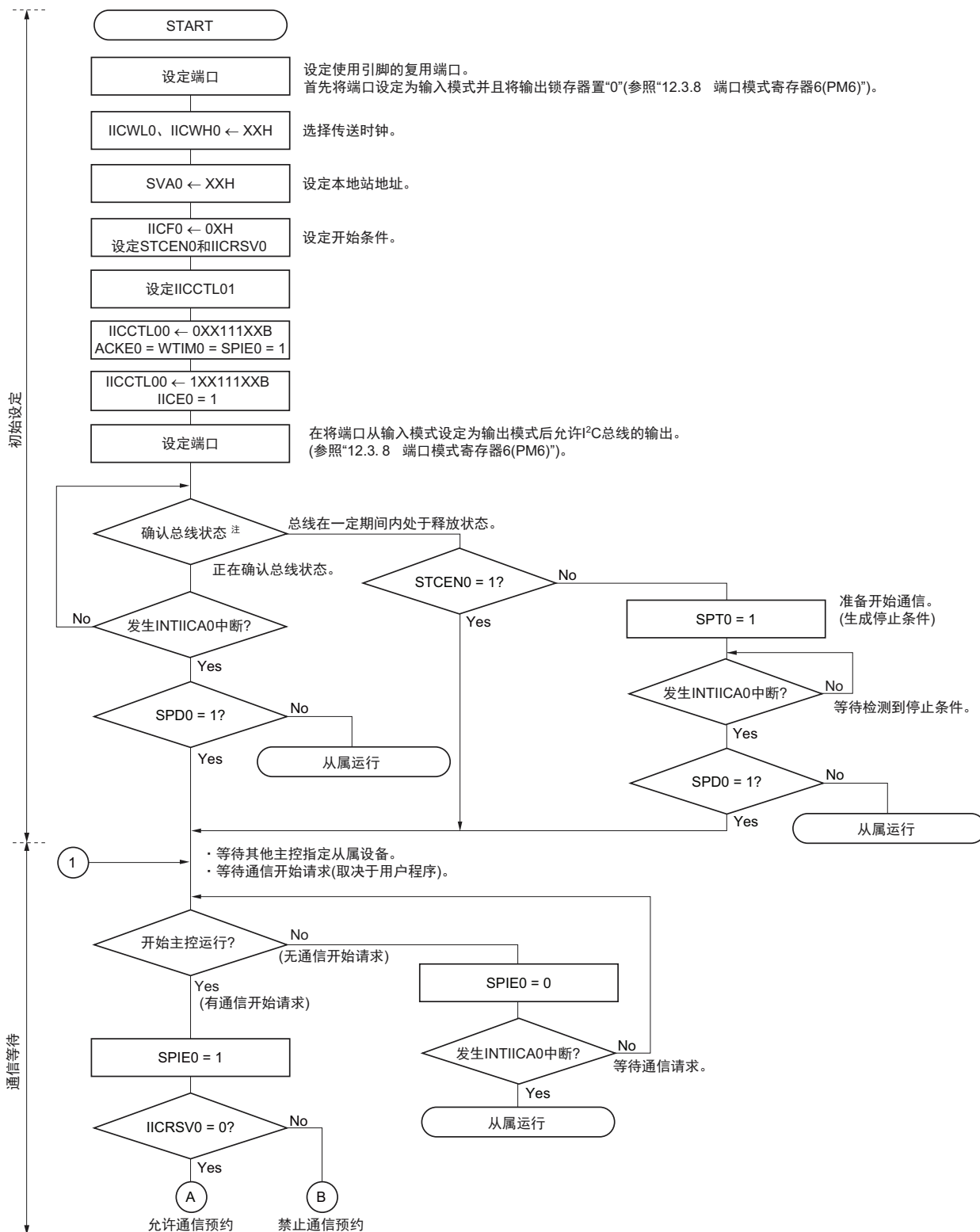


注 必须根据通信中的产品的规格，释放 I<sup>2</sup>C 总线（SCLA0 引脚和 SDAA0 引脚为高电平）。例如，如果 EEPROM 处于给 SDAA0 引脚输出低电平的状态，就必须将 SCLA0 引脚设定为输出端口，并且在 SDAA0 引脚固定为高电平前从输出端口输出时钟脉冲。

备注 发送和接收格式必须符合通信中的产品的规格。

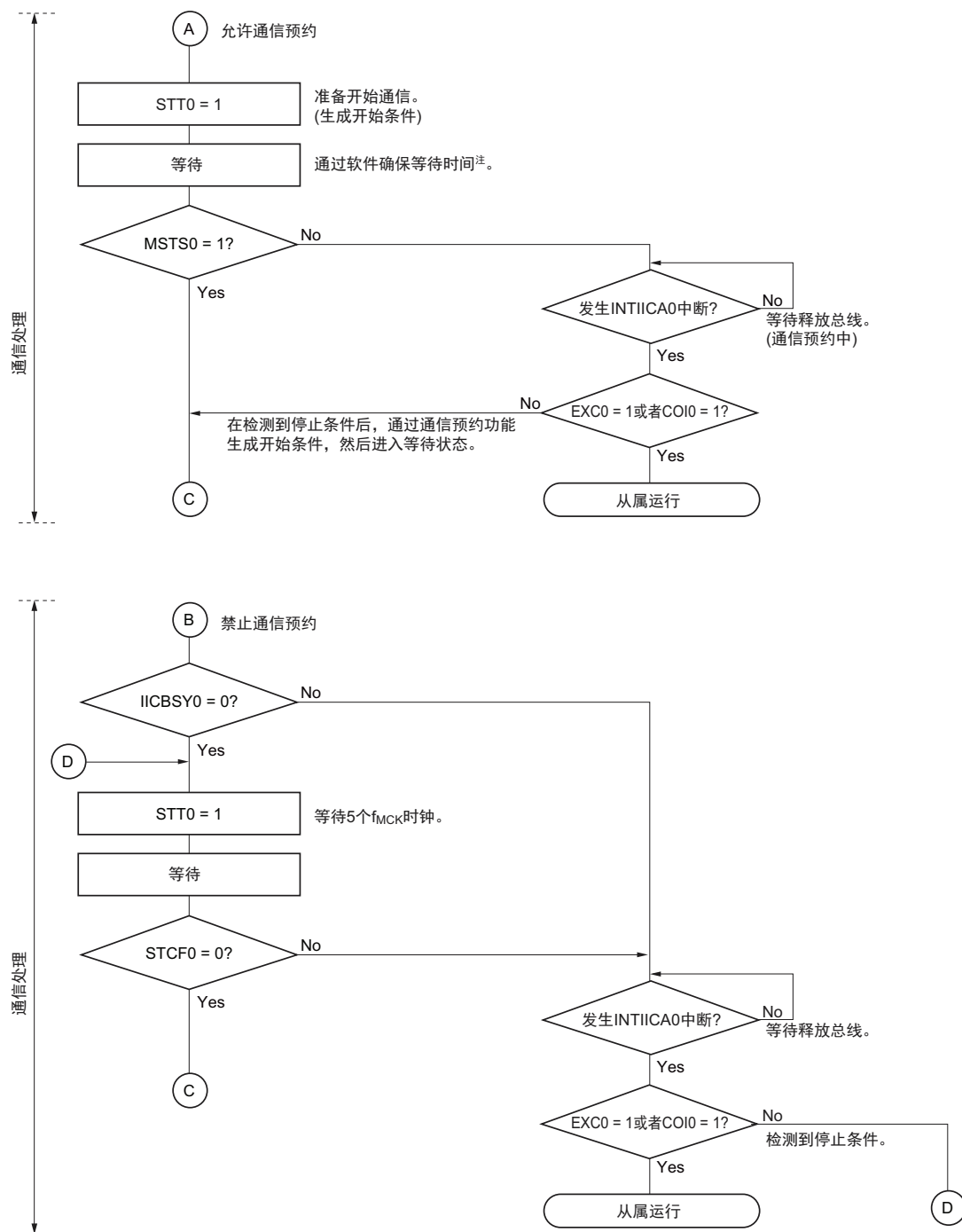
## (2) 多主控系统的主控运行

图 12-29 多主控系统的主控运行 (1/3)



注 必须确认在一定时间内（例如，1 帧）总线为释放状态（CLD0 位 = 1、DAD0 位 = 1）。当 SDAA0 引脚固定为低电平时，必须根据通信中的产品的规格，判断是否释放 I<sup>2</sup>C 总线（SCLA0 引脚和 SDAA0 引脚为高电平）。

图 12-29 多主控系统的主控运行 (2/3)



注 等待时间 ( $f_{MCK}$  的时钟数) 如下:  
 $(IICWL0 \text{ 的设定值} + IICWH0 \text{ 的设定值} + 4) + t_F \times 2 \times f_{MCK} [\text{时钟}]$

备注 IICWL0: IICA 低电平宽度设定寄存器 n  
 IICWH0: IICA 高电平宽度设定寄存器 n  
 $t_F$ : SDAA0 信号和 SCLA0 信号的下降时间  
 $f_{CLK}$ : CPU/ 外围硬件的时钟频率  
 $f_{MCK}$ : 串行接口 IICA 的运行时钟

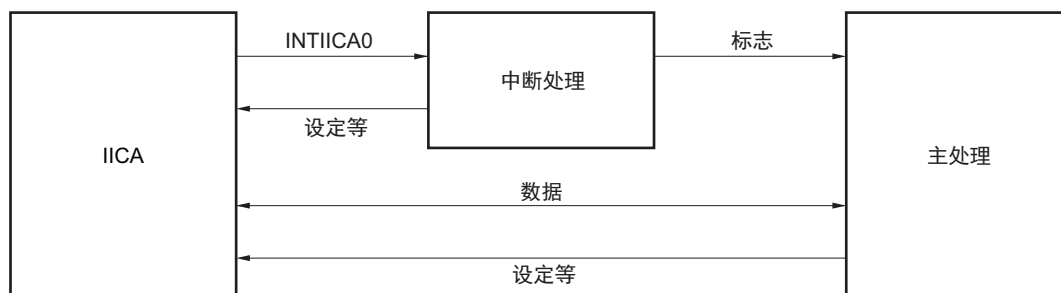


### (3) 从属运行

从属运行的处理步骤如下所示。

从属运行基本上由事件驱动，因此需要通过 INTIICA0 中断进行处理（需要对通信中的停止条件检测等的运行状态进行很大的变更处理）。

在此说明中，假设数据通信不支持扩展码，INTIICA0 中断处理只进行状态转移处理并且实际的数据通信由主处理部进行。



因此，准备以下 3 个标志并且代替 INTIICA0 将标志传递给主处理部，进行数据通信处理。

#### ① 通信模式标志

此标志表示以下 2 种通信状态：

- 清除模式：不在进行数据通信的状态
- 通信模式：正在进行数据通信的状态（有效地址的检测～停止条件的检测，未检测到主控设备的应答，地址不同）

#### ② 就绪标志

此标志表示可进行数据通信。在通常的数据通信中，和 INTIICA0 中断相同，由中断处理部置位而由主处理部清除。在开始通信时，由中断处理部清除标志。但是，在发送第 1 个数据时，中断处理部不将就绪标志置位，因此在不清除标志的状态下发送第 1 个数据（地址匹配被解释为下次的请求）。

#### ③ 通信方向标志

此标志表示通信方向，和 TRC0 位的值相同。

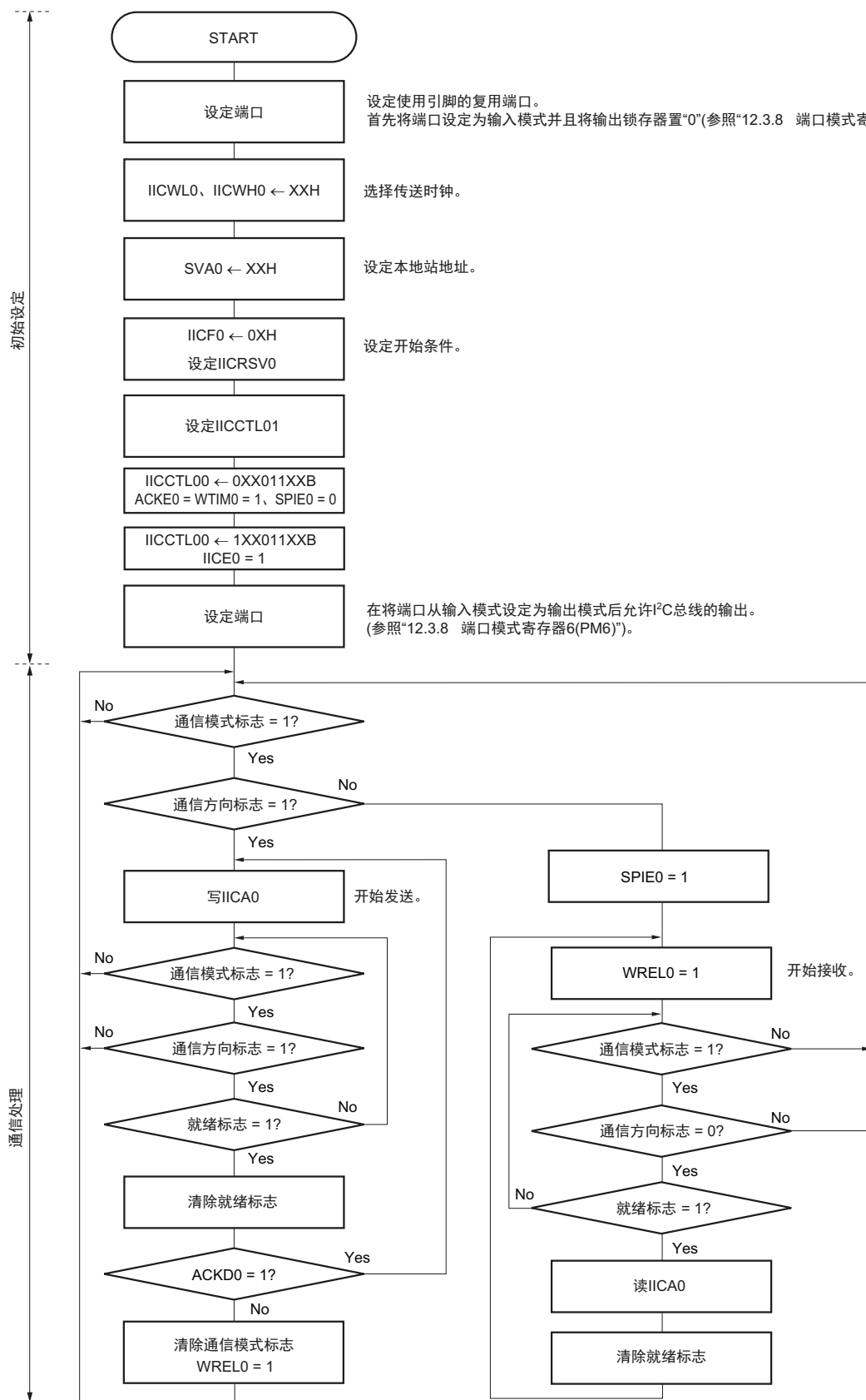
从属运行的主处理部的运行如下所示。

启动串行接口 IICA，等待变为可通信的状态。如果变为可通信的状态，就使用通信模式标志和就绪标志进行通信（通过中断进行停止条件和开始条件的处理，在此通过标志确认状态）。

在发送时，重复发送，直到主控设备不返回应答为止。如果主控设备不返回应答，就结束通信。

在接收时，接收所需数量的数据。如果通信结束，就在下一个数据时不返回应答。此后，主控设备生成停止条件或者重新开始条件，从而退出通信状态。

图 12-30 从属运行步骤 (1)



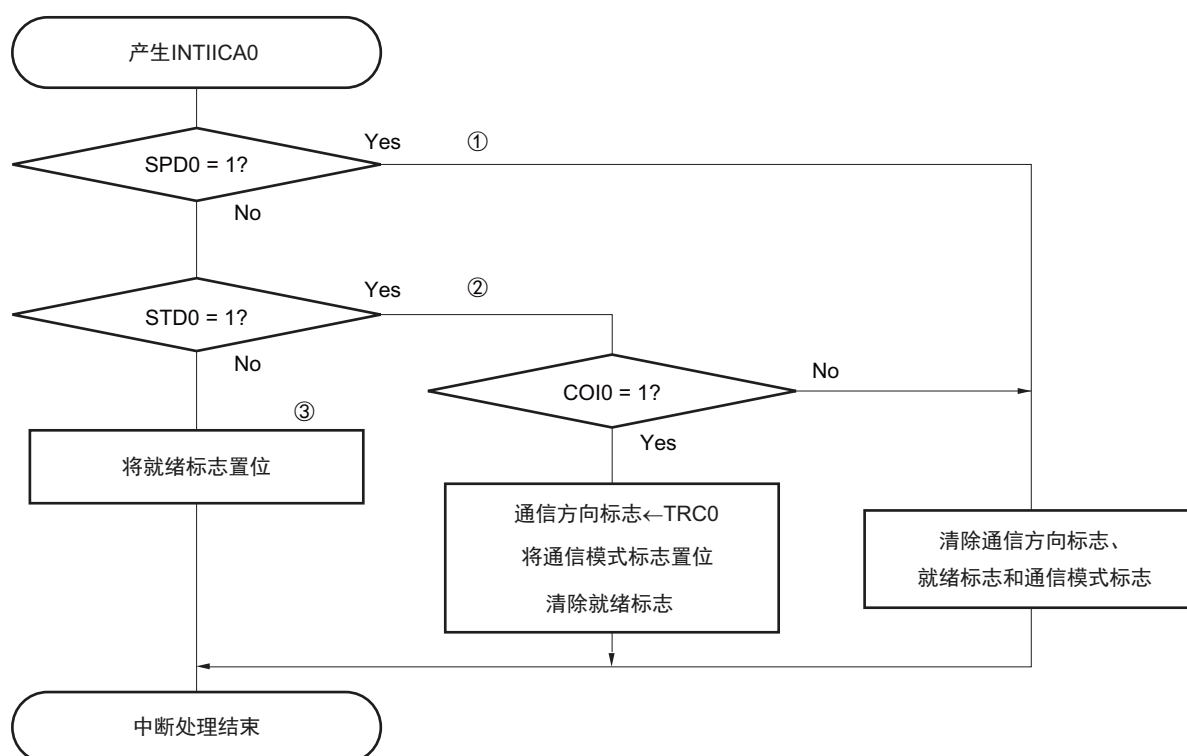
备注 传送和接收格式必须符合通信中的产品的规格。

从属设备通过 INTIICA0 中断进行处理的步骤例子如下所示（在此假设没有用扩展码进行处理）。通过 INTIICA0 中断确认状态并且进行以下处理。

- ① 如果生成停止条件，就结束通信。
- ② 如果生成开始条件，就确认地址。如果地址不同，就结束通信。如果地址相同，就设定为通信模式并且解除等待，然后从中断返回（清除就绪标志）。
- ③ 当发送和接收数据时，只要将就绪标志置位，I<sup>2</sup>C 总线就保持等待状态并且从中断返回。

备注 上述的①～③对应“图 12-31 从属运行步骤 (2)”的①～③。

图 12-31 从属运行步骤 (2)



### 12.5.17 I<sup>2</sup>C 中断请求 (INTIICA0) 的产生时序

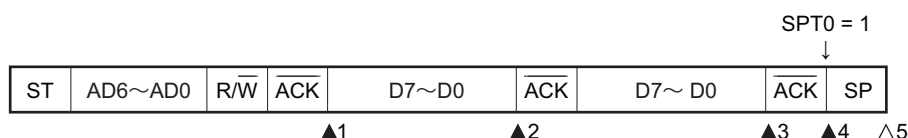
数据的发送和接收时序、INTIICA0 中断请求信号的产生时序以及产生 INTIICA0 信号时的 IICA 状态寄存器 0 (IICS0) 的值如下所示。

备注 ST: 开始条件  
AD6 ~ AD0: 地址  
 $\overline{R/W}$ : 传送方向的指定  
 $\overline{ACK}$ : 应答  
D7 ~ D0: 数据  
SP: 停止条件

#### (1) 主控运行

##### (a) Start ~ Address ~ Data ~ Data ~ Stop (发送和接收)

###### (i) WTIM0=0 的情况

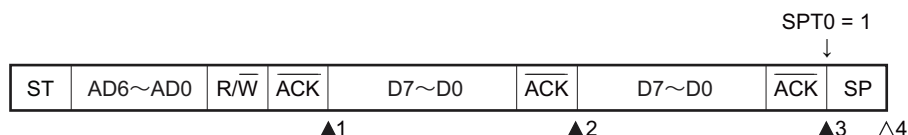


- ▲ 1: IICS0=1000×110B
- ▲ 2: IICS0=1000×000B
- ▲ 3: IICS0=1000×000B (将 WTIM0 位置“1”) 注
- ▲ 4: IICS0=1000××00B (将 SPT0 位置“1”)
- △ 5: IICS0=00000001B

注 为了生成停止条件，必须将 WTIM0 位置“1”并且更改 INTIICA0 中断请求信号的产生时序。

备注 ▲ 一定产生。  
△ 只在 SPIE0 位为“1”时产生。  
× 任意

###### (ii) WTIM0=1 的情况



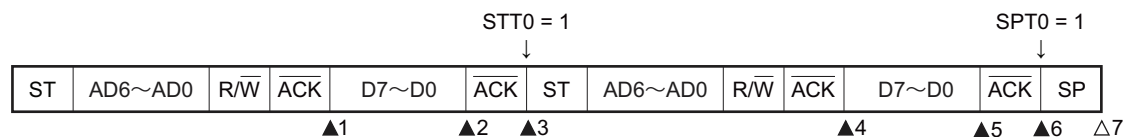
- ▲ 1: IICS0=1000×110B
- ▲ 2: IICS0=1000×100B
- ▲ 3: IICS0=1000××00B (将 SPT0 位置“1”)
- △ 4: IICS0=00000001B

备注 ▲ 一定产生。  
△ 只在 SPIE0 位为“1”时产生。  
× 任意



(b) Start ~ Address ~ Data ~ Start ~ Address ~ Data ~ Stop (重新开始)

(i) WTIM0=0 的情况

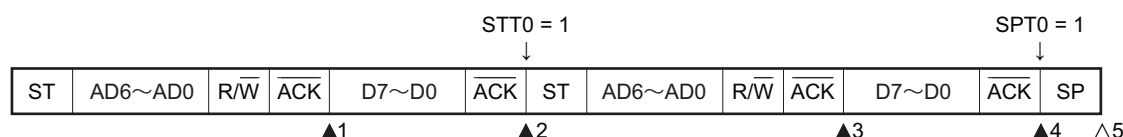


- ▲ 1: IICS0=1000×110B  
 ▲ 2: IICS0=1000×000B (将 WTIM0 位置“1”) 注 1  
 ▲ 3: IICS0=1000××00B (将 WTIM0 位清“0”注 2 并且将 STT0 位置“1”)  
 ▲ 4: IICS0=1000×110B  
 ▲ 5: IICS0=1000×000B (将 WTIM0 位置“1”) 注 3  
 ▲ 6: IICS0=1000××00B (将 SPT0 位置“1”)  
 △ 7: IICS0=00000001B

- 注 1. 为了生成开始条件, 必须将 WTIM0 位置“1”并且更改 INTIICA0 中断请求信号的产生时序。  
 2. 为了恢复原来的设定, 必须将 WTIM0 位清“0”。  
 3. 为了生成停止条件, 必须将 WTIM0 位置“1”并且更改 INTIICA0 中断请求信号的产生时序。

备注 ▲ 一定产生  
 △ 只在 SPIE0 位为“1”时产生。  
 × 任意

(ii) WTIM0=1 的情况

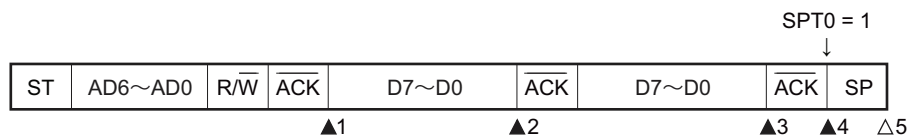


- ▲ 1: IICS0=1000×110B  
 ▲ 2: IICS0=1000××00B (将 STT0 位置“1”)  
 ▲ 3: IICS0=1000×110B  
 ▲ 4: IICS0=1000××00B (将 SPT0 位置“1”)  
 △ 5: IICS0=00000001B

备注 ▲ 一定产生。  
 △ 只在 SPIE0 位为“1”时产生。  
 × 任意

## (c) Start ~ Code ~ Data ~ Data ~ Stop (发送扩展码)

## (i) WTIM0=0 的情况



▲ 1: IICS0=1010×110B

▲ 2: IICS0=1010×000B

▲ 3: IICS0=1010×000B (将 WTIM0 位置“1”) 注

▲ 4: IICS0=1010××00B (将 SPT0 位置“1”)

△ 5: IICS0=00000001B

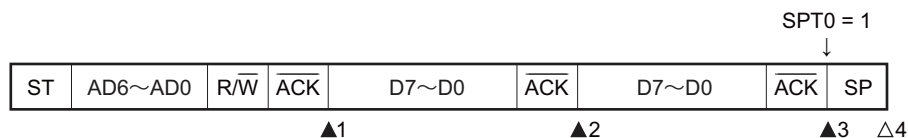
注 为了生成停止条件，必须将 WTIM0 位置“1”并且更改 INTIICA0 中断请求信号的产生时序。

备注 ▲ 一定产生。

△ 只在 SPIE0 位为“1”时产生。

× 任意

## (ii) WTIM0=1 的情况



▲ 1: IICS0=1010×110B

▲ 2: IICS0=1010×100B

▲ 3: IICS0=1010××00B (将 SPT0 位置“1”)

△ 4: IICS0=00001001B

备注 ▲ 一定产生。

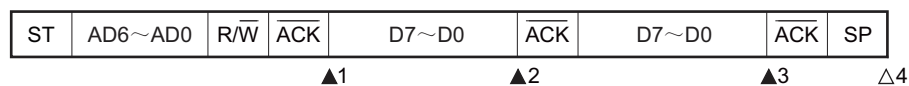
△ 只在 SPIE0 位为“1”时产生。

× 任意

(2) 从属运行（接收从属地址的情况）

(a) Start ~ Address ~ Data ~ Data ~ Stop

(i) WTIM0=0 的情况



▲ 1: IICS0=0001×110B

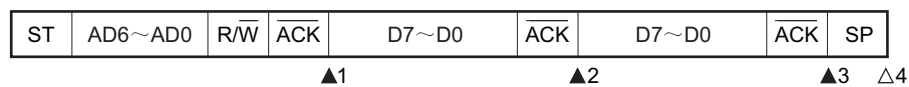
▲ 2: IICS0=0001×000B

▲ 3: IICS0=0001×000B

△ 4: IICS0=00000001B

备注 ▲ 一定产生。  
△ 只在 SPIE0 位为“1”时产生。  
× 任意

(ii) WTIM0=1 的情况



▲ 1: IICS0=0001×110B

▲ 2: IICS0=0001×100B

▲ 3: IICS0=0001××00B

△ 4: IICS0=00000001B

备注 ▲ 一定产生。  
△ 只在 SPIE0 位为“1”时产生。  
× 任意

## (b) Start ~ Address ~ Data ~ Start ~ Address ~ Data ~ Stop

## (i) WTIM0=0的情况（在重新开始后SVA0相同）



▲ 1: IICS0=0001×110B

▲ 2: IICS0=0001×000B

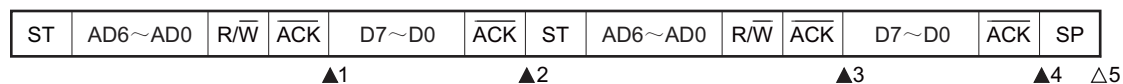
▲ 3: IICS0=0001×110B

▲ 4: IICS0=0001×000B

△ 5: IICS0=00000001B

备注 ▲ 一定产生。  
 △ 只在SPIE0位为“1”时产生。  
 × 任意

## (ii) WTIM0=1的情况（在重新开始后SVA0相同）



▲ 1: IICS0=0001×110B

▲ 2: IICS0=0001××00B

▲ 3: IICS0=0001×110B

▲ 4: IICS0=0001××00B

△ 5: IICS0=00000001B

备注 ▲ 一定产生。  
 △ 只在SPIE0位为“1”时产生。  
 × 任意

## (c) Start ~ Address ~ Data ~ Start ~ Code ~ Data ~ Stop

## (i) WTIM0=0的情况（在重新开始后地址不同（扩展码））



▲ 1: IICS0=0001×110B

▲ 2: IICS0=0001×000B

▲ 3: IICS0=0010×010B

▲ 4: IICS0=0010×000B

△ 5: IICS0=00000001B

备注 ▲ 一定产生。

△ 只在SPIE0位为“1”时产生。

× 任意

## (ii) WTIM0=1的情况（在重新开始后地址不同（扩展码））



▲ 1: IICS0=0001×110B

▲ 2: IICS0=0001××00B

▲ 3: IICS0=0010×010B

▲ 4: IICS0=0010×110B

▲ 5: IICS0=0010××00B

△ 6: IICS0=00000001B

备注 ▲ 一定产生。

△ 只在SPIE0位为“1”时产生。

× 任意

(d) Start ~ Address ~ Data ~ Start ~ Address ~ Data ~ Stop

(i) WTIM0=0 的情况（在重新开始后地址不同（非扩展码））



▲ 1: IICS0=0001×110B

▲ 2: IICS0=0001×000B

▲ 3: IICS0=00000×10B

△ 4: IICS0=00000001B

备注 ▲ 一定产生。

△ 只在 SPIE0 位为“1”时产生。

× 任意

(ii) WTIM0=1 的情况（在重新开始后地址不同（非扩展码））



▲ 1: IICS0=0001×110B

▲ 2: IICS0=0001××00B

▲ 3: IICS0=00000×10B

△ 4: IICS0=00000001B

备注 ▲ 一定产生。

△ 只在 SPIE0 位为“1”时产生。

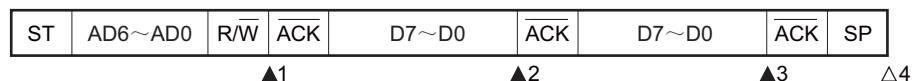
× 任意

## (3) 从属运行（接收扩展码的情况）

在接收扩展码时，始终参加通信。

## (a) Start ~ Code ~ Data ~ Data ~ Stop

## (i) WTIM0=0 的情况



▲ 1: IICS0=0010×010B

▲ 2: IICS0=0010×000B

▲ 3: IICS0=0010×000B

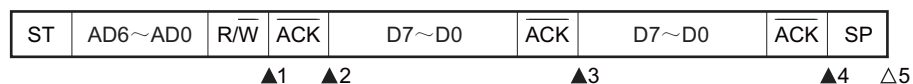
△ 4: IICS0=00000001B

备注 ▲ 一定产生。

△ 只在SPIE0位为“1”时产生。

× 任意

## (ii) WTIM0=1 的情况



▲ 1: IICS0=0010×010B

▲ 2: IICS0=0010×110B

▲ 3: IICS0=0010×100B

▲ 4: IICS0=0010××00B

△ 5: IICS0=00000001B

备注 ▲ 一定产生。

△ 只在SPIE0位为“1”时产生。

× 任意

## (b) Start ~ Code ~ Data ~ Start ~ Address ~ Data ~ Stop

## (i) WTIM0=0 的情况（在重新开始后 SVA0 相同）



▲ 1: IICS0=0010×010B

▲ 2: IICS0=0010×000B

▲ 3: IICS0=0001×110B

▲ 4: IICS0=0001×000B

△ 5: IICS0=00000001B

备注 ▲ 一定产生。

△ 只在 SPIE0 位为“1”时产生。

× 任意

## (ii) WTIM0=1 的情况（在重新开始后 SVA0 相同）



▲ 1: IICS0=0010×010B

▲ 2: IICS0=0010×110B

▲ 3: IICS0=0010××00B

▲ 4: IICS0=0001×110B

▲ 5: IICS0=0001××00B

△ 6: IICS0=00000001B

备注 ▲ 一定产生。

△ 只在 SPIE0 位为“1”时产生。

× 任意



## (c) Start ~ Code ~ Data ~ Start ~ Code ~ Data ~ Stop

## (i) WTIM0=0 的情况（在重新开始后接收扩展码）



▲ 1: IICS0=0010×010B

▲ 2: IICS0=0010×000B

▲ 3: IICS0=0010×010B

▲ 4: IICS0=0010×000B

△ 5: IICS0=00000001B

备注 ▲ 一定产生。

△ 只在 SPIE0 位为“1”时产生。

× 任意

## (ii) WTIM0=1 的情况（在重新开始后接收扩展码）



▲ 1: IICS0=0010×010B

▲ 2: IICS0=0010×110B

▲ 3: IICS0=0010××00B

▲ 4: IICS0=0010×010B

▲ 5: IICS0=0010×110B

▲ 6: IICS0=0010××00B

△ 7: IICS0=00000001B

备注 ▲ 一定产生。

△ 只在 SPIE0 位为“1”时产生。

× 任意

## (d) Start ~ Code ~ Data ~ Start ~ Address ~ Data ~ Stop

## (i) WTIM0=0的情况（在重新开始后地址不同（非扩展码））



▲ 1: IICS0=0010×010B

▲ 2: IICS0=0010×000B

▲ 3: IICS0=00000×10B

△ 4: IICS0=00000001B

备注 ▲ 一定产生。

△ 只在SPIE0位为“1”时产生。

× 任意

## (ii) WTIM0=1的情况（在重新开始后地址不同（非扩展码））



▲ 1: IICS0=0010×010B

▲ 2: IICS0=0010×110B

▲ 3: IICS0=0010××00B

▲ 4: IICS0=00000×10B

△ 5: IICS0=00000001B

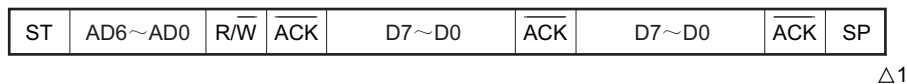
备注 ▲ 一定产生。

△ 只在SPIE0位为“1”时产生。

× 任意

(4) 不参加通信的运行

(a) Start ~ Code ~ Data ~ Data ~ Stop



△ 1: IICS0=00000001B

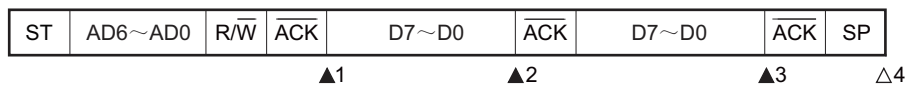
备注 △: 只在 SPIE0 位为“1”时产生。

(5) 仲裁失败的运行（在仲裁失败后作为从属设备运行）

在多主控系统中用作主控设备时，必须在每次产生 INTICA0 中断请求信号时读 MSTS0 位，确认仲裁结果。

(a) 在发送从属地址数据的过程中仲裁失败的情况

(i) WTIM0=0 的情况



▲ 1: IICS0=0101×110B

▲ 2: IICS0=0001×000B

▲ 3: IICS0=0001×000B

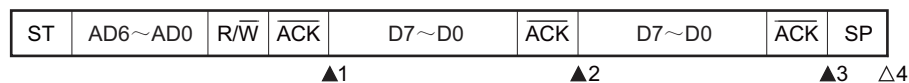
△ 4: IICS0=00000001B

备注 ▲ 一定产生。

△ 只在 SPIE0 位为“1”时产生。

× 任意

## (ii) WTIM0=1 的情况



▲ 1: IICS0=0101×110B

▲ 2: IICS0=0001×100B

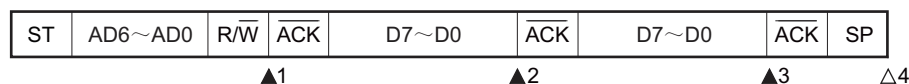
▲ 3: IICS0=0001××00B

△ 4: IICS0=00000001B

备注 ▲ 一定产生。  
 △ 只在 SPIE0 位为“1”时产生。  
 × 任意

## (b) 在发送扩展码的过程中仲裁失败的情况

## (i) WTIM0=0 的情况



▲ 1: IICS0=0110×010B

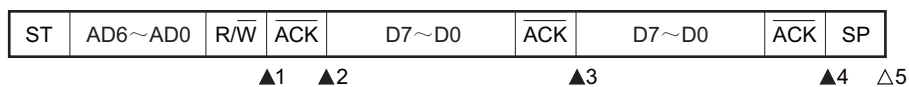
▲ 2: IICS0=0010×000B

▲ 3: IICS0=0010×000B

△ 4: IICS0=00000001B

备注 ▲ 一定产生。  
 △ 只在 SPIE0 位为“1”时产生。  
 × 任意

## (ii) WTIM0=1 的情况



▲ 1: IICS0=0110×010B

▲ 2: IICS0=0010×110B

▲ 3: IICS0=0010×100B

▲ 4: IICS0=0010××00B

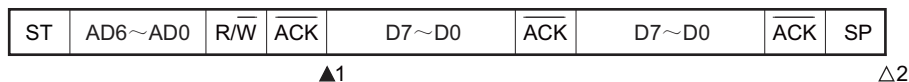
△ 5: IICS0=00000001B

备注 ▲ 一定产生。  
 △ 只在 SPIE0 位为“1”时产生。  
 × 任意

## (6) 仲裁失败的运行（在仲裁失败后不参加通信）

在多主控系统中用作主控设备时，必须在每次产生 INTIICA0 中断请求信号时读 MSTS0 位，确认仲裁结果。

## (a) 在发送从属地址数据的过程中仲裁失败的情况（WTIM0=1）

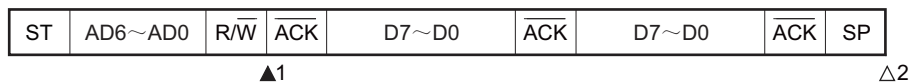


▲ 1: IICS0=01000110B

△ 2: IICS0=00000001B

备注 ▲ 一定产生。  
 △ 只在 SPIE0 位为“1”时产生。

## (b) 在发送扩展码的过程中仲裁失败的情况



▲ 1: IICS0=0110×010B

通过软件将 LREL0 位置“1”。

△ 2: IICS0=00000001B

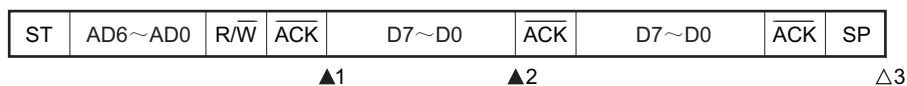
备注 ▲ 一定产生。

△ 只在 SPIE0 位为“1”时产生。

× 任意

## (c) 在发送数据的过程中仲裁失败的情况

## (i) WTIM0=0 的情况



▲ 1: IICS0=10001110B

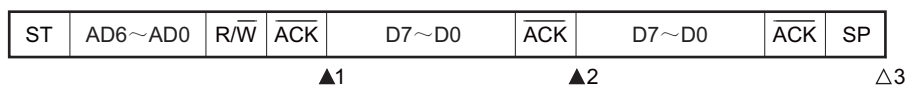
▲ 2: IICS0=01000000B

△ 3: IICS0=00000001B

备注 ▲ 一定产生。

△ 只在 SPIE0 位为“1”时产生。

(ii) WTIM0=1



▲ 1: IICS0=10001110B

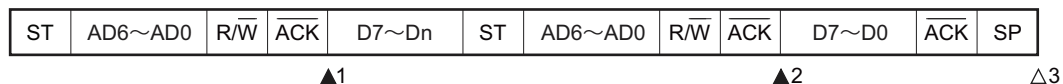
▲ 2: IICS0=01000100B

△ 3: IICS0=00000001B

备注 ▲ 一定产生。  
 △ 只在 SPIE0 位为“1”时产生。

(d) 在传送数据时因重新开始条件而仲裁失败的情况

(i) 非扩展码（例如，SVA0 不同）



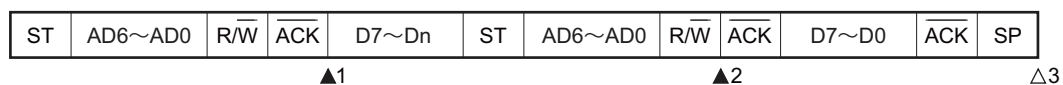
▲ 1: IICS0=1000×110B

▲ 2: IICS0=01000110B

△ 3: IICS0=00000001B

备注 ▲ 一定产生。  
 △ 只在 SPIE0 位为“1”时产生。  
 × 任意  
 n=6~0

## (ii) 扩展码



▲ 1: IICS0=1000×110B

▲ 2: IICS0=01100010B

通过软件将 LREL0 位置“1”。

△ 3: IICS0=00000001B

备注 ▲ 一定产生。  
 △ 只在 SPIE0 位为“1”时产生。  
 × 任意  
 n=6~0

## (e) 在传送数据时因停止条件而仲裁失败的情况



▲ 1: IICS0=10000110B

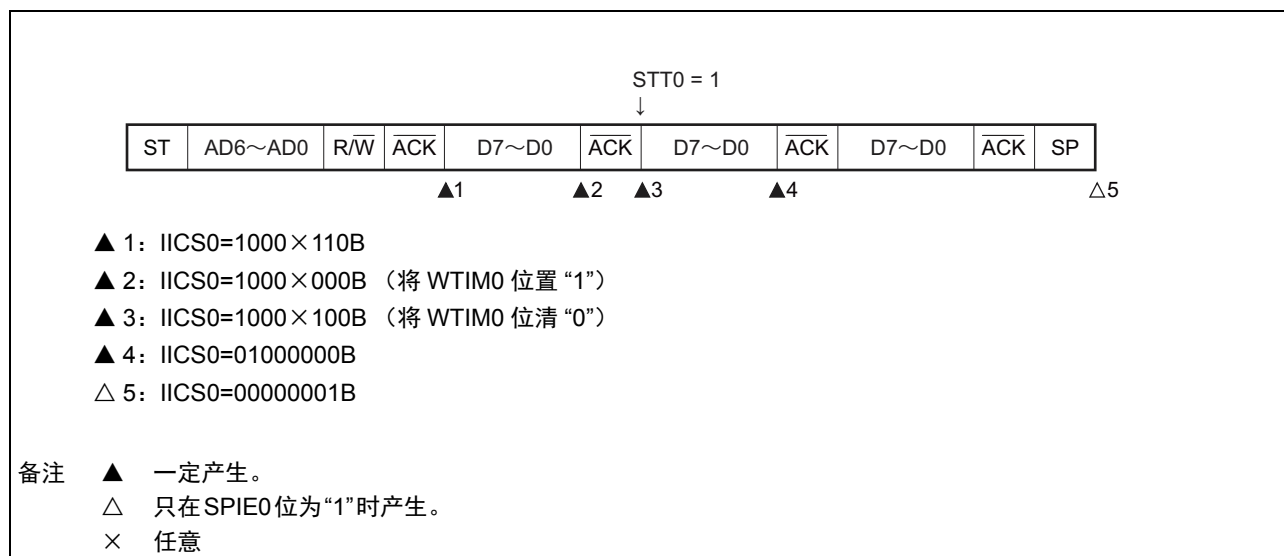
△ 2: IICS0=01000001B

备注 ▲ 一定产生。  
 △ 只在 SPIE0 位为“1”时产生。  
 × 任意  
 n=6~0

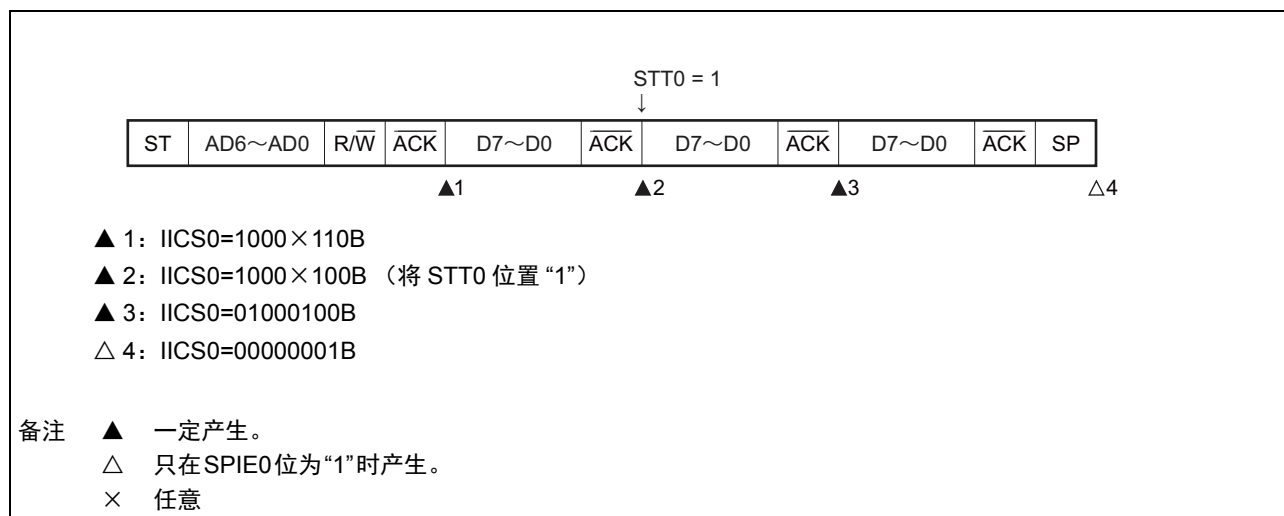


(f) 在想生成重新开始条件时因数据为低电平而仲裁失败的情况

(i) WTIM0=0 的情况

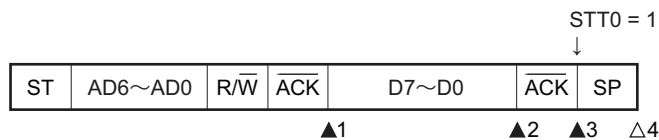


(ii) WTIM0=1 的情况



(g) 在想生成重新开始条件时因停止条件而仲裁失败的情况

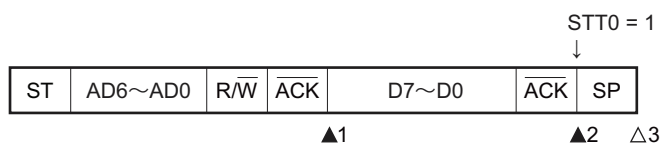
(i) WTIM0=0 的情况



- ▲ 1: IICS0=1000×110B
- ▲ 2: IICS0=1000×000B (将 WTIM0 位置“1”)
- ▲ 3: IICS0=1000××00B (将 STT0 位置“1”)
- △ 4: IICS0=01000001B

备注 ▲ 一定产生。  
 △ 只在 SPIE0 位为“1”时产生。  
 × 任意

(ii) WTIM0=1 的情况

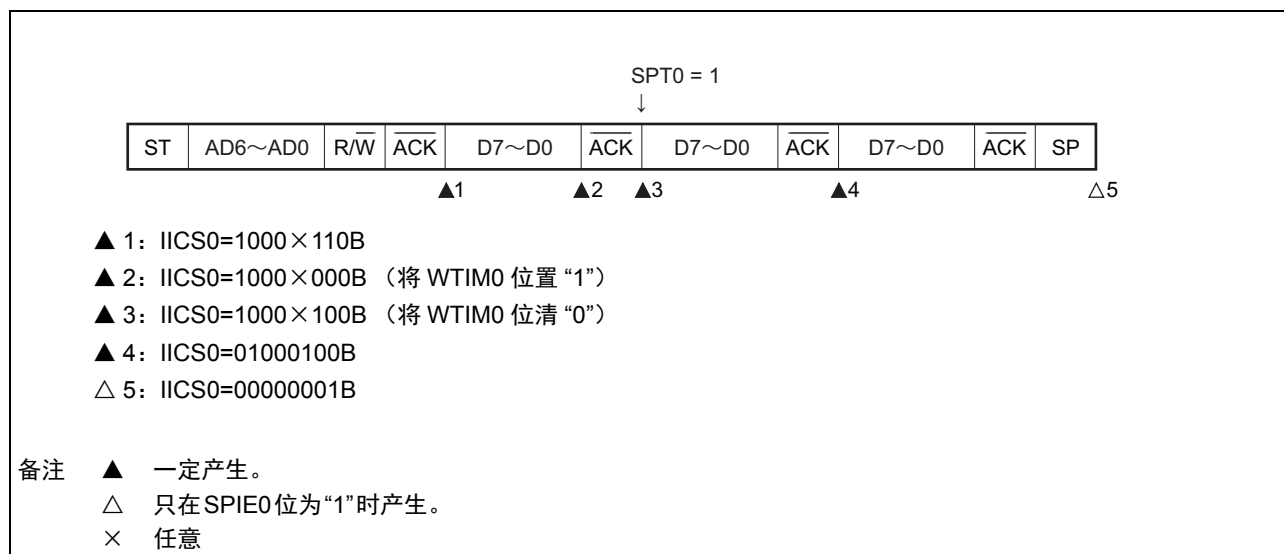


- ▲ 1: IICS0=1000×110B
- ▲ 2: IICS0=1000××00B (将 STT0 位置“1”)
- △ 3: IICS0=01000001B

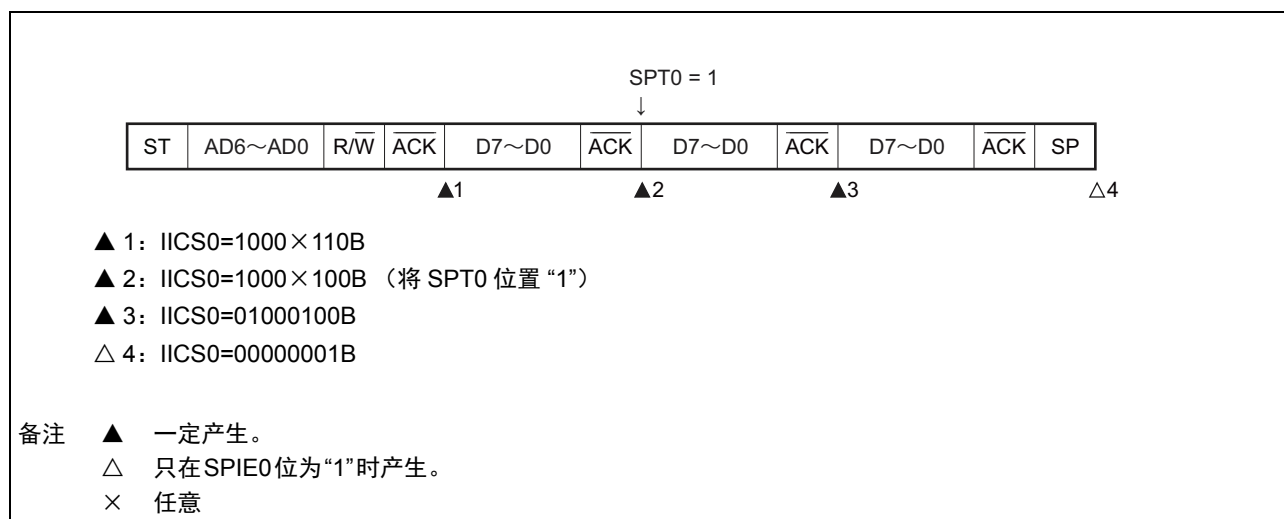
备注 ▲ 一定产生。  
 △ 只在 SPIE0 位为“1”时产生。  
 × 任意

(h) 在想生成停止条件时因数据为低电平而仲裁失败的情况

(i) WTIM0=0 的情况



(ii) WTIM0=1 的情况



## 12.6 时序图

在 I<sup>2</sup>C 总线模式中，主控设备通过给串行总线输出地址，从多个从属设备选择一个通信对象的从属设备。

主控设备在从属设备地址之后发送表示数据传送方向的 TRC0 位（IICA 状态寄存器 0（IICS0）的 bit3），开始与从属设备进行串行通信。

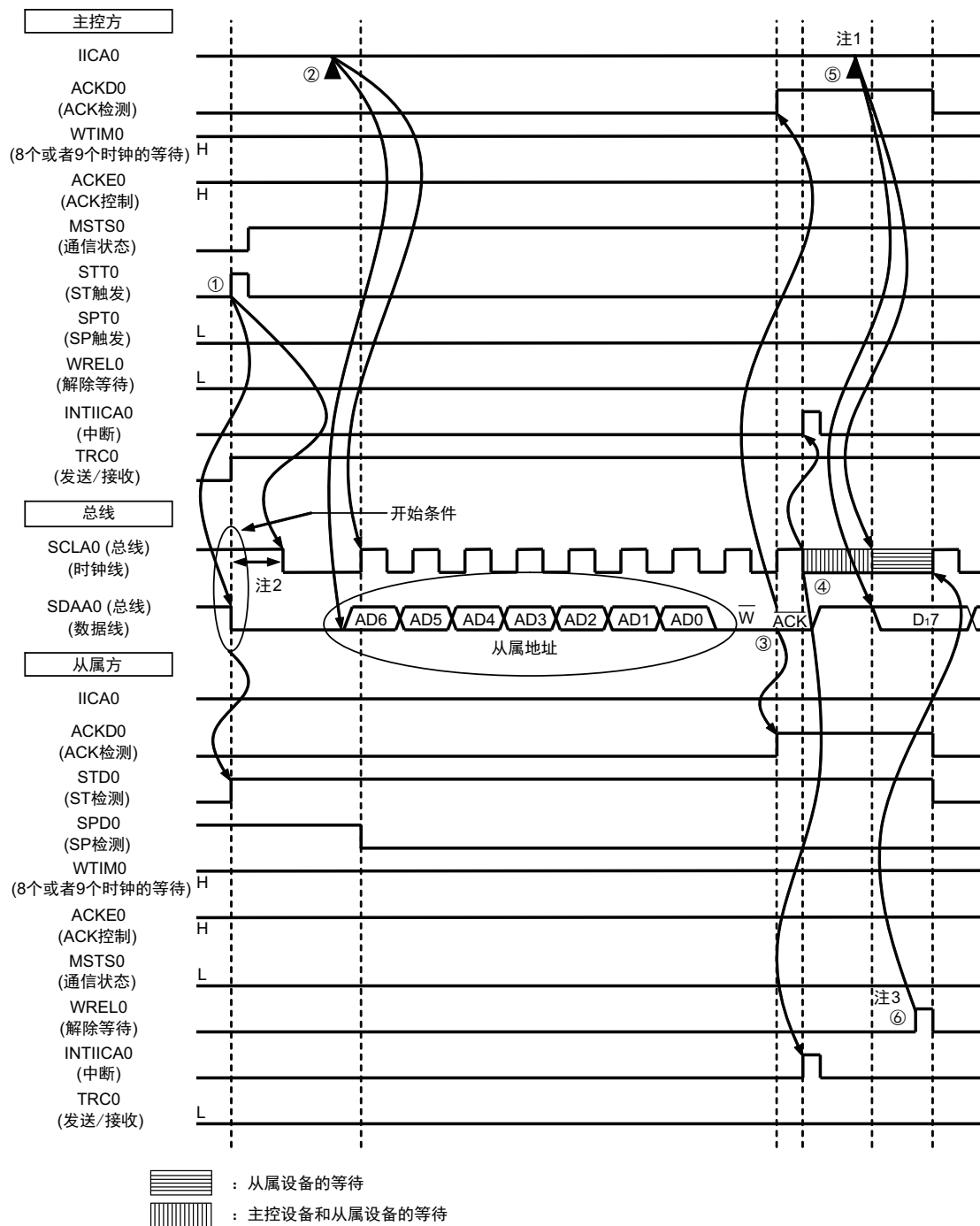
数据通信的时序图如图 12-32 和图 12-33 所示。

与串行时钟（SCLA0）的下降沿同步进行 IICA 移位寄存器 0（IICA0）的移位，并且将发送数据传送到 SO 锁存器，以 MSB 优先从 SDAA0 引脚输出数据。

在 SCLA0 的上升沿将 SDAA0 引脚输入的数据取到 IICA0。

图 12-32 主控设备 → 从属设备的通信例子  
(主控设备: 选择 9 个时钟的等待, 从属设备: 选择 9 个时钟的等待) (1/4)

(1) 开始条件~地址~数据



- 注 1. 要在主控方的发送期间解除等待时，必须给 IICA0 写数据而不是将 WREL0 位置位。
- 注 2. 从 SDAA0 引脚信号下降到 SCLA0 引脚信号下降的时间，在设定为标准模式时至少为 4.0μs，在设定为快速模式时至少为 0.6μs。
- 注 3. 要在从属方的接收期间解除等待时，必须将 IICA0 置“FFH”或者将 WREL0 位置位。

图 12-32 的“(1) 开始条件～地址～数据”的①～⑥的说明如下：

- ① 如果在主控方将开始条件触发置位（STT0=1），总线数据线（SDAA0=0）就下降，生成开始条件（SDAA0=0、SCLA0=1）。此后，如果检测到开始条件，主控方就进入主控通信状态（MSTS0=1），在经过保持时间后总线时钟线下降（SCLA0=0），结束通信准备。
- ② 如果主控方给 IICA 移位寄存器 0（IICA0）写地址+W（发送），就发送从属地址。
- ③ 在从属方，如果接收地址和本地站地址（SVA0 的值）相同注，就通过硬件给主控方发送 ACK。主控方在第 9 个时钟的上升沿检测到 ACK（ACKD0=1）。
- ④ 主控方在第 9 个时钟的下降沿产生中断（INTIICA0：地址发送结束中断）。相同地址的从属设备进入等待状态（SCLA0=0），并且产生中断（INTIICA0：地址匹配中断）注。
- ⑤ 主控方给 IICA0 寄存器写发送数据，解除主控方的等待。
- ⑥ 如果从属方解除等待（WREL0=1），主控方就开始给从属方传送数据。

注 如果发送的地址和从属地址不同，从属方就不给主控方返回 ACK（NACK：SDAA0=1），并且不产生 INTIICA0 中断（地址匹配中断），也不进入等待状态。  
但是，主控方对于 ACK 和 NACK 都产生 INTIICA0 中断（地址发送结束中断）。

备注 图 12-32 的①～⑮是通过 I<sup>2</sup>C 总线进行数据通信的一系列运行步骤。

图 12-32 的“(1) 开始条件～地址～数据”说明步骤①～⑥。

图 12-32 的“(2) 地址～数据～数据”说明步骤③～⑩。

图 12-32 的“(3) 数据～数据～停止条件”说明步骤⑦～⑮。

图 12-32 主控设备 → 从属设备的通信例子  
 (主控设备: 选择 9 个时钟的等待, 从属设备: 选择 9 个时钟的等待) (2/4)

(2) 地址~数据~数据

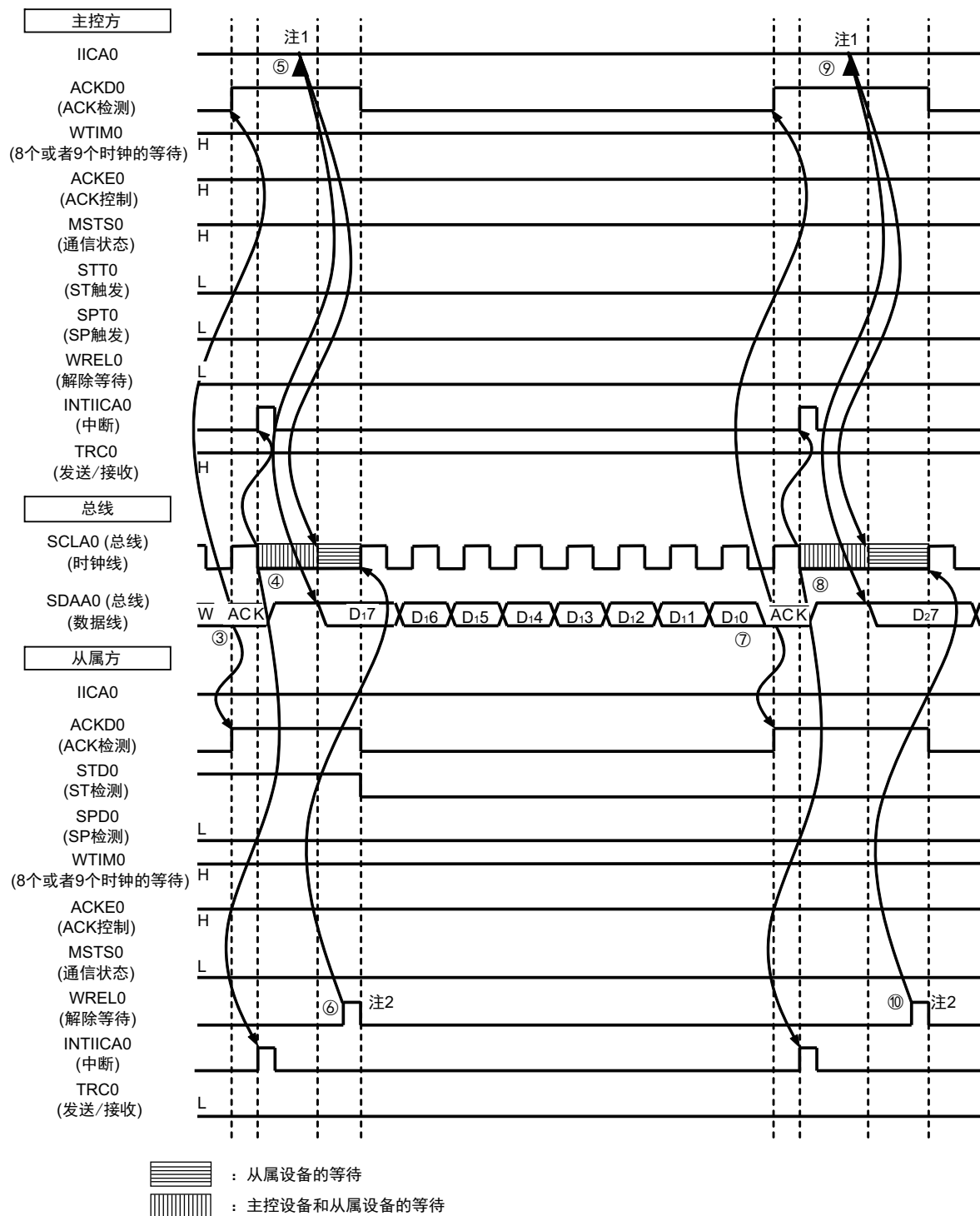


图 12-32 的“(2) 地址~数据~数据”的③~⑩的说明如下：

- ③ 在从属方，如果接收地址和本地站地址（SVA0 的值）相同<sup>注</sup>，就通过硬件给主控方发送 ACK。主控方在第 9 个时钟的上升沿检测到 ACK（ACKD0=1）。
- ④ 主控方在第 9 个时钟的下降沿产生中断（INTIICA0：地址发送结束中断）。相同地址的从属设备进入等待状态（SCLA0=0），并且产生中断（INTIICA0：地址匹配中断）<sup>注</sup>。
- ⑤ 主控方给 IICA 移位寄存器 0（IICA0）写发送数据，解除主控方的等待。
- ⑥ 如果从属方解除等待（WREL0=1），主控方就开始给从属方传送数据。
- ⑦ 在数据传送结束后，因为从属方的 ACKE0 位为“1”，所以通过硬件给主控方发送 ACK。主控方在第 9 个时钟的上升沿检测到 ACK（ACKD0=1）。
- ⑧ 主控方和从属方在第 9 个时钟的下降沿进入等待状态（SCLA0=0），并且都产生中断（INTIICA0：传送结束中断）。
- ⑨ 主控方给 IICA0 寄存器写发送数据，解除主控方的等待。
- ⑩ 如果从属方读接收数据并且解除等待（WREL0=1），主控方就开始给从属方传送数据。

**注** 如果发送的地址和从属地址不同，从属方就不给主控方返回 ACK（NACK：SDAA0=1），并且不产生 INTIICA0 中断（地址匹配中断），也不进入等待状态。  
但是，主控方对于 ACK 和 NACK 都产生 INTIICA0 中断（地址发送结束中断）。

**备注** 图 12-32 的①~⑮是通过 I<sup>2</sup>C 总线进行数据通信的一系列运行步骤。

图 12-32 的“(1) 开始条件~地址~数据”说明步骤①~⑥。

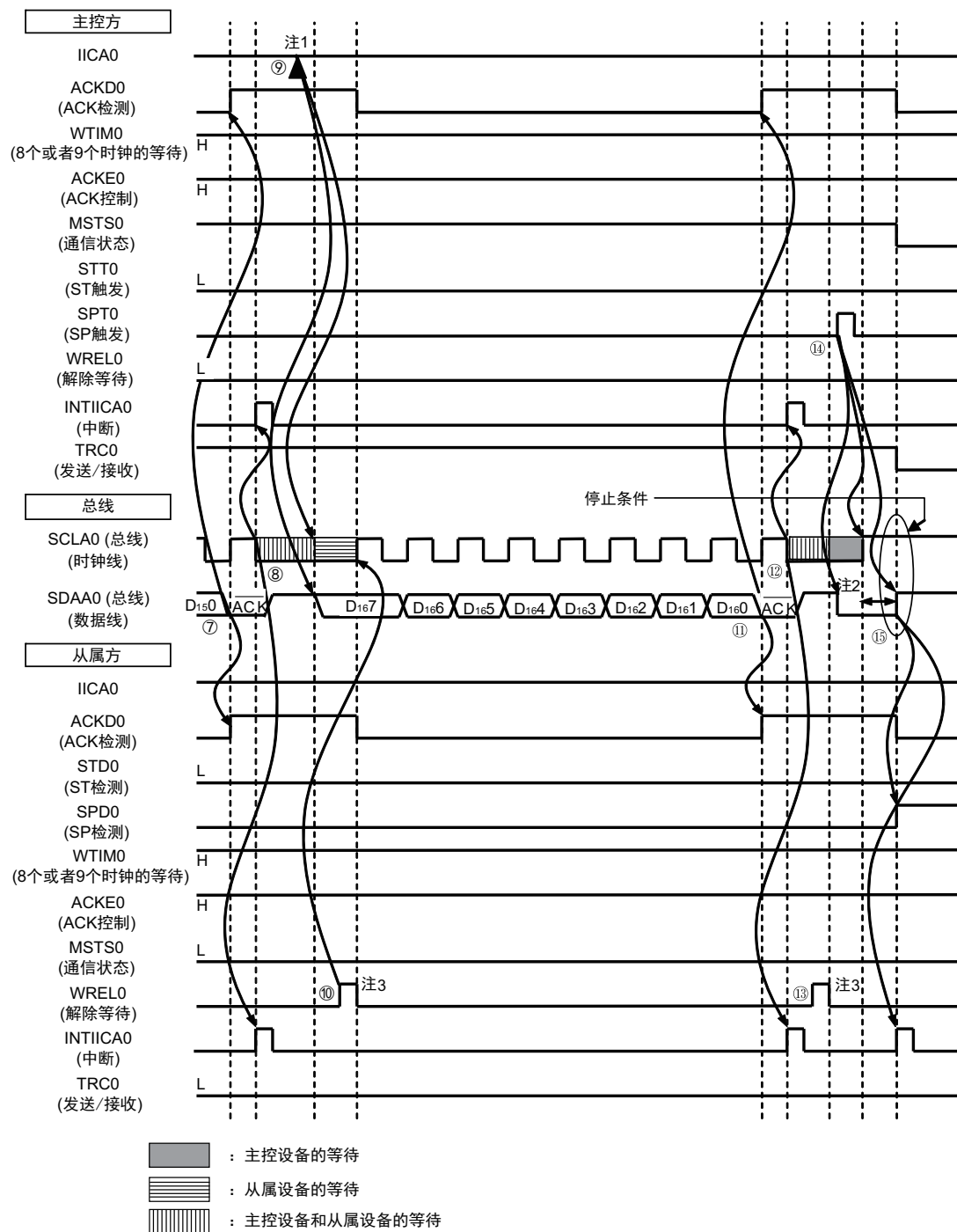
图 12-32 的“(2) 地址~数据~数据”说明步骤③~⑩。

图 12-32 的“(3) 数据~数据~停止条件”说明步骤⑦~⑮。



图 12-32 主控设备 → 从属设备的通信例子  
(主控设备: 选择 9 个时钟的等待, 从属设备: 选择 9 个时钟的等待) (3/4)

(3) 数据~数据~停止条件



- 注 1. 要在主控方的发送期间解除等待时, 必须给 IICA0 写数据而不是将 WREL0 位置位。
2. 在发行停止条件后, 从 SCL A0 引脚信号上升到生成停止条件的时间, 在设定为标准模式时至少为 4.0μs, 在设定为快速模式时至少为 0.6μs。
3. 要在从属方的接收期间解除等待时, 必须将 IICA0 置“FFH”或者将 WREL0 位置位。

图 12-32 的“(3) 数据~数据~停止条件”的⑦~⑮的说明如下:

- ⑦ 在数据传送结束后, 因为从属方的 ACKE0 位为“1”, 所以通过硬件给主控方发送 ACK。主控方在第 9 个时钟的上升沿检测到 ACK (ACKD0=1)。
- ⑧ 主控方和从属方在第 9 个时钟的下降沿进入等待状态 (SCLA0=0), 并且都产生中断 (INTIICA0: 传送结束中断)。
- ⑨ 主控方给 IICA 移位寄存器 0 (IICA0) 写发送数据, 解除主控方的等待。
- ⑩ 如果从属方读接收数据并且解除等待 (WREL0=1), 主控方就开始给从属方传送数据。
- ⑪ 在数据传送结束后, 从属方 (ACKE0=1) 通过硬件给主控方发送 ACK。主控方在第 9 个时钟的上升沿检测到 ACK (ACKD0=1)。
- ⑫ 主控方和从属方在第 9 个时钟的下降沿进入等待状态 (SCLA0=0), 并且都产生中断 (INTIICA0: 传送结束中断)。
- ⑬ 从属方读接收数据, 解除等待 (WREL0=1)。
- ⑭ 如果在主控方将停止条件触发置位 (SPT0=1), 就清除总线数据线 (SDAA0=0) 并且将总线时钟线置位 (SCLA0=1), 在经过停止条件的准备时间后将总线数据线置位 (SDAA0=1), 生成停止条件 (通过 SCLA0=1 使 SDAA0 从“0”变为“1”)。
- ⑮ 如果生成停止条件, 从属方就检测到停止条件并且产生中断 (INTIICA0: 停止条件中断)。

备注 图 12-32 的①~⑮是通过 I<sup>2</sup>C 总线进行数据通信的一系列运行步骤。

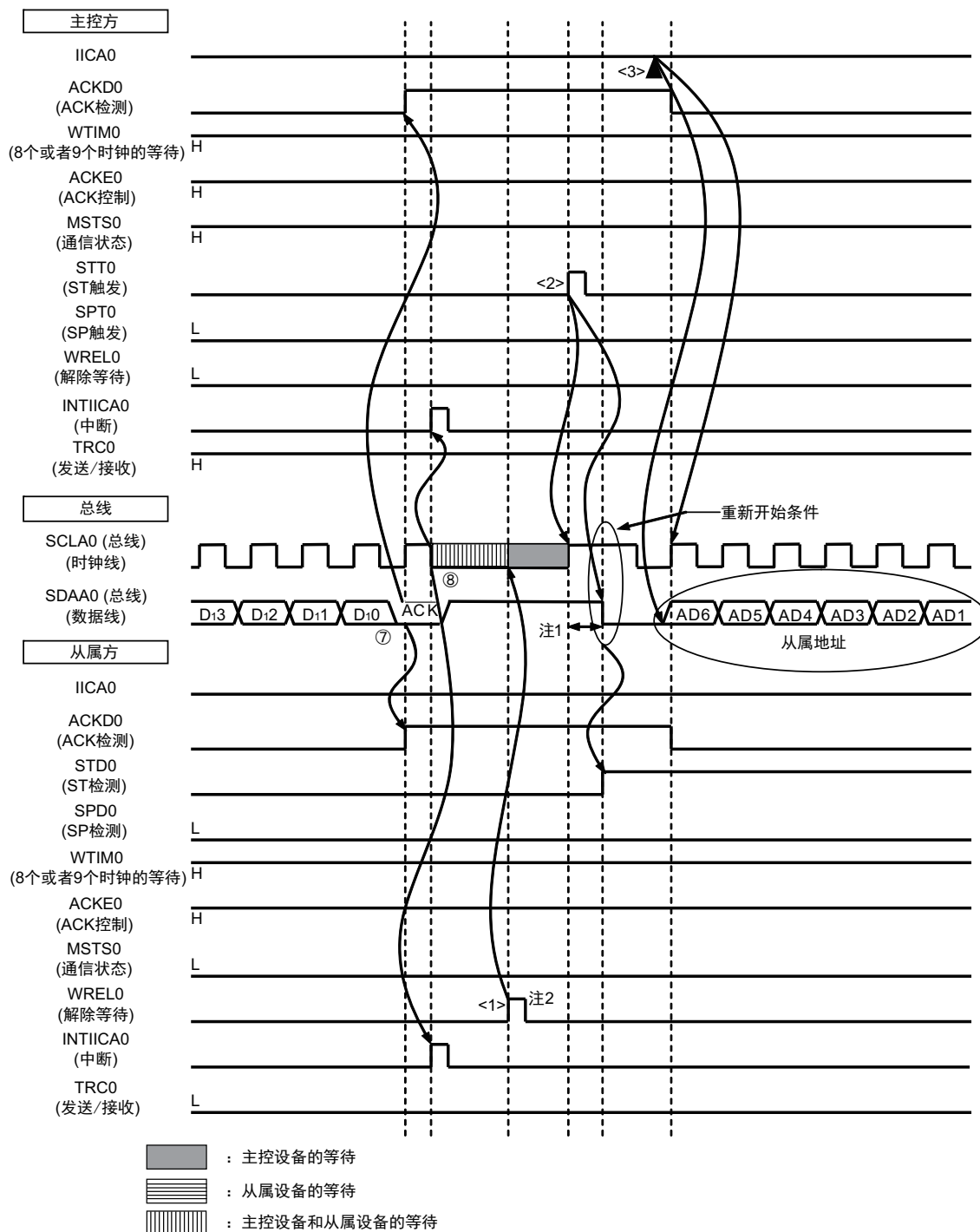
图 12-32 的“(1) 开始条件~地址~数据”说明步骤①~⑥。

图 12-32 的“(2) 地址~数据~数据”说明步骤③~⑩。

图 12-32 的“(3) 数据~数据~停止条件”说明步骤⑦~⑮。

图 12-32 主控设备 → 从属设备的通信例子  
 (主控设备：选择 9 个时钟的等待，从属设备：选择 9 个时钟的等待) (4/4)

(4) 数据～重新开始条件～地址



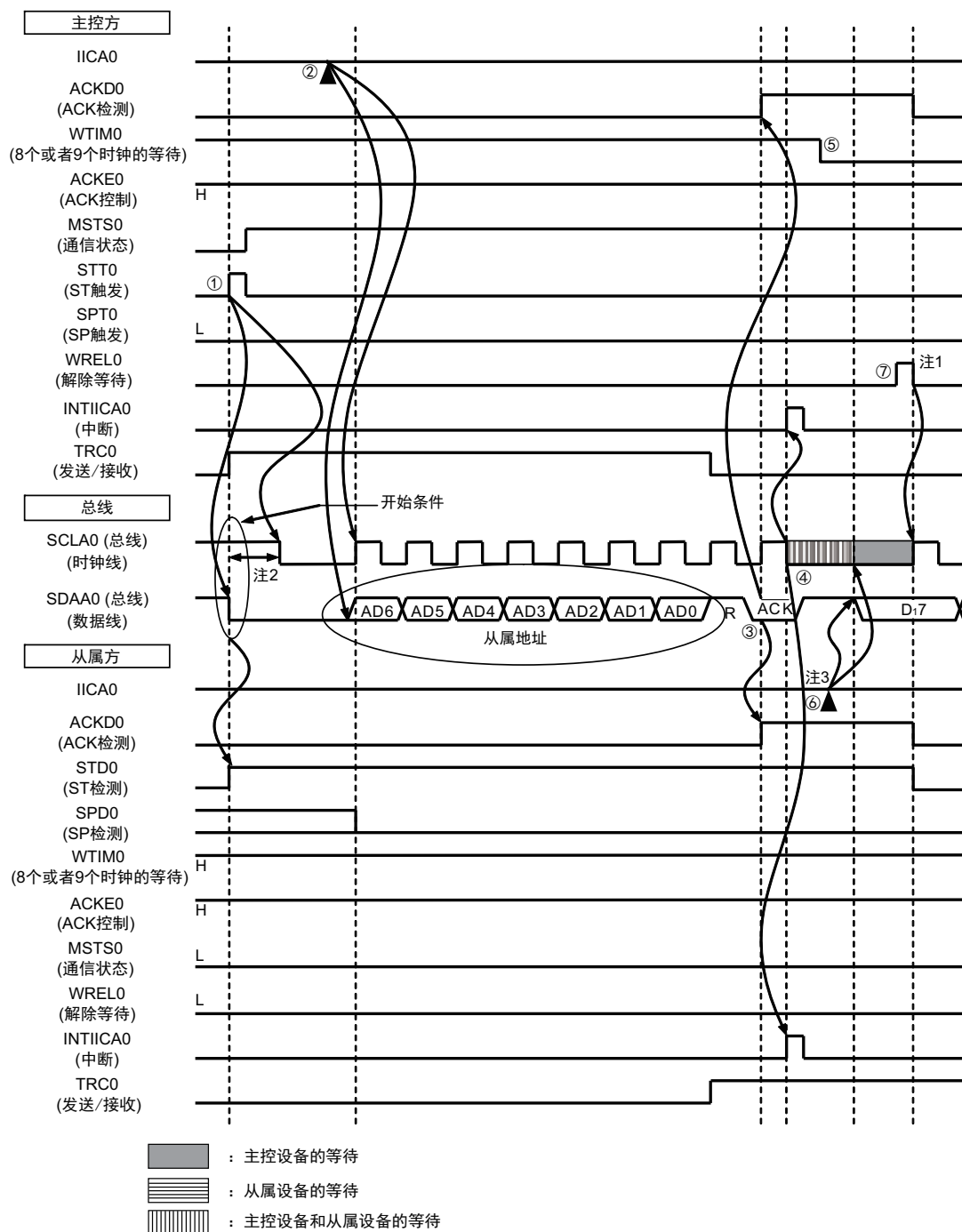
- 注 1. 在发行重新开始条件后，从 SCLA0 引脚信号上升到生成开始条件的时间，在设定为标准模式时至少为 4.7μs，在设定为快速模式时至少为 0.6μs。
2. 要在从属方的接收期间解除等待时，必须将 IICA0 置“FFH”或者将 WREL0 位置位。

图 12-32 的“(4) 数据~重新开始条件~地址”的运行说明如下。在执行步骤⑦和⑧后执行<1>~<3>，从而返回步骤③的数据发送步骤。

- ⑦ 在数据传送结束后，因为从属方的 ACKE0 位为“1”，所以通过硬件给主控方发送 ACK。主控方在第 9 个时钟的上升沿检测到 ACK（ACKD0=1）。
- ⑧ 主控方和从属方在第 9 个时钟的下降沿进入等待状态（SCLA0=0），并且都产生中断（INTIICA0：传送结束中断）。
- <1> 从属方读接收数据，解除等待（WREL0=1）。
- <2> 如果在主控方再次将开始条件触发置位（STT0=1），总线时钟线就上升（SCLA0=1），而且在经过重新开始条件的准备时间后总线数据线下降（SDAA0=0），生成开始条件（通过 SCLA0=1 使 SDAA0 从“1”变为“0”）。然后，如果检测到开始条件，就在经过保持时间后总线时钟线下降（SCLA0=0），结束通信准备。
- <3> 如果主控方给 IICA 移位寄存器 0（IICA0）写地址 +R/W（发送），就发送从属地址。

图 12-33 从属设备 → 主控设备的通信例子  
(主控设备: 选择 8 个时钟等待, 从属设备: 选择 9 个时钟等待) (1/3)

(1) 开始条件～地址～数据



- 注 1. 要在主控方的接收期间解除等待时, 必须将 IICA0 置 "FFH" 或者将 WREL0 位置位。
2. 从 SDAA0 引脚信号下降到 SCLA0 引脚信号下降的时间, 在设定为标准模式时至少为 4.0μs, 在设定为快速模式时至少为 0.6μs。
3. 要在从属方的发送期间解除等待时, 必须给 IICA0 写数据而不是将 WREL0 位置位。

图 12-33 的“(1) 开始条件～地址～数据”的①～⑦的说明如下：

- ① 如果在主控方将开始条件触发置位（STT0=1），总线数据线（SDAA0）就下降，生成开始条件（通过 SCLA0=1 使 SDAA0 从“1”变为“0”）。此后，如果检测到开始条件，主控方就进入主控通信状态（MSTS0=1），在经过保持时间后总线时钟线下降（SCLA0=0），结束通信准备。
- ② 如果主控方给 IICA 移位寄存器 0（IICA0）写地址+R（接收），就发送从属地址。
- ③ 在从属方，如果接收地址和本地站地址（SVA0 的值）相同注，就通过硬件给主控方发送 ACK。主控方在第 9 个时钟的上升沿检测到 ACK（ACKD0=1）。
- ④ 主控方在第 9 个时钟的下降沿产生中断（INTIICA0：地址发送结束中断）。相同地址的从属设备进入等待状态（SCLA0=0），并且产生中断（INTIICA0：地址匹配中断）注。
- ⑤ 主控方将等待时序更改为第 8 个时钟（WTIM0=0）。
- ⑥ 从属方给 IICA0 寄存器写发送数据，解除从属方的等待。
- ⑦ 主控方解除等待（WREL0=1），开始来自从属设备的数据传送。

注 如果发送的地址和从属地址不同，从属方就不给主控方返回 ACK（NACK：SDAA0=1），并且不产生 INTIICA0 中断（地址匹配中断），也不进入等待状态。  
但是，主控方对于 ACK 和 NACK 都产生 INTIICA0 中断（地址发送结束中断）。

备注 图 12-33 的①～⑱是通过 I<sup>2</sup>C 总线进行数据通信的一系列运行步骤。

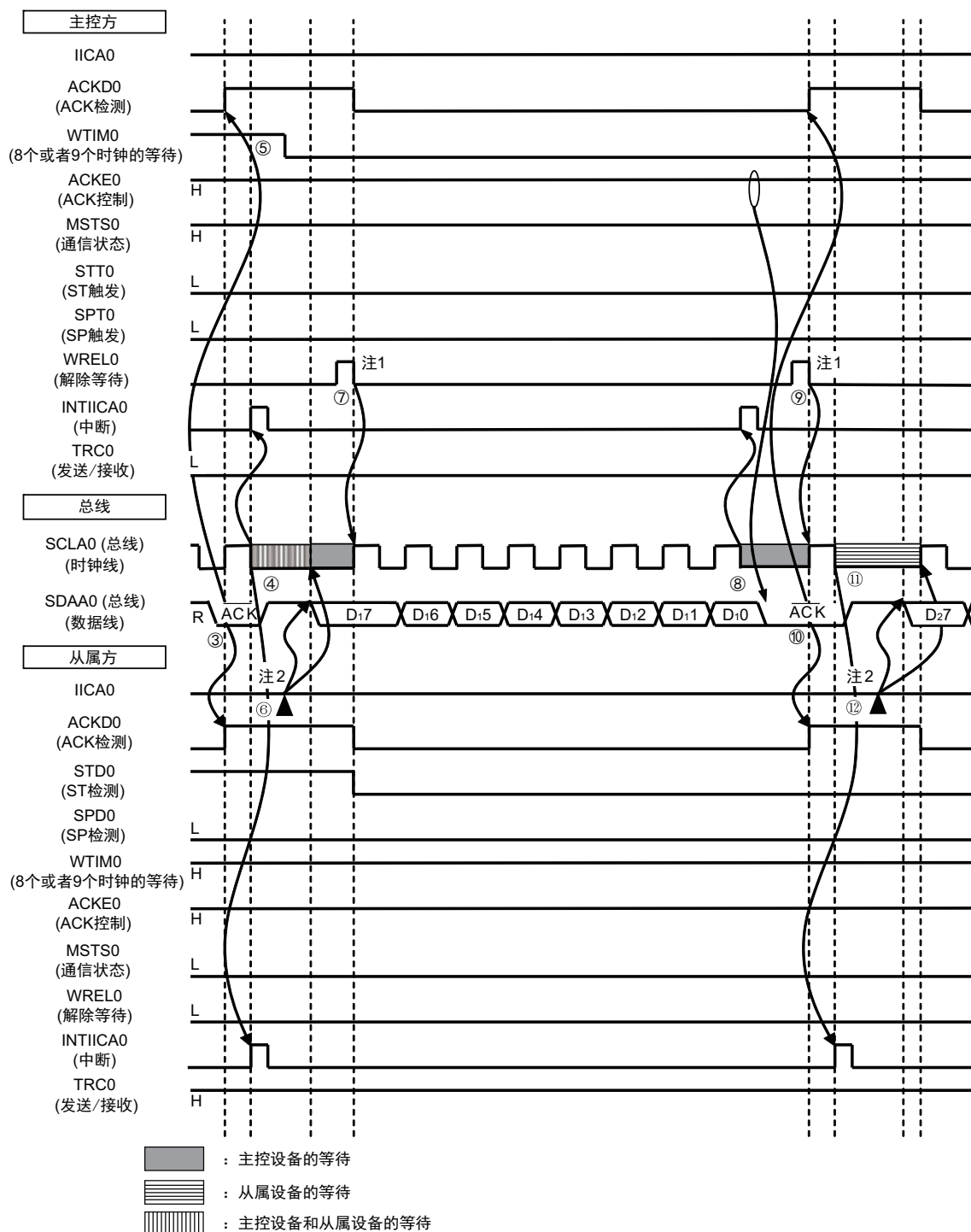
图 12-33 的“(1) 开始条件～地址～数据”说明步骤①～⑦。

图 12-33 的“(2) 地址～数据～数据”说明步骤③～⑫。

图 12-33 的“(3) 数据～数据～停止条件”说明步骤⑧～⑱。

图 12-33 从属设备 → 主控设备的通信例子  
(主控设备: 选择 8 个时钟等待, 从属设备: 选择 9 个时钟等待) (2/3)

(2) 地址~数据~数据



- 注 1. 要在主控方的接收期间解除等待时, 必须将 IICA0 置“FFH”或者将 WREL0 位置位。  
2. 要在从属方的发送期间解除等待时, 必须给 IICA0 写数据而不是将 WREL0 位置位。

图 12-33 的“(2) 地址~数据~数据”的③~⑫的说明如下:

- ③ 在从属方, 如果接收地址和本地站地址 (SVA0 的值) 相同注, 就通过硬件给主控方发送 ACK。主控方在第 9 个时钟的上升沿检测到 ACK (ACKD0=1)。
- ④ 主控方在第 9 个时钟的下降沿产生中断 (INTIICA0: 地址发送结束中断)。相同地址的从属设备进入等待状态 (SCLA0=0), 并且产生中断 (INTIICA0: 地址匹配中断) 注。
- ⑤ 主控方将等待时序改为第 8 个时钟 (WTIM0=0)。
- ⑥ 从属方给 IICA 移位寄存器 0 (IICA0) 写发送数据, 解除从属方的等待。
- ⑦ 主控方解除等待 (WREL0=1), 开始来自从属设备的数据传送。
- ⑧ 主控方在第 8 个时钟的下降沿进入等待状态 (SCLA0=0), 并且产生中断 (INTIICA0: 传送结束中断)。因为主控方的 ACKE0 位为“1”, 所以通过硬件给从属方发送 ACK。
- ⑨ 主控方读接收数据, 解除等待 (WREL0=1)。
- ⑩ 从属方在第 9 个时钟的上升沿检测到 ACK (ACKD0=1)。
- ⑪ 从属方在第 9 个时钟的下降沿进入等待状态 (SCLA0=0), 并且产生中断 (INTIICA0: 传送结束中断)。
- ⑫ 如果从属方给 IICA0 寄存器写发送数据, 就解除从属方的等待, 开始从属设备到主控设备的数据传送。

注 如果发送的地址和从属地址不同, 从属方就不给主控方返回 ACK (NACK: SDAA0=1), 并且不产生 INTIICA0 中断 (地址匹配中断), 也不进入等待状态。  
但是, 主控方对于 ACK 和 NACK 都产生 INTIICA0 中断 (地址发送结束中断)。

备注 图 12-33 的①~⑱是通过 I<sup>2</sup>C 总线进行数据通信的一系列运行步骤。

图 12-33 的“(1) 开始条件~地址~数据”说明步骤①~⑦。

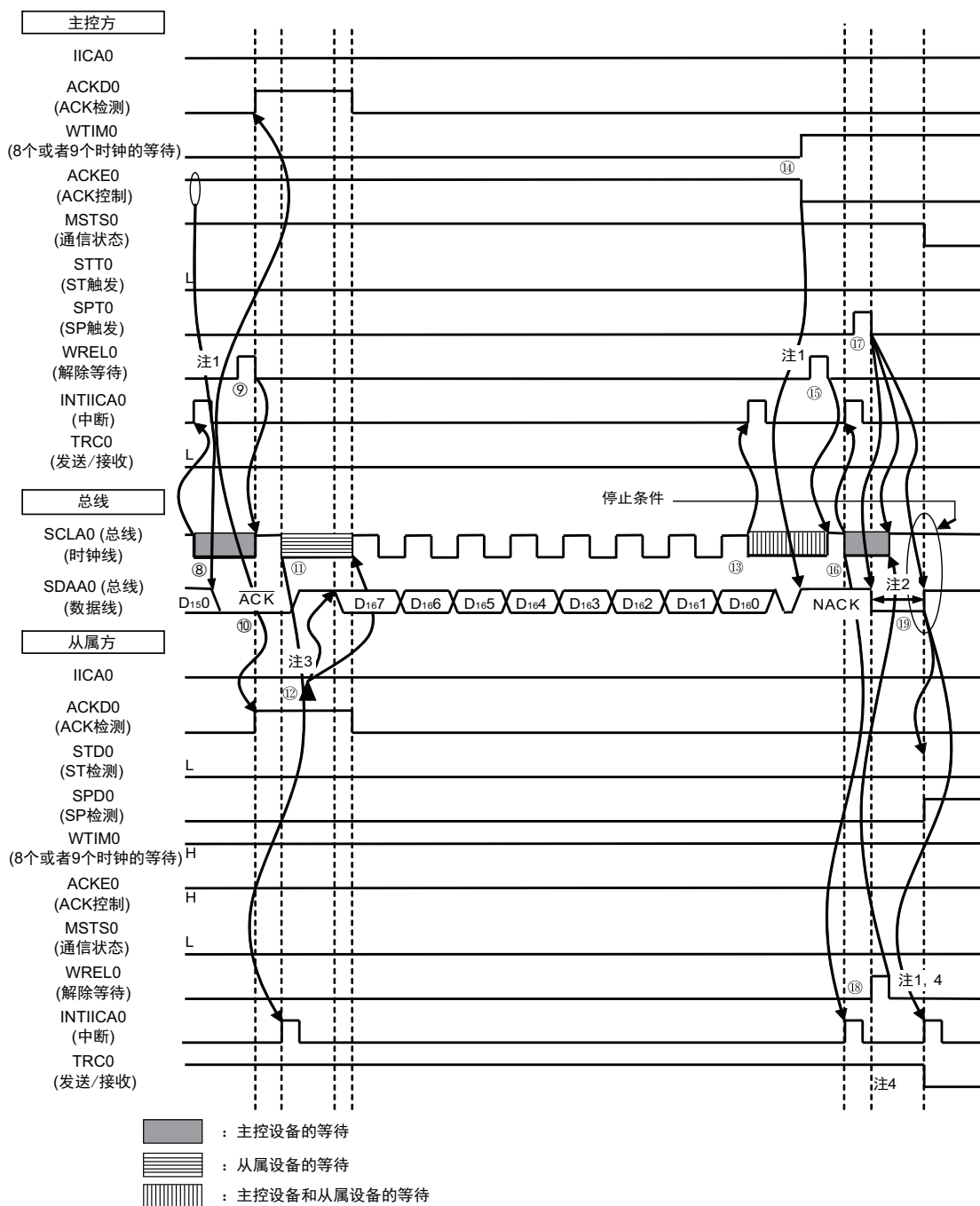
图 12-33 的“(2) 地址~数据~数据”说明步骤③~⑫。

图 12-33 的“(3) 数据~数据~停止条件”说明步骤⑧~⑱。



图 12-33 从属设备 → 主控设备的通信例子  
(主控设备: 选择 8 个 → 9 个时钟等待, 从属设备: 选择 9 个时钟等待) (3/3)

(3) 数据~数据~停止条件



注 1. 要解除等待时, 必须将 IICA0 置 "FFH" 或者将 WREL0 位置位。

2. 在发行停止条件后, 从 SCLA0 引脚信号上升到生成停止条件的時間, 在设定为标准模式时至少为 4.0μs, 在设定为快速模式时至少为 0.6μs。

3. 要在从属方的发送期间解除等待时, 必须给 IICA0 写数据而不是将 WREL0 位置位。

4. 在从属方的发送期间, 如果通过 WREL0 位的置位来解除等待, 就清除 TRC0 位。

图 12-33 的“(3) 数据～数据～停止条件”的⑧～⑲的说明如下：

- ⑧ 主控方在第 8 个时钟的下降沿进入等待状态（SCLA0=0），并且产生中断（INTIICA0：传送结束中断）。因为主控方的 ACKE0 位为“0”，所以通过硬件给从属方发送 ACK。
- ⑨ 主控方读接收数据，解除等待（WREL0=1）。
- ⑩ 从属方在第 9 个时钟的上升沿检测到 ACK（ACKD0=1）。
- ⑪ 从属方在第 9 个时钟的下降沿进入等待状态（SCLA0=0），并且产生中断（INTIICA0：传送结束中断）。
- ⑫ 如果从属方给 IICA 移位寄存器 0（IICA0）写发送数据，就解除从属方的等待，开始从属设备到主控设备的数据传送。
- ⑬ 主控方在第 8 个时钟的下降沿产生中断（INTIICA0：传送结束中断），并且进入等待状态（SCLA0=0）。因为进行 ACK 控制（ACE0=1），所以此阶段的总线数据线变为低电平（SDAA0=0）。
- ⑭ 主控方设定为 NACK 应答（ACE0=0），并且将等待时序更改为第 9 个时钟（WTIM0=1）。
- ⑮ 如果主控方解除等待（WREL0=1），从属方就在第 9 个时钟的上升沿检测到 NACK（ACKD0=0）。
- ⑯ 主控方和从属方在第 9 个时钟的下降沿进入等待状态（SCLA0=0），并且都产生中断（INTIICA0：传送结束中断）。
- ⑰ 如果主控方发行停止条件（SPT0=1），就清除总线数据线（SDAA0=0），并且解除主控方的等待。此后，主设备处于待机状态，直到将总线时钟线置位（SCLA0=1）为止。
- ⑱ 从属方在确认 NACK 后停止发送，为了结束通信，解除等待（WREL0=1）。如果解除从属方的等待，就将总线时钟线置位（SCLA0=1）。
- ⑲ 如果主控方确认到总线时钟线被置位（SCLA0=1），就在经过停止条件准备时间后将总线数据线置位（SDAA0=1），然后发行停止条件（通过 SCLA0=1 使 SDAA0 从“0”变为“1”）。如果生成停止条件，从属方就检测到停止条件，并且产生中断（INTIICA0：停止条件中断）。

备注 图 12-33 的①～⑲是通过 I<sup>2</sup>C 总线进行数据通信的一系列运行步骤。

图 12-33 的“(1) 开始条件～地址～数据”说明步骤①～⑦。

图 12-33 的“(2) 地址～数据～数据”说明步骤③～⑫。

图 12-33 的“(3) 数据～数据～停止条件”说明步骤⑧～⑲。

## 第 13 章 乘除器和乘加器

### 13.1 乘除器和乘加器的功能

乘除器和乘加器有以下功能：

- 16 位×16 位=32 位（无符号）
- 16 位×16 位=32 位（带符号）
- 16 位×16 位+32 位=32 位（无符号）
- 16 位×16 位+32 位=32 位（带符号）
- 32 位÷32 位=32 位、余数 32 位（无符号）

### 13.2 乘除器和乘加器的结构

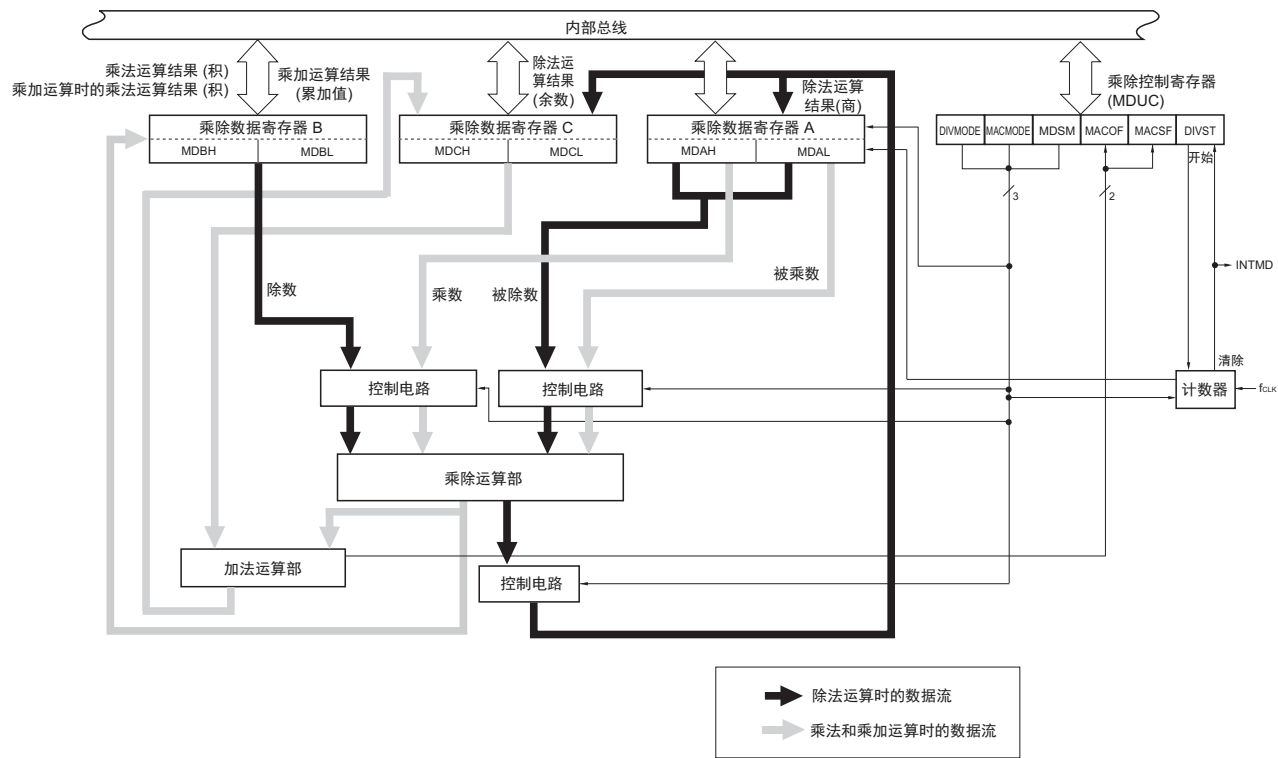
乘除器和乘加器由以下硬件构成。

表 13-1 乘除器和乘加器的结构

| 项目    | 结构                                                                                                                               |
|-------|----------------------------------------------------------------------------------------------------------------------------------|
| 寄存器   | 乘除数据寄存器 A（L）（MDAL）<br>乘除数据寄存器 A（H）（MDAH）<br>乘除数据寄存器 B（L）（MDBL）<br>乘除数据寄存器 B（H）（MDBH）<br>乘除数据寄存器 C（L）（MDCL）<br>乘除数据寄存器 C（H）（MDCH） |
| 控制寄存器 | 乘除控制寄存器（MDUC）                                                                                                                    |

乘除器和乘加器的框图如图 13-1 所示。

图 13-1 乘除器和乘加器的框图



备注  $f_{CLK}$ : CPU/ 外围硬件时钟频率

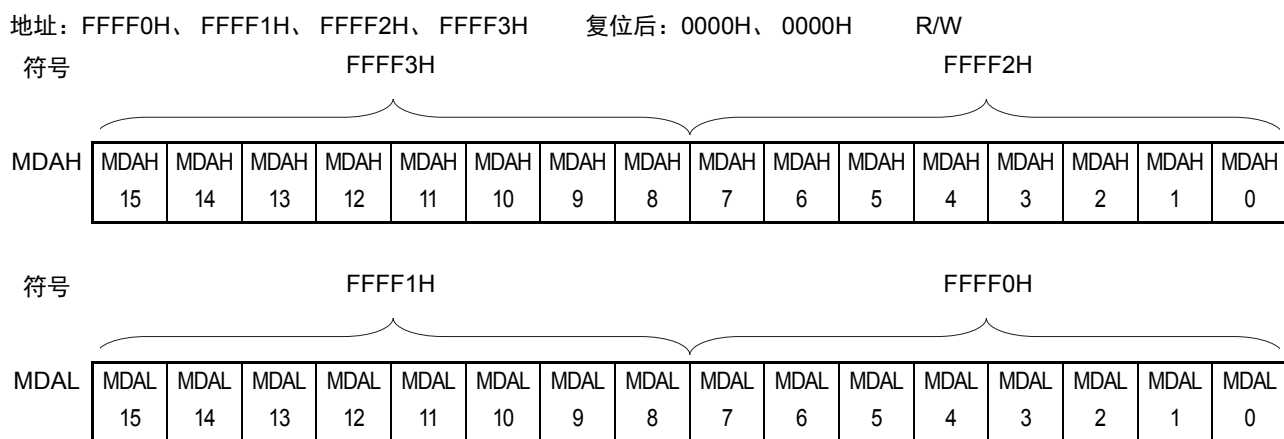
### 13.2.1 乘除数据寄存器 A (MDAH、MDAL)

MDAH 寄存器和 MDAL 寄存器设定用于乘除运算的值并且保存运算结果。在乘法运算模式或者乘加运算模式中，设定乘数和被乘数的数据；在除法运算模式中，设定被除数的数据。另外，在除法运算模式中，运算结果（商）保存在 MDAH 寄存器和 MDAL 寄存器。

通过 16 位操作指令设定 MDAH 寄存器和 MDAL 寄存器。

在产生复位信号后, 这些寄存器的值变为“0000H”。

图 13-2 乘除数据寄存器 A (MDAH、MDAL) 的格式



- 注意 1. 在除法运算过程中（乘除控制寄存器（MDUC）为“81H”或者“C1H”），不能改写 MDAH 寄存器和 MDAL 寄存器的值。否则，虽然进行运算，但是运算结果为不定值。
2. 在除法运算过程中（MDUC 寄存器为“81H”或者“C1H”），如果读 MDAH 寄存器和 MDAL 寄存器的值时，就不保证其读取值。
3. 在乘法运算模式（带符号）或者乘加运算模式（带符号）中，数据为 2 的补码。

运算时 MDAH 寄存器和 MDAL 寄存器的功能如下所示。

表 13-2 运算时 MDAH 寄存器和 MDAL 寄存器的功能

| 运算模式                       | 设定                                                     | 运算结果                                                           |
|----------------------------|--------------------------------------------------------|----------------------------------------------------------------|
| 乘法运算模式（无符号）<br>乘加运算模式（无符号） | MDAH：乘数（无符号）<br>MDAL：被乘数（无符号）                          | —                                                              |
| 乘法运算模式（带符号）<br>乘加运算模式（带符号） | MDAH：乘数（带符号）<br>MDAL：被乘数（带符号）                          | —                                                              |
| 除法运算模式（无符号）                | MDAH：被除数（无符号）<br>（高 16 位）<br>MDAL：被除数（无符号）<br>（低 16 位） | MDAH：除法运算结果（商）（无符号）<br>高 16 位<br>MDAL：除法运算结果（商）（无符号）<br>低 16 位 |

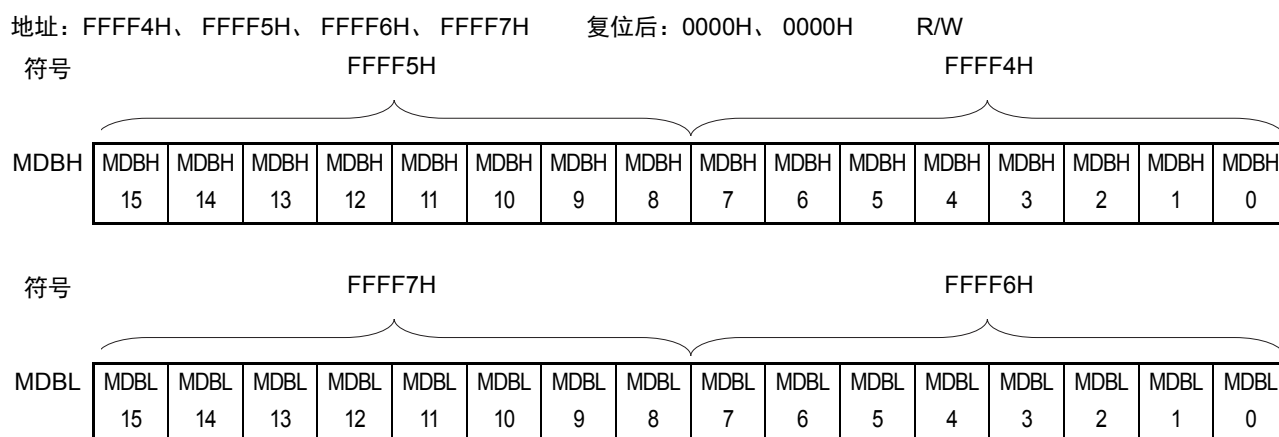
### 13.2.2 乘除数据寄存器 B（MDBL、MDBH）

MDBH 寄存器和 MDBL 寄存器设定用于乘除运算的值并且保存运算结果。在乘法运算模式或者乘加运算模式中，保存运算结果（积）；在除法运算模式中，设定除数的数据。

通过 16 位操作指令设定 MDBH 寄存器和 MDBL 寄存器。

在产生复位信号后，这些寄存器的值变为“0000H”。

图 13-3 乘除数据寄存器 B（MDBH、MDBL）的格式



- 注意 1. 在除法运算（乘除控制寄存器（MDUC）为“81H”或者“C1H”）或者乘加运算过程中，不能通过软件改写 MDBH 寄存器和 MDBL 寄存器的值。否则，运算结果为不定值。
2. 在除法运算模式中，不能将 MDBH 寄存器和 MDBL 寄存器置“0000H”。否则，运算结果为不定值。
3. 在乘法运算模式（带符号）或者乘加运算模式（带符号）中，数据为 2 的补码。

运算时 MDBH 寄存器和 MDBL 寄存器的功能如下所示。

表 13-3 运算时 MDBH 寄存器和 MDBL 寄存器的功能

| 运算模式                       | 设定                                                     | 运算结果                                                     |
|----------------------------|--------------------------------------------------------|----------------------------------------------------------|
| 乘法运算模式（无符号）<br>乘加运算模式（无符号） | —                                                      | MDBH: 乘法运算结果（积）（无符号）高 16 位<br>MDBL: 乘法运算结果（积）（无符号）低 16 位 |
| 乘法运算模式（带符号）<br>乘加运算模式（带符号） | —                                                      | MDBH: 乘法运算结果（积）（带符号）高 16 位<br>MDBL: 乘法运算结果（积）（带符号）低 16 位 |
| 除法运算模式（无符号）                | MDBH: 除数（无符号）<br>（高 16 位）<br>MDBL: 除数（无符号）<br>（低 16 位） | —                                                        |

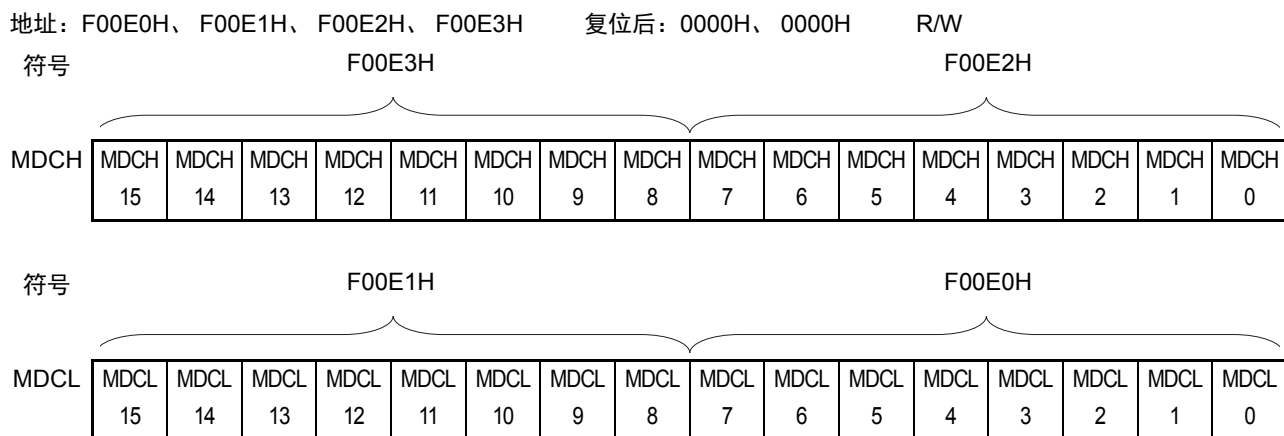
### 13.2.3 乘除数据寄存器 C (MDCL、MDCH)

MDCH 寄存器和 MDCL 寄存器在乘加运算模式中，保存累加结果；在除法运算模式中，保存运算结果的余数。在乘法运算模式中，不使用此寄存器。

通过 16 位操作指令设定 MDCH 寄存器和 MDCL 寄存器。

在产生复位信号后, 这些寄存器的值变为“0000H”。

图 13-4 乘除数据寄存器 C (MDCH、MDCL) 的格式



- 注意 1. 在除法运算过程中（乘除控制寄存器（MDUC）为“81H”或者“C1H”），如果读 MDCH 寄存器和 MDCL 寄存器的值，就不保证其读取值。
2. 在乘法运算过程中，不能通过软件改写 MDCH 寄存器和 MDCL 寄存器的值。否则，运算结果为不定值。
3. 在乘法运算模式（带符号）中，数据为 2 的补码。

表 13-4 运算时 MDCH 寄存器和 MDCL 寄存器的功能

| 运算模式                 | 设定                                                       | 运算结果                                                 |
|----------------------|----------------------------------------------------------|------------------------------------------------------|
| 乘法运算模式<br>(无符号或者带符号) | —                                                        | —                                                    |
| 乘加运算模式 (无符号)         | MDCH: 累加初始值 (无符号) (高 16 位)<br>MDCL: 累加初始值 (无符号) (低 16 位) | MDCH: 累加值 (无符号) (高 16 位)<br>MDCL: 累加值 (无符号) (低 16 位) |
| 乘加运算模式 (带符号)         | MDCH: 累加初始值 (带符号) (高 16 位)<br>MDCL: 累加初始值 (带符号) (低 16 位) | MDCH: 累加值 (带符号) (高 16 位)<br>MDCL: 累加值 (带符号) (低 16 位) |
| 除法运算模式 (无符号)         | —                                                        | MDCH: 余数 (无符号) (高 16 位)<br>MDCL: 余数 (无符号) (低 16 位)   |

在乘法运算和除法运算时的寄存器结构如下所示。

- 乘法运算时的寄存器结构

$\begin{array}{ccc} \text{<乘数A>} & \text{<乘数B>} & \text{<积>} \\ \text{MDAL (bit15~0)} \times \text{MDAH (bit15~0)} & = & [\text{MDBH (bit15~0)}, \text{MDBL (bit15~0)}] \end{array}$

- 乘加运算时的寄存器结构

$\begin{array}{ccc} \text{<乘数A>} & \text{<乘数B>} & \text{<累加值>} \\ \text{MDAL (bit15~0)} \times \text{MDAH (bit15~0)} + \text{MDC (bit31~0)} & = & \\ \text{<累加结果>} & & \\ [\text{MDCH (bit15~0)}, \text{MDCL (bit15~0)}] & & \\ (\text{MDBH (bit15~0)} \text{ 和 } \text{MDBL (bit15~0)}) & \text{保存乘法运算结果} & \end{array}$

- 除法运算时的寄存器结构

$\begin{array}{ccc} \text{<被除数>} & & \text{<除数>} \\ [\text{MDAH (bit15~0)}, \text{MDAL (bit15~0)}] \div [\text{MDBH (bit15~0)}, \text{MDBL (bit15~0)}] & = & \\ \text{<商>} & & \text{<余数>} \\ [\text{MDAH (bit15~0)}, \text{MDAL (bit15~0)}] \dots [\text{MDCH (bit15~0)}, \text{MDCL (bit15~0)}] & & \end{array}$



### 13.3 乘除器和乘加器的控制寄存器

通过乘除控制寄存器（MDUC）来控制乘除器和乘加器。

#### 13.3.1 乘除控制寄存器（MDUC）

MDUC 寄存器是控制乘除器和乘加器运算的 8 位寄存器。

通过 1 位或者 8 位存储器操作指令设定 MDUC 寄存器。

乘加运算结果（累加值）的上溢标志（MACOF）和符号标志（MACSF）为只读标志。

在产生复位信号后，此寄存器的值变为“00H”。

图 13-5 乘除控制寄存器（MDUC）的格式

|            |          |         |   |   |      |       |       |       |
|------------|----------|---------|---|---|------|-------|-------|-------|
| 地址: F00E8H | 复位后: 00H | R/W 注 1 |   |   |      |       |       |       |
| 符号         | 7        | 6       | 5 | 4 | 3    | 2     | 1     | 0     |
| MDUC       | DIVMODE  | MACMODE | 0 | 0 | MDSM | MACOF | MACSF | DIVST |

| DIVMODE | MACMODE | MDSM | 运算模式的选择                        |
|---------|---------|------|--------------------------------|
| 0       | 0       | 0    | 乘法运算模式（无符号）（默认）                |
| 0       | 0       | 1    | 乘法运算模式（带符号）                    |
| 0       | 1       | 0    | 乘加运算模式（无符号）                    |
| 0       | 1       | 1    | 乘加运算模式（带符号）                    |
| 1       | 0       | 0    | 除法运算模式（无符号）、发生除法运算结束中断（INTMD）  |
| 1       | 1       | 0    | 除法运算模式（无符号）、不发生除法运算结束中断（INTMD） |
| 以上以外    |         |      | 禁止设定。                          |

| MACOF | 乘加运算结果（累加值）的上溢标志 |
|-------|------------------|
| 0     | 没有发生上溢。          |
| 1     | 发生上溢。            |

[ 置位条件 ]

- 乘加运算模式（无符号）  
当累加值超出 00000000h ~ FFFFFFFFh 的范围时
- 乘加运算模式（带符号）  
当正累加值与正积之和超过 7FFFFFFFh 而结果为负时  
当负累加值与负积之和超过 80000000h 而结果为正时

| MACSF | 乘加结果（累加值）的符号标志 |
|-------|----------------|
| 0     | 累加值为正。         |
| 1     | 累加值为负。         |

乘加运算模式（无符号）：总是“0”。  
乘加运算模式（带符号）：表示累加值的符号位。

| DIVST 注 2 | 除法运算的开始 / 停止     |
|-----------|------------------|
| 0         | 除法运算处理结束。        |
| 1         | 开始除法运算 / 正在除法运算。 |

注 1. bit1 和 bit2 为只读位。

2. 只有在除法运算模式中才能将 DIVST 位置“1”。在除法运算模式中，如果将 DIVST 位置“1”，就开始除法运算。在运算结束后，自动将 DIVST 位清“0”。在乘法运算模式中，通过给乘除数据寄存器 A（MDAH、MDAL）设定乘数和被乘数，自动开始运算。

注意 1. 在运算过程中（DIVST 位为“1”），不能改写 DIVMODE 位和 MDSM 位。否则，运算结果为不定值。

2. 在除法运算过程中（DIVST 位为“1”），不能通过软件将 DIVST 位清“0”。

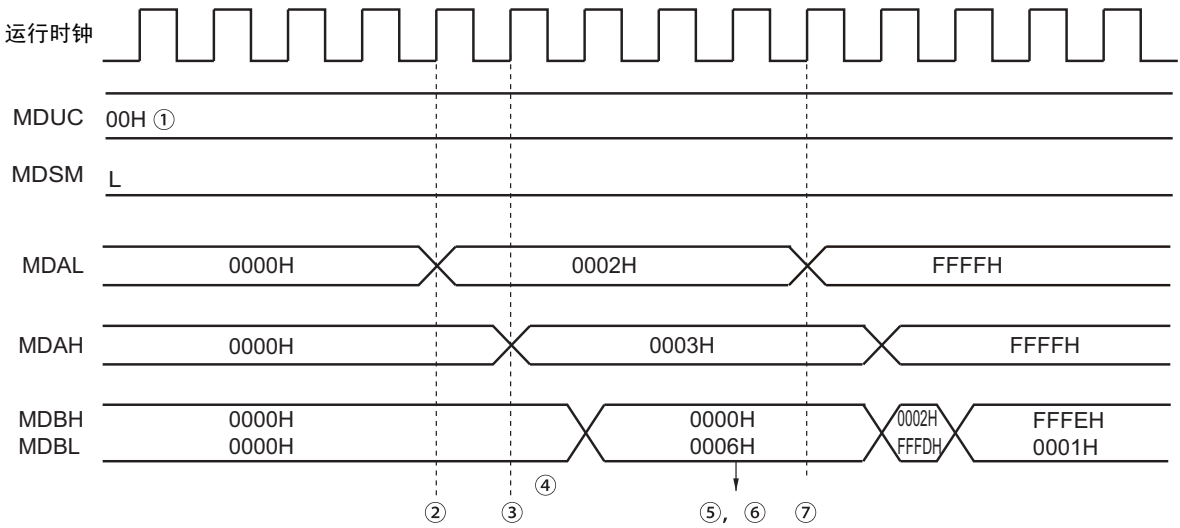
13.4 乘除器和乘加器的运算

13.4.1 乘法运算（无符号）

- 初始设定
  - ① 将乘除控制寄存器（MDUC）置“00H”。
  - ② 给乘除数据寄存器 A（L）（MDAL）设定被乘数。
  - ③ 给乘除数据寄存器 A（H）（MDAH）设定乘数。  
（②和③的设定顺序不分先后。如果给MDAH寄存器和MDAL寄存器设定乘数和被乘数，就自动开始乘法运算）
- 运算处理
  - ④ 至少等待1个时钟。运算在1个时钟内完成。
- 运算结束
  - ⑤ 从乘除数据寄存器 B（L）（MDBL）读积（低16位）。
  - ⑥ 从乘除数据寄存器 B（H）（MDBH）读积（高16位）。  
（⑤和⑥的读取顺序不分先后）
- 下次运算
  - ⑦ 如果要更改运算模式，必须从各运算步骤的初始设定开始执行。  
如果继续使用相同运算模式，可省略①和②的设定。

备注 步骤①～⑦对应图 13-6 中的①～⑦。

图 13-6 乘法运算（无符号）的时序图（2×3=6）



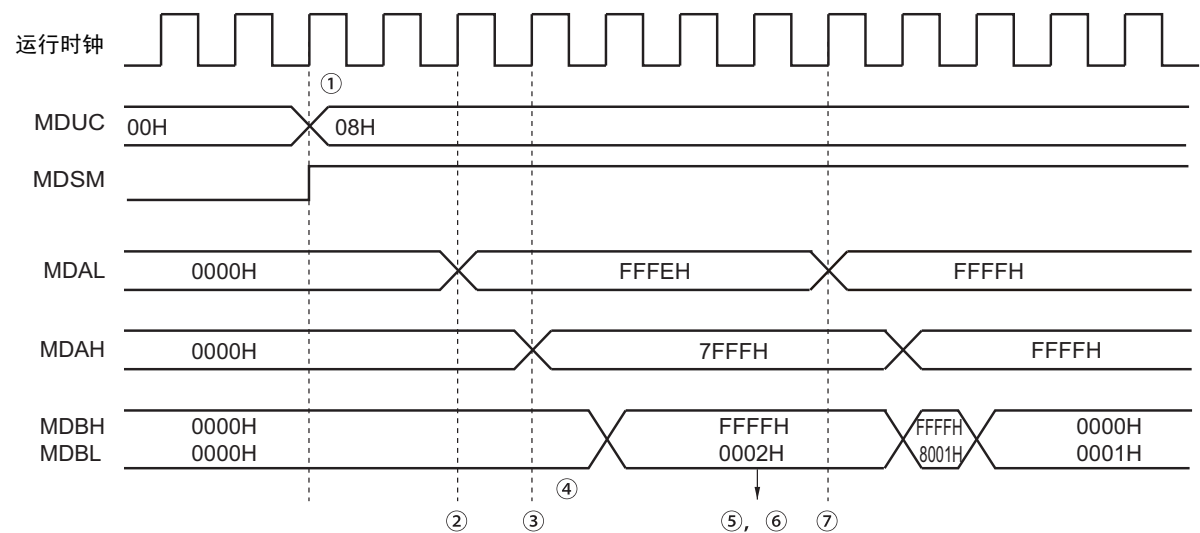
13.4.2 乘法运算（带符号）

- 初始设定
  - ① 将乘除控制寄存器（MDUC）置“08H”。
  - ② 给乘除数据寄存器 A（L）（MDAL）设定被乘数。
  - ③ 给乘除数据寄存器 A（H）（MDAH）设定乘数。  
（②和③的设定顺序不分先后。如果给MDAH寄存器和MDAL寄存器设定乘数和被乘数，就自动开始乘法运算）
- 运算处理
  - ④ 至少等待1个时钟。运算在1个时钟内完成。
- 运算结束
  - ⑤ 从乘除数据寄存器 B（L）（MDBL）读积（低16位）。
  - ⑥ 从乘除数据寄存器 B（H）（MDBH）读积（高16位）。  
（⑤和⑥的读取顺序不分先后）
- 下次运算
  - ⑦ 如果要更改运算模式，必须从各运算步骤的初始设定开始执行。  
如果继续使用相同运算模式，可省略①和②的设定。

注意 在乘法运算模式（带符号）中，数据为 2 的补码。

备注 步骤①~⑦对应图 13-7 中的①~⑦。

图 13-7 乘法运算（带符号）的时序图（-2×32767=-65534）



### 13.4.3 乘加运算（无符号）

- 初始设定
    - ① 将乘除控制寄存器（MDUC）置“40H”。
    - ② 给乘除数据寄存器C（H）（MDCH）设定累加初始值的高16位。
    - ③ 给乘除数据寄存器C（L）（MDCL）设定累加初始值的低16位。
    - ④ 给乘除数据寄存器A（L）（MDAL）设定被乘数。
    - ⑤ 给乘除数据寄存器A（H）（MDAH）设定乘数。

（②、③和④的设定顺序不分先后。如果给⑤的MDAH寄存器设定乘数，就自动开始乘法运算）
  - 运算处理
    - ⑥ 乘法运算在1个时钟内完成。

（乘法结果保存在乘除数据寄存器B（L）（MDBL）和乘除数据寄存器B（H）（MDBH））

  - ⑦ 在⑥之后，还需要1个时钟完成乘加运算（在初始设定结束（⑤）后，至少等待2个时钟）。
- 运算结束
  - ⑧ 从乘除数据寄存器C（L）（MDCL）读累加值（低16位）。
  - ⑨ 从乘除数据寄存器C（H）（MDCH）读累加值（高16位）。

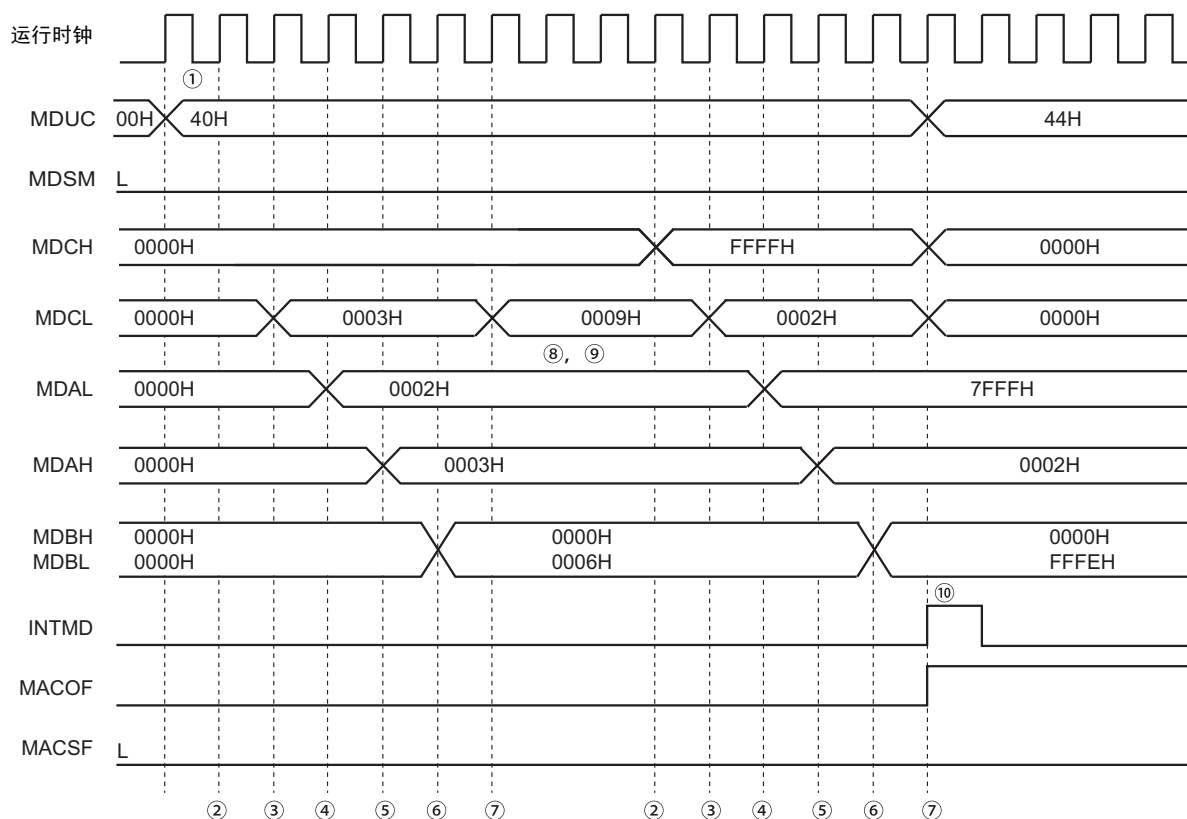
（⑧和⑨的读取顺序不分先后）

（⑩当乘加运算的结果发生上溢时，将MACOF位置“1”并且产生INTMD信号）
- 下次运算
  - ⑪ 如果要更改运算模式，必须从各运算步骤的初始设定开始执行。

如果继续使用相同运算模式，可省略①～④的设定。

备注 步骤①～⑩对应图 13-8 中的①～⑩。

图 13-8 乘加运算（无符号）的时序图  
 $(2 \times 3 + 3 = 9 \rightarrow 32767 \times 2 + 4294901762 = 0 \text{ (发生上溢)})$



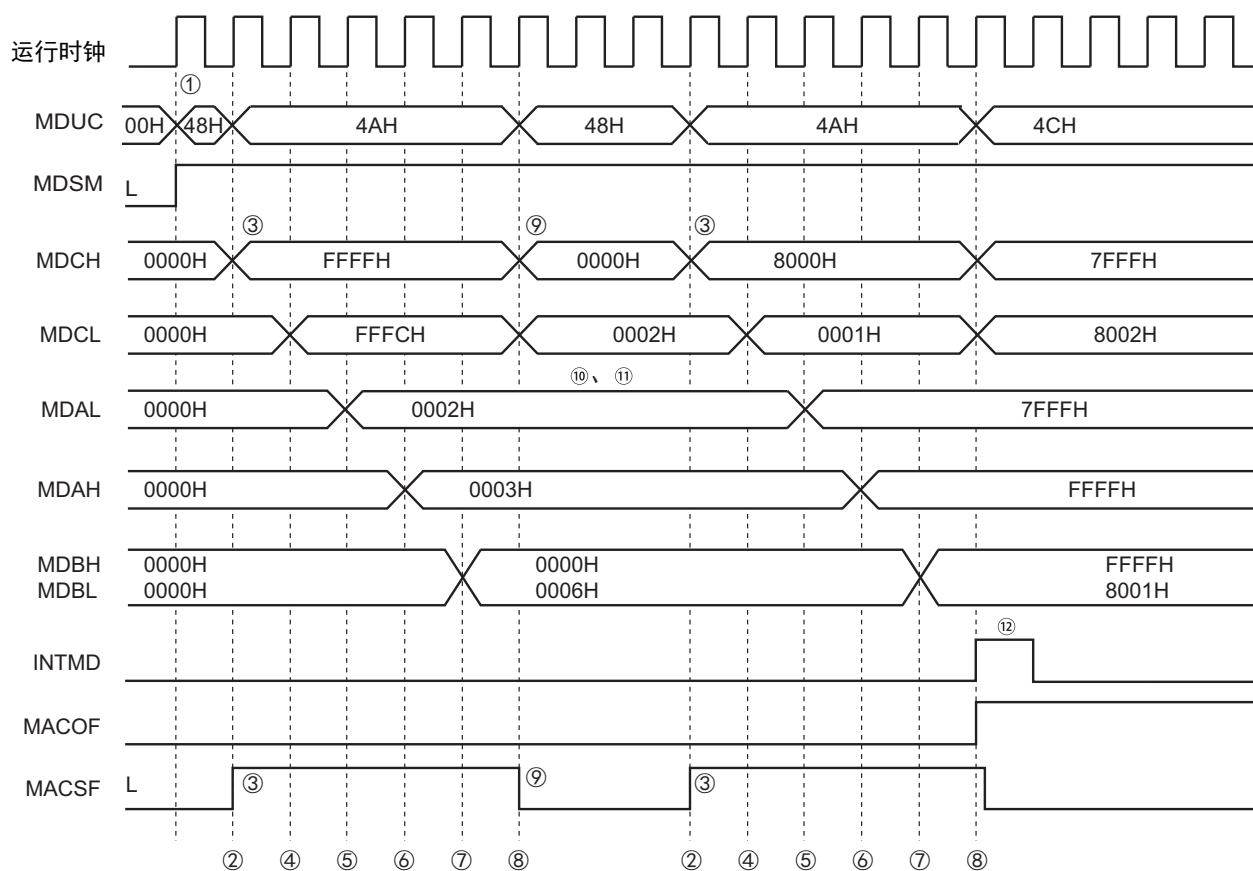
#### 13.4.4 乘加运算（带符号）

- 初始设定
  - ① 将乘除控制寄存器（MDUC）置“48H”。
  - ② 给乘除数据寄存器C（H）（MDCH）设定累加初始值的高16位。  
（③ 当MDCH寄存器的累加值为负值时，将MACSF位置“1”）
  - ④ 给乘除数据寄存器C（L）（MDCL）设定累加初始值的低16位。
  - ⑤ 给乘除数据寄存器A（L）（MDAL）设定被乘数。
  - ⑥ 给乘除数据寄存器A（H）（MDAH）设定乘数。  
（②、④和⑤的设定顺序不分先后。如果给⑥的MDAH寄存器设定乘数，就自动开始乘法运算）
- 运算处理
  - ⑦ 乘法运算在1个时钟内完成。  
（乘法结果保存在乘除数据寄存器B（L）（MDBL）和乘除数据寄存器B（H）（MDBH））
  - ⑧ 在⑦之后，还需要1个时钟完成乘加运算（在初始设定结束（⑥）后，至少等待2个时钟）。
- 运算结束
  - ⑨ 当保存在MDCL寄存器和MDCH寄存器中的累加值为正值时，将MACSF位清“0”。
  - ⑩ 从MDCL寄存器读累加值（低16位）。
  - ⑪ 从MDCH寄存器读累加值（高16位）。  
（⑩和⑪的读取顺序不分先后）
  - ⑫ 当乘加运算的结果发生上溢时，将MACOF位置“1”并且产生INTMD信号）
- 下次运算
  - ⑬ 如果要更改运算模式，必须从各运算步骤的初始设定开始执行。  
如果继续使用相同运算模式，可省略①～⑤的设定。

**注意** 在乘加运算模式（带符号）中，数据为2的补码。

**备注** 步骤①～⑫对应图 13-9 中的①～⑫。

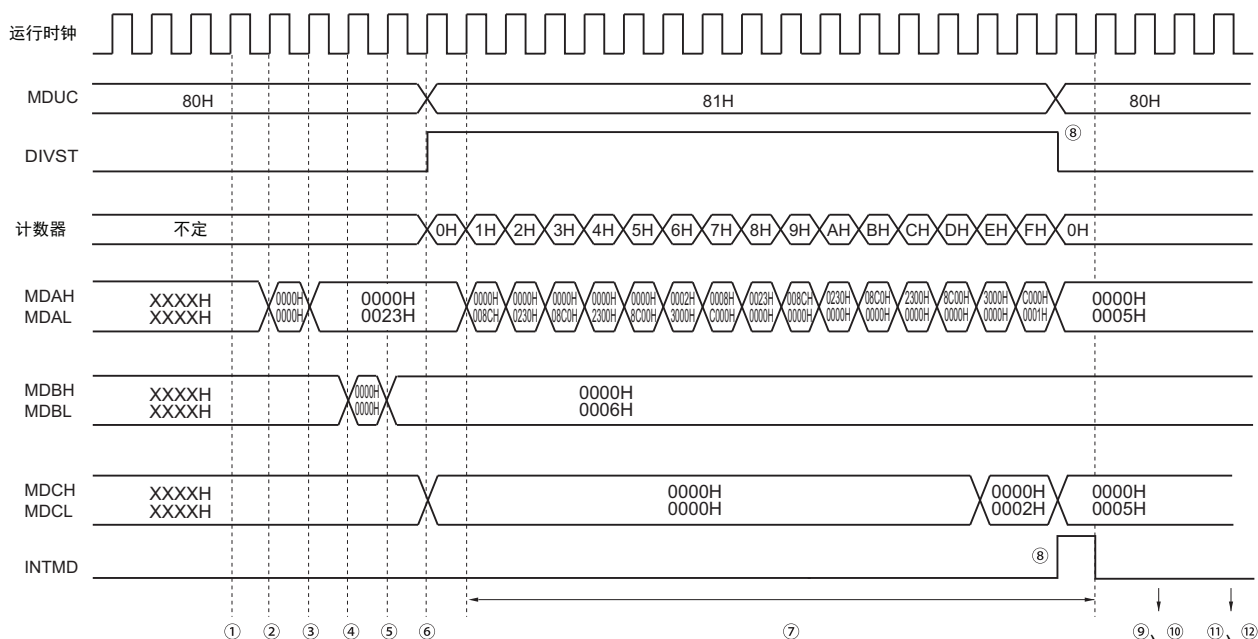
图 13-9 乘加运算（带符号）的时序图  
 $(2 \times 3 + (-4)) = 2 \rightarrow 32767 \times (-1) + (-2147483647) = 2147450882$ （发生上溢）



### 13.4.5 除法运算

- 初始设定
  - ① 将乘除控制寄存器（MDUC）置“80H”。
  - ② 给乘除数据寄存器A（H）（MDAH）设定被除数（高16位）。
  - ③ 给乘除数据寄存器A（L）（MDAL）设定被除数（低16位）。
  - ④ 给乘除数据寄存器B（H）（MDBH）设定除数（高16位）。
  - ⑤ 给乘除数据寄存器B（L）（MDBL）设定除数（低16位）。
  - ⑥ 将MDUC寄存器的bit0（DIVST）置“1”。  
（②～⑤的顺序不分先后）
- 运算处理
  - ⑦ 如果完成以下某种处理，就结束运算。
    - 至少等待16个时钟（运算在16个时钟内完成）。
    - 确认DIVST位被清除。  
（在运算过程中，不保证MDBL、MDBH、MDCL、MDCH寄存器的读取值）
- 运算结束
  - ⑧ 将DIVST位清“0”并且结束运算。此时，如果是MACMODE=0的运算，就产生中断请求信号（INTMD）。
  - ⑨ 从MDAL寄存器读商（低16位）。
  - ⑩ 从MDAH寄存器读商（高16位）。
  - ⑪ 从乘除数据寄存器C（L）（MDCL）读余数（低16位）。
  - ⑫ 从乘除数据寄存器C（H）（MDCH）读余数（高16位）。  
（⑨～⑫的顺序不分先后）
- 下次运算
  - ⑬ 如果要更改运算模式，必须从各运算步骤的初始设定开始执行。  
如果继续使用相同运算模式，可省略①～⑤的设定。

备注 步骤①~⑫对应图 13-10 中的①~⑫。

图 13-10 除法运算的时序图 ( $35 \div 6 = 5$  余数 5)



## 第 14 章 DMA 控制器

RL78/G12 的 R5F102 产品内置一个 DMA（Direct Memory Access）控制器。

能在支持 DMA 外围硬件的 SFR 和内部 RAM 之间不经过 CPU 而自动传送数据。

因为能在进行通常的 CPU 内部运算和数据传送的同时进行 SFR 和内部 RAM 之间的传送，所以能进行大容量数据的处理，并且还能实现通过通信、定时器和 A/D 进行的实时控制。

### 14.1 DMA 控制器的功能

- DMA 通道个数：2 个通道（只限于 R5F102 产品）
- 传送单位：8 位或者 16 位
- 最大传送单位：1024 次
- 传送类型：2 个周期传送（通过 2 个时钟进行一次传送并且在传送期间 CPU 停止运行）
- 传送模式：单次传送模式
- 传送请求：选择以下外围硬件中断。
  - A/D 转换器
  - 串行接口（CSI00、CSI01、CSI11、CSI20、UART0～UART2）
  - 定时器（通道 0、1、2、3）
- 传送对象：SFR 和内部 RAM 之间的传送

使用 DMA 功能的例子如下所示：

- 串行接口的连续传送
- A/D 转换结果的连续取得
- 固定时间的 A/D 转换结果的取得
- 固定时间的端口值的取得

## 14.2 DMA 控制器的结构

DMA 控制器由以下硬件构成。

表 14-1 DMA 控制器的结构

| 项目    | 结构                                                                                                                     |
|-------|------------------------------------------------------------------------------------------------------------------------|
| 地址寄存器 | <ul style="list-style-type: none"> <li>DMA SFR 地址寄存器 0、1 (DSA0、DSA1)</li> <li>DMA RAM 地址寄存器 0、1 (DRA0、DRA1)</li> </ul> |
| 计数寄存器 | <ul style="list-style-type: none"> <li>DMA 字节计数寄存器 0、1 (DBC0、DBC1)</li> </ul>                                          |
| 控制寄存器 | <ul style="list-style-type: none"> <li>DMA 模式控制寄存器 0、1 (DMC0、DMC1)</li> <li>DMA 运行控制寄存器 0、1 (DRC0、DRC1)</li> </ul>     |

### 14.2.1 DMA SFR 地址寄存器 n (DSAn)

这是设定 SFR 地址的 8 位寄存器，SFR 地址是 DMA 通道 n 的传送源或者传送目标。

必须设定 SFR 地址 FFF00H ~ FFFFFH 的低 8 位。

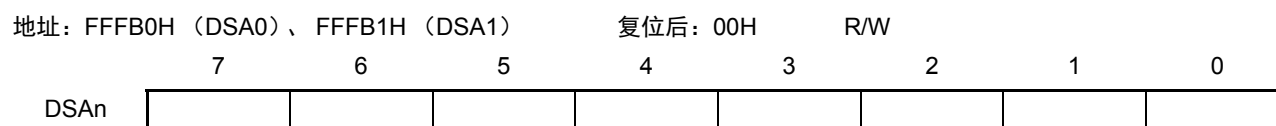
此寄存器为固定值而不会自动递增。

在 16 位传送模式中，忽略最低位而作为偶数地址处理。

能以 8 位为单位读写 DSAn 寄存器，但是不能在 DMA 传送过程中写此寄存器。

在产生复位信号后，此寄存器的值变为“00H”。

图 14-1 DMA SFR 地址寄存器 n (DSAn) 的格式



备注 n: DMA 通道号 (n=0、1)

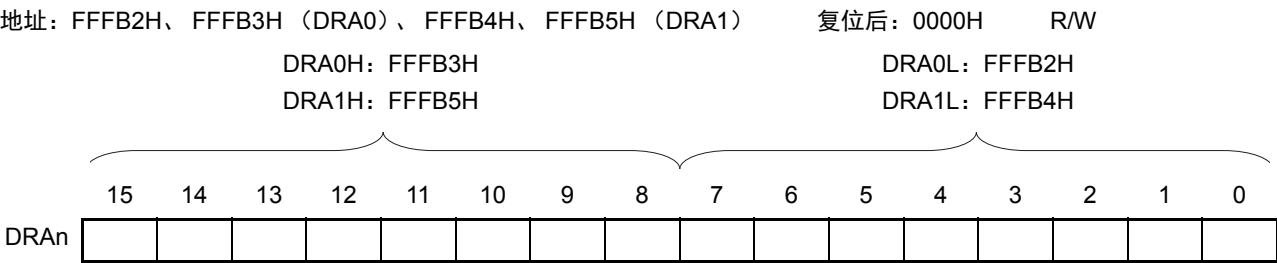
14.2.2 DMA RAM 地址寄存器 n（DRAn）

这是设定 RAM 地址的 16 位寄存器，RAM 地址是 DMA 通道 n 的传送源或者传送目标。  
能设定通用寄存器以外的内部 RAM 区（参照表 14-2）的地址。  
必须设定 RAM 地址的低 16 位。

如果开始 DMA 传送，此寄存器就自动递增。在 8 位传送模式中增 1；在 16 位传送模式中增 2。如果从此 DRAn 寄存器的设定地址开始传送到最后地址，DMA 传送就停止运行。此时，在 8 位传送模式中，DRAn 寄存器为最后地址 +1；在 16 位传送模式中，DRAn 寄存器为最后地址 +2。

在 16 位传送模式中，忽略最低位而作为偶数地址处理。  
能以 8 位或者 16 位为单位读写 DRAn 寄存器，但是不能在 DMA 传送过程中写此寄存器。  
在产生复位信号后，此寄存器的值变为“0000H”。

图 14-2 DMA RAM 地址寄存器 n（DRAn）的格式



备注    n: DMA 通道号（n=0、1）

表 14-2 通用寄存器以外的内部 RAM 区

| 产品                           | 内部 RAM 区                  |
|------------------------------|---------------------------|
| R5F10x66                     | 256×8 位（FFE00H ~ FFEDFH）  |
| R5F10x67, R5F10x77, R5F10xA7 | 512×8 位（FFD00H ~ FFEDFH）  |
| R5F10x68, R5F10x78, R5F10xA8 | 768×8 位（FFC00H ~ FFEDFH）  |
| R5F10x69, R5F10x79, R5F10xA9 | 1024×8 位（FFB00H ~ FFEDFH） |
| R5F10x6A, R5F10x7A           | 1536×8 位（FF900H ~ FFEDFH） |
| R5F10xAA                     | 2048×8 位（FF700H ~ FFEDFH） |

(x=2、3)

### 14.2.3 DMA 字节计数寄存器 n (DBCn)

这是设定 DMA 通道 n 传送次数的 10 位寄存器。必须在 DMA 传送前给此 DBCn 寄存器设定传送次数（最多 1024 次）。

每进行一次 DMA 传送，此寄存器就自动递减。在 DMA 传送过程中，能通过读此 DBCn 寄存器获得剩余的传送次数。

能以 8 位或者 16 位为单位读写 DBCn 寄存器，但是不能在 DMA 传送过程中写此寄存器。

在产生复位信号后，此寄存器的值变为“0000H”。

图 14-3 DMA 字节计数寄存器 n (DBCn) 的格式

地址：FFFB6H、FFFB7H (DBC0)、FFFB8H、FFFB9H (DBC1)

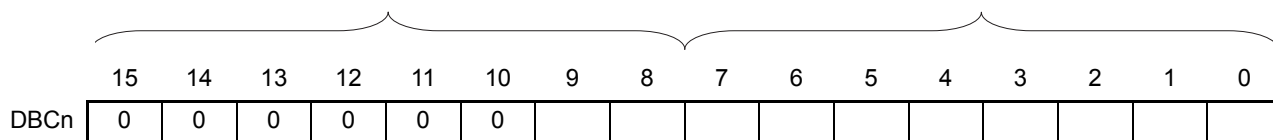
复位后：0000H R/W

DBC0H: FFFB7H

DBC0L: FFFB6H

DBC1H: FFFB9H

DBC1L: FFFB8H



| DBCn[9:0] | 传送次数的设定 (写 DBCn) | 剩余的传送次数 (读 DBCn)        |
|-----------|------------------|-------------------------|
| 000H      | 1024 次           | 传送结束或者等待 1024 次的 DMA 传送 |
| 001H      | 1 次              | 等待剩余的 1 次 DMA 传送        |
| 002H      | 2 次              | 等待剩余的 2 次 DMA 传送        |
| 003H      | 3 次              | 等待剩余的 3 次 DMA 传送        |
| ⋮         | ⋮                | ⋮                       |
| 3FEH      | 1022 次           | 等待剩余的 1022 次 DMA 传送     |
| 3FFH      | 1023 次           | 等待剩余的 1023 次 DMA 传送     |

注意 1. 必须将 bit15 ~ 10 置“0”。

2. 如果指定通用寄存器或者因连续传送而超过内部 RAM 空间，就读写通用寄存器或者 SFR 空间，导致数据的破坏。必须将传送次数设定在内部 RAM 空间范围内。

备注 n: DMA 通道号 (n=0、1)

### 14.3 DMA 控制器的控制寄存器

DMA 控制器由以下 2 个寄存器控制。

- DMA 模式控制寄存器 n (DMCn)
- DMA 运行控制寄存器 n (DRCn)

备注 n: DMA 通道号 (n=0、1)

#### 14.3.1 DMA 模式控制寄存器 n (DMCn)

DMCn 寄存器设定 DMA 通道 n 的传送模式，选择传送方向、数据宽度、保留设定和启动源。bit7 (STGn) 为启动 DMA 的软件触发。

禁止在 DMA 运行过程中 (DSTn=1) 改写 DMCn 寄存器的 bit6、bit5 和 bit3 ~ 0。

通过 1 位或者 8 位存储器操作指令设定 DMCn 寄存器。

在产生复位信号后，此寄存器的值变为“00H”。

图 14-4 DMA 模式控制寄存器 n (DMCn) 的格式 (1/2)

地址: FFFBAH (DMC0)、FFFBH (DMC1)

复位后: 00H

R/W

|      |      |      |     |        |       |       |       |       |
|------|------|------|-----|--------|-------|-------|-------|-------|
| 符号   | 7    | 6    | 5   | 4      | 3     | 2     | 1     | 0     |
| DMCn | STGn | DRSn | DSn | DWAITn | IFCn3 | IFCn2 | IFCn1 | IFCn0 |

| STGn 注 1                                                         | DMA 传送开始的软件触发                    |
|------------------------------------------------------------------|----------------------------------|
| 0                                                                | 软件触发不运行。                         |
| 1                                                                | 在允许 DMA 运行 (DENn=1) 时，开始 DMA 传送。 |
| 在允许 DMA 运行 (DENn=1) 时，通过给 STGn 位写“1”进行一次 DMA 传送。<br>此位的读取值总是“0”。 |                                  |

| DRSn | DMA 传送方向的选择 |
|------|-------------|
| 0    | SFR→内部 RAM  |
| 1    | 内部 RAM→SFR  |

| DSn | DMA 传送数据长度的指定 |
|-----|---------------|
| 0   | 8 位           |
| 1   | 16 位          |

| DWAITn 注 2                                                                                    | DMA 传送的保留                   |
|-----------------------------------------------------------------------------------------------|-----------------------------|
| 0                                                                                             | 通过 DMA 启动请求进行 DMA 传送 (不保留)。 |
| 1                                                                                             | 即使接收到 DMA 启动请求也保留 DMA 传送。   |
| 能通过将 DWAITn 位的值从“1”变为“0”来开始被保留的 DMA 传送。<br>在将 DWAITn 位的值从“0”变为“1”后，实际上需要经过 2 个时钟，然后保留 DMA 传送。 |                             |

注 1. 与 IFCn3 ~ IFCn0 位的值无关，能使用软件触发 (STGn)。

2. 要在使用 2 个或者更多通道的 DMA 过程中保留 DMA 传送时，必须保留全部通道的 DMA 传送 (DWAIT0=DWAIT1=DWAIT2=DWAIT3=1)。

备注 n: DMA 通道号 (n=0、1)

图 14-4 DMA 模式控制寄存器 n (DMCn) 的格式 (2/2)

地址: FFFBAH (DMC0)、FFFBH (DMC1)      复位后: 00H      R/W

|      |      |      |     |        |       |       |       |       |
|------|------|------|-----|--------|-------|-------|-------|-------|
| 符号   | 7    | 6    | 5   | 4      | 3     | 2     | 1     | 0     |
| DMCn | STGn | DRSn | DSn | DWAITn | IFCn3 | IFCn2 | IFCn1 | IFCn0 |

| IFCn | IFCn | IFCn | IFCn | DMA 启动源的选择注     |                                           |
|------|------|------|------|-----------------|-------------------------------------------|
| 3    | 2    | 1    | 0    | 触发信号            | 触发内容                                      |
| 0    | 0    | 0    | 0    | —               | 禁止通过中断触发 DMA 传送。<br>(只能允许软件触发)            |
| 0    | 0    | 0    | 1    | INTAD           | A/D 转换结束中断                                |
| 0    | 0    | 1    | 0    | INTTM00         | 定时器通道 00 的计数结束或者捕捉中断                      |
| 0    | 0    | 1    | 1    | INTTM01         | 定时器通道 01 的计数结束或者捕捉中断                      |
| 0    | 1    | 0    | 0    | INTTM02         | 定时器通道 02 的计数结束或者捕捉中断                      |
| 0    | 1    | 0    | 1    | INTTM03         | 定时器通道 03 的计数结束或者捕捉中断                      |
| 0    | 1    | 1    | 0    | INTST0/INTCSI00 | UART0 发送的传送结束或者缓冲器空中断 /CSI00 传送结束或者缓冲器空中断 |
| 0    | 1    | 1    | 1    | INTSR0/INTCSI01 | UART0 接收的传送结束中断 /CSI01 传送结束或者缓冲器空中断       |
| 1    | 0    | 0    | 0    | INTST1          | UART1 发送的传送结束或者缓冲器空中断                     |
| 1    | 0    | 0    | 1    | INTSR1/INTCSI11 | UART1 接收的传送结束中断 /CSI11 传送结束或者缓冲器空中断       |
| 1    | 0    | 1    | 0    | INTST2/INTCSI20 | UART2 发送的传送结束或者缓冲器空中断 /CSI20 传送结束或者缓冲器空中断 |
| 1    | 0    | 1    | 1    | INTSR2          | UART2 接收的传送结束中断                           |
| 上述以外 |      |      |      | 禁止设定。           |                                           |

注      与 IFCn3 ~ IFCn0 位的值无关, 能使用软件触发 (STGn)。

备注    n: DMA 通道号 (n=0、1)

14.3.2 DMA 运行控制寄存器 n（DRCn）

DRCn 寄存器设定允许或者禁止 DMA 通道 n 的传送。  
禁止在 DMA 运行中（DSTn=1）改写 DRCn 寄存器的 bit7（DENn）。  
通过 1 位或者 8 位存储器操作指令设定 DRCn 寄存器。  
在产生复位信号后，此寄存器的值变为“00H”。

图 14-5 DMA 运行控制寄存器 n（DRCn）的格式

地址：FFFBCH（DRC0）、FFBDH（DRC1）

复位后：00H

R/W

|      |      |   |   |   |   |   |   |      |
|------|------|---|---|---|---|---|---|------|
| 符号   | 7    | 6 | 5 | 4 | 3 | 2 | 1 | 0    |
| DRCn | DENn | 0 | 0 | 0 | 0 | 0 | 0 | DSTn |

|      |                                |
|------|--------------------------------|
| DENn | DMA 运行允许标志                     |
| 0    | 禁止 DMA 通道 n 的运行（停止 DMA 的运行时钟）。 |
| 1    | 允许 DMA 通道 n 的运行。               |

在设定为允许 DMA 运行（DENn=1）后，通过将 DSTn 标志置“1”进入等待 DMA 触发的状态。

|      |                              |
|------|------------------------------|
| DSTn | DMA 传送模式标志                   |
| 0    | DMA 通道 n 的 DMA 传送结束。         |
| 1    | DMA 通道 n 的 DMA 传送没有结束（正在传送）。 |

在设定为允许 DMA 运行（DENn=1）后，通过将 DSTn 标志置“1”进入等待 DMA 触发的状态。

如果输入软件触发（STGn）或者输入由 IFCn3～IFCn0 位设定的启动源触发，就开始 DMA 传送。

此后，如果 DMA 传送结束，此标志就自动将清“0”。

要在 DMA 传送过程中强制结束传送时，给此标志写“0”。

注意 如果 DMA 传送结束，DSTn 标志就自动清“0”。  
因为只有在 DSTn 标志为“0”时才允许写 DENn 标志，所以当不等待 DMA 中断（INTDMA<sub>n</sub>）的发生而结束 DMA 传送时，必须在将 DSTn 标志置“0”后将 DENn 标志置“0”（有关详细内容，请参照“14.5.5 通过软件强制结束”）。

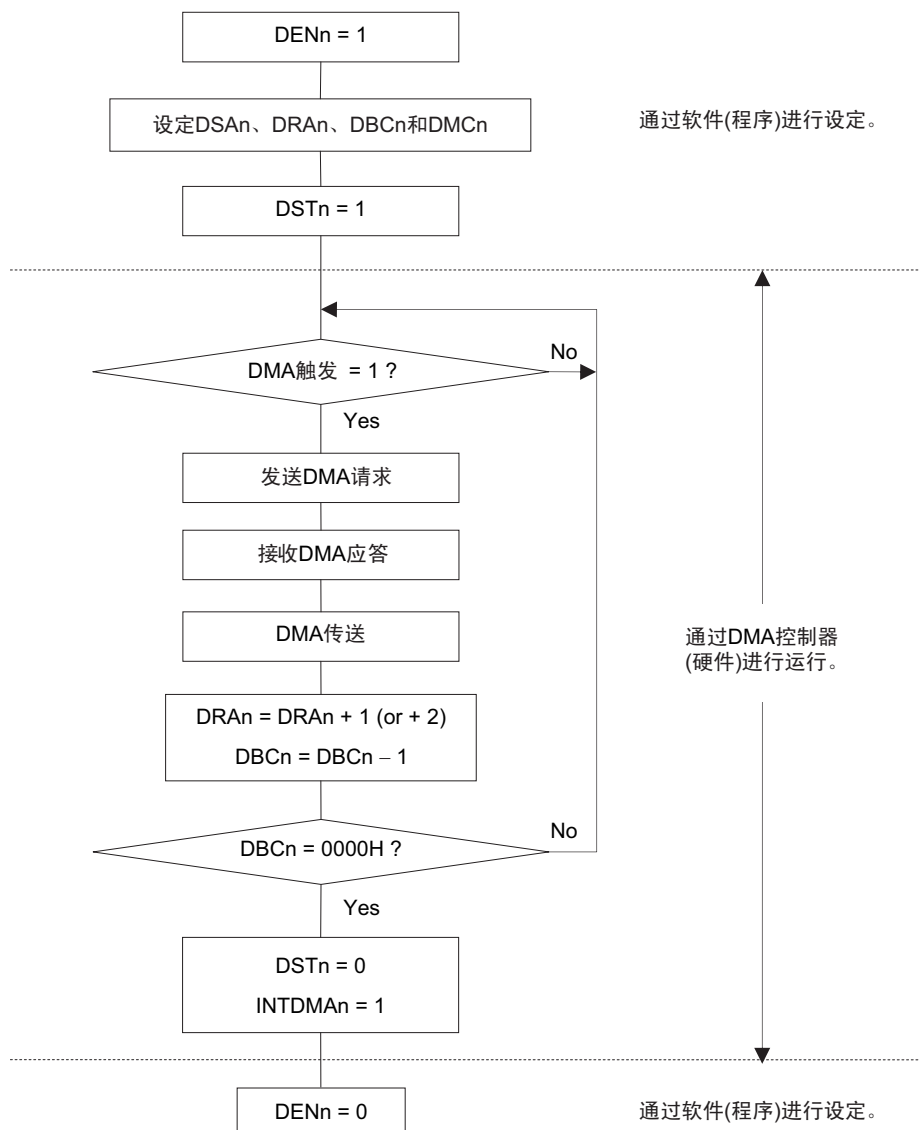
备注 n: DMA 通道号（n=0、1）

## 14.4 DMA 控制器的运行

### 14.4.1 运行步骤

- ① 通过将DENn位置“1”，使DMA控制器变为允许运行状态。必须在将DENn位置“1”后写其他寄存器。当通过8位操作指令进行写操作时，写“80H”。
- ② 给DMA SFR 地址寄存器n（DSAn）、DMA RAM 地址寄存器n（DRAn）、DMA 字节计数寄存器n（DBCn）和DMA 模式控制寄存器n（DMCn）设定DMA 传送的SFR地址、RAM地址、传送次数和传送模式。
- ③ 通过将DSTn位置“1”，使DMA变为等待触发的状态。当通过8位操作指令进行写操作时，写“81H”。
- ④ 如果输入软件触发（STGn）或者输入由IFCn3～IFCn0位设定的启动源触发，就开始DMA 传送。
- ⑤ 如果DBCn 寄存器设定的传送次数变为“0”，就完成传送并且产生中断请求（INTDMA n）而自动结束传送。
- ⑥ 此后，如果不使用DMA 控制器，就必须将DENn位置“0”，进入运行停止状态。

图 14-6 运行步骤



备注 n: DMA 通道号 (n=0、1)



### 14.4.2 传送模式

能通过设定 DMA 模式控制寄存器 n (DMCn) 的 bit6 和 bit5 (DRSn、DSn)，选择以下 4 种 DMA 传送模式。

| DRSn | DSn | DMA 传送模式                                 |
|------|-----|------------------------------------------|
| 0    | 0   | 从 1 字节数据的 SFR (固定地址) 到 RAM (地址递增 +1) 的传送 |
| 0    | 1   | 从 2 字节数据的 SFR (固定地址) 到 RAM (地址递增 +2) 的传送 |
| 1    | 0   | 从 1 字节数据的 RAM (地址递增 +1) 到 SFR (固定地址) 的传送 |
| 1    | 1   | 从 2 字节数据的 RAM (地址递增 +2) 到 SFR (固定地址) 的传送 |

通过这些传送模式，能利用串行接口最多连续传送 1024 字节的数据，并且能连续传送 A/D 转换结果的数据以及利用定时器以固定时间扫描端口的数据。

### 14.4.3 DMA 传送的结束

如果 DBCn 变为“00H”而完成 DMA 传送，DSTn 标志就自动清“0”，然后产生中断请求 (INTDMA<sub>n</sub>) 而结束传送。

如果为了强制结束 DMA 传送而将 DSTn 位清“0”，DMA 字节计数寄存器 n (DBCn) 和 DMA RAM 地址寄存器 n (DRAn) 就保持停止时的值。

当强制结束传送时，不产生中断请求 (INTDMA<sub>n</sub>)。

备注 n: DMA 通道号 (n=0、1)

## 14.5 DMA 控制器的设定例子

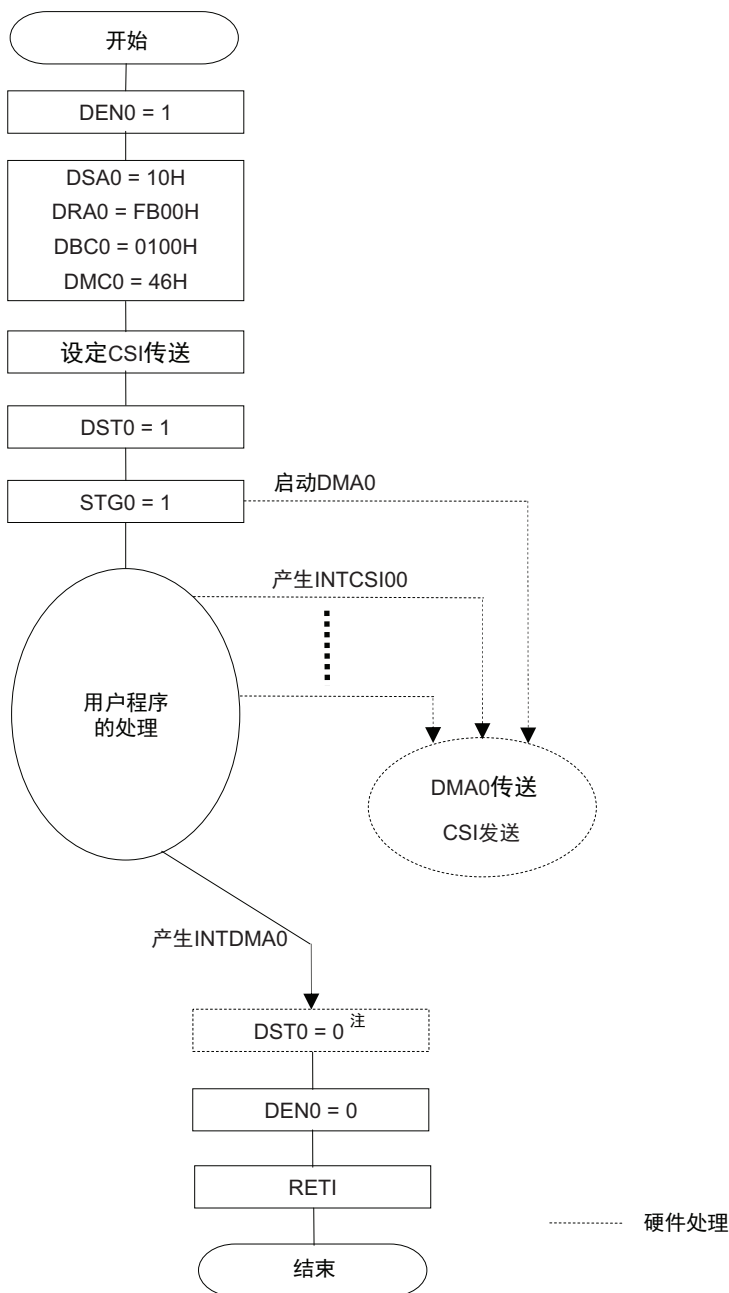
### 14.5.1 CSI 连续发送

CSI 连续发送的设定例子的流程图如下所示：

- CSI00 的连续发送（256 字节）
- DMA 传送使用 DMA 的通道 0。
- DMA 启动源：INTCSI00（软件触发（STG0）只限于最初的启动源）
- 通过 IFC03 ~ IFC00=0110B 指定 CSI00 的中断。
- 将 RAM 的 FFB00H ~ FFBFFH（256 字节）传送到 CSI 的数据寄存器（SIO00）的 FFF10H。

备注 IFC03 ~ IFC00：DMA 模式控制寄存器 0（DMC0）的 bit3 ~ 0

图 14-7 CSI 连续发送的设定例子



注 如果 DMA 传送结束，DST0 标志就自动清“0”。  
 因为只有在 DST0 标志为“0”时才允许写 DEN0 标志，所以当不等待 DMA0 中断（INTDMA0）的发生而结束 DMA 传送时，必须在将 DST0 标志置“0”后将 DEN0 标志置“0”（有关详细内容，请参照“14.5.5 通过软件强制结束”）。

在连续发送时，CSI 中断不能启动第一次触发。在此例子中，通过软件触发进行启动。

自动进行第二次及以后的 CSI 发送。

在给数据寄存器写完最后的发送数据时，产生 DMA 中断（INTDMA0）。

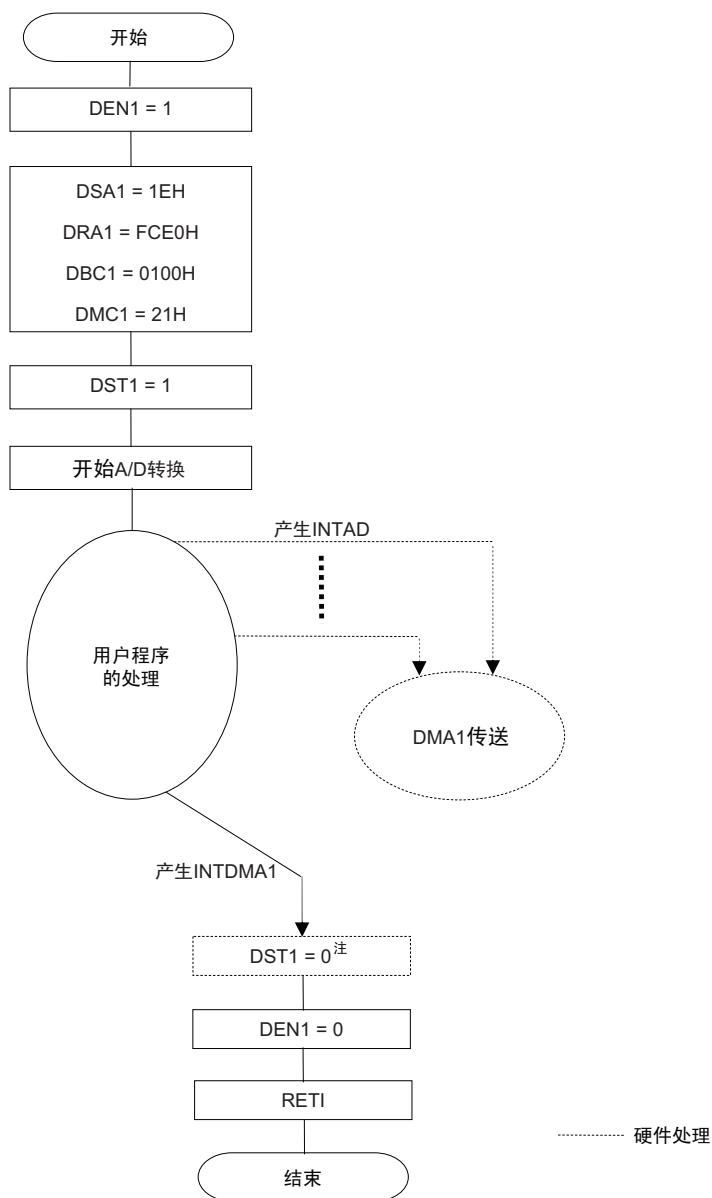
### 14.5.2 A/D 转换结果的连续读取

A/D 转换结果连续读取的设定例子的流程图如下所示：

- A/D 转换结果的连续读取
- DMA 传送使用 DMA 的通道 1。
- DMA 启动源：INTAD
- 通过 IFC13 ~ IFC10=0001B 指定 A/D 的中断
- 将 10 位 A/D 转换结果寄存器（ADCR）的 FFF1EH 和 FFF1FH（2 字节）传送到 RAM 的 FFCE0H ~ FFEDFH（512 字节）

备注 IFC13 ~ IFC10：DMA 模式控制寄存器 1（DMC1）的 bit3 ~ 0

图 14-8 A/D 转换结果连续读取的设定例子



注 如果 DMA 传送结束，DST1 标志就自动清“0”。

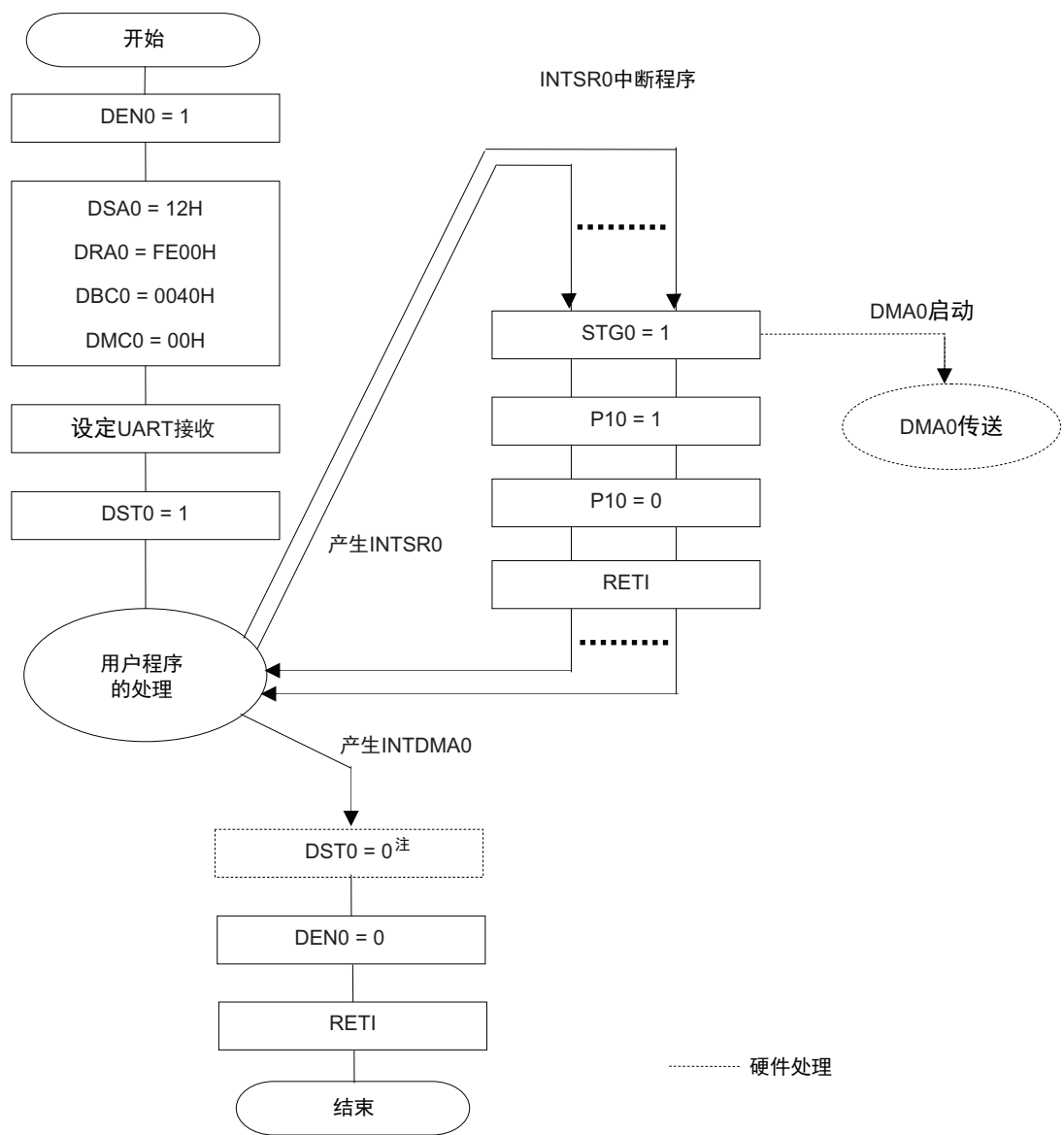
因为只有在 DST1 标志为“0”时才允许写 DEN1 标志，所以当不等待 DMA1 中断（INTDMA1）的发生而结束 DMA 传送时，必须在将 DST1 标志置“0”后将 DEN1 标志置“0”（有关详细内容，请参照“14.5.5 通过软件强制结束”）。

14.5.3 UART 连续接收 +ACK 发送

UART 连续接收 +ACK 发送的设定例子的流程图如下所示：

- UART0进行连续接收并且将接收结束的ACK输出到P10。
- DMA 传送使用DMA 的通道0。
- DMA 启动源：软件触发（禁止通过中断触发DMA 传送）
- 将UART接收数据寄存器0（RXD0）的FFF12H传送到RAM的FFE00H～FFE3FH（64字节）。

图 14-9 UART 连续接收 +ACK 发送的设定例子



注 如果 DMA 传送结束，DST0 标志就自动清“0”。  
因为只有在 DST0 标志为“0”时才允许写 DEN0 标志，所以当不等待 DMA0 中断（INTDMA0）的发生而结束 DMA 传送时，必须在将 DST0 标志置“0”后将 DEN0 标志置“0”（有关详细内容，请参照“14.5.5 通过软件强制结束”）。

备注 这是将软件触发用于 DMA 启动源的例子。  
如果不发送 ACK 而只进行 UART 的连续接收，就能将 UART 接收结束中断（INTSR0）设定为 DMA 启动源进行数据接收。

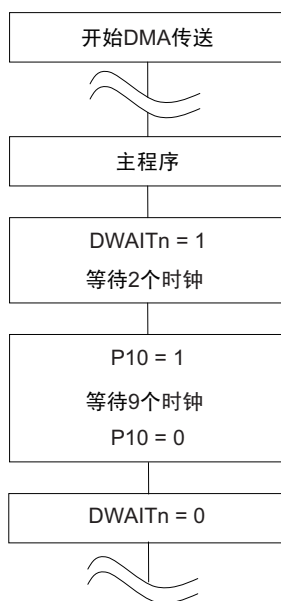
#### 14.5.4 通过 DWAITn 位保留 DMA 传送

如果开始 DMA 传送，就在指令执行过程中进行传送。因此，此时 CPU 停止运行并且延迟 2 个时钟。如果这种情况会影响设备系统的正常运行，就能通过将 DWAITn 位置“1”，保留 DMA 传送。对于在保留期间发生的传送触发所对应的 DMA 传送，在解除保留后执行该 DMA 传送。但是，各通道只能保留一个传送触发，因此同一个通道即使在保留期间发生了 2 次或者更多次的传送触发，在解除保留后也只执行一次 DMA 传送。

以 P10 引脚输出 10 个时钟（工作频率）宽度的脉冲为例，如果在中途开始 DMA 传送，就增加到 12 个时钟。此时，能通过将 DWAITn 位置“1”来保留 DMA 传送。

在将 DWAITn 位置“1”后需要经过 2 个时钟，然后保留 DMA 传送。

图 14-10 通过 DWAITn 位保留 DMA 传送的设置例子



**注意** 要在使用 2 个或者更多通道 DMA 的过程中保留 DMA 传送时，必须保留全部通道的 DMA 传送（DWAIT0=DWAIT1=DWAIT2=DWAIT3=1）。如果在保留其他通道的 DMA 传送期间执行一个通道的 DMA 传送，就可能无法保留其他通道的 DMA。

备注 1. n: DMA 通道号（n=0、1）

2. 1 个时钟：1/f<sub>CLK</sub>（f<sub>CLK</sub>: CPU 时钟）

### 14.5.5 通过软件强制结束

在通过软件将 DSTn 位置“0”后需要经过 2 个时钟，然后停止 DMA 传送并且 DSTn 位变为“0”。因此，当不等待 DMA 中断（INTDMA<sub>n</sub>）的发生而通过软件强制结束 DMA 传送时，必须进行以下某种处理。

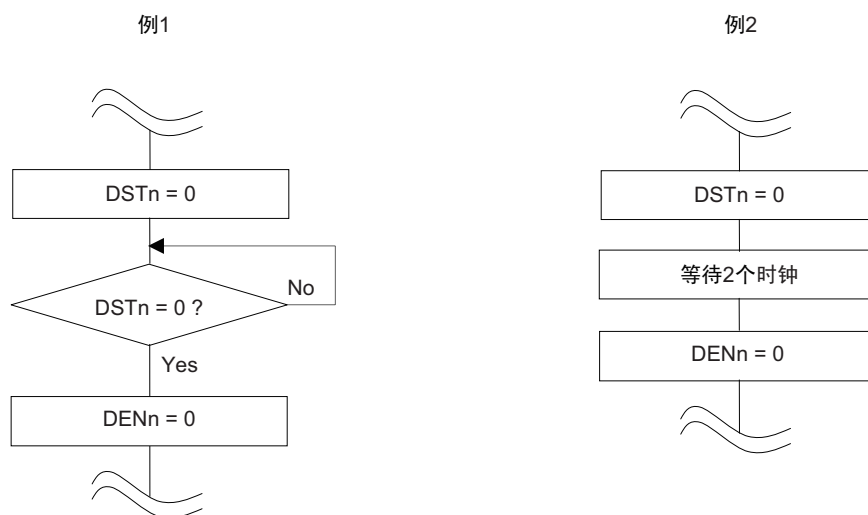
< 当使用 1 个通道的 DMA 时 >

- 在通过软件将 DSTn 位置“0”（当通过字节操作指令进行写操作时，DRCn=80H）后，通过轮询确认 DSTn 位已变为“0”，然后将 DENn 位置“0”（当通过字节操作指令进行写操作时，DRCn=00H）。
- 在通过软件将 DSTn 位置“0”（当通过字节操作指令进行写操作时，DRCn=80H）后经过 2 个时钟，然后将 DENn 位置“0”（当通过字节操作指令进行写操作时，DRCn=00H）。

< 当使用 2 个通道的 DMA 时 >

- 要在使用 2 个通道 DMA 的过程中通过软件强制结束 DMA 传送（DSTn=0）时，通过将所用两个通道的 DWAITn 位置“1”来保留 DMA 传送，然后将 DSTn 位清“0”。此后，通过将所用两个通道的 DWAITn 位清“0”来解除保留，然后将 DENn 位清“0”。

图 14-11 DMA 传送的强制结束 (1/2)



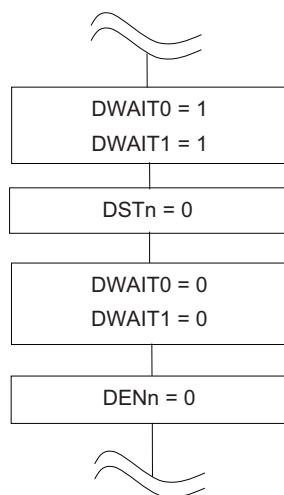
备注 1. n: DMA 通道号 (n=0、1)

2. 1 个时钟:  $1/f_{CLK}$  ( $f_{CLK}$ : CPU 时钟)

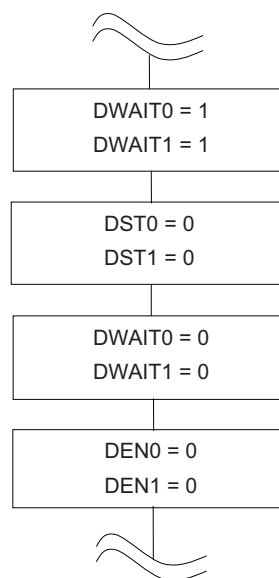
图 14-11 DMA 传送的强制结束 (2/2)

例3 2个通道都使用时

- 2个通道中的1个通道强制结束的步骤



- 2个通道都强制结束的步骤



**注意** 例 3 中，在将 DWAITn 位置“1”后不需要等待 2 个时钟。因为在从 DSTn 位清“0”到 DENn 位清“0”的期间已经至少经过了 2 个时钟，所以在将 DSTn 位清“0”后不需要等待 2 个时钟。

**备注 1.** n: DMA 通道号 (n=0、1)

2. 1 个时钟:  $1/f_{CLK}$  ( $f_{CLK}$ : CPU 时钟)



## 14.6 DMA 控制器的注意事项

### (1) DMA 的优先级

在 DMA 传送过程中，即使发生其他 DMA 通道的请求，也保留该通道的请求。在 DMA 传送结束后开始被保留的 DMA 传送。但是，当多个 DMA 请求同时发生时，优先级为 DMA 通道 0 > DMA 通道 1 > DMA 通道 2 > DMA 通道 3。

当 DMA 请求和中断请求同时发生时，优先 DMA 传送，然后执行中断处理。

### (2) DMA 应答时间

DMA 传送的应答时间如下所示。

表 14-3 DMA 传送的应答时间

|      | 最短时间  | 最长时间    |
|------|-------|---------|
| 应答时间 | 3 个时钟 | 10 个时钟注 |

注 当从内部 RAM 执行指令时，最长时间为 16 个时钟。

注意 1. 以上的应答时间不包括 DMA 传送的 2 个时钟。

2. 在执行 DMA 保留指令（参照 14.6(4)）时，各条件的最长应答时间加上在其条件下保留指令的执行时间。

3. 最长应答时间 +1 个时钟内的同一个通道的连续传送触发可能被忽视，因此不能设定。

备注 1 个时钟：1/f<sub>CLK</sub>（f<sub>CLK</sub>：CPU 时钟）

### (3) 待机模式中的运行

待机模式中的 DMA 控制器的运行如下所示。

表 14-4 待机模式中的 DMA 运行

| 状态      | DMA 运行                                                                  |
|---------|-------------------------------------------------------------------------|
| HALT 模式 | 通常运行                                                                    |
| STOP 模式 | 停止运行<br>当 DMA 传送和 STOP 指令发生竞争时，有可能无法正常进行 DMA 传送，因此必须在执行 STOP 指令前停止 DMA。 |

## (4) DMA 传送的保留

即使发生 DMA 请求，也会在紧随着以下指令之后保留 DMA 传送。

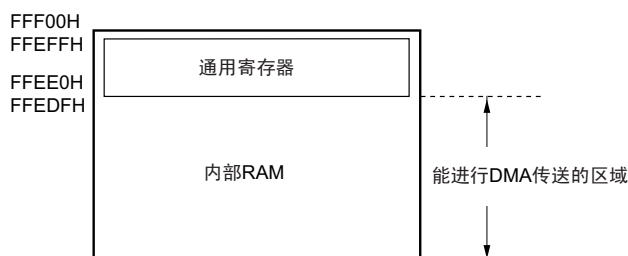
- CALL !addr16
- CALL \$!addr20
- CALL !!addr20
- CALL rp
- CALLT [addr5]
- BRK
- MOV PSW, #byte
- MOV PSW, A
- MOV1 PSW.bit, CY
- SET1 PSW.bit
- CLR1 PSW.bit
- POP PSW
- BTCLR PSW.bit, \$addr20
- EI
- DI
- IF0L、IF0H、IF1L、IF1H、IF2L、IF2H、IF3L、MK0L、MK0H、MK1L、MK1H、MK2L、MK2H、MK3L、PR00L、PR00H、PR01L、PR01H、PR02L、PR02H、PR03L、PR10L、PR10H、PR11L、PR11H、PR12L、PR12H和PR13L的各个寄存器的写指令
- 存取数据闪存的指令

## (5) 指定通用寄存器区内或者内部 RAM 区外的地址时的运行

在 DMA 传送过程中，DMA RAM 地址寄存器 n（DRAn）所示的地址进行递增。当该地址进入通用寄存器区内或者超过内部 RAM 区时，会出现以下情况。

- 从SFR传送到RAM的模式  
破坏该地址的数据。
- 从RAM传送到SFR的模式  
将不定的数据传送到SFR。

以上2种情况都可能导致误动作或者系统的损坏，因此必须确保地址在通用寄存器区以外的内部RAM区内。



## (6) 存取数据闪存空间时的运行

如果要在启动了 DMA 传送的 1 条指令之后存取数据闪存空间，就需要在之间的指令插入 3 个时钟的等待。

指令 1

DMA 传送

指令 2 ← 产生 3 个时钟的等待

MOV A, !DataFlash 空间

第 15 章 中断功能

中断功能是指在程序执行过程中将处理程序切换为其他所需处理程序的一种功能。在转移处理结束后返回到原来中断的执行程序。

中断源的个数因产品而不同。

|       |    | R5F1026x 产品<br>R5F1027x 产品 | R5F1036x 产品<br>R5F1037x 产品 | R5F102Ax 产品 | R5F103Ax 产品 |
|-------|----|----------------------------|----------------------------|-------------|-------------|
| 可屏蔽中断 | 外部 | 5                          |                            | 6           |             |
|       | 内部 | 18                         | 16                         | 26          | 19          |

备注 x=6、7、8、9、A

15.1 中断功能的种类

中断功能有以下 2 种。

(1) 可屏蔽中断

这是接受屏蔽控制的中断。通过设定优先级指定标志寄存器（PR00L、PR00H、PR01L、PR10L、PR10H、PR11L），能将可屏蔽中断的优先级分成四组。高优先级的中断能对低优先级中断进行多重中断处理。如果同时发生相同优先级的多个中断请求，就根据向量中断处理的默认优先级进行处理。有关默认优先级，请参照表 15-1、表 15-2。

产生待机解除信号，解除 STOP 模式、HALT 模式和 SNOOZE 模式。

可屏蔽中断分为外部中断请求和内部中断请求。

(2) 软件中断

这是通过执行 BRK 指令而产生的向量中断。即使在禁止中断的状态下也接受软件中断，而且软件中断不受中断优先级控制。

15.2 中断源和结构

中断源除了有可屏蔽中断和软件中断以外还有最多 7 种复位源（参照表 15-1、表 15-2）。当发生复位或者各种中断请求而进行转移时，因为保存程序起始地址的向量代码各为两个字节，所以中断的转移目标地址为 00000H ~ 0FFFFH 的 64K 地址。

表 15-1 中断源一览表 (20、24 引脚产品) (1/2)

| 中断处理 | 默认优先级<br>注 1 | 中断源                              |                                                                 | 内部 / 外部 | 向量表地址 | 基本结构类型<br>注 2 | R5F1026x、<br>R5F1027x 产品 | R5F1036x、<br>R5F1037x 产品 |
|------|--------------|----------------------------------|-----------------------------------------------------------------|---------|-------|---------------|--------------------------|--------------------------|
|      |              | 名称                               | 触发                                                              |         |       |               |                          |                          |
| 可屏蔽  | 0            | INTWDTI                          | 看门狗定时器的间隔注 3<br>(上溢时间的 75%+1/2f <sub>IL</sub> )                 | 内部      | 0004H | (A)           | ○                        | ○                        |
|      | 1            | INTLVI                           | 电压检测注 4                                                         |         | 0006H |               | ○                        | ○                        |
|      | 2            | INTP0                            | 引脚输入边沿的检测                                                       | 外部      | 0008H | (B)           | ○                        | ○                        |
|      | 3            | INTP1                            |                                                                 |         | 000AH |               | ○                        | ○                        |
|      | 4            | INTP2                            |                                                                 |         | 000CH |               | ○                        | ○                        |
|      | 5            | INTP3                            |                                                                 |         | 000EH |               | ○                        | ○                        |
|      | 6            | INTDMA0                          | DMA0 的传送结束                                                      | 内部      | 0010H | (A)           | ○                        | —                        |
|      | 7            | INTDMA1                          | DMA1 的传送结束                                                      |         | 0012H |               | ○                        | —                        |
|      | 8            | INTST0<br>/INTCSI00<br>/INTIIC00 | UART0 发送的传送结束或者缓冲器<br>空中断 /CSI00 的传送结束或者缓冲<br>器空中断 /IIC00 的传送结束 |         | 0014H |               | ○                        | ○<br>○<br>—              |
|      | 9            | INTSR0<br>/INTCSI01<br>/INTIIC01 | UART0 接收的传送结束 /CSI01 的传<br>送结束或者缓冲器空中断 /IIC01 的传<br>送结束         |         | 0016H |               | ○                        | ○<br>—<br>—              |
|      | 10           | INTSRE0                          | 发生 UART0 接收的通信错误                                                |         | 0018H |               | ○                        | ○                        |
|      | 11           | INTTM01H                         | 定时器通道 01 的计数结束或者捕捉<br>结束 (高 8 位定时器工作时)                          |         | 001AH |               | ○                        | ○                        |
|      | 12           | INTTM03H                         | 定时器通道 03 的计数结束或者捕捉<br>结束 (高 8 位定时器工作时)                          |         | 001CH |               | ○                        | ○                        |
|      | 13           | INTIICA0                         | IICA0 通信结束                                                      |         | 001EH |               | ○                        | ○                        |
|      | 14           | INTTM00                          | 定时器通道 00 的计数结束或者捕捉<br>结束 (16 位 / 低 8 位定时器工作时)                   |         | 0020H |               | ○                        | ○                        |
|      | 15           | INTTM01                          | 定时器通道 01 的计数结束或者捕捉<br>结束 (16 位 / 低 8 位定时器工作时)                   |         | 0022H |               | ○                        | ○                        |
|      | 16           | INTTM02                          | 定时器通道 02 的计数结束或者捕捉<br>结束 (16 位 / 低 8 位定时器工作时)                   |         | 0024H |               | ○                        | ○                        |
|      | 17           | INTTM03                          | 定时器通道 03 的计数结束或者捕捉<br>结束 (16 位 / 低 8 位定时器工作时)                   |         | 0026H |               | ○                        | ○                        |
|      | 18           | INTAD                            | A/D 转换结束                                                        |         | 0028H |               | ○                        | ○                        |
|      | 19           | INTIT                            | 12 位间隔定时器的间隔信号检测                                                |         | 002AH |               | ○                        | ○                        |
|      | 20           | INTKR                            | 键返回信号检测                                                         | 外部      | 002CH | (C)           | ○                        | ○                        |
|      | 21           | INTMD                            | 除法运算结束 / 发生乘加运算结果<br>的上溢                                        | 内部      | 002EH | (A)           | ○                        | ○                        |
|      | 22           | INTFL                            | 保留注 5                                                           |         | 0030H |               | ○                        | ○                        |

- 注 1. 在发生多个可屏蔽中断时，默认优先级决定优先顺序。0 表示最高优先级，22 表示最低优先级。
2. 基本构成类型 (A) ~ (D) 分别对应图 15-1 的 (A) ~ (D)。
3. 当将选项字节 (000C0H) 的 bit7 (WDTINT) 置“1”时。
4. 当将电压检测电平寄存器 (LVIS) 的 bit7 (LVIMD) 置“0”时。
5. 用于闪存自编程库和数据闪存库。

表 15-1 中断源一览表（20、24 引脚产品）(2/2)

| 中断处理 | 默认优先级<br>注 1 | 中断源   |            | 内部 / 外部 | 向量表地址 | 基本结构类型<br>注 2 | R5F1026x、<br>R5F1027x 产品 | R5F1036x、<br>R5F1037x 产品 |
|------|--------------|-------|------------|---------|-------|---------------|--------------------------|--------------------------|
|      |              | 名称    | 触发         |         |       |               |                          |                          |
| 软件   | —            | BRK   | 执行 BRK 指令  | —       | 007EH | (D)           | ○                        | ○                        |
| 复位   | —            | RESET | RESET 引脚输入 | —       | 0000H | —             | ○                        | ○                        |
|      |              | POR   | 上电复位       |         |       |               | ○                        | ○                        |
|      |              | LVD   | 电压检测注 3    |         |       |               | ○                        | ○                        |
|      |              | WDT   | 看门狗定时器的上溢  |         |       |               | ○                        | ○                        |
|      |              | TRAP  | 非法指令的执行注 4 |         |       |               | ○                        | ○                        |
|      |              | IAW   | 存储器的非法存取   |         |       |               | ○                        | ○                        |
|      |              | RPE   | RAM 奇偶校验错误 |         |       |               | ○                        | ○                        |

注 1. 在发生多个可屏蔽中断时，默认优先级决定优先顺序。0 表示最高优先级，22 表示最低优先级。

2. 基本构成类型 (A) ~ (D) 分别对应图 15-1 的 (A) ~ (D)。

3. 当将电压检测电平寄存器（LVIS）的 bit7（LVIMD）置“1”时。

4. 在执行指令码 FFH 时发生。

在通过在线仿真器或者片上调试仿真器进行仿真时，不会因执行非法指令而产生复位。

表 15-2 中断源一览表 (30 引脚产品) (1/2)

| 中断处理 | 默认优先级<br>注 1 | 中断源                              |                                                         | 内部 / 外部 | 向量表地址 | 基本结构类型<br>注 2 | R5F102Ax 产品 | R5F103Ax 产品 |
|------|--------------|----------------------------------|---------------------------------------------------------|---------|-------|---------------|-------------|-------------|
|      |              | 名称                               | 触发                                                      |         |       |               |             |             |
| 可屏蔽  | 0            | INTWDTI                          | 看门狗定时器的间隔注 3<br>(上溢时间的 75%+1/2f <sub>IL</sub> )         | 内部      | 0004H | (A)           | ○           | ○           |
|      | 1            | INTLVI                           | 电压检测注 4                                                 |         | 0006H |               | ○           | ○           |
|      | 2            | INTP0                            | 引脚输入边沿的检测                                               | 外部      | 0008H | (B)           | ○           | ○           |
|      | 3            | INTP1                            |                                                         |         | 000AH |               | ○           | ○           |
|      | 4            | INTP2                            |                                                         |         | 000CH |               | ○           | ○           |
|      | 5            | INTP3                            |                                                         |         | 000EH |               | ○           | ○           |
|      | 6            | INTP4                            |                                                         |         | 0010H |               | ○           | ○           |
|      | 7            | INTP5                            |                                                         |         | 0012H |               | ○           | ○           |
|      | 8            | INTST2<br>/INTCSI20<br>/INTIIC20 | UART2 发送的传送结束或者缓冲器空中断 /CSI20 的传送结束或者缓冲器空中断 /IIC20 的传送结束 | 内部      | 0014H | (A)           | ○           | —           |
|      | 9            | INTSR2                           | UART2 接收的传送结束                                           |         | 0016H |               | ○           | —           |
|      | 10           | INTSRE2                          | 发生 UART2 接收的通信错误                                        |         | 0018H |               | ○           | —           |
|      | 11           | INTDMA0                          | DMA0 的传送结束                                              |         | 001AH |               | ○           | —           |
|      | 12           | INTDMA1                          | DMA1 的传送结束                                              |         | 001CH |               | ○           | —           |
|      | 13           | INTST0/<br>INTCSI00/<br>INTIIC00 | UART0 发送的传送结束或者缓冲器空中断 /CSI00 的传送结束或者缓冲器空中断 /IIC00 的传送结束 |         | 001EH |               | ○           | ○<br>○<br>— |
|      | 14           | INTSR0                           | UART0 接收的传送结束                                           |         | 0020H |               | ○           | ○           |
|      | 15           | INTSRE0                          | 发生 UART0 接收的通信错误                                        |         | 0022H |               | ○           | ○           |
|      |              | INTTM01H                         | 定时器通道 01 的计数结束或者捕捉结束 (高 8 位定时器工作时)                      |         |       |               | ○           | ○           |
|      | 16           | INTST1                           | UART1 发送的传送结束                                           |         | 0024H |               | ○           | —           |
|      | 17           | INTSR1/<br>INTCSI11/<br>INTIIC11 | UART1 接收的传送结束 /CSI11 的传送结束或者缓冲器空中断 /IIC11 的传送结束         |         | 0026H |               | ○           | —           |
|      | 18           | INTSRE1                          | 发生 UART1 接收的通信错误                                        |         | 0028H |               | ○           | —           |
|      |              | INTTM03H                         | 定时器通道 03 的计数结束或者捕捉结束 (高 8 位定时器工作时)                      |         |       |               | ○           | ○           |
|      | 19           | INTIICA0                         | IICA0 通信结束                                              |         | 002AH |               | ○           | ○           |

注 1. 在发生多个可屏蔽中断时, 默认优先级决定优先顺序。0 表示最高优先级, 31 表示最低优先级。

2. 基本构成类型 (A) ~ (D) 分别对应图 15-1 的 (A) ~ (D)。

3. 当将选项字节 (000C0H) 的 bit7 (WDTINT) 置“1”时。

4. 当将电压检测电平寄存器 (LVIS) 的 bit7 (LVIMD) 置“0”时。

表 15-2 中断源一览表 (20、24 引脚产品) (2/2)

| 中断处理 | 默认优先级<br>注 1 | 中断源     |                                           | 内部 / 外部 | 向量表地址 | 基本结构类型<br>注 2 | R5F102Ax 产品 | R5F103Ax 产品 |
|------|--------------|---------|-------------------------------------------|---------|-------|---------------|-------------|-------------|
|      |              | 名称      | 触发                                        |         |       |               |             |             |
| 可屏蔽  | 20           | INTTM00 | 定时器通道 00 的计数结束或者捕捉结束 (16 位 / 低 8 位定时器工作时) | 内部      | 002CH | (A)           | ○           | ○           |
|      | 21           | INTTM01 | 定时器通道 01 的计数结束或者捕捉结束 (16 位 / 低 8 位定时器工作时) |         | 002EH |               | ○           | ○           |
|      | 22           | INTTM02 | 定时器通道 02 的计数结束或者捕捉结束 (16 位 / 低 8 位定时器工作时) |         | 0030H |               | ○           | ○           |
|      | 23           | INTTM03 | 定时器通道 03 的计数结束或者捕捉结束 (16 位 / 低 8 位定时器工作时) |         | 0032H |               | ○           | ○           |
|      | 24           | INTAD   | A/D 转换结束                                  |         | 0034H |               | ○           | ○           |
|      | 25           | INTIT   | 12 位间隔定时器的间隔信号检测                          |         | 0038H |               | ○           | ○           |
|      | 26           | INTTM04 | 定时器通道 04 的计数结束或者捕捉结束 (16 位 / 低 8 位定时器工作时) |         | 0042H |               | ○           | ○           |
|      | 27           | INTTM05 | 定时器通道 05 的计数结束或者捕捉结束 (16 位 / 低 8 位定时器工作时) |         | 0044H |               | ○           | ○           |
|      | 28           | INTTM06 | 定时器通道 06 的计数结束或者捕捉结束 (16 位 / 低 8 位定时器工作时) |         | 0046H |               | ○           | ○           |
|      | 29           | INTTM07 | 定时器通道 07 的计数结束或者捕捉结束 (16 位 / 低 8 位定时器工作时) |         | 0048H |               | ○           | ○           |
|      | 30           | INTMD   | 除法运算结束 / 发生乘法运算结果的上溢                      |         | 005EH |               | ○           | ○           |
|      | 31           | INTFL   | 保留注 3                                     |         | 0062H |               | ○           | ○           |
| 软件   | —            | BRK     | 执行 BRK 指令                                 | —       | 007EH | (D)           | ○           | ○           |
| 复位   | —            | RESET   | RESET 引脚输入                                | —       | 0000H | —             | ○           | ○           |
|      |              | POR     | 上电复位                                      |         |       |               | ○           | ○           |
|      |              | LVD     | 电压检测注 4                                   |         |       |               | ○           | ○           |
|      |              | WDT     | 看门狗定时器的上溢                                 |         |       |               | ○           | ○           |
|      |              | TRAP    | 非法指令的执行注 5                                |         |       |               | ○           | ○           |
|      |              | IAW     | 存储器的非法存取                                  |         |       |               | ○           | ○           |
|      |              | RPE     | RAM 奇偶校验错误                                |         |       |               | ○           | ○           |

注 1. 在发生多个可屏蔽中断时, 默认优先级决定优先顺序。0 表示最高优先级, 31 表示最低优先级。

2. 基本构成类型 (A) ~ (D) 分别对应图 15-1 的 (A) ~ (D)。

3. 用于闪存自编程库和数据闪存库。

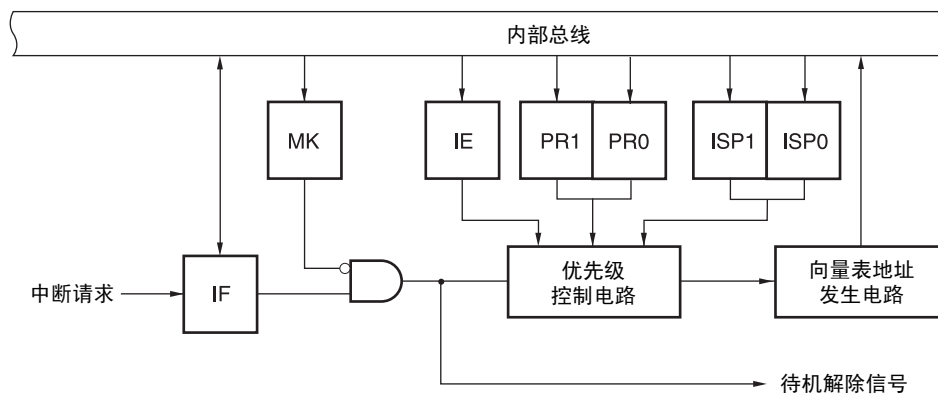
4. 当将电压检测电平寄存器 (LVIS) 的 bit7 (LVIMD) 置“0”时。

5. 在执行指令码 FFH 时发生。

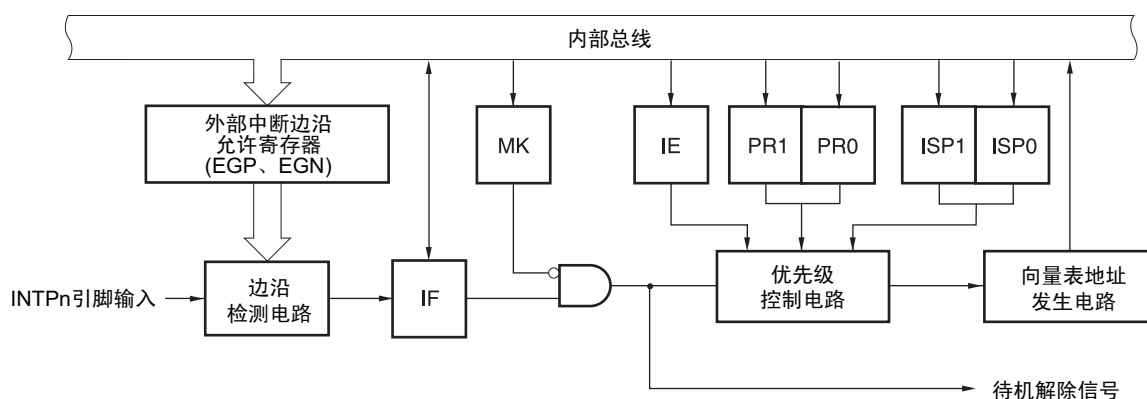
在通过在线仿真器或者片上调试仿真器进行仿真时, 不会因执行非法指令而产生复位。

图 15-1 中断功能的基本结构 (1/2)

## (A) 内部可屏蔽中断



## (B) 外部可屏蔽中断 (INTPn)



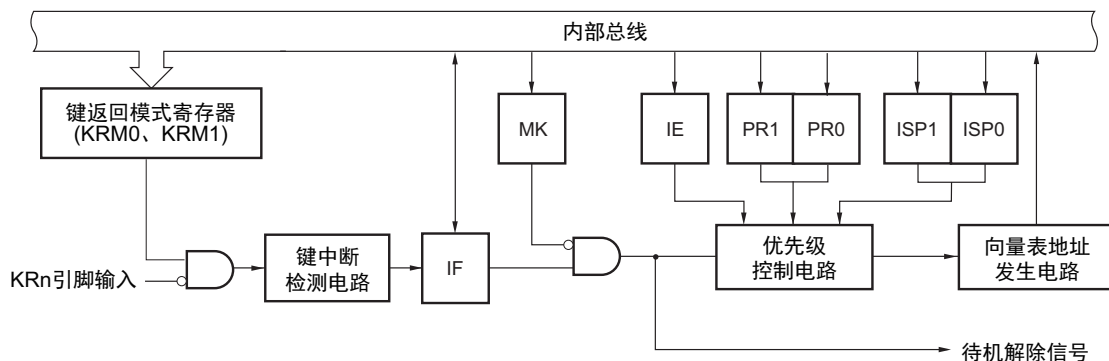
IF: 中断请求标志  
 IE: 中断允许标志  
 ISP0: 优先级控制标志 0  
 ISP1: 优先级控制标志 1  
 MK: 中断屏蔽标志  
 PR0: 优先级指定标志 0  
 PR1: 优先级指定标志 1

备注 20、24 引脚产品: n=0 ~ 3  
 30 引脚产品: n=0 ~ 5



图 15-1 中断功能的基本构成 (2/2)

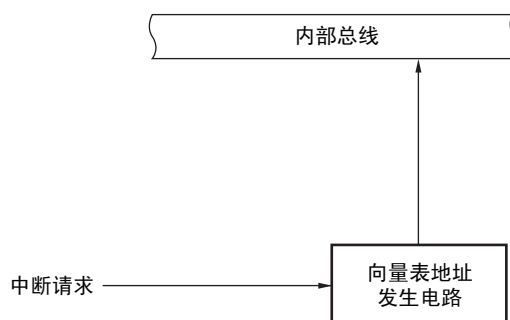
## (C) 外部可屏蔽中断 (INTKR)



IF: 中断请求标志  
 IE: 中断允许标志  
 ISP0: 优先级控制标志 0  
 ISP1: 优先级控制标志 1  
 MK: 中断屏蔽标志  
 PR0: 优先级指定标志 0  
 PR1: 优先级指定标志 1

备注 24 引脚产品: n=0 ~ 9  
 20 引脚产品: n=0 ~ 5

## (D) 软件中断



### 15.3 中断功能的控制寄存器

通过以下 6 种寄存器控制中断功能。

- 中断请求标志寄存器（IF0L、IF0H、IF1L、IF1H、IF2L、IF2H）
- 中断屏蔽标志寄存器（MK0L、MK0H、MK1L、MK1H、MK2L、MK2H）
- 优先级指定标志寄存器（PR00L、PR00H、PR01L、PR01H、PR02L、PR02H、PR10L、PR10H、PR11L、PR11H、PR12L、PR12H）
- 外部中断上升沿允许寄存器（EGP0）
- 外部中断下降沿允许寄存器（EGN0）
- 程序状态字（PSW）

各中断请求源对应的中断请求标志、中断屏蔽标志和优先级指定标志的名称如表 15-3、表 15-4 所示。

表 15-3 中断请求源对应的各种标志（20、24 引脚产品）

| 中断源          | 中断请求标志       |      | 中断屏蔽标志      |      | 优先级指定标志               |                 | R5F1026x、<br>R5F1027x 产品 | R5F1036x、<br>R5F1037x 产品 |
|--------------|--------------|------|-------------|------|-----------------------|-----------------|--------------------------|--------------------------|
|              |              | 寄存器  |             | 寄存器  |                       | 寄存器             |                          |                          |
| INTWDTI      | WDTIIF       | IF0L | WDTIMK      | MK0L | WDTIPR0、WDTIPR1       | PR00L、<br>PR10L | ○                        | ○                        |
| INTLVI       | LVIIIF       |      | LVIMK       |      | LVIPR0、LVIPR1         |                 | ○                        | ○                        |
| INTP0        | PIF0         |      | PMK0        |      | PPR00、PPR10           |                 | ○                        | ○                        |
| INTP1        | PIF1         |      | PMK1        |      | PPR01、PPR11           |                 | ○                        | ○                        |
| INTP2        | PIF2         |      | PMK2        |      | PPR02、PPR12           |                 | ○                        | ○                        |
| INTP3        | PIF3         |      | PMK3        |      | PPR03、PPR13           |                 | ○                        | ○                        |
| INTDMA0      | DMAIF0       |      | DMAMK0      |      | DMAPR00、DMAPR10       |                 | ○                        | —                        |
| INTDMA1      | DMAIF1       |      | DMAMK1      |      | DMAPR01、DMAPR11       |                 | ○                        | —                        |
| INTST0 注 1   | STIF0 注 1    | IF0H | STMK0 注 1   | MK0H | STPR00、STPR10 注 1     | PR00H、<br>PR10H | ○                        | ○                        |
| INTCSI00 注 1 | CSIIIF00 注 1 |      | CSIMK00 注 1 |      | CSIPR000、CSIPR100 注 1 |                 |                          | ○                        |
| INTIIC00 注 1 | IICIF00 注 1  |      | IICMK00 注 1 |      | IICPR000、IICPR100 注 1 |                 |                          | —                        |
| INTSR0 注 2   | SRIF0 注 2    |      | SRMK0 注 2   |      | SRPR00、SRPR10 注 2     |                 | ○                        | ○                        |
| INTCSI01 注 2 | CSIIIF01 注 2 |      | CSIMK01 注 2 |      | CSIPR001、CSIPR101 注 2 |                 |                          | —                        |
| INTIIC01 注 2 | IICIF01 注 2  |      | IICMK01 注 2 |      | IICPR001、IICPR101 注 2 |                 |                          | —                        |
| INTSRE0      | SREIF0       |      | SREMK0      |      | SREPR00、SREPR10       |                 | ○                        | ○                        |
| INTTM01H     | TMIF01H      |      | TMMK01H     |      | TMPR001H、TMPR101H     |                 | ○                        | ○                        |
| INTTM03H     | TMIF03H      |      | TMMK03H     |      | TMPR003H、TMPR103H     |                 | ○                        | ○                        |
| INTIICA0     | IICAIF0      |      | IICAMK0     |      | IICAPR00、IICAPR10     |                 | ○                        | ○                        |
| INTTM00      | TMIF00       |      | TMMK00      |      | TMPR000、TMPR100       |                 | ○                        | ○                        |
| INTTM01      | TMIF01       |      | TMMK01      |      | TMPR001、TMPR101       |                 | ○                        | ○                        |
| INTTM02      | TMIF02       |      | TMMK02      | MK1L | TMPR002、TMPR102       | PR01L、<br>PR11L | ○                        | ○                        |
| INTTM03      | TMIF03       |      | TMMK03      |      | TMPR003、TMPR103       |                 | ○                        | ○                        |
| INTAD        | ADIF         |      | ADMK        |      | ADPR0、ADPR1           |                 | ○                        | ○                        |
| INTIT        | TMKAIF       |      | TMKAMK      |      | TMKAPR0、TMKAPR1       |                 | ○                        | ○                        |
| INTKR        | KRIF         |      | KRMK        |      | KRPR0、KRPR1           |                 | ○                        | ○                        |
| INTMD        | MDIF         |      | MDMK        |      | MDPR0、MDPR1           |                 | ○                        | ○                        |
| INTFL        | FLIF         |      | FLMK        |      | FLPR0、FLPR1           |                 | ○                        | ○                        |

- 注 1. 如果发生 INTST0、INTCSI00 或者 INTIIC00 的中断源，IF0H 寄存器的 bit5 就被置“1”。MK0H、PR00H、PR10H 寄存器的 bit5 对应这 3 个中断源。
2. 如果发生 INTSR0、INTCSI01 或者 INTIIC01 的中断源，IF0H 寄存器的 bit6 就被置“1”。MK0H、PR00H、PR10H 寄存器的 bit6 对应这 3 个中断源。

表 15-4 中断请求源对应的各种标志（30 引脚产品）

| 中断源          | 中断请求标志       |      | 中断屏蔽标志      |      | 优先级指定标志               |                 | R5F1026x、<br>R5F1027x 产品 | R5F1036x、<br>R5F1037x 产品 |
|--------------|--------------|------|-------------|------|-----------------------|-----------------|--------------------------|--------------------------|
|              |              | 寄存器  |             | 寄存器  |                       | 寄存器             |                          |                          |
| INTWDTI      | WDTIIF       | IF0L | WDTIMK      | MK0L | WDTIPR0、WDTIPR1       | PR00L、<br>PR10L | ○                        | ○                        |
| INTLVI       | LVIIIF       |      | LVIMK       |      | LVIPR0、LVIPR1         |                 | ○                        | ○                        |
| INTP0        | PIF0         |      | PMK0        |      | PPR00、PPR10           |                 | ○                        | ○                        |
| INTP1        | PIF1         |      | PMK1        |      | PPR01、PPR11           |                 | ○                        | ○                        |
| INTP2        | PIF2         |      | PMK2        |      | PPR02、PPR12           |                 | ○                        | ○                        |
| INTP3        | PIF3         |      | PMK3        |      | PPR03、PPR13           |                 | ○                        | ○                        |
| INTP4        | PIF4         |      | PMK4        |      | PPR04、PPR14           |                 | ○                        | ○                        |
| INTP5        | PIF5         |      | PMK5        |      | PPR05、PPR15           |                 | ○                        | ○                        |
| INTST2 注 1   | STIF2 注 1    | IF0H | STMK2 注 1   | MK0H | STPR02、STPR12 注 1     | PR00H、<br>PR10H | ○                        | —                        |
| INTCSI20 注 1 | CSIIIF20 注 1 |      | CSIMK20 注 1 |      | CSIPR020、CSIPR120 注 1 |                 | ○                        | —                        |
| INTIIC20 注 1 | IICIF20 注 1  |      | IICMK20 注 1 |      | IICPR020、IICPR120 注 1 |                 | ○                        | —                        |
| INTSR2       | SRIF2        |      | SRMK2       |      | SRPR02、SRPR12         |                 | ○                        | —                        |
| INTSRE2      | SREIF2       |      | SREMK2      |      | SREPR02、SREPR12       |                 | ○                        | —                        |
| INTDMA0      | DMAIF0       |      | DMAMK0      |      | DMAPR00、DMAPR10       |                 | ○                        | —                        |
| INTDMA1      | DMAIF1       |      | DMAMK1      |      | DMAPR01、DMAPR11       |                 | ○                        | —                        |
| INTST0 注 2   | STIF0 注 2    |      | STMK0 注 2   |      | STPR00、STPR10 注 2     |                 | ○                        | ○                        |
| INTCSI00 注 2 | CSIIIF00 注 2 |      | CSIMK00 注 2 |      | CSIPR000、CSIPR100 注 2 |                 | ○                        | ○                        |
| INTIIC00 注 2 | IICIF00 注 2  |      | IICMK00 注 2 |      | IICPR000、IICPR100 注 2 |                 | ○                        | ○                        |
| INTSR0       | SRIF0        | IF1L | SRMK0       | MK1L | SRPR00、SRPR10         | PR01L、<br>PR11L | ○                        | ○                        |
| INTSRE0 注 3  | SREIF0 注 3   |      | SREMK0 注 3  |      | SREPR00、SREPR10 注 3   |                 | ○                        | ○                        |
| INTTM01H 注 3 | TMIF01H 注 3  |      | TMMK01H 注 3 |      | TMPR001H、TMPR101H 注 3 |                 | ○                        | ○                        |
| INTST1       | STIF1        |      | STMK1       |      | STPR01、STPR11         |                 | ○                        | —                        |
| INTSR1 注 4   | SRIF1 注 4    |      | SRMK1 注 4   |      | SRPR01、SRPR11 注 4     |                 | ○                        | —                        |
| INTCSI11 注 4 | CSIIIF11 注 4 |      | CSIMK11 注 4 |      | CSIPR011、CSIPR111 注 4 |                 | ○                        | —                        |
| INTIIC11 注 4 | IICIF11 注 4  |      | IICMK11 注 4 |      | IICPR011、IICPR111 注 4 |                 | ○                        | —                        |
| INTSRE1 注 5  | SREIF1 注 5   |      | SREMK1 注 5  |      | SREPR01、SREPR11 注 5   |                 | ○                        | —                        |
| INTTM03H 注 5 | TMIF03H 注 5  |      | TMMK03H 注 5 |      | TMPR003H、TMPR103H 注 5 |                 | ○                        | ○                        |
| INTIICA0     | IICAIF0      |      | IICAMK0     |      | IICAPR00、IICAPR10     |                 | ○                        | ○                        |
| INTTM00      | TMIF00       | IF1H | TMMK00      | MK1H | TMPR000、TMPR100       | PR01H、<br>PR11H | ○                        | ○                        |
| INTTM01      | TMIF01       |      | TMMK01      |      | TMPR001、TMPR101       |                 | ○                        | ○                        |
| INTTM02      | TMIF02       |      | TMMK02      |      | TMPR002、TMPR102       |                 | ○                        | ○                        |
| INTTM03      | TMIF03       |      | TMMK03      |      | TMPR003、TMPR103       |                 | ○                        | ○                        |
| INTAD        | ADIF         |      | ADMK        |      | ADPR0、ADPR1           |                 | ○                        | ○                        |
| INTIT        | TMKAIF       |      | TMKAMK      |      | TMKAPR0、TMKAPR1       |                 | ○                        | ○                        |
| INTTM04      | TMIF04       |      | TMMK04      |      | TMPR004、TMPR104       |                 | ○                        | ○                        |
| INTTM05      | TMIF05       | IF2L | TMMK05      | MK2L | TMPR005、TMPR105       | PR02L、<br>PR12L | ○                        | ○                        |
| INTTM06      | TMIF06       |      | TMMK06      |      | TMPR006、TMPR106       |                 | ○                        | ○                        |
| INTTM07      | TMIF07       |      | TMMK07      |      | TMPR007、TMPR107       |                 | ○                        | ○                        |
| INTMD        | MDIF         | IF2H | MDMK        | MK2H | MDPR0、MDPR1           | PR02H、<br>PR12H | ○                        | ○                        |
| INTFL        | FLIF         |      | FLMK        |      | FLPR0、FLPR1           |                 | ○                        | ○                        |

- 注 1. 如果发生 INTST2、INTCSI20 或者 INTIIC20 的中断源，IF0H 寄存器的 bit0 就被置“1”。MK0H、PR00H、PR10H 寄存器的 bit0 对应这 3 个中断源。
2. 如果发生 INTST0、INTCSI00 或者 INTIIC00 的中断源，IF0H 寄存器的 bit5 就被置“1”。MK0H、PR00H、PR10H 寄存器的 bit5 对应这 3 个中断源。
3. 因为 UART0 接收的错误中断和 TAU0 的通道 1（高 8 位定时器工作时）的中断复用中断请求源对应的各种标志，所以不能同时使用。在不使用 UART0 接收的错误中断（EOC01=0）时，可同时使用 UART0、TAU0 的通道 1（高 8 位定时器工作时）。如果发生 INTSRE0 或者 INTTM01H 的中断源，IF0H 寄存器的 bit7 就被置“1”。MK0H、PR00H、PR10H 寄存器的 bit7 对应这 2 个中断源。
4. 如果发生 INTSR1、INTCSI11 或者 INTIIC11 的中断源，IF1L 寄存器的 bit1 就被置“1”。MK1L、PR01L、PR11L 寄存器的 bit1 对应这 3 个中断源。
5. 因为 UART1 接收的错误中断和 TAU0 的通道 3（高 8 位定时器工作时）的中断复用中断请求源对应的各种标志，所以不能同时使用。在不使用 UART1 接收的错误中断（EOC01=0）时，可同时使用 UART1、TAU0 的通道 3（高 8 位定时器工作时）。如果发生 INTTM03H 的中断源，IF1L 寄存器的 bit2 就被置“1”。MK1L、PR01L、PR11L 寄存器的 bit2 对应这 2 个中断源。

15.3.1 中断请求标志寄存器（IF0L、IF0H、IF1L、IF1H、IF2L、IF2H）

通过发生对应的中断请求或者执行指令，将中断请求标志置“1”。通过接受中断请求或者产生复位信号或者执行指令，将中断请求标志清“0”。

在接受中断时，首先自动清除中断请求标志，然后进入中断程序。

通过 1 位或者 8 位存储器操作指令设定 IF0L、IF0H、IF1L、IF1H、IF2L、IF2H 寄存器。当将 IF0L 寄存器和 IF0H 寄存器、IF1L 寄存器和 IF1H 寄存器以及 IF2L 寄存器和 IF2H 寄存器一起用作 IF0、IF1、IF2 的 16 位寄存器时，通过 16 位存储器操作指令进行设定。

在产生复位信号后，这些寄存器的值变为“00H”。

备注 当执行写此寄存器的指令时，指令执行时钟数增加 2 个时钟。

图 15-2 中断请求标志寄存器（IF0L、IF0H、IF1L）的格式（20、24 引脚产品）

|            |          |          |      |      |      |      |        |        |  |  |
|------------|----------|----------|------|------|------|------|--------|--------|--|--|
| 地址: FFFE0H | 复位后: 00H | R/W      |      |      |      |      |        |        |  |  |
| 符号         | 7        | 6        | 5    | 4    | 3    | 2    | 1      | 0      |  |  |
| IF0L       | DMAIF1 注 | DMAIF0 注 | PIF3 | PIF2 | PIF1 | PIF0 | LVIIIF | WDTIIF |  |  |

|            |          |        |        |         |         |        |                                 |                               |  |  |
|------------|----------|--------|--------|---------|---------|--------|---------------------------------|-------------------------------|--|--|
| 地址: FFFE1H | 复位后: 00H | R/W    |        |         |         |        |                                 |                               |  |  |
| 符号         | 7        | 6      | 5      | 4       | 3       | 2      | 1                               | 0                             |  |  |
| IF0H       | TMIF01   | TMIF00 | IICAI0 | TMIF03H | TMIF01H | SREIF0 | SRIF0<br>CSIIF01 注<br>IICIF01 注 | STIF0<br>CSIIF00<br>IICIF00 注 |  |  |

|            |          |      |      |      |        |      |       |        |  |  |
|------------|----------|------|------|------|--------|------|-------|--------|--|--|
| 地址: FFFE2H | 复位后: 00H | R/W  |      |      |        |      |       |        |  |  |
| 符号         | 7        | 6    | 5    | 4    | 3      | 2    | 1     | 0      |  |  |
| IF1L       | 0        | FLIF | MDIF | KRIF | TMKAIF | ADIF | TMF03 | TMIF02 |  |  |

|       |                  |  |  |  |  |  |  |  |  |  |
|-------|------------------|--|--|--|--|--|--|--|--|--|
| XXIFX | 中断请求标志           |  |  |  |  |  |  |  |  |  |
| 0     | 不产生中断请求信号        |  |  |  |  |  |  |  |  |  |
| 1     | 产生中断请求，处于中断请求状态。 |  |  |  |  |  |  |  |  |  |

注 只限于 R5F102 产品。

图 15-3 中断请求标志寄存器 (IF0L、IF0H、IF1L、IF1H、IF2L、IF2H) 的格式 (30 引脚产品)

|            |          |      |      |      |      |      |        |        |
|------------|----------|------|------|------|------|------|--------|--------|
| 地址: FFFE0H | 复位后: 00H |      | R/W  |      |      |      |        |        |
| 符号         | 7        | 6    | 5    | 4    | 3    | 2    | 1      | 0      |
| IF0L       | PIF5     | PIF4 | PIF3 | PIF2 | PIF1 | PIF0 | LVIIIF | WDTIIF |

|            |                   |       |                              |          |          |          |         |                                  |
|------------|-------------------|-------|------------------------------|----------|----------|----------|---------|----------------------------------|
| 地址: FFFE1H | 复位后: 00H          |       | R/W                          |          |          |          |         |                                  |
| 符号         | 7                 | 6     | 5                            | 4        | 3        | 2        | 1       | 0                                |
| IF0H       | SREIF0<br>TMIF01H | SRIF0 | STIF0<br>CSIF00<br>IICIF00 注 | DMAIF1 注 | DMAIF0 注 | SREIF2 注 | SRIF2 注 | STIF2 注<br>CSIF20 注<br>IICIF20 注 |

|            |          |        |        |        |         |                     |                                  |         |
|------------|----------|--------|--------|--------|---------|---------------------|----------------------------------|---------|
| 地址: FFFE2H | 复位后: 00H |        | R/W    |        |         |                     |                                  |         |
| 符号         | 7        | 6      | 5      | 4      | 3       | 2                   | 1                                | 0       |
| IF1L       | TMIF03   | TMIF02 | TMIF01 | TMIF00 | IICAIF0 | SREIF1 注<br>TMIF03H | SRIF1 注<br>CSIF11 注<br>IICIF11 注 | STIF1 注 |

|            |          |   |     |   |   |        |   |      |
|------------|----------|---|-----|---|---|--------|---|------|
| 地址: FFFE3H | 复位后: 00H |   | R/W |   |   |        |   |      |
| 符号         | 7        | 6 | 5   | 4 | 3 | 2      | 1 | 0    |
| IF1H       | TMIF04   | 0 | 0   | 0 | 0 | TMKAIF | 0 | ADIF |

|            |          |   |     |   |   |        |        |        |
|------------|----------|---|-----|---|---|--------|--------|--------|
| 地址: FFFD0H | 复位后: 00H |   | R/W |   |   |        |        |        |
| 符号         | 7        | 6 | 5   | 4 | 3 | 2      | 1      | 0      |
| IF2L       | 0        | 0 | 0   | 0 | 0 | TMIF07 | TMIF06 | TMIF05 |

|            |          |   |      |   |   |   |   |   |
|------------|----------|---|------|---|---|---|---|---|
| 地址: FFFD1H | 复位后: 00H |   | R/W  |   |   |   |   |   |
| 符号         | 7        | 6 | 5    | 4 | 3 | 2 | 1 | 0 |
| IF2H       | FLIF     | 0 | MDIF | 0 | 0 | 0 | 0 | 0 |

|       |                   |
|-------|-------------------|
| XXIFX | 中断请求标志            |
| 0     | 不产生中断请求信号         |
| 1     | 产生中断请求, 处于中断请求状态。 |

注 只限于 R5F102 产品。

注意 1. 必须将未配置的位设定为初始值。

- 在操作中断请求标志寄存器的标志时, 必须使用 1 位存储器操作指令 (CLR1)。当使用 C 语言描述时, 编译后的汇编程序需要变为 1 位存储器操作指令 (CLR1), 因此必须使用类似 "IF0L.0=0;" 或者 "\_asm("clr1 IF0L, 0");" 的位操作指令。

如果在 C 语言中使用类似于 "IF0L &= 0xfe;" 的 8 位存储器操作指令描述的情况下进行编译, 就变为 3 条指令的汇编程序。

```
mov a, IF0L
and a, #0FEH
mov IF0L, a
```

此时, 即使在 "mov a, IF0L" 与 "mov IF0L, a" 之间将同一中断请求标志寄存器 (IF0L) 的其他位的请求标志置 "1", 该标志也会被 "mov IF0L, a" 清 "0"。因此, 在 C 语言中使用 8 位存储器操作指令时, 必须注意。

15.3.2 中断屏蔽标志寄存器（MK0L、MK0H、MK1L、MK1H、MK2L、MK2H）

中断屏蔽标志设定允许或者禁止对应的可屏蔽中断。

通过 1 位或者 8 位存储器操作指令设定 MK0L、MK0H、MK1L、MK1H、MK2L、MK2H 寄存器。当将 MK0L 寄存器和 MK0H 寄存器、MK1L 寄存器和 MK1H 寄存器以及 MK2L 寄存器和 MK2H 寄存器一起用作 MK0、MK1、MK2 的 16 位寄存器时，通过 16 位存储器操作指令进行设定。

在产生复位信号后，这些寄存器的值变为“FFH”。

备注 当执行写此寄存器的指令时，指令执行时钟数增加 2 个时钟。

图 15-4 中断屏蔽标志寄存器（MK0L、MK0H、MK1L）的格式（20、24 引脚产品）

|            |          |          |      |      |      |      |       |        |  |  |
|------------|----------|----------|------|------|------|------|-------|--------|--|--|
| 地址: FFFE4H | 复位后: FFH | R/W      |      |      |      |      |       |        |  |  |
| 符号         | 7        | 6        | 5    | 4    | 3    | 2    | 1     | 0      |  |  |
| MK0L       | DMAMK1 注 | DMAMK0 注 | PMK3 | PMK2 | PMK1 | PMK0 | LVIMK | WDTIMK |  |  |

|            |          |        |         |         |         |        |                                 |                               |  |  |
|------------|----------|--------|---------|---------|---------|--------|---------------------------------|-------------------------------|--|--|
| 地址: FFFE5H | 复位后: FFH | R/W    |         |         |         |        |                                 |                               |  |  |
| 符号         | 7        | 6      | 5       | 4       | 3       | 2      | 1                               | 0                             |  |  |
| MK0H       | TMMK01   | TMMK00 | IICAMK0 | TMMK03H | TMMK01H | SREMK0 | SRMK0<br>CSIMK01 注<br>IICMK01 注 | STMK0<br>CSIMK00<br>IICMK00 注 |  |  |

|            |          |      |      |      |        |      |        |        |  |  |
|------------|----------|------|------|------|--------|------|--------|--------|--|--|
| 地址: FFFE6H | 复位后: FFH | R/W  |      |      |        |      |        |        |  |  |
| 符号         | 7        | 6    | 5    | 4    | 3      | 2    | 1      | 0      |  |  |
| MK1L       | 1        | FLMK | MDMK | KRMK | TMKAMK | ADMK | TMMK03 | TMMK02 |  |  |

|        |         |  |  |  |  |  |  |  |  |  |
|--------|---------|--|--|--|--|--|--|--|--|--|
| XXMKXX | 中断处理的控制 |  |  |  |  |  |  |  |  |  |
| 0      | 允许中断处理。 |  |  |  |  |  |  |  |  |  |
| 1      | 禁止中断处理。 |  |  |  |  |  |  |  |  |  |

注 只限于 R5F102 产品。

注意 必须将未配置的位设定为初始值。

图 15-5 中断屏蔽标志寄存器（MK0L、MK0H、MK1L、MK1H、MK2L、MK2H）的格式（30 引脚产品）

|            |          |      |      |      |      |      |       |        |
|------------|----------|------|------|------|------|------|-------|--------|
| 地址: FFFE4H | 复位后: FFH | R/W  |      |      |      |      |       |        |
| 符号         | 7        | 6    | 5    | 4    | 3    | 2    | 1     | 0      |
| MK0L       | PMK5     | PMK4 | PMK3 | PMK2 | PMK1 | PMK0 | LVIMK | WDTIMK |

|            |                   |       |                               |          |          |          |         |                                   |
|------------|-------------------|-------|-------------------------------|----------|----------|----------|---------|-----------------------------------|
| 地址: FFFE5H | 复位后: FFH          | R/W   |                               |          |          |          |         |                                   |
| 符号         | 7                 | 6     | 5                             | 4        | 3        | 2        | 1       | 0                                 |
| MK0H       | SREMK0<br>TMMK01H | SRMK0 | STMK0<br>CSIMK01<br>IICMK01 注 | DMAMK1 注 | DMAMK0 注 | SREMK2 注 | SRMK2 注 | STMK2 注<br>CSIMK20 注<br>IICMK20 注 |

|            |          |        |        |        |         |                     |                                   |         |
|------------|----------|--------|--------|--------|---------|---------------------|-----------------------------------|---------|
| 地址: FFFE6H | 复位后: FFH | R/W    |        |        |         |                     |                                   |         |
| 符号         | 7        | 6      | 5      | 4      | 3       | 2                   | 1                                 | 0       |
| MK1L       | TMMK03   | TMMK02 | TMMK01 | TMMK00 | IICAMK0 | SREMK1 注<br>TMMK03H | SRMK1 注<br>CSIMK11 注<br>IICMK11 注 | STMK1 注 |

|            |          |     |   |   |   |        |   |      |
|------------|----------|-----|---|---|---|--------|---|------|
| 地址: FFFE7H | 复位后: FFH | R/W |   |   |   |        |   |      |
| 符号         | 7        | 6   | 5 | 4 | 3 | 2      | 1 | 0    |
| MK1H       | TMMK04   | 1   | 1 | 1 | 1 | TMKAMK | 1 | ADMK |

|            |          |     |   |   |   |        |        |        |
|------------|----------|-----|---|---|---|--------|--------|--------|
| 地址: FFFD4H | 复位后: FFH | R/W |   |   |   |        |        |        |
| 符号         | 7        | 6   | 5 | 4 | 3 | 2      | 1      | 0      |
| MK2L       | 1        | 1   | 1 | 1 | 1 | TMMK07 | TMMK06 | TMMK05 |

|            |          |     |      |   |   |   |   |   |
|------------|----------|-----|------|---|---|---|---|---|
| 地址: FFFD5H | 复位后: FFH | R/W |      |   |   |   |   |   |
| 符号         | 7        | 6   | 5    | 4 | 3 | 2 | 1 | 0 |
| MK2H       | FLMK     | 1   | MDMK | 1 | 1 | 1 | 1 | 1 |

|        |         |  |  |  |  |  |  |  |
|--------|---------|--|--|--|--|--|--|--|
| XXMKXX | 中断处理的控制 |  |  |  |  |  |  |  |
| 0      | 允许中断处理。 |  |  |  |  |  |  |  |
| 1      | 禁止中断处理。 |  |  |  |  |  |  |  |

注 只限于 R5F102 产品。

注意 必须将未配置的位设定为初始值。

### 15.3.3 优先级指定标志寄存器 (PR00L、PR00H、PR01L、PR01H、PR02L、PR02H、PR10L、PR10H、PR11L、PR11H、PR12L、PR12H)

优先级指定标志寄存器设定对应的可屏蔽中断优先级。

通过组合 PR0xy 寄存器和 PR1xy 寄存器来设定优先级 (xy=0L、0H、1L、1H、2L、2H)。

通过 1 位或者 8 位存储器操作指令设定 PR00L、PR00H、PR01L、PR01H、PR02L、PR02H、PR10L、PR10H、PR11L、PR11H、PR12L、PR12H 寄存器。当将 PR00L 寄存器和 PR00H 寄存器、PR01L 寄存器和 PR01H 寄存器、PR02L 寄存器和 PR02H 寄存器、PR10L 寄存器和 PR10H 寄存器、PR11L 寄存器和 PR11H 寄存器以及 PR12L 寄存器和 PR12H 寄存器一起用作 PR00、PR10 的 16 位寄存器时，通过 16 位存储器操作指令进行设定。

在产生复位信号后，这些寄存器的值变为“FFH”。

**备注** 当执行写此寄存器的指令时，指令执行时钟数增加 2 个时钟。



图 15-6 优先级指定标志寄存器 (PR00L、PR00H、PR01L、PR10L、PR10H、PR11L) 的格式  
(20、24 引脚产品)

地址: FFFE8H      复位后: FFH      R/W

|       |           |           |       |       |       |       |        |         |
|-------|-----------|-----------|-------|-------|-------|-------|--------|---------|
| 符号    | 7         | 6         | 5     | 4     | 3     | 2     | 1      | 0       |
| PR00L | DMAPR01 注 | DMAPR00 注 | PPR03 | PPR02 | PPR01 | PPR00 | LVIPR0 | WDTIPR0 |

地址: FFFECH      复位后: FFH      R/W

|       |         |         |       |       |       |       |        |         |
|-------|---------|---------|-------|-------|-------|-------|--------|---------|
| 符号    | 7       | 6       | 5     | 4     | 3     | 2     | 1      | 0       |
| PR10L | DMAPR11 | DMAPR10 | PPR13 | PPR12 | PPR11 | PPR10 | LVIPR1 | WDTIPR1 |

地址: FFFE9H      复位后: FFH      R/W

|       |         |         |          |          |          |         |                                    |                                  |
|-------|---------|---------|----------|----------|----------|---------|------------------------------------|----------------------------------|
| 符号    | 7       | 6       | 5        | 4        | 3        | 2       | 1                                  | 0                                |
| PR00H | TMPR001 | TMPR000 | IICAPR00 | TMPR003H | TMPR001H | SREPR02 | SRPR00<br>CSIPR001 注<br>IICPR001 注 | STPR00<br>CSIPR000<br>IICPR000 注 |

地址: FFFEDH      复位后: FFH      R/W

|       |         |         |          |          |          |         |                                |                                |
|-------|---------|---------|----------|----------|----------|---------|--------------------------------|--------------------------------|
| 符号    | 7       | 6       | 5        | 4        | 3        | 2       | 1                              | 0                              |
| PR10H | TMPR101 | TMPR100 | IICAPR10 | TMPR103H | TMPR101H | SREPR10 | SRPR10<br>CSIPR101<br>IICPR101 | STPR10<br>CSIPR100<br>IICPR100 |

地址: FFFEAH      复位后: FFH      R/W

|       |   |       |       |       |         |       |         |         |
|-------|---|-------|-------|-------|---------|-------|---------|---------|
| 符号    | 7 | 6     | 5     | 4     | 3       | 2     | 1       | 0       |
| PR01L | 1 | FLPR0 | MDPR0 | KRPR0 | TMKAPR0 | ADPR0 | TMPR003 | TMPR002 |

地址: FFEEH      复位后: FFH      R/W

|       |   |       |       |       |         |       |         |         |
|-------|---|-------|-------|-------|---------|-------|---------|---------|
| 符号    | 7 | 6     | 5     | 4     | 3       | 2     | 1       | 0       |
| PR11L | 1 | FLPR1 | MDPR1 | KRPR1 | TMKAPR1 | ADPR1 | TMPR103 | TMPR102 |

| XXPR1X | XXPR0X | 优先级的选择         |
|--------|--------|----------------|
| 0      | 0      | 指定优先级 0 (高优先级) |
| 0      | 1      | 指定优先级 1        |
| 1      | 0      | 指定优先级 2        |
| 1      | 1      | 指定优先级 3 (低优先级) |

注 只限于 R5F102 产品。

注意 必须将未配置的位设定为初始值。

图 15-7 优先级指定标志寄存器 (PR00L、PR00H、PR01L、PR01H、PR02L、PR02H、PR10L、PR10H、PR11L、PR11H、PR12L、PR12H) 的格式 (30 引脚产品) (1/2)

地址: FFFE8H      复位后: FFH      R/W

|       |       |       |       |       |       |       |        |         |
|-------|-------|-------|-------|-------|-------|-------|--------|---------|
| 符号    | 7     | 6     | 5     | 4     | 3     | 2     | 1      | 0       |
| PR00L | PPR05 | PPR04 | PPR03 | PPR02 | PPR01 | PPR00 | LVIPR0 | WDTIPR0 |

地址: FFFECH      复位后: FFH      R/W

|       |       |       |       |       |       |       |        |         |
|-------|-------|-------|-------|-------|-------|-------|--------|---------|
| 符号    | 7     | 6     | 5     | 4     | 3     | 2     | 1      | 0       |
| PR10L | PPR15 | PPR14 | PPR13 | PPR12 | PPR11 | PPR10 | LVIPR1 | WDTIPR1 |

地址: FFFE9H      复位后: FFH      R/W

|       |                     |        |                                  |           |           |           |          |                                      |
|-------|---------------------|--------|----------------------------------|-----------|-----------|-----------|----------|--------------------------------------|
| 符号    | 7                   | 6      | 5                                | 4         | 3         | 2         | 1        | 0                                    |
| PR00H | SREPR00<br>TMPR001H | SRPR00 | STPR00<br>CSIPR000<br>IICPR000 注 | DMAPR01 注 | DMAPR00 注 | SREPR02 注 | SRPR02 注 | STPR02 注<br>CSIPR020 注<br>IICPR020 注 |

地址: FFFEDH      复位后: FFH      R/W

|       |                     |        |                                  |           |           |           |          |                                      |
|-------|---------------------|--------|----------------------------------|-----------|-----------|-----------|----------|--------------------------------------|
| 符号    | 7                   | 6      | 5                                | 4         | 3         | 2         | 1        | 0                                    |
| PR10H | SREPR10<br>TMPR101H | SRPR10 | STPR10<br>CSIPR100<br>IICPR100 注 | DMAPR11 注 | DMAPR10 注 | SREPR12 注 | SRPR12 注 | STPR12 注<br>CSIPR120 注<br>IICPR120 注 |

地址: FFFEAH      复位后: FFH      R/W

|       |         |         |         |         |          |                       |                                      |          |
|-------|---------|---------|---------|---------|----------|-----------------------|--------------------------------------|----------|
| 符号    | 7       | 6       | 5       | 4       | 3        | 2                     | 1                                    | 0        |
| PR01L | TMPR003 | TMPR002 | TMPR001 | TMPR000 | IICAPR00 | SREPR01 注<br>TMPR003H | SRPR01 注<br>CSIPR011 注<br>IICPR011 注 | STPR01 注 |

地址: FFEEEH      复位后: FFH      R/W

|       |         |         |         |         |          |                       |                                      |          |
|-------|---------|---------|---------|---------|----------|-----------------------|--------------------------------------|----------|
| 符号    | 7       | 6       | 5       | 4       | 3        | 2                     | 1                                    | 0        |
| PR11L | TMPR103 | TMPR102 | TMPR101 | TMPR100 | IICAPR10 | SREPR11 注<br>TMPR103H | SRPR11 注<br>CSIPR111 注<br>IICPR111 注 | STPR11 注 |

地址: FFFEBH      复位后: FFH      R/W

|       |         |   |   |   |   |         |   |       |
|-------|---------|---|---|---|---|---------|---|-------|
| 符号    | 7       | 6 | 5 | 4 | 3 | 2       | 1 | 0     |
| PR01H | TMPR004 | 1 | 1 | 1 | 1 | TMKAPR0 | 1 | ADPR0 |

地址: FFFEFH      复位后: FFH      R/W

|       |         |   |   |   |   |         |   |       |
|-------|---------|---|---|---|---|---------|---|-------|
| 符号    | 7       | 6 | 5 | 4 | 3 | 2       | 1 | 0     |
| PR11H | TMPR104 | 1 | 1 | 1 | 1 | TMKAPR1 | 1 | ADPR1 |

注 只限于 R5F102 产品。

图 15-7 优先级指定标志寄存器（PR00L、PR00H、PR01L、PR01H、PR02L、PR02H、PR10L、PR10H、PR11L、PR11H、PR12L、PR12H）的格式（30 引脚产品）(2/2)

地址: FFFD8H      复位后: FFH      R/W

|       |   |   |   |   |   |              |              |              |
|-------|---|---|---|---|---|--------------|--------------|--------------|
| 符号    | 7 | 6 | 5 | 4 | 3 | <div>2</div> | <div>1</div> | <div>0</div> |
| PR02L | 1 | 1 | 1 | 1 | 1 | TMPR007      | TMPR006      | TMPR005      |

地址: FFFDCH      复位后: FFH      R/W

|       |   |   |   |   |   |              |              |              |
|-------|---|---|---|---|---|--------------|--------------|--------------|
| 符号    | 7 | 6 | 5 | 4 | 3 | <div>2</div> | <div>1</div> | <div>0</div> |
| PR12L | 1 | 1 | 1 | 1 | 1 | TMPR107      | TMPR106      | TMPR105      |

地址: FFFD9H      复位后: FFH      R/W

|       |       |   |              |   |   |   |   |   |
|-------|-------|---|--------------|---|---|---|---|---|
| 符号    | 7     | 6 | <div>5</div> | 4 | 3 | 2 | 1 | 0 |
| PR02H | FLPR0 | 1 | MDPR0        | 1 | 1 | 1 | 1 | 1 |

地址: FFFDDH      复位后: FFH      R/W

|       |       |   |              |   |   |   |   |   |
|-------|-------|---|--------------|---|---|---|---|---|
| 符号    | 7     | 6 | <div>5</div> | 4 | 3 | 2 | 1 | 0 |
| PR12H | FLPR1 | 1 | MDPR1        | 1 | 1 | 1 | 1 | 1 |

| XXPR1X | XXPR0X | 优先级的选择        |
|--------|--------|---------------|
| 0      | 0      | 指定优先级 0（高优先级） |
| 0      | 1      | 指定优先级 1       |
| 1      | 0      | 指定优先级 2       |
| 1      | 1      | 指定优先级 3（低优先级） |

注意    必须将未配置的位设定为初始值。

### 15.3.4 外部中断上升沿允许寄存器（EGP0）和外部中断下降沿允许寄存器（EGN0）

这些寄存器设定 INTP0 ~ INTP3 的有效边沿。

通过 1 位或者 8 位存储器操作指令设定 EGP0、EGN0 寄存器。

在产生复位信号后，这些寄存器的值变为“00H”。

图 15-8 外部中断上升沿允许寄存器（EGP0）和外部中断下降沿允许寄存器（EGN0）的格式

#### 20、24 引脚产品

|            |          |   |     |   |      |      |      |      |
|------------|----------|---|-----|---|------|------|------|------|
| 地址: FFF38H | 复位后: 00H |   | R/W |   |      |      |      |      |
| 符号         | 7        | 6 | 5   | 4 | 3    | 2    | 1    | 0    |
| EGP0       | 0        | 0 | 0   | 0 | EGP3 | EGP2 | EGP1 | EGP0 |

|            |          |   |     |   |      |      |      |      |
|------------|----------|---|-----|---|------|------|------|------|
| 地址: FFF39H | 复位后: 00H |   | R/W |   |      |      |      |      |
| 符号         | 7        | 6 | 5   | 4 | 3    | 2    | 1    | 0    |
| EGN0       | 0        | 0 | 0   | 0 | EGN3 | EGN2 | EGN1 | EGN0 |

#### 30 引脚产品

|            |          |   |      |      |      |      |      |      |
|------------|----------|---|------|------|------|------|------|------|
| 地址: FFF38H | 复位后: 00H |   | R/W  |      |      |      |      |      |
| 符号         | 7        | 6 | 5    | 4    | 3    | 2    | 1    | 0    |
| EGP0       | 0        | 0 | EGP5 | EGP4 | EGP3 | EGP2 | EGP1 | EGP0 |

|            |          |   |      |      |      |      |      |      |
|------------|----------|---|------|------|------|------|------|------|
| 地址: FFF39H | 复位后: 00H |   | R/W  |      |      |      |      |      |
| 符号         | 7        | 6 | 5    | 4    | 3    | 2    | 1    | 0    |
| EGN0       | 0        | 0 | EGN5 | EGN4 | EGN3 | EGN2 | EGN1 | EGN0 |

| EGPn | EGNn | INTPn 引脚有效边沿的选择 (n=0 ~ 5) |
|------|------|---------------------------|
| 0    | 0    | 禁止检测边沿。                   |
| 0    | 1    | 下降沿                       |
| 1    | 0    | 上升沿                       |
| 1    | 1    | 上升和下降的双边沿                 |

**注意** 如果将用于外部中断功能的输入端口切换至输出模式，就有可能检测有效边沿并且发生 INTPn 中断。

如果要切换至输出模式，必须先禁止边沿检测（EGPn、EGNn=0、0），然后将端口模式寄存器（PMxx）置“0”。

**备注** n=0 ~ 5

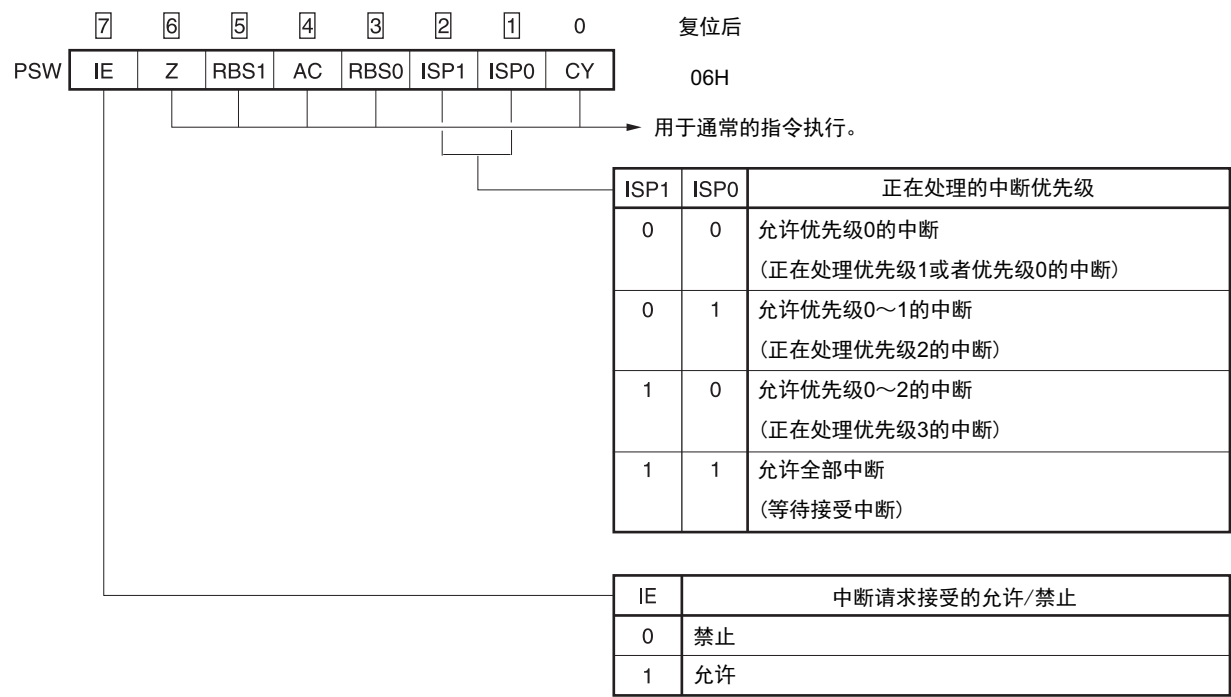
15.3.5 程序状态字（PSW）

程序状态字是保存指令执行结果和中断请求当前状态的寄存器，映射设定允许或者禁止可屏蔽中断的 IE 标志以及控制多重中断处理的 ISP0 标志和 ISP1 标志。

除了能以 8 位为单位读写 PSW 以外，还能利用位操作指令和专用指令（EI 和 DI）操作 PSW。在接受向量中断请求及执行 BRK 指令时，自动将 PSW 的内容压栈，并且将 IE 标志恢复为“0”。在接受可屏蔽中断请求时，将接受的中断优先级指定标志寄存器的内容（“00”以外）“- 1”后的值传送到 ISP0 标志和 ISP1 标志。PSW 的内容也能通过 PUSH PSW 指令进行压栈，通过 RETI、RETB、POP PSW 指令进行退栈。

在产生复位信号后，PSW 的值变为“06H”。

图 15-9 程序状态字的结构



15.4 中断处理的操作

15.4.1 可屏蔽中断请求的接受

如果中断请求标志被置“1”并且该中断请求的屏蔽（MK）标志已被清“0”，就进入能接受可屏蔽中断请求的状态，在中断允许状态（IE 标志已被置“1”）下接受向量中断请求。但是，在处理优先级高的中断请求的过程中，不接受被指定的低优先级的中断请求。

从产生可屏蔽中断请求到进行向量中断处理的时间如表 15-5 所示。

有关中断请求的接受时序，请参照图 15-11 和图 15-12。

表 15-5 从产生可屏蔽中断到处理的时间

|      | 最短时间  | 最长时间注  |
|------|-------|--------|
| 处理时间 | 9 个时钟 | 16 个时钟 |

注 执行内部 RAM 区的指令时除外。

备注 1 个时钟：1/f<sub>CLK</sub>（f<sub>CLK</sub>：CPU 时钟）

如果同时发生多个可屏蔽中断请求，就从优先级指定标志所指定的高优先级的请求开始接受。如果优先级指定标志所指定的优先级相同，就从默认优先级高的请求开始接受。

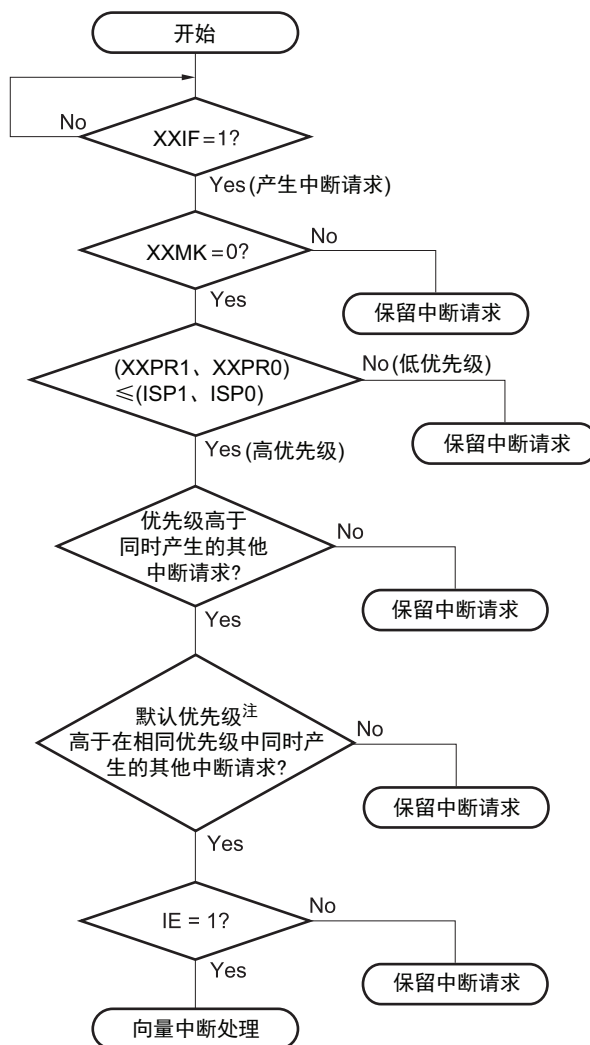
被保留的中断请求在可接受的状态时被接受。

接受中断请求的处理算法如图 15-10 所示。

如果接受可屏蔽中断请求，就按程序状态字（PSW）、程序计数器（PC）的顺序将内容压栈，将 IE 标志复位为“0”，并且将接受的中断优先级指定标志的内容传送到 ISP1 标志和 ISP0 标志。将各中断请求决定的向量表中的数据装入 PC 并且进行转移。

能使用 RETI 指令从中断返回。

图 15-10 接受中断请求的处理算法



XXIF: 中断请求标志

XXMK: 中断屏蔽标志

XXPR0: 优先级指定标志 0

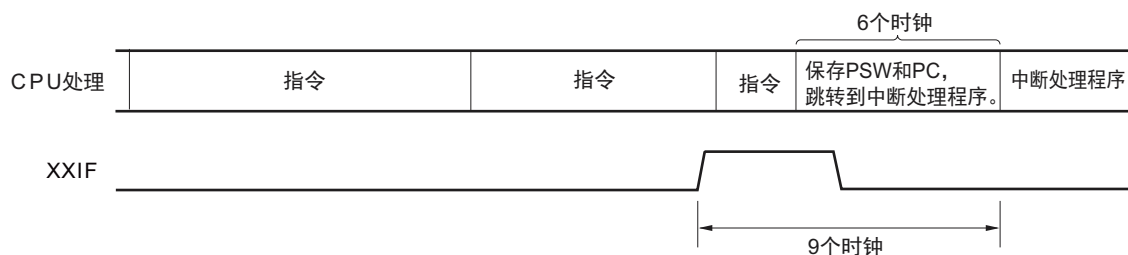
XXPR1: 优先级指定标志 1

IE: 可屏蔽中断请求的接受控制标志 (1= 允许、0= 禁止)

ISP0、ISP1: 表示正在处理的中断优先级的标志 (参照图 15-9)

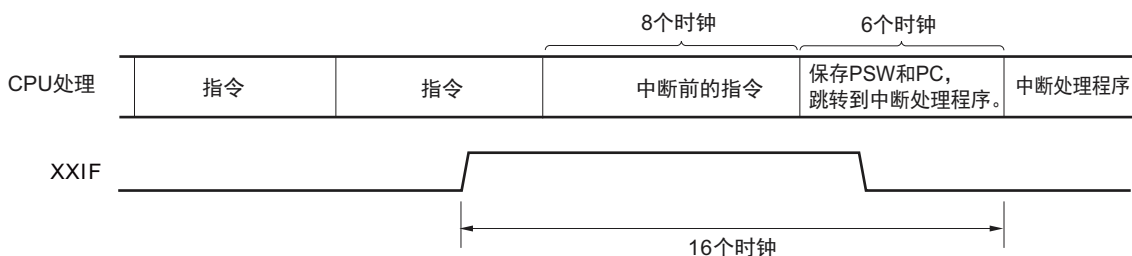
注 有关默认优先级, 请参照“表 15-1、表 15-2 中断源一览表”。

图 15-11 中断请求的接受时序（最短时间）



备注 1 个时钟:  $1/f_{CLK}$  ( $f_{CLK}$ : CPU 时钟)

图 15-12 中断请求的接受时序（最长时间）



备注 1 个时钟:  $1/f_{CLK}$  ( $f_{CLK}$ : CPU 时钟)

### 15.4.2 软件中断请求的接受

通过执行 BRK 指令接受软件中断请求，不能禁止软件中断。

如果接受软件中断请求，就按程序状态字（PSW）、程序计数器（PC）的顺序将内容压栈，将 IE 标志复位为“0”，并且将向量表（0007EH、0007FH）的内容装入 PC 进行转移。

能使用 RETB 指令从软件中断返回。

注意 不能使用 RETI 指令从软件中断返回。

### 15.4.3 多重中断处理

在中断处理过程中接受了另一个中断请求的情况称为多重中断。

除非中断请求为接受允许状态（IE=1），否则不会发生多重中断。在接受中断请求时，中断请求为接受被禁止状态（IE=0）。因此，如果要允许多重中断，就需要在中断处理过程中用 EI 指令将 IE 标志置“1”，进入中断允许状态。

另外，即使在中断允许状态下也可能不允许多重中断，由中断优先级进行控制。中断优先级有默认优先级和可编程优先级，通过可编程优先级控制多重中断。

在中断允许状态下，如果产生的中断请求的优先级高于正在处理的中断优先级，就作为多重中断进行接受。如果产生的中断请求的优先级等于或者低于正在处理的中断优先级，就不作为多重中断进行接受。但是，如果在处理优先级 0 的中断过程中将 IE 标志置“1”，就允许优先级 0 的其他中断。

保留因中断被禁止或者优先级低而不允许多重中断的中断请求，在当前的中断处理结束后至少执行一条主处理的指令，然后接受被保留的中断请求。

能多重中断的中断请求的关系和多重中断的例子如表 15-6 和图 15-13 所示。



表 15-6 在中断处理过程中能多重中断的中断请求的关系

| 多重中断请求<br><br>正在处理的中断 |                  | 可屏蔽中断请求          |      |                  |      |                  |      |                  |      | 软件中<br>断请求 |
|-----------------------|------------------|------------------|------|------------------|------|------------------|------|------------------|------|------------|
|                       |                  | 优先级 0<br>(PR=00) |      | 优先级 1<br>(PR=01) |      | 优先级 2<br>(PR=10) |      | 优先级 3<br>(PR=11) |      |            |
|                       |                  | IE=1             | IE=0 | IE=1             | IE=0 | IE=1             | IE=0 | IE=1             | IE=0 |            |
| 可屏蔽中断                 | ISP1=0<br>ISP0=0 | ○                | ×    | ×                | ×    | ×                | ×    | ×                | ×    | ○          |
|                       | ISP1=0<br>ISP0=1 | ○                | ×    | ○                | ×    | ×                | ×    | ×                | ×    | ○          |
|                       | ISP1=1<br>ISP0=0 | ○                | ×    | ○                | ×    | ○                | ×    | ×                | ×    | ○          |
|                       | ISP1=1<br>ISP0=1 | ○                | ×    | ○                | ×    | ○                | ×    | ○                | ×    | ○          |
| 软件中断                  |                  | ○                | ×    | ○                | ×    | ○                | ×    | ○                | ×    | ○          |

备注 1. ○：能多重中断

2. ×：不能多重中断

3. ISP0、ISP1 和 IE 是 PSW 中的标志。

ISP1=0、ISP0=0：正在处理优先级 1 或者优先级 0 的中断。

ISP1=0、ISP0=1：正在处理优先级 2 的中断。

ISP1=1、ISP0=0：正在处理优先级 3 的中断。

ISP1=1、ISP0=1：等待接受中断（允许全部中断）。

IE=0：禁止接受中断请求。

IE=1：允许接受中断请求。

4. PR 是 PR00L、PR00H、PR01L、PR10L、PR10H、PR11L 寄存器中的标志。

PR=00：通过 xxPR1x=0、xxPR0x=0 指定优先级 0（高优先级）。

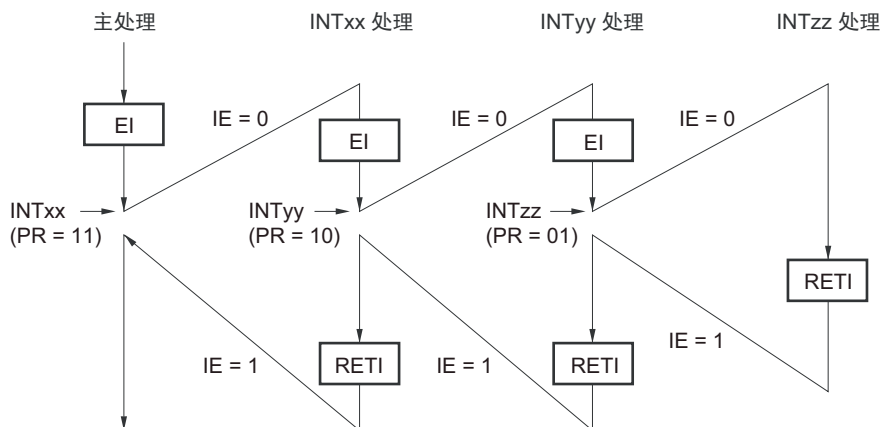
PR=01：通过 xxPR1x=0、xxPR0x=1 指定优先级 1。

PR=10：通过 xxPR1x=1、xxPR0x=0 指定优先级 2。

PR=11：通过 xxPR1x=1、xxPR0x=1 指定优先级 3（低优先级）。

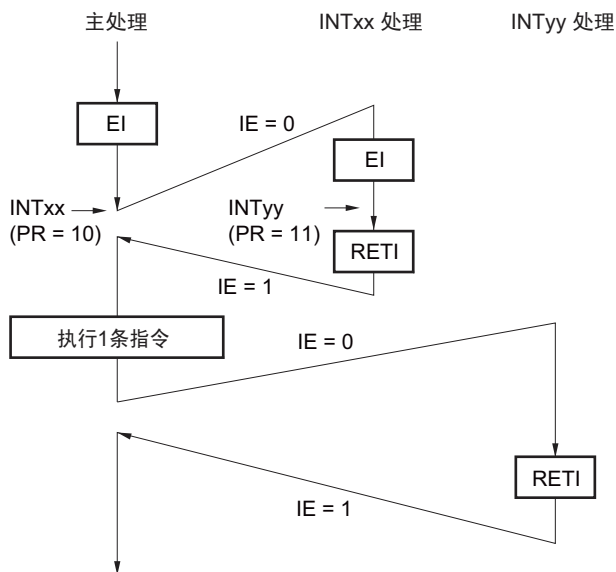
图 15-13 多重中断的例子 (1/2)

例 1. 发生 2 次多重中断的例子



在处理中断 INTxx 的过程中接受 INTyy 和 INTzz 的 2 个中断请求，发生多重中断。必须在接受各中断请求之前发行 EI 指令，使中断请求处于允许接受的状态。

例 2. 因控制优先级而不发生多重中断的例子



在处理中断 INTxx 的过程中，发生的 interrupt 请求 INTyy 因其 interrupt 优先级低于 INTxx 而不被接受，所以不发生多重中断。保留 INTyy 请求，在执行一条主处理的指令后接受被保留的 INTyy 请求。

PR=00: 通过 xxPR1x=0、xxPR0x=0 指定优先级 0（高优先级）。

PR=01: 通过 xxPR1x=0、xxPR0x=1 指定优先级 1。

PR=10: 通过 xxPR1x=1、xxPR0x=0 指定优先级 2。

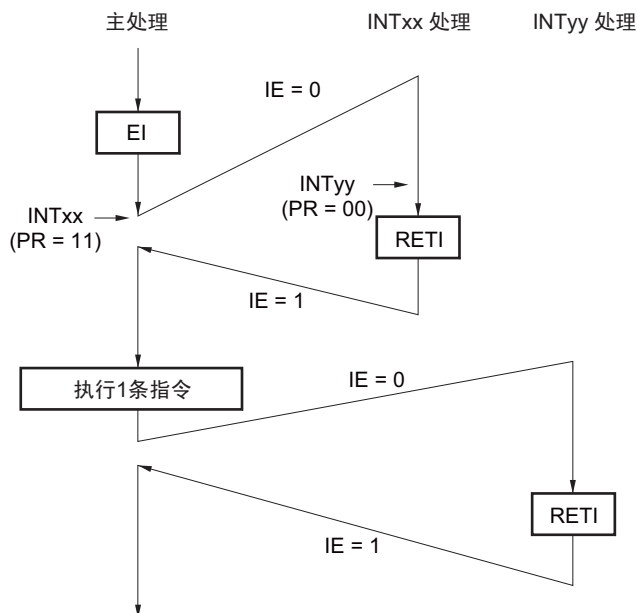
PR=11: 通过 xxPR1x=1、xxPR0x=1 指定优先级 3（低优先级）。

IE=0: 禁止接受中断请求。

IE=1: 允许接受中断请求。

图 15-13 多重中断的例子 (2/2)

例 3. 因不允许中断而不发生多重中断的例子



在处理中断 INTxx 的过程中，因不允许中断（未发行 EI 指令）而不接受中断请求 INTyy，所以不发生多重中断。保留 INTyy 请求，在执行一条主处理的指令后接受被保留的 INTyy 请求。

PR=00: 通过 xxPR1x=0、xxPR0x=0 指定优先级 0（高优先级）。

PR=01: 通过 xxPR1x=0、xxPR0x=1 指定优先级 1。

PR=10: 通过 xxPR1x=1、xxPR0x=0 指定优先级 2。

PR=11: 通过 xxPR1x=1、xxPR0x=1 指定优先级 3（低优先级）。

IE=0: 禁止接受中断请求。

IE=1: 允许接受中断请求。

#### 15.4.4 中断请求的保留

有些指令，即使在执行指令的过程中发生了中断请求，也可能将中断请求保留到下一条指令执行结束为止。这些指令（中断请求保留指令）如下所示。

- MOV PSW, #byte
- MOV PSW, A
- MOV1 PSW. bit, CY
- SET1 PSW. bit
- CLR1 PSW. bit
- RETB
- RETI
- POP PSW
- BTCLR PSW. bit, \$addr20
- EI
- DI
- SKC
- SKNC
- SKZ
- SKNZ
- SKH
- SKNH
- IF0L、IF0H、IF1L、IF1H、IF2L、IF2H、MK0L、MK0H、MK1L、MK1H、MK2L、MK2H、PR00L、PR00H、PR01L、PR01H、PR02L、PR02H、PR10L、PR10H、PR11L、PR11H、PR12L和PR12H的各寄存器的写指令

中断请求的保留时序如图 15-14 所示。

图 15-14 中断请求的保留



备注 1. 指令 N：中断请求的保留指令

2. 指令 M：中断请求保留指令以外的指令

## 第 16 章 键中断功能

键中断输入通道的个数因产品而不同。

|         | 20 引脚 | 24 引脚 | 30 引脚 |
|---------|-------|-------|-------|
| 键中断输入通道 | 6ch   | 10ch  | 未配置   |

备注 此章主要以 24 引脚产品时的情况进行说明。

### 16.1 键中断的功能

在 20、24 引脚产品时，能通过给键中断输入引脚（KR0 ~ KR9）输入上升沿 / 下降沿，产生键中断（INTKR）。

输入了有效边沿的通道的指定方法有以下两种。

- 通过端口的输入电平指定通道的方法（KR0 ~ KR9）
- 通过键中断标志指定通道的方法（KR0 ~ KR5）

表 16-1 键中断检测引脚的分配

| 键中断引脚 | 键返回模式寄存器（KRM0、KRM1） | 键返回标志寄存器（KRF） |
|-------|---------------------|---------------|
| KR0   | KRM00               | KRF0          |
| KR1   | KRM01               | KRF1          |
| KR2   | KRM02               | KRF2          |
| KR3   | KRM03               | KRF3          |
| KR4   | KRM04               | KRF4          |
| KR5   | KRM05               | KRF5          |
| KR6   | KRM06               | —             |
| KR7   | KRM07               | —             |
| KR8   | KRM08               | —             |
| KR9   | KRM09               | —             |

备注 KR0 ~ KR5：20 引脚产品

KR0 ~ KR9：24 引脚产品

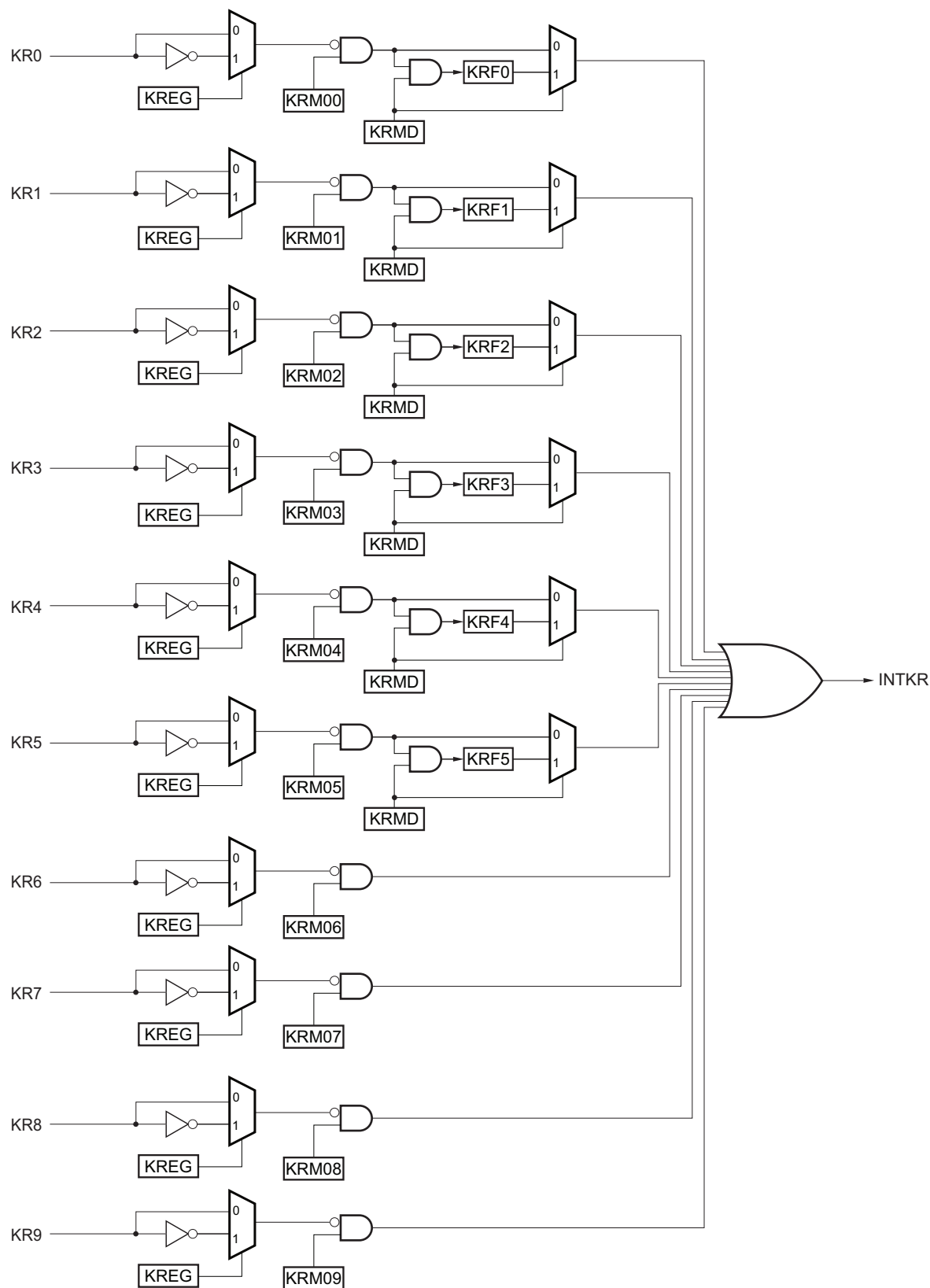
### 16.2 键中断的结构

键中断由以下硬件构成。

表 16-2 键中断的结构

| 项目    | 控制寄存器                                                                                 |
|-------|---------------------------------------------------------------------------------------|
| 控制寄存器 | 键返回控制寄存器（KRCTL）<br>键返回模式寄存器（KRM0、KRM1）<br>键返回标志寄存器（KRF）<br>端口模式寄存器 0、4、6（PM0、PM4、PM6） |

图 16-1 键中断的框图



备注 KR0 ~ KR5: 20 引脚产品  
KR0 ~ KR9: 24 引脚产品

## 16.3 键中断的控制寄存器

通过以下寄存器控制键中断功能。

- 键返回控制寄存器（KRCTL）
- 键返回模式寄存器（KRM0、KRM1）
- 键返回标志寄存器（KRF）
- 端口模式寄存器0、4、6（PM0、4、6）

### 16.3.1 键返回控制寄存器（KRCTL）

KRCTL 寄存器是设定键中断标志（KRF0 ~ KRF5）的使用和检测边沿的寄存器。

通过 1 位或者 8 位存储器操作指令设定 KRCTL 寄存器。

在产生复位信号后，此寄存器的值变为“00H”。

图 16-2 键返回控制寄存器（KRCTL）的格式

|            |          |     |   |   |   |   |   |      |
|------------|----------|-----|---|---|---|---|---|------|
| 地址: FFF34H | 复位后: 00H | R/W |   |   |   |   |   |      |
| 符号         | 7        | 6   | 5 | 4 | 3 | 2 | 1 | 0    |
| KRCTL      | KRMD     | 0   | 0 | 0 | 0 | 0 | 0 | KREG |

|      |                       |
|------|-----------------------|
| KRMD | 键中断标志（KRF0 ~ KRF5）的使用 |
| 0    | 不使用键中断标志              |
| 1    | 使用键中断标志               |

|      |                    |
|------|--------------------|
| KREG | 检测边沿的选择（KR0 ~ KR9） |
| 0    | 下降沿                |
| 1    | 上升沿                |

|      |      |                                                   |
|------|------|---------------------------------------------------|
| KRMD | KREG | 中断功能                                              |
| 0    | 0    | 检测到下降沿，产生键中断（INTKR）<br>（通过确认端口电平指定通道）             |
| 0    | 1    | 检测到上升沿，产生键中断（INTKR）<br>（通过确认端口电平指定通道）             |
| 1    | 0    | 检测到下降沿，产生键中断（INTKR）<br>（通过键中断标志（KRF0 ~ KRF5）指定通道） |
| 1    | 1    | 检测到上升沿，产生键中断（INTKR）<br>（通过键中断标志（KRF0 ~ KRF5）指定通道） |

### 16.3.2 键返回模式寄存器（KRM0、KRM1）

KRM0、KRM1 寄存器是设定键中断模式的寄存器。

通过 1 位或者 8 位存储器操作指令设定 KRM0、KRM1 寄存器。

在产生复位信号后，此寄存器的值变为“00H”。

图 16-3 键返回模式寄存器（KRM0、KRM1）的格式

#### 20 引脚产品

|            |          |   |       |       |       |       |       |       |
|------------|----------|---|-------|-------|-------|-------|-------|-------|
| 地址: FFF37H | 复位后: 00H |   | R/W   |       |       |       |       |       |
| 符号         | 7        | 6 | 5     | 4     | 3     | 2     | 1     | 0     |
| KRM0       | 0        | 0 | KRM05 | KRM04 | KRM03 | KRM02 | KRM01 | KRM00 |

#### 24 引脚产品

|            |          |       |       |       |       |       |       |       |
|------------|----------|-------|-------|-------|-------|-------|-------|-------|
| 地址: FFF37H | 复位后: 00H |       | R/W   |       |       |       |       |       |
| 符号         | 7        | 6     | 5     | 4     | 3     | 2     | 1     | 0     |
| KRM0       | KRM07    | KRM06 | KRM05 | KRM04 | KRM03 | KRM02 | KRM01 | KRM00 |

|            |          |   |     |   |   |   |       |       |
|------------|----------|---|-----|---|---|---|-------|-------|
| 地址: FFF36H | 复位后: 00H |   | R/W |   |   |   |       |       |
| 符号         | 7        | 6 | 5   | 4 | 3 | 2 | 1     | 0     |
| KRM1       | 0        | 0 | 0   | 0 | 0 | 0 | KRM09 | KRM08 |

| KRM0n | 键中断模式的控制 (n=0 ~ 9) |
|-------|--------------------|
| 0     | 不检测键中断信号。          |
| 1     | 检测键中断信号。           |

- 注意 1. 通过选择下降沿 (KRMD=0) 检测键中断信号 (KRM0n=1) 时，必须通过外部电阻将对应的输入引脚上拉到  $V_{DD}$ 。另外，能通过将键中断输入引脚的 PU125、PU00 ~ PU03（上拉电阻寄存器 12、0（PU12 的 bit5、PU0 的 bit0 ~ 3））的对象位置“1”，使用内部上拉电阻。
2. 如果在给键中断输入引脚输入低电平（将 KREG 置“0”时）/ 高电平（将 KREG 置“1”时）的状态下，将 KRM0、KRM1 寄存器的对应位置位，就产生中断。  
如果要忽视此中断，必须在通过中断屏蔽标志禁止中断处理后设定 KRM0、KRM1 寄存器。然后，必须在等待键中断输入的高电平宽度/低电平宽度（参照“28.4 AC特性”或者“29.4 AC特性”）后清除中断请求标志，允许中断处理。
3. 在键中断模式中未使用的引脚能用作通常的端口。



### 16.3.3 键返回标志寄存器（KRF）

KRF 寄存器是控制键中断标志（KRF0～KRF5）的寄存器。

通过 8 位存储器操作指令设定 KRF 寄存器。

在产生复位信号后，此寄存器的值变为“00H”。

图 16-4 键返回标志寄存器（KRF）的格式

|            |          |   |       |      |      |      |      |      |
|------------|----------|---|-------|------|------|------|------|------|
| 地址: FFF35H | 复位后: 00H |   | R/W 注 |      |      |      |      |      |
| 符号         | 7        | 6 | 5     | 4    | 3    | 2    | 1    | 0    |
| KRF        | 0        | 0 | KRF5  | KRF4 | KRF3 | KRF2 | KRF1 | KRF0 |

|      |               |
|------|---------------|
| KRFn | 键中断标志 (n=0～5) |
| 0    | 未检测到键中断信号     |
| 1    | 检测到键中断信号      |

注 写“1”的操作无效。如果要清除 KRFn，必须通过 8 位存储器操作指令将对象位置“0”，其他位置“1”。

注意 有关 KR6～KR9，必须通过依次确认输入电平指定通道。

### 16.3.4 端口模式寄存器 0、4、6（PM0、4、6）

PM0、PM4 和 PM6 寄存器能以 1 位为单位设定端口 0、端口 4 和端口 6 的输入 / 输出。

在用作键中断输入（KR0～KR9）时，必须将各端口对应的端口模式寄存器（PM0、PM4、PM6）的位置“1”。

通过 1 位或者 8 位存储器操作指令设定 PM0、PM4 和 PM6 寄存器。

在产生复位信号后，此寄存器的值变为“FFH”。

图 16-5 端口模式寄存器 0、4、6（PM0、PM4、PM6）的格式

|            |          |   |     |   |      |      |      |      |
|------------|----------|---|-----|---|------|------|------|------|
| 地址: FFF20H | 复位后: FFH |   | R/W |   |      |      |      |      |
| 符号         | 7        | 6 | 5   | 4 | 3    | 2    | 1    | 0    |
| PM0        | 1        | 1 | 1   | 1 | PM03 | PM02 | PM01 | PM00 |

|            |          |   |     |   |   |      |      |      |
|------------|----------|---|-----|---|---|------|------|------|
| 地址: FFF24H | 复位后: FFH |   | R/W |   |   |      |      |      |
| 符号         | 7        | 6 | 5   | 4 | 3 | 2    | 1    | 0    |
| PM4        | 1        | 1 | 1   | 1 | 1 | PM42 | PM41 | PM40 |

|            |          |   |     |   |   |   |      |      |
|------------|----------|---|-----|---|---|---|------|------|
| 地址: FFF26H | 复位后: FFH |   | R/W |   |   |   |      |      |
| 符号         | 7        | 6 | 5   | 4 | 3 | 2 | 1    | 0    |
| PM6        | 1        | 1 | 1   | 1 | 1 | 1 | PM61 | PM60 |

|      |                                     |
|------|-------------------------------------|
| PMmn | 选择 PMmn 的输入 / 输出模式 (m=0、4、6, n=0～3) |
| 0    | 输出模式 (输出缓冲器 ON)                     |
| 1    | 输入模式 (输出缓冲器 OFF)                    |

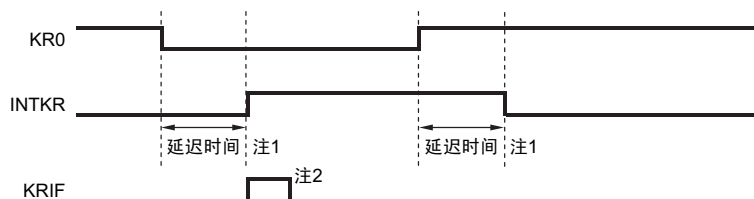
## 16.4 键中断功能的运行

### 16.4.1 不使用键中断标志的情况 (KRMD=0)

通过给键中断输入引脚 (KR0 ~ KR9) 输入 KREG 位设定的有效边沿, 产生键中断 (INTKR)。另外, 在产生键中断 (INTKR) 后, 能通过读端口寄存器并且确认输入电平, 确定输入有效边沿的通道。

INTKR 信号与键中断输入引脚 (KR0 ~ KR9) 的输入电平同步发生变化。

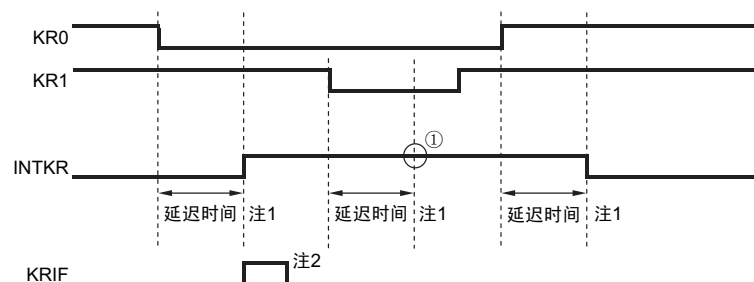
图 16-6 给 1 个通道输入键中断时的 INTKR 信号变化 (KRMD=0、KREG=0 的情况)



- 注 1. 延迟时间最大为键中断输入高 / 低电平宽度的 MAX. 值 (参照 “28.4 AC 特性” 和 “29.4 AC 特性”)。
2. 通过接受向量中断请求或者软件进行清除。

给多个键中断输入引脚输入有效边沿时的运行如图 16-7 所示。因为在给 1 个引脚输入低电平 (KREG=0 时) 的期间 INTKR 信号被置位, 所以在此期间即使给其他引脚输入下降沿也不再产生键中断 (INTKR) (图中的①)。

图 16-7 给多个通道输入键中断时的 INTKR 信号变化 (KRMD=0、KREG=0 的情况)



- 注 1. 延迟时间最大为键中断输入高 / 低电平宽度的 MAX. 值 (参照 “28.4 AC 特性” 和 “29.4 AC 特性”)。
2. 通过接受向量中断请求或者软件进行清除。

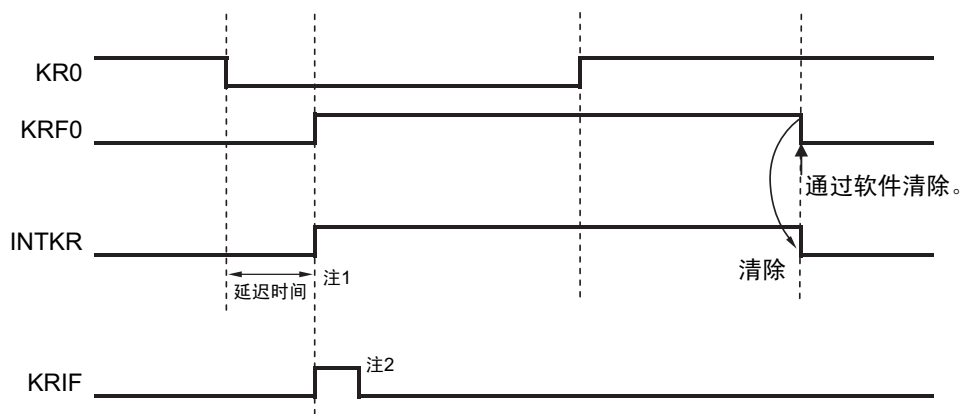
### 16.4.2 使用键中断标志的情况 (KRMD=1)

通过给键中断输入引脚 (KR0 ~ KR5) 输入 KREG 位设定的有效边沿, 产生键中断 (INTKR)。另外, 在产生键中断 (INTKR) 后, 能通过读键返回标志寄存器 (KRF), 确定输入有效边沿的通道。

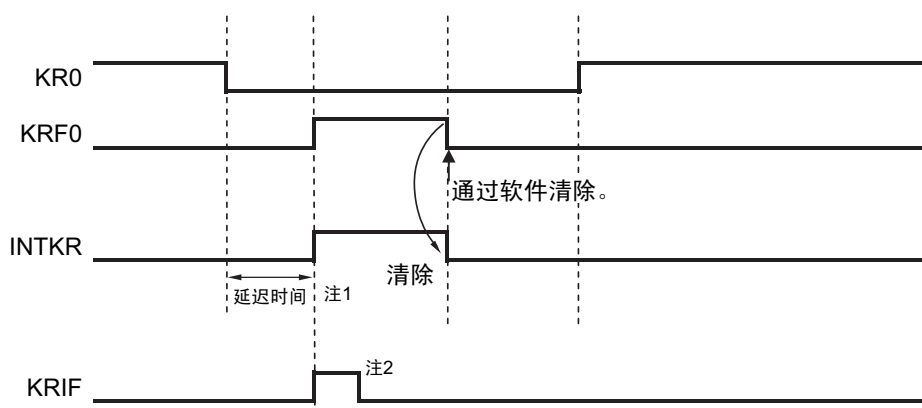
当 KRMD 位为“1”时, 通过清除 KRF 寄存器的对应位, 清除 INTKR 信号。如图 16-8 所示, 对于 1 个通道的 1 个下降沿 (KREG=0 时), 只产生 1 次中断, 与 KRFn 位的清除时序是否在上升沿的前后无关。

图 16-8 使用键中断标志时的 INTKR 信号基本变化 (KRMD=1、KREG=0 的情况)

#### (a) 给 KR0 引脚输入上升沿后的 KRF0 的清除



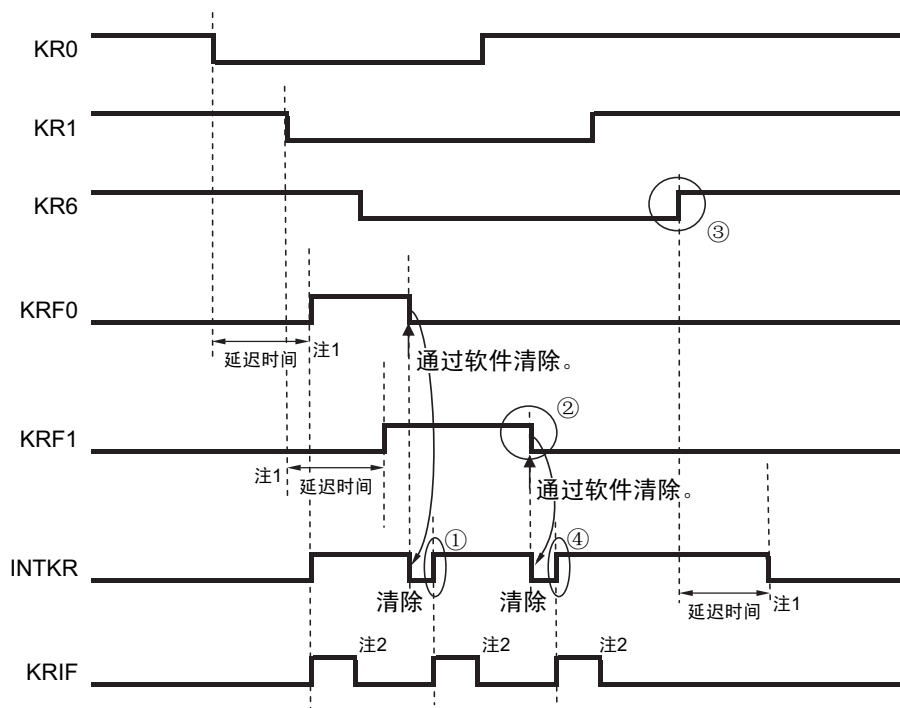
#### (b) 给 KR0 引脚输入上升沿前的 KRF0 的清除



- 注 1. 延迟时间最大为键中断输入高 / 低电平宽度的 MAX. 值 (参照“28.4 AC 特性”和“29.4 AC 特性”)。  
 2. 通过接受向量中断请求或者软件进行清除。

给多个键中断输入引脚输入有效边沿时的运行如图 16-9 所示。在给 KR0 引脚输入下降沿后也给 KR1 引脚和 KR6 引脚输入下降沿（KREG=0 时）。因为在清除 KRF0 位时 KRF1 位已被置位，所以在清除 KRF0 位的 1 个时钟（ $f_{CLK}$ ）后产生键中断（INTKR）（图中的①）。另外，因为给 KR6 引脚输入下降沿并且在清除 KRF1 位后（图中的②）给 KR6 引脚输入低电平（图中的③），所以在清除 KRF1 位的 1 个时钟（ $f_{CLK}$ ）后产生键中断（INTKR）（图中的④）。由此，对于多个通道输入的有效边沿，有可能产生键中断（INTKR）。

图 16-9 给多个通道输入键中断时的 INTKR 信号变化（KRMD=1、KREG=0 的情况）

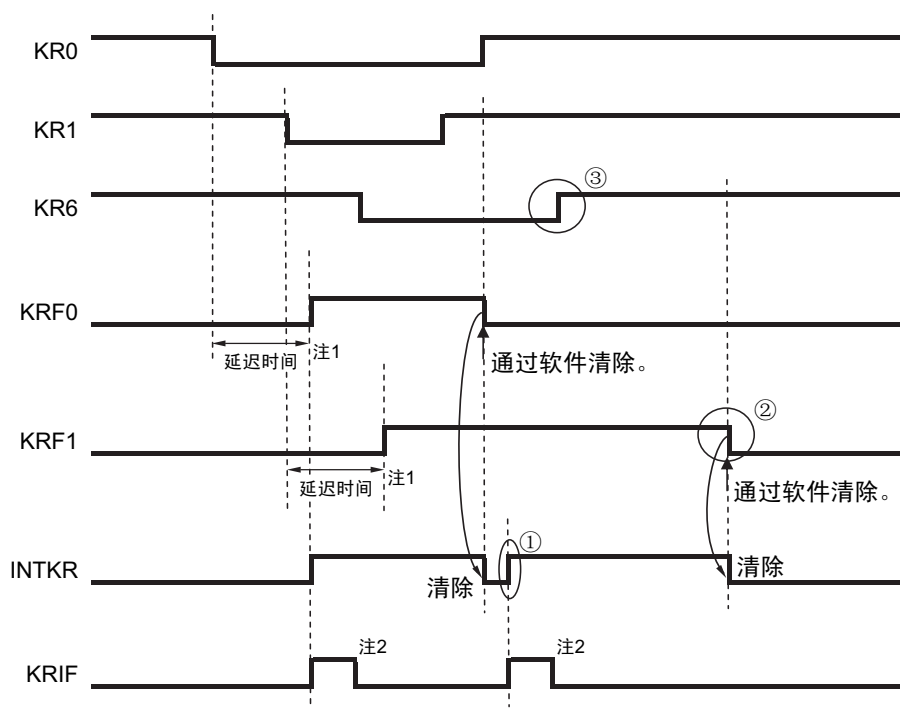


- 注 1. 延迟时间最大为键中断输入高 / 低电平宽度的 MAX. 值（参照“28.4 AC 特性”和“29.4 AC 特性”）。  
 2. 通过接受向量中断请求或者软件进行清除。

备注  $f_{CLK}$ : CUP/ 外围硬件的时钟频率

给 KR6 ~ KR9 引脚输入有效边沿时不产生键中断 (INTKR) 的运行如图 16-10 所示。在给 KR0 引脚输入下降沿后也给 KR1 引脚和 KR6 引脚输入下降沿 (KREG=0 时)。因为在清除 KRF0 位时 KR1 引脚为高电平而且 KRF1 位已被置位, 所以在清除 KRF0 位的 1 个时钟 ( $f_{CLK}$ ) 后产生键中断 (INTKR) (图中的①)。另外, 因为在清除 KRF1 位前 (图中的②) KR6 引脚变为高电平 (图中的③), 所以对于 KR6 引脚, 不产生键中断 (INTKR)。

图 16-10 给 KR6 ~ KR9 输入有效边沿时不发生 INTKR 信号的情况 (KRMD=1、KREG=0 的情况)



- 注 1. 延迟时间最大为键中断输入高 / 低电平宽度的 MAX. 值 (参照 “28.4 AC 特性” 和 “29.4 AC 特性”)。  
 2. 通过接受向量中断请求或者软件进行清除。

备注  $f_{CLK}$ : CUP/ 外围硬件的时钟频率

## 第 17 章 待机功能

### 17.1 待机功能

待机功能是进一步降低系统工作电流的功能，有以下 3 种模式。

#### (1) HALT 模式

通过执行 HALT 指令进入 HALT 模式。HALT 模式是停止 CPU 运行时钟的模式。在设定 HALT 模式前，如果高速系统时钟振荡电路或者高速内部振荡器正在振荡，各时钟就继续振荡。虽然此模式无法让工作电流降到 STOP 模式的程度，但是在想要通过中断请求立即重新开始处理或者想要频繁地进行间歇运行时是一种有效的模式。

#### (2) STOP 模式

通过执行 STOP 指令进入 STOP 模式。STOP 模式是停止高速系统时钟振荡电路和高速内部振荡器的振荡并且停止整个系统的模式。能大幅度地降低 CPU 的工作电流。

因为 STOP 模式能通过中断请求来解除，所以也能进行间歇运行。但是，在 X1 时钟的情况下，因为在解除 STOP 模式时需要确保振荡稳定的等待时间，所以如果一定要通过中断请求立即开始处理，就必须选择 HALT 模式。

#### (3) SNOOZE 模式

通过 CSI00 或者 UART0 的数据接收以及由定时器触发信号（中断请求信号（INTIT））产生的 A/D 转换请求，解除 STOP 模式，不需要 CPU 运行而进行 CSI00 或者 UART0 的数据接收，或者进行 A/D 转换。只有在选择高速内部振荡器时钟作为 CPU/ 外围硬件时钟（ $f_{CLK}$ ）时才能设定 SNOOZE 模式。

在任何一种模式中，寄存器、标志和数据存储器全部保持设定为待机模式前的内容，并且还保持输入 / 输出端口的输出锁存器和输出缓冲器的状态。

- 注意 1. 在转移到 STOP 模式时，必须在停止以主系统时钟运行的外围硬件后执行 STOP 指令（SNOOZE 模式的设定单元除外）。
2. 在 SNOOZE 模式中使用 CSI00、UART0 或者 A/D 转换器时，必须在转移到 STOP 模式前设定串行待机控制寄存器 0（SSC0）和 A/D 转换器的模式寄存器 2（ADM2）。详细内容请参照“11.3 串行阵列单元的控制寄存器”和“10.3 A/D 转换器的控制寄存器”。
  3. 为了降低 A/D 转换器的功耗，必须将 A/D 转换器的模式寄存器 0（ADM0）的 bit7（ADCS）和 bit0（ADCE）清“0”，在停止 A/D 转换运行后执行 STOP 指令。
  4. 能通过选项字节选择在 HALT 模式或者 STOP 模式中是继续还是停止低速内部振荡器的振荡。详细内容请参照“第 23 章 选项字节”。

## 17.2 待机功能的控制寄存器

待机功能的控制寄存器如下所示。

- 振荡稳定时间计数器的状态寄存器（OSTC）
- 振荡稳定时间选择寄存器（OSTS）

**备注** 上述寄存器的详细内容请参照“第 5 章 时钟发生电路”。另外，有关 SNOOZE 模式功能的控制寄存器，请参照“第 10 章 A/D 转换器”、“第 11 章 串行阵列单元”。

## 17.3 待机功能的运行

### 17.3.1 HALT 模式

#### (1) HALT 模式

通过执行 HALT 指令设定为 HALT 模式。无论设定前的 CPU 时钟是高速系统时钟还是高速内部振荡器时钟，都能进行设定。

HALT 模式中的运行状态如下所示。

**注意** 在中断屏蔽标志为“0”（允许中断处理）并且中断请求标志为“1”（产生中断请求信号）时，中断请求信号用于解除 HALT 模式，因此，在此状态下，即使执行 HALT 指令，也不转移到 HALT 模式。

表 17-1 HALT 模式中的运行状态

| HALT 模式的设定<br>项目 |                 |                 | 在 CPU 以主系统时钟运行的过程中执行 HALT 指令的情况                                                                                                                                                                                    |                                |                                  |
|------------------|-----------------|-----------------|--------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|--------------------------------|----------------------------------|
|                  |                 |                 | CPU 以高速内部振荡器时钟（f <sub>IH</sub> ）运行                                                                                                                                                                                 | CPU 以 X1 时钟（f <sub>X</sub> ）运行 | CPU 以外部主系统时钟（f <sub>EX</sub> ）运行 |
| 系统时钟             |                 |                 | 停止给 CPU 提供时钟。                                                                                                                                                                                                      |                                |                                  |
|                  | 主系统时钟           | f <sub>IH</sub> | 继续运行（不能停止）。                                                                                                                                                                                                        | 禁止运行。                          |                                  |
|                  |                 | f <sub>X</sub>  | 禁止运行。                                                                                                                                                                                                              | 继续运行（不能停止）。                    | 不能运行。                            |
|                  |                 | f <sub>EX</sub> |                                                                                                                                                                                                                    | 不能运行。                          | 继续运行（不能停止）。                      |
|                  | f <sub>IL</sub> |                 | 通过选项字节（000C0H）的 bit0（WDSTBYON）和 bit4（WDTON）以及运行速度模式控制寄存器（OSMC）的 WUTMMCK0 位进行设定。<br>• WUTMMCK0=1：振荡<br>• WUTMMCK0=0 并且 WDTON=0：停止<br>• WUTMMCK0=0、WDTON=1 并且 WDSTBYON=1：振荡<br>• WUTMMCK0=0、WDTON=1 并且 WDSTBYON=0：停止 |                                |                                  |
|                  | CPU             |                 |                                                                                                                                                                                                                    | 停止运行。                          |                                  |
| 代码闪存             |                 |                 | 停止运行。                                                                                                                                                                                                              |                                |                                  |
| 数据闪存             |                 |                 |                                                                                                                                                                                                                    |                                |                                  |
| RAM              |                 |                 |                                                                                                                                                                                                                    |                                |                                  |
| 端口（锁存器）          |                 |                 | 保持设定为 HALT 模式前的状态。                                                                                                                                                                                                 |                                |                                  |
| 定时器阵列单元          |                 |                 | 能运行。                                                                                                                                                                                                               |                                |                                  |
| 12 位间隔定时器        |                 |                 |                                                                                                                                                                                                                    |                                |                                  |
| 看门狗定时器           |                 |                 | 通过选项字节（000C0H）的 bit0（WDSTBYON）进行设定。<br>WDSTBYON=0：停止运行<br>WDSTBYON=1：继续运行（不能停止）                                                                                                                                    |                                |                                  |
| 时钟输出 / 蜂鸣器输出     |                 |                 | 能运行。                                                                                                                                                                                                               |                                |                                  |
| A/D 转换器          |                 |                 |                                                                                                                                                                                                                    |                                |                                  |
| 串行阵列单元（SAU）      |                 |                 |                                                                                                                                                                                                                    |                                |                                  |
| 串行接口（IICA）       |                 |                 |                                                                                                                                                                                                                    |                                |                                  |
| 乘除器和乘加器          |                 |                 |                                                                                                                                                                                                                    |                                |                                  |
| DMA 控制器          |                 |                 |                                                                                                                                                                                                                    |                                |                                  |
| 上电复位功能           |                 |                 |                                                                                                                                                                                                                    |                                |                                  |
| 电压检测功能           |                 |                 |                                                                                                                                                                                                                    |                                |                                  |
| 外部中断             |                 |                 |                                                                                                                                                                                                                    |                                |                                  |
| 键中断功能            |                 |                 |                                                                                                                                                                                                                    |                                |                                  |
| CRC 运算功能         |                 |                 | 在 RAM 区的运算中执行 DMA 时，能运行。                                                                                                                                                                                           |                                |                                  |
| RAM 奇偶校验错误检测功能   |                 |                 | 在执行 DMA 时，能运行。                                                                                                                                                                                                     |                                |                                  |
| RAM 保护功能         |                 |                 |                                                                                                                                                                                                                    |                                |                                  |
| SFR 保护功能         |                 |                 |                                                                                                                                                                                                                    |                                |                                  |
| 非法存储器存取检测功能      |                 |                 |                                                                                                                                                                                                                    |                                |                                  |

备注 停止运行：在转移到 HALT 模式时自动停止运行。

禁止运行：在转移到 HALT 模式前停止运行。

$f_{IH}$ ：高速内部振荡器时钟

$f_{IL}$ ：低速内部振荡器时钟

$f_X$ ：X1 时钟

$f_{EX}$ ：外部主系统时钟



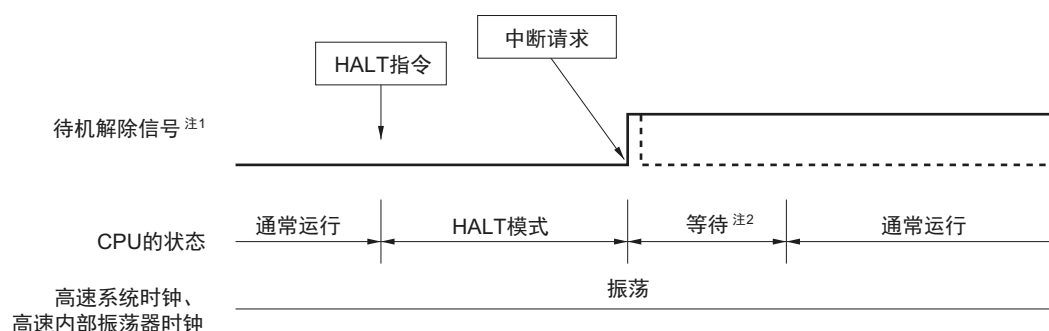
## (2) HALT 模式的解除

能通过以下 2 种方法解除 HALT 模式。

### (a) 通过未屏蔽的中断请求进行的解除

如果发生未屏蔽的中断请求，就解除 HALT 模式。然后，如果处于允许接受中断的状态，就进行向量中断的处理。如果处于禁止接受中断的状态，就执行下一个地址的指令。

图 17-1 通过中断请求解除 HALT 模式



注 1. 有关待机解除信号的详细内容，请参照图 15-1。

#### 2. HALT 模式解除的等待时间

- 进行向量中断处理的情况：15 ~ 16 个时钟
- 不进行向量中断处理的情况：9 ~ 10 个时钟

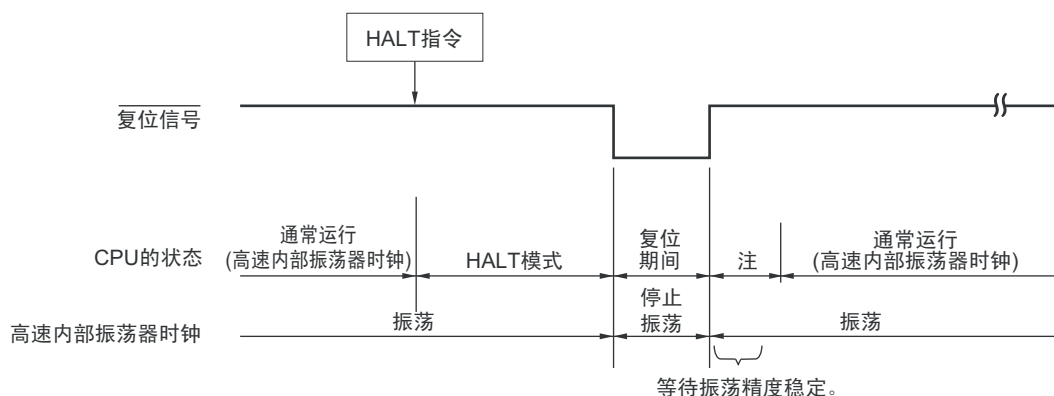
备注 虚线表示接受解除了待机模式的中断请求的情况。

## (b) 通过产生复位信号进行的解除

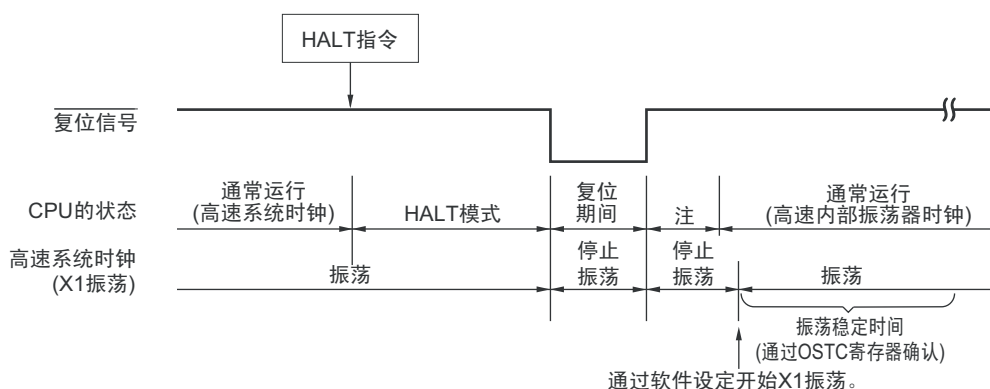
通过产生复位信号来解除 HALT 模式。然后，和通常的复位一样，在转移到复位向量地址后执行程序。

图 17-2 通过复位解除 HALT 模式

## (1) CPU时钟为高速内部振荡器时钟的情况



## (2) CPU时钟为高速系统时钟的情况



注 有关复位处理时间，请参照“第 18 章 复位功能”。有关上电复位（POR）电路和电压检测（LVD）电路的复位处理时间，请参照“第 19 章 上电复位电路”。

## 17.3.2 STOP 模式

## (1) STOP 模式的设定和运行状态

通过执行 STOP 指令设定为 STOP 模式。只有在设定前的 CPU 时钟为高速系统时钟或者高速内部振荡器时钟的情况下才能进行设定。

注意 因为在中断屏蔽标志为“0”（允许中断处理）并且中断请求标志为“1”（产生中断请求信号）时，中断请求信号用于解除 STOP 模式，所以在此状态下执行 STOP 指令时，一旦转移到 STOP 模式，然后立即被解除。因此，在执行 STOP 指令后，经过 STOP 模式解除时间，就返回通常的运行。

STOP 模式中的运行状态如下所示。

表 17-2 STOP 模式中的运行状态

| STOP 模式的设定     |                 |                 | 在 CPU 以主系统时钟运行的过程中执行 STOP 指令的情况                                                                                                                                                                                                |                                  |                                       |
|----------------|-----------------|-----------------|--------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|----------------------------------|---------------------------------------|
|                |                 |                 | CPU 以高速内部振荡器时钟<br>(f <sub>IH</sub> ) 运行                                                                                                                                                                                        | CPU 以 X1 时钟 (f <sub>X</sub> ) 运行 | CPU 以外部主系统时钟<br>(f <sub>EX</sub> ) 运行 |
| 项目             |                 |                 |                                                                                                                                                                                                                                |                                  |                                       |
| 系统时钟           |                 |                 | 停止给 CPU 提供时钟。                                                                                                                                                                                                                  |                                  |                                       |
|                | 主系统时钟           | f <sub>IH</sub> | 停止                                                                                                                                                                                                                             |                                  |                                       |
|                |                 | f <sub>X</sub>  |                                                                                                                                                                                                                                |                                  |                                       |
|                |                 | f <sub>EX</sub> |                                                                                                                                                                                                                                |                                  |                                       |
|                | f <sub>IL</sub> |                 | 通过选项字节 (000C0H) 的 bit0 (WDSTBYON) 和 bit4 (WDTON) 以及运行速度模式控制寄存器 (OSMC) 的 WUTMMCK0 位进行设定。<br>• WUTMMCK0=1: 振荡<br>• WUTMMCK0=0 并且 WDTON=0: 停止<br>• WUTMMCK0=0、WDTON=1 并且 WDSTBYON=1: 振荡<br>• WUTMMCK0=0、WDTON=1 并且 WDSTBYON=0: 停止 |                                  |                                       |
| CPU            |                 |                 | 停止运行。                                                                                                                                                                                                                          |                                  |                                       |
| 代码闪存           |                 |                 |                                                                                                                                                                                                                                |                                  |                                       |
| 数据闪存           |                 |                 | 停止运行。                                                                                                                                                                                                                          |                                  |                                       |
| RAM            |                 |                 | 停止运行。                                                                                                                                                                                                                          |                                  |                                       |
| 端口 (锁存器)       |                 |                 | 保持设定为 STOP 模式前的状态。                                                                                                                                                                                                             |                                  |                                       |
| 定时器阵列单元        |                 |                 | 禁止运行。                                                                                                                                                                                                                          |                                  |                                       |
| 12 位间隔定时器      |                 |                 | 能运行。                                                                                                                                                                                                                           |                                  |                                       |
| 看门狗定时器         |                 |                 | 通过选项字节 (000C0H) 的 bit0 (WDSTBYON) 进行设定。<br>WDSTBYON=0: 停止运行<br>WDSTBYON=1: 继续运行 (不能停止)                                                                                                                                         |                                  |                                       |
| 时钟输出 / 蜂鸣器输出   |                 |                 | 禁止运行。                                                                                                                                                                                                                          |                                  |                                       |
| A/D 转换器        |                 |                 | 能唤醒运行 (转移到 SNOOZE 模式)。                                                                                                                                                                                                         |                                  |                                       |
| 串行阵列单元 (SAU)   |                 |                 | 只有 CSI00 和 UART0 才能唤醒运行 (转移到 SNOOZE 模式)。<br>除了 CSI00 和 UART0 以外, 禁止运行。                                                                                                                                                         |                                  |                                       |
| 串行阵列单元 (IICA)  |                 |                 | 能通过地址匹配进行唤醒。                                                                                                                                                                                                                   |                                  |                                       |
| 乘除器和乘加器        |                 |                 | 禁止运行。                                                                                                                                                                                                                          |                                  |                                       |
| DMA 控制器        |                 |                 |                                                                                                                                                                                                                                |                                  |                                       |
| 上电复位功能         |                 |                 | 能运行。                                                                                                                                                                                                                           |                                  |                                       |
| 电压检测功能         |                 |                 |                                                                                                                                                                                                                                |                                  |                                       |
| 外部中断           |                 |                 |                                                                                                                                                                                                                                |                                  |                                       |
| 键中断功能          |                 |                 |                                                                                                                                                                                                                                |                                  |                                       |
| CRC 运算功能       |                 |                 | 停止运行。                                                                                                                                                                                                                          |                                  |                                       |
| RAM 奇偶校验错误检测功能 |                 |                 |                                                                                                                                                                                                                                |                                  |                                       |
| RAM 保护功能       |                 |                 |                                                                                                                                                                                                                                |                                  |                                       |
| SFR 保护功能       |                 |                 |                                                                                                                                                                                                                                |                                  |                                       |
| 非法存储器存取检测功能    |                 |                 |                                                                                                                                                                                                                                |                                  |                                       |

备注 停止运行: 在转移到 STOP 模式时自动停止运行。

禁止运行: 在转移到 STOP 模式前停止运行。

$f_{IH}$ : 高速内部振荡器时钟

$f_{IL}$ : 低速内部振荡器时钟

$f_X$ : X1 时钟

$f_{EX}$ : 外部主系统时钟

(2) STOP 模式的解除

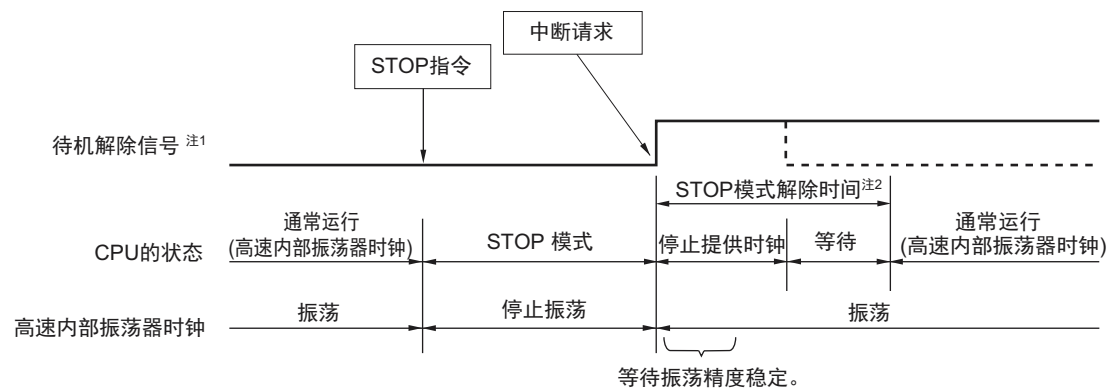
能通过以下 2 种方法解除 STOP 模式。

(a) 通过未屏蔽的中断请求进行的解除

如果发生未屏蔽的中断请求，就解除 STOP 模式。在经过振荡稳定时间后，如果处于允许接受中断的状态，就进行向量中断的处理。如果处于禁止接受中断的状态，就执行下一个地址的指令。

图 17-3 通过中断请求解除 STOP 模式 (1/2)

(1) CPU时钟为高速内部振荡器时钟的情况



注 1. 有关待机解除信号的详细内容，请参照图 15-1。

2. STOP 模式的解除时间

停止提供时钟：18μs ~ 65μs

等待

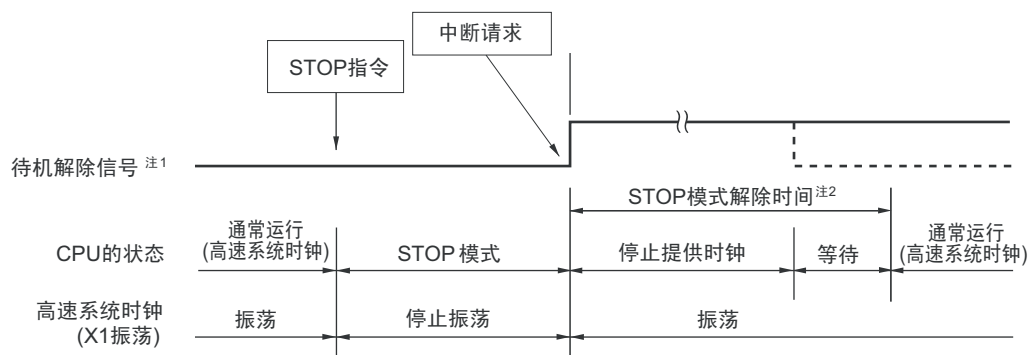
- 进行向量中断处理的情况： 7 个时钟
- 不进行向量中断处理的情况： 1 个时钟

备注 1. 时钟提供的停止时间因温度条件和 STOP 模式期间而变。

2. 虚线表示接受解除了待机模式的中断请求的情况。

图 17-3 通过中断请求解除 STOP 模式 (2/2)

## (2) CPU时钟为高速系统时钟 (X1 振荡) 的情况



注 1. 有关待机解除信号的详细内容, 请参照图 15-1。

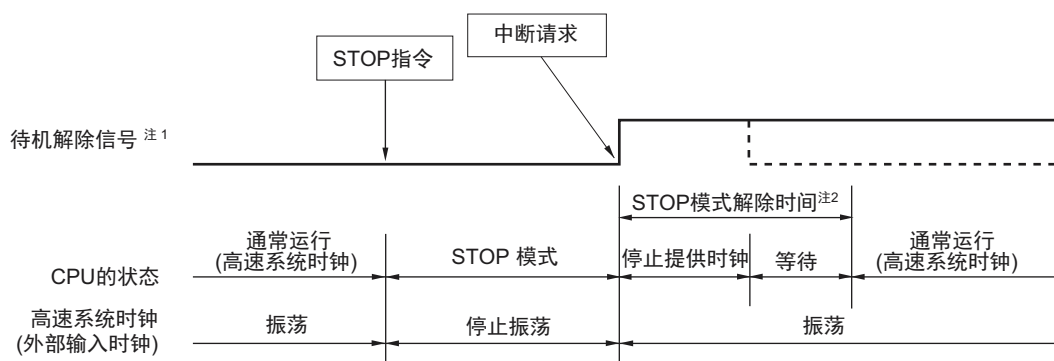
## 2. STOP 模式的解除时间

停止提供时钟:  $18\mu\text{s} \sim$  “ $65\mu\text{s}$  和振荡稳定时间 (通过 OSTS 进行设定) 中较长的时间”

等待

- 进行向量中断处理的情况: 10 ~ 11 个时钟
- 不进行向量中断处理的情况: 4 ~ 5 个时钟

## (3) CPU时钟为高速系统时钟 (外部时钟输入) 的情况



注 1. 有关待机解除信号的详细内容, 请参照图 15-1。

## 2. STOP 模式的解除时间

停止提供时钟 :  $18\mu\text{s} \sim 65\mu\text{s}$

等待

- 进行向量中断处理的情况: 7 个时钟
- 不进行向量中断处理的情况: 1 个时钟

注意 在 CPU 以高速系统时钟 (X1 振荡) 运行, 并且想要缩短解除 STOP 模式后的振荡稳定时间时, 必须在执行 STOP 指令前, 将 CPU 时钟暂时切换到高速内部振荡器时钟。

备注 1. 时钟提供的停止时间因温度条件和 STOP 模式期间而变。

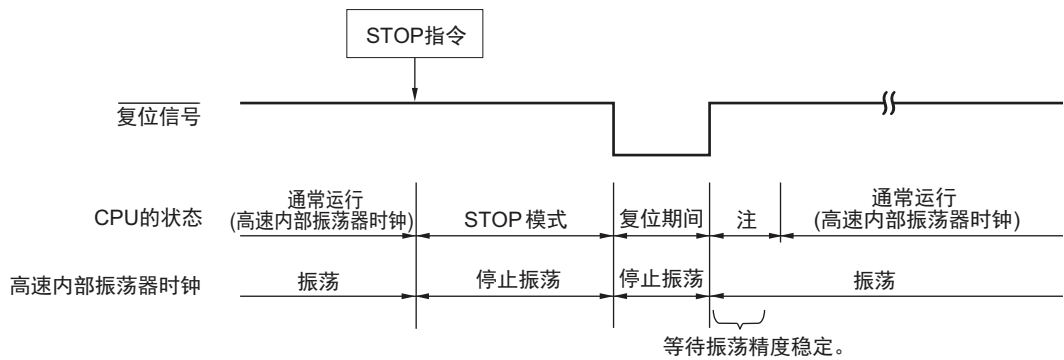
2. 虚线表示接受解除了待机模式的中断请求的情况。

(b) 通过产生复位信号进行的解除

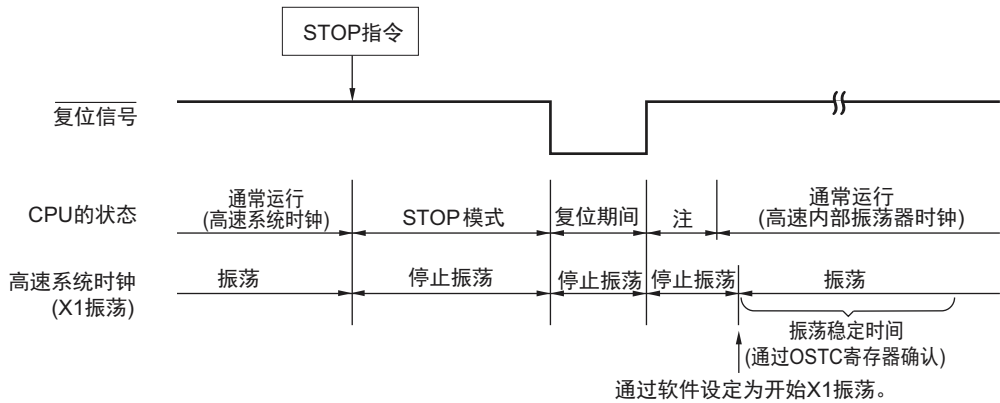
通过产生复位信号来解除 STOP 模式。然后，和通常的复位一样，在转移到复位向量地址后执行程序。

图 17-4 通过复位解除 STOP 模式

(1) CPU时钟为高速内部振荡器时钟的情况



(2) CPU时钟为高速系统时钟的情况



注 有关复位处理时间，请参照“第 18 章 复位功能”。有关上电复位（POR）电路和电压检测（LVD）电路的复位处理时间，请参照“第 19 章 上电复位电路”。

### 17.3.3 SNOOZE 模式

#### (1) SNOOZE 模式的设定和运行状态

只能给 CSI00、UART0 或者 A/D 转换器设定 SNOOZE 模式，并且只有在设定前的 CPU 时钟为高速内部振荡器时钟的情况下才能进行设定。

要在 SNOOZE 模式中使用 CSI00 或者 UART0 时，必须在转移到 STOP 模式前将串行待机控制寄存器 0 (SSC0) 的 SWC0 位置“1”。详细内容请参照“11.3 串行阵列单元的控制寄存器”。

要在 SNOOZE 模式中使用 A/D 转换器时，必须在转移到 STOP 模式前将 A/D 转换器的模式寄存器 2 (ADM2) 的 AWC 位置“1”。详细内容请参照“10.3 A/D 转换器的控制寄存器”。

在进行 SNOOZE 模式转移时，只在以下时间内变为等待状态。

STOP 模式 → SNOOZE 模式的转移时间：18μs ~ 65μs

备注 从 STOP 模式到 SNOOZE 模式的转移时间因温度条件和 STOP 模式期间而变。

SNOOZE 模式 → 通常运行的转移时间：

- 进行向量中断处理的情况：
  - HS（高速主）模式：“6.65 ~ 9.44μs”+7 个时钟
  - LS（低速主）模式：“1.10 ~ 5.08μs”+7 个时钟
- 不进行向量中断处理的情况：
  - HS（高速主）模式：“6.65 ~ 9.44μs”+1 个时钟
  - LS（低速主）模式：“1.10 ~ 5.08μs”+1 个时钟

SNOOZE 模式中的运行状态如下所示。

表 17-3 SNOOZE 模式中的运行状态

| STOP 模式的设定      |  |  | 在 STOP 模式中输入 CSI00、UART0 的数据接收信号或者 A/D 转换器的定时器触发信号的情况                                                                                                                                                              |                 |       |
|-----------------|--|--|--------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|-----------------|-------|
| 项目              |  |  | CPU 以高速内部振荡器时钟（f <sub>IH</sub> ）运行                                                                                                                                                                                 |                 |       |
| 系统时钟            |  |  | 停止给 CPU 提供时钟。                                                                                                                                                                                                      |                 |       |
|                 |  |  | 主系统<br>时钟                                                                                                                                                                                                          | f <sub>IH</sub> | 开始运行。 |
|                 |  |  |                                                                                                                                                                                                                    | f <sub>X</sub>  | 停止    |
|                 |  |  |                                                                                                                                                                                                                    | f <sub>EX</sub> |       |
| f <sub>IL</sub> |  |  | 通过选项字节（000C0H）的 bit0（WDSTBYON）和 bit4（WDTON）以及运行速度模式控制寄存器（OSMC）的 WUTMMCK0 位进行设定。<br>• WUTMMCK0=1：振荡<br>• WUTMMCK0=0 并且 WDTON=0：停止<br>• WUTMMCK0=0、WDTON=1 并且 WDSTBYON=1：振荡<br>• WUTMMCK0=0、WDTON=1 并且 WDSTBYON=0：停止 |                 |       |
| CPU             |  |  | 停止运行。                                                                                                                                                                                                              |                 |       |
| 代码闪存            |  |  |                                                                                                                                                                                                                    |                 |       |
| 数据闪存            |  |  |                                                                                                                                                                                                                    |                 |       |
| RAM             |  |  |                                                                                                                                                                                                                    |                 |       |
|                 |  |  |                                                                                                                                                                                                                    |                 |       |
| 端口（锁存器）         |  |  | 保持 STOP 模式中的状态。                                                                                                                                                                                                    |                 |       |
| 定时器阵列单元         |  |  | 禁止运行。                                                                                                                                                                                                              |                 |       |
| 12 位间隔定时器       |  |  | 能运行。                                                                                                                                                                                                               |                 |       |
| 看门狗定时器          |  |  | 通过选项字节（000C0H）的 bit0（WDSTBYON）进行设定。<br>WDSTBYON=0：停止运行<br>WDSTBYON=1：继续运行（不能停止）                                                                                                                                    |                 |       |
| 时钟输出 / 蜂鸣器输出    |  |  | 停止运行。                                                                                                                                                                                                              |                 |       |
| A/D 转换器         |  |  | 能运行。                                                                                                                                                                                                               |                 |       |
| 串行阵列单元（SAU）     |  |  | 只有 CSI00 和 UART0 才能运行。<br>除了 CSI00 和 UART0 以外，禁止运行。                                                                                                                                                                |                 |       |
| 串行阵列单元（IICA）    |  |  | 禁止运行。                                                                                                                                                                                                              |                 |       |
| 乘除器和乘加器         |  |  |                                                                                                                                                                                                                    |                 |       |
| DMA 控制器         |  |  |                                                                                                                                                                                                                    |                 |       |
| 上电复位功能          |  |  |                                                                                                                                                                                                                    |                 |       |
| 电压检测功能          |  |  | 能运行。                                                                                                                                                                                                               |                 |       |
| 外部中断            |  |  |                                                                                                                                                                                                                    |                 |       |
| 键中断功能           |  |  |                                                                                                                                                                                                                    |                 |       |
|                 |  |  |                                                                                                                                                                                                                    |                 |       |
| CRC 运算功能        |  |  | 停止运行。                                                                                                                                                                                                              |                 |       |
| RAM 奇偶校验错误检测功能  |  |  |                                                                                                                                                                                                                    |                 |       |
| RAM 保护功能        |  |  |                                                                                                                                                                                                                    |                 |       |
| SFR 保护功能        |  |  |                                                                                                                                                                                                                    |                 |       |
| 非法存储器存取检测功能     |  |  |                                                                                                                                                                                                                    |                 |       |

备注 停止运行: 在转移到 STOP 模式时自动停止运行。

禁止运行: 在转移到 STOP 模式前停止运行。

$f_{IH}$ : 高速内部振荡器时钟

$f_{IL}$ : 低速内部振荡器时钟

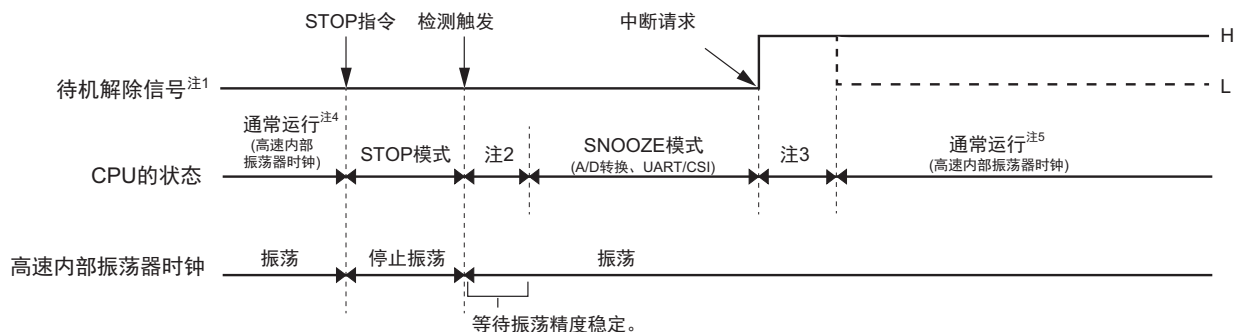
$f_X$ : X1 时钟

$f_{EX}$ : 外部主系统时钟



## (2) 在 SNOOZE 模式中产生中断请求信号时的时序图

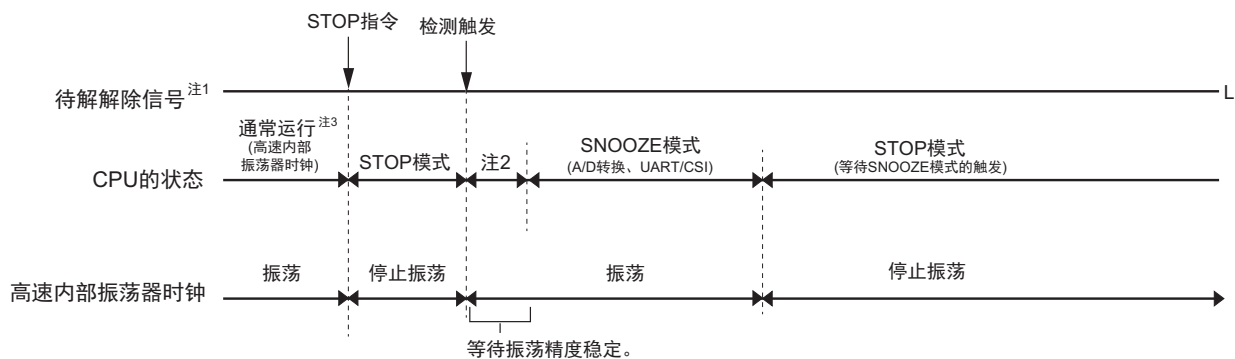
图 17-5 在 SNOOZE 模式中产生中断请求的情况



- 注 1. 有关待机解除信号的详细内容，请参照图 15-1。
2. STOP 模式→ SNOOZE 模式的转移时间
3. SNOOZE 模式→通常运行的转移时间
4. 在即将要转移到 STOP 模式前，必须先设定为允许 SNOOZE 模式（AWC=1/SWC=1）。
5. 在返回到通常运行后，必须立即设定为解除 SNOOZE 模式（AWC=0/SWC=0）。

## (3) 没有在 SNOOZE 模式中产生中断请求信号时的时序图

图 17-6 在 SNOOZE 模式中没有产生中断请求的情况



- 注 1. 有关待机解除信号的详细内容，请参照图 15-1。
2. STOP 模式→ SNOOZE 模式的转移时间
3. 在即将要转移到 STOP 模式前，必须先设定为允许 SNOOZE 模式（AWC=1/SWC=1）。

备注 SNOOZE 模式功能的详细内容请参照“第 10 章 A/D 转换器”和“第 11 章 串行阵列单元”。

## 第 18 章 复位功能

以下 7 种方法产生复位信号。

- (1) 通过  $\overline{\text{RESET}}$  引脚输入外部复位。
- (2) 通过看门狗定时器的程序失控检测产生内部复位。
- (3) 通过上电复位 (POR) 电路的电源电压和检测电压的比较产生内部复位。
- (4) 通过电压检测电路 (LVD) 的电源电压和检测电压的比较产生内部复位。
- (5) 因执行非法指令而产生内部复位注。
- (6) 因 RAM 奇偶校验错误而产生内部复位。
- (7) 因存取非法存储器而产生内部复位。

内部复位和外部复位相同，在产生复位信号后，从写在地址 0000H 和 0001H 中的地址开始执行程序。

当给  $\overline{\text{RESET}}$  引脚输入低电平，或者看门狗定时器检测到程序失控，或者检测到 POR 电路和 LVD 电路的电压，或者执行非法指令注，或者发生 RAM 奇偶校验错误，或者存取非法存储器时，产生复位并且各硬件变为如表 18-1 所示的状态。

注 当执行指令码 FFH 时，发生非法指令错误。

在通过在线仿真器或者片上调试仿真器进行仿真时，不会因执行非法指令而产生复位。

注意 1. 上电后，P125 用作  $\overline{\text{RESET}}$  引脚（只限于 20、24 引脚产品）。即使解除内部复位信号，在向 P125 引脚输入低电平的期间，上电复位 (POR) 也保持复位状态。

使用 P125/KR1/SI01 时，通过选项字节 (000C1H) 选择端口功能 (PORTSELB=0)，并且解除全部的复位源。

2. 要进行外部复位时，必须至少给  $\overline{\text{RESET}}$  引脚输入 10 $\mu$ s 的低电平。

如果要在接通电源时进行外部复位，就必须在给  $\overline{\text{RESET}}$  引脚输入低电平后接通电源，并且在“28.4 AC 特性”或者“29.4 AC 特性”所示的工作电压范围内的期间至少维持 10 $\mu$ s 的低电平，然后输入高电平。

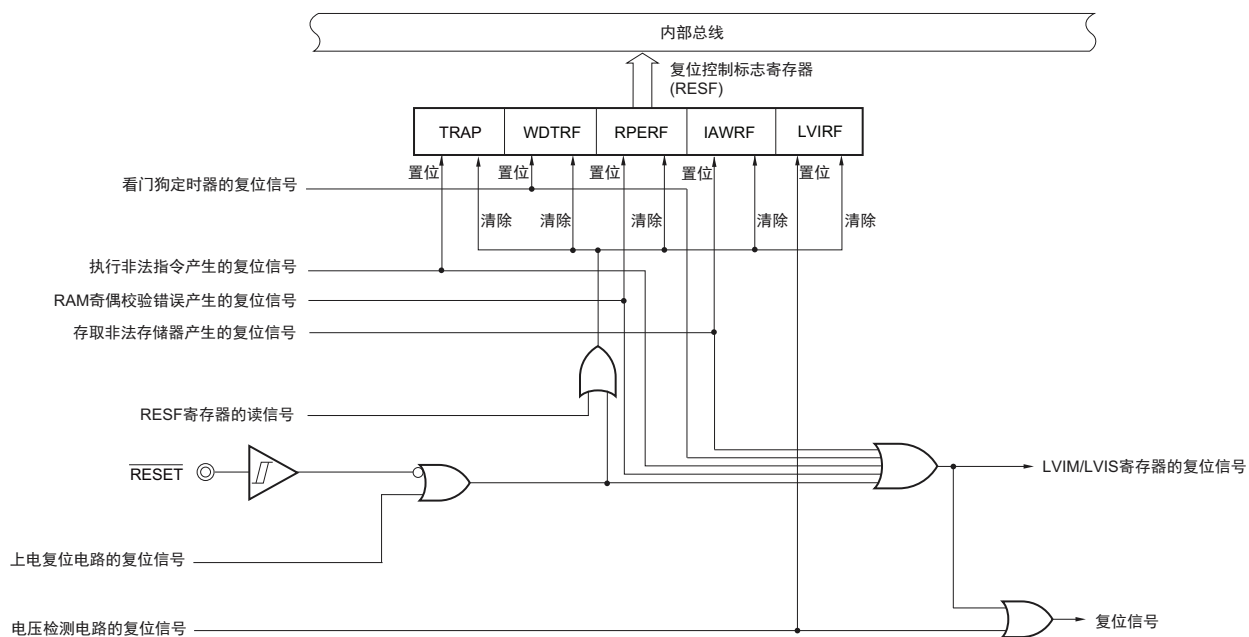
3. 在复位信号有效期间，停止 X1 时钟、高速内部振荡器时钟和低速内部振荡器时钟的振荡。外部主系统时钟的输入无效。

4. 如果发生复位，就对各 SFR 和 2nd SFR 进行初始化，端口引脚的状态如下变化。

- P40: 在外部复位或者 POR 复位期间为高阻抗。在其他复位期间和接受复位后为高电平（连接内部上拉电阻）。
- P125: 在复位期间和接受复位后为高电平（连接内部上拉电阻）。
- P40、P125 以外的端口：在复位期间和接受复位后为高阻抗。

备注  $V_{\text{POR}}$ : POR 电源上升检测电压

图 18-1 复位功能的框图



注意 LVD 电路的内部复位不会对 LVD 电路进行复位。

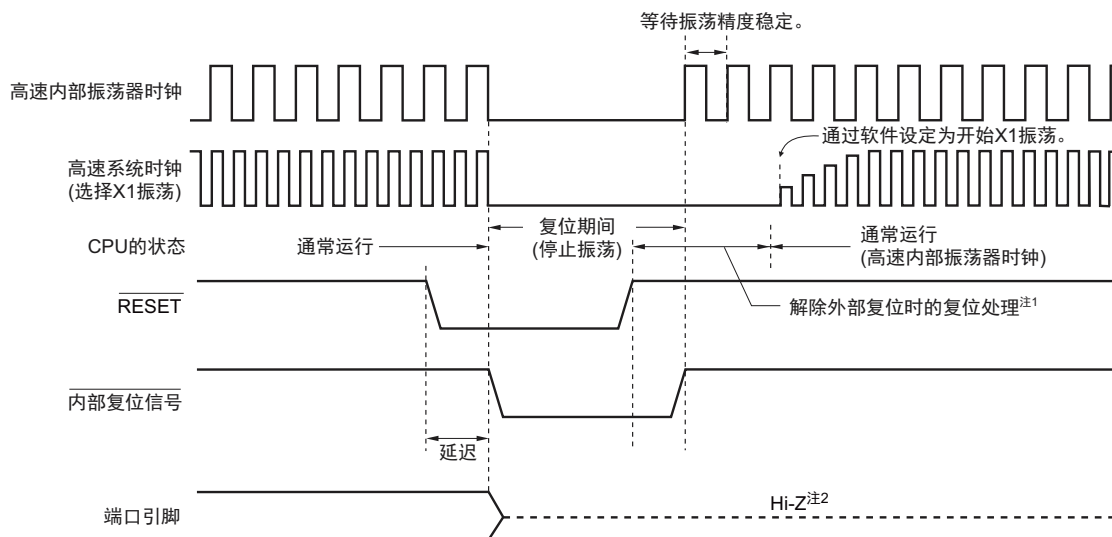
备注 1. LVIM：电压检测寄存器

2. LVIS：电压检测电平寄存器

## 18.1 复位运行的时序

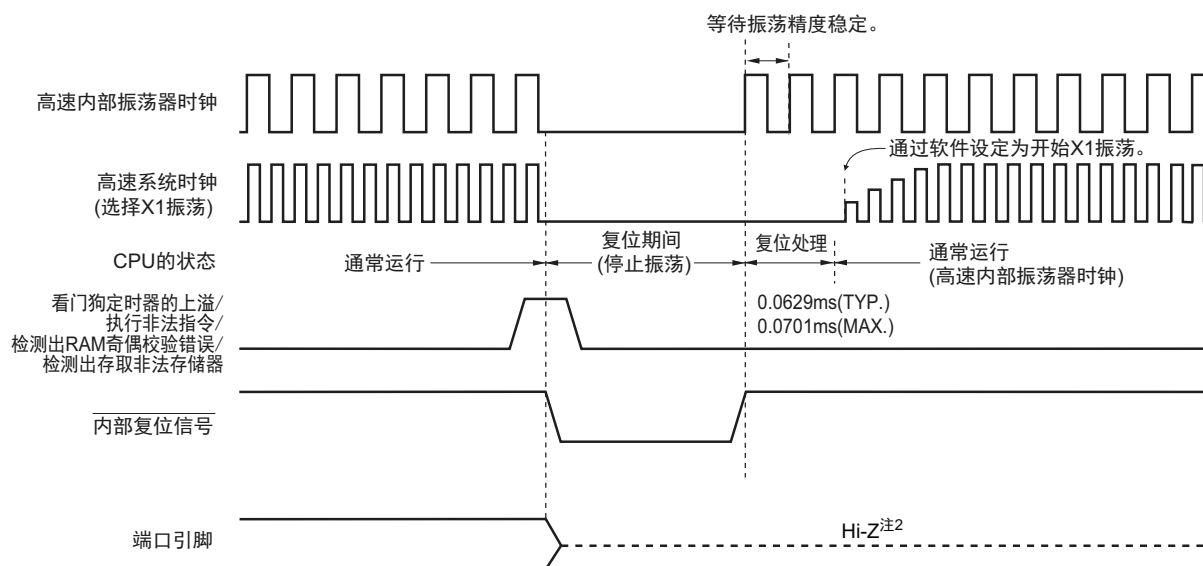
如果给  $\overline{\text{RESET}}$  引脚输入低电平，就发生复位，如果给  $\overline{\text{RESET}}$  引脚输入高电平，就解除复位。复位处理后，通过高速内部振荡器时钟开始执行程序。

图 18-2  $\overline{\text{RESET}}$  输入的复位时序



由看门狗定时器的上溢 / 执行非法指令 / RAM 奇偶校验错误 / 存取非法存储器而引起的复位自动被解除，并且在复位处理后，通过高速内部振荡器时钟开始执行程序。

图 18-3 由看门狗定时器的上溢 / 执行非法指令 / RAM 奇偶校验错误 / 存取非法存储器而引起的复位的时序



## 注 1. 外部复位解除时的复位时间:

|                  |                                           |
|------------------|-------------------------------------------|
| 解除 POR 后第 1 次:   | 0.672ms(TYP.)、0.832ms(MAX.) (使用 LVD 时)    |
|                  | 0.399ms(TYP.)、0.519ms(MAX.) (LVD 为 OFF 时) |
| 解除 POR 后第 2 次以后: | 0.531ms(TYP.)、0.675ms(MAX.) (使用 LVD 时)    |
|                  | 0.259ms(TYP.)、0.362ms(MAX.) (LVD 为 OFF 时) |

当接通电源时, 在外部复位解除时的复位处理时间之前需要电压稳定等待时间 (0.99ms(TYP.)、2.30ms(MAX.))。

## 2. 端口引脚 P40、P125 的状态如下所示。

- P40: 在外部复位或者 POR 复位期间变为高阻抗。  
在其他复位期间和接受复位后变为高电平 (连接内部上拉电阻)。
- P125: 在复位期间和接受复位后为高电平 (连接内部上拉电阻)。

注意 看门狗定时器的内部复位也会对看门狗定时器进行复位。

由 POR 电路、LVD 电路的电压检测而引起的复位, 在复位后的  $V_{DD} \geq V_{POR}$  或者  $V_{DD} \geq V_{LVD}$  时, 自动解除复位, 并且在复位处理后, 通过高速内部振荡器时钟开始执行程序。有关详细内容, 请参照“第 19 章 上电复位电路”和“第 20 章 电压检测电路”。

## 18.2 复位期间的运行状态

复位期间的运行状态如表 18-1 所示，接受复位后的各硬件的状态如表 18-2 所示。

表 18-1 复位期间的运行状态

| 项目             |                 |                             | 复位期间                     |
|----------------|-----------------|-----------------------------|--------------------------|
| 系统时钟           |                 |                             | 停止给 CPU 提供时钟。            |
| 主系统时钟          | f <sub>IH</sub> | 停止运行。                       |                          |
|                | f <sub>X</sub>  | 停止运行（X1 引脚和 X2 引脚处于输入端口模式）。 |                          |
|                | f <sub>EX</sub> | 时钟输入无效（引脚处于输入端口模式）。         |                          |
|                | f <sub>IL</sub> | 停止运行。                       |                          |
| CPU            |                 |                             | 停止运行。                    |
| 代码闪存           |                 |                             | 停止运行。                    |
| 数据闪存           |                 |                             | 停止运行。                    |
| RAM            |                 |                             | 停止运行。                    |
| 端口（锁存器）        |                 |                             | 高阻抗注。                    |
| 定时器阵列单元        |                 |                             | 停止运行。                    |
| 12 位间隔定时器      |                 |                             |                          |
| 看门狗定时器         |                 |                             |                          |
| 时钟输出 / 蜂鸣器输出   |                 |                             |                          |
| A/D 转换器        |                 |                             |                          |
| 串行阵列单元（SAU）    |                 |                             |                          |
| 串行接口（IICA）     |                 |                             |                          |
| 乘除器和乘加器        |                 |                             |                          |
| DMA 控制器        |                 |                             |                          |
| 上电复位功能         |                 |                             |                          |
| 电压检测功能         |                 |                             | 在 LVD 复位时可运行，在其他复位时停止运行。 |
| 外部中断           |                 |                             | 停止运行。                    |
| 键中断功能          |                 |                             |                          |
| CRC 运算功能       |                 |                             |                          |
| RAM 奇偶校验错误检测功能 |                 |                             |                          |
| RAM 保护功能       |                 |                             |                          |
| SFR 保护功能       |                 |                             |                          |
| 非法存储器存取检测功能    |                 |                             |                          |

注 端口引脚 P40、P125 的状态如下所示。

- P40：在外部复位或者 POR 复位期间变为高阻抗。  
在其他复位期间和接受复位后变为高电平（连接内部上拉电阻）。
- P125：在复位期间和接受复位后为高电平（连接内部上拉电阻）。

备注  $f_{IH}$ : 高速内部振荡器时钟  
 $f_X$ : X1 振荡时钟  
 $f_{EX}$ : 外部主系统时钟  
 $f_{IL}$ : 低速内部振荡器时钟

表 18-2 接受复位后的各硬件状态

| 硬件         |       | 接受复位后的状态注                |
|------------|-------|--------------------------|
| 程序计数器（PC）  |       | 设定复位向量表（0000H、0001H）的内容。 |
| 堆栈指针（SP）   |       | 不定                       |
| 程序状态字（PSW） |       | 06H                      |
| RAM        | 数据存储器 | 不定                       |
|            | 通用寄存器 | 不定                       |

注 在产生复位信号期间和等待振荡稳定期间的各硬件状态中，只有 PC 的内容不定，而其他的硬件状态保持复位后的状态。

备注 有关特殊功能寄存器（SFR: Special Function Register）在接受复位后的状态，请参照“3.1.4 特殊功能寄存器（SFR: Special Function Register）的区域”和“3.1.5 扩展特殊功能寄存器（2nd SFR: 2nd Special Function Register）的区域”。

18.3 复位源的确认寄存器

18.3.1 复位控制标志寄存器（RESF）

RL78 微控制器存在多种内部复位发生源。复位控制标志寄存器（RESF）保存发生复位请求的复位源。能通过 8 位存储器操作指令读 RESF 寄存器。

通过 RESET 的输入、上电复位（POR）电路的复位和 RESF 寄存器的读取，清除 TRAP、WDTRF、RPERF、IAWRF、LVIRF 标志。

图 18-4 复位控制标志寄存器（RESF）的格式

地址: FFFA8H      复位后: 00H 注 1      R

|      |      |   |   |       |   |       |       |       |
|------|------|---|---|-------|---|-------|-------|-------|
| 符号   | 7    | 6 | 5 | 4     | 3 | 2     | 1     | 0     |
| RESF | TRAP | 0 | 0 | WDTRF | 0 | RPERF | IAWRF | LVIRF |

|      |                           |
|------|---------------------------|
| TRAP | 执行非法指令产生的内部复位请求注 2        |
| 0    | 没有产生内部复位请求或者清除了 RESF 寄存器。 |
| 1    | 产生内部复位请求。                 |

|       |                           |
|-------|---------------------------|
| WDTRF | 看门狗定时器（WDT）产生的内部复位请求      |
| 0     | 没有产生内部复位请求或者清除了 RESF 寄存器。 |
| 1     | 产生内部复位请求。                 |

|       |                           |
|-------|---------------------------|
| RPERF | RAM 奇偶校验错误产生的内部复位请求       |
| 0     | 没有产生内部复位请求或者清除了 RESF 寄存器。 |
| 1     | 产生内部复位请求。                 |

|       |                           |
|-------|---------------------------|
| IAWRF | 存取非法存储器产生的内部复位请求          |
| 0     | 没有产生内部复位请求或者清除了 RESF 寄存器。 |
| 1     | 产生内部复位请求。                 |

|       |                           |
|-------|---------------------------|
| LVIRF | 电压检测电路（LVD）产生的内部复位请求      |
| 0     | 没有产生内部复位请求或者清除了 RESF 寄存器。 |
| 1     | 产生内部复位请求。                 |

注 1. 因复位源而不同。请参照表 18-3。

2. 当执行指令码 FFH 时，发生非法指令错误。

在通过在线仿真器或者片上调试仿真器进行仿真时，不会因执行非法指令而产生复位。

注意 1. 不能通过 1 位存储器操作指令读数据。

2. 要允许产生 RAM 奇偶校验错误复位（RPERDIS=0）时，必须在存取数据时对“所用 RAM 区”的区域进行初始化，在执行 RAM 区的指令时对“所用 RAM 区+10 字节”的区域进行初始化。

通过产生复位，允许产生 RAM 奇偶校验错误复位（RPERDIS=0）。详细内容请参照“21.3.2 RAM 奇偶校验错误检测功能”。



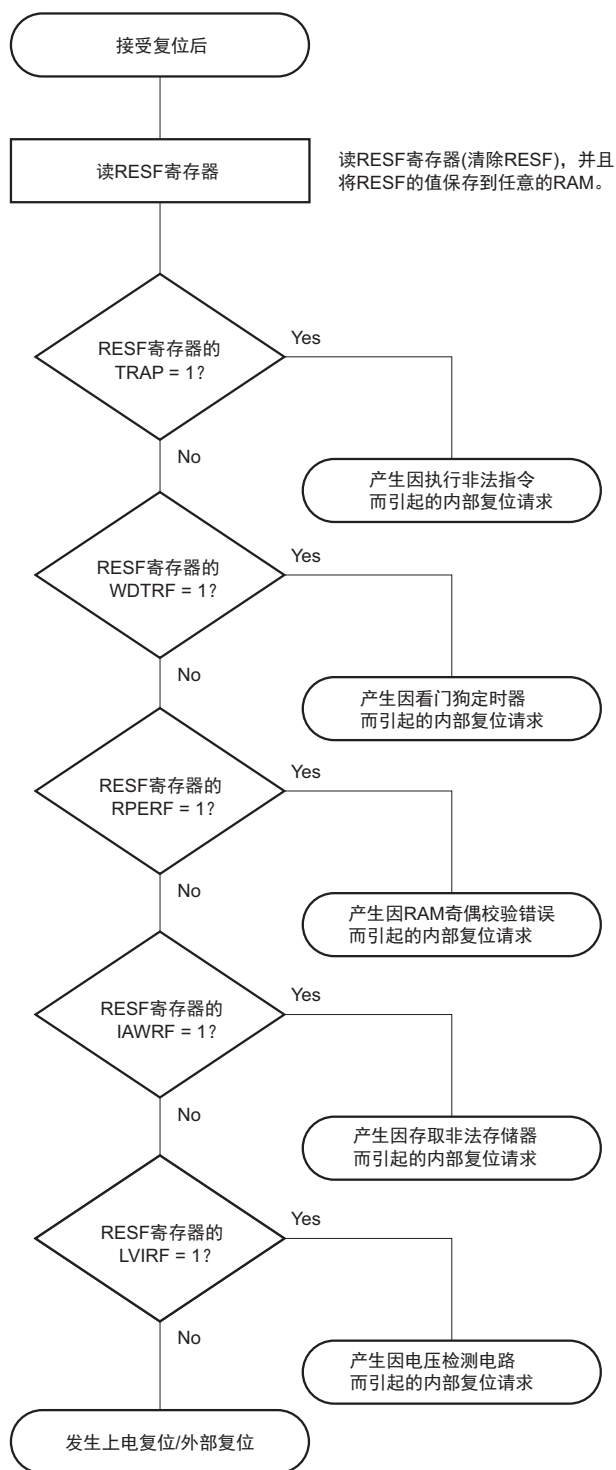
产生复位请求时的 RESF 寄存器状态如表 18-3 所示。

表 18-3 产生复位请求时的 RESF 寄存器的状态

| 复位源<br>标志 | $\overline{\text{RESET}}$<br>输入 | POR 产生<br>的复位 | 执行非法指<br>令产生的<br>复位 | WDT 产生的<br>复位 | RAM 奇偶<br>校验错误产<br>生的复位 | 存取非法存<br>储器产生的<br>复位 | LVD 产生的<br>复位 |
|-----------|---------------------------------|---------------|---------------------|---------------|-------------------------|----------------------|---------------|
| TRAP      | 清“0”                            | 清“0”          | 置“1”                | 保持            | 保持                      | 保持                   | 保持            |
| WDTRF     |                                 |               | 保持                  | 置“1”          |                         |                      |               |
| RPERF     |                                 |               |                     | 保持            | 置“1”                    |                      |               |
| IAWRF     |                                 |               |                     |               | 保持                      | 置“1”                 |               |
| LVIRF     |                                 |               |                     |               |                         | 保持                   | 置“1”          |

如果通过 8 位存储器操作指令读 RESF 寄存器，就自动清除 RESF 寄存器。  
复位源的确认步骤如图 18-5 所示。

图 18-5 复位源的确认步骤



## 第 19 章 上电复位电路

### 19.1 上电复位电路的功能

上电复位电路（POR）有以下功能。

- 在接通电源时产生内部复位信号。  
如果电源电压（ $V_{DD}$ ）大于检测电压（ $V_{POR}$ ），就解除复位。但是，在达到“28.4 AC特性”或者“29.4 AC特性”所示的工作电压范围前，必须通过电压检测电路或者外部复位保持复位状态。
- 将电源电压（ $V_{DD}$ ）和检测电压（ $V_{PDR}$ ）进行比较，当  $V_{DD} < V_{PDR}$  时，产生内部复位信号。但是，在电源下降时，必须在小于“28.4 AC特性”或者“29.4 AC特性”所示的工作电压范围前，转移到STOP模式，或者通过电压检测电路或外部复位设定为复位状态。如果要重新开始运行，必须确认电源电压已恢复到工作电压范围内。

**注意** 当产生由上电复位电路引起的内部复位信号时，将复位控制标志寄存器（RESF）清“00H”。

**备注 1.** RL78 微控制器内置多个产生内部复位信号的硬件。当由看门狗定时器（WDT）、电压检测（LVD）电路、执行非法指令的执行、RAM 奇偶校验错误或者非法存储器的存取而产生内部复位信号时，用于表示复位源的标志分配在复位控制标志寄存器（RESF）；当由 WDT、LVD、非法指令的执行、RAM 奇偶校验错误或者非法存储器的存取而产生内部复位信号时，不将 RESF 寄存器清“00H”而将标志置“1”。有关 RESF 寄存器的详细内容，请参照“第 18 章 复位功能”。

2.  $V_{POR}$ : POR 电源上升检测电压

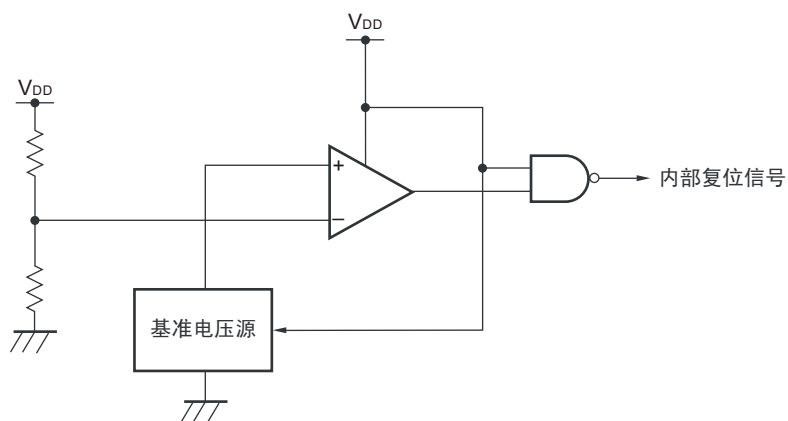
$V_{PDR}$ : POR 电源下降检测电压

详细内容请参照“28.6.3 POR 电路特性”或者“29.6.3 POR 电路特性”。

## 19.2 上电复位电路的结构

上电复位电路的框图如图 19-1 所示。

图 19-1 上电复位电路的框图

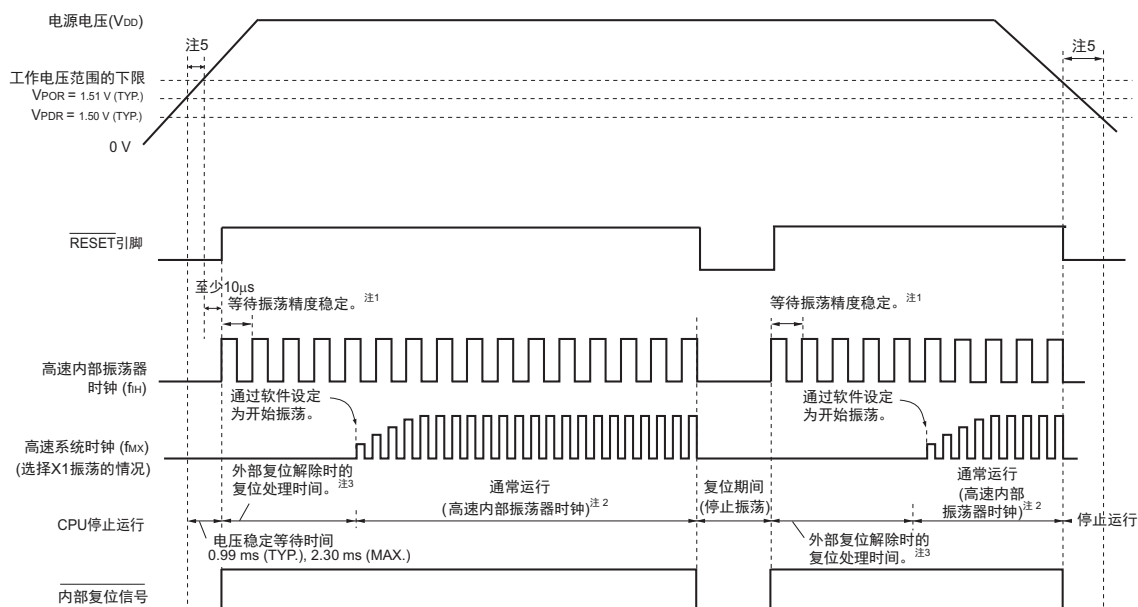


## 19.3 上电复位电路的运行

上电复位电路和电压检测电路的内部复位信号的产生时序如下所示。

图 19-2 上电复位电路和电压检测电路的内部复位信号的产生时序 (1/3)

## (1) 使用由 RESET 引脚引起的外部复位时



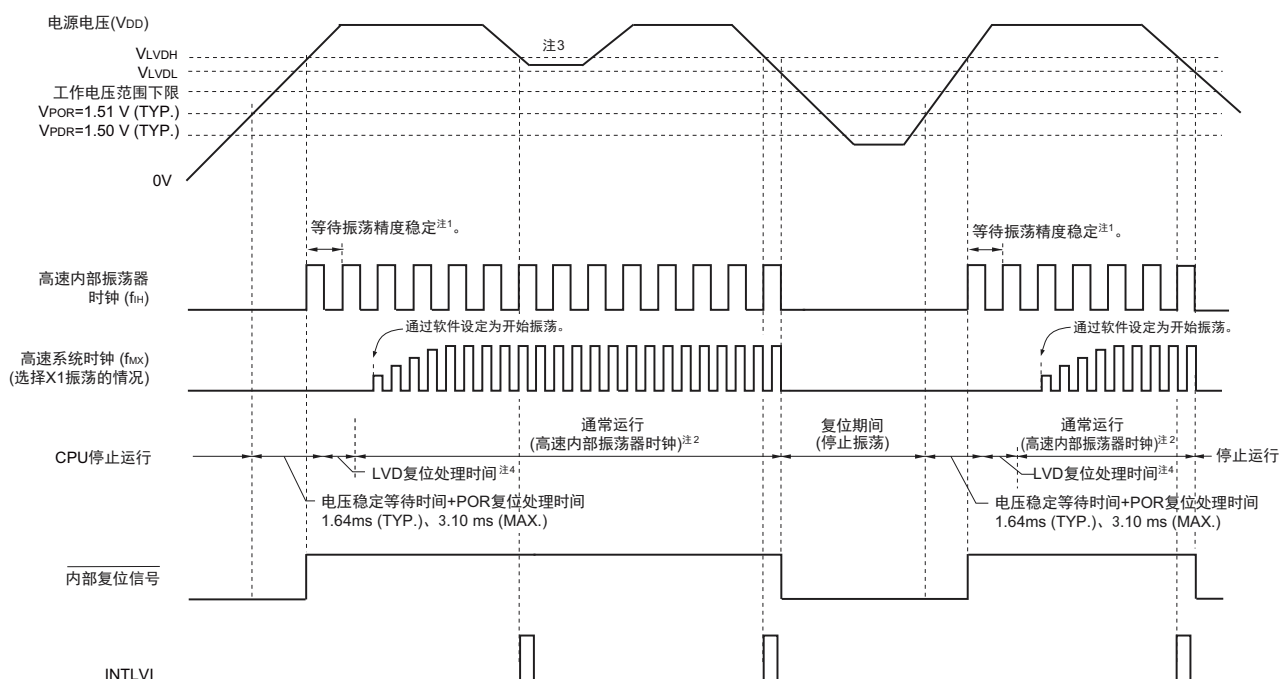
- 注 1. 内部的复位处理时间包含高速内部振荡器时钟的振荡精度稳定等待时间。
2. 能将 CPU 时钟从高速内部振荡器时钟切换为高速系统时钟。在使用 X1 时钟的情况下，必须在通过振荡稳定时间计数器的状态寄存器 (OSTC) 确认振荡稳定时间后进行切换。
3. 到开始通常运行的时间为除了达到 V<sub>POR</sub>(1.51V(TYP.)) 后的“电压稳定等待时间”以外，还需要 RESET 信号变为高电平 (1) 后的如下的“外部复位解除时的复位处理时间” (POR 解除后的第 1 次)。外部复位解除时的复位处理时间如下所示。
- POR 解除后的第 1 次: 0.672ms(TYP.)、0.832ms(MAX.) (使用 LVD 时)  
0.399ms(TYP.)、0.519ms(MAX.) (LVD OFF 时)
4. POR 解除后的第 2 次以后 (包括第 2 次) 的外部复位解除时的复位处理时间如下所示。
- POR 解除后的第 2 次以后 (包括第 2 次) 的处理时间: 0.531ms(TYP.)、0.675ms(MAX.) (使用 LVD 时)  
0.259ms(TYP.)、0.362ms(MAX.) (LVD OFF 时)
5. 当电源上升时，在达到“28.4 AC 特性”或者“29.4 AC 特性”所示的工作电压范围前，必须通过外部复位保持复位状态。当电源下降时，必须在小于工作电压范围前，转移到 STOP 模式，或者通过电压检测电路或外部复位设定为复位状态。如果要重新开始运行，必须确认电源电压已恢复到工作电压范围内。

备注 V<sub>POR</sub>: POR 电源上升检测电压  
V<sub>PDR</sub>: POR 电源下降检测电压

注意 当 LVD OFF 时，必须使用由 RESET 引脚引起的外部复位。详细内容请参照“第 20 章 电压检测电路”。

图 19-2 上电复位电路和电压检测电路的内部复位信号的产生时序 (2/3)

## (2) LVD 为中断 &amp; 复位模式的情况 (选项字节 000C1H 的 LVIMDS1、LVIMDS0=1、0)



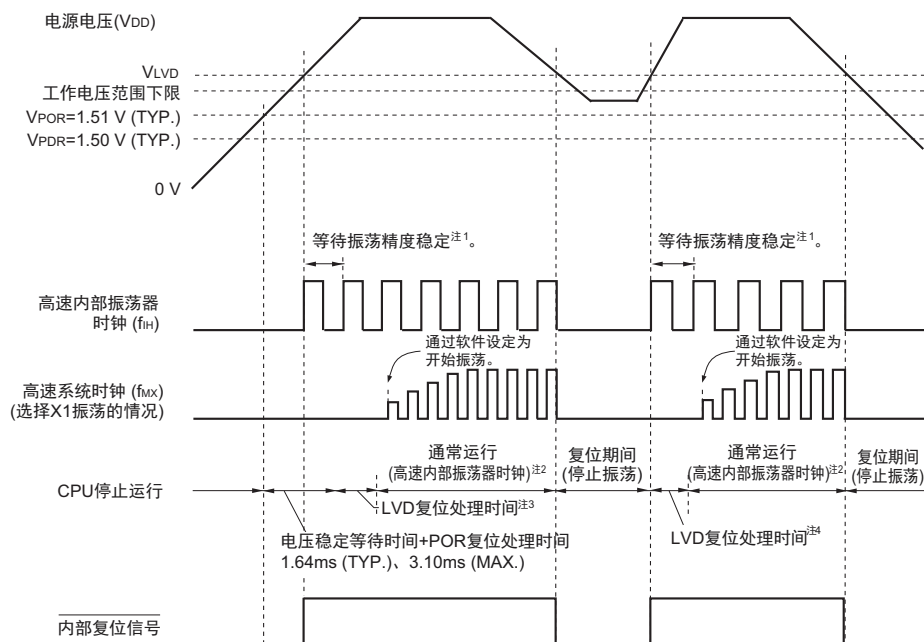
- 注 1. 内部的复位处理时间包含高速内部振荡器时钟的振荡精度稳定等待时间。
2. 能将 CPU 时钟从高速内部振荡器时钟切换为高速系统时钟或者副系统时钟。在使用 X1 时钟的情况下，必须在通过振荡稳定时间计数器的状态寄存器（OSTC）确认振荡稳定时间后进行切换。
3. 在产生中断请求信号（INTLVI）后，自动将电压检测电平寄存器（LVIS）的 LVIL 位和 LVIMD 位置“1”。因此，考虑到电源电压在不低于低电压检测电压（ $V_{LVDL}$ ）的情况下恢复到高电压检测电压（ $V_{LVDH}$ ）或者以上时，必须在产生 INTLVI 后，根据“图 20-8 工作电压的确认 / 复位的设定步骤”和“图 20-9 中断 & 复位模式的初始设定步骤”进行设定。
4. 到开始通常运行的时间除了达到  $V_{POR}$ （1.51V(TYP.)) 后的“电压稳定等待时间 + POR 复位处理时间”以外，还需要达到 LVD 检测电平（ $V_{LVDH}$ ）后的如下的“LVD 复位处理时间”。

LVD 复位处理时间: 0ms ~ 0.0701ms(MAX.)

备注  $V_{LVDH}$ 、 $V_{LVDL}$ : LVD 检测电压  
 $V_{POR}$ : POR 电源上升检测电压  
 $V_{PDR}$ : POR 电源下降检测电压

图 19-2 上电复位电路和电压检测电路的内部复位信号的产生时序 (3/3)

## (3) LVD 复位模式的情况 (选项字节 000C1H 的 LVIMDS1、LVIMDS0=1、1)



- 注 1. 内部的复位处理时间包含高速内部振荡器时钟的振荡精度稳定等待时间。
2. 能将 CPU 时钟从高速内部振荡器时钟切换为高速系统时钟或者副系统时钟。在使用 X1 时钟的情况下，必须在通过振荡稳定时间计数器的状态寄存器（OSTC）确认振荡稳定时间后进行切换。
3. 到开始通常运行的时间除了达到 V<sub>POR</sub>（1.51V(TYP.)) 后的“电压稳定等待时间 + POR 复位处理时间”以外，还需要达到 LVD 检测电平（V<sub>LVD</sub>）后的如下的“LVD 复位处理时间”。
- LVD 复位处理时间：0ms ~ 0.0701ms(MAX.)
4. 在电源电压下降时，如果只在发生电压检测电路（LVD）的内部复位后恢复电源电压，就需要达到 LVD 检测电平（V<sub>LVD</sub>）后的如下的“LVD 复位处理时间”。
- LVD 复位处理时间：0.0629ms(TYP.)、0.0701ms(MAX.)

备注 1. V<sub>LVDH</sub>、V<sub>LVDL</sub>：LVD 检测电压

V<sub>POR</sub>：POR 电源上升检测电压

V<sub>PDR</sub>：POR 电源下降检测电压

2. 在选择 LVD 中断模式 (选项字节 000C1H 的 LVIMD1、LVIMD0=0、1) 时，从接通电源到开始通常运行所需要的时间与图 19-2(3) 的注 3 的时间相同。

## 第 20 章 电压检测电路

### 20.1 电压检测电路的功能

电压检测电路通过选项字节（000C1H）设定运行模式和检测电压（ $V_{LVDH}$ 、 $V_{LVDL}$ 、 $V_{LVD}$ ）。电压检测（LVD）电路有以下功能。

- 将电源电压（ $V_{DD}$ ）和检测电压（ $V_{LVDH}$ 、 $V_{LVDL}$ 、 $V_{LVD}$ ）进行比较，产生内部复位或者中断请求信号。
- 电源电压的检测电压（ $V_{LVDH}$ 、 $V_{LVDL}$ 、 $V_{LVD}$ ）能通过选项字节选择12种的检测电平（详细内容请参照“第23章 选项字节”）。
- 也能在STOP模式中运行。

当电源上升时，在达到“28.4 AC 特性”或者“29.4 AC 特性”所示的工作电压范围前，必须通过电压检测电路或者外部复位保持复位状态。当电源下降时，必须在小于工作电压范围前，转移到 STOP 模式，或者通过电压检测电路或外部复位设定为复位状态。

工作电压范围根据用户选项字节（000C2H）的设定而变。

#### (a) 中断 & 复位模式（选项字节的 LVIMDS1、LVIMDS0=1、0）

通过选项字节 000C1H 选择 2 个检测电压（ $V_{LVDH}$ 、 $V_{LVDL}$ ）。高电压检测电平（ $V_{LVDH}$ ）用于解除复位 / 产生中断，低电压检测电平（ $V_{LVDL}$ ）用于产生复位。

#### (b) 复位模式（选项字节的 LVIMDS1、LVIMDS0=1、1）

将选项字节 000C1H 选择的 1 个检测电压（ $V_{LVD}$ ）用于产生 / 解除复位。

#### (c) 中断模式（选项字节的 LVIMDS1、LVIMDS0=0、1）

将选项字节 000C1H 选择的 1 个检测电压（ $V_{LVD}$ ）用于解除复位 / 产生中断。

各模式中产生的中断请求信号和内部复位信号如下所示。

| 中断 & 复位模式<br>(LVIMDS1、LVIMDS0=1、0)                                                                                          | 复位模式<br>(LVIMDS1、LVIMDS0=1、1)                                             | 中断模式<br>(LVIMDS1、LVIMDS0=0、1)                                                                                                                         |
|-----------------------------------------------------------------------------------------------------------------------------|---------------------------------------------------------------------------|-------------------------------------------------------------------------------------------------------------------------------------------------------|
| 在工作电压下降时，如果检测出 $V_{DD} < V_{LVDH}$ ，就产生中断请求信号；如果检测出 $V_{DD} < V_{LVDL}$ ，就产生内部复位。<br>如果检测出 $V_{DD} \geq V_{LVDH}$ ，就解除内部复位。 | 如果检测出 $V_{DD} \geq V_{LVD}$ ，就解除内部复位。如果检测出 $V_{DD} < V_{LVD}$ ，就产生中断请求信号。 | 在 POR 解除后的第 1 次工作电压上升时，如果检测出 $V_{DD} \geq V_{LVD}$ ，就解除内部复位。<br>从 POR 解除后的第 2 次工作电压上升开始，如果检测出 $V_{DD} < V_{LVD}$ 或者 $V_{DD} \geq V_{LVD}$ ，就产生中断请求信号。 |

在电压检测电路运行时，能通过读电压检测标志（LVIF：电压检测寄存器（LVIM）的 bit0）来确认电源电压是大于等于检测电压还是小于检测电压。

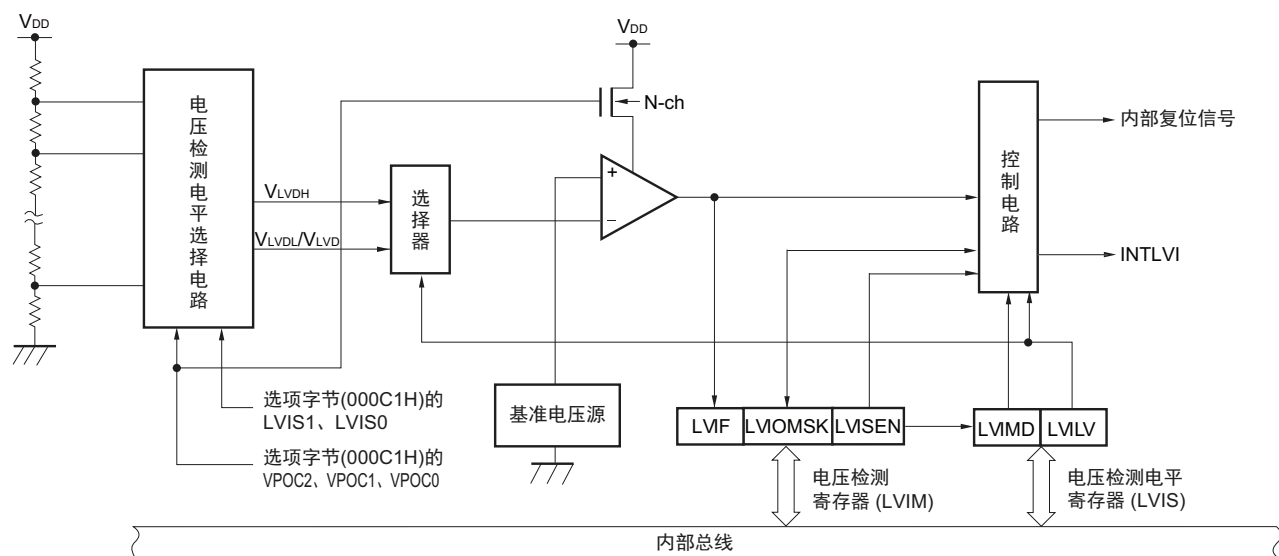
如果发生复位，就将复位控制标志寄存器（RESF）的 bit0（LVIRF）置“1”。有关 RESF 寄存器的详细内容，请参照“第 18 章 复位功能”。



## 20.2 电压检测电路的结构

电压检测电路的框图如图 20-1 所示。

图 20-1 电压检测电路的框图



20.3 电压检测电路的控制寄存器

通过以下寄存器控制电压检测电路：

- 电压检测寄存器（LVIM）
- 电压检测电平寄存器（LVIS）

20.3.1 电压检测寄存器（LVIM）

此寄存器设定允许或者禁止改写电压检测电平寄存器（LVIS），并且确认 LVD 输出的屏蔽状态。  
通过 1 位或者 8 位的存储器操作指令设定 LVIM 寄存器。  
在产生复位信号后，此寄存器的值变为“00H”。

图 20-2 电压检测寄存器（LVIM）的格式

地址：FFFA9H

复位后：00H 注 1

R/W 注 2

符号

7

6

5

4

3

2

1

0

LVIM

|            |   |   |   |   |   |         |      |
|------------|---|---|---|---|---|---------|------|
| LVISEN 注 3 | 0 | 0 | 0 | 0 | 0 | LVIOMSK | LVIF |
|------------|---|---|---|---|---|---------|------|

|            |                                            |
|------------|--------------------------------------------|
| LVISEN 注 3 | 允许 / 禁止改写电压检测电平寄存器（LVIS）的设定                |
| 0          | 禁止改写 LVIS 寄存器（LVIOMSK 变为“0”（LVD 输出的屏蔽无效））。 |
| 1          | 允许改写 LVIS 寄存器（LVIOMSK 变为“1”（LVD 输出的屏蔽有效））。 |

|         |                 |
|---------|-----------------|
| LVIOMSK | LVD 输出的屏蔽状态标志   |
| 0       | LVD 输出的屏蔽无效。    |
| 1       | LVD 输出的屏蔽有效注 4。 |

|      |                                                             |
|------|-------------------------------------------------------------|
| LVIF | 电压检测标志                                                      |
| 0    | 电源电压（V <sub>DD</sub> ）≥检测电压（V <sub>LVD</sub> ）或者 LVD OFF 时。 |
| 1    | 电源电压（V <sub>DD</sub> ）<检测电压（V <sub>LVD</sub> ）              |

- 注 1. 复位值因复位源而变。  
在 LVD 发生复位时，不对 LVIM 寄存器的值进行复位而保持原来的值；在其他复位时，将 LVISEN 位清“0”。
2. bit0 和 bit1 是只读位。
3. 只有在选择中断 & 复位模式（选项字节的 LVIMDS1 位和 LVIMDS0 位分别为“1”和“0”）时才能使用。在其他模式中，不能更改初始值。
4. 只有在选择中断 & 复位模式（选项字节的 LVIMDS1 位和 LVIMDS0 位分别为“1”和“0”）时，LVIOMSK 位才能在以下期间自动变为“1”，并且屏蔽由 LVD 引起的复位或者中断。
- LVISEN=1 的期间
  - 从发生 LVD 中断开始到 LVD 检测电压稳定为止的等待时间
  - 从更改 LVILV 位的值到 LVD 检测电压稳定为止的等待时间

20.3.2 电压检测电平选择寄存器（LVIS）

这是设定电压检测电平的寄存器。  
通过 1 位或者 8 位的存储器操作指令设定 LVIS 寄存器。  
在产生复位信号后，此寄存器的值变为“00H/01H/81H”注 1。

图 20-3 电压检测电平寄存器（LVIS）的格式

地址：FFFAAH

复位后：00H/01H/81H 注 1

R/W

符号

7

6

5

4

3

2

1

0

LVIS

LVIMD

0

0

0

0

0

0

LVILV

LVIMD 注 2

电压检测的运行模式

0

中断模式

1

复位模式

LVILV 注 2

LVD 检测电平

0

高电压检测电平（ $V_{LVDH}$ ）

1

低电压检测电平（ $V_{LVDL}$  或者  $V_{LVD}$ ）

- 注 1. 复位值因复位源和选项字节的设定而变。  
在发生 LVD 复位时，不将此寄存器清“00H”。  
在发生 LVD 以外的复位时，此寄存器的值如下：
- 选项字节的 LVIMDS1、LVIMDS0=1、0 时：00H
  - 选项字节的 LVIMDS1、LVIMDS0=1、1 时：81H
  - 选项字节的 LVIMDS1、LVIMDS0=0、1 时：01H
2. 只有在选择中断 & 复位模式（选项字节的 LVIMDS1 位和 LVIMDS0 位分别为“1”和“0”）时才能写“0”。在其他情况下禁止设定。通过在中断 & 复位模式发生复位或者中断，自动进行值的替换。

- 注意 1. 根据图 20-8 和图 20-9 的步骤改写 LVIS 寄存器。
2. 通过选项字节 (000C1H) 选择 LVD 的运行模式和各模式的检测电压 (V<sub>LVDH</sub>、V<sub>LVDL</sub>、V<sub>LVD</sub>)。选项字节 (000C1H) 的格式如图 20-4 所示。有关选项字节的详细内容，请参照“第 23 章 选项字节”。

图 20-4 用户选项字节（000C1H）的格式 (1/2)

地址：000C1H

|       |       |       |          |       |       |         |         |
|-------|-------|-------|----------|-------|-------|---------|---------|
| 7     | 6     | 5     | 4        | 3     | 2     | 1       | 0       |
| VPOC2 | VPOC1 | VPOC0 | PORTSELB | LVIS1 | LVIS0 | LVIMDS1 | LVIMDS0 |

- LVD 的设定（中断 & 复位模式）

| 检测电压              |       |                   | 选项字节的设定值   |       |       |       |       |         |         |
|-------------------|-------|-------------------|------------|-------|-------|-------|-------|---------|---------|
| V <sub>LVDH</sub> |       | V <sub>LVDL</sub> | VPOC2      | VPOC1 | VPOC0 | LVIS1 | LVIS0 | 模式设定    |         |
| 上升                | 下降    | 下降                |            |       |       |       |       | LVIMDS1 | LVIMDS0 |
| 1.98V             | 1.94V | 1.84V             | 0          | 0     | 1     | 1     | 0     | 1       | 0       |
| 2.09V             | 2.04V |                   |            |       |       | 0     | 1     |         |         |
| 3.13V             | 3.06V |                   |            |       |       | 0     | 0     |         |         |
| 2.61V             | 2.55V | 1                 |            | 0     | 1     | 0     |       |         |         |
| 2.71V             | 2.65V |                   |            |       | 0     | 1     |       |         |         |
| 3.75V             | 3.67V |                   |            |       | 0     | 0     |       |         |         |
| 2.92V             | 2.86V | 2.75V             | 1          | 1     | 1     | 0     |       |         |         |
| 3.02V             | 2.96V |                   |            |       | 0     | 1     |       |         |         |
| 4.06V             | 3.98V |                   |            |       | 0     | 0     |       |         |         |
| —                 |       |                   | 上述以外，禁止设定。 |       |       |       |       |         |         |

- LVD 的设定（复位模式）

| 检测电压             |       | 选项字节的设定值 |            |       |       |       |         |         |
|------------------|-------|----------|------------|-------|-------|-------|---------|---------|
| V <sub>LVD</sub> |       | VPOC2    | VPOC1      | VPOC0 | LVIS1 | LVIS0 | 模式设定    |         |
| 上升               | 下降    |          |            |       |       |       | LVIMDS1 | LVIMDS0 |
| 1.88V            | 1.84V | 0        | 0          | 1     | 1     | 1     | 1       | 1       |
| 1.98V            | 1.94V |          | 0          | 1     | 1     | 0     |         |         |
| 2.09V            | 2.04V |          | 0          | 1     | 0     | 1     |         |         |
| 2.50V            | 2.45V |          | 1          | 0     | 1     | 1     |         |         |
| 2.61V            | 2.55V |          | 1          | 0     | 1     | 0     |         |         |
| 2.71V            | 2.65V |          | 1          | 0     | 0     | 1     |         |         |
| 2.81V            | 2.75V |          | 1          | 1     | 1     | 1     |         |         |
| 2.92V            | 2.86V |          | 1          | 1     | 1     | 0     |         |         |
| 3.02V            | 2.96V |          | 1          | 1     | 0     | 1     |         |         |
| 3.13V            | 3.06V |          | 0          | 1     | 0     | 0     |         |         |
| 3.75V            | 3.67V |          | 1          | 0     | 0     | 0     |         |         |
| 4.06V            | 3.98V |          | 1          | 1     | 0     | 0     |         |         |
| —                |       |          | 上述以外，禁止设定。 |       |       |       |         |         |

备注 1. LVD 电路的详细内容请参照“第 20 章 电压检测电路”。

2. 检测电压为 TYP. 值。详细内容请参照“28.6.4 LVD 电路特性”或者“29.6.4 LVD 电路特性”。

图 20-4 用户选项字节（000C1H）的格式 (2/2)

地址：000C1H

|       |       |       |          |       |       |         |         |
|-------|-------|-------|----------|-------|-------|---------|---------|
| 7     | 6     | 5     | 4        | 3     | 2     | 1       | 0       |
| VPOC2 | VPOC1 | VPOC0 | PORTSELB | LVIS1 | LVIS0 | LVIMDS1 | LVIMDS0 |

- LVD 的设定（中断模式）

| 检测电压             |       | 选项字节的设定值   |       |       |       |       |         |         |
|------------------|-------|------------|-------|-------|-------|-------|---------|---------|
| V <sub>LVD</sub> |       | VPOC2      | VPOC1 | VPOC0 | LVIS1 | LVIS0 | 模式设定    |         |
| 上升               | 下降    |            |       |       |       |       | LVIMDS1 | LVIMDS0 |
| 1.88V            | 1.84V | 0          | 0     | 1     | 1     | 1     | 0       | 1       |
| 1.98V            | 1.94V |            | 0     | 1     | 1     | 0     |         |         |
| 2.09V            | 2.04V |            | 0     | 1     | 0     | 1     |         |         |
| 2.50V            | 2.45V |            | 1     | 0     | 1     | 1     |         |         |
| 2.61V            | 2.55V |            | 1     | 0     | 1     | 0     |         |         |
| 2.71V            | 2.65V |            | 1     | 0     | 0     | 1     |         |         |
| 2.81V            | 2.75V |            | 1     | 1     | 1     | 1     |         |         |
| 2.92V            | 2.86V |            | 1     | 1     | 1     | 0     |         |         |
| 3.02V            | 2.96V |            | 1     | 1     | 0     | 1     |         |         |
| 3.13V            | 3.06V |            | 0     | 1     | 0     | 0     |         |         |
| 3.75V            | 3.67V |            | 1     | 0     | 0     | 0     |         |         |
| 4.06V            | 3.98V |            | 1     | 1     | 0     | 0     |         |         |
| —                |       | 上述以外，禁止设定。 |       |       |       |       |         |         |

- LVD OFF（使用由 RESET 引脚引起的外部复位）

| 检测电压      |    | 选项字节的设定值   |       |       |       |       |                 |
|-----------|----|------------|-------|-------|-------|-------|-----------------|
| $V_{LVD}$ |    | VPOC2      | VPOC1 | VPOC0 | LVIS1 | LVIS0 | 模式设定            |
| 上升        | 下降 |            |       |       |       |       | LVIMDS1 LVIMDS0 |
| —         | —  | 1          | ×     | ×     | ×     | ×     | ×               |
| —         |    | 上述以外，禁止设定。 |       |       |       |       |                 |

注意 1. 必须给 bit4 写“1”。

- 当电源上升时，在达到“28.4 AC 特性”或者“29.4 AC 特性”所示的工作电压范围前，必须通过电压检测电路或者外部复位保持复位状态。当电源下降时，必须在小于工作电压范围前，转移到 STOP 模式，或者通过电压检测电路或外部复位设定为复位状态。  
工作电压范围根据用户选项字节（000C2H）的设定而变。

备注 1. ×：忽略

- LVD 电路详细内容请参照“第 20 章 电压检测电路”。
- 检测电压为 TYP. 值。详细内容请参照“28.6.4 LVD 电路特性”或者“29.6.4 LVD 电路特性”。

## 20.4 电压检测电路的运行

### 20.4.1 用作复位模式时的设定

通过选项字节 000C1H 设定运行模式（复位模式（LVIMDS1、LVIMDS0=1、1））和检测电压（ $V_{LVD}$ ）。

当设定为复位模式时，在以下的初始设定状态下开始运行。

- 将电压检测寄存器（LVIM）的bit7（LVISEN）置“0”（禁止改写电压检测电平寄存器（LVIS））。
- 将电压检测电平寄存器（LVIS）的初始值置“81H”。  
bit7（LVIMD）为“1”（复位模式）。  
bit0（LVILV）为“1”（低电压检测电平： $V_{LVD}$ ）。

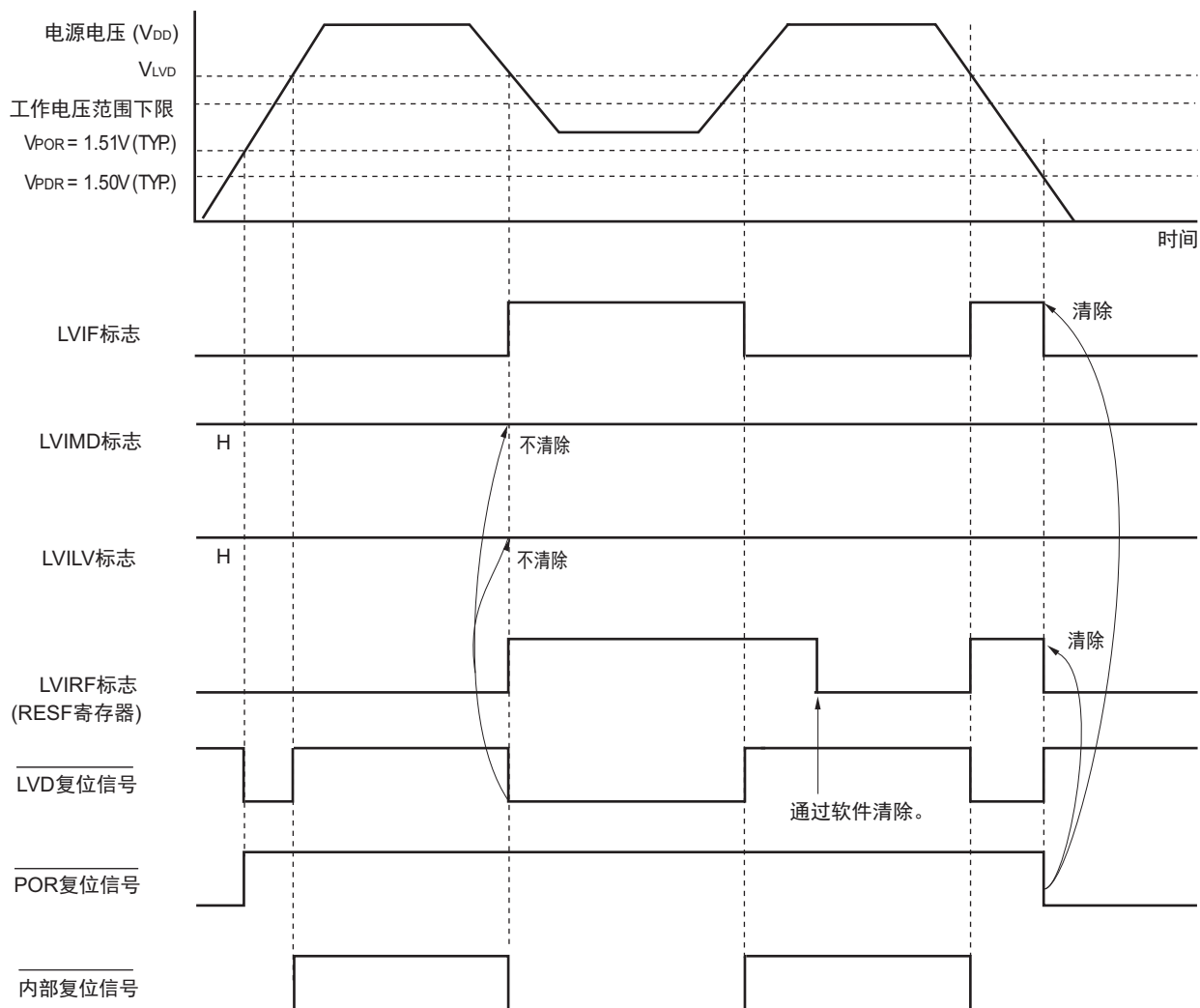
#### ● LVD 复位模式的运行

当接通电源后，在电源电压（ $V_{DD}$ ）大于电压检测电平（ $V_{LVD}$ ）前，复位模式（选项字节的 LVIMDS1、LVIMDS0=1、1）保持由LVD引起的内部复位。一旦电源电压（ $V_{DD}$ ）大于电压检测电平（ $V_{LVD}$ ），就解除内部复位。

当工作电压下降时，一旦电源电压（ $V_{DD}$ ）小于电压检测电平（ $V_{LVD}$ ），就发生由LVD引起的内部复位。

LVD 复位模式的内部复位信号的产生时序如图 20-5 所示。

图 20-5 内部复位信号的产生时序（选项字节的 LVIMDS1、LVIMDS0=1、1）



备注  $V_{POR}$ : POR 电源上升检测电压

$V_{PDR}$ : POR 电源下降检测电压

### 20.4.2 用作中断模式时的设定

通过选项字节 000C1H 设定运行模式（中断模式（LVIMDS1、LVIMDS0=0、1））和检测电压（ $V_{LVD}$ ）。

当设定为中断模式时，在以下的初始设定状态下开始运行。

- 将电压检测寄存器（LVIM）的bit7（LVISEN）置“0”（禁止改写电压检测电平寄存器（LVIS））。
- 将电压检测电平寄存器（LVIS）的初始值置“01H”。  
bit7（LVIMD）为“0”（中断模式）。  
bit0（LVILV）为“1”（低电压检测电平： $V_{LVD}$ ）。

#### ● LVD 中断模式的运行

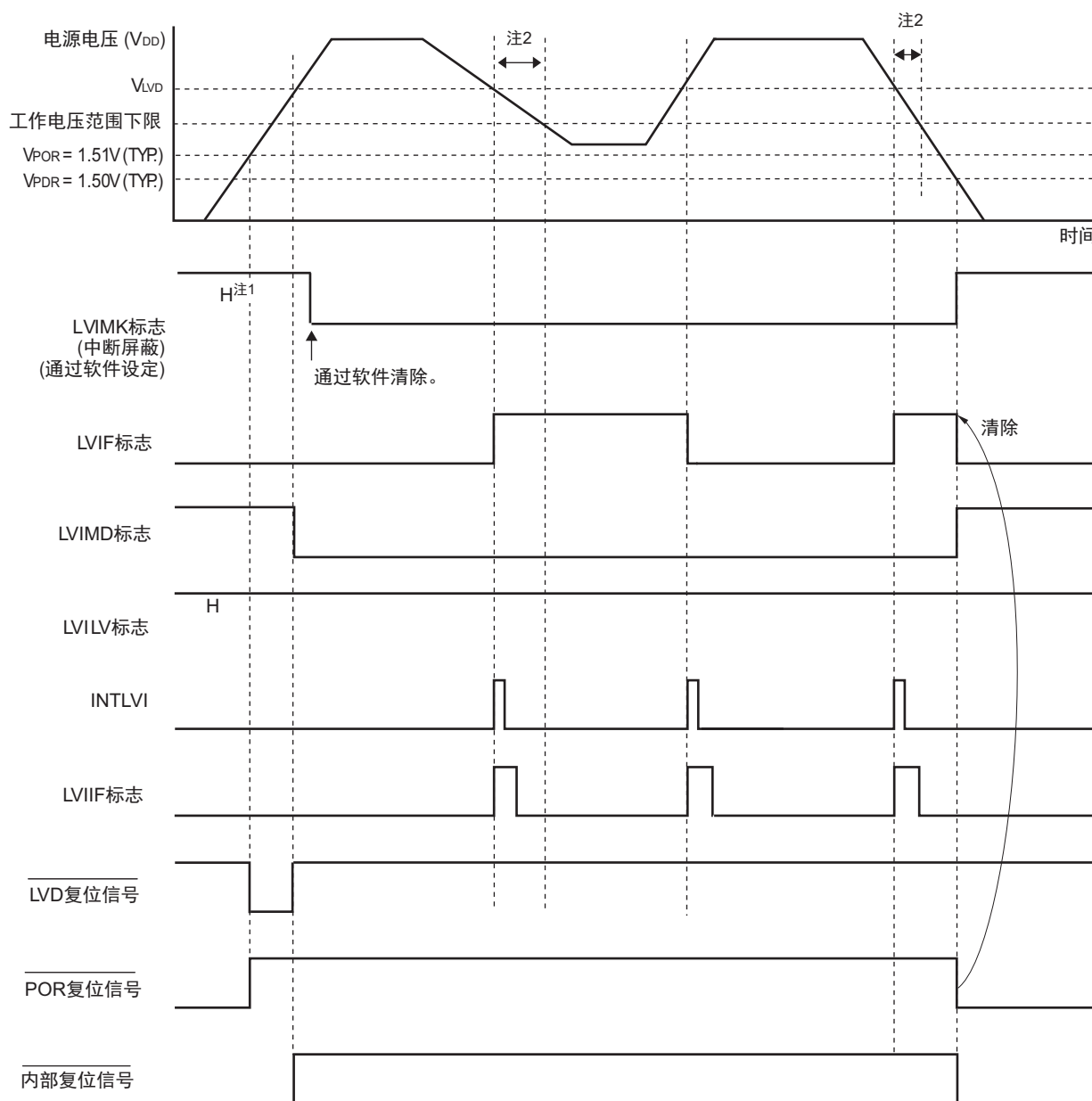
当接通电源后，在POR解除后的第1次电源电压（ $V_{DD}$ ）大于电压检测电平（ $V_{LVD}$ ）前，中断模式（选项字节的LVIMDS1、LVIMDS0=0、1）保持由LVD引起的内部复位。一旦电源电压（ $V_{DD}$ ）大于电压检测电平（ $V_{LVD}$ ），就解除内部复位。

当工作电压下降时，一旦电源电压（ $V_{DD}$ ）小于电压检测电平（ $V_{LVD}$ ），或者在POR解除后的第2次以后（包括第2次）的电源电压（ $V_{DD}$ ）大于电压检测电平（ $V_{LVD}$ ），就产生由LVD引起的中断请求信号（INTLVI），并且在小于“28.4 AC特性”或者“29.4 AC特性”所示的工作电压范围前，转移到STOP模式，或者通过外部复位设定为复位状态。如果要重新开始运行，必须确认电源电压已恢复到工作电压范围内。

LVD 中断模式的中断请求信号的产生时序如图 20-6 所示。



图 20-6 中断请求信号的产生时序（选项字节的 LVIMDS1、LVIMDS0=0、1）



- 注 1. 在产生复位信号后，LVIMK 标志变为“1”。
2. 当工作电压下降时，必须在小于“28.4 AC 特性”或者“29.4 AC 特性”所示的工作电压范围前，转移到 STOP 模式，或者通过外部复位设定为复位状态。如果要重新开始运行，必须确认电源电压已恢复到工作电压范围内。

备注  $V_{POR}$ : POR 电源上升检测电压  
 $V_{PDR}$ : POR 电源下降检测电压

### 20.4.3 用作中断 & 复位模式时的设定

通过选项字节 000C1H 设定运行模式（中断 & 复位模式（LVIMDS1、LVIMDS0=1、0））和检测电压（ $V_{LVDH}$ 、 $V_{LVDL}$ ）。

当设定为中断 & 复位模式时，在以下的初始设定状态下开始运行。

- 将电压检测寄存器（LVIM）的bit7（LVISEN）置“0”（禁止改写电压检测电平寄存器（LVIS））。
- 将电压检测电平寄存器（LVIS）的初始值置“00H”。  
bit7（LVIMD）为“0”（中断模式）。  
bit0（LVILV）为“0”（高电压检测电平： $V_{LVDH}$ ）。

#### ● LVD 中断 & 复位模式的运行

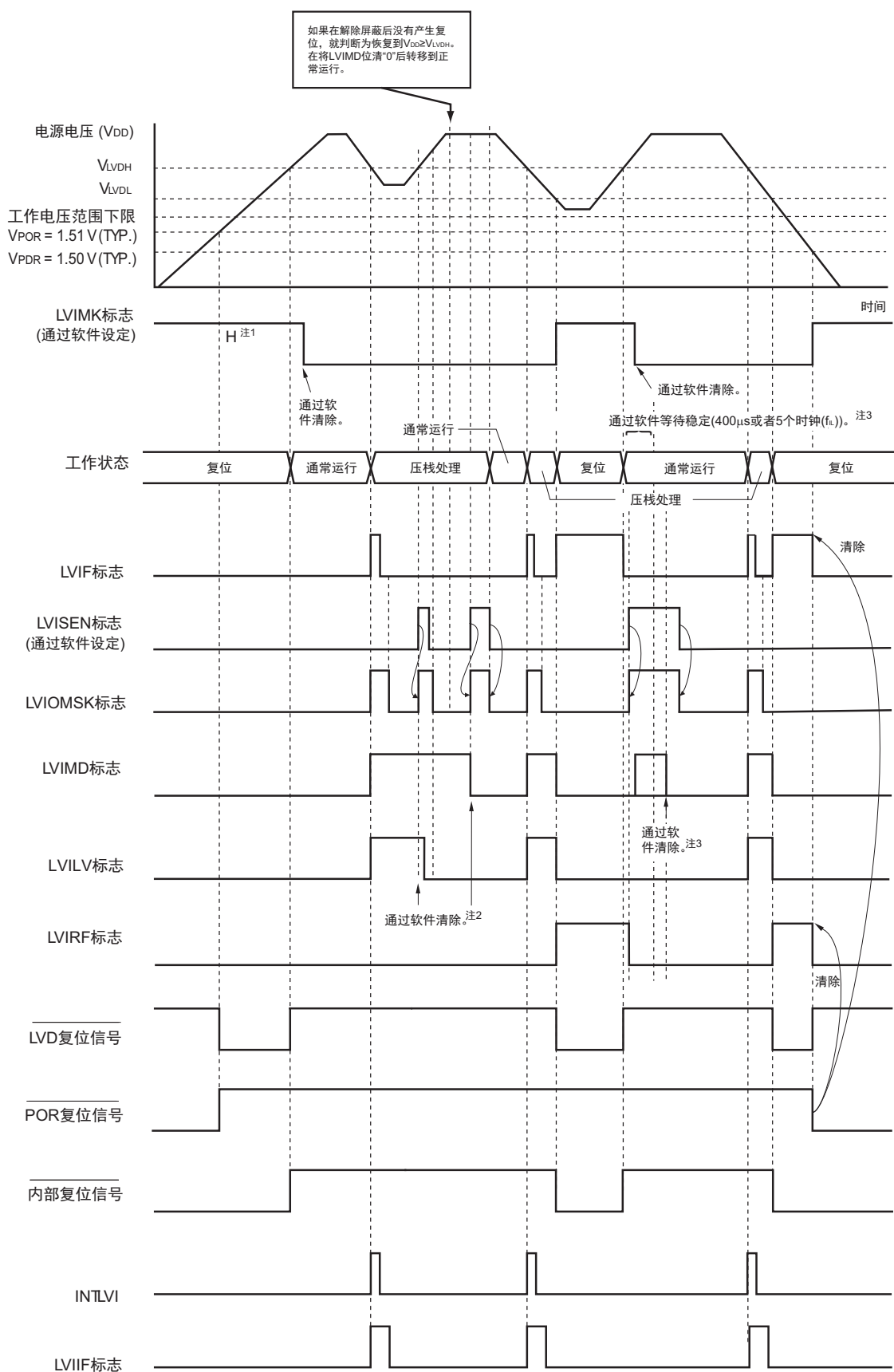
当接通电源后，在电源电压（ $V_{DD}$ ）大于高电压检测电平（ $V_{LVDH}$ ）前，中断 & 复位模式（选项字节的 LVIMDS1、LVIMDS0=1、0）保持由 LVD 引起的内部复位状态。一旦电源电压（ $V_{DD}$ ）大于高电压检测电平（ $V_{LVDH}$ ），就解除内部复位。

当工作电压下降时，一旦电源电压（ $V_{DD}$ ）小于高电压检测电平（ $V_{LVDH}$ ），就产生由 LVD 引起的中断请求信号（INTLVI），并且能执行任意的压栈处理。此后，当电源电压（ $V_{DD}$ ）小于低电压检测电平（ $V_{LVDL}$ ），就发生由 LVD 引起的内部复位。但是，如果在产生 INTLVI 后，电源电压（ $V_{DD}$ ）不小于低电压检测电平（ $V_{LVDL}$ ），并且又恢复到大于高电压检测电平（ $V_{LVDH}$ ），也不产生中断请求信号。

如果要使用 LVD 中断 & 复位模式，必须按照“图 20-8 工作电压的确认/复位的设定步骤”和“图 20-9 中断 & 复位模式的初始设定步骤”所示的流程图的步骤进行设定。

LVD 中断 & 复位模式的内部复位信号和中断请求信号的产生时序如图 20-7 所示。

图 20-7 复位 &amp; 中断信号的产生时序 (选项字节的 LVIMDS1、LVIMDS0=1、0) (1/2)

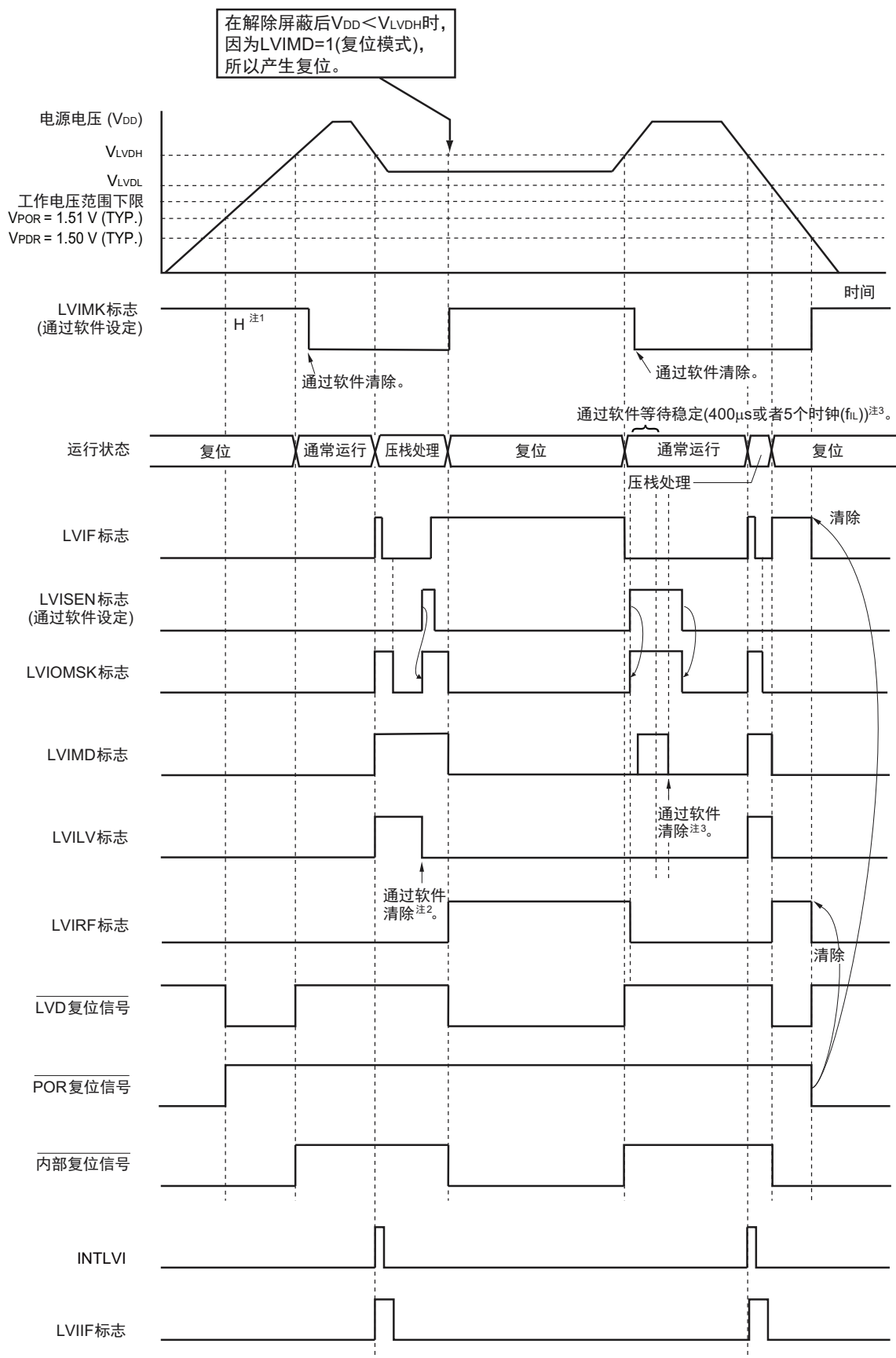


- 注
1. 在产生复位信号后，LVIMK 标志变为“1”。
  2. 当使用中断 & 复位模式时，必须在发生中断后按照“图 20-8 工作电压的确认 / 复位的设定步骤”进行设定。
  3. 当使用中断 & 复位模式时，必须在解除复位后按照“图 20-9 中断 & 复位模式的初始设定步骤”进行设定。

备注  $V_{POR}$ : POR 电源上升检测电压

$V_{PDR}$ : POR 电源下降检测电压

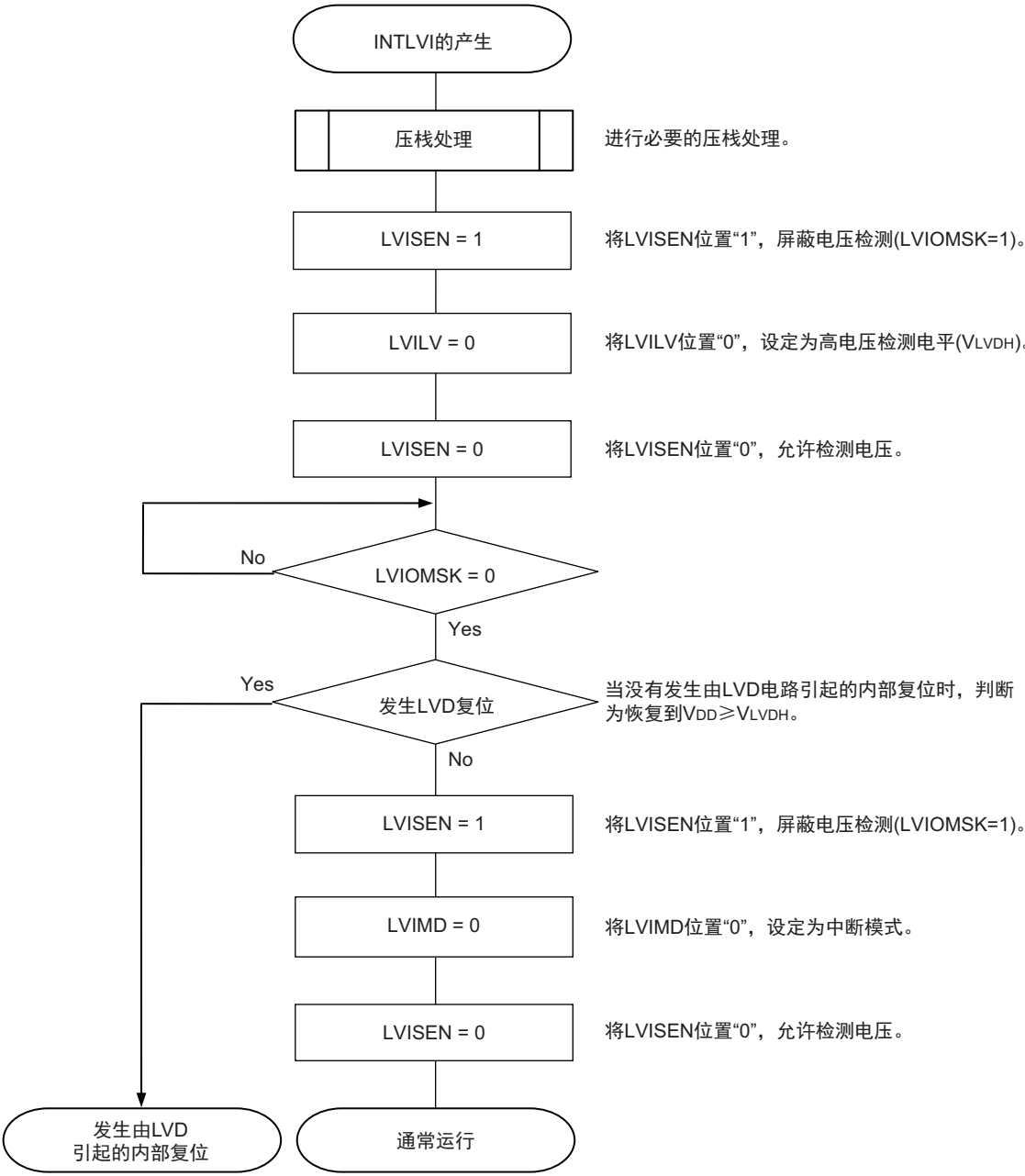
图 20-7 中断 &amp; 复位信号的产生时序 (选项字节的 LVIMDS1、LVIMDS0=1、0) (2/2)



- 注 1. 在产生复位信号后，LVIMK 标志变为“1”。
2. 当使用中断 & 复位模式时，必须在发生中断后按照“图 20-8 工作电压的确认 / 复位的设定步骤”进行设定。
3. 当使用中断 & 复位模式时，必须在解除复位后按照“图 20-9 中断 & 复位模式的初始设定步骤”进行设定。

备注 V<sub>POR</sub>: POR 电源上升检测电压  
V<sub>PDR</sub>: POR 电源下降检测电压

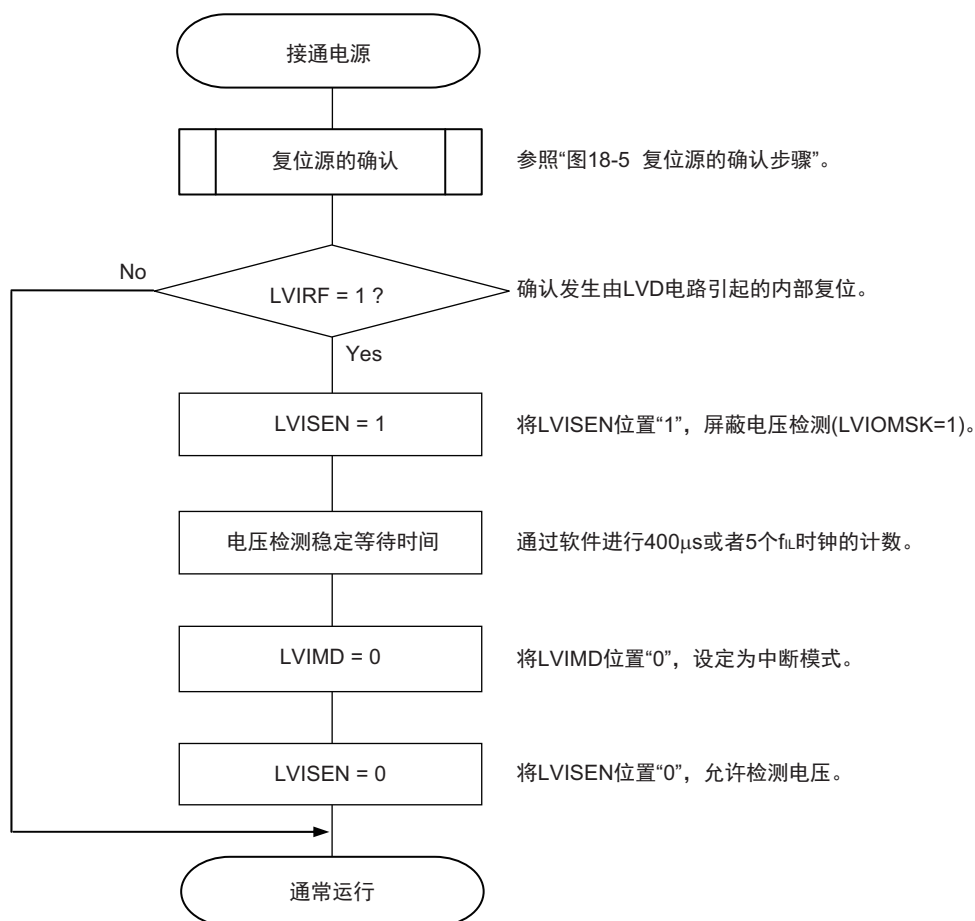
图 20-8 工作电压的确认 / 复位的设定步骤



如果设定中断 & 复位模式 (LVIMDS1、LVIMDS0=1、0)，就在解除 LVD 复位后 (LVIRF=1) 需要 400 $\mu$ s 或者 5 个  $f_{\text{IL}}$  时钟的电压检测稳定等待时间。必须在等到电压检测稳定后将 LVIMD 位清“0”进行初始化。在电压检测稳定等待时间的计数过程中以及改写 LVIMD 位时，必须将 LVISEN 位置“1”，屏蔽 LVD 产生的复位或者中断的产生。

中断 & 复位模式的初始设定步骤如图 20-9 所示。

图 20-9 中断 & 复位模式的初始设定步骤



备注  $f_{\text{IL}}$ ：低速内部振荡器的时钟频率

## 20.5 电压检测电路的注意事项

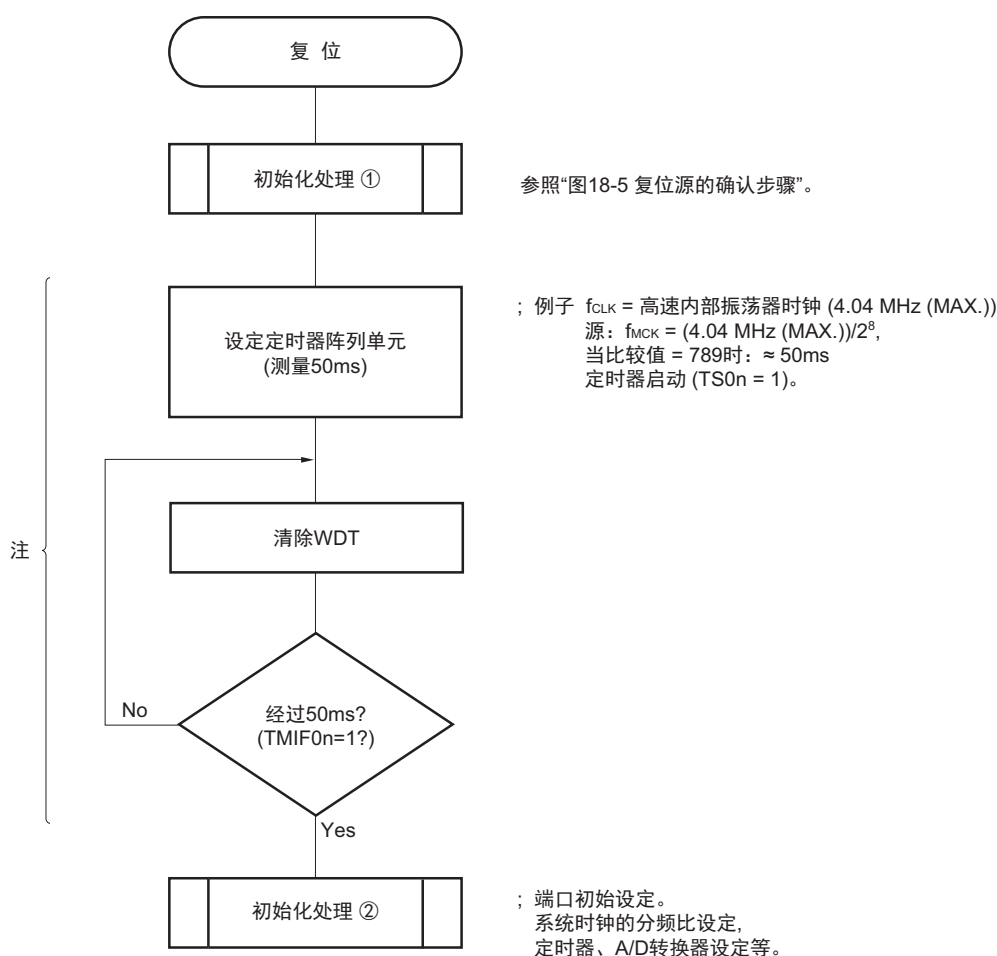
### (1) 有关接通电源时的电压波动

某期间的电源电压 ( $V_{DD}$ ) 在 LVD 检测电压附近波动的系统中, 单片机可能会重复地进入复位状态 / 复位解除状态。通过以下方法, 可以任意设置从复位解除到单片机开始工作的时间。

< 处理 >

复位解除后, 通过使用定时器等软件计数器, 等待因系统而不同的电源电压波动期间过后, 对端口等进行初始设定。

图 20-10 当 LVD 检测电压附近的电源电压波动不超过 50ms 时的软件处理例子



注 在此期间再次发生复位时, 不转移到初始化处理②。

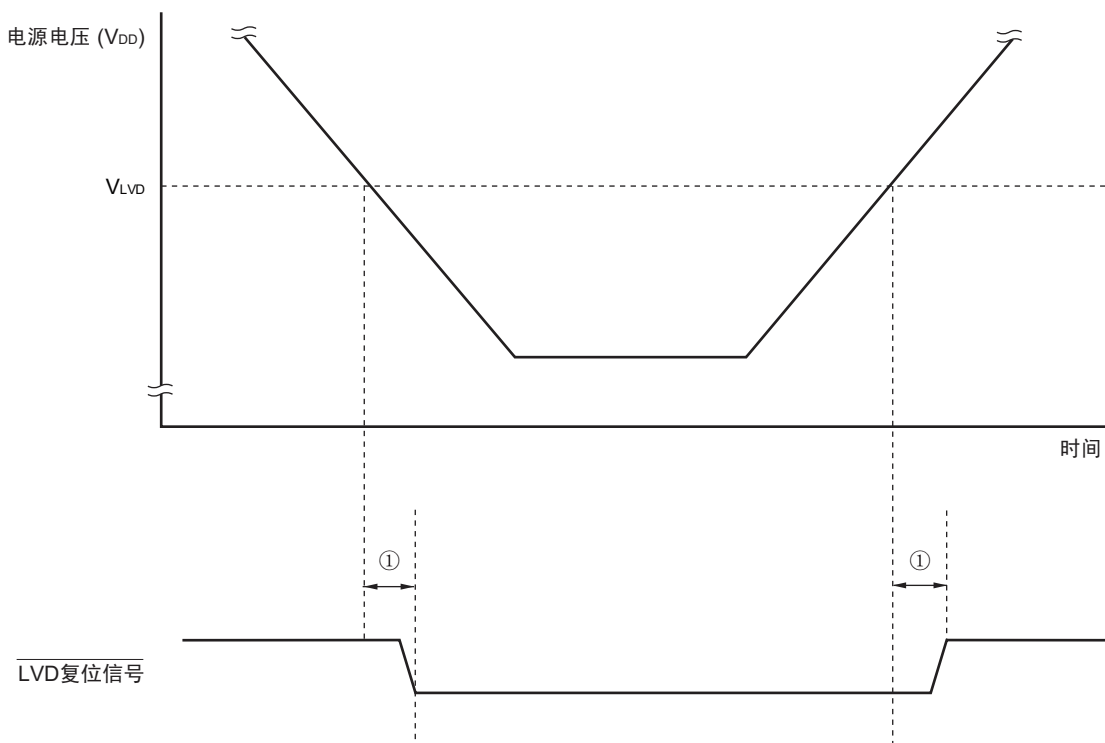
备注  $n=0 \sim 3$  (20、24 引脚产品)  
 $n=0 \sim 7$  (30 引脚产品)



## (2) 从产生 LVD 复位源到产生或者解除 LVD 复位的延迟

从满足电源电压 ( $V_{DD}$ ) < LVD 检测电压 ( $V_{LVD}$ ) 到产生 LVD 复位为止会发生延迟。同样, 从 LVD 检测电压 ( $V_{LVD}$ ) ≤ 电源电压 ( $V_{DD}$ ) 到解除 LVD 复位为止也会发生延迟 (参照图 20-11)。

图 20-11 从产生 LVD 复位源到产生或者解除 LVD 复位的延迟



①: 检测延迟 (300 $\mu$ s (MAX.))

## (3) 有关设定为 LVD OFF 时的电源上升

在设定为 LVD OFF 时, 必须使用由 RESET 引脚引起的外部复位。

如果要执行外部复位, 必须给 RESET 引脚输入至少 10 $\mu$ s 的低电平。如果要在电源上升时执行外部复位, 必须在给 RESET 引脚输入低电平后接通电源, 然后在“28.4 AC 特性”或者“29.4 AC 特性”所示的工作电压范围内继续输入至少 10 $\mu$ s 的低电平后再输入高电平。

## (4) 有关设定为 LVD OFF 以及 LVD 中断模式时的工作电压下降的情况

当设定为 LVD OFF 以及 LVD 中断模式时, 在工作电压下降至小于“28.4 AC 特性”或者“29.4 AC 特性”所示的工作电压范围前, 转移到 STOP 模式, 或者通过外部复位设定为复位状态。如果要重新开始运行, 必须确认电源电压已恢复到工作电压范围内。

## 第 21 章 安全功能

### 21.1 安全功能的概要

为了对应 IEC60730 和 IEC61508 安全标准，RL78/G12 内置以下安全功能。  
此安全功能的目的是通过单片机的自诊断，在检测到故障时安全地停止工作。

#### (1) 闪存 CRC 运算功能

通过 CRC 运算检测闪存的数据错误。  
在 CPU 运行中，不限于代码闪存区而能用于多用途的检查。  
R5F102 产品内置此功能。

#### (2) RAM 奇偶校验错误检测功能

在读 RAM 数据时，检测奇偶校验错误。

#### (3) RAM 保护功能

防止因 CPU 失控而改写 RAM 数据。  
R5F102 产品内置此功能。

#### (4) SFR 保护功能

防止因 CPU 失控而改写 SFR。  
R5F102 产品内置此功能。

#### (5) 非法存储器存取检测功能

检测对非法存储器区域（没有存储器的区域或者存取受限的区域）的非法存取。

#### (6) 频率检测功能

能使用定时器阵列单元自检测 CPU/ 外围硬件时钟频率。

#### (7) A/D 测试功能

通过对 A/D 转换器的正（+）基准电压、负（-）基准电压、模拟输入通道（ANI）、温度传感器输出电压以及内部基准电压进行 A/D 转换来对 A/D 转换器进行自检测。

**备注** 有关符合安全标准 IEC60730 的安全功能的使用例子，请参照“RL78 Family VDE Certified IEC60730/60335 Self Test Library Application Note”（R01AN0749）。

## 21.2 安全功能使用的寄存器

安全功能的各功能使用以下寄存器。

| 寄存器                                                                                                   | 安全功能的各功能       |
|-------------------------------------------------------------------------------------------------------|----------------|
| <ul style="list-style-type: none"> <li>• CRC 输入寄存器 (CRCIN) 注</li> <li>• CRC 数据寄存器 (CRCD) 注</li> </ul> | CRC 运算功能       |
| • RAM 奇偶校验错误控制寄存器 (RPECTL)                                                                            | RAM 奇偶校验错误检测功能 |
| • 非法存储器存取检测控制寄存器 (IAWCTL)                                                                             | RAM 保护功能       |
|                                                                                                       | SFR 保护功能       |
|                                                                                                       | 非法存储器存取检测功能    |
| • 定时器输入选择寄存器 0 (TIS0)                                                                                 | 频率检测功能         |
| • A/D 测试寄存器 (ADTES)                                                                                   | A/D 测试功能       |

注 只限于 R5F102 产品。

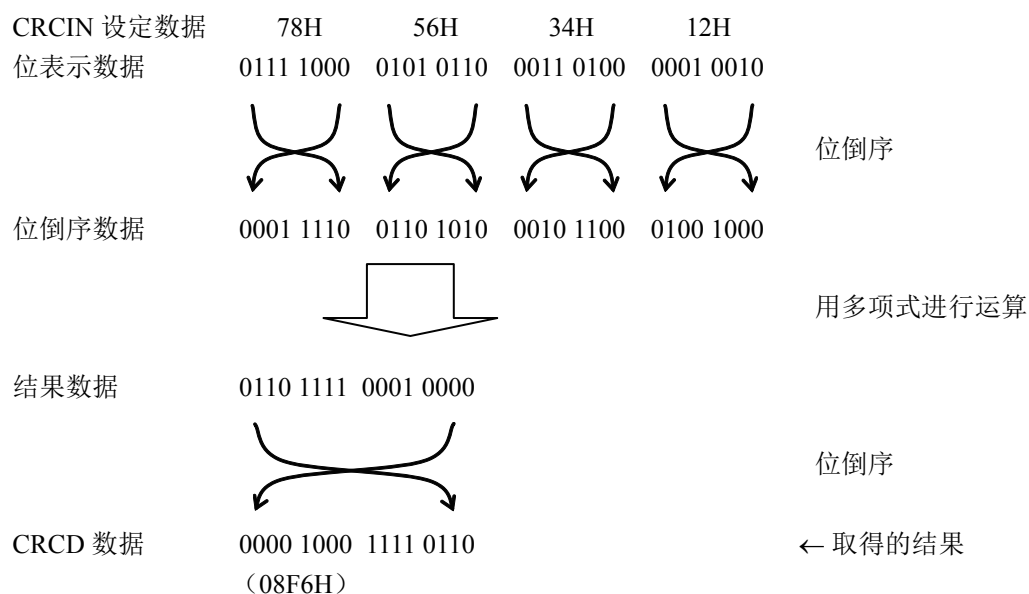
## 21.3 安全功能的运行

### 21.3.1 CRC 运算功能 (通用 CRC)

为了必须保证运行过程中的安全，IEC61508 标准要求即使在 CPU 运行中也需要确认数据。

此通用 CRC 能在 CPU 运行中作为外围功能进行 CRC 运算。通用 CRC 不限于代码闪存区而能用于多用途的检查。通过软件 (用户程序) 指定要确认的数据。HALT 模式中的 CRC 运算功能只能在 DMA 传送过程中使用。

CRC 生成多项式使用 CRC-16-CCITT 的“ $X^{16}+X^{12}+X^5+1$ ”。因为考虑到是以 LSB 优先进行的通信，所以在将输入数据的位序颠倒后进行计算。例如，从 LSB 发送数据“12345678H”的情况，按照“78H”、“56H”、“34H”、“12H”的顺序给 CRCIN 寄存器写值，从 CRCD 寄存器得到“08F6H”的值。这是针对颠倒了数据“12345678H”的位序后的以下位序进行 CRC 运算的结果。

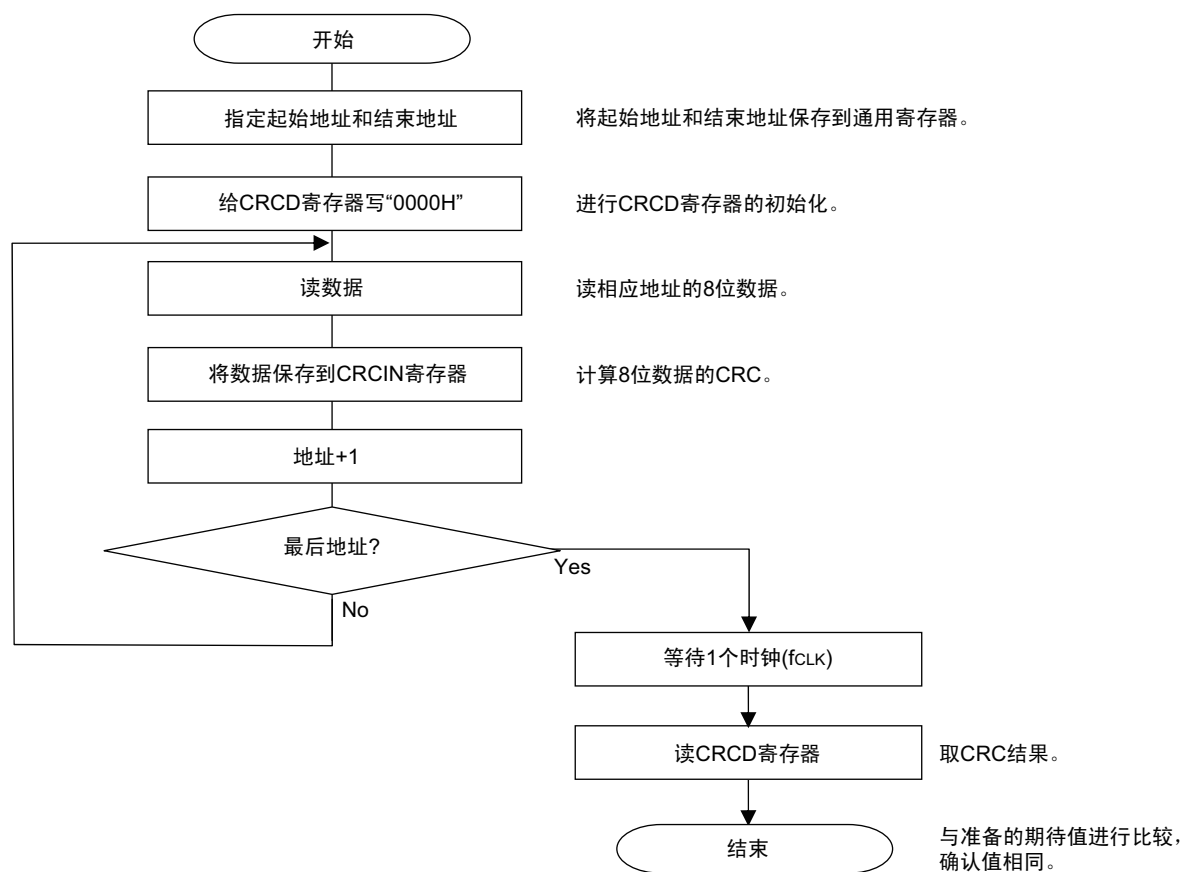


**注意** 在执行程序的过程中，因为调试程序将软件断点的设定行改写为 BREAK 指令，所以如果在 CRC 运算的对象区设定软件断点，就会出现不同的 CRC 运算结果。



## &lt;操作流程&gt;

图 21-3 CRC 运算功能的流程图



21.3.2 RAM 奇偶校验错误检测功能

IEC60730 标准要求确认 RAM 数据。因此，RL78/G12 的 RAM 每 8 位附加 1 位奇偶校验位。RAM 奇偶校验错误检测功能在写数据时附加奇偶校验位，而在读数据时检查奇偶校验位，并且能在发生奇偶校验错误时产生复位。

21.3.2.1 RAM 奇偶校验错误控制寄存器（RPECTL）

此寄存器控制奇偶校验的错误确认位和因奇偶校验错误而产生复位。  
通过 1 位或者 8 位存储器操作指令设定 RPECTL 寄存器。  
在产生复位信号后，此寄存器的值变为“00H”。

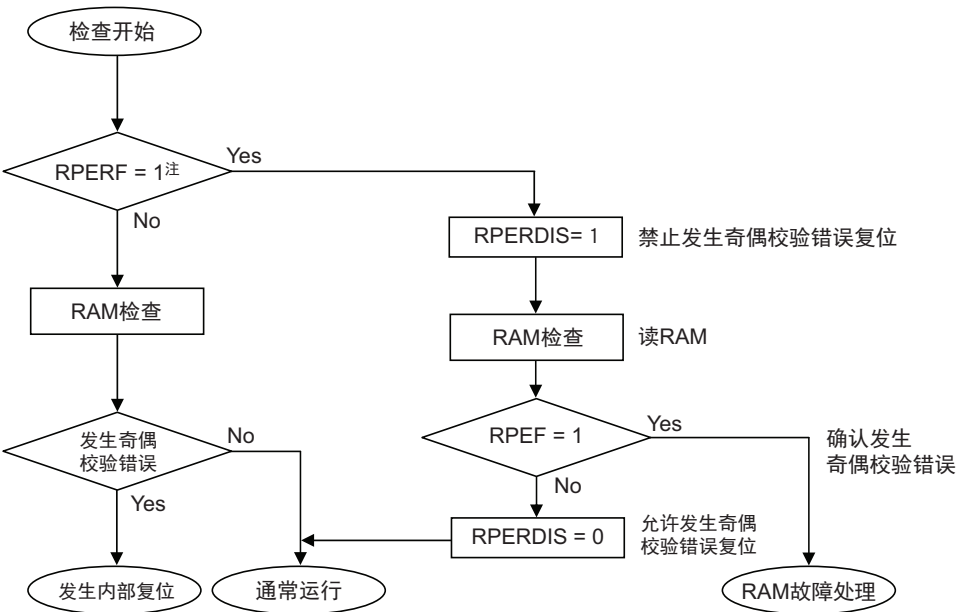
图 21-4 RAM 奇偶校验错误控制寄存器（RPECTL）的格式

|            |          |               |   |   |   |   |   |      |
|------------|----------|---------------|---|---|---|---|---|------|
| 地址: F00F5H | 复位后: 00H | R/W           |   |   |   |   |   |      |
| 符号         | 7        | 6             | 5 | 4 | 3 | 2 | 1 | 0    |
| RPECTL     | RPERDIS  | 0             | 0 | 0 | 0 | 0 | 0 | RPEF |
|            | RPERDIS  | 奇偶校验错误复位的屏蔽标志 |   |   |   |   |   |      |
|            | 0        | 允许产生奇偶校验错误复位。 |   |   |   |   |   |      |
|            | 1        | 禁止产生奇偶校验错误复位。 |   |   |   |   |   |      |
|            | RPEF     | 奇偶校验错误状态标志    |   |   |   |   |   |      |
|            | 0        | 没有发生奇偶校验错误。   |   |   |   |   |   |      |
|            | 1        | 发生奇偶校验错误。     |   |   |   |   |   |      |

注意 在写数据时附加奇偶校验位，而在读数据时检查奇偶校验位。  
因此，当允许产生 RAM 奇偶校验错误复位（RPERDIS=0）时，必须在存取数据时并且在读数据前对“所用 RAM 区”进行初始化。  
因为 RL78 为流水线运行，所以 CPU 进行预读，有可能因读取所用 RAM 区前的未初始化 RAM 区而发生 RAM 奇偶校验错误。因此，要允许发生 RAM 奇偶校验错误复位（RPERDIS=0）时，必须在执行 RAM 区的指令时对“所用 RAM 区+10 字节”的区域进行初始化。

- 备注 1. 在初始状态下为允许发生奇偶校验错误复位（RPERDIS=0）。
2. 在设定为禁止发生奇偶校验错误复位（RPERDIS=1）时，如果发生奇偶校验错误，RPEF 标志就被置“1”。在 RPEF 标志为“1”的状态下，如果设定为允许发生奇偶校验错误复位（RPERDIS=0），就在 RPERDIS 清“0”时发生奇偶校验错误复位。
3. RPECTL 寄存器的 RPEF 标志在发生 RAM 的奇偶校验错误时被置“1”，通过写“0”或者全部的复位源清“0”。在 RPEF 标志为“1”时，即使读未发生奇偶校验错误的 RAM，RPEF 标志也保持“1”的状态。
4. RAM 奇偶校验错误检测的范围不包括通用寄存器。

图 21-5 RAM 奇偶校验检查的流程图



注 由 RAM 奇偶校验错误引起的内部复位的确认方法请参照“第 18 章 复位功能”。

21.3.3 RAM 保护功能

为了必须保证运行过程中的安全，IEC61508 标准要求即使 CPU 失控也需要保护存储在 RAM 的重要数据。此 RAM 保护功能用于保护被指定的 RAM 空间的数据。  
如果设定为 RAM 保护功能，指定空间的 RAM 写操作就无效，但是能正常读取。

21.3.3.1 非法存储器存取检测控制寄存器（IAWCTL）

此寄存器控制是否允许检测非法存储器的存取以及控制 RAM/SFR 保护功能。  
RAM 保护功能使用 GRAM1 位和 GRAM0 位。  
通过 8 位存储器操作指令设定 IAWCTL 寄存器。  
在产生复位信号后，此寄存器的值变为“00H”。

图 21-6 非法存储器存取检测控制寄存器（IAWCTL）的格式

|            |          |     |       |       |   |       |      |      |
|------------|----------|-----|-------|-------|---|-------|------|------|
| 地址: F0078H | 复位后: 00H | R/W |       |       |   |       |      |      |
| 符号         | 7        | 6   | 5     | 4     | 3 | 2     | 1    | 0    |
| IAWCTL     | IAWEN    | 0   | GRAM1 | GRAM0 | 0 | GPORT | GINT | GCSC |

|       |       |                                               |
|-------|-------|-----------------------------------------------|
| GRAM1 | GRAM0 | RAM 保护空间注                                     |
| 0     | 0     | 无效。能写 RAM。                                    |
| 0     | 1     | RAM 起始地址开始的 128 字节                            |
| 1     | 0     | RAM 起始地址开始的 256 字节                            |
| 1     | 1     | RAM 起始地址开始的 512 字节（在 R5F10266、R5F10366 中禁止设定） |

注 RAM 的起始地址因产品内置的 RAM 容量而变（参照图 21-8）。  
不保护通用寄存器区（FFEE0H ~ FFEFFH）。

21.3.4 SFR 保护功能

为了必须保证运行过程中的安全，IEC61508标准要求即使CPU失控也需要保护重要的SFR，使其免遭改写。

SFR 保护功能用于保护端口功能，中断功能，时钟控制功能，电压检测电路和 RAM 奇偶校验错误检测功能的控制寄存器的数据。

如果设定为 SFR 保护功能，被保护的 SFR 的写操作就无效，但是能正常读取。

21.3.4.1 非法存储器存取检测控制寄存器（IAWCTL）

此寄存器控制是否允许检测非法存储器的存取以及控制 RAM/SFR 保护功能。

SFR 保护功能使用 GPORT 位、GINT 位和 GCSC 位。

通过 8 位存储器操作指令设定 IAWCTL 寄存器。

在产生复位信号后，此寄存器的值变为“00H”。

图 21-7 非法存储器存取检测控制寄存器（IAWCTL）的格式

|            |          |     |       |       |   |       |      |      |
|------------|----------|-----|-------|-------|---|-------|------|------|
| 地址: F0078H | 复位后: 00H | R/W |       |       |   |       |      |      |
| 符号         | 7        | 6   | 5     | 4     | 3 | 2     | 1    | 0    |
| IAWCTL     | IAWEN    | 0   | GRAM1 | GRAM0 | 0 | GPORT | GINT | GCSC |

|       |                                                                               |
|-------|-------------------------------------------------------------------------------|
| GPORT | 端口功能的控制寄存器的保护                                                                 |
| 0     | 无效。能读写端口功能的控制寄存器。                                                             |
| 1     | 有效。端口功能的控制寄存器的写操作无效，能读。<br>[被保护的 SFR] PMxx、PUxx、PIMxx、POMxx、PMCxx、ADPC、PIOR 注 |

|      |                                                                |
|------|----------------------------------------------------------------|
| GINT | 中断功能的寄存器的保护                                                    |
| 0    | 无效。能读写中断功能的控制寄存器。                                              |
| 1    | 有效。中断功能的控制寄存器的写操作无效，能读。<br>[被保护的 SFR] IFxx、MKxx、PRxx、EGPx、EGNx |

|      |                                                                                                            |
|------|------------------------------------------------------------------------------------------------------------|
| GCSC | 时钟控制功能、电压检测电路和 RAM 奇偶校验错误检测功能的控制寄存器的保护                                                                     |
| 0    | 无效。能读写时钟控制功能、电压检测电路和 RAM 奇偶校验错误检测功能的控制寄存器。                                                                 |
| 1    | 有效。时钟控制功能、电压检测电路和 RAM 奇偶校验错误检测功能的控制寄存器的写操作无效，能读。<br>[被保护的 SFR] CMC、CSC、OSTS、CKC、PERx、OSMC、LVIM、LVIS、RPECTL |

注 不保护 Pxx（端口寄存器）。



21.3.5 非法存储器存取检测功能

IEC60730 标准要求需要确认 CPU 和中断是否正常运行。  
非法存储器存取检测功能在存取被规定的非法存取检测空间时产生复位。  
非法存取检测空间为图 21-8 中记载为“NG”的范围。

图 21-8 非法存取检测空间

|                   |                            | 能否存取 |     |             |    |    |    |    |    |    |
|-------------------|----------------------------|------|-----|-------------|----|----|----|----|----|----|
|                   |                            | 读    | 写   | 取指令<br>(执行) |    |    |    |    |    |    |
| FFFFFH            | 特殊功能寄存器 (SFR)<br>256 字节    | OK   | OK  | NG          |    |    |    |    |    |    |
| FFF00H<br>FFEFFH  | 通用寄存器<br>32 字节             |      |     | OK          |    |    |    |    |    |    |
| FFEE0H<br>FFEDFH  | RAM 注                      |      | OK  |             |    |    |    |    |    |    |
| yyyyyH            |                            |      | 保留区 | NG          |    |    |    |    |    |    |
| F4000H<br>F3FFFH  | 镜像区                        |      |     |             | NG |    |    |    |    |    |
| F2000H<br>F1FFFH  |                            |      | 保留区 | NG          |    |    |    |    |    |    |
| F1800H<br>F17FFH  | 数据闪存                       |      |     |             | OK |    |    |    |    |    |
| F1000H<br>F0FFFH  |                            |      | 保留区 | OK          |    |    |    |    |    |    |
| F0800H<br>F07FFH  | 特殊功能寄存器 (2nd SFR)<br>2K 字节 |      |     |             | NG |    |    |    |    |    |
| F0000H<br>EFFFFH  |                            |      | 保留区 | NG          |    | OK |    |    |    |    |
| EF000H<br>EEFFFFH | NG                         |      |     |             |    |    |    |    |    |    |
| ~                 |                            | NG   |     |             |    |    |    |    |    |    |
| 10000H            |                            |      |     |             | OK |    |    |    |    |    |
| 0FFFFH            |                            |      |     |             |    | OK |    |    |    |    |
| ~                 |                            |      |     |             |    |    | OK |    |    |    |
| 00000H            |                            |      |     |             |    |    |    | OK |    |    |
| ~                 |                            |      |     |             |    |    |    |    | OK |    |
| ~                 |                            |      |     |             |    |    |    |    |    | OK |
| ~                 |                            |      |     |             |    |    |    |    |    |    |
| ~                 | OK                         |      |     |             |    |    |    |    |    |    |
| ~                 |                            | OK   |     |             |    |    |    |    |    |    |
| ~                 |                            |      | OK  |             |    |    |    |    |    |    |
| ~                 |                            |      |     | OK          |    |    |    |    |    |    |
| ~                 |                            |      |     |             | OK |    |    |    |    |    |
| ~                 |                            |      |     |             |    | OK |    |    |    |    |
| ~                 |                            |      |     |             |    |    | OK |    |    |    |
| ~                 |                            |      |     |             |    |    |    | OK |    |    |
| ~                 |                            |      |     |             |    |    |    |    | OK |    |
| ~                 | OK                         |      |     |             |    |    |    |    |    |    |
| ~                 |                            | OK   |     |             |    |    |    |    |    |    |
| ~                 |                            |      | OK  |             |    |    |    |    |    |    |
| ~                 |                            |      |     | OK          |    |    |    |    |    |    |
| ~                 |                            |      |     |             | OK |    |    |    |    |    |
| ~                 |                            |      |     |             |    | OK |    |    |    |    |
| ~                 |                            |      |     |             |    |    | OK |    |    |    |
| ~                 |                            |      |     |             |    |    |    | OK |    |    |
| ~                 |                            |      |     |             |    |    |    |    | OK |    |
| ~                 | OK                         |      |     |             |    |    |    |    |    |    |
| ~                 |                            | OK   |     |             |    |    |    |    |    |    |
| ~                 |                            |      | OK  |             |    |    |    |    |    |    |
| ~                 |                            |      |     | OK          |    |    |    |    |    |    |
| ~                 |                            |      |     |             | OK |    |    |    |    |    |
| ~                 |                            |      |     |             |    | OK |    |    |    |    |
| ~                 |                            |      |     |             |    |    | OK |    |    |    |
| ~                 |                            |      |     |             |    |    |    | OK |    |    |
| ~                 |                            |      |     |             |    |    |    |    | OK |    |
| ~                 | OK                         |      |     |             |    |    |    |    |    |    |
| ~                 |                            | OK   |     |             |    |    |    |    |    |    |
| ~                 |                            |      | OK  |             |    |    |    |    |    |    |
| ~                 |                            |      |     | OK          |    |    |    |    |    |    |
| ~                 |                            |      |     |             | OK |    |    |    |    |    |
| ~                 |                            |      |     |             |    | OK |    |    |    |    |
| ~                 |                            |      |     |             |    |    | OK |    |    |    |
| ~                 |                            |      |     |             |    |    |    | OK |    |    |
| ~                 |                            |      |     |             |    |    |    |    | OK |    |
| ~                 | OK                         |      |     |             |    |    |    |    |    |    |
| ~                 |                            | OK   |     |             |    |    |    |    |    |    |
| ~                 |                            |      | OK  |             |    |    |    |    |    |    |
| ~                 |                            |      |     | OK          |    |    |    |    |    |    |
| ~                 |                            |      |     |             | OK |    |    |    |    |    |
| ~                 |                            |      |     |             |    | OK |    |    |    |    |
| ~                 |                            |      |     |             |    |    | OK |    |    |    |
| ~                 |                            |      |     |             |    |    |    | OK |    |    |
| ~                 |                            |      |     |             |    |    |    |    | OK |    |
| ~                 | OK                         |      |     |             |    |    |    |    |    |    |
| ~                 |                            | OK   |     |             |    |    |    |    |    |    |
| ~                 |                            |      | OK  |             |    |    |    |    |    |    |
| ~                 |                            |      |     | OK          |    |    |    |    |    |    |
| ~                 |                            |      |     |             | OK |    |    |    |    |    |
| ~                 |                            |      |     |             |    | OK |    |    |    |    |
| ~                 |                            |      |     |             |    |    | OK |    |    |    |
| ~                 |                            |      |     |             |    |    |    | OK |    |    |
| ~                 |                            |      |     |             |    |    |    |    | OK |    |
| ~                 | OK                         |      |     |             |    |    |    |    |    |    |
| ~                 |                            | OK   |     |             |    |    |    |    |    |    |
| ~                 |                            |      | OK  |             |    |    |    |    |    |    |
| ~                 |                            |      |     | OK          |    |    |    |    |    |    |
| ~                 |                            |      |     |             | OK |    |    |    |    |    |
| ~                 |                            |      |     |             |    | OK |    |    |    |    |
| ~                 |                            |      |     |             |    |    | OK |    |    |    |
| ~                 |                            |      |     |             |    |    |    | OK |    |    |
| ~                 |                            |      |     |             |    |    |    |    | OK |    |
| ~                 | OK                         |      |     |             |    |    |    |    |    |    |
| ~                 |                            | OK   |     |             |    |    |    |    |    |    |
| ~                 |                            |      | OK  |             |    |    |    |    |    |    |
| ~                 |                            |      |     | OK          |    |    |    |    |    |    |
| ~                 |                            |      |     |             | OK |    |    |    |    |    |
| ~                 |                            |      |     |             |    | OK |    |    |    |    |
| ~                 |                            |      |     |             |    |    | OK |    |    |    |
| ~                 |                            |      |     |             |    |    |    | OK |    |    |
| ~                 |                            |      |     |             |    |    |    |    | OK |    |
| ~                 | OK                         |      |     |             |    |    |    |    |    |    |
| ~                 |                            | OK   |     |             |    |    |    |    |    |    |
| ~                 |                            |      | OK  |             |    |    |    |    |    |    |
| ~                 |                            |      |     | OK          |    |    |    |    |    |    |
| ~                 |                            |      |     |             | OK |    |    |    |    |    |
| ~                 |                            |      |     |             |    | OK |    |    |    |    |
| ~                 |                            |      |     |             |    |    | OK |    |    |    |
| ~                 |                            |      |     |             |    |    |    | OK |    |    |
| ~                 |                            |      |     |             |    |    |    |    | OK |    |
| ~                 | OK                         |      |     |             |    |    |    |    |    |    |
| ~                 |                            | OK   |     |             |    |    |    |    |    |    |
| ~                 |                            |      | OK  |             |    |    |    |    |    |    |
| ~                 |                            |      |     | OK          |    |    |    |    |    |    |
| ~                 |                            |      |     |             | OK |    |    |    |    |    |
| ~                 |                            |      |     |             |    | OK |    |    |    |    |
| ~                 |                            |      |     |             |    |    | OK |    |    |    |
| ~                 |                            |      |     |             |    |    |    | OK |    |    |
| ~                 |                            |      |     |             |    |    |    |    | OK |    |
| ~                 | OK                         |      |     |             |    |    |    |    |    |    |
| ~                 |                            | OK   |     |             |    |    |    |    |    |    |
| ~                 |                            |      | OK  |             |    |    |    |    |    |    |
| ~                 |                            |      |     | OK          |    |    |    |    |    |    |
| ~                 |                            |      |     |             | OK |    |    |    |    |    |
| ~                 |                            |      |     |             |    | OK |    |    |    |    |
| ~                 |                            |      |     |             |    |    | OK |    |    |    |
| ~                 |                            |      |     |             |    |    |    | OK |    |    |
| ~                 |                            |      |     |             |    |    |    |    | OK |    |
| ~                 | OK                         |      |     |             |    |    |    |    |    |    |
| ~                 |                            | OK   |     |             |    |    |    |    |    |    |
| ~                 |                            |      | OK  |             |    |    |    |    |    |    |
| ~                 |                            |      |     | OK          |    |    |    |    |    |    |
| ~                 |                            |      |     |             | OK |    |    |    |    |    |
| ~                 |                            |      |     |             |    | OK |    |    |    |    |
| ~                 |                            |      |     |             |    |    | OK |    |    |    |
| ~                 |                            |      |     |             |    |    |    | OK |    |    |
| ~                 |                            |      |     |             |    |    |    |    | OK |    |
| ~                 | OK                         |      |     |             |    |    |    |    |    |    |
| ~                 |                            | OK   |     |             |    |    |    |    |    |    |
| ~                 |                            |      | OK  |             |    |    |    |    |    |    |
| ~                 |                            |      |     | OK          |    |    |    |    |    |    |
| ~                 |                            |      |     |             | OK |    |    |    |    |    |
| ~                 |                            |      |     |             |    | OK |    |    |    |    |
| ~                 |                            |      |     |             |    |    | OK |    |    |    |
| ~                 |                            |      |     |             |    |    |    | OK |    |    |
| ~                 |                            |      |     |             |    |    |    |    | OK |    |
| ~                 | OK                         |      |     |             |    |    |    |    |    |    |
| ~                 |                            | OK   |     |             |    |    |    |    |    |    |
| ~                 |                            |      | OK  |             |    |    |    |    |    |    |
| ~                 |                            |      |     | OK          |    |    |    |    |    |    |
| ~                 |                            |      |     |             | OK |    |    |    |    |    |
| ~                 |                            |      |     |             |    | OK |    |    |    |    |
| ~                 |                            |      |     |             |    |    | OK |    |    |    |
| ~                 |                            |      |     |             |    |    |    | OK |    |    |
| ~                 |                            |      |     |             |    |    |    |    | OK |    |
| ~                 | OK                         |      |     |             |    |    |    |    |    |    |
| ~                 |                            | OK   |     |             |    |    |    |    |    |    |
| ~                 |                            |      | OK  |             |    |    |    |    |    |    |
| ~                 |                            |      |     | OK          |    |    |    |    |    |    |
| ~                 |                            |      |     |             | OK |    |    |    |    |    |
| ~                 |                            |      |     |             |    | OK |    |    |    |    |
| ~                 |                            |      |     |             |    |    | OK |    |    |    |
| ~                 |                            |      |     |             |    |    |    | OK |    |    |
| ~                 |                            |      |     |             |    |    |    |    | OK |    |
| ~                 | OK                         |      |     |             |    |    |    |    |    |    |
| ~                 |                            | OK   |     |             |    |    |    |    |    |    |
| ~                 |                            |      | OK  |             |    |    |    |    |    |    |
| ~                 |                            |      |     | OK          |    |    |    |    |    |    |
| ~                 |                            |      |     |             | OK |    |    |    |    |    |
| ~                 |                            |      |     |             |    | OK |    |    |    |    |
| ~                 |                            |      |     |             |    |    | OK |    |    |    |
| ~                 |                            |      |     |             |    |    |    | OK |    |    |
| ~                 |                            |      |     |             |    |    |    |    | OK |    |
| ~                 | OK                         |      |     |             |    |    |    |    |    |    |
| ~                 |                            | OK   |     |             |    |    |    |    |    |    |
| ~                 |                            |      | OK  |             |    |    |    |    |    |    |
| ~                 |                            |      |     | OK          |    |    |    |    |    |    |
| ~                 |                            |      |     |             | OK |    |    |    |    |    |
| ~                 |                            |      |     |             |    | OK |    |    |    |    |
| ~                 |                            |      |     |             |    |    | OK |    |    |    |
| ~                 |                            |      |     |             |    |    |    | OK |    |    |
| ~                 |                            |      |     |             |    |    |    |    | OK |    |
| ~                 | OK                         |      |     |             |    |    |    |    |    |    |
| ~                 |                            | OK   |     |             |    |    |    |    |    |    |
| ~                 |                            |      | OK  |             |    |    |    |    |    |    |
| ~                 |                            |      |     | OK          |    |    |    |    |    |    |
| ~                 |                            |      |     |             | OK |    |    |    |    |    |
| ~                 |                            |      |     |             |    | OK |    |    |    |    |
| ~                 |                            |      |     |             |    |    | OK |    |    |    |
| ~                 |                            |      |     |             |    |    |    | OK |    |    |
| ~                 |                            |      |     |             |    |    |    |    | OK |    |
| ~                 | OK                         |      |     |             |    |    |    |    |    |    |
| ~                 |                            | OK   |     |             |    |    |    |    |    |    |
| ~                 |                            |      | OK  |             |    |    |    |    |    |    |
| ~                 |                            |      |     | OK          |    |    |    |    |    |    |
| ~                 |                            |      |     |             | OK |    |    |    |    |    |
| ~                 |                            |      |     |             |    | OK |    |    |    |    |
| ~                 |                            |      |     |             |    |    | OK |    |    |    |
| ~                 |                            |      |     |             |    |    |    | OK |    |    |
| ~                 |                            |      |     |             |    |    |    |    | OK |    |
| ~                 | OK                         |      |     |             |    |    |    |    |    |    |
| ~                 |                            | OK   |     |             |    |    |    |    |    |    |
| ~                 |                            |      | OK  |             |    |    |    |    |    |    |
| ~                 |                            |      |     | OK          |    |    |    |    |    |    |
| ~                 |                            |      |     |             | OK |    |    |    |    |    |
| ~                 |                            |      |     |             |    | OK |    |    |    |    |
| ~                 |                            |      |     |             |    |    | OK |    |    |    |
| ~                 |                            |      |     |             |    |    |    | OK |    |    |
| ~                 |                            |      |     |             |    |    |    |    | OK |    |
| ~                 | OK                         |      |     |             |    |    |    |    |    |    |
| ~                 |                            | OK   |     |             |    |    |    |    |    |    |
| ~                 |                            |      | OK  |             |    |    |    |    |    |    |
| ~                 |                            |      |     | OK          |    |    |    |    |    |    |
| ~                 |                            |      |     |             | OK |    |    |    |    |    |
| ~                 |                            |      |     |             |    | OK |    |    |    |    |
| ~                 |                            |      |     |             |    |    | OK |    |    |    |
| ~                 |                            |      |     |             |    |    |    | OK |    |    |
| ~                 |                            |      |     |             |    |    |    |    | OK |    |
| ~                 | OK                         |      |     |             |    |    |    |    |    |    |
| ~                 |                            | OK   |     |             |    |    |    |    |    |    |
| ~                 |                            |      | OK  |             |    |    |    |    |    |    |
| ~                 |                            |      |     | OK          |    |    |    |    |    |    |
| ~                 |                            |      |     |             | OK |    |    |    |    |    |
| ~                 |                            |      |     |             |    | OK |    |    |    |    |
| ~                 |                            |      |     |             |    |    | OK |    |    |    |
| ~                 |                            |      |     |             |    |    |    | OK |    |    |
| ~                 |                            |      |     |             |    |    |    |    | OK |    |
| ~                 | OK                         |      |     |             |    |    |    |    |    |    |
| ~                 |                            | OK   |     |             |    |    |    |    |    |    |
| ~                 |                            |      | OK  |             |    |    |    |    |    |    |
| ~                 |                            |      |     | OK          |    |    |    |    |    |    |
| ~                 |                            |      |     |             | OK |    |    |    |    |    |
| ~                 |                            |      |     |             |    | OK |    |    |    |    |
| ~                 |                            |      |     |             |    |    | OK |    |    |    |
| ~                 |                            |      |     |             |    |    |    | OK |    |    |
| ~                 |                            |      |     |             |    |    |    |    | OK |    |
| ~                 | OK                         |      |     |             |    |    |    |    |    |    |
| ~                 |                            | OK   |     |             |    |    |    |    |    |    |
| ~                 |                            |      | OK  |             |    |    |    |    |    |    |
| ~                 |                            |      |     | OK          |    |    |    |    |    |    |
| ~                 |                            |      |     |             | OK |    |    |    |    |    |
| ~                 |                            |      |     |             |    | OK |    |    |    |    |
| ~                 |                            |      |     |             |    |    | OK |    |    |    |
| ~                 |                            |      |     |             |    |    |    | OK |    |    |
| ~                 |                            |      |     |             |    |    |    |    | OK |    |
| ~                 | OK                         |      |     |             |    |    |    |    |    |    |
| ~                 |                            | OK   |     |             |    |    |    |    |    |    |
| ~                 |                            |      | OK  |             |    |    |    |    |    |    |
| ~                 |                            |      |     | OK          |    |    |    |    |    |    |
| ~                 |                            |      |     |             | OK |    |    |    |    |    |
| ~                 |                            |      |     |             |    | OK |    |    |    |    |
| ~                 |                            |      |     |             |    |    | OK |    |    |    |
| ~                 |                            |      |     |             |    |    |    | OK |    |    |
| ~                 |                            |      |     |             |    |    |    |    | OK |    |
| ~                 | OK                         |      |     |             |    |    |    |    |    |    |
| ~                 |                            | OK   |     |             |    |    |    |    |    |    |
| ~                 |                            |      | OK  |             |    |    |    |    |    |    |
| ~                 |                            |      |     | OK          |    |    |    |    |    |    |
| ~                 |                            |      |     |             | OK |    |    |    |    |    |
| ~                 |                            |      |     |             |    | OK |    |    |    |    |
| ~                 |                            |      |     |             |    |    | OK |    |    |    |
| ~                 |                            |      |     |             |    |    |    | OK |    |    |
| ~                 |                            |      |     |             |    |    |    |    | OK |    |
| ~                 | OK                         |      |     |             |    |    |    |    |    |    |
| ~                 |                            | OK   |     |             |    |    |    |    |    |    |
| ~                 |                            |      | OK  |             |    |    |    |    |    |    |
| ~                 |                            |      |     | OK          |    |    |    |    |    |    |
| ~                 |                            |      |     |             | OK |    |    |    |    |    |
| ~                 |                            |      |     |             |    | OK |    |    |    |    |
| ~                 |                            |      |     |             |    |    | OK |    |    |    |
| ~                 |                            |      |     |             |    |    |    | OK |    |    |
| ~                 |                            |      |     |             |    |    |    |    | OK |    |
| ~                 | OK                         |      |     |             |    |    |    |    |    |    |
| ~                 |                            | OK   |     |             |    |    |    |    |    |    |
| ~                 |                            |      | OK  |             |    |    |    |    |    |    |
| ~                 |                            |      |     | OK          |    |    |    |    |    |    |
| ~                 |                            |      |     |             | OK |    |    |    |    |    |
| ~                 |                            |      |     |             |    | OK |    |    |    |    |
| ~                 |                            |      |     |             |    |    | OK |    |    |    |
| ~                 |                            |      |     |             |    |    |    | OK |    |    |
| ~                 |                            |      |     |             |    |    |    |    | OK |    |
| ~                 | OK                         |      |     |             |    |    |    |    |    |    |
| ~                 |                            | OK   |     |             |    |    |    |    |    |    |
| ~                 |                            |      | OK  |             |    |    |    |    |    |    |
| ~                 |                            |      |     | OK          |    |    |    |    |    |    |
| ~                 |                            |      |     |             | OK |    |    |    |    |    |
| ~                 |                            |      |     |             |    | OK |    |    |    |    |
| ~                 |                            |      |     |             |    |    | OK |    |    |    |
| ~                 |                            |      |     |             |    |    |    | OK |    |    |
| ~                 |                            |      |     |             |    |    |    |    | OK |    |
| ~                 | OK                         |      |     |             |    |    |    |    |    |    |
| ~                 |                            | OK   |     |             |    |    |    |    |    |    |
| ~                 |                            |      | OK  |             |    |    |    |    |    |    |
| ~                 |                            |      |     | OK          |    |    |    |    |    |    |
| ~                 |                            |      |     |             | OK |    |    |    |    |    |
| ~                 |                            |      |     |             |    | OK |    |    |    |    |

注 各产品的代码闪存、RAM 地址和检测最低位地址如下所示：

| 产品                         | 代码闪存 (00000H ~ xxxxH)       | RAM (yyyyH ~ FFEFFH)       |
|----------------------------|-----------------------------|----------------------------|
| R5F10x66                   | 2048×8 位 (00000H ~ 007FFH)  | 256×8 位 (FFE00H ~ FFEFFH)  |
| R5F10x67、R5F10x77、R5F10xA7 | 4096×8 位 (00000H ~ 00FFFH)  | 512×8 位 (FFD00H ~ FFEFFH)  |
| R5F10x68、R5F10x78、R5F10xA8 | 8192×8 位 (00000H ~ 01FFFH)  | 768×8 位 (FFC00H ~ FFEFFH)  |
| R5F10x69、R5F10x79、R5F10xA9 | 12288×8 位 (00000H ~ 02FFFH) | 1024×8 位 (FFB00H ~ FFEFFH) |
| R5F10x6A、R5F10x7A          | 16384×8 位 (00000H ~ 03FFFH) | 1536×8 位 (FF900H ~ FFEFFH) |
| R5F10xAA                   |                             | 2048×8 位 (FF700H ~ FFEFFH) |

### 21.3.5.1 非法存储器存取检测控制寄存器 (IAWCTL)

此寄存器控制是否允许检测非法存储器的存取以及控制 RAM/SFR 保护功能。

非法存储器存取检测功能使用 IAWEN 位。

通过 8 位存储器操作指令设定 IAWCTL 寄存器。

在产生复位信号后，此寄存器的值变为“00H”。

图 21-9 非法存储器存取检测控制寄存器 (IAWCTL) 的格式

|            |          |     |       |       |   |       |      |      |
|------------|----------|-----|-------|-------|---|-------|------|------|
| 地址: F0078H | 复位后: 00H | R/W |       |       |   |       |      |      |
| 符号         | 7        | 6   | 5     | 4     | 3 | 2     | 1    | 0    |
| IAWCTL     | IAWEN    | 0   | GRAM1 | GRAM0 | 0 | GPORT | GINT | GCSC |

|         |               |
|---------|---------------|
| IAWEN 注 | 非法存储器存取的检测控制  |
| 0       | 非法存储器存取的检测无效。 |
| 1       | 非法存储器存取的检测有效。 |

注 IAWEN 位只有写“1”的操作有效，IAWEN 位为“1”后的写“0”的操作无效。

备注 在选项字节 (000C0H) 的 WDTON 位为“1” (允许看门狗定时器运行) 时，即使 IAWEN 位为“0”，非法存储器存取检测功能也有效。

### 21.3.6 频率检测功能

IEC60730 标准要求确认振荡频率是否正常。

频率检测功能可通过使用 CPU/ 外围硬件时钟频率 ( $f_{CLK}$ ) 测量定时器阵列单元 0 (TAU0) 的通道 1 (20、24 引脚产品) 或者通道 5 (30 引脚产品) 的输入脉冲，判断 2 个时钟的比率关系是否正确。但是，在其中一个或者两个时钟完全停止时，就无法判断时钟的比率关系。

注 以下主要以 20、24 引脚产品中的通道进行说明。

< 比较时钟 >

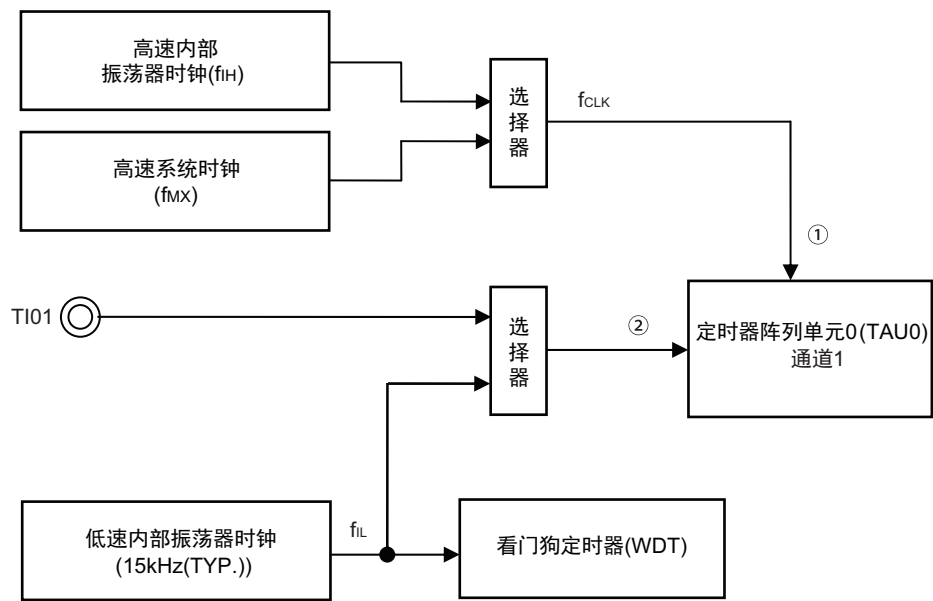
① CPU/外围硬件时钟频率 ( $f_{CLK}$ ):

- 高速内部振荡器时钟 ( $f_{IH}$ )
- 高速系统时钟 ( $f_{MX}$ )

② 定时器阵列单元的通道 1 输入:

- 通道 1 的定时器输入 (TI01)
- 低速内部振荡器时钟 ( $f_{IL}$ : 15kHz(TYP.))

图 21-10 频率检测功能的结构



当输入脉冲间隔的测量结果为异常值时，能判断为“时钟频率异常”。  
有关输入脉冲间隔的测量方法，请参照“6.8.4 作为输入脉冲间隔测量的运行”。

21.3.6.1 定时器输入选择寄存器 0（TIS0）

此寄存器选择定时器阵列单元 0（TAU0）的通道 1（20、24 引脚产品）的定时器输入。  
通过 8 位存储器操作指令设定 TIS0 寄存器。  
在产生复位信号后，此寄存器的值变为“00H”。

图 21-11 定时器输入选择寄存器 0（TIS0）的格式

|            |          |       |   |                             |   |   |       |       |  |  |
|------------|----------|-------|---|-----------------------------|---|---|-------|-------|--|--|
| 地址: F0074H | 复位后: 00H | R/W   |   |                             |   |   |       |       |  |  |
| 符号         | 7        | 6     | 5 | 4                           | 3 | 2 | 1     | 0     |  |  |
| TIS0       | 0        | 0     | 0 | 0                           | 0 | 0 | TIS01 | TIS00 |  |  |
|            |          |       |   |                             |   |   |       |       |  |  |
| TIS01      |          | TIS00 |   | 通道 1 使用的定时器输入的选择            |   |   |       |       |  |  |
| x          |          | 0     |   | 定时器输入引脚（TI01）的输入信号          |   |   |       |       |  |  |
| 0          |          | 1     |   | 低速内部振荡器时钟（f <sub>IL</sub> ） |   |   |       |       |  |  |
| 1          |          | 1     |   | 禁止设定                        |   |   |       |       |  |  |

备注 x: 忽略

### 21.3.7 A/D 测试功能

IEC60730 标准要求进行 A/D 转换器的测试。此 A/D 测试功能通过对 A/D 转换器的正 (+) 基准电压、负 (-) 基准电压、模拟输入通道 (ANI)、温度传感器输出电压以及内部基准电压进行 A/D 转换来确认 A/D 转换器的正常运行。确认方法的详细内容请参照“Safety Function (A/D Test) Application Note”(R01AN0955)。

能通过以下步骤确认模拟多路转换器：

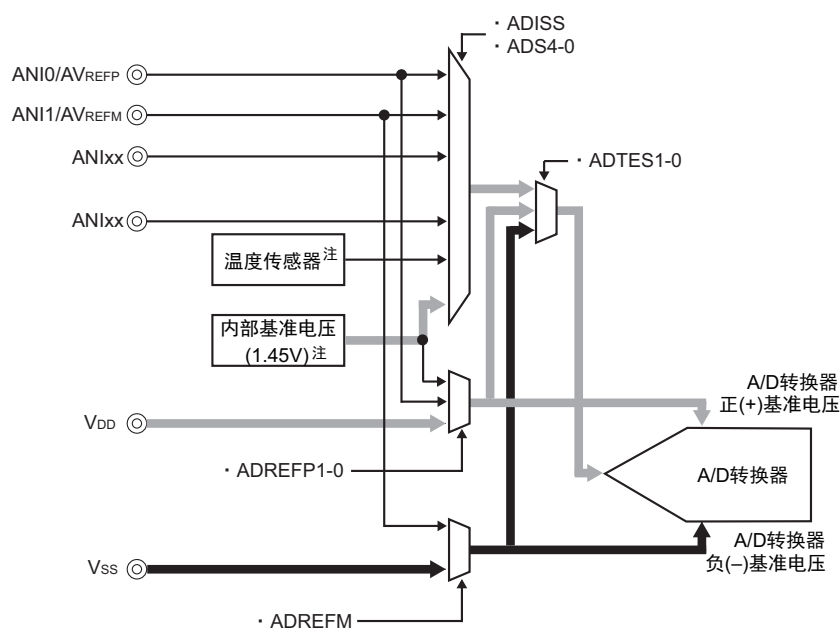
1. 通过 ADTES 寄存器选择 ANIx 引脚作为 A/D 转换对象 (ADTES1、ADTES0=0、0)。
2. 对 ANIx 引脚进行 A/D 转换 (转换结果 1-1)。
3. 通过 ADTES 寄存器选择 A/D 转换器的负 (-) 基准电压作为 A/D 转换对象 (ADTES1、ADTES0=1、0)。
4. 对 A/D 转换器的负 (-) 基准电压进行 A/D 转换 (转换结果 2-1)。
5. 通过 ADTES 寄存器选择 ANIx 引脚作为 A/D 转换对象 (ADTES1、ADTES0=0、0)。
6. 对 ANIx 引脚进行 A/D 转换 (转换结果 1-2)。
7. 通过 ADTES 寄存器选择 A/D 转换器的正 (+) 基准电压作为 A/D 转换对象 (ADTES1、ADTES0=1、1)。
8. 对 A/D 转换器的正 (+) 基准电压进行 A/D 转换 (转换结果 2-2)。
9. 通过 ADTES 寄存器选择 ANIx 引脚作为 A/D 转换对象 (ADTES1、ADTES0=0、0)。
10. 对 ANIx 引脚进行 A/D 转换 (转换结果 1-3)。
11. 确认“转换结果 1-1”=“转换结果 1-2”=“转换结果 1-3”。
12. 确认“转换结果 2-1”的 A/D 转换结果全部为“0”，“转换结果 2-2”的 A/D 转换结果全部为“1”。

通过以上步骤，能确认已选择模拟多路转换器以及布线没有断线。

备注 1. 在步骤 1 ~ 步骤 10 的转换运行过程中，如果模拟输入电压可变，就必须采用其他方法来确认模拟多路转换器。

2. 转换结果含有误差，因此必须在比较转换结果时要考虑到恰当的误差。

图 21-12 A/D 测试功能的结构



注 只有在 HS (高速主) 模式中才能选择。

### 21.3.7.1 A/D 测试寄存器 (ADTES)

此寄存器选择 A/D 转换器的正 (+) 基准电压、负 (-) 基准电压、模拟输入通道 (ANLxx)、温度传感器输出电压以及内部基准电压 (1.45V) 作为 A/D 转换对象。

当用作 A/D 测试功能时, 进行以下设定:

- 在测量零刻度时, 选择负 (-) 基准电压作为 A/D 转换对象。
- 在测量满刻度时, 选择正 (+) 基准电压作为 A/D 转换对象。

通过 8 位存储器操作指令设定 ADTES 寄存器。

在产生复位信号后, 此寄存器的值变为“00H”。

图 21-13 A/D 测试寄存器 (ADTES) 的格式

|            |          |     |   |   |   |   |        |        |
|------------|----------|-----|---|---|---|---|--------|--------|
| 地址: F0013H | 复位后: 00H | R/W |   |   |   |   |        |        |
| 符号         | 7        | 6   | 5 | 4 | 3 | 2 | 1      | 0      |
| ADTES      | 0        | 0   | 0 | 0 | 0 | 0 | ADTES1 | ADTES0 |

| ADTES1 | ADTES0 | A/D 转换对象                                                          |
|--------|--------|-------------------------------------------------------------------|
| 0      | 0      | ANLxx/ 温度传感器输出电压注 / 内部基准电压 (1.45V) 注<br>(由模拟输入通道指定寄存器 (ADS) 进行设定) |
| 1      | 0      | 负 (-) 基准电压 (通过 ADM2 寄存器的 ADREFM 位选择)                              |
| 1      | 1      | 正 (+) 基准电压 (通过 ADM2 寄存器的 ADREFP1、ADREFP0 位选择)                     |
| 上述以外   |        | 禁止设定。                                                             |

注 只有在 HS (高速主) 模式中才能选择温度传感器输出电压和内部基准电压 (1.45V)。

### 21.3.7.2 模拟输入通道指定寄存器 (ADS)

此寄存器指定 A/D 转换的模拟电压的输入通道。

要通过 A/D 测试功能测量 ANLxx/ 温度传感器输出电压 / 内部基准电压 (1.45V) 时, 必须将 A/D 测试寄存器 (ADTES) 置“00H”。

通过 1 位或者 8 位存储器操作指令设定 ADS 寄存器。

在产生复位信号后, 此寄存器的值变为“00H”。

图 21-14 模拟输入通道指定寄存器（ADS）的格式

地址：FFF31H      复位后：00H      R/W

|     |       |   |   |      |      |      |      |      |
|-----|-------|---|---|------|------|------|------|------|
| 符号  | 7     | 6 | 5 | 4    | 3    | 2    | 1    | 0    |
| ADS | ADISS | 0 | 0 | ADS4 | ADS3 | ADS2 | ADS1 | ADS0 |

○选项模式（ADMD=0）（20、24 引脚产品）

| ADISS | ADS4 | ADS3 | ADS2 | ADS1 | ADS0 | 模拟输入通道 | 输入源                            |
|-------|------|------|------|------|------|--------|--------------------------------|
| 0     | 0    | 0    | 0    | 0    | 0    | ANI0   | P20/ANI0/AV <sub>REFP</sub> 引脚 |
| 0     | 0    | 0    | 0    | 0    | 1    | ANI1   | P21/ANI1/AV <sub>REFM</sub> 引脚 |
| 0     | 0    | 0    | 0    | 1    | 0    | ANI2   | P22/ANI2 引脚                    |
| 0     | 0    | 0    | 0    | 1    | 1    | ANI3   | P23/ANI3 引脚                    |
| 0     | 1    | 0    | 0    | 0    | 0    | ANI16  | P10/ANI16 引脚                   |
| 0     | 1    | 0    | 0    | 0    | 1    | ANI17  | P11/ANI17 引脚                   |
| 0     | 1    | 0    | 0    | 1    | 0    | ANI18  | P12/ANI18 引脚                   |
| 0     | 1    | 0    | 0    | 1    | 1    | ANI19  | P13/ANI19 引脚                   |
| 0     | 1    | 0    | 1    | 0    | 0    | ANI20  | P14/ANI20 引脚                   |
| 0     | 1    | 0    | 1    | 0    | 1    | ANI21  | P42/ANI21 引脚                   |
| 0     | 1    | 0    | 1    | 1    | 0    | ANI22  | P41/ANI22 引脚                   |
| 1     | 0    | 0    | 0    | 0    | 0    | —      | 温度传感器输出电压注                     |
| 1     | 0    | 0    | 0    | 0    | 1    | —      | 内部基准电压输出（1.45V）注               |
| 上述以外  |      |      |      |      |      | 禁止设定。  |                                |

注      只有在 HS（高速主）模式中才能选择。

○选项模式（ADMD=0）（30 引脚产品）

| ADISS | ADS4 | ADS3 | ADS2 | ADS1 | ADS0 | 模拟输入通道 | 输入源                            |
|-------|------|------|------|------|------|--------|--------------------------------|
| 0     | 0    | 0    | 0    | 0    | 0    | ANI0   | P20/ANI0/AV <sub>REFP</sub> 引脚 |
| 0     | 0    | 0    | 0    | 0    | 1    | ANI1   | P21/ANI1/AV <sub>REFM</sub> 引脚 |
| 0     | 0    | 0    | 0    | 1    | 0    | ANI2   | P22/ANI2 引脚                    |
| 0     | 0    | 0    | 0    | 1    | 1    | ANI3   | P23/ANI3 引脚                    |
| 0     | 1    | 0    | 0    | 0    | 0    | ANI16  | P01/ANI16 引脚                   |
| 0     | 1    | 0    | 0    | 0    | 1    | ANI17  | P00/ANI17 引脚                   |
| 0     | 1    | 0    | 0    | 1    | 0    | ANI18  | P147/ANI18 引脚                  |
| 0     | 1    | 0    | 0    | 1    | 1    | ANI19  | P120/ANI19 引脚                  |
| 1     | 0    | 0    | 0    | 0    | 0    | —      | 温度传感器输出电压注                     |
| 1     | 0    | 0    | 0    | 0    | 1    | —      | 内部基准电压输出（1.45V）注               |
| 上述以外  |      |      |      |      |      | 禁止设定。  |                                |

注      只有在 HS（高速主）模式中才能选择。

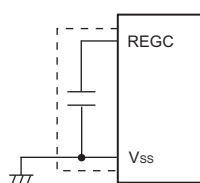
注意 1. 必须将 bit5 和 bit6 位置“0”。

2. 通过端口模式寄存器 0、1、2、4、12、14 (PM0、PM1、PM2、PM4、PM12、PM14) 将 ADPC、PMC 寄存器设定为模拟输入的端口设定为输入模式。
3. 不能通过 ADS 寄存器对 A/D 端口配置寄存器 (ADPC) 设定的数字输入 / 输出引脚进行设定。
4. 不能通过 ADS 寄存器对端口模式控制寄存器 0、1、4、12、14 (PMC0、PMC1、PMC4、PMC12、PMC14) 设定的数字输入 / 输出引脚进行设定。
5. 要改写 ADISS 位时, 必须在转换停止的状态下 (ADCS=0、ADCE=0) 进行。
6. 当将  $AV_{REFP}$  用作 A/D 转换器的正 (+) 基准电压时, 不能选择 ANI0 作为 A/D 转换通道。
7. 当将  $AV_{REFM}$  用作 A/D 转换器的负 (-) 基准电压时, 不能选择 ANI1 作为 A/D 转换通道。
8. 在将 ADISS 位置“1”的情况下, 不能将内部基准电压 (1.45V) 用作正 (+) 基准电压。  
另外, 在将 ADISS 位置“1”后, 不能使用第 1 次的转换结果。详细设定流程请参照“10.7.4 选择温度传感器输出电压 / 内部基准电压时的设定 (以软件触发模式、单次转换模式为例)”。
9. 要转移到 STOP 模式时, 不能将 ADISS 位置“1”。如果将 ADISS 位置“1”, 增加“28.3.2 电源电流特性”所示的 A/D 转换器基准电压电流 ( $I_{ADREF}$ ) 的电流值。

## 第 22 章 稳压器

### 22.1 稳压器的概要

RL78/G12 的 30 引脚产品内置了使器件内部恒压工作的电路。为了使稳压器的输出电压稳定，必须通过电容器（ $0.47 \sim 1\mu\text{F}$ ）将 REGC 引脚连接  $V_{\text{SS}}$ 。另外，为了稳定内部电压，必须使用特性好的电容器。



注意 必须尽量缩短上图虚线部分的布线。

稳压器的输出电压如表 22-1 所示。

表 22-1 稳压器的输出电压条件

| 模式        | 输出电压 | 条件                   |
|-----------|------|----------------------|
| LS（低速主）模式 | 1.8V | —                    |
| HS（高速主）模式 | 1.8V | STOP 模式              |
|           | 2.1V | STOP 模式以外（包含片上调试期间注） |

注 在片上调试期间转移到 STOP 模式时，稳压器的输出电压保持 2.1V（不变为 1.8V）。



## 第 23 章 选项字节

### 23.1 选项字节的功能

RL78/G12 的闪存地址 000C0H ~ 000C3H 为选项字节区。

选项字节由用户选项字节（000C0H ~ 000C2H）和片上调试选项字节（000C3H）构成。

在接通电源或者复位启动时，自动参照选项字节进行指定功能的设定。在使用本产品时，必须通过选项字节进行以下功能的设定。

对于没有配置功能的位，必须设定为初始值，不能更改。

**注意** 与是否使用各功能无关，必须设定选项字节。

#### 23.1.1 用户选项字节（000C0H ~ 000C2H）

##### (1) 000C0H

- 看门狗定时器的运行
  - 禁止或者允许计数器的运行。
  - 在 HALT/STOP 模式中停止或者允许计数器的运行。
- 看门狗定时器的上溢时间的设定
- 看门狗定时器的窗口打开期间的设定
- 看门狗定时器的间隔中断的设定
  - 使用或者不使用间隔中断

##### (2) 000C1H

- LVD 运行模式的设定
  - 中断 & 复位模式
  - 复位模式
  - 中断模式
  - LVD OFF（使用  $\overline{\text{RESET}}$  引脚引起的外部复位）
- LVD 检测电平（ $V_{\text{LVDH}}$ 、 $V_{\text{LVDL}}$ 、 $V_{\text{LVD}}$ ）的设定
- P125/RESET 引脚的控制
  - 选择 P125/KR1/SI01 或者  $\overline{\text{RESET}}$ 。

**注意** 当电源上升时，在达到“28.4 AC 特性”或者“29.4 AC 特性”所示的工作电压范围前，必须通过电压检测电路或者外部复位保持复位状态。当电源下降时，必须在小于工作电压范围前，转移到 STOP 模式，或者通过电压检测电路或外部复位设定为复位状态。

工作电压范围因用户选项字节（000C2H）的设定而变。

##### (3) 000C2H

- 闪存运行模式的设定
  - LS（低速主）模式
  - HS（高速主）模式
- 高速内部振荡器的频率设定
  - 从 24MHz/16MHz/12MHz/8MHz/6MHz/4MHz/3MHz/2MHz/1MHz(TYP.) 中选择。

### 23.1.2 片上调试选项字节（000C3H）

- 片上调试运行的控制
  - 禁止或者允许片上调试运行
- 安全ID验证失败时闪存数据的处理
  - 是否在片上调试安全ID验证失败时擦除闪存的数据。

## 23.2 用户选项字节的格式

图 23-1 用户选项字节（000C0H）的格式

地址：000C0H

| 7      | 6       | 5       | 4     | 3     | 2     | 1     | 0        |
|--------|---------|---------|-------|-------|-------|-------|----------|
| WDTINT | WINDOW1 | WINDOW0 | WDTON | WDCS2 | WDCS1 | WDCS0 | WDSTBYON |

| WDTINT | 看门狗定时器的间隔中断的使用 / 不使用                  |
|--------|---------------------------------------|
| 0      | 不使用间隔中断。                              |
| 1      | 当达到上溢时间的 $75\% + 1/2f_{IL}$ 时，产生间隔中断。 |

| WINDOW1 | WINDOW0 | 看门狗定时器的窗口打开期间注 |
|---------|---------|----------------|
| 0       | 0       | 禁止设定。          |
| 0       | 1       | 50%            |
| 1       | 0       | 75%            |
| 1       | 1       | 100%           |

| WDTON | 看门狗定时器的计数器运行控制      |
|-------|---------------------|
| 0     | 禁止计数器运行（解除复位后停止计数）。 |
| 1     | 允许计数器运行（解除复位后开始计数）。 |

| WDCS2 | WDCS1 | WDCS0 | 看门狗定时器的上溢时间<br>( $f_{IL}=17.25\text{kHz}(\text{MAX.})$ ) |
|-------|-------|-------|----------------------------------------------------------|
| 0     | 0     | 0     | $2^6/f_{IL}$ (3.71ms)                                    |
| 0     | 0     | 1     | $2^7/f_{IL}$ (7.42ms)                                    |
| 0     | 1     | 0     | $2^8/f_{IL}$ (14.84ms)                                   |
| 0     | 1     | 1     | $2^9/f_{IL}$ (29.68ms)                                   |
| 1     | 0     | 0     | $2^{11}/f_{IL}$ (118.72ms)                               |
| 1     | 0     | 1     | $2^{13}/f_{IL}$ (474.89ms)                               |
| 1     | 1     | 0     | $2^{14}/f_{IL}$ (949.79ms)                               |
| 1     | 1     | 1     | $2^{16}/f_{IL}$ (3799.18ms)                              |

| WDSTBYON | 看门狗定时器的计数器运行控制（HALT/STOP 模式） |
|----------|------------------------------|
| 0        | 在 HALT/STOP 模式中，停止计数器运行注。    |
| 1        | 在 HALT/STOP 模式中，允许计数器运行。     |

注 当 WDSTBYON 位为“0”时，与 WINDOW1 位和 WINDOW0 位的值无关，窗口打开期间为 100%。

备注  $f_{IL}$ ：低速内部振荡器时钟频率

图 23-2 用户选项字节（000C1H）的格式 (1/2)

地址：000C1H

|       |       |       |            |       |       |         |         |
|-------|-------|-------|------------|-------|-------|---------|---------|
| 7     | 6     | 5     | 4          | 3     | 2     | 1       | 0       |
| VPOC2 | VPOC1 | VPOC0 | PORTSELB 注 | LVIS1 | LVIS0 | LVIMDS1 | LVIMDS0 |

- LVD 的设定（中断&复位模式）

| 检测电压              |       |                   | 选项字节的设定值   |       |       |       |       |         |         |
|-------------------|-------|-------------------|------------|-------|-------|-------|-------|---------|---------|
| V <sub>LVDH</sub> |       | V <sub>LVDL</sub> | VPOC2      | VPOC1 | VPOC0 | LVIS1 | LVIS0 | 模式设定    |         |
| 上升                | 下降    | 下降                |            |       |       |       |       | LVIMDS1 | LVIMDS0 |
| 1.98V             | 1.94V | 1.84V             | 0          | 0     | 1     | 1     | 0     | 1       | 0       |
| 2.09V             | 2.04V |                   |            |       |       | 0     | 1     |         |         |
| 3.13V             | 3.06V |                   |            |       |       | 0     | 0     |         |         |
| 2.61V             | 2.55V | 2.45V             |            | 1     | 0     | 1     | 0     |         |         |
| 2.71V             | 2.65V |                   |            |       |       | 0     | 1     |         |         |
| 3.75V             | 3.67V |                   |            |       |       | 0     | 0     |         |         |
| 2.92V             | 2.86V | 2.75V             | 1          | 1     | 1     | 0     |       |         |         |
| 3.02V             | 2.96V |                   |            |       | 0     | 1     |       |         |         |
| 4.06V             | 3.98V |                   |            |       | 0     | 0     |       |         |         |
| —                 |       |                   | 上述以外，禁止设定。 |       |       |       |       |         |         |

- LVD 的设定（复位模式）

| 检测电压             |       | 选项字节的设定值   |       |       |       |       |         |         |
|------------------|-------|------------|-------|-------|-------|-------|---------|---------|
| V <sub>LVD</sub> |       | VPOC2      | VPOC1 | VPOC0 | LVIS1 | LVIS0 | 模式设定    |         |
| 上升               | 下降    |            |       |       |       |       | LVIMDS1 | LVIMDS0 |
| 1.88V            | 1.84V | 0          | 0     | 1     | 1     | 1     | 1       | 1       |
| 1.98V            | 1.94V |            | 0     | 1     | 1     | 0     |         |         |
| 2.09V            | 2.04V |            | 0     | 1     | 0     | 1     |         |         |
| 2.50V            | 2.45V |            | 1     | 0     | 1     | 1     |         |         |
| 2.61V            | 2.55V |            | 1     | 0     | 1     | 0     |         |         |
| 2.71V            | 2.65V |            | 1     | 0     | 0     | 1     |         |         |
| 2.81V            | 2.75V |            | 1     | 1     | 1     | 1     |         |         |
| 2.92V            | 2.86V |            | 1     | 1     | 1     | 0     |         |         |
| 3.02V            | 2.96V |            | 1     | 1     | 0     | 1     |         |         |
| 3.13V            | 3.06V |            | 0     | 1     | 0     | 0     |         |         |
| 3.75V            | 3.67V |            | 1     | 0     | 0     | 0     |         |         |
| 4.06V            | 3.98V |            | 1     | 1     | 0     | 0     |         |         |
| —                |       | 上述以外，禁止设定。 |       |       |       |       |         |         |

注 只限于 20、24 引脚产品。

图 23-2 用户选项字节（000C1H/010C1H）的格式 (2/2)

地址：000C1H

|       |       |       |                       |       |       |         |         |
|-------|-------|-------|-----------------------|-------|-------|---------|---------|
| 7     | 6     | 5     | 4                     | 3     | 2     | 1       | 0       |
| VPOC2 | VPOC1 | VPOC0 | PORTSELB <sup>注</sup> | LVIS1 | LVIS0 | LVIMDS1 | LVIMDS0 |

- LVD 的设定（中断模式）

| 检测电压             |       | 选项字节的设定值   |       |       |       |       |         |         |
|------------------|-------|------------|-------|-------|-------|-------|---------|---------|
| V <sub>LVD</sub> |       | VPOC2      | VPOC1 | VPOC0 | LVIS1 | LVIS0 | 模式设定    |         |
| 上升               | 下降    |            |       |       |       |       | LVIMDS1 | LVIMDS0 |
| 1.88V            | 1.84V | 0          | 0     | 1     | 1     | 1     | 0       | 1       |
| 1.98V            | 1.94V |            | 0     | 1     | 1     | 0     |         |         |
| 2.09V            | 2.04V |            | 0     | 1     | 0     | 1     |         |         |
| 2.50V            | 2.45V |            | 1     | 0     | 1     | 1     |         |         |
| 2.61V            | 2.55V |            | 1     | 0     | 1     | 0     |         |         |
| 2.71V            | 2.65V |            | 1     | 0     | 0     | 1     |         |         |
| 2.81V            | 2.75V |            | 1     | 1     | 1     | 1     |         |         |
| 2.92V            | 2.86V |            | 1     | 1     | 1     | 0     |         |         |
| 3.02V            | 2.96V |            | 1     | 1     | 0     | 1     |         |         |
| 3.13V            | 3.06V |            | 0     | 1     | 0     | 0     |         |         |
| 3.75V            | 3.67V |            | 1     | 0     | 0     | 0     |         |         |
| 4.06V            | 3.98V |            | 1     | 1     | 0     | 0     |         |         |
| —                |       | 上述以外，禁止设定。 |       |       |       |       |         |         |

- LVD OFF 的设定（使用由  $\overline{\text{RESET}}$  引脚引起的外部复位）

| 检测电压      |    | 选项字节的设定值   |       |       |       |       |         |         |
|-----------|----|------------|-------|-------|-------|-------|---------|---------|
| $V_{LVD}$ |    | VPOC2      | VPOC1 | VPOC0 | LVIS1 | LVIS0 | 模式设定    |         |
| 上升        | 下降 |            |       |       |       |       | LVIMDS1 | LVIMDS0 |
| —         | —  | 1          | ×     | ×     | ×     | ×     | ×       | 1       |
| —         |    | 上述以外，禁止设定。 |       |       |       |       |         |         |

- P125/KR1/SI01/ $\overline{\text{RESET}}$  引脚的设定（只限于 20、24 引脚产品）

| PORTSELB | P125/ $\overline{\text{RESET}}$ 引脚的控制    |
|----------|------------------------------------------|
| 0        | 端口功能（P125/KR1/SI01）                      |
| 1        | $\overline{\text{RESET}}$ 输入（内部上拉电阻总是有效） |

注 只限于 20、24 引脚产品。

注意 1. 必须给 30 引脚产品的 bit4（PORTSELB）写“1”。

- 当电源上升时，在达到“28.4 AC 特性”或者“29.4 AC 特性”所示的工作电压范围前，必须通过电压检测电路或者外部复位保持复位状态。当电源下降时，必须在小于工作电压范围前，转移到 STOP 模式，或者通过电压检测电路或外部复位设定为复位状态。

工作电压范围因用户选项字节（000C2H）的设定而变。

备注 1. ×：忽略

- 有关 LVD 电路的详细内容，请参照“第 20 章 电压检测电路”。
- 检测电压为 TYP. 值。详细内容请参照“28.6.4 LVD 电路特性”或者“29.6.4 LVD 电路特性”。

图 23-3 选项字节（000C2H）的格式

地址：000C2H

|        |        |   |   |         |         |         |         |
|--------|--------|---|---|---------|---------|---------|---------|
| 7      | 6      | 5 | 4 | 3       | 2       | 1       | 0       |
| CMODE1 | CMODE0 | 1 | 0 | FRQSEL3 | FRQSEL2 | FRQSEL1 | FRQSEL0 |

| CMODE1 | CMODE0 | 闪存运行模式的设定 |              |             |
|--------|--------|-----------|--------------|-------------|
|        |        |           | 工作频率范围       | 工作电压范围      |
| 1      | 0      | LS（低速主）模式 | 1MHz ～ 8MHz  | 1.8V ～ 5.5V |
| 1      | 1      | HS（高速主）模式 | 1MHz ～ 16MHz | 2.4V ～ 5.5V |
|        |        |           | 1MHz ～ 24MHz | 2.7V ～ 5.5V |
| 上述以外   |        | 禁止设定。     |              |             |

| FRQSEL3 | FRQSEL2 | FRQSEL1 | FRQSEL0 | 高速内部振荡器的时钟频率 |
|---------|---------|---------|---------|--------------|
| 0       | 0       | 0       | 0       | 24MHz        |
| 1       | 0       | 0       | 1       | 16MHz        |
| 0       | 0       | 0       | 1       | 12MHz        |
| 1       | 0       | 1       | 0       | 8MHz         |
| 0       | 0       | 1       | 0       | 6MHz         |
| 1       | 0       | 1       | 1       | 4MHz         |
| 0       | 0       | 1       | 1       | 3MHz         |
| 1       | 1       | 0       | 0       | 2MHz         |
| 1       | 1       | 0       | 1       | 1MHz         |
| 上述以外    |         |         |         | 禁止设定。        |

注意 1. 必须给 bit5 和 bit4 写“10B”。

2. 工作频率范围和工作电压范围因闪存的各运行模式而不同。详细内容请参照“28.4 AC 特性”或者“29.4 AC 特性”。

### 23.3 片上调试选项字节的格式

片上调试选项字节的格式如下所示。

图 23-4 片上调试选项字节（000C3H）的格式

地址：000C3H

|          |   |   |   |   |   |   |         |
|----------|---|---|---|---|---|---|---------|
| 7        | 6 | 5 | 4 | 3 | 2 | 1 | 0       |
| OCDENSET | 0 | 0 | 0 | 0 | 1 | 0 | OCDERSD |

| OCDENSET | OCDERSD | 片上调试运行的控制                               |
|----------|---------|-----------------------------------------|
| 0        | 0       | 禁止片上调试运行。                               |
| 0        | 1       | 禁止设定。                                   |
| 1        | 0       | 允许片上调试运行。<br>在片上调试安全 ID 验证失败时，擦除闪存的数据。  |
| 1        | 1       | 允许片上调试运行。<br>在片上调试安全 ID 验证失败时，不擦除闪存的数据。 |

**注意** 只有 bit7 和 bit0（OCDENSET 和 OCDERSD）才能指定值。  
必须给 bit6～1 写“000010B”。

**备注** bit3～1 的值在使用片上调试功能时被改写，因此在设定后变为不定值。  
但是，在设定时必须给 bit3～1 设定初始值（0、1、0）。

### 23.4 选项字节的设定

用户选项字节和片上调试选项字节除了在源程序中记述以外，还能通过链接程序选项进行设定。此时，即使在如下的源程序中有记述也优先链接程序选项的设定。

选项字节设定的软件记述例子如下所示。

| OPT | CSEG | OPT_BYTE                                                                                                                           |
|-----|------|------------------------------------------------------------------------------------------------------------------------------------|
|     | DB   | 36H ; 不使用看门狗定时器的间隔中断。<br>; 允许看门狗定时器运行。<br>; 看门狗定时器的窗口打开期间为 50%。<br>; 看门狗定时器的上溢时间为 $2^9/f_{IL}$ 。<br>; 在 HALT/STOP 模式中，停止看门狗定时器的运行。 |
|     | DB   | 2AH ; V <sub>LVDL</sub> 选择 1.84V。<br>; V <sub>LVDH</sub> 选择 1.94V。<br>; 选择中断 & 复位模式作为 LVD 运行模式。<br>; 不使用 RESET 输入                  |
|     | DB   | ADH ; 选择 LS（低速主）模式作为闪存运行模式。<br>; 选择高速内部振荡器的时钟频率 1MHz。                                                                              |
|     | DB   | 85H ; 允许片上调试运行，在安全 ID 验证失败时不擦除闪存的数据。                                                                                               |

**注意** 当通过汇编语言指定选项字节时，CSEG 伪指令的重定位属性名必须使用 OPT\_BYTE。

第 24 章 闪存

RL78 微控制器内置了可进行编程、擦除和重写的闪存。闪存有可执行程序的“代码闪存”和数据保存区的“数据闪存”。



注 在 R5F103 产品中为保留区。



闪存的编程方法有以下几种。

能通过闪存编程器或者外部器件（UART 通信）进行的串行编程或者通过自编程改写代码闪存。

- 使用闪存编程器进行的串行编程（参照 24.4）  
能使用专用闪存编程器进行板上或者板外编程。
- 使用外部器件（内置 UART）进行的串行编程（参照 24.2）  
能使用外部器件（单片机和 ASIC）的 UART 通信进行板上编程。
- 自编程（参照 24.6）  
能使用闪存自编程库在用户应用上自改写代码闪存。

注 R5F10266 和 R5F10366 不能使用自编程功能。

能使用数据闪存库在执行用户程序过程中改写数据闪存（后台操作）。有关数据闪存的存取或者编程，请参照“24.8 数据闪存”。

## 24.1 通过闪存编程器进行的串行编程

能使用以下专用的闪存编程器对 RL78 微控制器的内部闪存进行数据编程。

- PG-FP5、FL-PR5
- E1 片上调试仿真器

能使用专用闪存编程器进行板上或者板外编程。

### (1) 板上编程

在将 RL78 微控制器安装到目标系统后改写闪存的内容。必须在目标系统上安装连接专用闪存编程器的连接器。

### (2) 板外编程

能在将 RL78 微控制器安装到目标系统前使用专用编程适配器（FA 系列）等进行闪存编程。

备注 FL-PR5 和 FA 系列是 Naito Densei Machida Mfg. Co., Ltd 的产品。

表 24-1 RL78/G12 和专用闪存编程器的连线表

| 专用闪存编程器的连接引脚      |                           |         |                             | 引脚名                       | 引脚号           |               |       |
|-------------------|---------------------------|---------|-----------------------------|---------------------------|---------------|---------------|-------|
|                   |                           |         |                             |                           | 20 引脚         | 24 引脚         | 30 引脚 |
| 信号名               |                           | 输入 / 输出 | 引脚功能                        |                           | SSOP          | WQFN<br>(4×4) | SSOP  |
| PG-FP5、FL-PR5     | E1 片上调试仿真器                |         |                             | SSOP                      | WQFN<br>(4×4) | SSOP          |       |
| —                 | TOOL0                     | 输入 / 输出 | 发送 / 接收信号                   | TOOL0/P40                 | 4             | 24            | 5     |
| SI/RxD            | —                         | 输入 / 输出 | 发送 / 接收信号                   |                           |               |               |       |
| —                 | $\overline{\text{RESET}}$ | 输出      | 复位信号                        | $\overline{\text{RESET}}$ | 5             | 1             | 6     |
| /RESET            | —                         | 输出      |                             |                           |               |               |       |
| V <sub>DD</sub>   |                           | 输入 / 输出 | V <sub>DD</sub> 电压生成 / 电源监视 | V <sub>DD</sub>           | 10            | 6             | 12    |
| GND               |                           | —       | 接地                          | V <sub>SS</sub>           | 9             | 5             | 11    |
|                   |                           |         |                             | REGC 注                    | —             | —             | 10    |
| EMV <sub>DD</sub> |                           | —       | TOOL0 引脚驱动电源                | V <sub>DD</sub>           | 10            | 6             | 12    |

注 必须通过电容器（0.47 ~ 1μF）将 REGC 引脚接地。

备注 在使用闪存编程器进行编程时，此表中未记载的引脚可以置为开路。

### 24.1.1 编程环境

RL78 微控制器的闪存的编程环境如下所示。

图 24-1 闪存的编程环境



需要控制专用闪存编程器的主机。

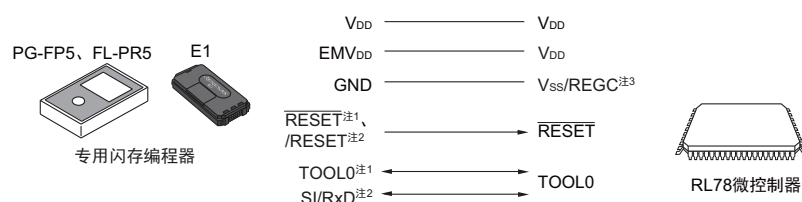
专用闪存编程器和 RL78 微控制器的接口使用 TOOL0 引脚，通过专用的单线 UART 进行编程和擦除。

### 24.1.2 通信方式

专用闪存编程器和 RL78 微控制器的通信使用 RL78 微控制器的 TOOL0 引脚，通过专用的单线 UART 进行串行通信。

传送速率：1M、500k、250k、115.2kbps

图 24-2 和专用闪存编程器的通信



- 注 1. 这是使用 E1 片上调试仿真器的情况。  
 2. 这是使用 PG-FP5 或者 FL-PR5 的情况。  
 3. 必须通过电容器（0.47 ~ 1μF）将 REGC 引脚接地。

专用闪存编程器对 RL78 微控制器生成以下信号。详细内容请参照 PG-FP5、FL-PR5 或者 E1 片上调试仿真器的各手册。

表 24-2 引脚连接一览表

| 专用闪存编程器           |            |         | RL78 微控制器                   |
|-------------------|------------|---------|-----------------------------|
| 信号名               |            | 输入 / 输出 | 引脚名                         |
| PG-FP5、FL-PR5     | E1 片上调试仿真器 |         |                             |
| V <sub>DD</sub>   |            | 输入 / 输出 | V <sub>DD</sub> 电压生成 / 电压监视 |
| GND               |            | —       | 接地                          |
| EMV <sub>DD</sub> |            | —       | TOOL0 引脚驱动电源                |
| /RESET            | —          | 输出      | 复位信号                        |
| —                 | RESET      | 输出      |                             |
| —                 | TOOL0      | 输入 / 输出 | 发送 / 接收信号                   |
| SI/RxD            | —          | 输入 / 输出 | 发送 / 接收信号                   |

注 必须通过电容器（0.47 ~ 1μF）将 REGC 引脚接地（只限于 30 引脚产品）。

注意 连接目标引脚因产品而不同。详细内容请参照表 24-1。

## 24.2 通过外部器件（内置 UART）进行的串行编程

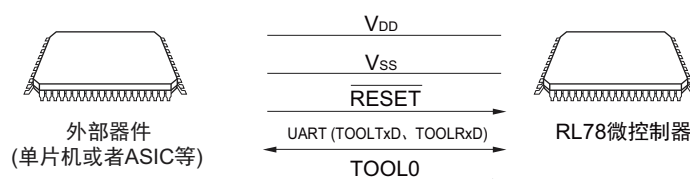
能使用 RL78 微控制器和与 UART 连接的外部器件（单片机或者 ASIC）对内部闪存进行数据的板上编程。

有关用户闪存编程器的开发，请参照“RL78 Microcontrollers (RL78 Protocol A) Programmer Edition Application Note”（R01AN0815）。

### 24.2.1 编程环境

RL78 微控制器的闪存的编程环境如下所示。

图 24-3 闪存的编程环境



外部器件对 RL78 微控制器进行板上编程和擦除，但是不能进行板外编程。

### 24.2.2 通信方式

外部器件和 RL78 微控制器的通信使用 RL78 微控制器的 TOOLTxD 引脚和 TOOLRxD 引脚，通过专用的 UART 进行串行通信。

传送速率：1M、500k、250k、115.2kbps

图 24-4 和外部器件的通信



注 必须通过电容器（0.47 ~ 1μF）将 REGC 引脚接地。

外部器件对 RL78 微控制器生成以下信号。

表 24-3 引脚连接一览表

| 外部器件            |         |                             | RL78 微控制器               |
|-----------------|---------|-----------------------------|-------------------------|
| 信号名             | 输入 / 输出 | 引脚功能                        | 引脚名                     |
| V <sub>DD</sub> | 输入 / 输出 | V <sub>DD</sub> 电压生成 / 电源监视 | V <sub>DD</sub>         |
| GND             | —       | 接地                          | V <sub>SS</sub> 、REGC 注 |
| RESETOUT        | 输出      | 复位信号输出                      | RESET                   |
| RxD             | 输入      | 接收信号                        | TOOLTxD                 |
| TxD             | 输出      | 发送信号                        | TOOLRxD                 |
| PORT            | 输出      | 模式信号                        | TOOL0                   |

注 必须通过电容器（0.47 ~ 1μF）将 REGC 引脚接地（只限于 30 引脚产品）。

## 24.3 电路板上的引脚处理

要通过闪存编程器进行板上编程时，必须在目标系统上设置连接专用闪存编程器的连接器，并且在电路板上设置从通常运行模式到闪存编程模式的切换功能。

如果转移到闪存编程模式，闪存编程时未使用的全部引脚就保持刚复位后的相同状态。因此，如果外部器件不认可刚复位后的状态，就需要进行引脚处理。

**备注** 有关闪存编程模式，请参照“24.4.2 闪存编程模式”。

### 24.3.1 P40/TOOL0 引脚

在闪存编程模式中，必须在外部通过  $1\text{k}\Omega$  电阻将此引脚上拉并且连接到专用的闪存编程器。

当此引脚用作端口引脚时，必须按照以下方法使用此引脚。

用作输入引脚：在解除外部复位时的  $t_{\text{HD}}$  期间，不能输入低电平。另外，在通过下拉使用此引脚时，使用的电阻必须至少为  $500\text{k}\Omega$ 。

用作输出引脚：在通过下拉使用此引脚时，使用的电阻必须至少为  $500\text{k}\Omega$ 。

**备注 1.**  $t_{\text{HD}}$ ：在转移到闪存编程模式时，从解除外部复位后 TOOL0 引脚保持低电平的时间。参照“28.10 闪存编程模式的转移时序”或者“29.10 闪存编程模式的转移时序”。

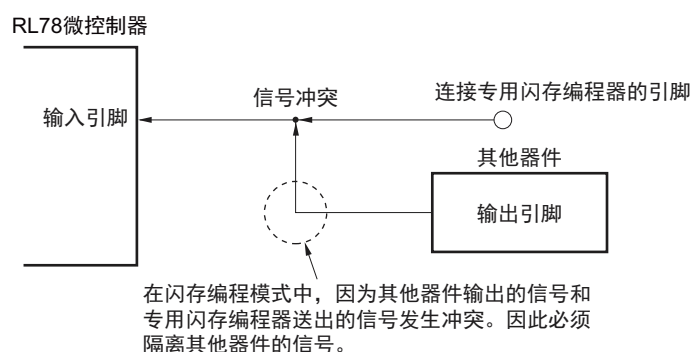
**2.** 因为 RL78 微控制器和专用闪存编程器的通信使用单线 UART (TOOL0 引脚)，所以不使用 SAU 引脚和 IICA 引脚。

### 24.3.2 $\overline{\text{RESET}}$ 引脚

如果在电路板上将专用闪存编程器和外部器件的复位信号连接到与复位信号生成电路相连的  $\overline{\text{RESET}}$  引脚，就会发生信号冲突。为了避免此信号冲突，必须隔离与复位信号生成电路的连接。

在闪存编程模式的期间，如果从用户系统输入复位信号，就不能进行正常的编程，因此除了专用闪存编程器和外部器件的复位信号以外，不能输入其他复位信号。

图 24-5 信号冲突 ( $\overline{\text{RESET}}$  引脚)



### 24.3.3 端口引脚

如果转移到闪存编程模式，闪存编程时未使用的全部引脚就保持刚复位后的相同状态。因此，如果连接各端口的外部器件不允许刚复位后的端口状态，就需要通过电阻将引脚连接  $V_{DD}$ ，或者通过电阻将引脚连接  $V_{SS}$  进行引脚处理。

### 24.3.4 REGC 引脚

和通常运行模式相同，必须通过特性良好的电容器（ $0.47 \sim 1\mu\text{F}$ ）将 REGC 引脚连接 GND（只限于 30 引脚产品）。另外，为了稳定内部电压，必须使用特性好的电容器。

### 24.3.5 X1 引脚和 X2 引脚

X1、X2 的连接方法必须和通常运行模式相同。

**备注** 在闪存编程模式中，使用高速内部振荡器时钟（ $f_{IH}$ ）。

### 24.3.6 电源

当使用闪存编程器输出的电源时，必须将  $V_{DD}$  引脚连接闪存编程器的  $V_{DD}$ ，并且将  $V_{SS}$  引脚连接闪存编程器的 GND。

当使用电路板上的电源时，必须按照通常运行模式进行连接。

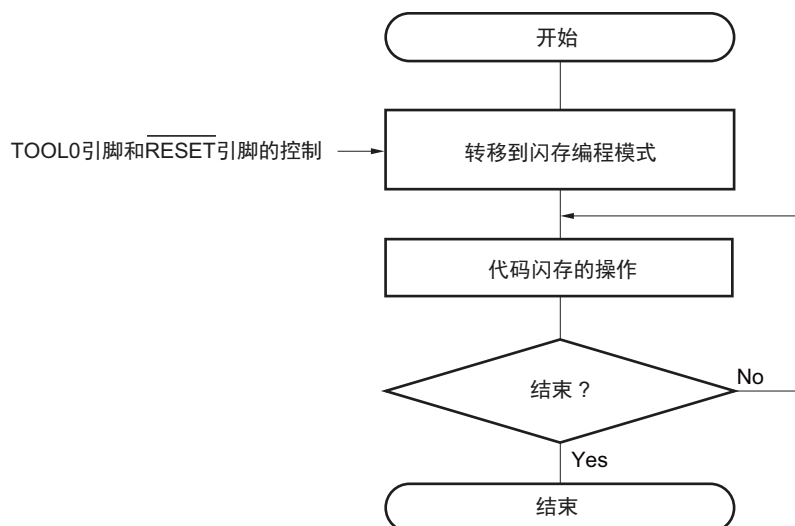
但是，在通过闪存编程器进行编程时，即使使用电路板上的电源电压，也必须将  $V_{DD}$  引脚和  $V_{SS}$  引脚分别连接闪存编程器的  $V_{DD}$  和 GND，以便通过闪存编程器监视电压。

## 24.4 串行编程方法

### 24.4.1 串行编程步骤

通过串行编程执行代码闪存编程的步骤如图 24-6 所示。

图 24-6 代码闪存的操作步骤



### 24.4.2 闪存编程模式

通过串行编程改写代码闪存的内容时，必须设定为闪存编程模式。要转移到闪存编程模式时，必须按照以下方法进行。

＜使用专用闪存编程器进行编程的情况＞

将 RL78 微控制器与专用闪存编程器连接。通过与专用闪存编程器的通信，自动转移到闪存编程模式。

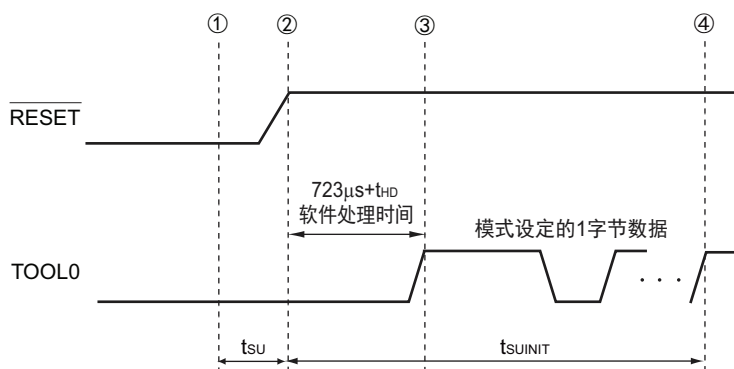
＜使用外部器件（UART 通信）进行串行编程的情况＞

在将 TOOL0 引脚置为低电平后解除复位（参照表 24-4）。此后，按照图 24-7 所示的步骤①～④转移到闪存编程模式。详细内容请参照“RL78 Microcontrollers (RL78 Protocol A) Programmer Edition Application Note”（R01AN0815）。

表 24-4 复位解除时的 TOOL0 引脚与运行模式的关系

| TOOL0    | 运行模式   |
|----------|--------|
| $V_{DD}$ | 通常运行模式 |
| 0V       | 闪存编程模式 |

图 24-7 向闪存编程模式的转移



- ① 给 **TOOL0** 引脚输入低电位。
- ② 解除外部复位（在此之前需要解除 **POR** 和 **LVD** 复位）。
- ③ 解除 **TOOL0** 引脚的低电平。
- ④ 通过 **UART** 接收结束波特率的设定。

备注  $t_{SUNIT}$ ：在此区间，必须在解除复位后的 100ms 之内完成初始设定的通信。

$t_{SU}$ ：这是从将 **TOOL0** 引脚置低电平到解除外部复位为止的时间。

$t_{HD}$ ：这是从解除外部复位后 **TOOL0** 引脚保持低电平的时间（闪存固件处理时间除外）。

详细内容请参照“28.10 闪存编程模式的转移时序”或者“29.10 闪存编程模式的转移时序”。

闪存编程模式包括 2 个模式，分别是宽电压模式和全速模式。模式的选择取决于编程时向单片机提供的电源电压值和转移到闪存编程模式时的用户选项字节的设定信息。

另外，在使用专用闪存编程器进行串行编程时，能通过在 **GUI** 上设定电压自动选择模式。

表 24-5 编程模式和可进行编程、擦除或者校验的电压

| 电源电压 ( $V_{DD}$ )            | 转移到闪存编程模式时的选项字节的设定 |              | 闪存编程模式 |
|------------------------------|--------------------|--------------|--------|
|                              | 闪存运行模式             | 工作频率         |        |
| $2.7V \leq V_{DD} \leq 5.5V$ | 空白状态               |              | 全速模式   |
|                              | HS（高速主）模式          | 1MHz ~ 24MHz | 全速模式   |
|                              | LS（低速主）模式          | 1MHz ~ 8MHz  | 宽电压模式  |
| $2.4V \leq V_{DD} < 2.7V$    | 空白状态               |              | 全速模式   |
|                              | HS（高速主）模式          | 1MHz ~ 16MHz | 全速模式   |
|                              | LS（低速主）模式          | 1MHz ~ 8MHz  | 宽电压模式  |
| $1.8V \leq V_{DD} < 2.4V$    | 空白状态               |              | 宽电压模式  |
|                              | LS（低速主）模式          | 1MHz ~ 8MHz  | 宽电压模式  |

备注 1. 在宽电压模式和全速模式并用的情况下进行编程、擦除或者校验时，没有任何限制事项。

2. 有关通信命令的详细内容，请参照“24.4.4 通信命令”。



### 24.4.3 通信模式

RL78 微控制器的通信模式如下所示。

表 24-6 通信模式

| 通信方式                        | 标准设定注 1 |                                                 |    |    | 使用的引脚               |
|-----------------------------|---------|-------------------------------------------------|----|----|---------------------|
|                             | 端口      | 速率注 2                                           | 频率 | 乘率 |                     |
| 单线 UART<br>(使用闪存编程器或者外部器件时) | UART    | 115200bps、<br>250000bps、<br>500000bps、<br>1Mbps | —  | —  | TOOL0               |
| 专用 UART0<br>(使用外部器件时)       | UART    | 115200bps、<br>250000bps、<br>500000bps、<br>1Mbps | —  | —  | TOOLTxD、<br>TOOLRxD |

注 1. 这是与闪存编程器 GUI 标准设定相关的设定项目。

2. 除了波特率误差以外，信号波形的失真等也会影响 UART 通信，因此必须在充分评估后使用。

### 24.4.4 通信命令

RL78 微控制器通过表 24-7 所示的命令执行串行编程。

从专用闪存编程器或者外部器件发送到 RL78 微控制器的信号称为“命令”，并且执行与该命令对应的各功能处理。详细内容请参照“RL78 Microcontrollers (RL78 Protocol A) Programmer Edition Application Note” (R01AN0815)。

表 24-7 闪存控制命令

| 分类   | 命令名称              | 功能                                  |
|------|-------------------|-------------------------------------|
| 校验   | Verify            | 将指定闪存区的内容和从编程器送来的数据进行比较。            |
| 擦除   | Block Erase       | 擦除指定的闪存区。                           |
| 空白检查 | Block Blank Check | 检查指定块的闪存擦除状态。                       |
| 编程   | Programming       | 将数据写到指定的闪存区注。                       |
| 信息取得 | Silicon Signature | 取得 RL78 微控制器的信息（例如：产品名、闪存结构、固件版本等）。 |
|      | Checksum          | 取得指定区域的校验和。                         |
| 安全   | Security Set      | 设定安全信息。                             |
|      | Security Get      | 取得安全信息。                             |
|      | Security Release  | 解除禁止编程的设定。                          |
| 其他   | Reset             | 用于通信的同步检测。                          |
|      | Baud Rate Set     | 设定选择 UART 时的波特率。                    |

注 必须确认在编程区域中没有写入数据。因为在设定为禁止块擦除后就无法进行擦除，所以在没有擦除数据时，不能写数据。

如果执行“Silicon Signature”命令，就能取得产品信息（产品名、固件版本等）。

识别标志数据一览表和识别标志数据的例子分别如表 24-8 和表 24-9 所示。

表 24-8 识别标志数据一览表

| 字段名        | 内容                                                               | 发送字节数 |
|------------|------------------------------------------------------------------|-------|
| 器件代码       | 分配给器件的序列号                                                        | 3 字节  |
| 器件名        | 器件名（ASCII 码）                                                     | 10 字节 |
| 代码闪存区的结束地址 | 代码闪存区的结束地址<br>从地址的低位开始发送。<br>例：00000H ~ 03FFFH（16KB）→FFH、3FH、00H | 3 字节  |
| 数据闪存区的结束地址 | 数据闪存区的结束地址<br>从地址的低位开始发送。<br>例：F1000H ~ F17FFH（2KB）→FFH、17H、0FH  | 3 字节  |
| 固件版本       | 用于编程的固件版本信息<br>从版本的高位开始发送。<br>例：Ver.1.23→01H、02H、03H             | 3 字节  |

表 24-9 识别标志数据的例子

| 字段名        | 内容                             | 发送字节数 | 数据（十六进制）                                                                                                             |
|------------|--------------------------------|-------|----------------------------------------------------------------------------------------------------------------------|
| 器件代码       | RL78 协议 A                      | 3 字节  | 10 00 06                                                                                                             |
| 器件名        | R5F102AA                       | 10 字节 | 52 = “R”<br>35 = “5”<br>46 = “F”<br>31 = “1”<br>30 = “0”<br>32 = “2”<br>41 = “A”<br>41 = “A”<br>20 = “ ”<br>20 = “ ” |
| 代码闪存区的结束地址 | 代码闪存区<br>00000H ~ 03FFFH（16KB） | 3 字节  | FF FF 00                                                                                                             |
| 数据闪存区的结束地址 | 数据闪存区<br>F1000H ~ F17FFH（2KB）  | 3 字节  | FF 17 0F                                                                                                             |
| 固件版本       | Ver.1.23→01H、02H、03H           | 3 字节  | 01 02 03                                                                                                             |

## 24.5 使用 PG-FP5 时的各命令处理时间（参考值）

使用专用闪存编程器 PG-FP5 时的各命令处理时间（参考值）如表 24-10 所示。

表 24-10 使用 PG-FP5 时的各命令处理时间（参考值）

| PG-FP5 的命令 | 代码闪存  |       |       |        |        | 单位 |
|------------|-------|-------|-------|--------|--------|----|
|            | 2K 字节 | 4K 字节 | 8K 字节 | 12K 字节 | 16K 字节 |    |
| 擦除         | 0.5   | 0.5   | 1     | 1      | 1.5    | S  |
| 编程         | 1     | 1     | 1     | 1.5    | 1.5    | S  |
| 校验         | 1     | 1     | 1     | 1      | 1.5    | S  |
| 擦除后编程      | 1     | 1     | 1     | 1.5    | 2      | S  |

备注 命令处理时间（参考值）为 TYP. 值。条件如下所示。

端口： TOOL0（单线 UART）

速率： 1000000bps

模式： 全速模式（闪存运行模式：HS（高速主）模式）

## 24.6 自编程

RL78 微控制器支持自编程功能，能通过用户程序改写代码闪存。由于此功能可让用户应用程序利用闪存自编程库来改写代码闪存，因此能在现场进行程序升级等。

注意 1. 为了在自编程过程中禁止中断，必须和通常运行模式中一样，在通过 DI 指令将 IE 标志清“0”的状态下执行闪存自编程库。

在允许中断的情况下，必须在通过 EI 指令将 IE 标志置“1”的状态下将接受中断的中断屏蔽标志清“0”，然后执行闪存自编程库。

2. 在自编程过程中，需要使高速内部振荡器振荡。当高速内部振荡器处于停止状态时，必须使高速内部振荡器时钟运行（HIOSTOP=0），并且在经过 30μs 后执行闪存自编程库。

3. R5F10266 和 R5F10366 不能使用自编程功能。

4. RL78/G12 不支持引导交换功能。

备注 1. 有关自编程功能的详细内容，请参照“RL78 Family Flash Self Programming Library Type01 User's Manual”（R01US0050）。

2. 有关自编程的执行处理时间，请参照闪存自编程库工具附属的使用时的注意点。

另外，自编程功能包括 2 种模式，根据闪存编程模式分为宽电压模式和全速模式。

根据选项字节 000C2H 的 CMODE1 和 CMODE0 设定的闪存运行模式，设定其中一种模式。

在设定为 HS（高速主）模式时，必须设定为全速模式；在设定为 LS（低速主）模式时，必须设定为宽电压模式。

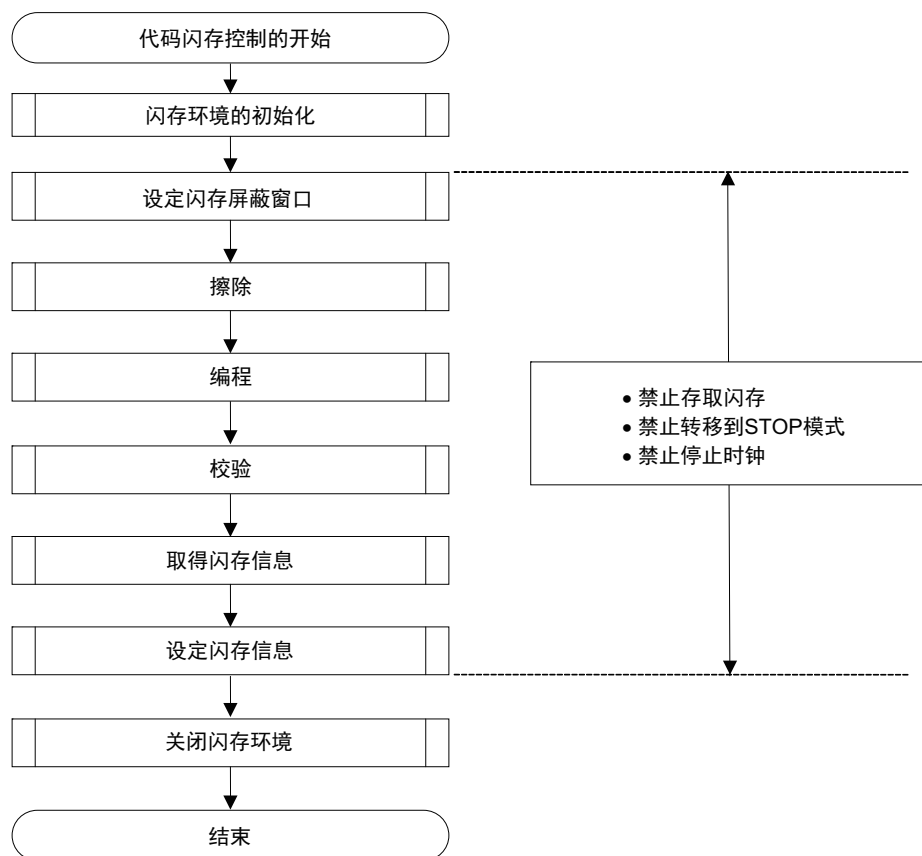
在执行本公司提供的闪存自编程库的“FSL\_Init”函数时，如果参数“fsl\_flash\_voltage\_u08”为“00H”，就设定为全速模式，不为“00H”，就设定为宽电压模式。

备注 在宽电压模式和全速模式并用的情况下进行编程、删除或者校验时，没有任何限制事项。

### 24.6.1 自编程步骤

使用闪存自编程库改写代码闪存的步骤如图 24-8 所示。

图 24-8 自编程（改写代码闪存）流程



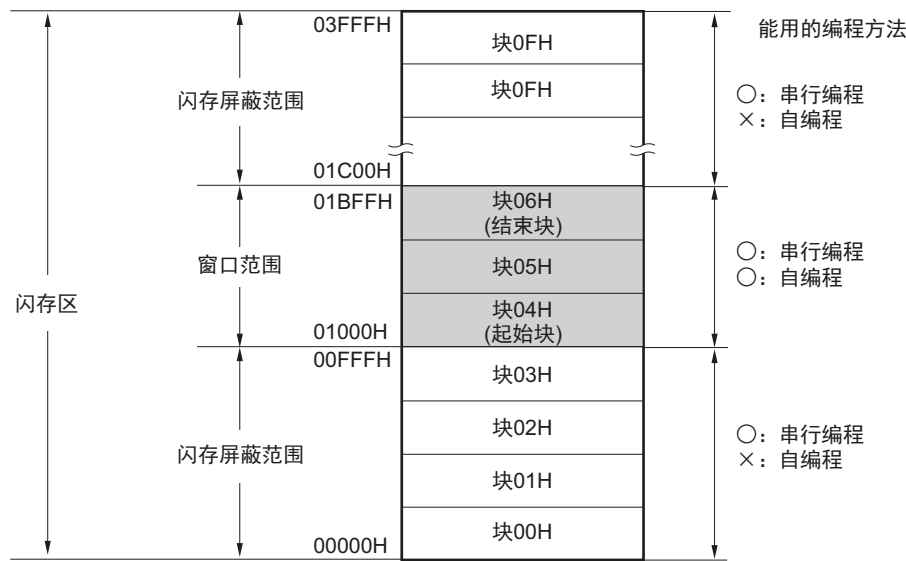
24.6.2 闪存屏蔽窗口功能

闪存屏蔽窗口功能作为自编程的一个安全功能，只在自编程时禁止对指定的窗口范围以外的区域进行编程和擦除。

能通过指定起始块和结束块来设定窗口范围。只能在串行编程时设定或者更改窗口范围的指定。

在自编程时，禁止对窗口范围以外的区域进行编程和擦除。但是，在串行编程时，也能对指定窗口范围以外的区域进行编程和擦除。

图 24-9 闪存屏蔽窗口的设定例子  
(对象器件: R5F1026A, 起始块: 04H, 结束块: 06H)



- 注意 1. 如果引导簇 0 的禁止改写区和闪存屏蔽窗口范围重叠，就优先禁止改写引导簇 0。
2. 只能对代码闪存设定闪存屏蔽窗口（不支持数据闪存）。

表 24-11 闪存屏蔽窗口功能的设定 / 更改方法和命令的关系

| 编程条件 | 窗口范围的设定 / 更改方法                | 执行的命令         |                   |
|------|-------------------------------|---------------|-------------------|
|      |                               | 块擦除           | 编程                |
| 串行编程 | 使用专用闪存编程器的 GUI 等指定窗口的起始块和结束块。 | 也能擦除窗口范围以外的块。 | 也能对窗口范围以外的区域进行编程。 |

备注 要禁止串行编程时的编程或者擦除时，请参照“24.7 安全功能”。

## 24.7 安全功能

RL78 微控制器支持安全功能，此安全功能禁止改写闪存中的用户程序，并且能防止第三方篡改程序。能通过使用 Security Set 命令进行以下的操作。

- 禁止块擦除  
在进行串行编程时，禁止执行闪存中的块擦除命令。但是，在自编程时能进行块擦除。
- 禁止编程  
在进行串行编程时，禁止对代码闪存中的全部块执行编程命令。但是，在自编程时能进行编程。  
在设定为禁止编程后，通过 Security Release 命令进行的解除在复位后有效。
- 禁止改写引导簇 0  
禁止对代码闪存中的引导簇 0（00000H～00FFFH）执行块擦除命令和编程命令。

出厂时的初始状态为允许块擦除、编程以及改写引导簇 0。能在串行编程和自编程时设定安全功能，能同时组合使用各种安全设定。

RL78 微控制器的安全功能有效时与擦除、编程命令的关系如表 24-12 所示。

**注意** 专用闪存编程器的安全功能不支持自编程。

**备注** 如果要禁止自编程时的编程和擦除，使用闪存屏蔽窗口功能（详细内容请参照 24.6.2）。

表 24-12 安全功能有效时与命令的关系

### (1) 串行编程的情况

| 有效的安全     | 执行的命令     |                    |
|-----------|-----------|--------------------|
|           | 块擦除       | 编程                 |
| 禁止块擦除     | 不能进行块擦除   | 能进行编程 <sup>注</sup> |
| 禁止编程      | 能进行块擦除    | 不能进行编程             |
| 禁止改写引导簇 0 | 不能擦除引导簇 0 | 不能进行引导簇 0 的编程      |

**注** 必须确认编程区中没有数据。由于在禁止块擦除后无法进行擦除，所以当数据没有被擦除时，不能进行数据编程。

### (2) 自编程的情况

| 有效的安全     | 执行的命令     |               |
|-----------|-----------|---------------|
|           | 块擦除       | 编程            |
| 禁止块擦除     | 能进行擦除块    | 能进行编程         |
| 禁止编程      |           |               |
| 禁止改写引导簇 0 | 不能擦除引导簇 0 | 不能进行引导簇 0 的编程 |

**备注** 如果要禁止自编程时的编程和擦除，使用闪存屏蔽窗口功能（详细内容请参照 24.6.2）。

表 24-13 各编程模式中的安全设定方法

| 安全        | 安全设定方法               | 如何使安全设定无效            |
|-----------|----------------------|----------------------|
| 禁止块擦除     | 使用专用闪存编程器的 GUI 等进行设定 | 在设定后无法置为无效           |
| 禁止编程      |                      | 使用专用闪存编程器的 GUI 等进行设定 |
| 禁止改写引导簇 0 |                      | 在设定后无法置为无效           |

**注意** 只有在没有设定为“禁止块擦除”或者“禁止改写引导簇 0”并且代码闪存区和数据闪存区为空白时，能解除“禁止编程”的设定。

## 24.8 数据闪存

### 24.8.1 数据闪存的概要

数据闪存的概要如下。

- 能通过使用数据闪存库在用户程序中改写数据闪存。详细内容请参照“RL78 Family Flash Data Library User's Manual”。
- 也能在通过专用闪存编程器或者外部器件进行的串行编程中改写数据闪存。
- 能以 1K 字节为单位进行块擦除。
- 只能以 8 位为单位存取数据闪存。
- 能通过 CPU 指令直接读取数据闪存。
- 在改写数据闪存的过程中，能执行代码闪存中的指令（支持后台操作（BGO））。
- 因为数据闪存为数据专用区域，所以禁止执行数据闪存中的指令。
- 在改写代码闪存的过程中（自编程的情况），禁止存取数据闪存。
- 在改写数据闪存的过程中，禁止操作 DFLCTL 寄存器。
- 在改写数据闪存的过程中，禁止转移到 STOP 模式。

注意 1. 复位解除后，数据闪存为停止状态。如果要使用数据闪存，必须设定数据闪存控制寄存器（DFLCTL）。

2. 只有 R5F10266 在改写数据闪存过程中禁止中断。

在通过 DI 指令将 IE 标志清“0”的状态下执行数据闪存库。

2. 在改写数据闪存的过程中，需要使高速内部振荡器振荡。当高速内部振荡器处于停止状态时，必须使高速内部振荡器时钟运行（HIOSTOP=0），并且在经过 30μs 后执行数据闪存库。

备注 有关改写用户程序中的代码闪存，请参照“24.6 自编程”。

### 24.8.2 控制数据闪存的寄存器

#### 24.8.2.1 数据闪存控制寄存器（DFLCTL）

此寄存器设定允许或者禁止存取数据闪存。

通过 1 位或者 8 位存储器操作指令设定 DFLCTL 寄存器。

在产生复位信号后，此寄存器的值变为“00H”。

图 24-10 数据闪存控制寄存器的格式（DFLCTL）

|            |          |     |   |   |   |   |   |       |
|------------|----------|-----|---|---|---|---|---|-------|
| 地址: F0090H | 复位后: 00H | R/W |   |   |   |   |   |       |
| 符号         | 7        | 6   | 5 | 4 | 3 | 2 | 1 | 0     |
| DFLCTL     | 0        | 0   | 0 | 0 | 0 | 0 | 0 | DFLEN |

| DFLEN | 数据闪存的存取控制 |
|-------|-----------|
| 0     | 禁止存取数据闪存。 |
| 1     | 允许存取数据闪存。 |

注意 在改写数据闪存的过程中，禁止操作 DFLCTL 寄存器。

### 24.8.3 数据闪存的存取步骤

在复位解除后，数据闪存为停止状态。如果要存取数据闪存，必须按照以下步骤进行初始设定。

- ① 给数据闪存控制寄存器（DFCTL）的bit0（DFLEN）写“1”。
- ② 通过软件定时器等来等待准备时间。  
准备时间因主时钟的各闪存的运行模式而不同。  
<各闪存的运行模式中的准备时间>
  - HS（高速主）： 5 $\mu$ s
  - LS（低速主）： 720ns
- ③ 在等待准备时间后，能存取数据闪存。

注意 1. 在准备时间内，禁止存取数据闪存。

2. 禁止在准备时间内转移到 STOP 模式。如果要在准备时间内转移到 STOP 模式，必须将 DFLEN 位置“0”，然后执行 STOP 指令。
3. 在改写数据闪存的过程中，需要使高速内部振荡器振荡。当高速内部振荡器处于停止状态时，必须使高速内部振荡器时钟运行（HIOSTOP=0），并且在经过 30 $\mu$ s 后执行闪存数据库。

在进行初始设定后，能通过 CPU 命令读数据闪存，还能通过闪存数据库读 / 改写数据闪存。

但是，如果在存取数据闪存时 DMA 控制器运行，就必须执行以下任意一个步骤。

#### (A) 保留/强制结束 DMA 传送

在读数据闪存前，保留使用中的全部通道的 DMA 传送。但是，从 DWAITn 位置“1”后，到读数据闪存前，至少间隔 3 个时钟（ $f_{CLK}$ ）。在读数据闪存后，将 DWAITn 位置“0”，解除保留的传送。

或者，在读数据闪存前，根据“15.5.5 通过软件强制结束”强制结束 DMA 传送。在读数据闪存后重新开始 DAM 传送。

#### (B) 使用程序库存取数据闪存

使用最新的数据闪存库存取数据闪存。

#### (C) 插入 NOP

在数据闪存的读指令前插入 NOP 指令。

<例子>

```
MOVW      HL,!addr16      ;读RAM
NOP                          ;在读数据闪存前插入NOP指令
MOV       A,[DE]           ;读数据闪存
```

但是，在使用 C 语言等高级语言时，编程器有可能对 1 个代码生成 2 个指令。此时，因为不能在数据闪存的读指令前插入 NOP 指令，所以必须通过 (A) 或者 (B) 读输出闪存。

备注  $f_{CLK}$ : CPU/ 外围硬件的时钟频率



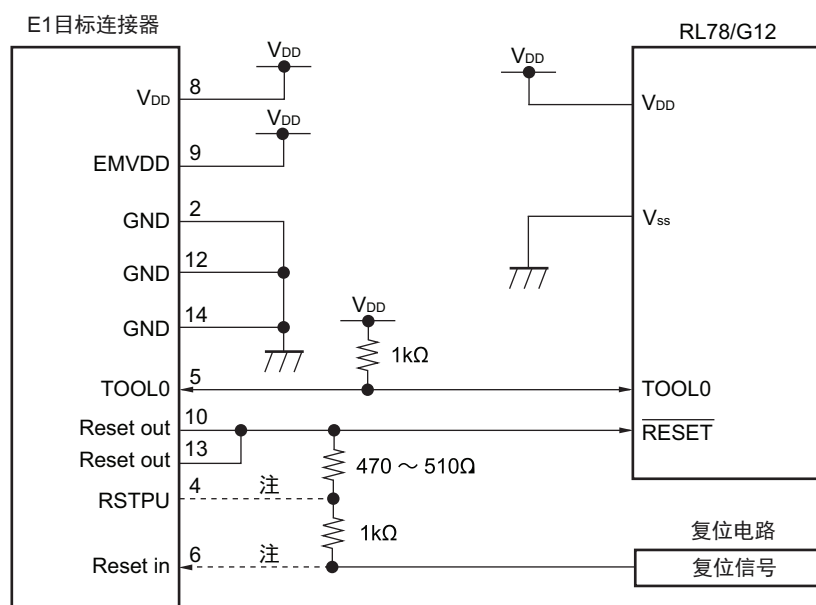
## 第 25 章 片上调试功能

### 25.1 与 E1 片上调试仿真器的连接

当 RL78 微控制器通过对应片上调试的 E1 片上调试仿真器与主机进行通信时，使用  $V_{DD}$ 、 $\overline{\text{RESET}}$ 、TOOL0、 $V_{SS}$  引脚。通过使用 TOOL0 引脚的单线 UART 进行串行通信。

**注意** RL78 微控制器配置了用于开发和评估的片上调试功能。如果使用片上调试功能，就可能超过闪存保证的改写次数而无法保证产品的可靠性，因此不能对量产的产品使用此功能。对于使用片上调试功能的产品，瑞萨电子不承担任何责任。

图 25-1 与 E1 片上调试仿真器的连接例子（20、24 引脚产品）



**注** 在串行编程时，虚线部分不需要连接。

另外，在 20、24 引脚产品的  $\overline{\text{RESET}}$  引脚用作端口功能（P125）的目标系统中，必须分离与外部电路的连接。

图 25-2 与 E1 片上调试仿真器的连接例子（ $\overline{\text{RESET}}$  引脚用作端口功能（P125）的情况）

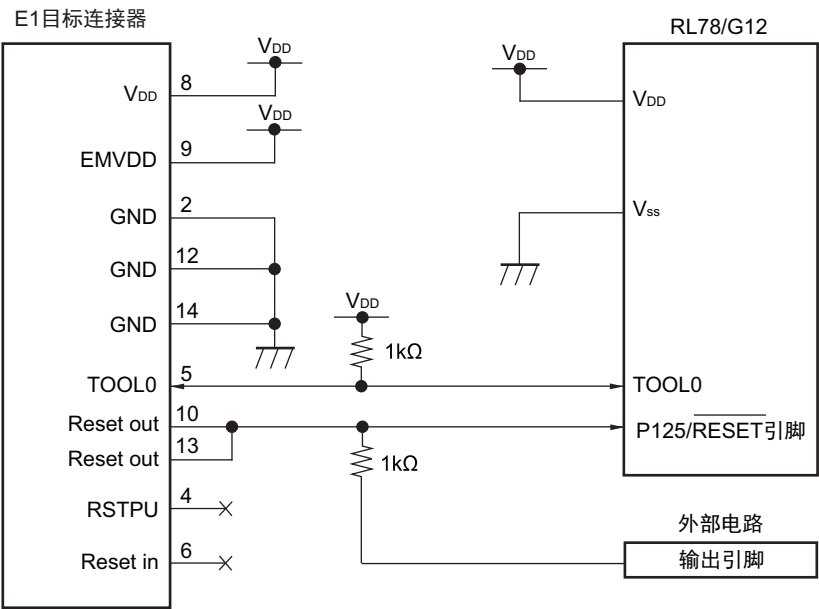
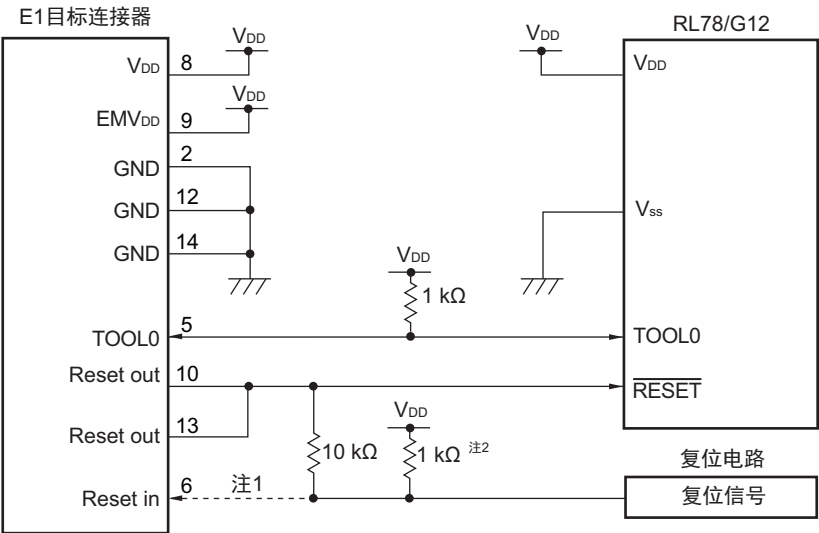


图 25-3 与 E1 片上调试仿真器的连接例子（30 引脚产品）



注 1. 在串行编程时，虚线部分不需要连接。  
2. 如果目标系统的复位电路没有缓冲器而只通过电阻或者电容器生成复位信号，就不需要此上拉电阻。

注意 这是假设复位信号的输出为 N 沟道漏极开路缓冲器（输出电阻不大于 100Ω）的电路例子。

## 25.2 片上调试安全 ID

为了防止他人读取存储器的内容，RL78 微控制器在闪存的 000C3H 中提供了片上调试运行控制位（参照“第 23 章 选项字节”），并且在 000C4H ~ 000CDH 中提供了片上调试安全 ID 设定区。

表 25-1 片上调试安全 ID

| 地址              | 片上调试安全 ID 码    |
|-----------------|----------------|
| 000C4H ~ 000CDH | 任意 10 字节的 ID 码 |

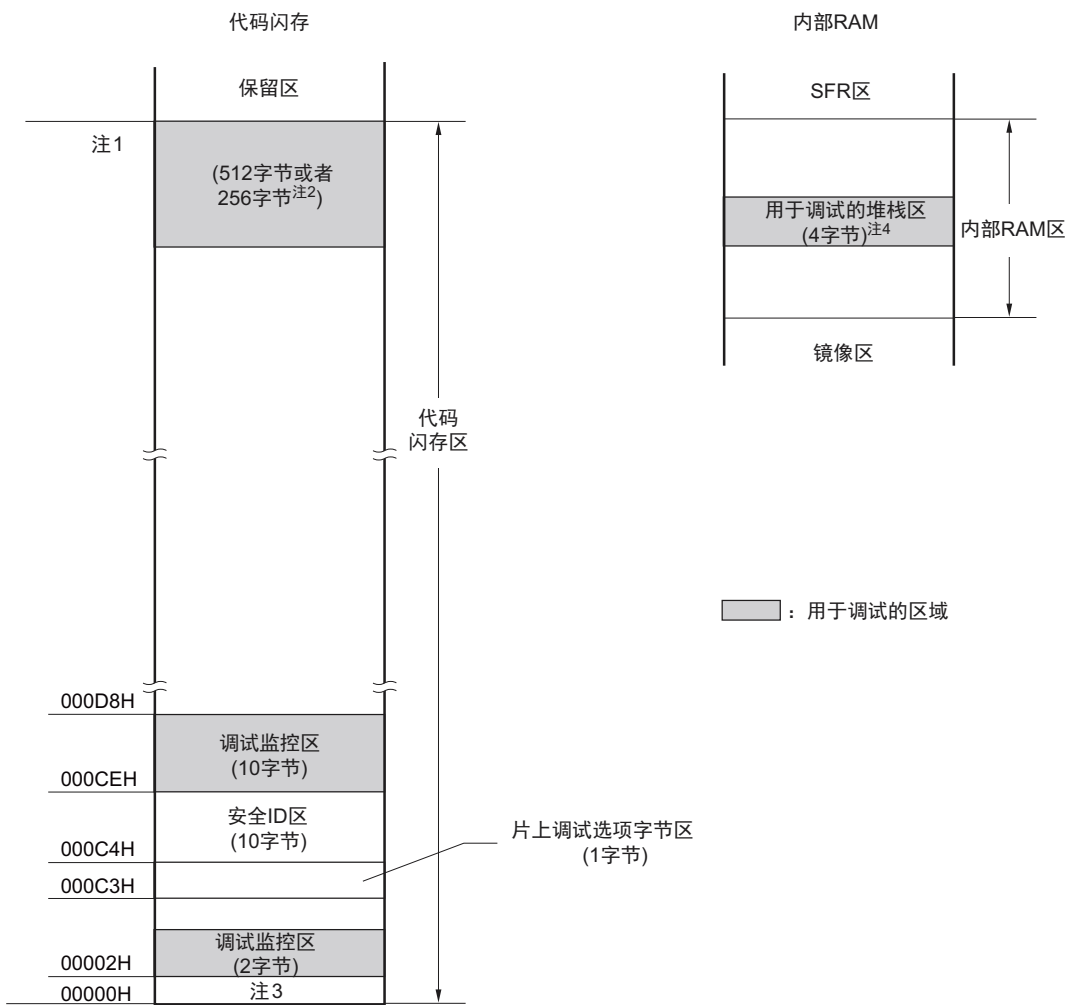
## 25.3 用户资源的确保

为了实现 RL78 微控制器与 E1 片上调试仿真器的通信和各种调试功能，需提前确保存储空间。当使用本公司的汇编程序和编译程序时，能通过链接程序的选项进行设定。

### (1) 存储空间的确保

图 25-4 的灰色部分表示的区域保存用于调试的监控程序，是不能保存用户程序或者数据的空间。要使用片上调试功能时，需要确保不使用此空间的区域，而且不能在用户程序中改写此空间。

图 25-4 保存调试监控程序的存储空间



注 1. 如下所示，地址因产品而不同。

| 产品名                        | 注 1 的地址 |
|----------------------------|---------|
| R5F10266、R5F10366          | 007FFH  |
| R5F10x67、R5F10x77、R5F10xA7 | 00FFFH  |
| R5F10x68、R5F10x78、R5F10xA8 | 01FFFH  |
| R5F10x69、R5F10x79、R5F10xA9 | 02FFFH  |
| R5F10x6A、R5F10x7A、R5F10xAA | 03FFFH  |

(x=2、3)

- 2. 在不使用实时 RAM 监控（RRM）功能和 Dynamic Memory Modification（DMM）功能时，为 256 字节。
- 3. 在调试时，复位向量被改写为监控程序的分配地址。
- 4. 此区域分配在堆栈区之后，因此用于调试的堆栈区地址随着堆栈的增减而变。即，对于使用的堆栈区，额外占用 4 字节。在自编程时，额外占用 12 字节。

## 第 26 章 十进制校正（BCD）电路

### 26.1 十进制校正电路的功能

能以 BCD 码（二进制编码的十进制）计算 BCD 码和 BCD 码相加减的结果。

在执行以 A 寄存器为操作数的加减运算指令后，通过加减 BCD 校正结果寄存器（BCDADJ）的值，计算十进制的校正运算结果。

### 26.2 十进制校正电路使用的寄存器

十进制校正电路使用以下的寄存器。

- BCD 校正结果寄存器（BCDADJ）

#### 26.2.1 BCD 校正结果寄存器（BCDADJ）

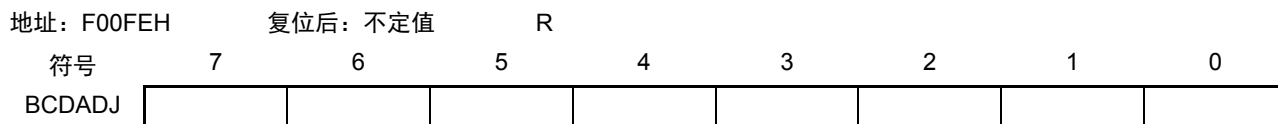
通过以 A 寄存器为操作数的加减运算指令，将用于计算 BCD 码加减运算结果的校正值保存到 BCDADJ 寄存器。

BCDADJ 寄存器的读取值因读时的 A 寄存器、CY 标志和 AC 标志的值而变。

通过 8 位存储器操作指令读 BCDADJ 寄存器。

在产生复位信号后，此寄存器的值变为不定值。

图 26-1 BCD 校正结果寄存器（BCDADJ）的格式



## 26.3 十进制校正电路的运行

十进制校正电路的基本运行如下所示。

### (1) 加法 以 BCD 码值计算 BCD 码值加上 BCD 码值的结果

- ① 将要相加的BCD码值（被加数）保存到A寄存器。
- ② 以二进制将A寄存器的值和第2个操作数（另一个要相加的BCD码值，加数）相加，二进制的运算结果保存在A寄存器，校正值保存在BCD校正结果寄存器（BCDADJ）。
- ③ 以二进制将A寄存器的值（二进制的加法运算结果）和BCDADJ寄存器（校正值）相加进行十进制校正运算，校正结果保存在A寄存器和CY标志。

**注意** BCDADJ寄存器的读取值因读时的A寄存器、CY标志和AC标志的值而变。因此，必须在②的指令后不执行其他指令而执行③的指令。要在允许中断的状态下进行BCD校正时，需要在中断函数中进行A寄存器的压栈和退栈。通过RETI指令恢复PSW（CY标志、AC标志）。

例子如下所示。

例 1 99+89=188

| 指令                 | A 寄存器 | CY 标志 | AC 标志 | BCDADJ 寄存器 |
|--------------------|-------|-------|-------|------------|
| MOV A, #99H ; ①    | 99H   | —     | —     | —          |
| ADD A, #89H ; ②    | 22H   | 1     | 1     | 66H        |
| ADD A, !BCDADJ ; ③ | 88H   | 1     | 0     | —          |

例 2 85+15=100

| 指令                 | A 寄存器 | CY 标志 | AC 标志 | BCDADJ 寄存器 |
|--------------------|-------|-------|-------|------------|
| MOV A, #85H ; ①    | 85H   | —     | —     | —          |
| ADD A, #15H ; ②    | 9AH   | 0     | 0     | 66H        |
| ADD A, !BCDADJ ; ③ | 00H   | 1     | 1     | —          |

例 3 80+80=160

| 指令                 | A 寄存器 | CY 标志 | AC 标志 | BCDADJ 寄存器 |
|--------------------|-------|-------|-------|------------|
| MOV A, #80H ; ①    | 80H   | —     | —     | —          |
| ADD A, #80H ; ②    | 00H   | 1     | 0     | 60H        |
| ADD A, !BCDADJ ; ③ | 60H   | 1     | 0     | —          |

(2) 减法 以 BCD 码值计算 BCD 码值减去 BCD 码值的结果

- ① 将要减去的BCD码值（被减数）保存到A寄存器。
- ② 以二进制将A寄存器的值减去第2个操作数（要减去的BCD码值，减数），二进制的运算结果保存在A寄存器，校正值保存在BCD校正结果寄存器（BCDADJ）。
- ③ 以二进制将A寄存器的值（二进制的减法运算结果）减去BCDADJ寄存器的值（校正值）进行十进制校正运算，校正结果保存在A寄存器和CY标志。

注意 BCDADJ寄存器的读取值因读时的A寄存器、CY标志和AC标志的值而变。因此，必须在②的指令后不执行其他指令而执行③的指令。要在允许中断的状态下进行BCD校正时，需要在中断函数中进行A寄存器的压栈和退栈。通过RETI指令恢复PSW（CY标志、AC标志）。

例子如下所示。

例        91-52=39

| 指令  |    |         |     | A 寄存器 | CY 标志 | AC 标志 | BCDADJ 寄存器 |
|-----|----|---------|-----|-------|-------|-------|------------|
| MOV | A, | #91H    | ; ① | 91H   | —     | —     | —          |
| SUB | A, | #52H    | ; ② | 3FH   | 0     | 1     | 06H        |
| SUB | A, | !BCDADJ | ; ③ | 39H   | 0     | 0     | —          |

## 第 27 章 指令集的概要

RL78 单片机的指令集表示在一览表中。有关各指令的详细动作和机器码（指令码），请参照《RL78 family User's Manual: Software》（R01US0015）。

### 27.1 凡例

#### 27.1.1 操作数的表现形式和记述方法

根据指令操作数的表现形式所对应的记述方法，在各指令的操作数栏中记述了操作数（详细内容请参照汇编程序规格）。当在记述方法中存在多个内容时，选择其中一个。大写字母以及 #、!、!!、\$、\$!、[] 和 ES: 的符号为关键字，应按照原样记述。符号的说明如下：

- #: 指定立即数。
- !: 指定 16 位绝对地址。
- !!: 指定 20 位绝对地址。
- \$: 指定 8 位相对地址。
- \$!: 指定 16 位相对地址。
- []: 指定间接地址。
- ES:: 指定扩展地址。

对于立即数，记述适当的数值或者标号。在使用标号时，必须记述 #、!、!!、\$、\$!、[] 和 ES: 的符号。

对于操作数的寄存器记述形式 r 和 rp，能使用功能名（X、A、C 等）或者绝对名（表 27-1 中括号内的名称，如 R0、R1、R2 等）进行记述。

表 27-1 操作数的表现形式和记述方法

| 表现形式   | 记述方法                                                   |
|--------|--------------------------------------------------------|
| r      | X(R0)、A(R1)、C(R2)、B(R3)、E(R4)、D(R5)、L(R6)、H(R7)        |
| rp     | AX(RP0)、BC(RP1)、DE(RP2)、HL(RP3)                        |
| sfr    | 特殊功能寄存器的符号（SFR 符号）FFF00H ~ FFFFFH                      |
| sfrp   | 特殊功能寄存器的符号（可进行 16 位操作的 SFR 符号，只限于偶数地址注）FFF00H ~ FFFFFH |
| saddr  | FFE20H ~ FFF1FH 立即数或者标号                                |
| saddrp | FFE20H ~ FFF1FH 立即数或者标号（只限于偶数地址注）                      |
| addr20 | 00000H ~ FFFFFH 立即数或者标号                                |
| addr16 | 0000H ~ FFFFH 立即数或者标号（在起始处自动附加“F”；16 位数据时，只限于偶数地址注）    |
| addr5  | 0080H ~ 00BFH 立即数或者标号（指定 bit5 ~ 1。只限于偶数地址注）            |
| word   | 16 位立即数或者标号                                            |
| byte   | 8 位立即数或者标号                                             |
| bit    | 3 位立即数或者标号                                             |
| RBn    | RB0 ~ RB3                                              |

注 当指定奇数地址时，bit0 为“0”。

备注 能用符号将特殊功能寄存器记述为操作数 sfr。有关特殊功能寄存器的符号，请参照“表 3-6 SFR 一览表”。

能用符号将扩展特殊功能寄存器记述为操作数 laddr16。有关扩展特殊功能寄存器的符号，请参照“表 3-7 扩展 SFR（2nd SFR）一览表”。



### 27.1.2 操作栏的说明

在各指令的操作栏中，用以下符号表示指令执行时的动作。

表 27-2 操作栏的符号

| 符号                    | 功能                                                               |
|-----------------------|------------------------------------------------------------------|
| A                     | A 寄存器：8 位累加器                                                     |
| X                     | X 寄存器                                                            |
| B                     | B 寄存器                                                            |
| C                     | C 寄存器                                                            |
| D                     | D 寄存器                                                            |
| E                     | E 寄存器                                                            |
| H                     | H 寄存器                                                            |
| L                     | L 寄存器                                                            |
| ES                    | ES 寄存器                                                           |
| CS                    | CS 寄存器                                                           |
| AX                    | AX 寄存器对：16 位累加器                                                  |
| BC                    | BC 寄存器对                                                          |
| DE                    | DE 寄存器对                                                          |
| HL                    | HL 寄存器对                                                          |
| PC                    | 程序计数器                                                            |
| SP                    | 堆栈指针                                                             |
| PSW                   | 程序状态字                                                            |
| CY                    | 进位标志                                                             |
| AC                    | 辅助进位标志                                                           |
| Z                     | 零标志                                                              |
| RBS                   | 寄存器组选择标志                                                         |
| IE                    | 中断请求允许标志                                                         |
| ()                    | () 内的地址或者寄存器的内容所示的存储器内容                                          |
| $X_H$ 、 $X_L$         | 16 位寄存器： $X_H$ = 高 8 位、 $X_L$ = 低 8 位                            |
| $X_S$ 、 $X_H$ 、 $X_L$ | 20 位寄存器： $X_S$ (bit19 ~ 16)、 $X_H$ (bit15 ~ 8)、 $X_L$ (bit7 ~ 0) |
| $\wedge$              | 逻辑与 (AND)                                                        |
| $\vee$                | 逻辑或者 (OR)                                                        |
| $\nabla$              | 异或 (exclusive OR)                                                |
| —                     | 数据取反                                                             |
| addr5                 | 16 位立即数 (只限于偶数地址 0080H ~ 00BFH)                                  |
| addr16                | 16 位立即数                                                          |
| addr20                | 20 位立即数                                                          |
| jdisp8                | 带符号的 8 位数据 (位移量)                                                 |
| jdisp16               | 带符号的 16 位数据 (位移量)                                                |

27.1.3 标志栏的说明

在各指令的标志栏中，用以下符号表示指令执行时的标志值变化。

表 27-3 标志栏的符号

| 符号      | 标志的变化       |
|---------|-------------|
| (Blank) | 无变化。        |
| 0       | 清“0”。       |
| 1       | 置“1”。       |
| ×       | 根据结果置位或者复位。 |
| R       | 恢复以前保存的值。   |

27.1.4 PREFIX 指令

ES: 所示的指令以 PREFIX 指令码为前缀，将能存取的数据区从 F0000H ~ FFFFFH 的 64K 字节空间扩展为附加 ES 寄存器值的 00000H ~ FFFFFH 的 1M 字节空间。通过将 PREFIX 指令码置于对象指令的前头，只有紧接在 PREFIX 指令码后的 1 条指令作为附加 ES 寄存器值的地址被执行。

在 PREFIX 指令码和紧随其后的 1 条指令之间，不接受中断或者 DMA 传送。

表 27-4 PREFIX 指令码的使用例子

| 指令                    | 指令码 |         |         |       |       |
|-----------------------|-----|---------|---------|-------|-------|
|                       | 1   | 2       | 3       | 4     | 5     |
| MOV !addr16, #byte    | CFH | !addr16 |         | #byte | —     |
| MOV ES:!addr16, #byte | 11H | CFH     | !addr16 |       | #byte |
| MOV A, [HL]           | 8BH | —       | —       | —     | —     |
| MOV A, ES:[HL]        | 11H | 8BH     | —       | —     | —     |

注意 在执行 PREFIX 指令前，必须事先通过 MOV ES, A 等设定 ES 寄存器的值。

## 27.2 操作一览表

表 27-5 操作一览表 (1/17)

| 指令集                     | 助记符 | 操作数                 | 字节 | 时钟  |     | 操作                   | 标志 |    |    |
|-------------------------|-----|---------------------|----|-----|-----|----------------------|----|----|----|
|                         |     |                     |    | 注 1 | 注 2 |                      | Z  | AC | CY |
| 8 位<br>数<br>据<br>传<br>送 | MOV | r, #byte            | 2  | 1   | —   | r←byte               |    |    |    |
|                         |     | PSW, #byte          | 3  | 3   | —   | PSW←byte             | ×  | ×  | ×  |
|                         |     | CS, #byte           | 3  | 1   | —   | CS←byte              |    |    |    |
|                         |     | ES, #byte           | 2  | 1   | —   | ES←byte              |    |    |    |
|                         |     | !addr16, #byte      | 4  | 1   | —   | (addr16)←byte        |    |    |    |
|                         |     | ES:!addr16, #byte   | 5  | 2   | —   | (ES, addr16)←byte    |    |    |    |
|                         |     | saddr, #byte        | 3  | 1   | —   | (saddr)←byte         |    |    |    |
|                         |     | sfr, #byte          | 3  | 1   | —   | sfr←byte             |    |    |    |
|                         |     | [DE+byte], #byte    | 3  | 1   | —   | (DE+byte)←byte       |    |    |    |
|                         |     | ES:[DE+byte], #byte | 4  | 2   | —   | ((ES, DE)+byte)←byte |    |    |    |
|                         |     | [HL+byte], #byte    | 3  | 1   | —   | (HL+byte)←byte       |    |    |    |
|                         |     | ES:[HL+byte], #byte | 4  | 2   | —   | ((ES, HL)+byte)←byte |    |    |    |
|                         |     | [SP+byte], #byte    | 3  | 1   | —   | (SP+byte)←byte       |    |    |    |
|                         |     | word[B], #byte      | 4  | 1   | —   | (B+word)←byte        |    |    |    |
|                         |     | ES:word[B], #byte   | 5  | 2   | —   | ((ES, B)+word)←byte  |    |    |    |
|                         |     | word[C], #byte      | 4  | 1   | —   | (C+word)←byte        |    |    |    |
|                         |     | ES:word[C], #byte   | 5  | 2   | —   | ((ES, C)+word)←byte  |    |    |    |
|                         |     | word[BC], #byte     | 4  | 1   | —   | (BC+word)←byte       |    |    |    |
|                         |     | ES:word[BC], #byte  | 5  | 2   | —   | ((ES, BC)+word)←byte |    |    |    |
|                         |     | A, r 注 3            | 1  | 1   | —   | A←r                  |    |    |    |
|                         |     | r, A 注 3            | 1  | 1   | —   | r←A                  |    |    |    |
|                         |     | A, PSW              | 2  | 1   | —   | A←PSW                |    |    |    |
|                         |     | PSW, A              | 2  | 3   | —   | PSW←A                | ×  | ×  | ×  |
|                         |     | A, CS               | 2  | 1   | —   | A←CS                 |    |    |    |
|                         |     | CS, A               | 2  | 1   | —   | CS←A                 |    |    |    |
|                         |     | A, ES               | 2  | 1   | —   | A←ES                 |    |    |    |
|                         |     | ES, A               | 2  | 1   | —   | ES←A                 |    |    |    |
|                         |     | A, !addr16          | 3  | 1   | 4   | A←(addr16)           |    |    |    |
|                         |     | A, ES:!addr16       | 4  | 2   | 5   | A←(ES, addr16)       |    |    |    |
|                         |     | !addr16, A          | 3  | 1   | —   | (addr16)←A           |    |    |    |
|                         |     | ES:!addr16, A       | 4  | 2   | —   | (ES, addr16)←A       |    |    |    |
|                         |     | A, saddr            | 2  | 1   | —   | A←(saddr)            |    |    |    |
|                         |     | saddr, A            | 2  | 1   | —   | (saddr)←A            |    |    |    |

注 1. 这是存取内部 RAM 区、SFR 区或者扩展 SFR 区时或者不存取数据时的 CPU 时钟 ( $f_{CLK}$ ) 数。

2. 这是存取代码闪存区以及以 8 位指令存取数据闪存区时的 CPU 时钟 ( $f_{CLK}$ ) 数。

3. r=A 除外。

备注 时钟数是在内部 ROM (闪存) 区有程序的情况。当从内部 RAM 区取指令时, 最大为 2 倍 +3 个时钟。

表 27-5 操作一览表 (2/17)

| 指令集                     | 助记符 | 操作数             | 字节 | 时钟  |     | 操作                             | 标志 |    |    |
|-------------------------|-----|-----------------|----|-----|-----|--------------------------------|----|----|----|
|                         |     |                 |    | 注 1 | 注 2 |                                | Z  | AC | CY |
| 8 位<br>数<br>据<br>传<br>送 | MOV | A, sfr          | 2  | 1   | —   | $A \leftarrow \text{sfr}$      |    |    |    |
|                         |     | sfr, A          | 2  | 1   | —   | $\text{sfr} \leftarrow A$      |    |    |    |
|                         |     | A, [DE]         | 1  | 1   | 4   | $A \leftarrow (DE)$            |    |    |    |
|                         |     | [DE], A         | 1  | 1   | —   | $(DE) \leftarrow A$            |    |    |    |
|                         |     | A, ES:[DE]      | 2  | 2   | 5   | $A \leftarrow (ES, DE)$        |    |    |    |
|                         |     | ES:[DE], A      | 2  | 2   | —   | $(ES, DE) \leftarrow A$        |    |    |    |
|                         |     | A, [HL]         | 1  | 1   | 4   | $A \leftarrow (HL)$            |    |    |    |
|                         |     | [HL], A         | 1  | 1   | —   | $(HL) \leftarrow A$            |    |    |    |
|                         |     | A, ES:[HL]      | 2  | 2   | 5   | $A \leftarrow (ES, HL)$        |    |    |    |
|                         |     | ES:[HL], A      | 2  | 2   | —   | $(ES, HL) \leftarrow A$        |    |    |    |
|                         |     | A, [DE+byte]    | 2  | 1   | 4   | $A \leftarrow (DE+byte)$       |    |    |    |
|                         |     | [DE+byte], A    | 2  | 1   | —   | $(DE+byte) \leftarrow A$       |    |    |    |
|                         |     | A, ES:[DE+byte] | 3  | 2   | 5   | $A \leftarrow ((ES, DE)+byte)$ |    |    |    |
|                         |     | ES:[DE+byte], A | 3  | 2   | —   | $((ES, DE)+byte) \leftarrow A$ |    |    |    |
|                         |     | A, [HL+byte]    | 2  | 1   | 4   | $A \leftarrow (HL+byte)$       |    |    |    |
|                         |     | [HL+byte], A    | 2  | 1   | —   | $(HL+byte) \leftarrow A$       |    |    |    |
|                         |     | A, ES:[HL+byte] | 3  | 2   | 5   | $A \leftarrow ((ES, HL)+byte)$ |    |    |    |
|                         |     | ES:[HL+byte], A | 3  | 2   | —   | $((ES, HL)+byte) \leftarrow A$ |    |    |    |
|                         |     | A, [SP+byte]    | 2  | 1   | —   | $A \leftarrow (SP+byte)$       |    |    |    |
|                         |     | [SP+byte], A    | 2  | 1   | —   | $(SP+byte) \leftarrow A$       |    |    |    |
|                         |     | A, word[B]      | 3  | 1   | 4   | $A \leftarrow (B+word)$        |    |    |    |
|                         |     | word[B], A      | 3  | 1   | —   | $(B+word) \leftarrow A$        |    |    |    |
|                         |     | A, ES:word[B]   | 4  | 2   | 5   | $A \leftarrow ((ES, B)+word)$  |    |    |    |
|                         |     | ES:word[B], A   | 4  | 2   | —   | $((ES, B)+word) \leftarrow A$  |    |    |    |
|                         |     | A, word[C]      | 3  | 1   | 4   | $A \leftarrow (C+word)$        |    |    |    |
|                         |     | word[C], A      | 3  | 1   | —   | $(C+word) \leftarrow A$        |    |    |    |
|                         |     | A, ES:word[C]   | 4  | 2   | 5   | $A \leftarrow ((ES, C)+word)$  |    |    |    |
|                         |     | ES:word[C], A   | 4  | 2   | —   | $((ES, C)+word) \leftarrow A$  |    |    |    |
|                         |     | A, word[BC]     | 3  | 1   | 4   | $A \leftarrow (BC+word)$       |    |    |    |
|                         |     | word[BC], A     | 3  | 1   | —   | $(BC+word) \leftarrow A$       |    |    |    |
|                         |     | A, ES:word[BC]  | 4  | 2   | 5   | $A \leftarrow ((ES, BC)+word)$ |    |    |    |
|                         |     | ES:word[BC], A  | 4  | 2   | —   | $((ES, BC)+word) \leftarrow A$ |    |    |    |

注 1. 这是存取内部 RAM 区、SFR 区或者扩展 SFR 区时或者不存取数据时的 CPU 时钟 ( $f_{CLK}$ ) 数。

2. 这是存取代码闪存区以及以 8 位指令存取数据闪存区时的 CPU 时钟 ( $f_{CLK}$ ) 数。

备注 时钟数是在内部 ROM (闪存) 区有程序的情况。当从内部 RAM 区取指令时, 最大为 2 倍 +3 个时钟。

表 27-5 操作一览表 (3/17)

| 指令集                     | 助记符 | 操作数             | 字节                       | 时钟  |     | 操作                                  | 标志 |    |    |
|-------------------------|-----|-----------------|--------------------------|-----|-----|-------------------------------------|----|----|----|
|                         |     |                 |                          | 注 1 | 注 2 |                                     | Z  | AC | CY |
| 8 位<br>数<br>据<br>传<br>送 | MOV | A, [HL+B]       | 2                        | 1   | 4   | $A \leftarrow (HL+B)$               |    |    |    |
|                         |     | [HL+B], A       | 2                        | 1   | —   | $(HL+B) \leftarrow A$               |    |    |    |
|                         |     | A, ES:[HL+B]    | 3                        | 2   | 5   | $A \leftarrow ((ES, HL)+B)$         |    |    |    |
|                         |     | ES:[HL+B], A    | 3                        | 2   | —   | $((ES, HL)+B) \leftarrow A$         |    |    |    |
|                         |     | A, [HL+C]       | 2                        | 1   | 4   | $A \leftarrow (HL+C)$               |    |    |    |
|                         |     | [HL+C], A       | 2                        | 1   | —   | $(HL+C) \leftarrow A$               |    |    |    |
|                         |     | A, ES:[HL+C]    | 3                        | 2   | 5   | $A \leftarrow ((ES, HL)+C)$         |    |    |    |
|                         |     | ES:[HL+C], A    | 3                        | 2   | —   | $((ES, HL)+C) \leftarrow A$         |    |    |    |
|                         |     | X, !addr16      | 3                        | 1   | 4   | $X \leftarrow (addr16)$             |    |    |    |
|                         |     | X, ES:!addr16   | 4                        | 2   | 5   | $X \leftarrow (ES, addr16)$         |    |    |    |
|                         |     | X, saddr        | 2                        | 1   | —   | $X \leftarrow (saddr)$              |    |    |    |
|                         |     | B, !addr16      | 3                        | 1   | 4   | $B \leftarrow (addr16)$             |    |    |    |
|                         |     | B, ES:!addr16   | 4                        | 2   | 5   | $B \leftarrow (ES, addr16)$         |    |    |    |
|                         |     | B, saddr        | 2                        | 1   | —   | $B \leftarrow (saddr)$              |    |    |    |
|                         |     | C, !addr16      | 3                        | 1   | 4   | $C \leftarrow (addr16)$             |    |    |    |
|                         |     | C, ES:!addr16   | 4                        | 2   | 5   | $C \leftarrow (ES, addr16)$         |    |    |    |
|                         |     | C, saddr        | 2                        | 1   | —   | $C \leftarrow (saddr)$              |    |    |    |
|                         |     | ES, saddr       | 3                        | 1   | —   | $ES \leftarrow (saddr)$             |    |    |    |
|                         | XCH | A, r 注 3        | 1 (r=X)<br>2 (r=X<br>以外) | 1   | —   | $A \leftrightarrow r$               |    |    |    |
|                         |     | A, !addr16      | 4                        | 2   | —   | $A \leftrightarrow (addr16)$        |    |    |    |
|                         |     | A, ES:!addr16   | 5                        | 3   | —   | $A \leftrightarrow (ES, addr16)$    |    |    |    |
|                         |     | A, saddr        | 3                        | 2   | —   | $A \leftrightarrow (saddr)$         |    |    |    |
|                         |     | A, sfr          | 3                        | 2   | —   | $A \leftrightarrow sfr$             |    |    |    |
|                         |     | A, [DE]         | 2                        | 2   | —   | $A \leftrightarrow (DE)$            |    |    |    |
|                         |     | A, ES:[DE]      | 3                        | 3   | —   | $A \leftrightarrow (ES, DE)$        |    |    |    |
|                         |     | A, [HL]         | 2                        | 2   | —   | $A \leftrightarrow (HL)$            |    |    |    |
|                         |     | A, ES:[HL]      | 3                        | 3   | —   | $A \leftrightarrow (ES, HL)$        |    |    |    |
|                         |     | A, [DE+byte]    | 3                        | 2   | —   | $A \leftrightarrow (DE+byte)$       |    |    |    |
|                         |     | A, ES:[DE+byte] | 4                        | 3   | —   | $A \leftrightarrow ((ES, DE)+byte)$ |    |    |    |
|                         |     | A, [HL+byte]    | 3                        | 2   | —   | $A \leftrightarrow (HL+byte)$       |    |    |    |
|                         |     | A, ES:[HL+byte] | 4                        | 3   | —   | $A \leftrightarrow ((ES, HL)+byte)$ |    |    |    |

- 注 1. 这是存取内部 RAM 区、SFR 区或者扩展 SFR 区时或者不存取数据时的 CPU 时钟 ( $f_{CLK}$ ) 数。
2. 这是存取代码闪存区以及以 8 位指令存取数据闪存区时的 CPU 时钟 ( $f_{CLK}$ ) 数。
3. r=A 除外。

备注 时钟数是在内部 ROM (闪存) 区有程序的情况。当从内部 RAM 区取指令时, 最大为 2 倍 +3 个时钟。

表 27-5 操作一览表 (4/17)

| 指令集      | 助记符  | 操作数             | 字节 | 时钟  |     | 操作                               | 标志 |    |    |
|----------|------|-----------------|----|-----|-----|----------------------------------|----|----|----|
|          |      |                 |    | 注 1 | 注 2 |                                  | Z  | AC | CY |
| 8 位数据传送  | XCH  | A, [HL+B]       | 2  | 2   | —   | $A \leftrightarrow (HL+B)$       |    |    |    |
|          |      | A, ES:[HL+B]    | 3  | 3   | —   | $A \leftrightarrow ((ES, HL)+B)$ |    |    |    |
|          |      | A, [HL+C]       | 2  | 2   | —   | $A \leftrightarrow (HL+C)$       |    |    |    |
|          |      | A, ES:[HL+C]    | 3  | 3   | —   | $A \leftrightarrow ((ES, HL)+C)$ |    |    |    |
|          | ONEB | A               | 1  | 1   | —   | $A \leftarrow 01H$               |    |    |    |
|          |      | X               | 1  | 1   | —   | $X \leftarrow 01H$               |    |    |    |
|          |      | B               | 1  | 1   | —   | $B \leftarrow 01H$               |    |    |    |
|          |      | C               | 1  | 1   | —   | $C \leftarrow 01H$               |    |    |    |
|          |      | !addr16         | 3  | 1   | —   | $(addr16) \leftarrow 01H$        |    |    |    |
|          |      | ES:!addr16      | 4  | 2   | —   | $(ES, addr16) \leftarrow 01H$    |    |    |    |
|          |      | saddr           | 2  | 1   | —   | $(saddr) \leftarrow 01H$         |    |    |    |
|          | CLRB | A               | 1  | 1   | —   | $A \leftarrow 00H$               |    |    |    |
|          |      | X               | 1  | 1   | —   | $X \leftarrow 00H$               |    |    |    |
|          |      | B               | 1  | 1   | —   | $B \leftarrow 00H$               |    |    |    |
|          |      | C               | 1  | 1   | —   | $C \leftarrow 00H$               |    |    |    |
|          |      | !addr16         | 3  | 1   | —   | $(addr16) \leftarrow 00H$        |    |    |    |
|          |      | ES:!addr16      | 4  | 2   | —   | $(ES, addr16) \leftarrow 00H$    |    |    |    |
|          |      | saddr           | 2  | 1   | —   | $(saddr) \leftarrow 00H$         |    |    |    |
|          | MOVS | [HL+byte], X    | 3  | 1   | —   | $(HL+byte) \leftarrow X$         | ×  |    | ×  |
|          |      | ES:[HL+byte], X | 4  | 2   | —   | $(ES, HL+byte) \leftarrow X$     | ×  |    | ×  |
| 16 位数据传送 | MOVW | rp, #word       | 3  | 1   | —   | $rp \leftarrow word$             |    |    |    |
|          |      | saddrp, #word   | 4  | 1   | —   | $(saddrp) \leftarrow word$       |    |    |    |
|          |      | sfrp, #word     | 4  | 1   | —   | $sfrp \leftarrow word$           |    |    |    |
|          |      | AX, rp 注 3      | 1  | 1   | —   | $AX \leftarrow rp$               |    |    |    |
|          |      | rp, AX 注 3      | 1  | 1   | —   | $rp \leftarrow AX$               |    |    |    |
|          |      | AX, !addr16     | 3  | 1   | 4   | $AX \leftarrow (addr16)$         |    |    |    |
|          |      | !addr16, AX     | 3  | 1   | —   | $(addr16) \leftarrow AX$         |    |    |    |
|          |      | AX, ES:!addr16  | 4  | 2   | 5   | $AX \leftarrow (ES, addr16)$     |    |    |    |
|          |      | ES:!addr16, AX  | 4  | 2   | —   | $(ES, addr16) \leftarrow AX$     |    |    |    |
|          |      | AX, saddrp      | 2  | 1   | —   | $AX \leftarrow (saddrp)$         |    |    |    |
|          |      | saddrp, AX      | 2  | 1   | —   | $(saddrp) \leftarrow AX$         |    |    |    |
|          |      | AX, sfrp        | 2  | 1   | —   | $AX \leftarrow sfrp$             |    |    |    |
|          |      | sfrp, AX        | 2  | 1   | —   | $sfrp \leftarrow AX$             |    |    |    |

注 1. 这是存取内部 RAM 区、SFR 区或者扩展 SFR 区时或者不存取数据时的 CPU 时钟 ( $f_{CLK}$ ) 数。

2. 这是存取代码闪存区以及以 8 位指令存取数据闪存区时的 CPU 时钟 ( $f_{CLK}$ ) 数。

3. rp=AX 除外。

备注 时钟数是在内部 ROM (闪存) 区有程序的情况。当从内部 RAM 区取指令时, 最大为 2 倍 +3 个时钟。

表 27-5 操作一览表 (5/17)

| 指令集                      | 助记符  | 操作数              | 字节 | 时钟  |     | 操作                 | 标志 |    |    |
|--------------------------|------|------------------|----|-----|-----|--------------------|----|----|----|
|                          |      |                  |    | 注 1 | 注 2 |                    | Z  | AC | CY |
| 16 位<br>数<br>据<br>传<br>送 | MOVW | AX, [DE]         | 1  | 1   | 4   | AX←(DE)            |    |    |    |
|                          |      | [DE], AX         | 1  | 1   | —   | (DE)←AX            |    |    |    |
|                          |      | AX, ES:[DE]      | 2  | 2   | 5   | AX←(ES, DE)        |    |    |    |
|                          |      | ES:[DE], AX      | 2  | 2   | —   | (ES, DE)←AX        |    |    |    |
|                          |      | AX, [HL]         | 1  | 1   | 4   | AX←(HL)            |    |    |    |
|                          |      | [HL], AX         | 1  | 1   | —   | (HL)←AX            |    |    |    |
|                          |      | AX, ES:[HL]      | 2  | 2   | 5   | AX←(ES, HL)        |    |    |    |
|                          |      | ES:[HL], AX      | 2  | 2   | —   | (ES, HL)←AX        |    |    |    |
|                          |      | AX, [DE+byte]    | 2  | 1   | 4   | AX←(DE+byte)       |    |    |    |
|                          |      | [DE+byte], AX    | 2  | 1   | —   | (DE+byte)←AX       |    |    |    |
|                          |      | AX, ES:[DE+byte] | 3  | 2   | 5   | AX←((ES, DE)+byte) |    |    |    |
|                          |      | ES:[DE+byte], AX | 3  | 2   | —   | ((ES, DE)+byte)←AX |    |    |    |
|                          |      | AX, [HL+byte]    | 2  | 1   | 4   | AX←(HL+byte)       |    |    |    |
|                          |      | [HL+byte], AX    | 2  | 1   | —   | (HL+byte)←AX       |    |    |    |
|                          |      | AX, ES:[HL+byte] | 3  | 2   | 5   | AX←((ES, HL)+byte) |    |    |    |
|                          |      | ES:[HL+byte], AX | 3  | 2   | —   | ((ES, HL)+byte)←AX |    |    |    |
|                          |      | AX, [SP+byte]    | 2  | 1   | —   | AX←(SP+byte)       |    |    |    |
|                          |      | [SP+byte], AX    | 2  | 1   | —   | (SP+byte)←AX       |    |    |    |
|                          |      | AX, word[B]      | 3  | 1   | 4   | AX←(B+word)        |    |    |    |
|                          |      | word[B], AX      | 3  | 1   | —   | (B+word)←AX        |    |    |    |
|                          |      | AX, ES:word[B]   | 4  | 2   | 5   | AX←((ES, B)+word)  |    |    |    |
|                          |      | ES:word[B], AX   | 4  | 2   | —   | ((ES, B)+word)←AX  |    |    |    |
|                          |      | AX, word[C]      | 3  | 1   | 4   | AX←(C+word)        |    |    |    |
|                          |      | word[C], AX      | 3  | 1   | —   | (C+word)←AX        |    |    |    |
|                          |      | AX, ES:word[C]   | 4  | 2   | 5   | AX←((ES, C)+word)  |    |    |    |
|                          |      | ES:word[C], AX   | 4  | 2   | —   | ((ES, C)+word)←AX  |    |    |    |
|                          |      | AX, word[BC]     | 3  | 1   | 4   | AX←(BC+word)       |    |    |    |
|                          |      | word[BC], AX     | 3  | 1   | —   | (BC+word)←AX       |    |    |    |
|                          |      | AX, ES:word[BC]  | 4  | 2   | 5   | AX←((ES, BC)+word) |    |    |    |
|                          |      | ES:word[BC], AX  | 4  | 2   | —   | ((ES, BC)+word)←AX |    |    |    |

注 1. 这是存取内部 RAM 区、SFR 区或者扩展 SFR 区时或者不存取数据时的 CPU 时钟 ( $f_{CLK}$ ) 数。

2. 这是存取代码闪存区以及以 8 位指令存取数据闪存区时的 CPU 时钟 ( $f_{CLK}$ ) 数。

备注 时钟数是在内部 ROM (闪存) 区有程序的情况。当从内部 RAM 区取指令时, 最大为 2 倍 +3 个时钟。

表 27-5 操作一览表 (6/17)

| 指令集                      | 助记符  | 操作数             | 字节 | 时钟  |     | 操作                       | 标志 |    |    |
|--------------------------|------|-----------------|----|-----|-----|--------------------------|----|----|----|
|                          |      |                 |    | 注 1 | 注 2 |                          | Z  | AC | CY |
| 16 位<br>数<br>据<br>传<br>送 | MOVW | BC, !addr16     | 3  | 1   | 4   | BC←(addr16)              |    |    |    |
|                          |      | BC, ES:!addr16  | 4  | 2   | 5   | BC←(ES, addr16)          |    |    |    |
|                          |      | DE, !addr16     | 3  | 1   | 4   | DE←(addr16)              |    |    |    |
|                          |      | DE, ES:!addr16  | 4  | 2   | 5   | DE←(ES, addr16)          |    |    |    |
|                          |      | HL, !addr16     | 3  | 1   | 4   | HL←(addr16)              |    |    |    |
|                          |      | HL, ES:!addr16  | 4  | 2   | 5   | HL←(ES, addr16)          |    |    |    |
|                          |      | BC, saddrp      | 2  | 1   | —   | BC←(saddrp)              |    |    |    |
|                          |      | DE, saddrp      | 2  | 1   | —   | DE←(saddrp)              |    |    |    |
|                          |      | HL, saddrp      | 2  | 1   | —   | HL←(saddrp)              |    |    |    |
|                          | XCHW | AX, rp 注 3      | 1  | 1   | —   | AX↔rp                    |    |    |    |
|                          | ONEW | AX              | 1  | 1   | —   | AX←0001H                 |    |    |    |
|                          |      | BC              | 1  | 1   | —   | BC←0001H                 |    |    |    |
|                          | CLRW | AX              | 1  | 1   | —   | AX←0000H                 |    |    |    |
|                          |      | BC              | 1  | 1   | —   | BC←0000H                 |    |    |    |
| 8 位<br>运<br>算            | ADD  | A, #byte        | 2  | 1   | —   | A, CY←A+byte             | ×  | ×  | ×  |
|                          |      | saddr, #byte    | 3  | 2   | —   | (saddr), CY←(saddr)+byte | ×  | ×  | ×  |
|                          |      | A, r 注 4        | 2  | 1   | —   | A, CY←A+r                | ×  | ×  | ×  |
|                          |      | r, A            | 2  | 1   | —   | r, CY←r+A                | ×  | ×  | ×  |
|                          |      | A, !addr16      | 3  | 1   | 4   | A, CY←A+(addr16)         | ×  | ×  | ×  |
|                          |      | A, ES:!addr16   | 4  | 2   | 5   | A, CY←A+(ES, addr16)     | ×  | ×  | ×  |
|                          |      | A, saddr        | 2  | 1   | —   | A, CY←A+(saddr)          | ×  | ×  | ×  |
|                          |      | A, [HL]         | 1  | 1   | 4   | A, CY←A+(HL)             | ×  | ×  | ×  |
|                          |      | A, ES:[HL]      | 2  | 2   | 5   | A, CY←A+(ES, HL)         | ×  | ×  | ×  |
|                          |      | A, [HL+byte]    | 2  | 1   | 4   | A, CY←A+(HL+byte)        | ×  | ×  | ×  |
|                          |      | A, ES:[HL+byte] | 3  | 2   | 5   | A, CY←A+((ES, HL)+byte)  | ×  | ×  | ×  |
|                          |      | A, [HL+B]       | 2  | 1   | 4   | A, CY←A+(HL+B)           | ×  | ×  | ×  |
|                          |      | A, ES:[HL+B]    | 3  | 2   | 5   | A, CY←A+((ES, HL)+B)     | ×  | ×  | ×  |
|                          |      | A, [HL+C]       | 2  | 1   | 4   | A, CY←A+(HL+C)           | ×  | ×  | ×  |
|                          |      | A, ES:[HL+C]    | 3  | 2   | 5   | A, CY←A+((ES, HL)+C)     | ×  | ×  | ×  |

注 1. 这是存取内部 RAM 区、SFR 区或者扩展 SFR 区时或者不存取数据时的 CPU 时钟 ( $f_{CLK}$ ) 数。

2. 这是存取代码闪存区以及以 8 位指令存取数据闪存区时的 CPU 时钟 ( $f_{CLK}$ ) 数。

3. rp=AX 除外。

4. r=A 除外。

备注 时钟数是在内部 ROM (闪存) 区有程序的情况。当从内部 RAM 区取指令时, 最大为 2 倍 +3 个时钟。



表 27-5 操作一览表 (7/17)

| 指令集   | 助记符  | 操作数             | 字节 | 时钟  |     | 操作                                                                 | 标志 |    |    |
|-------|------|-----------------|----|-----|-----|--------------------------------------------------------------------|----|----|----|
|       |      |                 |    | 注 1 | 注 2 |                                                                    | Z  | AC | CY |
| 8 位运算 | ADDC | A, #byte        | 2  | 1   | —   | $A, CY \leftarrow A + \text{byte} + CY$                            | ×  | ×  | ×  |
|       |      | saddr, #byte    | 3  | 2   | —   | $(\text{saddr}), CY \leftarrow (\text{saddr}) + \text{byte} + CY$  | ×  | ×  | ×  |
|       |      | A, r 注 3        | 2  | 1   | —   | $A, CY \leftarrow A + r + CY$                                      | ×  | ×  | ×  |
|       |      | r, A            | 2  | 1   | —   | $r, CY \leftarrow r + A + CY$                                      | ×  | ×  | ×  |
|       |      | A, !addr16      | 3  | 1   | 4   | $A, CY \leftarrow A + (\text{addr16}) + CY$                        | ×  | ×  | ×  |
|       |      | A, ES:!addr16   | 4  | 2   | 5   | $A, CY \leftarrow A + (\text{ES}, \text{addr16}) + CY$             | ×  | ×  | ×  |
|       |      | A, saddr        | 2  | 1   | —   | $A, CY \leftarrow A + (\text{saddr}) + CY$                         | ×  | ×  | ×  |
|       |      | A, [HL]         | 1  | 1   | 4   | $A, CY \leftarrow A + (\text{HL}) + CY$                            | ×  | ×  | ×  |
|       |      | A, ES:[HL]      | 2  | 2   | 5   | $A, CY \leftarrow A + (\text{ES}, \text{HL}) + CY$                 | ×  | ×  | ×  |
|       |      | A, [HL+byte]    | 2  | 1   | 4   | $A, CY \leftarrow A + (\text{HL} + \text{byte}) + CY$              | ×  | ×  | ×  |
|       |      | A, ES:[HL+byte] | 3  | 2   | 5   | $A, CY \leftarrow A + ((\text{ES}, \text{HL}) + \text{byte}) + CY$ | ×  | ×  | ×  |
|       |      | A, [HL+B]       | 2  | 1   | 4   | $A, CY \leftarrow A + (\text{HL} + B) + CY$                        | ×  | ×  | ×  |
|       |      | A, ES:[HL+B]    | 3  | 2   | 5   | $A, CY \leftarrow A + ((\text{ES}, \text{HL}) + B) + CY$           | ×  | ×  | ×  |
|       |      | A, [HL+C]       | 2  | 1   | 4   | $A, CY \leftarrow A + (\text{HL} + C) + CY$                        | ×  | ×  | ×  |
|       |      | A, ES:[HL+C]    | 3  | 2   | 5   | $A, CY \leftarrow A + ((\text{ES}, \text{HL}) + C) + CY$           | ×  | ×  | ×  |
|       | SUB  | A, #byte        | 2  | 1   | —   | $A, CY \leftarrow A - \text{byte}$                                 | ×  | ×  | ×  |
|       |      | saddr, #byte    | 3  | 2   | —   | $(\text{saddr}), CY \leftarrow (\text{saddr}) - \text{byte}$       | ×  | ×  | ×  |
|       |      | A, r 注 3        | 2  | 1   | —   | $A, CY \leftarrow A - r$                                           | ×  | ×  | ×  |
|       |      | r, A            | 2  | 1   | —   | $r, CY \leftarrow r - A$                                           | ×  | ×  | ×  |
|       |      | A, !addr16      | 3  | 1   | 4   | $A, CY \leftarrow A - (\text{addr16})$                             | ×  | ×  | ×  |
|       |      | A, ES:!addr16   | 4  | 2   | 5   | $A, CY \leftarrow A - (\text{ES}, \text{addr16})$                  | ×  | ×  | ×  |
|       |      | A, saddr        | 2  | 1   | —   | $A, CY \leftarrow A - (\text{saddr})$                              | ×  | ×  | ×  |
|       |      | A, [HL]         | 1  | 1   | 4   | $A, CY \leftarrow A - (\text{HL})$                                 | ×  | ×  | ×  |
|       |      | A, ES:[HL]      | 2  | 2   | 5   | $A, CY \leftarrow A - (\text{ES}, \text{HL})$                      | ×  | ×  | ×  |
|       |      | A, [HL+byte]    | 2  | 1   | 4   | $A, CY \leftarrow A - (\text{HL} + \text{byte})$                   | ×  | ×  | ×  |
|       |      | A, ES:[HL+byte] | 3  | 2   | 5   | $A, CY \leftarrow A - ((\text{ES}, \text{HL}) + \text{byte})$      | ×  | ×  | ×  |
|       |      | A, [HL+B]       | 2  | 1   | 4   | $A, CY \leftarrow A - (\text{HL} + B)$                             | ×  | ×  | ×  |
|       |      | A, ES:[HL+B]    | 3  | 2   | 5   | $A, CY \leftarrow A - ((\text{ES}, \text{HL}) + B)$                | ×  | ×  | ×  |
|       |      | A, [HL+C]       | 2  | 1   | 4   | $A, CY \leftarrow A - (\text{HL} + C)$                             | ×  | ×  | ×  |
|       |      | A, ES:[HL+C]    | 3  | 2   | 5   | $A, CY \leftarrow A - ((\text{ES}, \text{HL}) + C)$                | ×  | ×  | ×  |

注 1. 这是存取内部 RAM 区、SFR 区或者扩展 SFR 区时或者不存取数据时的 CPU 时钟 ( $f_{\text{CLK}}$ ) 数。

2. 这是存取代码闪存区以及以 8 位指令存取数据闪存区时的 CPU 时钟 ( $f_{\text{CLK}}$ ) 数。

3.  $r=A$  除外。

备注 时钟数是在内部 ROM (闪存) 区有程序的情况。当从内部 RAM 区取指令时, 最大为 2 倍 +3 个时钟。

表 27-5 操作一览表 (8/17)

| 指令集   | 助记符  | 操作数             | 字节 | 时钟  |     | 操作                                                   | 标志 |    |    |
|-------|------|-----------------|----|-----|-----|------------------------------------------------------|----|----|----|
|       |      |                 |    | 注 1 | 注 2 |                                                      | Z  | AC | CY |
| 8 位运算 | SUBC | A, #byte        | 2  | 1   | —   | $A, CY \leftarrow A - \text{byte} - CY$              | ×  | ×  | ×  |
|       |      | saddr, #byte    | 3  | 2   | —   | $(saddr), CY \leftarrow (saddr) - \text{byte} - CY$  | ×  | ×  | ×  |
|       |      | A, r 注 3        | 2  | 1   | —   | $A, CY \leftarrow A - r - CY$                        | ×  | ×  | ×  |
|       |      | r, A            | 2  | 1   | —   | $r, CY \leftarrow r - A - CY$                        | ×  | ×  | ×  |
|       |      | A, !addr16      | 3  | 1   | 4   | $A, CY \leftarrow A - (\text{addr16}) - CY$          | ×  | ×  | ×  |
|       |      | A, ES:!addr16   | 4  | 2   | 5   | $A, CY \leftarrow A - (ES, \text{addr16}) - CY$      | ×  | ×  | ×  |
|       |      | A, saddr        | 2  | 1   | —   | $A, CY \leftarrow A - (saddr) - CY$                  | ×  | ×  | ×  |
|       |      | A, [HL]         | 1  | 1   | 4   | $A, CY \leftarrow A - (HL) - CY$                     | ×  | ×  | ×  |
|       |      | A, ES:[HL]      | 2  | 2   | 5   | $A, CY \leftarrow A - (ES, HL) - CY$                 | ×  | ×  | ×  |
|       |      | A, [HL+byte]    | 2  | 1   | 4   | $A, CY \leftarrow A - (HL + \text{byte}) - CY$       | ×  | ×  | ×  |
|       |      | A, ES:[HL+byte] | 3  | 2   | 5   | $A, CY \leftarrow A - ((ES, HL) + \text{byte}) - CY$ | ×  | ×  | ×  |
|       |      | A, [HL+B]       | 2  | 1   | 4   | $A, CY \leftarrow A - (HL + B) - CY$                 | ×  | ×  | ×  |
|       |      | A, ES:[HL+B]    | 3  | 2   | 5   | $A, CY \leftarrow A - ((ES, HL) + B) - CY$           | ×  | ×  | ×  |
|       |      | A, [HL+C]       | 2  | 1   | 4   | $A, CY \leftarrow A - (HL + C) - CY$                 | ×  | ×  | ×  |
|       |      | A, ES:[HL+C]    | 3  | 2   | 5   | $A, CY \leftarrow A - ((ES, HL) + C) - CY$           | ×  | ×  | ×  |
|       | AND  | A, #byte        | 2  | 1   | —   | $A \leftarrow A \wedge \text{byte}$                  | ×  |    |    |
|       |      | saddr, #byte    | 3  | 2   | —   | $(saddr) \leftarrow (saddr) \wedge \text{byte}$      | ×  |    |    |
|       |      | A, r 注 3        | 2  | 1   | —   | $A \leftarrow A \wedge r$                            | ×  |    |    |
|       |      | r, A            | 2  | 1   | —   | $r \leftarrow r \wedge A$                            | ×  |    |    |
|       |      | A, !addr16      | 3  | 1   | 4   | $A \leftarrow A \wedge (\text{addr16})$              | ×  |    |    |
|       |      | A, ES:!addr16   | 4  | 2   | 5   | $A \leftarrow A \wedge (ES: \text{addr16})$          | ×  |    |    |
|       |      | A, saddr        | 2  | 1   | —   | $A \leftarrow A \wedge (saddr)$                      | ×  |    |    |
|       |      | A, [HL]         | 1  | 1   | 4   | $A \leftarrow A \wedge (HL)$                         | ×  |    |    |
|       |      | A, ES:[HL]      | 2  | 2   | 5   | $A \leftarrow A \wedge (ES: HL)$                     | ×  |    |    |
|       |      | A, [HL+byte]    | 2  | 1   | 4   | $A \leftarrow A \wedge (HL + \text{byte})$           | ×  |    |    |
|       |      | A, ES:[HL+byte] | 3  | 2   | 5   | $A \leftarrow A \wedge ((ES: HL) + \text{byte})$     | ×  |    |    |
|       |      | A, [HL+B]       | 2  | 1   | 4   | $A \leftarrow A \wedge (HL + B)$                     | ×  |    |    |
|       |      | A, ES:[HL+B]    | 3  | 2   | 5   | $A \leftarrow A \wedge ((ES: HL) + B)$               | ×  |    |    |
|       |      | A, [HL+C]       | 2  | 1   | 4   | $A \leftarrow A \wedge (HL + C)$                     | ×  |    |    |
|       |      | A, ES:[HL+C]    | 3  | 2   | 5   | $A \leftarrow A \wedge ((ES: HL) + C)$               | ×  |    |    |

注 1. 这是存取内部 RAM 区、SFR 区或者扩展 SFR 区时或者不存取数据时的 CPU 时钟 ( $f_{CLK}$ ) 数。

2. 这是存取代码闪存区以及以 8 位指令存取数据闪存区时的 CPU 时钟 ( $f_{CLK}$ ) 数。

3.  $r=A$  除外。

备注 时钟数是在内部 ROM (闪存) 区有程序的情况。当从内部 RAM 区取指令时, 最大为 2 倍 +3 个时钟。

表 27-5 操作一览表 (9/17)

| 指令集   | 助记符 | 操作数             | 字节 | 时钟  |     | 操作                                                            | 标志 |    |    |
|-------|-----|-----------------|----|-----|-----|---------------------------------------------------------------|----|----|----|
|       |     |                 |    | 注 1 | 注 2 |                                                               | Z  | AC | CY |
| 8 位运算 | OR  | A, #byte        | 2  | 1   | —   | $A \leftarrow A \vee \text{byte}$                             | ×  |    |    |
|       |     | saddr, #byte    | 3  | 2   | —   | $(\text{saddr}) \leftarrow (\text{saddr}) \vee \text{byte}$   | ×  |    |    |
|       |     | A, r 注 3        | 2  | 1   | —   | $A \leftarrow A \vee r$                                       | ×  |    |    |
|       |     | r, A            | 2  | 1   | —   | $r \leftarrow r \vee A$                                       | ×  |    |    |
|       |     | A, !addr16      | 3  | 1   | 4   | $A \leftarrow A \vee (\text{addr16})$                         | ×  |    |    |
|       |     | A, ES:!addr16   | 4  | 2   | 5   | $A \leftarrow A \vee (\text{ES:addr16})$                      | ×  |    |    |
|       |     | A, saddr        | 2  | 1   | —   | $A \leftarrow A \vee (\text{saddr})$                          | ×  |    |    |
|       |     | A, [HL]         | 1  | 1   | 4   | $A \leftarrow A \vee (\text{HL})$                             | ×  |    |    |
|       |     | A, ES:[HL]      | 2  | 2   | 5   | $A \leftarrow A \vee (\text{ES:HL})$                          | ×  |    |    |
|       |     | A, [HL+byte]    | 2  | 1   | 4   | $A \leftarrow A \vee (\text{HL} + \text{byte})$               | ×  |    |    |
|       |     | A, ES:[HL+byte] | 3  | 2   | 5   | $A \leftarrow A \vee ((\text{ES:HL}) + \text{byte})$          | ×  |    |    |
|       |     | A, [HL+B]       | 2  | 1   | 4   | $A \leftarrow A \vee (\text{HL} + B)$                         | ×  |    |    |
|       |     | A, ES:[HL+B]    | 3  | 2   | 5   | $A \leftarrow A \vee ((\text{ES:HL}) + B)$                    | ×  |    |    |
|       |     | A, [HL+C]       | 2  | 1   | 4   | $A \leftarrow A \vee (\text{HL} + C)$                         | ×  |    |    |
|       |     | A, ES:[HL+C]    | 3  | 2   | 5   | $A \leftarrow A \vee ((\text{ES:HL}) + C)$                    | ×  |    |    |
|       | XOR | A, #byte        | 2  | 1   | —   | $A \leftarrow A \oplus \text{byte}$                           | ×  |    |    |
|       |     | saddr, #byte    | 3  | 2   | —   | $(\text{saddr}) \leftarrow (\text{saddr}) \oplus \text{byte}$ | ×  |    |    |
|       |     | A, r 注 3        | 2  | 1   | —   | $A \leftarrow A \oplus r$                                     | ×  |    |    |
|       |     | r, A            | 2  | 1   | —   | $r \leftarrow r \oplus A$                                     | ×  |    |    |
|       |     | A, !addr16      | 3  | 1   | 4   | $A \leftarrow A \oplus (\text{addr16})$                       | ×  |    |    |
|       |     | A, ES:!addr16   | 4  | 2   | 5   | $A \leftarrow A \oplus (\text{ES:addr16})$                    | ×  |    |    |
|       |     | A, saddr        | 2  | 1   | —   | $A \leftarrow A \oplus (\text{saddr})$                        | ×  |    |    |
|       |     | A, [HL]         | 1  | 1   | 4   | $A \leftarrow A \oplus (\text{HL})$                           | ×  |    |    |
|       |     | A, ES:[HL]      | 2  | 2   | 5   | $A \leftarrow A \oplus (\text{ES:HL})$                        | ×  |    |    |
|       |     | A, [HL+byte]    | 2  | 1   | 4   | $A \leftarrow A \oplus (\text{HL} + \text{byte})$             | ×  |    |    |
|       |     | A, ES:[HL+byte] | 3  | 2   | 5   | $A \leftarrow A \oplus ((\text{ES:HL}) + \text{byte})$        | ×  |    |    |
|       |     | A, [HL+B]       | 2  | 1   | 4   | $A \leftarrow A \oplus (\text{HL} + B)$                       | ×  |    |    |
|       |     | A, ES:[HL+B]    | 3  | 2   | 5   | $A \leftarrow A \oplus ((\text{ES:HL}) + B)$                  | ×  |    |    |
|       |     | A, [HL+C]       | 2  | 1   | 4   | $A \leftarrow A \oplus (\text{HL} + C)$                       | ×  |    |    |
|       |     | A, ES:[HL+C]    | 3  | 2   | 5   | $A \leftarrow A \oplus ((\text{ES:HL}) + C)$                  | ×  |    |    |

注 1. 这是存取内部 RAM 区、SFR 区或者扩展 SFR 区时或者不存取数据时的 CPU 时钟 ( $f_{\text{CLK}}$ ) 数。

2. 这是存取代码闪存区以及以 8 位指令存取数据闪存区时的 CPU 时钟 ( $f_{\text{CLK}}$ ) 数。

3.  $r=A$  除外。

备注 时钟数是在内部 ROM (闪存) 区有程序的情况。当从内部 RAM 区取指令时, 最大为 2 倍 +3 个时钟。

表 27-5 操作一览表 (10/17)

| 指令集   | 助记符  | 操作数               | 字节 | 时钟  |     | 操作               | 标志 |    |    |
|-------|------|-------------------|----|-----|-----|------------------|----|----|----|
|       |      |                   |    | 注 1 | 注 2 |                  | Z  | AC | CY |
| 8 位运算 | CMP  | A, #byte          | 2  | 1   | —   | A-byte           | ×  | ×  | ×  |
|       |      | !addr16, #byte    | 4  | 1   | 4   | (addr16)-byte    | ×  | ×  | ×  |
|       |      | ES:!addr16, #byte | 5  | 2   | 5   | (ES:addr16)-byte | ×  | ×  | ×  |
|       |      | saddr, #byte      | 3  | 1   | —   | (saddr)-byte     | ×  | ×  | ×  |
|       |      | A, r 注 3          | 2  | 1   | —   | A-r              | ×  | ×  | ×  |
|       |      | r, A              | 2  | 1   | —   | r-A              | ×  | ×  | ×  |
|       |      | A, !addr16        | 3  | 1   | 4   | A-(addr16)       | ×  | ×  | ×  |
|       |      | A, ES:!addr16     | 4  | 2   | 5   | A-(ES:addr16)    | ×  | ×  | ×  |
|       |      | A, saddr          | 2  | 1   | —   | A-(saddr)        | ×  | ×  | ×  |
|       |      | A, [HL]           | 1  | 1   | 4   | A-(HL)           | ×  | ×  | ×  |
|       |      | A, ES:[HL]        | 2  | 2   | 5   | A-(ES:HL)        | ×  | ×  | ×  |
|       |      | A, [HL+byte]      | 2  | 1   | 4   | A-(HL+byte)      | ×  | ×  | ×  |
|       |      | A, ES:[HL+byte]   | 3  | 2   | 5   | A-((ES:HL)+byte) | ×  | ×  | ×  |
|       |      | A, [HL+B]         | 2  | 1   | 4   | A-(HL+B)         | ×  | ×  | ×  |
|       |      | A, ES:[HL+B]      | 3  | 2   | 5   | A-((ES:HL)+B)    | ×  | ×  | ×  |
|       |      | A, [HL+C]         | 2  | 1   | 4   | A-(HL+C)         | ×  | ×  | ×  |
|       |      | A, ES:[HL+C]      | 3  | 2   | 5   | A-((ES:HL)+C)    | ×  | ×  | ×  |
|       | CMP0 | A                 | 1  | 1   | —   | A-00H            | ×  | 0  | 0  |
|       |      | X                 | 1  | 1   | —   | X-00H            | ×  | 0  | 0  |
|       |      | B                 | 1  | 1   | —   | B-00H            | ×  | 0  | 0  |
|       |      | C                 | 1  | 1   | —   | C-00H            | ×  | 0  | 0  |
|       |      | !addr16           | 3  | 1   | 4   | (addr16)-00H     | ×  | 0  | 0  |
|       |      | ES:!addr16        | 4  | 2   | 5   | (ES:addr16)-00H  | ×  | 0  | 0  |
|       |      | saddr             | 2  | 1   | —   | (saddr)-00H      | ×  | 0  | 0  |
|       | CMPS | X, [HL+byte]      | 3  | 1   | 4   | X-(HL+byte)      | ×  | ×  | ×  |
|       |      | X, ES:[HL+byte]   | 4  | 2   | 5   | X-((ES:HL)+byte) | ×  | ×  | ×  |

注 1. 这是存取内部 RAM 区、SFR 区或者扩展 SFR 区时或者不存取数据时的 CPU 时钟 ( $f_{CLK}$ ) 数。

2. 这是存取代码闪存区以及以 8 位指令存取数据闪存区时的 CPU 时钟 ( $f_{CLK}$ ) 数。

3. r=A 除外。

备注 时钟数是在内部 ROM (闪存) 区有程序的情况。当从内部 RAM 区取指令时, 最大为 2 倍 +3 个时钟。

表 27-5 操作一览表 (11/17)

| 指令集    | 助记符  | 操作数               | 字节 | 时钟  |     | 操作                       | 标志 |    |    |
|--------|------|-------------------|----|-----|-----|--------------------------|----|----|----|
|        |      |                   |    | 注 1 | 注 2 |                          | Z  | AC | CY |
| 16 位运算 | ADDW | AX, #word         | 3  | 1   | —   | AX, CY←AX+word           | ×  | ×  | ×  |
|        |      | AX, AX            | 1  | 1   | —   | AX, CY←AX+AX             | ×  | ×  | ×  |
|        |      | AX, BC            | 1  | 1   | —   | AX, CY←AX+BC             | ×  | ×  | ×  |
|        |      | AX, DE            | 1  | 1   | —   | AX, CY←AX+DE             | ×  | ×  | ×  |
|        |      | AX, HL            | 1  | 1   | —   | AX, CY←AX+HL             | ×  | ×  | ×  |
|        |      | AX, !addr16       | 3  | 1   | 4   | AX, CY←AX+(addr16)       | ×  | ×  | ×  |
|        |      | AX, ES:!addr16    | 4  | 2   | 5   | AX, CY←AX+(ES:addr16)    | ×  | ×  | ×  |
|        |      | AX, saddrp        | 2  | 1   | —   | AX, CY←AX+(saddrp)       | ×  | ×  | ×  |
|        |      | AX, [HL+byte]     | 3  | 1   | 4   | AX, CY←AX+(HL+byte)      | ×  | ×  | ×  |
|        |      | AX, ES: [HL+byte] | 4  | 2   | 5   | AX, CY←AX+((ES:HL)+byte) | ×  | ×  | ×  |
|        | SUBW | AX, #word         | 3  | 1   | —   | AX, CY←AX-word           | ×  | ×  | ×  |
|        |      | AX, BC            | 1  | 1   | —   | AX, CY←AX-BC             | ×  | ×  | ×  |
|        |      | AX, DE            | 1  | 1   | —   | AX, CY←AX-DE             | ×  | ×  | ×  |
|        |      | AX, HL            | 1  | 1   | —   | AX, CY←AX-HL             | ×  | ×  | ×  |
|        |      | AX, !addr16       | 3  | 1   | 4   | AX, CY←AX-(addr16)       | ×  | ×  | ×  |
|        |      | AX, ES:!addr16    | 4  | 2   | 5   | AX, CY←AX-(ES:addr16)    | ×  | ×  | ×  |
|        |      | AX, saddrp        | 2  | 1   | —   | AX, CY←AX-(saddrp)       | ×  | ×  | ×  |
|        |      | AX, [HL+byte]     | 3  | 1   | 4   | AX, CY←AX-(HL+byte)      | ×  | ×  | ×  |
|        |      | AX, ES: [HL+byte] | 4  | 2   | 5   | AX, CY←AX-((ES:HL)+byte) | ×  | ×  | ×  |
|        | CMPW | AX, #word         | 3  | 1   | —   | AX-word                  | ×  | ×  | ×  |
|        |      | AX, BC            | 1  | 1   | —   | AX-BC                    | ×  | ×  | ×  |
|        |      | AX, DE            | 1  | 1   | —   | AX-DE                    | ×  | ×  | ×  |
|        |      | AX, HL            | 1  | 1   | —   | AX-HL                    | ×  | ×  | ×  |
|        |      | AX, !addr16       | 3  | 1   | 4   | AX-(addr16)              | ×  | ×  | ×  |
|        |      | AX, ES:!addr16    | 4  | 2   | 5   | AX-(ES:addr16)           | ×  | ×  | ×  |
|        |      | AX, saddrp        | 2  | 1   | —   | AX-(saddrp)              | ×  | ×  | ×  |
|        |      | AX, [HL+byte]     | 3  | 1   | 4   | AX-(HL+byte)             | ×  | ×  | ×  |
|        |      | AX, ES: [HL+byte] | 4  | 2   | 5   | AX-((ES:HL)+byte)        | ×  | ×  | ×  |
| 乘      | MULU | X                 | 1  | 1   | —   | AX←A×X                   |    |    |    |

注 1. 这是存取内部 RAM 区、SFR 区或者扩展 SFR 区时或者不存取数据时的 CPU 时钟 ( $f_{CLK}$ ) 数。

2. 这是存取代码闪存区以及以 8 位指令存取数据闪存区时的 CPU 时钟 ( $f_{CLK}$ ) 数。

备注 时钟数是在内部 ROM (闪存) 区有程序的情况。当从内部 RAM 区取指令时, 最大为 2 倍 +3 个时钟。

表 27-5 操作一览表 (12/17)

| 指令集     | 助记符  | 操作数           | 字节 | 时钟  |     | 操作                                                                                      | 标志 |    |    |
|---------|------|---------------|----|-----|-----|-----------------------------------------------------------------------------------------|----|----|----|
|         |      |               |    | 注 1 | 注 2 |                                                                                         | Z  | AC | CY |
| 递增 / 递减 | INC  | r             | 1  | 1   | —   | $r \leftarrow r+1$                                                                      | ×  | ×  |    |
|         |      | !addr16       | 3  | 2   | —   | $(addr16) \leftarrow (addr16)+1$                                                        | ×  | ×  |    |
|         |      | ES:!addr16    | 4  | 3   | —   | $(ES, addr16) \leftarrow (ES, addr16)+1$                                                | ×  | ×  |    |
|         |      | saddr         | 2  | 2   | —   | $(saddr) \leftarrow (saddr)+1$                                                          | ×  | ×  |    |
|         |      | [HL+byte]     | 3  | 2   | —   | $(HL+byte) \leftarrow (HL+byte)+1$                                                      | ×  | ×  |    |
|         |      | ES: [HL+byte] | 4  | 3   | —   | $((ES:HL)+byte) \leftarrow ((ES:HL)+byte)+1$                                            | ×  | ×  |    |
|         | DEC  | r             | 1  | 1   | —   | $r \leftarrow r-1$                                                                      | ×  | ×  |    |
|         |      | !addr16       | 3  | 2   | —   | $(addr16) \leftarrow (addr16)-1$                                                        | ×  | ×  |    |
|         |      | ES:!addr16    | 4  | 3   | —   | $(ES, addr16) \leftarrow (ES, addr16)-1$                                                | ×  | ×  |    |
|         |      | saddr         | 2  | 2   | —   | $(saddr) \leftarrow (saddr)-1$                                                          | ×  | ×  |    |
|         |      | [HL+byte]     | 3  | 2   | —   | $(HL+byte) \leftarrow (HL+byte)-1$                                                      | ×  | ×  |    |
|         |      | ES: [HL+byte] | 4  | 3   | —   | $((ES:HL)+byte) \leftarrow ((ES:HL)+byte)-1$                                            | ×  | ×  |    |
|         | INCW | rp            | 1  | 1   | —   | $rp \leftarrow rp+1$                                                                    |    |    |    |
|         |      | !addr16       | 3  | 2   | —   | $(addr16) \leftarrow (addr16)+1$                                                        |    |    |    |
|         |      | ES:!addr16    | 4  | 3   | —   | $(ES, addr16) \leftarrow (ES, addr16)+1$                                                |    |    |    |
|         |      | saddrp        | 2  | 2   | —   | $(saddrp) \leftarrow (saddrp)+1$                                                        |    |    |    |
|         |      | [HL+byte]     | 3  | 2   | —   | $(HL+byte) \leftarrow (HL+byte)+1$                                                      |    |    |    |
|         |      | ES: [HL+byte] | 4  | 3   | —   | $((ES:HL)+byte) \leftarrow ((ES:HL)+byte)+1$                                            |    |    |    |
|         | DECW | rp            | 1  | 1   | —   | $rp \leftarrow rp-1$                                                                    |    |    |    |
|         |      | !addr16       | 3  | 2   | —   | $(addr16) \leftarrow (addr16)-1$                                                        |    |    |    |
|         |      | ES:!addr16    | 4  | 3   | —   | $(ES, addr16) \leftarrow (ES, addr16)-1$                                                |    |    |    |
|         |      | saddrp        | 2  | 2   | —   | $(saddrp) \leftarrow (saddrp)-1$                                                        |    |    |    |
|         |      | [HL+byte]     | 3  | 2   | —   | $(HL+byte) \leftarrow (HL+byte)-1$                                                      |    |    |    |
|         |      | ES: [HL+byte] | 4  | 3   | —   | $((ES:HL)+byte) \leftarrow ((ES:HL)+byte)-1$                                            |    |    |    |
| 移位      | SHR  | A, cnt        | 2  | 1   | —   | $(CY \leftarrow A_0, A_{m-1} \leftarrow A_m, A_7 \leftarrow 0) \times cnt$              |    |    | ×  |
|         | SHRW | AX, cnt       | 2  | 1   | —   | $(CY \leftarrow AX_0, AX_{m-1} \leftarrow AX_m, AX_{15} \leftarrow 0) \times cnt$       |    |    | ×  |
|         | SHL  | A, cnt        | 2  | 1   | —   | $(CY \leftarrow A_7, A_m \leftarrow A_{m-1}, A_0 \leftarrow 0) \times cnt$              |    |    | ×  |
|         |      | B, cnt        | 2  | 1   | —   | $(CY \leftarrow B_7, B_m \leftarrow B_{m-1}, B_0 \leftarrow 0) \times cnt$              |    |    | ×  |
|         |      | C, cnt        | 2  | 1   | —   | $(CY \leftarrow C_7, C_m \leftarrow C_{m-1}, C_0 \leftarrow 0) \times cnt$              |    |    | ×  |
|         | SHLW | AX, cnt       | 2  | 1   | —   | $(CY \leftarrow AX_{15}, AX_m \leftarrow AX_{m-1}, AX_0 \leftarrow 0) \times cnt$       |    |    | ×  |
|         |      | BC, cnt       | 2  | 1   | —   | $(CY \leftarrow BC_{15}, BC_m \leftarrow BC_{m-1}, BC_0 \leftarrow 0) \times cnt$       |    |    | ×  |
|         | SAR  | A, cnt        | 2  | 1   | —   | $(CY \leftarrow A_0, A_{m-1} \leftarrow A_m, A_7 \leftarrow A_7) \times cnt$            |    |    | ×  |
|         | SARW | AX, cnt       | 2  | 1   | —   | $(CY \leftarrow AX_0, AX_{m-1} \leftarrow AX_m, AX_{15} \leftarrow AX_{15}) \times cnt$ |    |    | ×  |

注 1. 这是存取内部 RAM 区、SFR 区或者扩展 SFR 区时或者不存取数据时的 CPU 时钟 ( $f_{CLK}$ ) 数。

2. 这是存取代码闪存区以及以 8 位指令存取数据闪存区时的 CPU 时钟 ( $f_{CLK}$ ) 数。

备注 1. 时钟数是在内部 ROM (闪存) 区有程序的情况。当从内部 RAM 区取指令时, 最大为 2 倍 +3 个时钟。

2. cnt 是位的移位个数。

表 27-5 操作一览表 (13/17)

| 指令集 | 助记符   | 操作数             | 字节 | 时钟  |     | 操作                                                                               | 标志 |    |    |
|-----|-------|-----------------|----|-----|-----|----------------------------------------------------------------------------------|----|----|----|
|     |       |                 |    | 注 1 | 注 2 |                                                                                  | Z  | AC | CY |
| 循环  | ROR   | A, 1            | 2  | 1   | —   | $(CY, A_7 \leftarrow A_0, A_{m-1} \leftarrow A_m) \times 1$                      |    |    | ×  |
|     | ROL   | A, 1            | 2  | 1   | —   | $(CY, A_0 \leftarrow A_7, A_{m+1} \leftarrow A_m) \times 1$                      |    |    | ×  |
|     | RORC  | A, 1            | 2  | 1   | —   | $(CY \leftarrow A_0, A_7 \leftarrow CY, A_{m-1} \leftarrow A_m) \times 1$        |    |    | ×  |
|     | ROLC  | A, 1            | 2  | 1   | —   | $(CY \leftarrow A_7, A_0 \leftarrow CY, A_{m+1} \leftarrow A_m) \times 1$        |    |    | ×  |
|     | ROLWC | AX, 1           | 2  | 1   | —   | $(CY \leftarrow AX_{15}, AX_0 \leftarrow CY, AX_{m+1} \leftarrow AX_m) \times 1$ |    |    | ×  |
|     |       | BC, 1           | 2  | 1   | —   | $(CY \leftarrow BC_{15}, BC_0 \leftarrow CY, BC_{m+1} \leftarrow BC_m) \times 1$ |    |    | ×  |
| 位操作 | MOV1  | CY, A.bit       | 2  | 1   | —   | $CY \leftarrow A.bit$                                                            |    |    | ×  |
|     |       | A.bit, CY       | 2  | 1   | —   | $A.bit \leftarrow CY$                                                            |    |    |    |
|     |       | CY, PSW.bit     | 3  | 1   | —   | $CY \leftarrow PSW.bit$                                                          |    |    | ×  |
|     |       | PSW.bit, CY     | 3  | 4   | —   | $PSW.bit \leftarrow CY$                                                          | ×  | ×  |    |
|     |       | CY, saddr.bit   | 3  | 1   | —   | $CY \leftarrow (saddr).bit$                                                      |    |    | ×  |
|     |       | saddr.bit, CY   | 3  | 2   | —   | $(saddr).bit \leftarrow CY$                                                      |    |    |    |
|     |       | CY, sfr.bit     | 3  | 1   | —   | $CY \leftarrow sfr.bit$                                                          |    |    | ×  |
|     |       | sfr.bit, CY     | 3  | 2   | —   | $sfr.bit \leftarrow CY$                                                          |    |    |    |
|     |       | CY, [HL].bit    | 2  | 1   | 4   | $CY \leftarrow (HL).bit$                                                         |    |    | ×  |
|     |       | [HL].bit, CY    | 2  | 2   | —   | $(HL).bit \leftarrow CY$                                                         |    |    |    |
|     |       | CY, ES:[HL].bit | 3  | 2   | 5   | $CY \leftarrow (ES, HL).bit$                                                     |    |    | ×  |
|     |       | ES:[HL].bit, CY | 3  | 3   | —   | $(ES, HL).bit \leftarrow CY$                                                     |    |    |    |
|     | AND1  | CY, A.bit       | 2  | 1   | —   | $CY \leftarrow CY \wedge A.bit$                                                  |    |    | ×  |
|     |       | CY, PSW.bit     | 3  | 1   | —   | $CY \leftarrow CY \wedge PSW.bit$                                                |    |    | ×  |
|     |       | CY, saddr.bit   | 3  | 1   | —   | $CY \leftarrow CY \wedge (saddr).bit$                                            |    |    | ×  |
|     |       | CY, sfr.bit     | 3  | 1   | —   | $CY \leftarrow CY \wedge sfr.bit$                                                |    |    | ×  |
|     |       | CY, [HL].bit    | 2  | 1   | 4   | $CY \leftarrow CY \wedge (HL).bit$                                               |    |    | ×  |
|     |       | CY, ES:[HL].bit | 3  | 2   | 5   | $CY \leftarrow CY \wedge (ES, HL).bit$                                           |    |    | ×  |
|     | OR1   | CY, A.bit       | 2  | 1   | —   | $CY \leftarrow CY \vee A.bit$                                                    |    |    | ×  |
|     |       | CY, PSW.bit     | 3  | 1   | —   | $CY \leftarrow CY \vee PSW.bit$                                                  |    |    | ×  |
|     |       | CY, saddr.bit   | 3  | 1   | —   | $CY \leftarrow CY \vee (saddr).bit$                                              |    |    | ×  |
|     |       | CY, sfr.bit     | 3  | 1   | —   | $CY \leftarrow CY \vee sfr.bit$                                                  |    |    | ×  |
|     |       | CY, [HL].bit    | 2  | 1   | 4   | $CY \leftarrow CY \vee (HL).bit$                                                 |    |    | ×  |
|     |       | CY, ES:[HL].bit | 3  | 2   | 5   | $CY \leftarrow CY \vee (ES, HL).bit$                                             |    |    | ×  |

注 1. 这是存取内部 RAM 区、SFR 区或者扩展 SFR 区时或者不存取数据时的 CPU 时钟 ( $f_{CLK}$ ) 数。

2. 这是存取代码闪存区以及以 8 位指令存取数据闪存区时的 CPU 时钟 ( $f_{CLK}$ ) 数。

备注 时钟数是在内部 ROM (闪存) 区有程序的情况。当从内部 RAM 区取指令时, 最大为 2 倍 +3 个时钟。

表 27-5 操作一览表 (14/17)

| 指令集 | 助记符  | 操作数             | 字节 | 时钟  |     | 操作                                     | 标志 |    |    |
|-----|------|-----------------|----|-----|-----|----------------------------------------|----|----|----|
|     |      |                 |    | 注 1 | 注 2 |                                        | Z  | AC | CY |
| 位操作 | XOR1 | CY, A.bit       | 2  | 1   | —   | $CY \leftarrow CY \oplus A.bit$        |    |    | ×  |
|     |      | CY, PSW.bit     | 3  | 1   | —   | $CY \leftarrow CY \oplus PSW.bit$      |    |    | ×  |
|     |      | CY, saddr.bit   | 3  | 1   | —   | $CY \leftarrow CY \oplus (saddr).bit$  |    |    | ×  |
|     |      | CY, sfr.bit     | 3  | 1   | —   | $CY \leftarrow CY \oplus sfr.bit$      |    |    | ×  |
|     |      | CY, [HL].bit    | 2  | 1   | 4   | $CY \leftarrow CY \oplus (HL).bit$     |    |    | ×  |
|     |      | CY, ES:[HL].bit | 3  | 2   | 5   | $CY \leftarrow CY \oplus (ES, HL).bit$ |    |    | ×  |
|     | SET1 | A.bit           | 2  | 1   | —   | $A.bit \leftarrow 1$                   |    |    |    |
|     |      | PSW.bit         | 3  | 4   | —   | $PSW.bit \leftarrow 1$                 | ×  | ×  | ×  |
|     |      | laddr16.bit     | 4  | 2   | —   | $(addr16).bit \leftarrow 1$            |    |    |    |
|     |      | ES:laddr16.bit  | 5  | 3   | —   | $(ES, addr16).bit \leftarrow 1$        |    |    |    |
|     |      | saddr.bit       | 3  | 2   | —   | $(saddr).bit \leftarrow 1$             |    |    |    |
|     |      | sfr.bit         | 3  | 2   | —   | $sfr.bit \leftarrow 1$                 |    |    |    |
|     |      | [HL].bit        | 2  | 2   | —   | $(HL).bit \leftarrow 1$                |    |    |    |
|     |      | ES:[HL].bit     | 3  | 3   | —   | $(ES, HL).bit \leftarrow 1$            |    |    |    |
|     | CLR1 | A.bit           | 2  | 1   | —   | $A.bit \leftarrow 0$                   |    |    |    |
|     |      | PSW.bit         | 3  | 4   | —   | $PSW.bit \leftarrow 0$                 | ×  | ×  | ×  |
|     |      | laddr16.bit     | 4  | 2   | —   | $(addr16).bit \leftarrow 0$            |    |    |    |
|     |      | ES:laddr16.bit  | 5  | 3   | —   | $(ES, addr16).bit \leftarrow 0$        |    |    |    |
|     |      | saddr.bit       | 3  | 2   | —   | $(saddr).bit \leftarrow 0$             |    |    |    |
|     |      | sfr.bit         | 3  | 2   | —   | $sfr.bit \leftarrow 0$                 |    |    |    |
|     |      | [HL].bit        | 2  | 2   | —   | $(HL).bit \leftarrow 0$                |    |    |    |
|     |      | ES:[HL].bit     | 3  | 3   | —   | $(ES, HL).bit \leftarrow 0$            |    |    |    |
|     | SET1 | CY              | 2  | 1   | —   | $CY \leftarrow 1$                      |    |    | 1  |
|     | CLR1 | CY              | 2  | 1   | —   | $CY \leftarrow 0$                      |    |    | 0  |
|     | NOT1 | CY              | 2  | 1   | —   | $CY \leftarrow \overline{CY}$          |    |    | ×  |

注 1. 这是存取内部 RAM 区、SFR 区或者扩展 SFR 区时或者不存取数据时的 CPU 时钟 ( $f_{CLK}$ ) 数。

2. 这是存取代码闪存区以及以 8 位指令存取数据闪存区时的 CPU 时钟 ( $f_{CLK}$ ) 数。

备注 时钟数是在内部 ROM (闪存) 区有程序的情况。当从内部 RAM 区取指令时, 最大为 2 倍 +3 个时钟。



表 27-5 操作一览表 (15/17)

| 指令集     | 助记符   | 操作数       | 字节 | 时钟  |     | 操作                                                                                                                                                                                                                                                             | 标志 |    |    |
|---------|-------|-----------|----|-----|-----|----------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|----|----|----|
|         |       |           |    | 注 1 | 注 2 |                                                                                                                                                                                                                                                                | Z  | AC | CY |
| 调用 / 返回 | CALL  | rp        | 2  | 3   | —   | $(SP-2) \leftarrow (PC+2)_S$ , $(SP-3) \leftarrow (PC+2)_H$ ,<br>$(SP-4) \leftarrow (PC+2)_L$ , $PC \leftarrow CS$ , $rp$ ,<br>$SP \leftarrow SP-4$                                                                                                            |    |    |    |
|         |       | \$!addr20 | 3  | 3   | —   | $(SP-2) \leftarrow (PC+3)_S$ , $(SP-3) \leftarrow (PC+3)_H$ ,<br>$(SP-4) \leftarrow (PC+3)_L$ ,<br>$PC \leftarrow PC+3+jdisp16$ ,<br>$SP \leftarrow SP-4$                                                                                                      |    |    |    |
|         |       | !addr16   | 3  | 3   | —   | $(SP-2) \leftarrow (PC+3)_S$ , $(SP-3) \leftarrow (PC+3)_H$ ,<br>$(SP-4) \leftarrow (PC+3)_L$ ,<br>$PC \leftarrow 0000$ , $addr16$ ,<br>$SP \leftarrow SP-4$                                                                                                   |    |    |    |
|         |       | !!addr20  | 4  | 3   | —   | $(SP-2) \leftarrow (PC+4)_S$ , $(SP-3) \leftarrow (PC+4)_H$ ,<br>$(SP-4) \leftarrow (PC+4)_L$ , $PC \leftarrow addr20$ ,<br>$SP \leftarrow SP-4$                                                                                                               |    |    |    |
|         | CALLT | [addr5]   | 2  | 5   | —   | $(SP-2) \leftarrow (PC+2)_S$ , $(SP-3) \leftarrow (PC+2)_H$ ,<br>$(SP-4) \leftarrow (PC+2)_L$ , $PC_S \leftarrow 0000$ ,<br>$PC_H \leftarrow (0000, addr5+1)$ ,<br>$PC_L \leftarrow (0000, addr5)$ ,<br>$SP \leftarrow SP-4$                                   |    |    |    |
|         | BRK   | —         | 2  | 5   | —   | $(SP-1) \leftarrow PSW$ , $(SP-2) \leftarrow (PC+2)_S$ ,<br>$(SP-3) \leftarrow (PC+2)_H$ , $(SP-4) \leftarrow (PC+2)_L$ ,<br>$PC_S \leftarrow 0000$ ,<br>$PC_H \leftarrow (0007FH)$ , $PC_L \leftarrow (0007EH)$ ,<br>$SP \leftarrow SP-4$ , $IE \leftarrow 0$ |    |    |    |
|         | RET   | —         | 1  | 6   | —   | $PC_L \leftarrow (SP)$ , $PC_H \leftarrow (SP+1)$ ,<br>$PC_S \leftarrow (SP+2)$ , $SP \leftarrow SP+4$                                                                                                                                                         |    |    |    |
|         | RETI  | —         | 2  | 6   | —   | $PC_L \leftarrow (SP)$ , $PC_H \leftarrow (SP+1)$ ,<br>$PC_S \leftarrow (SP+2)$ , $PSW \leftarrow (SP+3)$ ,<br>$SP \leftarrow SP+4$                                                                                                                            | R  | R  | R  |
|         | RETB  | —         | 2  | 6   | —   | $PC_L \leftarrow (SP)$ , $PC_H \leftarrow (SP+1)$ ,<br>$PC_S \leftarrow (SP+2)$ , $PSW \leftarrow (SP+3)$ ,<br>$SP \leftarrow SP+4$                                                                                                                            | R  | R  | R  |

注 1. 这是存取内部 RAM 区、SFR 区或者扩展 SFR 区时或者不存取数据时的 CPU 时钟 ( $f_{CLK}$ ) 数。

2. 这是存取代码闪存区以及以 8 位指令存取数据闪存区时的 CPU 时钟 ( $f_{CLK}$ ) 数。

备注 时钟数是在内部 ROM (闪存) 区有程序的情况。当从内部 RAM 区取指令时, 最大为 2 倍 +3 个时钟。

表 27-5 操作一览表 (16/17)

| 指令集   | 助记符  | 操作数                   | 字节 | 时钟     |     | 操作                                                        | 标志 |    |    |
|-------|------|-----------------------|----|--------|-----|-----------------------------------------------------------|----|----|----|
|       |      |                       |    | 注 1    | 注 2 |                                                           | Z  | AC | CY |
| 堆栈操作  | PUSH | PSW                   | 2  | 1      | —   | (SP-1)←PSW, (SP-2)←00H, SP←SP-2                           |    |    |    |
|       |      | rp                    | 1  | 1      | —   | (SP-1)←rp <sub>H</sub> , (SP-2)←rp <sub>L</sub> , SP←SP-2 |    |    |    |
|       | POP  | PSW                   | 2  | 3      | —   | PSW←(SP+1), SP←SP+2                                       | R  | R  | R  |
|       |      | rp                    | 1  | 1      | —   | rp <sub>L</sub> ←(SP), rp <sub>H</sub> ←(SP+1), SP←SP+2   |    |    |    |
|       | MOVW | SP, #word             | 4  | 1      | —   | SP←word                                                   |    |    |    |
|       |      | SP, AX                | 2  | 1      | —   | SP←AX                                                     |    |    |    |
|       |      | AX, SP                | 2  | 1      | —   | AX←SP                                                     |    |    |    |
|       |      | HL, SP                | 3  | 1      | —   | HL←SP                                                     |    |    |    |
|       |      | BC, SP                | 3  | 1      | —   | BC←SP                                                     |    |    |    |
|       |      | DE, SP                | 3  | 1      | —   | DE←SP                                                     |    |    |    |
|       |      |                       |    |        |     |                                                           |    |    |    |
|       | ADDW | SP, #byte             | 2  | 1      | —   | SP←SP+byte                                                |    |    |    |
|       | SUBW | SP, #byte             | 2  | 1      | —   | SP←SP-byte                                                |    |    |    |
| 无条件转移 | BR   | AX                    | 2  | 3      | —   | PC←CS, AX                                                 |    |    |    |
|       |      | \$addr20              | 2  | 3      | —   | PC←PC+2+jdisp8                                            |    |    |    |
|       |      | \$!addr20             | 3  | 3      | —   | PC←PC+3+jdisp16                                           |    |    |    |
|       |      | !addr16               | 3  | 3      | —   | PC←0000, addr16                                           |    |    |    |
|       |      | !!addr20              | 4  | 3      | —   | PC←addr20                                                 |    |    |    |
| 条件转移  | BC   | \$addr20              | 2  | 2/4 注3 | —   | PC←PC+2+jdisp8 if CY=1                                    |    |    |    |
|       | BNC  | \$addr20              | 2  | 2/4 注3 | —   | PC←PC+2+jdisp8 if CY=0                                    |    |    |    |
|       | BZ   | \$addr20              | 2  | 2/4 注3 | —   | PC←PC+2+jdisp8 if Z=1                                     |    |    |    |
|       | BNZ  | \$addr20              | 2  | 2/4 注3 | —   | PC←PC+2+jdisp8 if Z=0                                     |    |    |    |
|       | BH   | \$addr20              | 3  | 2/4 注3 | —   | PC←PC+3+jdisp8 if (Z∨CY)=0                                |    |    |    |
|       | BNH  | \$addr20              | 3  | 2/4 注3 | —   | PC←PC+3+jdisp8 if (Z∨CY)=1                                |    |    |    |
|       | BT   | saddr.bit, \$addr20   | 4  | 3/5 注3 | —   | PC←PC+4+jdisp8 if (saddr).bit=1                           |    |    |    |
|       |      | sfr.bit, \$addr20     | 4  | 3/5 注3 | —   | PC←PC+4+jdisp8 if sfr.bit=1                               |    |    |    |
|       |      | A.bit, \$addr20       | 3  | 3/5 注3 | —   | PC←PC+3+disp8 if A.bit=1                                  |    |    |    |
|       |      | PSW.bit, \$addr20     | 4  | 3/5 注3 | —   | PC←PC+4+jdisp8 if PSW.bit=1                               |    |    |    |
|       |      | [HL].bit, \$addr20    | 3  | 3/5 注3 | 6/7 | PC←PC+3+jdisp8 if (HL).bit=1                              |    |    |    |
|       |      | ES:[HL].bit, \$addr20 | 4  | 4/6 注3 | 7/8 | PC←PC+4+jdisp8 if (ES, HL).bit=1                          |    |    |    |

- 注 1. 这是存取内部 RAM 区、SFR 区或者扩展 SFR 区时或者不存取数据时的 CPU 时钟 (f<sub>CLK</sub>) 数。
2. 这是存取代码闪存区以及以 8 位指令存取数据闪存区时的 CPU 时钟 (f<sub>CLK</sub>) 数。
3. 表示“条件不成立时 / 条件成立时”的时钟数。

备注 时钟数是在内部 ROM (闪存) 区有程序的情况。当从内部 RAM 区取指令时, 最大为 2 倍 +3 个时钟。

表 27-5 操作一览表 (17/17)

| 指令集    | 助记符    | 操作数                   | 字节 | 时钟     |     | 操作                                                       | 标志 |    |    |
|--------|--------|-----------------------|----|--------|-----|----------------------------------------------------------|----|----|----|
|        |        |                       |    | 注 1    | 注 2 |                                                          | Z  | AC | CY |
| 条件转移   | BF     | saddr.bit, \$addr20   | 4  | 3/5 注3 | —   | PC←PC+4+jdisp8 if (saddr).bit=0                          |    |    |    |
|        |        | sfr.bit, \$addr20     | 4  | 3/5 注3 | —   | PC←PC+4+jdisp8 if sfr.bit=0                              |    |    |    |
|        |        | A.bit, \$addr20       | 3  | 3/5 注3 | —   | PC←PC+3+jdisp8 if A.bit=0                                |    |    |    |
|        |        | PSW.bit, \$addr20     | 4  | 3/5 注3 | —   | PC←PC+4+jdisp8 if PSW.bit=0                              |    |    |    |
|        |        | [HL].bit, \$addr20    | 3  | 3/5 注3 | 6/7 | PC←PC+3+jdisp8 if (HL).bit=0                             |    |    |    |
|        |        | ES:[HL].bit, \$addr20 | 4  | 4/6 注3 | 7/8 | PC←PC+4+jdisp8 if (ES, HL).bit=0                         |    |    |    |
|        | BTCLR  | saddr.bit, \$addr20   | 4  | 3/5 注3 | —   | PC←PC+4+jdisp8 if (saddr).bit=1 then reset (saddr).bit   |    |    |    |
|        |        | sfr.bit, \$addr20     | 4  | 3/5 注3 | —   | PC←PC+4+jdisp8 if sfr.bit=1 then reset sfr.bit           |    |    |    |
|        |        | A.bit, \$addr20       | 3  | 3/5 注3 | —   | PC←PC+3+jdisp8 if A.bit=1 then reset A.bit               |    |    |    |
|        |        | PSW.bit, \$addr20     | 4  | 3/5 注3 | —   | PC←PC+4+jdisp8 if PSW.bit=1 then reset PSW.bit           | ×  | ×  | ×  |
|        |        | [HL].bit, \$addr20    | 3  | 3/5 注3 | —   | PC←PC+3+jdisp8 if (HL).bit=1 then reset (HL).bit         |    |    |    |
|        |        | ES:[HL].bit, \$addr20 | 4  | 4/6 注3 | —   | PC←PC+4+jdisp8 if (ES, HL).bit=1 then reset (ES, HL).bit |    |    |    |
| 条件跳转   | SKC    | —                     | 2  | 1      | —   | Next instruction skip if CY=1                            |    |    |    |
|        | SKNC   | —                     | 2  | 1      | —   | Next instruction skip if CY=0                            |    |    |    |
|        | SKZ    | —                     | 2  | 1      | —   | Next instruction skip if Z=1                             |    |    |    |
|        | SKNZ   | —                     | 2  | 1      | —   | Next instruction skip if Z=0                             |    |    |    |
|        | SKH    | —                     | 2  | 1      | —   | Next instruction skip if (Z∨CY)=0                        |    |    |    |
|        | SKNH   | —                     | 2  | 1      | —   | Next instruction skip if (Z∨CY)=1                        |    |    |    |
| CPU 控制 | SEL 注4 | RBn                   | 2  | 1      | —   | RBS[1:0]←n                                               |    |    |    |
|        | NOP    | —                     | 1  | 1      | —   | No Operation                                             |    |    |    |
|        | EI     | —                     | 3  | 4      | —   | IE←1 (Enable Interrupt)                                  |    |    |    |
|        | DI     | —                     | 3  | 4      | —   | IE←0 (Disable Interrupt)                                 |    |    |    |
|        | HALT   | —                     | 2  | 3      | —   | Set HALT Mode                                            |    |    |    |
|        | STOP   | —                     | 2  | 3      | —   | Set STOP Mode                                            |    |    |    |

注 1. 这是存取内部 RAM 区、SFR 区或者扩展 SFR 区时或者不存取数据时的 CPU 时钟 ( $f_{CLK}$ ) 数。

2. 这是存取代码闪存区以及以 8 位指令存取数据闪存区时的 CPU 时钟 ( $f_{CLK}$ ) 数。

3. 表示“条件不成立时 / 条件成立时”的时钟数。

4. n 为寄存器组号 (n=0 ~ 3)。

备注 时钟数是在内部 ROM (闪存) 区有程序的情况。当从内部 RAM 区取指令时, 最大为 2 倍 +3 个时钟。

## 第 28 章 电特性 (A、D: $T_A=-40 \sim +85^{\circ}\text{C}$ )

本章表示 A: 民用产品 ( $T_A=-40 \sim +85^{\circ}\text{C}$ )、D: 工业用产品 ( $T_A=-40 \sim +85^{\circ}\text{C}$ ) 的电特性。

- 注意 1. RL78 微控制器内置用于开发和评估的片上调试功能。如果使用片上调试功能，就可能会超过闪存的保证改写次数而无法保证产品的可靠性，因此批量生产的产品不能使用片上调试功能。对于使用片上调试功能的产品，不作为投诉受理对象。
2. 配置的引脚因产品而不同。请参照“2.1 端口功能”～“2.2.1 各产品内置的功能”。

## 28.1 绝对最大额定值

(T<sub>A</sub>=25°C)

| 项目              | 符号                  | 条件                                                                        |                                                                                                      | 额定值                                                      | 单位 |
|-----------------|---------------------|---------------------------------------------------------------------------|------------------------------------------------------------------------------------------------------|----------------------------------------------------------|----|
| 电源电压            | V <sub>DD</sub>     |                                                                           |                                                                                                      | -0.5 ~ +6.5                                              | V  |
| REGC 引脚的输入电压注 1 | V <sub>I</sub> REGC | REGC                                                                      |                                                                                                      | -0.3 ~ +2.8 并且<br>-0.3 ~ V <sub>DD</sub> +0.3 注 2        | V  |
| 输入电压            | V <sub>I1</sub>     | P60、P61 以外                                                                |                                                                                                      | -0.3 ~ V <sub>DD</sub> +0.3 注 3                          | V  |
|                 | V <sub>I2</sub>     | P60、P61（N 沟道漏极开路）                                                         |                                                                                                      | -0.3 ~ +6.5                                              | V  |
| 输出电压            | V <sub>O</sub>      |                                                                           |                                                                                                      | -0.3 ~ V <sub>DD</sub> +0.3 注 3                          | V  |
| 模拟输出电压          | V <sub>AI</sub>     | 20、24 引脚产品：ANI0 ~ ANI3、ANI16 ~ ANI22<br>30 引脚产品：ANI0 ~ ANI3、ANI16 ~ ANI19 |                                                                                                      | -0.3 ~ +0.3 并且<br>-0.3 ~ AV <sub>REF(+)</sub> +0.3 注 3、4 | V  |
| 高电平输出电流         | I <sub>OH1</sub>    | 1 个引脚                                                                     | P20 ~ P23 以外                                                                                         | -40                                                      | mA |
|                 |                     | 引脚合计                                                                      | P20 ~ P23 以外的全部引脚                                                                                    | -170                                                     | mA |
|                 |                     |                                                                           | 20、24 引脚产品：P40 ~ P42<br>30 引脚产品：P00、P01、P40、P120                                                     | -70                                                      | mA |
|                 |                     |                                                                           | 20、24 引脚产品：P00 ~ P03 注 5、<br>P10 ~ P14<br>30 引脚产品：P10 ~ P17、P30、P31、<br>P50、P51、P147                 | -100                                                     | mA |
|                 | I <sub>OH2</sub>    | 1 个引脚                                                                     | P20 ~ P23                                                                                            | -0.5                                                     | mA |
|                 |                     | 引脚合计                                                                      |                                                                                                      | -2                                                       | mA |
| 低电平输出电流         | I <sub>OL1</sub>    | 1 个引脚                                                                     | P20 ~ P23 以外                                                                                         | 40                                                       | mA |
|                 |                     | 引脚合计                                                                      | P20 ~ P23 以外的全部引脚                                                                                    | 170                                                      | mA |
|                 |                     |                                                                           | 20、24 引脚产品：P40 ~ P42<br>30 引脚产品：P00、P01、P40、P120                                                     | 70                                                       | mA |
|                 |                     |                                                                           | 20、24 引脚产品：P00 ~ P03 注 5、<br>P10 ~ P14、P60、P61<br>30 引脚产品：P10 ~ P17、P30、P31、<br>P50、P51、P60、P61、P147 | 100                                                      | mA |
|                 | I <sub>OL2</sub>    | 1 个引脚                                                                     | P20 ~ P23                                                                                            | 1                                                        | mA |
|                 |                     | 引脚合计                                                                      |                                                                                                      | 5                                                        | mA |
| 工作环境温度          | T <sub>A</sub>      |                                                                           |                                                                                                      | -40 ~ +85                                                | °C |
| 保存温度            | T <sub>stg</sub>    |                                                                           |                                                                                                      | -65 ~ +150                                               | °C |

注 1. 只限于 30 引脚产品。

2. 必须通过电容器 (0.47 ~ 1μF) 将 REGC 引脚连接 V<sub>SS</sub>。此值规定 REGC 引脚的绝对最大额定值, 在使用时不能外加电压。

3. 不超过 6.5V。

4. A/D 转换对象的引脚不能超过 AV<sub>REF(+)</sub>+0.3。

5. 只限于 24 引脚产品。

注意 即使是各项目中的 1 个项目一瞬间超过绝对最大额定值, 也可能降低产品的质量。绝对最大额定值是可能给产品带来物理性损伤的额定值, 必须在不超过额定值的状态下使用产品。

备注 1. 在没有特别指定的情况下, 复用引脚的特性和端口引脚的特性相同。

2. AV<sub>REF(+)</sub>: A/D 转换器的正 (+) 基准电压3. 将 V<sub>SS</sub> 作为基准电压。

## 28.2 振荡电路特性

### 28.2.1 X1 振荡电路特性

( $T_A = -40 \sim +85^\circ\text{C}$ 、 $1.8\text{V} \leq V_{DD} \leq 5.5\text{V}$ 、 $V_{SS} = 0\text{V}$ )

| 项目                    | 谐振器           | 条件                                         | MIN. | TYP. | MAX. | 单位  |
|-----------------------|---------------|--------------------------------------------|------|------|------|-----|
| X1 时钟振荡频率 ( $f_X$ ) 注 | 陶瓷谐振器 / 晶体振荡器 | $2.7\text{V} \leq V_{DD} \leq 5.5\text{V}$ | 1.0  |      | 20.0 | MHz |
|                       |               | $1.8\text{V} \leq V_{DD} < 2.7\text{V}$    | 1.0  |      | 8.0  |     |

注 只表示振荡电路的频率容许范围，指令执行时间请参照 AC 特性。

另外，委托谐振器厂商进行在安装电路中的评估，并且在确认振荡特性后再使用。

注意 在解除复位后，通过高速内部振荡器时钟启动 CPU，因此用户必须通过振荡稳定时间计数器的状态寄存器（OSTC）确认 X1 时钟的振荡稳定时间，并且必须充分对所用谐振器进行振荡稳定时间的评估，然后决定 OSTC 寄存器和振荡稳定时间选择寄存器（OSTS）的振荡稳定时间。

备注 在使用 X1 振荡电路时，请参照“5.4 系统时钟振荡电路”。

### 28.2.2 内部振荡器特性

( $T_A = -40 \sim +85^\circ\text{C}$ 、 $1.8\text{V} \leq V_{DD} \leq 5.5\text{V}$ 、 $V_{SS} = 0\text{V}$ )

| 项目                 | 符号       | 条件        | MIN.                               | TYP. | MAX. | 单位  |
|--------------------|----------|-----------|------------------------------------|------|------|-----|
| 高速内部振荡器时钟频率注 1、注 2 | $f_{IH}$ |           | 1                                  |      | 24   | MHz |
| 高速内部振荡器时钟频率精度      |          | R5F102 产品 | $T_A = -20 \sim +85^\circ\text{C}$ | -1.0 | +1.0 | %   |
|                    |          |           | $T_A = -40 \sim -20^\circ\text{C}$ | -1.5 | +1.5 | %   |
|                    |          | R5F103 产品 |                                    | -5.0 | +5.0 | %   |
| 低速内部振荡器时钟频率        | $f_{IL}$ |           |                                    | 15   |      | kHz |
| 低速内部振荡器时钟频率精度      |          |           | -15                                |      | +15  | %   |

注 1. 通过选项字节（000C2H）的 bit0 ~ 3 和 HOCODIV 寄存器的 bit0 ~ 2 选择高速内部振荡器的频率。

2. 只表示振荡电路的特性，指令执行时间请参照 AC 特性。

## 28.3 DC 特性

## 28.3.1 引脚特性

(  $T_A=-40 \sim +85^{\circ}\text{C}$ 、 $1.8\text{V} \leq V_{DD} \leq 5.5\text{V}$ 、 $V_{SS}=0\text{V}$ )

(1/4)

| 项目                    | 符号        | 条件                                                                                                                                          | MIN.                                       | TYP. | MAX.                | 单位 |
|-----------------------|-----------|---------------------------------------------------------------------------------------------------------------------------------------------|--------------------------------------------|------|---------------------|----|
| 高电平输出电流 <sup>注1</sup> | $I_{OH1}$ | 20、24 引脚产品: P00 ~ P03 <sup>注4</sup> 、<br>P10 ~ P14、P40 ~ P42<br>30 引脚产品: P00、P01、P10 ~ P17、<br>P30、P31、P40、P50、P51、P120、<br>P147<br>1 个引脚   |                                            |      | -10.0 <sup>注2</sup> | mA |
|                       |           | 20、24 引脚产品: P40 ~ P42<br>30 引脚产品: P00、P01、P40、<br>P120<br>合计<br>(占空比 $\leq 70\%$ 时 <sup>注3</sup> )                                          | $4.0\text{V} \leq V_{DD} \leq 5.5\text{V}$ |      | -30.0               | mA |
|                       |           |                                                                                                                                             | $2.7\text{V} \leq V_{DD} < 4.0\text{V}$    |      | -6.0                | mA |
|                       |           |                                                                                                                                             | $1.8\text{V} \leq V_{DD} < 2.7\text{V}$    |      | -4.5                | mA |
|                       |           | 20、24 引脚产品: P00 ~ P03 <sup>注4</sup><br>P10 ~ P14<br>30 引脚产品: P10 ~ P17、P30、<br>P31、P50、P51、P147<br>合计<br>(占空比 $\leq 70\%$ 时 <sup>注3</sup> ) | $4.0\text{V} \leq V_{DD} \leq 5.5\text{V}$ |      | -80.0               | mA |
|                       |           |                                                                                                                                             | $2.7\text{V} \leq V_{DD} < 4.0\text{V}$    |      | -18.0               | mA |
|                       |           |                                                                                                                                             | $1.8\text{V} \leq V_{DD} < 2.7\text{V}$    |      | -10.0               | mA |
|                       |           | 全部引脚合计<br>(占空比 $\leq 70\%$ 时 <sup>注3</sup> )                                                                                                |                                            |      | -100                | mA |
|                       | $I_{OH2}$ | P20 ~ P23<br>1 个引脚                                                                                                                          |                                            |      | -0.1                | mA |
|                       |           | 引脚合计                                                                                                                                        |                                            |      | -0.4                | mA |

注 1. 这是即使电流从  $V_{DD}$  引脚流到输出引脚也保证器件运行的电流值。

2. 不能超过合计的电流值。

3. 这是在占空比  $\leq 70\%$  条件下的输出电流值。更改为占空比  $> 70\%$  时的输出电流值能用以下的计算式进行计算 (将占空比更改为  $n\%$  的情况)。• 引脚合计的输出电流 =  $(I_{OH} \times 0.7) / (n \times 0.01)$ <计算例子>  $I_{OH} = -10.0\text{mA}$ 、 $n = 80\%$ 引脚合计的输出电流 =  $(-10.0 \times 0.7) / (80 \times 0.01) \approx -8.7\text{mA}$ 

各引脚的电流不会因占空比而变, 而且不会流过绝对最大额定值以上的电流。

4. 只限于 24 引脚产品。

注意 在 N 沟道漏极开路模式中, 20 引脚产品的 P10 ~ P12、P41, 24 引脚产品的 P01、P10 ~ P12、P41 以及 30 引脚产品的 P00、P10 ~ P15、P17、P50 不输出高电平。

备注 在没有特别指定的情况下, 复用引脚的特性和端口引脚的特性相同。

(T<sub>A</sub>=-40 ~ +85°C、1.8V ≤ V<sub>DD</sub> ≤ 5.5V、V<sub>SS</sub>=0V)

(2/4)

| 项目                    | 符号               | 条件                                                                                                                                                    | MIN.                          | TYP. | MAX.               | 单位 |
|-----------------------|------------------|-------------------------------------------------------------------------------------------------------------------------------------------------------|-------------------------------|------|--------------------|----|
| 低电平输出电流 <sup>注1</sup> | I <sub>OL1</sub> | 20、24 引脚产品: P00 ~ P03 <sup>注4</sup> 、<br>P10 ~ P14、P40 ~ P42<br>30 引脚产品: P00、P01、P10 ~ P17、<br>P30、P31、P40、P50、P51、P120、<br>P147<br>1 个引脚             |                               |      | 20.0 <sup>注2</sup> | mA |
|                       |                  | P60、P61<br>1 个引脚                                                                                                                                      |                               |      | 15.0 <sup>注2</sup> | mA |
|                       |                  | 20、24 引脚产品: P40 ~ P42<br>30 引脚产品: P00、P01、P40、<br>P120<br>合计<br>(占空比 ≤ 70% 时 <sup>注3</sup> )                                                          | 4.0V ≤ V <sub>DD</sub> ≤ 5.5V |      | 60.0               | mA |
|                       |                  |                                                                                                                                                       | 2.7V ≤ V <sub>DD</sub> < 4.0V |      | 9.0                | mA |
|                       |                  |                                                                                                                                                       | 1.8V ≤ V <sub>DD</sub> < 2.7V |      | 1.8                | mA |
|                       |                  | 20、24 引脚产品: P00 ~ P03 <sup>注4</sup><br>P10 ~ P14、P60、P61<br>30 引脚产品: P10 ~ P17、P30、<br>P31、P50、P51、P60、P61、P147<br>合计<br>(占空比 ≤ 70% 时 <sup>注3</sup> ) | 4.0V ≤ V <sub>DD</sub> ≤ 5.5V |      | 80.0               | mA |
|                       |                  |                                                                                                                                                       | 2.7V ≤ V <sub>DD</sub> < 4.0V |      | 27.0               | mA |
|                       |                  |                                                                                                                                                       | 1.8V ≤ V <sub>DD</sub> < 2.7V |      | 5.4                | mA |
|                       |                  | 全部引脚合计<br>(占空比 ≤ 70% 时 <sup>注3</sup> )                                                                                                                |                               |      | 140                | mA |
|                       | I <sub>OL2</sub> | P20 ~ P23<br>1 个引脚                                                                                                                                    |                               |      | 0.4                | mA |
|                       |                  | 引脚合计                                                                                                                                                  |                               |      | 1.6                | mA |

注 1. 这是电流即使从 V<sub>SS</sub> 引脚流到输出引脚也保证器件运行的电流值。

2. 不能超过合计的电流值。

3. 这是在占空比 ≤ 70% 条件下的输出电流值。

更改为占空比 > 70% 时的输出电流值能用以下的计算式进行计算 (将占空比更改为 n% 的情况)。

• 引脚合计的输出电流 = (I<sub>OL</sub> × 0.7) / (n × 0.01)

<计算例子> I<sub>OL</sub> = 10.0mA、n = 80%

引脚合计的输出电流 = (10.0 × 0.7) / (80 × 0.01) ≈ 8.7mA

各引脚的电流不会因占空比而变，而且不会流过绝对最大额定值以上的电流。

4. 只限于 24 引脚产品。

备注 在没有特别指定的情况下，复用引脚的特性和端口引脚的特性相同。



(  $T_A=-40 \sim +85^{\circ}\text{C}$ 、 $1.8\text{V} \leq V_{DD} \leq 5.5\text{V}$ 、 $V_{SS}=0\text{V}$  )

(3/4)

| 项目      | 符号        | 条件                                                                                                                   | MIN.                                                                  | TYP.         | MAX.        | 单位 |
|---------|-----------|----------------------------------------------------------------------------------------------------------------------|-----------------------------------------------------------------------|--------------|-------------|----|
| 高电平输入电压 | $V_{IH1}$ | 通常输入缓冲器<br>20、24 引脚产品: P00 ~ P03 注 2、P10 ~ P14、P40 ~ P42<br>30 引脚产品: P00、P01、P10 ~ P17、P30、P31、P40、P50、P51、P120、P147 | $0.8V_{DD}$                                                           |              | $V_{DD}$    | V  |
|         | $V_{IH2}$ | TTL 输入缓冲器<br>20、24 引脚产品: P10、P11<br>30 引脚产品: P01、P10、P11、P13 ~ P17                                                   | $4.0\text{V} \leq V_{DD} \leq 5.5\text{V}$                            | 2.2          | $V_{DD}$    | V  |
|         |           |                                                                                                                      | $3.3\text{V} \leq V_{DD} < 4.0\text{V}$                               | 2.0          | $V_{DD}$    | V  |
|         |           |                                                                                                                      | $1.8\text{V} \leq V_{DD} < 3.3\text{V}$                               | 1.5          | $V_{DD}$    | V  |
|         | $V_{IH3}$ | P20 ~ P23                                                                                                            | $0.7V_{DD}$                                                           |              | $V_{DD}$    | V  |
|         | $V_{IH4}$ | P60、P61                                                                                                              | $0.7V_{DD}$                                                           |              | 6.0         | V  |
|         | $V_{IH5}$ | P121、P122、P125 注 1、P137、EXCLK、 $\overline{\text{RESET}}$                                                             | $0.8V_{DD}$                                                           |              | $V_{DD}$    | V  |
| 低电平输入电压 | $V_{IL1}$ | 通常输入缓冲器<br>20、24 引脚产品: P00 ~ P03 注 2、P10 ~ P14、P40 ~ P42<br>30 引脚产品: P00、P01、P10 ~ P17、P30、P31、P40、P50、P51、P120、P147 | 0                                                                     |              | $0.2V_{DD}$ | V  |
|         | $V_{IL2}$ | TTL 输入缓冲器<br>20、24 引脚产品: P10、P11<br>30 引脚产品: P01、P10、P11、P13 ~ P17                                                   | $4.0\text{V} \leq V_{DD} \leq 5.5\text{V}$                            | 0            | 0.8         | V  |
|         |           |                                                                                                                      | $3.3\text{V} \leq V_{DD} < 4.0\text{V}$                               | 0            | 0.5         | V  |
|         |           |                                                                                                                      | $1.8\text{V} \leq V_{DD} < 3.3\text{V}$                               | 0            | 0.32        | V  |
|         | $V_{IL3}$ | P20 ~ P23                                                                                                            | 0                                                                     |              | $0.3V_{DD}$ | V  |
|         | $V_{IL4}$ | P60 ~ P61                                                                                                            | 0                                                                     |              | $0.3V_{DD}$ | V  |
|         | $V_{IL5}$ | P121、P122、P125 注 1、P137、EXCLK、 $\overline{\text{RESET}}$                                                             | 0                                                                     |              | $0.2V_{DD}$ | V  |
| 高电平输出电压 | $V_{OH1}$ | 20、24 引脚产品: P00 ~ P03 注 2、P10 ~ P14、P40 ~ P42<br>30 引脚产品: P00、P01、P10 ~ P17、P30、P31、P40、P50、P51、P120、P147            | $4.0\text{V} \leq V_{DD} \leq 5.5\text{V}$ 、 $I_{OH1}=-10.0\text{mA}$ | $V_{DD}-1.5$ |             | V  |
|         |           |                                                                                                                      | $4.0\text{V} \leq V_{DD} \leq 5.5\text{V}$ 、 $I_{OH1}=-3.0\text{mA}$  | $V_{DD}-0.7$ |             | V  |
|         |           |                                                                                                                      | $2.7\text{V} \leq V_{DD} \leq 5.5\text{V}$ 、 $I_{OH1}=-2.0\text{mA}$  | $V_{DD}-0.6$ |             | V  |
|         |           |                                                                                                                      | $1.8\text{V} \leq V_{DD} \leq 5.5\text{V}$ 、 $I_{OH1}=-1.5\text{mA}$  | $V_{DD}-0.5$ |             | V  |
|         | $V_{OH2}$ | P20 ~ P23                                                                                                            | $I_{OH2}=-100\mu\text{A}$                                             | $V_{DD}-0.5$ |             | V  |

注 1. 只限于 20、24 引脚产品。

2. 只限于 24 引脚产品。

注意 即使在 N 沟道漏极开路模式中, 20 引脚产品的 P10 ~ P12、P41, 24 引脚产品的 P01、P10 ~ P12、P41 以及 30 引脚产品的 P00、P10 ~ P15、P17、P50 的  $V_{IH}$  最大值 (MAX.) 也为  $V_{DD}$ 。  
并且在 N 沟道漏极开路模式中, 不输出高电平。

备注 在没有特别指定的情况下, 复用引脚的特性和端口引脚的特性相同。

(T<sub>A</sub>=-40 ~ +85°C、1.8V ≤ V<sub>DD</sub> ≤ 5.5V、V<sub>SS</sub>=0V)

(4/4)

| 项目       | 符号                | 条件                                                                                                                 |                                               |                                                            | MIN. | TYP. | MAX. | 单位 |
|----------|-------------------|--------------------------------------------------------------------------------------------------------------------|-----------------------------------------------|------------------------------------------------------------|------|------|------|----|
| 低电平输出电压  | V <sub>OL1</sub>  | 20、24 引脚产品: P00 ~ P03 注、P10 ~ P14、P40 ~ P42<br>30 引脚产品: P00、P01、P10 ~ P17、P30、P31、P40、P50、P51、P120、P147            |                                               | 4.0V ≤ V <sub>DD</sub> ≤ 5.5V、<br>I <sub>OL1</sub> =20.0mA |      |      | 1.3  | V  |
|          |                   |                                                                                                                    |                                               | 4.0V ≤ V <sub>DD</sub> ≤ 5.5V、<br>I <sub>OL1</sub> =8.5mA  |      |      | 0.7  | V  |
|          |                   |                                                                                                                    |                                               | 2.7V ≤ V <sub>DD</sub> ≤ 5.5V、<br>I <sub>OL1</sub> =3.0mA  |      |      | 0.6  | V  |
|          |                   |                                                                                                                    |                                               | 2.7V ≤ V <sub>DD</sub> ≤ 5.5V、<br>I <sub>OL1</sub> =1.5mA  |      |      | 0.4  |    |
|          |                   |                                                                                                                    |                                               | 1.8V ≤ V <sub>DD</sub> ≤ 5.5V、<br>I <sub>OL1</sub> =0.6mA  |      |      | 0.4  | V  |
|          | V <sub>OL2</sub>  | P20 ~ P23                                                                                                          |                                               | I <sub>OL2</sub> =400μA                                    |      |      | 0.4  |    |
|          | V <sub>OL3</sub>  | P60、P61                                                                                                            |                                               | 4.0V ≤ V <sub>DD</sub> ≤ 5.5V、<br>I <sub>OL3</sub> =15.0mA |      |      | 2.0  | V  |
|          |                   |                                                                                                                    |                                               | 4.0V ≤ V <sub>DD</sub> ≤ 5.5V、<br>I <sub>OL3</sub> =5.0mA  |      |      | 0.4  | V  |
|          |                   |                                                                                                                    |                                               | 2.7V ≤ V <sub>DD</sub> ≤ 5.5V、<br>I <sub>OL3</sub> =3.0mA  |      |      | 0.4  | V  |
|          |                   |                                                                                                                    |                                               | 1.8V ≤ V <sub>DD</sub> ≤ 5.5V、<br>I <sub>OL3</sub> =2.0mA  |      |      | 0.4  | V  |
| 高电平输入漏电流 | I <sub>LIH1</sub> | P121、P122 以外                                                                                                       | V <sub>I</sub> =V <sub>DD</sub>               |                                                            |      | 1    | μA   |    |
|          | I <sub>LIH2</sub> | P121、P122<br>(X1、X2/EXCLK)                                                                                         | V <sub>I</sub> =V <sub>DD</sub> 输入端口或者外部时钟输入时 |                                                            |      | 1    | μA   |    |
|          |                   |                                                                                                                    | 连接谐振器时                                        |                                                            |      | 10   | μA   |    |
| 低电平输入漏电流 | I <sub>LIL1</sub> | P121、P122 以外                                                                                                       | V <sub>I</sub> =V <sub>SS</sub>               |                                                            |      | -1   | μA   |    |
|          | I <sub>LIL2</sub> | P121、P122<br>(X1、X2/EXCLK)                                                                                         | V <sub>I</sub> =V <sub>SS</sub> 输入端口或者外部时钟输入时 |                                                            |      | -1   | μA   |    |
|          |                   |                                                                                                                    | 连接谐振器时                                        |                                                            |      | -10  | μA   |    |
| 内部上拉电阻   | R <sub>U</sub>    | 20、24 引脚产品: P00 ~ P03 注、P10 ~ P14、P40 ~ P42、P125、RESET<br>30 引脚产品: P00、P01、P10 ~ P17、P30、P31、P40、P50、P51、P120、P147 |                                               | V <sub>I</sub> =V <sub>SS</sub> 、<br>输入端口时                 | 10   | 20   | 100  | kΩ |

注 只限于 24 引脚产品。

备注 在没有特别指定的情况下，复用引脚的特性和端口引脚的特性相同。

## 28.3.2 电源电流特性

(1) 20、24 引脚产品

 $(T_A = -40 \sim +85^\circ\text{C}, 1.8\text{V} \leq V_{DD} \leq 5.5\text{V}, V_{SS} = 0\text{V})$ 

(1/2)

| 项目               | 符号                                                  | 条件    |                  |                                                      |                                                      |                           | MIN.                  | TYP. | MAX. | 单位  |    |
|------------------|-----------------------------------------------------|-------|------------------|------------------------------------------------------|------------------------------------------------------|---------------------------|-----------------------|------|------|-----|----|
| 电源电流<br>注 1      | I <sub>DD1</sub>                                    | 运行模式  | HS（高速主）<br>模式注 4 | f <sub>IH</sub> =24MHz 注 3                           | 基本<br>运行                                             | V <sub>DD</sub> =5.0V     |                       | 1.5  |      | mA  |    |
|                  |                                                     |       |                  |                                                      |                                                      | V <sub>DD</sub> =3.0V     |                       | 1.5  |      |     |    |
|                  |                                                     |       |                  |                                                      | 通常<br>运行                                             | V <sub>DD</sub> =5.0V     |                       | 3.3  | 5.0  | mA  |    |
|                  |                                                     |       |                  |                                                      |                                                      | V <sub>DD</sub> =3.0V     |                       | 3.3  | 5.0  |     |    |
|                  |                                                     |       |                  | f <sub>IH</sub> =16MHz 注 3                           | V <sub>DD</sub> =5.0V                                |                           | 2.5                   | 3.7  | mA   |     |    |
|                  |                                                     |       |                  |                                                      |                                                      | V <sub>DD</sub> =3.0V     |                       | 2.5  |      | 3.7 |    |
|                  |                                                     |       |                  |                                                      | LS（低速主）<br>模式注 4                                     | f <sub>IH</sub> =8MHz 注 3 | V <sub>DD</sub> =3.0V |      | 1.2  | 1.8 | mA |
|                  |                                                     |       |                  |                                                      |                                                      |                           | V <sub>DD</sub> =2.0V |      | 1.2  | 1.8 |    |
|                  |                                                     |       | HS（高速主）<br>模式注 4 | f <sub>MX</sub> =20MHz 注 2、<br>V <sub>DD</sub> =5.0V | 输入方波                                                 |                           | 2.8                   | 4.4  | mA   |     |    |
|                  |                                                     |       |                  |                                                      | 连接谐振器                                                |                           | 3.0                   | 4.6  |      |     |    |
|                  |                                                     |       |                  |                                                      | f <sub>MX</sub> =20MHz 注 2、<br>V <sub>DD</sub> =3.0V | 输入方波                      |                       | 2.8  | 4.4  | mA  |    |
|                  |                                                     |       |                  |                                                      |                                                      | 连接谐振器                     |                       | 3.0  | 4.6  |     |    |
|                  |                                                     |       |                  | f <sub>MX</sub> =10MHz 注 2、<br>V <sub>DD</sub> =5.0V | 输入方波                                                 |                           | 1.8                   | 2.6  | mA   |     |    |
|                  |                                                     |       |                  |                                                      | 连接谐振器                                                |                           | 1.8                   | 2.6  |      |     |    |
|                  |                                                     |       |                  |                                                      | f <sub>MX</sub> =10MHz 注 2、<br>V <sub>DD</sub> =3.0V | 输入方波                      |                       | 1.8  | 2.6  | mA  |    |
|                  |                                                     |       |                  |                                                      |                                                      | 连接谐振器                     |                       | 1.8  | 2.6  |     |    |
| LS（低速主）<br>模式注 4 | f <sub>MX</sub> =8MHz 注 2、<br>V <sub>DD</sub> =3.0V | 输入方波  |                  | 1.1                                                  |                                                      | 1.7                       | mA                    |      |      |     |    |
|                  |                                                     | 连接谐振器 |                  | 1.1                                                  |                                                      | 1.7                       |                       |      |      |     |    |
|                  | f <sub>MX</sub> =8MHz 注 2、<br>V <sub>DD</sub> =2.0V | 输入方波  |                  | 1.1                                                  | 1.7                                                  | mA                        |                       |      |      |     |    |
|                  |                                                     | 连接谐振器 |                  | 1.1                                                  | 1.7                                                  |                           |                       |      |      |     |    |

注 1. 这是流过  $V_{DD}$  的总电流, 包含输入引脚固定为  $V_{DD}$  或者  $V_{SS}$  状态的输入漏电流。MAX. 值包含外围工作电流。但是, 不包含流到 A/D 转换器、LVD 电路、I/O 端口、内部上拉或者下拉电阻的电流以及改写数据闪存时流过的电流。

2. 这是高速内部振荡器停止振荡的情况。

3. 这是高速系统时钟停止振荡的情况。

4. 工作电压范围、CPU 工作频率和运行模式的关系如下所示:

HS (高速主) 模式:  $V_{DD} = 2.7 \sim 5.5\text{V}@1\text{MHz} \sim 24\text{MHz}$

$V_{DD} = 2.4 \sim 5.5\text{V}@1\text{MHz} \sim 16\text{MHz}$

LS (低速主) 模式:  $V_{DD} = 1.8 \sim 5.5\text{V}@1\text{MHz} \sim 8\text{MHz}$

备注 1.  $f_{MX}$ : 高速系统时钟频率 (X1 时钟振荡频率或者外部主系统时钟频率)

2.  $f_{IH}$ : 高速内部振荡器的时钟频率

3. TYP. 值的温度条件是  $T_A = 25^\circ\text{C}$ 。

## (1) 20、24 引脚产品

 $(T_A = -40 \sim +85^\circ\text{C}, 1.8\text{V} \leq V_{DD} \leq 5.5\text{V}, V_{SS} = 0\text{V})$ 

(2/2)

| 项目                 | 符号                             | 条件      |                             |                                                                 |                                     | MIN.                  | TYP. | MAX. | 单位   |    |
|--------------------|--------------------------------|---------|-----------------------------|-----------------------------------------------------------------|-------------------------------------|-----------------------|------|------|------|----|
| 电源电流 <sup>注1</sup> | I <sub>DD2</sub> <sup>注2</sup> | HALT 模式 | HS（高速主）<br>模式 <sup>注6</sup> | f <sub>IH</sub> =24MHz <sup>注4</sup>                            | V <sub>DD</sub> =5.0V               |                       | 440  | 1210 | μA   |    |
|                    |                                |         |                             |                                                                 | V <sub>DD</sub> =3.0V               |                       | 440  | 1210 |      |    |
|                    |                                |         |                             | f <sub>IH</sub> =16MHz <sup>注4</sup>                            | V <sub>DD</sub> =5.0V               |                       | 400  | 950  | μA   |    |
|                    |                                |         |                             |                                                                 | V <sub>DD</sub> =3.0V               |                       | 400  | 950  |      |    |
|                    |                                |         |                             | LS（低速主）<br>模式 <sup>注6</sup>                                     | f <sub>IH</sub> =8MHz <sup>注4</sup> | V <sub>DD</sub> =3.0V |      | 270  | 542  | μA |
|                    |                                |         |                             |                                                                 |                                     | V <sub>DD</sub> =2.0V |      | 270  | 542  |    |
|                    |                                |         | HS（高速主）<br>模式 <sup>注6</sup> | f <sub>MX</sub> =20MHz <sup>注3</sup> 、<br>V <sub>DD</sub> =5.0V | 输入方波                                |                       | 280  | 1000 | μA   |    |
|                    |                                |         |                             |                                                                 | 连接谐振器                               |                       | 450  | 1170 |      |    |
|                    |                                |         |                             | f <sub>MX</sub> =20MHz <sup>注3</sup> 、<br>V <sub>DD</sub> =3.0V | 输入方波                                |                       | 280  | 1000 | μA   |    |
|                    |                                |         |                             |                                                                 | 连接谐振器                               |                       | 450  | 1170 |      |    |
|                    |                                |         |                             | f <sub>MX</sub> =10MHz <sup>注3</sup> 、<br>V <sub>DD</sub> =5.0V | 输入方波                                |                       | 190  | 590  | μA   |    |
|                    |                                |         |                             |                                                                 | 连接谐振器                               |                       | 260  | 660  |      |    |
|                    |                                |         |                             | f <sub>MX</sub> =10MHz <sup>注3</sup> 、<br>V <sub>DD</sub> =3.0V | 输入方波                                |                       | 190  | 590  | μA   |    |
|                    |                                |         |                             |                                                                 | 连接谐振器                               |                       | 260  | 660  |      |    |
|                    |                                |         | LS（低速主）<br>模式 <sup>注6</sup> | f <sub>MX</sub> =8MHz <sup>注3</sup> 、<br>V <sub>DD</sub> =3.0V  | 输入方波                                |                       | 110  | 360  | μA   |    |
|                    |                                |         |                             |                                                                 | 连接谐振器                               |                       | 150  | 416  |      |    |
|                    |                                |         |                             | f <sub>MX</sub> =8MHz <sup>注3</sup> 、<br>V <sub>DD</sub> =2.0V  | 输入方波                                |                       | 110  | 360  | μA   |    |
|                    |                                |         |                             |                                                                 | 连接谐振器                               |                       | 150  | 416  |      |    |
|                    | I <sub>DD3</sub> <sup>注5</sup> | STOP 模式 | T <sub>A</sub> =-40℃        |                                                                 |                                     |                       |      | 0.19 | 0.50 | μA |
|                    |                                |         | T <sub>A</sub> =+25℃        |                                                                 |                                     |                       |      | 0.24 | 0.50 |    |
|                    |                                |         | T <sub>A</sub> =+50℃        |                                                                 |                                     |                       |      | 0.32 | 0.80 |    |
|                    |                                |         | T <sub>A</sub> =+70℃        |                                                                 |                                     |                       |      | 0.48 | 1.20 |    |
|                    |                                |         | T <sub>A</sub> =+85℃        |                                                                 |                                     |                       |      | 0.74 | 2.20 |    |

注 1. 这是流过  $V_{DD}$  的总电流, 包含输入引脚固定为  $V_{DD}$  或者  $V_{SS}$  状态的输入漏电流。MAX. 值包含外围工作电流。但是, 不包含流到 A/D 转换器、LVD 电路、I/O 端口、内部上拉或者下拉电阻的电流以及改写数据闪存时流过的电流。

2. 这是执行闪存的 HALT 指令的情况。

3. 这是高速内部振荡器停止振荡的情况。

4. 这是高速系统时钟停止振荡的情况。

5. 不包含流到 12 位间隔定时器、看门狗定时器的电流。

6. 工作电压范围、CPU 工作频率和运行模式的关系如下所示:

HS (高速主) 模式:  $V_{DD} = 2.7 \sim 5.5\text{V}@1\text{MHz} \sim 24\text{MHz}$

$V_{DD} = 2.4 \sim 5.5\text{V}@1\text{MHz} \sim 16\text{MHz}$

LS (低速主) 模式:  $V_{DD} = 1.8 \sim 5.5\text{V}@1\text{MHz} \sim 8\text{MHz}$

备注 1.  $f_{MX}$ : 高速系统时钟频率 (X1 时钟振荡频率或者外部主系统时钟频率)

2.  $f_{IH}$ : 高速内部振荡器的时钟频率

3. “STOP 模式”以外的 TYP. 值的温度条件是  $T_A = 25^\circ\text{C}$ 。

## (2) 30 引脚产品

(T<sub>A</sub> = -40 ~ +85°C、1.8V ≤ V<sub>DD</sub> ≤ 5.5V、V<sub>SS</sub> = 0V)

(1/2)

| 项目          | 符号               | 条件   |                   |                                                        |          | MIN.                   | TYP. | MAX. | 单位 |
|-------------|------------------|------|-------------------|--------------------------------------------------------|----------|------------------------|------|------|----|
| 电源电流<br>注 1 | I <sub>DD1</sub> | 运行模式 | HS (高速主)<br>模式注 4 | f <sub>IH</sub> = 24MHz 注 3                            | 基本<br>运行 | V <sub>DD</sub> = 5.0V |      | 1.5  | mA |
|             |                  |      |                   |                                                        |          | V <sub>DD</sub> = 3.0V |      | 1.5  |    |
|             |                  |      |                   | f <sub>IH</sub> = 16MHz 注 3                            | 通常<br>运行 | V <sub>DD</sub> = 5.0V |      | 3.7  | mA |
|             |                  |      |                   |                                                        |          | V <sub>DD</sub> = 3.0V |      | 3.7  |    |
|             |                  |      | LS (低速主)<br>模式注 4 | f <sub>IH</sub> = 8MHz 注 3                             |          | V <sub>DD</sub> = 5.0V |      | 2.7  | mA |
|             |                  |      |                   |                                                        |          | V <sub>DD</sub> = 3.0V |      | 2.7  |    |
|             |                  |      | HS (高速主)<br>模式注 4 | f <sub>MX</sub> = 20MHz 注 2、<br>V <sub>DD</sub> = 5.0V |          | V <sub>DD</sub> = 3.0V |      | 1.2  | mA |
|             |                  |      |                   |                                                        |          | V <sub>DD</sub> = 2.0V |      | 1.2  |    |
|             |                  |      |                   | f <sub>MX</sub> = 20MHz 注 2、<br>V <sub>DD</sub> = 3.0V | 输入方波     |                        | 3.0  | 4.6  | mA |
|             |                  |      |                   |                                                        | 连接谐振器    |                        | 3.2  | 4.8  |    |
|             |                  |      |                   | f <sub>MX</sub> = 10MHz 注 2、<br>V <sub>DD</sub> = 5.0V | 输入方波     |                        | 3.0  | 4.6  | mA |
|             |                  |      |                   |                                                        | 连接谐振器    |                        | 3.2  | 4.8  |    |
|             |                  |      |                   | f <sub>MX</sub> = 10MHz 注 2、<br>V <sub>DD</sub> = 3.0V | 输入方波     |                        | 1.9  | 2.7  | mA |
|             |                  |      |                   |                                                        | 连接谐振器    |                        | 1.9  | 2.7  |    |
|             |                  |      | LS (低速主)<br>模式注 4 | f <sub>MX</sub> = 8MHz 注 2、<br>V <sub>DD</sub> = 3.0V  | 输入方波     |                        | 1.9  | 2.7  | mA |
|             |                  |      |                   |                                                        | 连接谐振器    |                        | 1.9  | 2.7  |    |
|             |                  |      | LS (低速主)<br>模式注 4 | f <sub>MX</sub> = 8MHz 注 2、<br>V <sub>DD</sub> = 2.0V  | 输入方波     |                        | 1.1  | 1.7  | mA |
|             |                  |      |                   |                                                        | 连接谐振器    |                        | 1.1  | 1.7  |    |

注 1. 这是流过 V<sub>DD</sub> 的总电流，包含输入引脚固定为 V<sub>DD</sub> 或者 V<sub>SS</sub> 状态的输入漏电流。MAX. 值包含外围工作电流。但是，不包含流到 A/D 转换器、LVD 电路、I/O 端口、内部上拉或者下拉电阻的电流以及改写数据闪存时流过的电流。

2. 这是高速内部振荡器停止振荡的情况。

3. 这是高速系统时钟停止振荡的情况。

4. 工作电压范围、CPU 工作频率和运行模式的关系如下所示：

HS (高速主) 模式： V<sub>DD</sub> = 2.7 ~ 5.5V @ 1MHz ~ 24MHz

V<sub>DD</sub> = 2.4 ~ 5.5V @ 1MHz ~ 16MHz

LS (低速主) 模式： V<sub>DD</sub> = 1.8 ~ 5.5V @ 1MHz ~ 8MHz

备注 1. f<sub>MX</sub>: 高速系统时钟频率 (X1 时钟振荡频率或者外部主系统时钟频率)

2. f<sub>IH</sub>: 高速内部振荡器的时钟频率

3. TYP. 值的温度条件是 T<sub>A</sub> = 25°C。

## (2) 30 引脚产品

(  $T_A = -40 \sim +85^\circ\text{C}$ 、 $1.8\text{V} \leq V_{DD} \leq 5.5\text{V}$ 、 $V_{SS} = 0\text{V}$  )

(2/2)

| 项目                 | 符号                             | 条件      |                             |                                                                 |                                     | MIN.                  | TYP. | MAX. | 单位   |    |
|--------------------|--------------------------------|---------|-----------------------------|-----------------------------------------------------------------|-------------------------------------|-----------------------|------|------|------|----|
| 电源电流 <sup>注1</sup> | I <sub>DD2</sub> <sup>注2</sup> | HALT 模式 | HS（高速主）<br>模式 <sup>注6</sup> | f <sub>IH</sub> =24MHz <sup>注4</sup>                            | V <sub>DD</sub> =5.0V               |                       | 440  | 1280 | μA   |    |
|                    |                                |         |                             |                                                                 | V <sub>DD</sub> =3.0V               |                       | 440  | 1280 |      |    |
|                    |                                |         |                             | f <sub>IH</sub> =16MHz <sup>注4</sup>                            | V <sub>DD</sub> =5.0V               |                       | 400  | 1000 | μA   |    |
|                    |                                |         |                             |                                                                 | V <sub>DD</sub> =3.0V               |                       | 400  | 1000 |      |    |
|                    |                                |         |                             | LS（低速主）<br>模式 <sup>注6</sup>                                     | f <sub>IH</sub> =8MHz <sup>注4</sup> | V <sub>DD</sub> =3.0V |      | 260  | 530  | μA |
|                    |                                |         |                             |                                                                 |                                     | V <sub>DD</sub> =2.0V |      | 260  | 530  |    |
|                    |                                |         | HS（高速主）<br>模式 <sup>注6</sup> | f <sub>MX</sub> =20MHz <sup>注3</sup> 、<br>V <sub>DD</sub> =5.0V | 输入方波                                |                       | 280  | 1000 | μA   |    |
|                    |                                |         |                             |                                                                 | 连接谐振器                               |                       | 450  | 1170 |      |    |
|                    |                                |         |                             | f <sub>MX</sub> =20MHz <sup>注3</sup> 、<br>V <sub>DD</sub> =3.0V | 输入方波                                |                       | 280  | 1000 | μA   |    |
|                    |                                |         |                             |                                                                 | 连接谐振器                               |                       | 450  | 1170 |      |    |
|                    |                                |         |                             | f <sub>MX</sub> =10MHz <sup>注3</sup> 、<br>V <sub>DD</sub> =5.0V | 输入方波                                |                       | 190  | 600  | μA   |    |
|                    |                                |         |                             |                                                                 | 连接谐振器                               |                       | 260  | 670  |      |    |
|                    |                                |         |                             | f <sub>MX</sub> =10MHz <sup>注3</sup> 、<br>V <sub>DD</sub> =3.0V | 输入方波                                |                       | 190  | 600  | μA   |    |
|                    |                                |         |                             |                                                                 | 连接谐振器                               |                       | 260  | 670  |      |    |
|                    |                                |         | LS（低速主）<br>模式 <sup>注6</sup> | f <sub>MX</sub> =8MHz <sup>注3</sup> 、<br>V <sub>DD</sub> =3.0V  | 输入方波                                |                       | 95   | 330  | μA   |    |
|                    |                                |         |                             |                                                                 | 连接谐振器                               |                       | 145  | 380  |      |    |
|                    |                                |         |                             | f <sub>MX</sub> =8MHz <sup>注3</sup> 、<br>V <sub>DD</sub> =2.0V  | 输入方波                                |                       | 95   | 330  | μA   |    |
|                    |                                |         |                             |                                                                 | 连接谐振器                               |                       | 145  | 380  |      |    |
|                    | I <sub>DD3</sub> <sup>注5</sup> | STOP 模式 | T <sub>A</sub> =-40℃        |                                                                 |                                     |                       |      | 0.18 | 0.50 | μA |
|                    |                                |         | T <sub>A</sub> =+25℃        |                                                                 |                                     |                       |      | 0.23 | 0.50 |    |
|                    |                                |         | T <sub>A</sub> =+50℃        |                                                                 |                                     |                       |      | 0.30 | 1.10 |    |
|                    |                                |         | T <sub>A</sub> =+70℃        |                                                                 |                                     |                       |      | 0.46 | 1.90 |    |
|                    |                                |         | T <sub>A</sub> =+85℃        |                                                                 |                                     |                       |      | 0.75 | 3.30 |    |

注 1. 这是流过  $V_{DD}$  的总电流, 包含输入引脚固定为  $V_{DD}$  或者  $V_{SS}$  状态的输入漏电流。MAX. 值包含外围工作电流。但是, 不包含流到 A/D 转换器、LVD 电路、I/O 端口、内部上拉或者下拉电阻的电流以及改写数据闪存时流过的电流。

2. 这是执行闪存的 HALT 指令的情况。

3. 这是高速内部振荡器停止振荡的情况。

4. 这是高速系统时钟停止振荡的情况。

5. 不包含流到 12 位间隔定时器、看门狗定时器的电流。

6. 工作电压范围、CPU 工作频率和运行模式的关系如下所示:

HS (高速主) 模式:  $V_{DD} = 2.7 \sim 5.5\text{V} @ 1\text{MHz} \sim 24\text{MHz}$

$V_{DD} = 2.4 \sim 5.5\text{V} @ 1\text{MHz} \sim 16\text{MHz}$

LS (低速主) 模式:  $V_{DD} = 1.8 \sim 5.5\text{V} @ 1\text{MHz} \sim 8\text{MHz}$

备注 1.  $f_{MX}$ : 高速系统时钟频率 (X1 时钟振荡频率或者外部主系统时钟频率)

2.  $f_{IH}$ : 高速内部振荡器的时钟频率

3. “STOP 模式”以外的 TYP. 值的温度条件是  $T_A = 25^\circ\text{C}$ 。

## (3) 外围功能 (适用全部产品)

(T<sub>A</sub> = -40 ~ +85°C, 1.8V ≤ V<sub>DD</sub> ≤ 5.5V, V<sub>SS</sub> = 0V)

| 项目                | 符号                           | 条件                                                 |                                                    | MIN. | TYP. | MAX.  | 单位 |
|-------------------|------------------------------|----------------------------------------------------|----------------------------------------------------|------|------|-------|----|
| 低速内部振荡器<br>工作电流   | I <sub>FIL</sub> 注 1         |                                                    |                                                    |      | 0.20 |       | μA |
| 12 位间隔定时器<br>工作电流 | I <sub>TMKA</sub><br>注 1、2、3 |                                                    |                                                    |      | 0.02 |       | μA |
| 看门狗定时器工<br>作电流    | I <sub>WDT</sub> 注 1、2、4     | f <sub>IL</sub> = 15kHz                            |                                                    |      | 0.22 |       | μA |
| A/D 转换器<br>工作电流   | I <sub>ADC</sub> 注 1、5       | 最高速转换时                                             | 标准模式, AV <sub>REFP</sub> = V <sub>DD</sub> = 5.0V  |      | 1.30 | 1.70  | mA |
|                   |                              |                                                    | 低电压模式, AV <sub>REFP</sub> = V <sub>DD</sub> = 3.0V |      | 0.50 | 0.70  | mA |
| A/D 转换器<br>基准电压电流 | I <sub>ADREF</sub> 注 1       |                                                    |                                                    |      | 75.0 |       | μA |
| 温度传感器<br>工作电流     | I <sub>TMPS</sub> 注 1        |                                                    |                                                    |      | 75.0 |       | μA |
| LVD 工作电流          | I <sub>LVD</sub> 注 1、6       |                                                    |                                                    |      | 0.08 |       | μA |
| 自编程工作电流           | I <sub>FSP</sub> 注 1、8       |                                                    |                                                    |      | 2.00 | 12.20 | mA |
| BGO 电流            | I <sub>BGO</sub> 注 1、7       |                                                    |                                                    |      | 2.00 | 12.20 | mA |
| SNOOZE 工作<br>电流   | I <sub>SNOZ</sub> 注 1        | ADC 运行                                             | 模式转移中注 9                                           |      | 0.50 | 0.60  | mA |
|                   |                              |                                                    | 转换运行中                                              |      | 1.20 | 1.44  | mA |
|                   |                              | 低电压模式, AV <sub>REFP</sub> = V <sub>DD</sub> = 3.0V |                                                    |      |      |       |    |
|                   |                              | CSI/UART 运行                                        |                                                    |      | 0.70 | 0.84  | mA |

注 1. 这是流过 V<sub>DD</sub> 的电流。

2. 这是高速内部振荡器和高速系统时钟停止振荡的情况。

3. 这是只流到 12 位间隔定时器的电流 (不包含低速内部振荡器的工作电流)。12 位间隔定时器运行的情况下, RL78 微控制器的电源电流值为 I<sub>DD1</sub>、I<sub>DD2</sub> 或者 I<sub>DD3</sub> 加上 I<sub>FIL</sub> 和 I<sub>TMKA</sub> 的值。4. 这是只流到看门狗定时器的电流 (包含低速内部振荡器的工作电流)。在看门狗定时器运行的情况下, RL78 微控制器的电源电流值为 I<sub>DD1</sub>、I<sub>DD2</sub> 或者 I<sub>DD3</sub> 加上 I<sub>WDT</sub> 的值。5. 这是只流到 A/D 转换器的电流。在运行模式或者 HALT 模式中 A/D 转换器运行的情况下, RL78 微控制器的电源电流值为 I<sub>DD1</sub> 或者 I<sub>DD2</sub> 加上 I<sub>ADC</sub> 的值。6. 这是只流到 LVD 电路的电流。在 LVD 电路运行的情况下, RL78 微控制器的电源电流值为 I<sub>DD1</sub>、I<sub>DD2</sub> 或者 I<sub>DD3</sub> 加上 I<sub>LVD</sub> 的值。

7. 这是改写数据闪存时流过的电流。

8. 这是自编程时流过的电流。

9. 有关 SNOOZE 模式的转移时间, 请参照“17.3.3 SNOOZE 模式”。

备注 1. f<sub>IL</sub>: 低速内部振荡器时钟频率2. TYP. 值的温度条件是 T<sub>A</sub> = 25°C。

## 28.4 AC 特性

(  $T_A = -40 \sim +85^\circ\text{C}$ 、 $1.8\text{V} \leq V_{DD} \leq 5.5\text{V}$ 、 $V_{SS} = 0\text{V}$  )

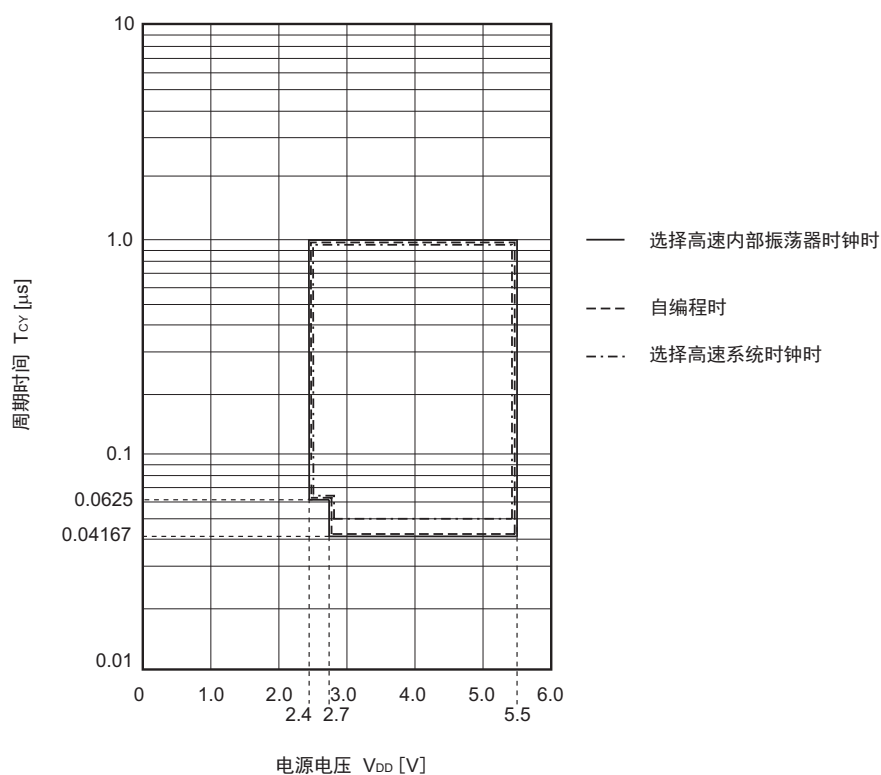
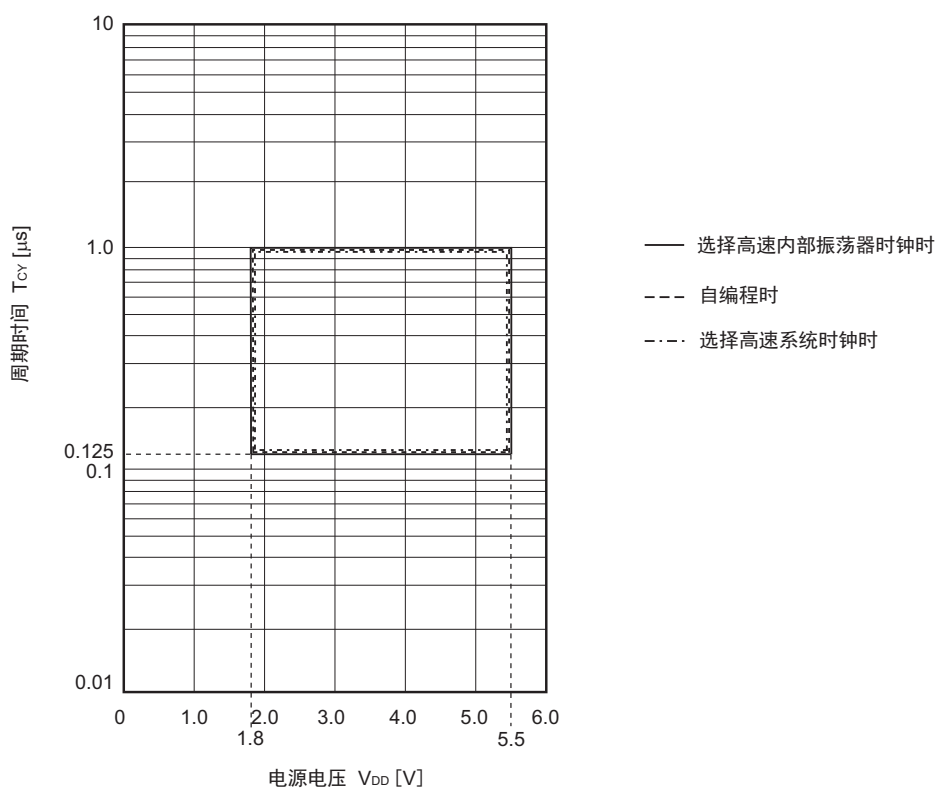
| 项目                               | 符号                         | 条件                                         | MIN.                                                      | TYP.             | MAX. | 单位            |
|----------------------------------|----------------------------|--------------------------------------------|-----------------------------------------------------------|------------------|------|---------------|
| 指令周期<br>(最小指令执行时间)               | $T_{CY}$                   | 主系统时钟<br>( $f_{MAIN}$ )<br>运行              | HS (高速主) 模式<br>$2.7\text{V} \leq V_{DD} \leq 5.5\text{V}$ | 0.04167          | 1    | $\mu\text{s}$ |
|                                  |                            |                                            | $2.4\text{V} \leq V_{DD} < 2.7\text{V}$                   | 0.0625           | 1    | $\mu\text{s}$ |
|                                  |                            | 自编程时                                       | LS (低速主) 模式<br>$1.8\text{V} \leq V_{DD} \leq 5.5\text{V}$ | 0.125            | 1    | $\mu\text{s}$ |
|                                  |                            |                                            | HS (高速主) 模式<br>$2.7\text{V} \leq V_{DD} \leq 5.5\text{V}$ | 0.04167          | 1    | $\mu\text{s}$ |
|                                  |                            |                                            | $2.4\text{V} \leq V_{DD} < 2.7\text{V}$                   | 0.0625           | 1    | $\mu\text{s}$ |
|                                  |                            |                                            | LS (低速主) 模式<br>$1.8\text{V} \leq V_{DD} \leq 5.5\text{V}$ | 0.125            | 1    | $\mu\text{s}$ |
| 外部主系统时钟频率                        | $f_{EX}$                   | $2.7\text{V} \leq V_{DD} \leq 5.5\text{V}$ |                                                           | 1.0              | 20.0 | MHz           |
|                                  |                            | $2.4\text{V} \leq V_{DD} < 2.7\text{V}$    |                                                           | 1.0              | 16.0 | MHz           |
|                                  |                            | $1.8\text{V} \leq V_{DD} < 2.4\text{V}$    |                                                           | 1.0              | 8.0  | MHz           |
| 外部主系统时钟输入的<br>高 / 低电平宽度          | $t_{EXH}$ 、<br>$t_{EXL}$   | $2.7\text{V} \leq V_{DD} \leq 5.5\text{V}$ |                                                           | 24               |      | ns            |
|                                  |                            | $2.4\text{V} \leq V_{DD} < 2.7\text{V}$    |                                                           | 30               |      | ns            |
|                                  |                            | $1.8\text{V} \leq V_{DD} < 2.4\text{V}$    |                                                           | 60               |      | ns            |
| TI00 ~ TI07 输入的高 / 低<br>电平宽度     | $t_{TIH}$ 、<br>$t_{TIL}$   |                                            |                                                           | $1/f_{MCK} + 10$ |      | ns            |
| TO00 ~ TO07 的输出<br>频率            | $f_{TO}$                   | $4.0\text{V} \leq V_{DD} \leq 5.5\text{V}$ |                                                           |                  | 12   | MHz           |
|                                  |                            | $2.7\text{V} \leq V_{DD} < 4.0\text{V}$    |                                                           |                  | 8    | MHz           |
|                                  |                            | $1.8\text{V} \leq V_{DD} < 2.7\text{V}$    |                                                           |                  | 4    | MHz           |
| PCLBUZ0、PCLBUZ1<br>的输出频率         | $f_{PCL}$                  | $4.0\text{V} \leq V_{DD} \leq 5.5\text{V}$ |                                                           |                  | 16   | MHz           |
|                                  |                            | $2.7\text{V} \leq V_{DD} < 4.0\text{V}$    |                                                           |                  | 8    | MHz           |
|                                  |                            | $1.8\text{V} \leq V_{DD} < 2.7\text{V}$    |                                                           |                  | 4    | MHz           |
| INTP0 ~ INTP5 输入的<br>高 / 低电平宽度   | $t_{INTH}$ 、<br>$t_{INTL}$ |                                            |                                                           | 1                |      | $\mu\text{s}$ |
| KR0 ~ KR9 输入的有效<br>电平宽度          | $t_{KR}$                   |                                            |                                                           | 250              |      | ns            |
| $\overline{\text{RESET}}$ 的低电平宽度 | $t_{RSL}$                  |                                            |                                                           | 10               |      | $\mu\text{s}$ |

备注  $f_{MCK}$ : 定时器阵列单元的运行时钟频率

(这是定时器时钟选择寄存0 (TPS0) 和定时器模式寄存器0n (TMR0n) 的CKS0n位设定的运行时钟。n: 通道号 (n=0~7))



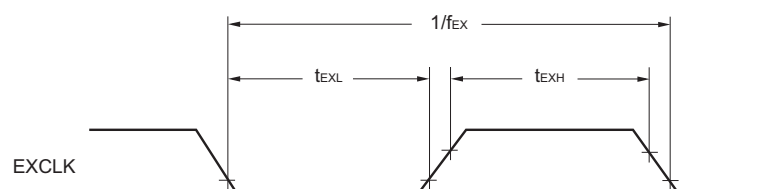
## 主系统时钟运行时的最短指令执行时间

 $T_{CY}$  vs  $V_{DD}$  (HS (高速主) 模式) $T_{CY}$  vs  $V_{DD}$  (LS (低速主) 模式)

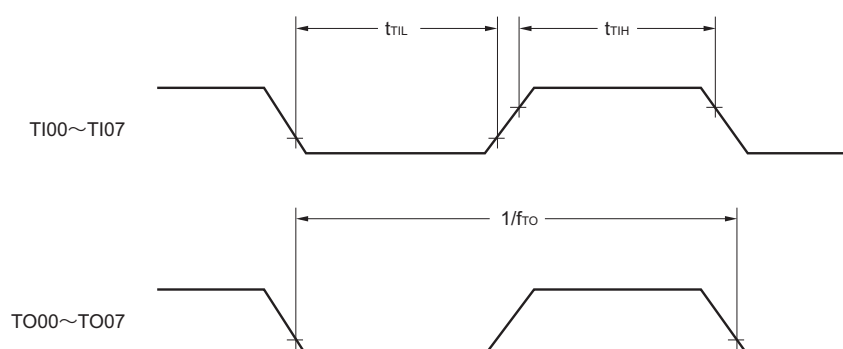
## AC 时序测量点



## 外部系统时钟的时序



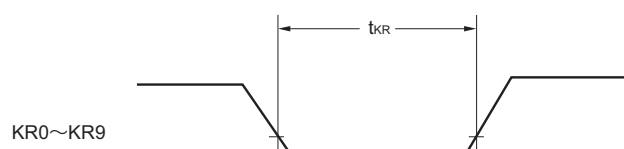
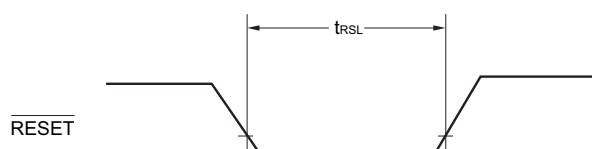
## TI/TO 时序



## 中断请求的输入时序



## 键中断的输入时序

 $\overline{\text{RESET}}$  的输入时序

## 28.5 外围功能特性

### AC 时序测量点



### 28.5.1 串行阵列单元

#### (1) 同电位的通信 (UART 模式)

( $T_A = -40 \sim +85^{\circ}\text{C}$ 、 $1.8\text{V} \leq V_{DD} \leq 5.5\text{V}$ 、 $V_{SS} = 0\text{V}$ )

| 项目   | 符号 | 条件                                 | HS (高速主) 模式 |             | LS (低速主) 模式 |             | 单位   |
|------|----|------------------------------------|-------------|-------------|-------------|-------------|------|
|      |    |                                    | MIN.        | MAX.        | MIN.        | MAX.        |      |
| 传送速率 |    |                                    |             | $f_{MCK}/6$ |             | $f_{MCK}/6$ | bps  |
| 注 1  |    | 最大传送速率的理论值 $f_{CLK} = f_{MCK}$ 注 2 |             | 4.0         |             | 1.3         | Mbps |

注 1. SNOOZE 模式中的传送速率只有 4800bps。

2. CPU/ 外围硬件时钟 ( $f_{CLK}$ ) 的最大工作频率如下所示。

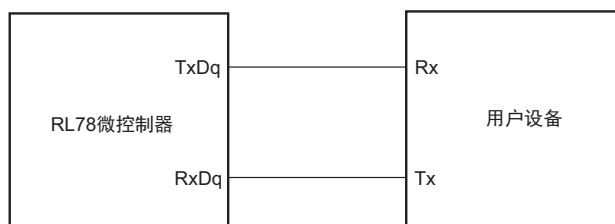
HS (高速主) 模式: 24MHz ( $2.7\text{V} \leq V_{DD} \leq 5.5\text{V}$ )

16MHz ( $2.4\text{V} \leq V_{DD} \leq 5.5\text{V}$ )

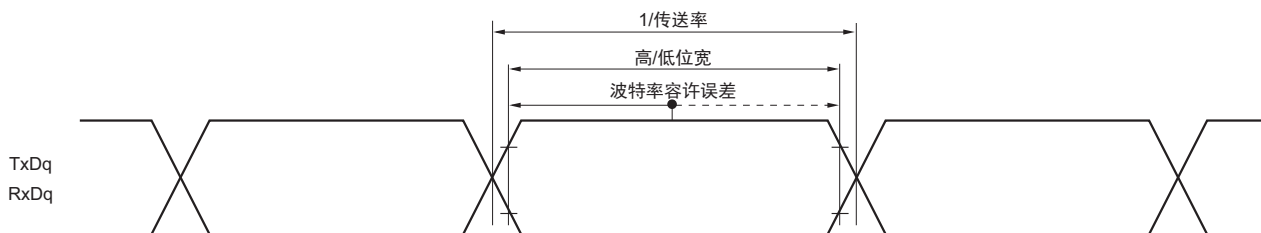
LS (低速主) 模式: 8MHz ( $1.8\text{V} \leq V_{DD} \leq 5.5\text{V}$ )

注意 通过端口输入模式寄存器 g (PIMg) 和端口输出模式寄存器 g (POMg)，将 RxDq 引脚选择为通常输入缓冲器并且将 TxDq 引脚选择为通常输出模式。

UART 模式的连接图 (同电位的通信)



UART 模式的位宽 (同电位的通信) (参考)



备注 1. q: UART 号 ( $q=0 \sim 2$ ) g: PIM、POM 号 ( $g=0、1$ )

2.  $f_{MCK}$ : 串行阵列单元的运行时钟频率

(这是串行时钟选择寄存 m (SPSm) 和串行模式寄存器 mn (SMRmn) 的 CKSMn 位设定的运行时钟。m: 单元号、n: 通道号 ( $mn=00 \sim 03、10、11$ ))

## (2) 同电位的通信 (CSI 模式) (主控模式, SCK00..... 内部时钟输出, 只对应 CSI00)

(  $T_A = -40 \sim +85^{\circ}\text{C}$ 、 $2.7\text{V} \leq V_{DD} \leq 5.5\text{V}$ 、 $V_{SS} = 0\text{V}$  )

| 项目                          | 符号                       | 条件                                         | HS (高速主)<br>模式  |      | LS (低速主)<br>模式  |      | 单位 |
|-----------------------------|--------------------------|--------------------------------------------|-----------------|------|-----------------|------|----|
|                             |                          |                                            | MIN.            | MAX. | MIN.            | MAX. |    |
| SCK00 周期时间                  | $t_{KCY1}$               | $t_{KCY1} \geq 2/f_{CLK}$                  | 83.3            |      | 250             |      | ns |
| SCK00 高 / 低电平<br>宽度         | $t_{KH1}$ 、<br>$t_{KL1}$ | $4.0\text{V} \leq V_{DD} \leq 5.5\text{V}$ | $t_{KCY1}/2-7$  |      | $t_{KCY1}/2-50$ |      | ns |
|                             |                          | $2.7\text{V} \leq V_{DD} \leq 5.5\text{V}$ | $t_{KCY1}/2-10$ |      | $t_{KCY1}/2-50$ |      | ns |
| SI00 准备时间<br>(对 SCK00↑) 注 1 | $t_{SIK1}$               | $4.0\text{V} \leq V_{DD} \leq 5.5\text{V}$ | 23              |      | 110             |      | ns |
|                             |                          | $2.7\text{V} \leq V_{DD} \leq 5.5\text{V}$ | 33              |      | 110             |      | ns |
| SI00 保持时间<br>(对 SCK00↑) 注 1 | $t_{KSI1}$               |                                            | 10              |      | 10              |      | ns |
| SCK00↓→SO00<br>输出延迟时间注 2    | $t_{KSO1}$               | $C=20\text{pF}$ 注 3                        |                 | 10   |                 | 10   | ns |

注 1. 这是 DAP00=0、CKP00=0 或者 DAP00=1、CKP00=1 的情况。在 DAP00=0、CKP00=1 或者 DAP00=1、CKP00=0 时, 为“对 SCK00↓”。

2. 这是 DAP00=0、CKP00=0 或者 DAP00=1、CKP00=1 的情况。在 DAP00=0、CKP00=1 或者 DAP00=1、CKP00=0 时, 为“对 SCK00↑”。

3. C 是 SCK00、SO00 输出线的负载电容。

注意 通过端口输入模式寄存器 1 (PIM1) 和端口输出模式寄存器 1 (POM1), 将 SI00 引脚选择为通常输入缓冲器并且将 SO00 引脚和 SCK00 引脚选择为通常输出模式。

备注 1. 此特性只对应不通过 CSI00 使用外围 I/O 重定向功能的情况。

2.  $f_{MCK}$ : 串行阵列单元的运行时钟频率

(这是串行时钟选择寄存器 0 (SPS0) 和串行模式寄存器 00 (SMR00) 的 CKS00 位设定的运行时钟。)

## (3) 同电位的通信 (CSI 模式) (主控模式, SCKp..... 内部时钟输出)

(T<sub>A</sub> = -40 ~ +85°C, 1.8V ≤ V<sub>DD</sub> ≤ 5.5V, V<sub>SS</sub> = 0V)

| 项目                           | 符号                                     | 条件                                     |                               | HS (高速主)<br>模式          |      | LS (低速主)<br>模式          |      | 单位 |
|------------------------------|----------------------------------------|----------------------------------------|-------------------------------|-------------------------|------|-------------------------|------|----|
|                              |                                        |                                        |                               | MIN.                    | MAX. | MIN.                    | MAX. |    |
| SCKp 周期时间                    | t <sub>KCY1</sub>                      | t <sub>KCY1</sub> ≥ 4/f <sub>CLK</sub> | 2.7V ≤ V <sub>DD</sub> ≤ 5.5V | 167                     |      | 500                     |      | ns |
|                              |                                        |                                        | 2.4V ≤ V <sub>DD</sub> ≤ 5.5V | 250                     |      | 500                     |      | ns |
|                              |                                        |                                        | 1.8V ≤ V <sub>DD</sub> ≤ 5.5V | —                       |      | 500                     |      | ns |
| SCKp 高 / 低电平<br>宽度           | t <sub>KH1</sub> 、<br>t <sub>KL1</sub> | 4.0V ≤ V <sub>DD</sub> ≤ 5.5V          |                               | t <sub>KCY1</sub> /2-12 |      | t <sub>KCY1</sub> /2-50 |      | ns |
|                              |                                        | 2.7V ≤ V <sub>DD</sub> ≤ 5.5V          |                               | t <sub>KCY1</sub> /2-18 |      | t <sub>KCY1</sub> /2-50 |      | ns |
|                              |                                        | 2.4V ≤ V <sub>DD</sub> ≤ 5.5V          |                               | t <sub>KCY1</sub> /2-38 |      | t <sub>KCY1</sub> /2-50 |      | ns |
|                              |                                        | 1.8V ≤ V <sub>DD</sub> ≤ 5.5V          |                               | —                       |      | t <sub>KCY1</sub> /2-50 |      | ns |
| Slp 准备时间<br>(对 SCKp↑)<br>注 1 | t <sub>SIK1</sub>                      | 4.0V ≤ V <sub>DD</sub> ≤ 5.5V          |                               | 44                      |      | 110                     |      | ns |
|                              |                                        | 2.7V ≤ V <sub>DD</sub> ≤ 5.5V          |                               | 44                      |      | 110                     |      | ns |
|                              |                                        | 2.4V ≤ V <sub>DD</sub> ≤ 5.5V          |                               | 75                      |      | 110                     |      | ns |
|                              |                                        | 1.8V ≤ V <sub>DD</sub> ≤ 5.5V          |                               | —                       |      | 110                     |      | ns |
| Slp 保持时间<br>(对 SCKp↑) 注 1    | t <sub>KSI1</sub>                      |                                        |                               | 19                      |      | 19                      |      | ns |
| SCKp↓→SOp<br>输出延迟时间注 2       | t <sub>KSO1</sub>                      | C=30pF 注 3                             |                               |                         | 25   |                         | 25   | ns |

- 注 1. 这是 DAPmn=0、CKPmn=0 或者 DAPmn=1、CKPmn=1 的情况。在 DAPmn=0、CKPmn=1 或者 DAPmn=1、CKPmn=0 时, 为“对 SCKp↓”。
2. 这是 DAPmn=0、CKPmn=0 或者 DAPmn=1、CKPmn=1 的情况。在 DAPmn=0、CKPmn=1 或者 DAPmn=1、CKPmn=0 时, 为“对 SCKp↑”。
3. C 是 SCKp、SOp 输出线的负载电容。

注意 通过端口输入模式寄存器 1 (PIM1) 和端口输出模式寄存器 0、1、4 (POM0、POM1、POM4), 将 Slp 引脚选择为通常输入缓冲器并且将 SOp 引脚和 SCKp 引脚选择为通常输出模式。

- 备注 1. p: CSI 号 (p=00、01、11、20) m: 单元号 (m=0、1) n: 通道号 (n=0、1、3 (1、3 只限于 R5F102 产品))
2. f<sub>MCK</sub>: 串行阵列单元的运行时钟频率  
(这是串行时钟选择寄存器 m (SPSm) 和串行模式寄存器 mn (SMRmn) 的 CKSmn 位设定的运行时钟。m: 单元号 (m=0、1)、n: 通道号 (n=0、1、3 (1、3 只限于 R5F102 产品)))

## (4) 同电位的通信 (CSI 模式) (从属模式, SCKp..... 外部时钟输入)

(T<sub>A</sub> = -40 ~ +85°C、1.8V ≤ V<sub>DD</sub> ≤ 5.5V、V<sub>SS</sub> = 0V)

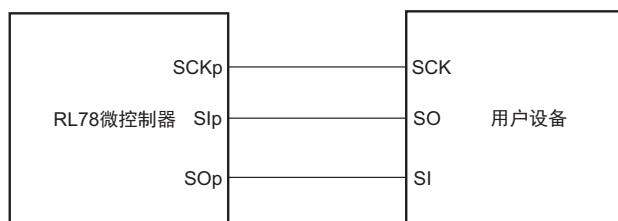
| 项目                           | 符号                                     | 条件                            |                               | HS (高速主)<br>模式               |                        | LS (低速主)<br>模式               |                         | 单位 |
|------------------------------|----------------------------------------|-------------------------------|-------------------------------|------------------------------|------------------------|------------------------------|-------------------------|----|
|                              |                                        |                               |                               | MIN.                         | MAX.                   | MIN.                         | MAX.                    |    |
| SCKp 周期<br>时间注 4             | t <sub>KCY2</sub>                      | 4.0V ≤ V <sub>DD</sub> ≤ 5.5V | 20MHz < f <sub>MCK</sub>      | 8/f <sub>MCK</sub>           |                        | —                            |                         | ns |
|                              |                                        |                               | f <sub>MCK</sub> ≤ 20MHz      | 6/f <sub>MCK</sub>           |                        | 6/f <sub>MCK</sub>           |                         | ns |
|                              |                                        | 2.7V ≤ V <sub>DD</sub> ≤ 5.5V | 16MHz < f <sub>MCK</sub>      | 8/f <sub>MCK</sub>           |                        | —                            |                         | ns |
|                              |                                        |                               | f <sub>MCK</sub> ≤ 16MHz      | 6/f <sub>MCK</sub>           |                        | 6/f <sub>MCK</sub>           |                         | ns |
|                              |                                        | 2.4V ≤ V <sub>DD</sub> ≤ 5.5V |                               | 6/f <sub>MCK</sub> 并且<br>500 |                        | 6/f <sub>MCK</sub> 并且<br>500 |                         | ns |
|                              |                                        | 1.8V ≤ V <sub>DD</sub> ≤ 5.5V |                               | —                            |                        | 6/f <sub>MCK</sub> 并且<br>750 |                         | ns |
| SCKp 高/低<br>电平宽度             | t <sub>KH2</sub> 、<br>t <sub>KL2</sub> | 4.0V ≤ V <sub>DD</sub> ≤ 5.5V |                               | t <sub>KCY2</sub> /2-7       |                        | t <sub>KCY2</sub> /2-7       |                         | ns |
|                              |                                        | 2.7V ≤ V <sub>DD</sub> ≤ 5.5V |                               | t <sub>KCY2</sub> /2-8       |                        | t <sub>KCY2</sub> /2-8       |                         | ns |
|                              |                                        | 2.4V ≤ V <sub>DD</sub> ≤ 5.5V |                               | t <sub>KCY2</sub> /2-18      |                        | t <sub>KCY2</sub> /2-18      |                         | ns |
|                              |                                        | 1.8V ≤ V <sub>DD</sub> ≤ 5.5V |                               | —                            |                        | t <sub>KCY2</sub> /2-18      |                         | ns |
| Slp 准备时间<br>(对 SCKp↑)<br>注 1 | t <sub>SIK2</sub>                      | 2.7V ≤ V <sub>DD</sub> ≤ 5.5V |                               | 1/f <sub>MCK</sub> +20       |                        | 1/f <sub>MCK</sub> +30       |                         | ns |
|                              |                                        | 2.4V ≤ V <sub>DD</sub> ≤ 5.5V |                               | 1/f <sub>MCK</sub> +30       |                        | 1/f <sub>MCK</sub> +30       |                         | ns |
|                              |                                        | 1.8V ≤ V <sub>DD</sub> ≤ 5.5V |                               | —                            |                        | 1/f <sub>MCK</sub> +30       |                         | ns |
| Slp 保持时间<br>(对 SCKp↑)<br>注 1 | t <sub>KSI2</sub>                      |                               |                               | 1/f <sub>MCK</sub> +31       |                        | 1/f <sub>MCK</sub> +31       |                         | ns |
| SCKp↓→SOp<br>输出延迟时间<br>注 2   | t <sub>KSO2</sub>                      | C=30pF 注 3                    | 2.7V ≤ V <sub>DD</sub> ≤ 5.5V |                              | 2/f <sub>MCK</sub> +44 |                              | 2/f <sub>MCK</sub> +110 | ns |
|                              |                                        |                               | 2.4V ≤ V <sub>DD</sub> ≤ 5.5V |                              | 2/f <sub>MCK</sub> +75 |                              | 2/f <sub>MCK</sub> +110 | ns |
|                              |                                        |                               | 1.8V ≤ V <sub>DD</sub> ≤ 5.5V |                              | —                      |                              | 2/f <sub>MCK</sub> +110 | ns |

- 注 1. 这是 DAPmn=0、CKPmn=0 或者 DAPmn=1、CKPmn=1 的情况。在 DAPmn=0、CKPmn=1 或者 DAPmn=1、CKPmn=0 时, 为“对 SCKp↓”。
2. 这是 DAPmn=0、CKPmn=0 或者 DAPmn=1、CKPmn=1 的情况。在 DAPmn=0、CKPmn=1 或者 DAPmn=1、CKPmn=0 时, 为“对 SCKp↑”。
3. C 是 SOp 输出线的负载电容。
4. SNOOZE 模式中的传送速率为 MAX.1Mbps。

注意 通过端口输入模式寄存器 1 (PIM1) 和端口输出模式寄存器 0、1、4 (POM0、POM1、POM4), 将 Slp 引脚和 SCKp 引脚选择为通常输入缓冲器并且将 SOp 引脚选择为通常输出模式。

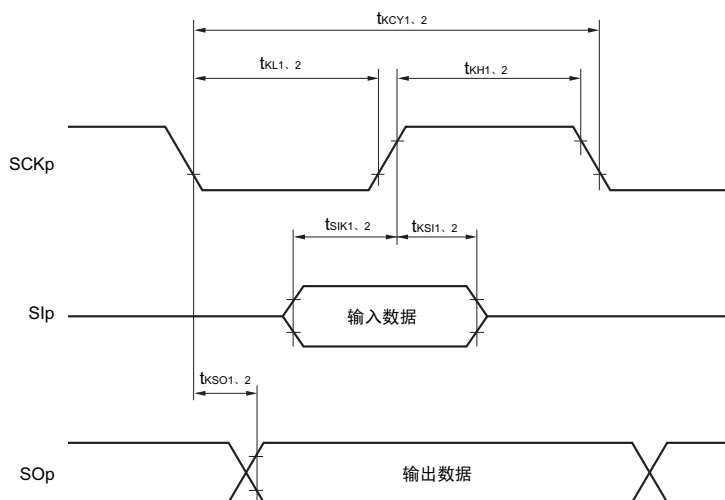
- 备注 1. p: CSI 号 (p=00、01、11、20) m: 单元号 (m=0、1) n: 通道号 (n=0、1、3 (1、3 只限于 R5F102 产品))
2. f<sub>MCK</sub>: 串行阵列单元的运行时钟频率  
(这是串行时钟选择寄存器 m (SPSm) 和串行模式寄存器 mn (SMRmn) 的 CKSmn 位设定的运行时钟。m: 单元号 (m=0、1)、n: 通道号 (n=0、1、3 (1、3 只限于 R5F102 产品)))

## CSI 模式的连接图 (同电位的通信)



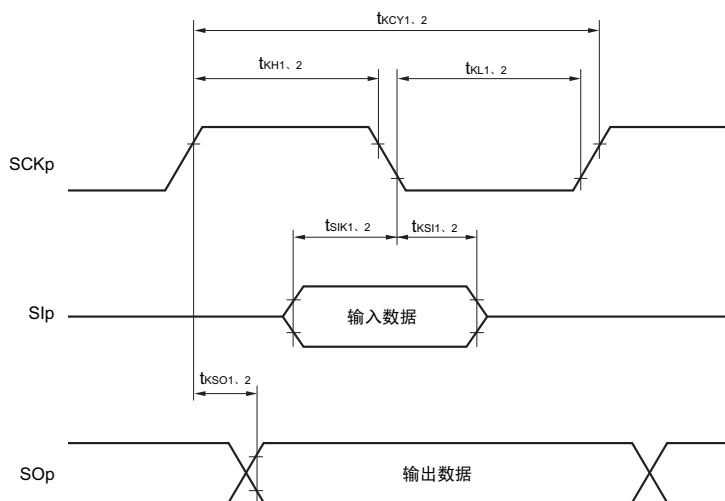
## CSI 模式的串行传送时序 (同电位的通信)

(DAPmn=0、CKPmn=0 或者 DAPmn=1、CKPmn=1 的情况)



## CSI 模式的串行传送时序 (同电位的通信)

(DAPmn=0、CKPmn=1 或者 DAPmn=1、CKPmn=0 的情况)



备注 1. p: CSI 号 (p=00、01、11、20) m: 单元号 (m=0、1) n: 通道号 (n=0、1、3 (1、3 只限于 R5F102 产品))

2.  $f_{MCK}$ : 串行阵列单元的运行时钟频率

(这是串行时钟选择寄存器 m (SPSm) 和串行模式寄存器 mn (SMRmn) 的 CKSmn 位设定的运行时钟。m: 单元号 (m=0、1)、n: 通道号 (n=0、1、3 (1、3 只限于 R5F102 产品)))

(5) 同电位的通信 (简易 I<sup>2</sup>C 模式)(T<sub>A</sub> = -40 ~ +85°C、1.8V ≤ V<sub>DD</sub> ≤ 5.5V、V<sub>SS</sub> = 0V)

| 项目               | 符号                   | 条件                                                                            | HS (高速主) 模式<br>LS (低速主) 模式   |         | 单位  |
|------------------|----------------------|-------------------------------------------------------------------------------|------------------------------|---------|-----|
|                  |                      |                                                                               | MIN.                         | MAX.    |     |
| SCLr 时钟频率        | f <sub>SCL</sub>     | 1.8V ≤ V <sub>DD</sub> ≤ 5.5V、<br>C <sub>b</sub> = 100pF、R <sub>b</sub> = 3kΩ |                              | 400 注 1 | kHz |
|                  |                      | 1.8V ≤ V <sub>DD</sub> < 2.7V、<br>C <sub>b</sub> = 100pF、R <sub>b</sub> = 5kΩ |                              | 300 注 1 | kHz |
| SCLr = "L" 的保持时间 | t <sub>LOW</sub>     | 1.8V ≤ V <sub>DD</sub> ≤ 5.5V、<br>C <sub>b</sub> = 100pF、R <sub>b</sub> = 3kΩ | 1150                         |         | ns  |
|                  |                      | 1.8V ≤ V <sub>DD</sub> < 2.7V、<br>C <sub>b</sub> = 100pF、R <sub>b</sub> = 5kΩ | 1550                         |         | ns  |
| SCLr = "H" 的保持时间 | t <sub>HIGH</sub>    | 1.8V ≤ V <sub>DD</sub> ≤ 5.5V、<br>C <sub>b</sub> = 100pF、R <sub>b</sub> = 3kΩ | 1150                         |         | ns  |
|                  |                      | 1.8V ≤ V <sub>DD</sub> < 2.7V、<br>C <sub>b</sub> = 100pF、R <sub>b</sub> = 5kΩ | 1550                         |         | ns  |
| 数据准备时间 (接收时)     | t <sub>SU: DAT</sub> | 1.8V ≤ V <sub>DD</sub> ≤ 5.5V、<br>C <sub>b</sub> = 100pF、R <sub>b</sub> = 3kΩ | 1/f <sub>MCK</sub> + 145 注 2 |         | ns  |
|                  |                      | 1.8V ≤ V <sub>DD</sub> < 2.7V、<br>C <sub>b</sub> = 100pF、R <sub>b</sub> = 5kΩ | 1/f <sub>MCK</sub> + 230 注 2 |         | ns  |
| 数据保持时间 (发送时)     | t <sub>HD: DAT</sub> | 1.8V ≤ V <sub>DD</sub> ≤ 5.5V、<br>C <sub>b</sub> = 100pF、R <sub>b</sub> = 3kΩ | 0                            | 355     | ns  |
|                  |                      | 1.8V ≤ V <sub>DD</sub> < 2.7V、<br>C <sub>b</sub> = 100pF、R <sub>b</sub> = 5kΩ | 0                            | 405     | ns  |

注 1. 并且必须设定为 " $\leq f_{MCK}/4$ "。2. t<sub>SU: DAT</sub> 的设定值不能超过 SCLr = "L" 和 SCLr = "H" 的保持时间的值。

注意 通过端口输出模式寄存器 h (POMh)，将 SDAr 引脚选择为 N 沟道漏极开路输出 (V<sub>DD</sub> 耐压) 模式，并且将 SCLr 引脚选择为通常输出模式。

备注 1. R<sub>b</sub>[Ω]: 通信线 (SDAr) 的上拉电阻值 C<sub>b</sub>[F]: 通信线 (SCLr、SDAr) 的负载电容值

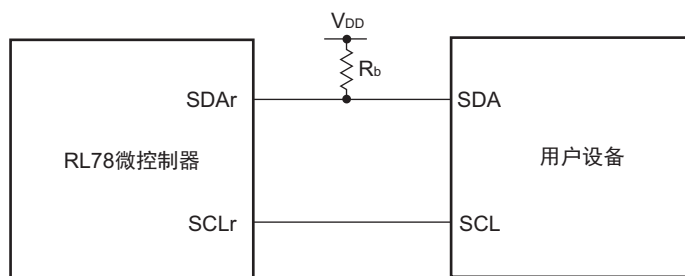
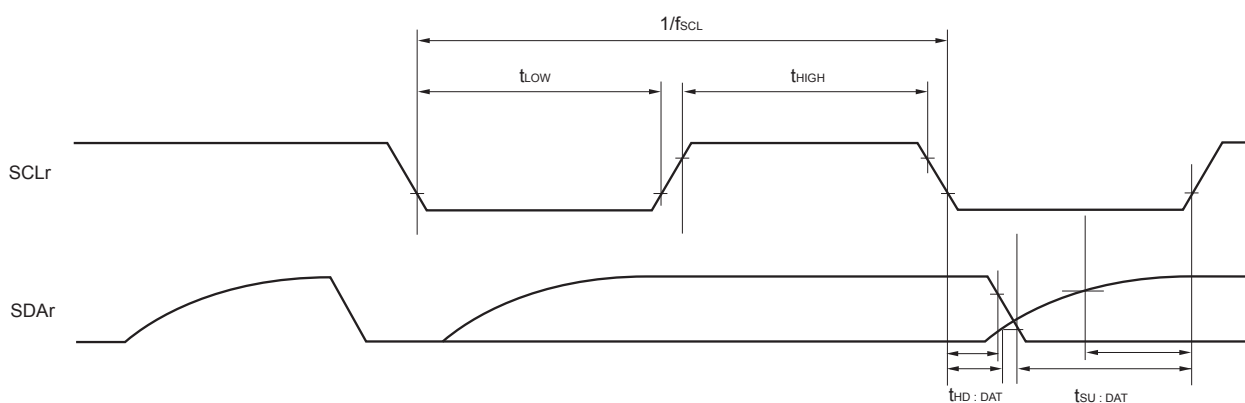
2. r: IIC 号 (r=00、01、11、20) h: POM 号 (h=0、1、4、5)

3. f<sub>MCK</sub>: 串行阵列单元的运行时钟频率

(这是串行时钟选择寄存器 m (SPSm) 和串行模式寄存器 mn (SMRmn) 的 CKSmn 位设定的运行时钟。m: 单元号 (0、1) n: 通道号 (n=0、1、3))

4. 简易 I<sup>2</sup>C 模式只限于 R5F102 产品。



简易 I<sup>2</sup>C 模式的连接图 (同电位的通信)简易 I<sup>2</sup>C 模式的串行传送时序 (同电位的通信)

备注 1.  $R_b[\Omega]$ : 通信线 (SDAr) 的上拉电阻值  $C_b[F]$ : 通信线 (SCLr、SDAr) 的负载电容值

2. r: IIC 号 (r=00、01、11、20) h: POM 号 (h=0、1、4、5)

3.  $f_{MCK}$ : 串行阵列单元的运行时钟频率

(这是串行时钟选择寄存器 m (SPSm) 和串行模式寄存器 mn (SMRmn) 的 CKSmn 位设定的运行时钟。m: 单元号 (0、1) n: 通道号 (n=0、1、3))

4. 简易 I<sup>2</sup>C 模式只限于 R5F102 产品。

## (6) 不同电位 (1.8V、2.5V、3V) 的通信 (UART 模式)

(T<sub>A</sub> = -40 ~ +85°C, 1.8V ≤ V<sub>DD</sub> ≤ 5.5V, V<sub>SS</sub> = 0V)

| 项目          | 符号 | 条件                                                                                                                                                           | HS (高速主) 模式 |                              | LS (低速主) 模式 |                              | 单位   |
|-------------|----|--------------------------------------------------------------------------------------------------------------------------------------------------------------|-------------|------------------------------|-------------|------------------------------|------|
|             |    |                                                                                                                                                              | MIN.        | MAX.                         | MIN.        | MAX.                         |      |
| 传送速率<br>注 4 |    | 接收<br>4.0V ≤ V <sub>DD</sub> ≤ 5.5V、<br>2.7V ≤ V <sub>b</sub> ≤ 4.0V<br>最大传送速率的理论值<br>f <sub>MCK</sub> = f <sub>CLK</sub> 注 3                                |             | f <sub>MCK</sub> /6 注 1      |             | f <sub>MCK</sub> /6 注 1      | bps  |
|             |    |                                                                                                                                                              |             | 4.0                          |             | 1.3                          | Mbps |
|             |    | 2.7V ≤ V <sub>DD</sub> < 4.0V、<br>2.3V ≤ V <sub>b</sub> ≤ 2.7V<br>最大传送速率的理论值<br>f <sub>MCK</sub> = f <sub>CLK</sub> 注 3                                      |             | f <sub>MCK</sub> /6 注 1      |             | f <sub>MCK</sub> /6 注 1      | bps  |
|             |    |                                                                                                                                                              |             | 4.0                          |             | 1.3                          | Mbps |
|             |    | 1.8V ≤ V <sub>DD</sub> < 3.3V、<br>1.6V ≤ V <sub>b</sub> ≤ 2.0V<br>最大传送速率的理论值<br>f <sub>MCK</sub> = f <sub>CLK</sub> 注 3                                      |             | f <sub>MCK</sub> /6<br>注 1、2 |             | f <sub>MCK</sub> /6<br>注 1、2 | bps  |
|             |    |                                                                                                                                                              |             | 4.0                          |             | 1.3                          | Mbps |
|             |    | 发送<br>4.0V ≤ V <sub>DD</sub> ≤ 5.5V、<br>2.7V ≤ V <sub>b</sub> ≤ 4.0V<br>最大传送速率的理论值<br>C <sub>b</sub> = 50pF、R <sub>b</sub> = 1.4kΩ、<br>V <sub>b</sub> = 2.7V |             | 注 4                          |             | 注 4                          | bps  |
|             |    |                                                                                                                                                              |             | 2.8 注 5                      |             | 2.8 注 5                      | Mbps |
|             |    | 2.7V ≤ V <sub>DD</sub> < 4.0V、<br>2.3V ≤ V <sub>b</sub> ≤ 2.7V<br>最大传送速率的理论值<br>C <sub>b</sub> = 50pF、R <sub>b</sub> = 2.7kΩ、<br>V <sub>b</sub> = 2.3V       |             | 注 6                          |             | 注 6                          | bps  |
|             |    |                                                                                                                                                              |             | 1.2 注 7                      |             | 1.2 注 7                      | Mbps |
|             |    | 1.8V ≤ V <sub>DD</sub> < 3.3V、<br>1.6V ≤ V <sub>b</sub> ≤ 2.0V<br>最大传送速率的理论值<br>C <sub>b</sub> = 50pF、R <sub>b</sub> = 5.5kΩ、<br>V <sub>b</sub> = 1.6V       |             | 注 2、8                        |             | 注 2、8                        | bps  |
|             |    |                                                                                                                                                              |             | 0.43 注 9                     |             | 0.43 注 9                     | Mbps |

注 1. SNOOZE 模式中的传送速率只有 4800bps。

2. 必须在 V<sub>DD</sub> ≥ V<sub>b</sub> 的情况下使用。3. CPU/ 外围硬件时钟 (f<sub>CLK</sub>) 的最大工作频率如下所示。HS (高速主) 模式: 24MHz (2.7V ≤ V<sub>DD</sub> ≤ 5.5V)16MHz (2.4V ≤ V<sub>DD</sub> ≤ 5.5V)LS (低速主) 模式: 8MHz (1.8V ≤ V<sub>DD</sub> ≤ 5.5V)4. f<sub>MCK</sub>/6 和用以下计算式算出的最大传送速率中的较小的值为有效的最大传送速率。4.0V ≤ V<sub>DD</sub> ≤ 5.5V、2.7V ≤ V<sub>b</sub> ≤ 4.0V 时的传送速率计算式:

$$\text{最大传送速率} = \frac{1}{\{-C_b \times R_b \times \ln(1 - \frac{2.2}{V_b})\} \times 3} \text{ [bps]}$$

$$\text{波特率容许误差 (理论值)} = \frac{\frac{1}{\text{传送速率} \times 2} - \{-C_b \times R_b \times \ln(1 - \frac{2.2}{V_b})\}}{\frac{1}{\text{传送速率}} \times \text{传送位数}} \times 100 \quad [\%]$$

※ 此值为发送方和接收方的相对误差的理论值。

5. 作为例子, 此值是满足条件栏中条件的计算值。有关用户条件下的最大传送速率, 必须根据注 4 进行计算。
6.  $f_{MCK}/6$  和用以下计算式算出的最大传送速率中的较小的值为有效的最大传送速率。  
 $2.7\text{V} \leq V_{DD} < 4.0\text{V}$ 、 $2.3\text{V} \leq V_b \leq 2.7\text{V}$  时的传送速率计算式:

$$\text{最大传送速率} = \frac{1}{\{-C_b \times R_b \times \ln(1 - \frac{2.0}{V_b})\} \times 3} \text{ [bps]}$$

$$\text{波特率容许误差 (理论值)} = \frac{\frac{1}{\text{传送速率} \times 2} - \{-C_b \times R_b \times \ln(1 - \frac{2.0}{V_b})\}}{(\frac{1}{\text{传送速率}}) \times \text{传送位数}} \times 100 \quad [\%]$$

※ 此值为发送方和接收方的相对误差的理论值。

7. 作为例子, 此值是满足条件栏中条件的计算值。有关用户条件下的最大传送速率, 必须根据注 6 进行计算。
8.  $f_{MCK}/6$  和用以下计算式算出的最大传送速率中的较小的值为有效的最大传送速率。  
 $1.8\text{V} \leq V_{DD} < 3.3\text{V}$ 、 $1.6\text{V} \leq V_b \leq 2.0\text{V}$  时的传送速率计算式:

$$\text{最大传送速率} = \frac{1}{\{-C_b \times R_b \times \ln(1 - \frac{1.5}{V_b})\} \times 3} \text{ [bps]}$$

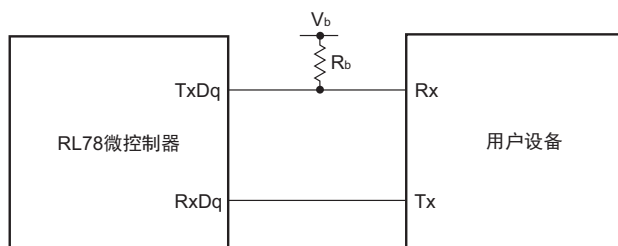
$$\text{波特率容许误差 (理论值)} = \frac{\frac{1}{\text{传送速率} \times 2} - \{-C_b \times R_b \times \ln(1 - \frac{1.5}{V_b})\}}{(\frac{1}{\text{传送速率}}) \times \text{传送位数}} \times 100 \quad [\%]$$

※ 此值为发送方和接收方的相对误差的理论值。

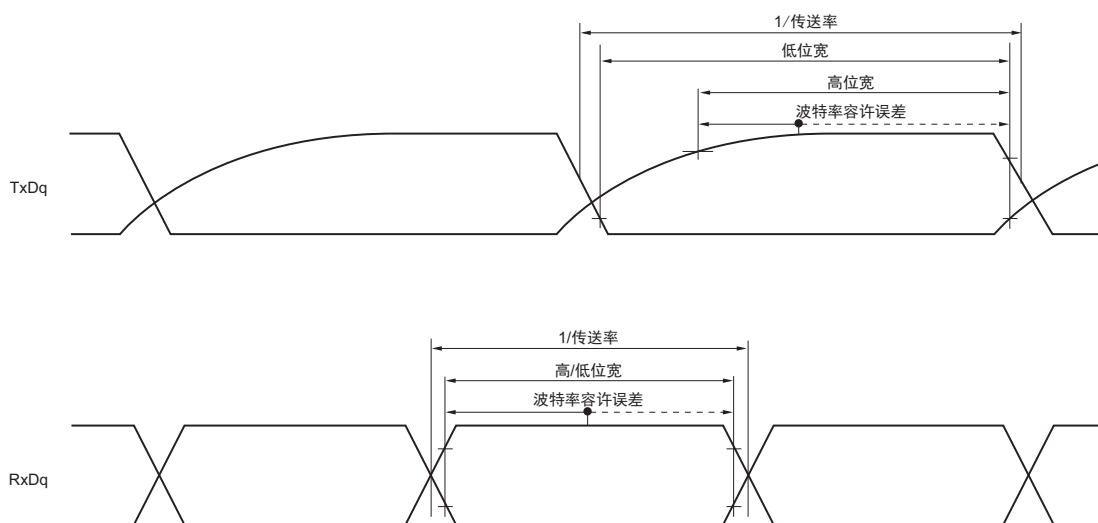
9. 作为例子, 此值是满足条件栏中条件的计算值。有关用户条件下的最大传送速率, 必须根据注 8 进行计算。

**注意** 通过端口输入模式寄存器 g (PIMg) 和端口输出模式寄存器 g (POMg), 将 RxDq 引脚选择为 TTL 输入缓冲器并且将 TxDq 引脚选择为 N 沟道漏极开路输出 ( $V_{DD}$  耐压) 模式。另外, 有关  $V_{IH}$ 、 $V_{IL}$ , 请参照选择 TTL 输入缓冲器时的 DC 特性。

## UART 模式的连接图 (不同电位的通信)



## UART 模式的位宽 (不同电位的通信) (参考)



- 备注 1.  $R_b[\Omega]$ : 通信线 (TxDq) 的上拉电阻值  $C_b[F]$ : 通信线 (TxDq) 的负载电容值  $V_b[V]$ : 通信线的电压  
 2. q: UART 号 (q=0 ~ 2) g: PIM、POM 号 (g=0、1)  
 3.  $f_{MCK}$ : 串行阵列单元的运行时钟频率  
 (这是串行时钟选择寄存器 m (SPSm) 和串行模式寄存器 mn (SMRmn) 的 CKSmn 位设定的运行时钟。m: 单元号、n: 通道号 (mn=00 ~ 03、10、11))  
 4. 只有在未使用外围 I/O 重定向功能时, 20、24 引脚产品的 UART0 支持不同电位的通信。

(7) 不同电位 (2.5V、3V) 的通信 (CSI 模式) (主控模式, SCK00..... 内部时钟输出, 只对应 CSI00)  
( $T_A = -40 \sim +85^{\circ}\text{C}$ ,  $2.7\text{V} \leq V_{DD} \leq 5.5\text{V}$ ,  $V_{SS} = 0\text{V}$ )

| 项目                                       | 符号                | 条件                                                                                                                                                                                 | HS (高速主) 模式             |      | LS (低速主) 模式             |      | 单位 |
|------------------------------------------|-------------------|------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|-------------------------|------|-------------------------|------|----|
|                                          |                   |                                                                                                                                                                                    | MIN.                    | MAX. | MIN.                    | MAX. |    |
| SCK00 周期时间                               | $t_{\text{KCY1}}$ | $t_{\text{KCY1}} \geq 2/f_{\text{CLK}}$<br>$4.0\text{V} \leq V_{DD} \leq 5.5\text{V}$ , $2.7\text{V} \leq V_b \leq 4.0\text{V}$<br>$C_b = 20\text{pF}$ , $R_b = 1.4\text{k}\Omega$ | 200                     |      | 1150                    |      | ns |
|                                          |                   | $2.7\text{V} \leq V_{DD} < 4.0\text{V}$<br>$2.3\text{V} \leq V_b \leq 2.7\text{V}$<br>$C_b = 20\text{pF}$ , $R_b = 2.7\text{k}\Omega$                                              | 300                     |      | 1150                    |      | ns |
| SCK00 高电平宽度                              | $t_{\text{KH1}}$  | $4.0\text{V} \leq V_{DD} \leq 5.5\text{V}$ , $2.7\text{V} \leq V_b \leq 4.0\text{V}$ ,<br>$C_b = 20\text{pF}$ , $R_b = 1.4\text{k}\Omega$                                          | $t_{\text{KCY1}}/2-50$  |      | $t_{\text{KCY1}}/2-50$  |      | ns |
|                                          |                   | $2.7\text{V} \leq V_{DD} < 4.0\text{V}$ , $2.3\text{V} \leq V_b \leq 2.7\text{V}$ ,<br>$C_b = 20\text{pF}$ , $R_b = 2.7\text{k}\Omega$                                             | $t_{\text{KCY1}}/2-120$ |      | $t_{\text{KCY1}}/2-120$ |      | ns |
| SCK00 低电平宽度                              | $t_{\text{KL1}}$  | $4.0\text{V} \leq V_{DD} \leq 5.5\text{V}$ , $2.7\text{V} \leq V_b \leq 4.0\text{V}$ ,<br>$C_b = 20\text{pF}$ , $R_b = 1.4\text{k}\Omega$                                          | $t_{\text{KCY1}}/2-7$   |      | $t_{\text{KCY1}}/2-50$  |      | ns |
|                                          |                   | $2.7\text{V} \leq V_{DD} < 4.0\text{V}$ , $2.3\text{V} \leq V_b \leq 2.7\text{V}$ ,<br>$C_b = 20\text{pF}$ , $R_b = 2.7\text{k}\Omega$                                             | $t_{\text{KCY1}}/2-10$  |      | $t_{\text{KCY1}}/2-50$  |      | ns |
| SI00 准备时间<br>(对 SCK00 $\uparrow$ ) 注 1   | $t_{\text{SIK1}}$ | $4.0\text{V} \leq V_{DD} \leq 5.5\text{V}$ , $2.7\text{V} \leq V_b \leq 4.0\text{V}$ ,<br>$C_b = 20\text{pF}$ , $R_b = 1.4\text{k}\Omega$                                          | 58                      |      | 479                     |      | ns |
|                                          |                   | $2.7\text{V} \leq V_{DD} < 4.0\text{V}$ , $2.3\text{V} \leq V_b \leq 2.7\text{V}$ ,<br>$C_b = 20\text{pF}$ , $R_b = 2.7\text{k}\Omega$                                             | 121                     |      | 479                     |      | ns |
| SI00 保持时间<br>(对 SCK00 $\uparrow$ ) 注 1   | $t_{\text{KSI1}}$ | $4.0\text{V} \leq V_{DD} \leq 5.5\text{V}$ , $2.7\text{V} \leq V_b \leq 4.0\text{V}$ ,<br>$C_b = 20\text{pF}$ , $R_b = 1.4\text{k}\Omega$                                          | 10                      |      | 10                      |      | ns |
|                                          |                   | $2.7\text{V} \leq V_{DD} < 4.0\text{V}$ , $2.3\text{V} \leq V_b \leq 2.7\text{V}$ ,<br>$C_b = 20\text{pF}$ , $R_b = 2.7\text{k}\Omega$                                             | 10                      |      | 10                      |      | ns |
| SCK00 $\downarrow$ →SO00<br>输出延迟时间注 1    | $t_{\text{KSO1}}$ | $4.0\text{V} \leq V_{DD} \leq 5.5\text{V}$ , $2.7\text{V} \leq V_b \leq 4.0\text{V}$ ,<br>$C_b = 20\text{pF}$ , $R_b = 1.4\text{k}\Omega$                                          |                         | 60   |                         | 60   | ns |
|                                          |                   | $2.7\text{V} \leq V_{DD} < 4.0\text{V}$ , $2.3\text{V} \leq V_b \leq 2.7\text{V}$ ,<br>$C_b = 20\text{pF}$ , $R_b = 2.7\text{k}\Omega$                                             |                         | 130  |                         | 130  | ns |
| SI00 准备时间<br>(对 SCK00 $\downarrow$ ) 注 2 | $t_{\text{SIK1}}$ | $4.0\text{V} \leq V_{DD} \leq 5.5\text{V}$ , $2.7\text{V} \leq V_b \leq 4.0\text{V}$ ,<br>$C_b = 20\text{pF}$ , $R_b = 1.4\text{k}\Omega$                                          | 23                      |      | 110                     |      | ns |
|                                          |                   | $2.7\text{V} \leq V_{DD} < 4.0\text{V}$ , $2.3\text{V} \leq V_b \leq 2.7\text{V}$ ,<br>$C_b = 20\text{pF}$ , $R_b = 2.7\text{k}\Omega$                                             | 33                      |      | 110                     |      | ns |
| SI00 保持时间<br>(对 SCK00 $\downarrow$ ) 注 2 | $t_{\text{KSI1}}$ | $4.0\text{V} \leq V_{DD} \leq 5.5\text{V}$ , $2.7\text{V} \leq V_b \leq 4.0\text{V}$ ,<br>$C_b = 20\text{pF}$ , $R_b = 1.4\text{k}\Omega$                                          | 10                      |      | 10                      |      | ns |
|                                          |                   | $2.7\text{V} \leq V_{DD} < 4.0\text{V}$ , $2.3\text{V} \leq V_b \leq 2.7\text{V}$ ,<br>$C_b = 20\text{pF}$ , $R_b = 2.7\text{k}\Omega$                                             | 10                      |      | 10                      |      | ns |
| SCK00 $\uparrow$ →SO00<br>输出延迟时间注 2      | $t_{\text{KSO1}}$ | $4.0\text{V} \leq V_{DD} \leq 5.5\text{V}$ , $2.7\text{V} \leq V_b \leq 4.0\text{V}$ ,<br>$C_b = 20\text{pF}$ , $R_b = 1.4\text{k}\Omega$                                          |                         | 10   |                         | 10   | ns |
|                                          |                   | $2.7\text{V} \leq V_{DD} < 4.0\text{V}$ , $2.3\text{V} \leq V_b \leq 2.7\text{V}$ ,<br>$C_b = 20\text{pF}$ , $R_b = 2.7\text{k}\Omega$                                             |                         | 10   |                         | 10   | ns |

注 1. 这是 DAP00=0、CKP00=0 或者 DAP00=1、CKP00=1 的情况。  
2. 这是 DAP00=0、CKP00=1 或者 DAP00=1、CKP00=0 的情况。

注意 通过端口输入模式寄存器 1 (PIM1) 和端口输出模式寄存器 1 (POM1), 将 SI00 引脚选择为 TTL 输入缓冲器并且将 SO00 引脚和 SCK00 引脚选择为 N 沟道漏极开路输出 ( $V_{DD}$  耐压) 模式。有关  $V_{IH}$ 、 $V_{IL}$ , 请参照选择 TTL 输入缓冲器时的 DC 特性。

备注 1.  $R_b[\Omega]$ : 通信线 (SCK00、SO00) 的上拉电阻值  $C_b[\text{F}]$ : 通信线 (SCK00、SO00) 的负载电容值  $V_b[\text{V}]$ : 通信线的电压  
2.  $f_{\text{MCK}}$ : 串行阵列单元的运行时钟频率  
(这是串行选择时钟 0 (SPS0) 和串行模式寄存器 00 (SMR00) 的 CKS00 位设定的运行时钟。)

## (8) 不同电位 (1.8V、2.5V、3V) 的通信 (CSI 模式) (主控模式, SCKp..... 内部时钟输出)

(T<sub>A</sub> = -40 ~ +85°C, 1.8V ≤ V<sub>DD</sub> ≤ 5.5V, V<sub>SS</sub> = 0V)

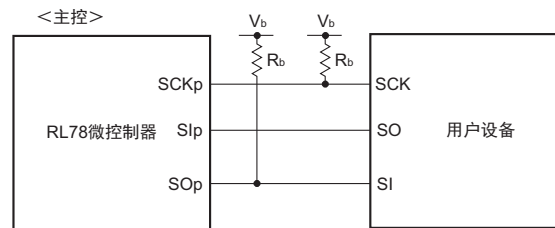
| 项目                       | 符号                | 条件                                                                                                                                                      | HS (高速主) 模式              |      | LS (低速主) 模式              |      | 单位 |
|--------------------------|-------------------|---------------------------------------------------------------------------------------------------------------------------------------------------------|--------------------------|------|--------------------------|------|----|
|                          |                   |                                                                                                                                                         | MIN.                     | MAX. | MIN.                     | MAX. |    |
| SCKp 周期时间                | t <sub>KCY1</sub> | t <sub>KCY1</sub> ≥ 4/f <sub>CLK</sub><br>4.0V ≤ V <sub>DD</sub> ≤ 5.5V, 2.7V ≤ V <sub>b</sub> ≤ 4.0V,<br>C <sub>b</sub> = 30pF, R <sub>b</sub> = 1.4kΩ | 300                      |      | 1150                     |      | ns |
|                          |                   | 2.7V ≤ V <sub>DD</sub> < 4.0V, 2.3V ≤ V <sub>b</sub> ≤ 2.7V,<br>C <sub>b</sub> = 30pF, R <sub>b</sub> = 2.7kΩ                                           | 500                      |      | 1150                     |      | ns |
|                          |                   | 1.8V ≤ V <sub>DD</sub> < 3.3V, 1.6V ≤ V <sub>b</sub> ≤ 2.0V 注1,<br>C <sub>b</sub> = 30pF, R <sub>b</sub> = 5.5kΩ                                        | 1150                     |      | 1150                     |      | ns |
| SCKp 高电平宽度               | t <sub>KH1</sub>  | 4.0V ≤ V <sub>DD</sub> ≤ 5.5V, 2.7V ≤ V <sub>b</sub> ≤ 4.0V,<br>C <sub>b</sub> = 30pF, R <sub>b</sub> = 1.4kΩ                                           | t <sub>KCY1</sub> /2-75  |      | t <sub>KCY1</sub> /2-75  |      | ns |
|                          |                   | 2.7V ≤ V <sub>DD</sub> < 4.0V, 2.3V ≤ V <sub>b</sub> ≤ 2.7V,<br>C <sub>b</sub> = 30pF, R <sub>b</sub> = 2.7kΩ                                           | t <sub>KCY1</sub> /2-170 |      | t <sub>KCY1</sub> /2-170 |      | ns |
|                          |                   | 1.8V ≤ V <sub>DD</sub> < 3.3V, 1.6V ≤ V <sub>b</sub> ≤ 2.0V 注1,<br>C <sub>b</sub> = 30pF, R <sub>b</sub> = 5.5kΩ                                        | t <sub>KCY1</sub> /2-458 |      | t <sub>KCY1</sub> /2-458 |      | ns |
| SCKp 低电平宽度               | t <sub>KL1</sub>  | 4.0V ≤ V <sub>DD</sub> ≤ 5.5V, 2.7V ≤ V <sub>b</sub> ≤ 4.0V,<br>C <sub>b</sub> = 30pF, R <sub>b</sub> = 1.4kΩ                                           | t <sub>KCY1</sub> /2-12  |      | t <sub>KCY1</sub> /2-50  |      | ns |
|                          |                   | 2.7V ≤ V <sub>DD</sub> < 4.0V, 2.3V ≤ V <sub>b</sub> ≤ 2.7V,<br>C <sub>b</sub> = 30pF, R <sub>b</sub> = 2.7kΩ                                           | t <sub>KCY1</sub> /2-18  |      | t <sub>KCY1</sub> /2-50  |      | ns |
|                          |                   | 1.8V ≤ V <sub>DD</sub> < 3.3V, 1.6V ≤ V <sub>b</sub> ≤ 2.0V 注1,<br>C <sub>b</sub> = 30pF, R <sub>b</sub> = 5.5kΩ                                        | t <sub>KCY1</sub> /2-50  |      | t <sub>KCY1</sub> /2-50  |      | ns |
| Slp 准备时间<br>(对 SCKp↑) 注2 | t <sub>SIK1</sub> | 4.0V ≤ V <sub>DD</sub> ≤ 5.5V, 2.7V ≤ V <sub>b</sub> ≤ 4.0V,<br>C <sub>b</sub> = 30pF, R <sub>b</sub> = 1.4kΩ                                           | 81                       |      | 479                      |      | ns |
|                          |                   | 2.7V ≤ V <sub>DD</sub> < 4.0V, 2.3V ≤ V <sub>b</sub> ≤ 2.7V,<br>C <sub>b</sub> = 30pF, R <sub>b</sub> = 2.7kΩ                                           | 177                      |      | 479                      |      | ns |
|                          |                   | 1.8V ≤ V <sub>DD</sub> < 3.3V, 1.6V ≤ V <sub>b</sub> ≤ 2.0V 注1,<br>C <sub>b</sub> = 30pF, R <sub>b</sub> = 5.5kΩ                                        | 479                      |      | 479                      |      | ns |
| Slp 保持时间<br>(对 SCKp↑) 注2 | t <sub>KSI1</sub> | 4.0V ≤ V <sub>DD</sub> ≤ 5.5V, 2.7V ≤ V <sub>b</sub> ≤ 4.0V,<br>C <sub>b</sub> = 30pF, R <sub>b</sub> = 1.4kΩ                                           | 19                       |      | 19                       |      | ns |
|                          |                   | 2.7V ≤ V <sub>DD</sub> < 4.0V, 2.3V ≤ V <sub>b</sub> ≤ 2.7V,<br>C <sub>b</sub> = 30pF, R <sub>b</sub> = 2.7kΩ                                           | 19                       |      | 19                       |      | ns |
|                          |                   | 1.8V ≤ V <sub>DD</sub> < 3.3V, 1.6V ≤ V <sub>b</sub> ≤ 2.0V 注1,<br>C <sub>b</sub> = 30pF, R <sub>b</sub> = 5.5kΩ                                        | 19                       |      | 19                       |      | ns |
| SCKp↓→SOp<br>输出延迟时间注2    | t <sub>KSO1</sub> | 4.0V ≤ V <sub>DD</sub> ≤ 5.5V, 2.7V ≤ V <sub>b</sub> ≤ 4.0V,<br>C <sub>b</sub> = 30pF, R <sub>b</sub> = 1.4kΩ                                           |                          | 100  |                          | 100  | ns |
|                          |                   | 2.7V ≤ V <sub>DD</sub> < 4.0V, 2.3V ≤ V <sub>b</sub> ≤ 2.7V,<br>C <sub>b</sub> = 30pF, R <sub>b</sub> = 2.7kΩ                                           |                          | 195  |                          | 195  | ns |
|                          |                   | 1.8V ≤ V <sub>DD</sub> < 3.3V, 1.6V ≤ V <sub>b</sub> ≤ 2.0V 注1,<br>C <sub>b</sub> = 30pF, R <sub>b</sub> = 5.5kΩ                                        |                          | 483  |                          | 483  | ns |
| Slp 准备时间<br>(对 SCKp↓) 注3 | t <sub>SIK1</sub> | 4.0V ≤ V <sub>DD</sub> ≤ 5.5V, 2.7V ≤ V <sub>b</sub> ≤ 4.0V,<br>C <sub>b</sub> = 30pF, R <sub>b</sub> = 1.4kΩ                                           | 44                       |      | 110                      |      | ns |
|                          |                   | 2.7V ≤ V <sub>DD</sub> < 4.0V, 2.3V ≤ V <sub>b</sub> ≤ 2.7V,<br>C <sub>b</sub> = 30pF, R <sub>b</sub> = 2.7kΩ                                           | 44                       |      | 110                      |      | ns |
|                          |                   | 1.8V ≤ V <sub>DD</sub> < 3.3V, 1.6V ≤ V <sub>b</sub> ≤ 2.0V 注1,<br>C <sub>b</sub> = 30pF, R <sub>b</sub> = 5.5kΩ                                        | 110                      |      | 110                      |      | ns |
| Slp 保持时间<br>(对 SCKp↓) 注3 | t <sub>KSI1</sub> | 4.0V ≤ V <sub>DD</sub> ≤ 5.5V, 2.7V ≤ V <sub>b</sub> ≤ 4.0V,<br>C <sub>b</sub> = 30pF, R <sub>b</sub> = 1.4kΩ                                           | 19                       |      | 19                       |      | ns |
|                          |                   | 2.7V ≤ V <sub>DD</sub> < 4.0V, 2.3V ≤ V <sub>b</sub> ≤ 2.7V,<br>C <sub>b</sub> = 30pF, R <sub>b</sub> = 2.7kΩ                                           | 19                       |      | 19                       |      | ns |
|                          |                   | 1.8V ≤ V <sub>DD</sub> < 3.3V, 1.6V ≤ V <sub>b</sub> ≤ 2.0V 注1,<br>C <sub>b</sub> = 30pF, R <sub>b</sub> = 5.5kΩ                                        | 19                       |      | 19                       |      | ns |
| SCKp↑→SOp<br>输出延迟时间注3    | t <sub>KSO1</sub> | 4.0V ≤ V <sub>DD</sub> ≤ 5.5V, 2.7V ≤ V <sub>b</sub> ≤ 4.0V,<br>C <sub>b</sub> = 30pF, R <sub>b</sub> = 1.4kΩ                                           |                          | 25   |                          | 25   | ns |
|                          |                   | 2.7V ≤ V <sub>DD</sub> < 4.0V, 2.3V ≤ V <sub>b</sub> ≤ 2.7V,<br>C <sub>b</sub> = 30pF, R <sub>b</sub> = 2.7kΩ                                           |                          | 25   |                          | 25   | ns |
|                          |                   | 1.8V ≤ V <sub>DD</sub> < 3.3V, 1.6V ≤ V <sub>b</sub> ≤ 2.0V 注1,<br>C <sub>b</sub> = 30pF, R <sub>b</sub> = 5.5kΩ                                        |                          | 25   |                          | 25   | ns |

- 注 1. 必须在  $V_{DD} \geq V_b$  的情况下使用。  
 2. 这是 DAPmn=0、CKPmn=0 或者 DAPmn=1、CKPmn=1 的情况。  
 3. 这是 DAPmn=0、CKPmn=1 或者 DAPmn=1、CKPmn=0 的情况。

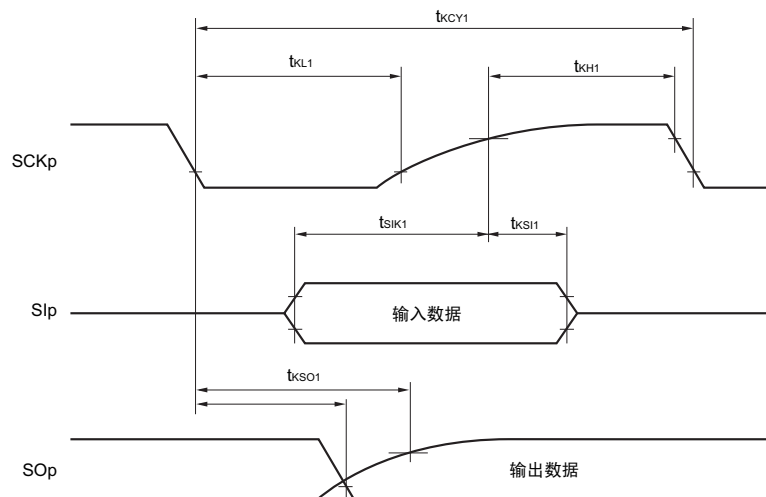
- 注意 1. 通过端口输入模式寄存器 1 (PIM1) 和端口输出模式寄存器 1 (POM1)，将 Slp 引脚选择为 TTL 输入缓冲器并且将 SOp 引脚和 SCKp 引脚选择为 N 沟道漏极开路输出 ( $V_{DD}$  耐压) 模式。有关  $V_{IH}$ 、 $V_{IL}$ ，请参照选择 TTL 输入缓冲器时的 DC 特性。  
 2. CSI01 和 CSI11 不能进行不同电位的通信。

- 备注 1.  $R_b[\Omega]$ : 通信线 (SCKp、SOp) 的上拉电阻值  $C_b[\text{F}]$ : 通信线 (SCKp、SOp) 的负载电容值  $V_b[\text{V}]$ : 通信线的电压  
 2. p: CSI 号 (p=00、20) m: 单元号 (m=0、1) n: 通道号 (n=0)

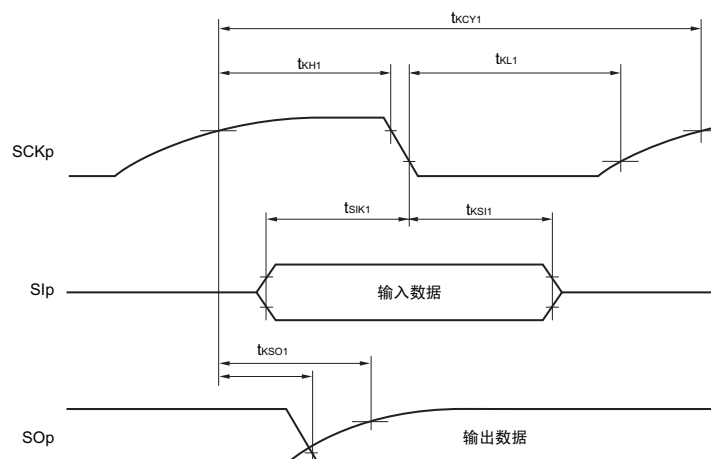
CSI 模式的连接图 (不同电位的通信)



CSI 模式的串行传送时序: 主控模式 (不同电位的通信)  
 (DAPmn=0、CKPmn=0 或者 DAPmn=1、CKPmn=1 的情况)



CSI 模式的串行传送时序: 主控模式 (不同电位的通信)  
 (DAPmn=0、CKPmn=1 或者 DAPmn=1、CKPmn=0 的情况)



## (9) 不同电位 (1.8V、2.5V、3V) 的通信 (CSI 模式) (从属模式, SCKp..... 外部时钟输入)

(T<sub>A</sub> = -40 ~ +85°C, 1.8V ≤ V<sub>DD</sub> ≤ 5.5V, V<sub>SS</sub> = 0V)

| 项目                        | 符号                                     | 条件                                                                                                            |                                  | HS (高速主) 模式                |      | LS (低速主) 模式                |      | 单位 |
|---------------------------|----------------------------------------|---------------------------------------------------------------------------------------------------------------|----------------------------------|----------------------------|------|----------------------------|------|----|
|                           |                                        |                                                                                                               |                                  | MIN.                       | MAX. | MIN.                       | MAX. |    |
| SCKp 周期时间<br>注 1          | t <sub>KCY2</sub>                      | 4.0V ≤ V <sub>DD</sub> ≤ 5.5V、<br>2.7V ≤ V <sub>b</sub> ≤ 4.0V                                                | 20MHz < f <sub>MCK</sub> ≤ 24MHz | 12/f <sub>MCK</sub>        |      | —                          |      | ns |
|                           |                                        |                                                                                                               | 8MHz < f <sub>MCK</sub> ≤ 20MHz  | 10/f <sub>MCK</sub>        |      | —                          |      | ns |
|                           |                                        |                                                                                                               | 4MHz < f <sub>MCK</sub> ≤ 8MHz   | 8/f <sub>MCK</sub>         |      | 16/f <sub>MCK</sub>        |      | ns |
|                           |                                        |                                                                                                               | f <sub>MCK</sub> ≤ 4MHz          | 6/f <sub>MCK</sub>         |      | 10/f <sub>MCK</sub>        |      | ns |
|                           |                                        | 2.7V ≤ V <sub>DD</sub> < 4.0V、<br>2.3V ≤ V <sub>b</sub> ≤ 2.7V                                                | 20MHz < f <sub>MCK</sub> ≤ 24MHz | 16/f <sub>MCK</sub>        |      | —                          |      | ns |
|                           |                                        |                                                                                                               | 16MHz < f <sub>MCK</sub> ≤ 20MHz | 14/f <sub>MCK</sub>        |      | —                          |      | ns |
|                           |                                        |                                                                                                               | 8MHz < f <sub>MCK</sub> ≤ 16MHz  | 12/f <sub>MCK</sub>        |      | —                          |      | ns |
|                           |                                        |                                                                                                               | 4MHz < f <sub>MCK</sub> ≤ 8MHz   | 8/f <sub>MCK</sub>         |      | 16/f <sub>MCK</sub>        |      | ns |
|                           |                                        |                                                                                                               | f <sub>MCK</sub> ≤ 4MHz          | 6/f <sub>MCK</sub>         |      | 10/f <sub>MCK</sub>        |      | ns |
|                           |                                        | 1.8V ≤ V <sub>DD</sub> < 3.3V、<br>1.6V ≤ V <sub>b</sub> ≤ 2.0V 注 2                                            | 20MHz < f <sub>MCK</sub> ≤ 24MHz | 36/f <sub>MCK</sub>        |      | —                          |      | ns |
|                           |                                        |                                                                                                               | 16MHz < f <sub>MCK</sub> ≤ 20MHz | 32/f <sub>MCK</sub>        |      | —                          |      | ns |
|                           |                                        |                                                                                                               | 8MHz < f <sub>MCK</sub> ≤ 16MHz  | 26/f <sub>MCK</sub>        |      | —                          |      | ns |
|                           |                                        |                                                                                                               | 4MHz < f <sub>MCK</sub> ≤ 8MHz   | 16/f <sub>MCK</sub>        |      | 16/f <sub>MCK</sub>        |      | ns |
|                           |                                        |                                                                                                               | f <sub>MCK</sub> ≤ 4MHz          | 10/f <sub>MCK</sub>        |      | 10/f <sub>MCK</sub>        |      | ns |
| SCKp 高 / 低<br>电平宽度        | t <sub>KH2</sub> 、<br>t <sub>KL2</sub> | 4.0V ≤ V <sub>DD</sub> ≤ 5.5V、2.7V ≤ V <sub>b</sub> ≤ 4.0V                                                    | t <sub>KCY2</sub> /2-12          |                            |      | t <sub>KCY2</sub> /2-50    |      | ns |
|                           |                                        | 2.7V ≤ V <sub>DD</sub> < 4.0V、2.3V ≤ V <sub>b</sub> ≤ 2.7V                                                    | t <sub>KCY2</sub> /2-18          |                            |      | t <sub>KCY2</sub> /2-50    |      | ns |
|                           |                                        | 1.8V ≤ V <sub>DD</sub> < 3.3V、1.6V ≤ V <sub>b</sub> ≤ 2.0V 注 2                                                | t <sub>KCY2</sub> /2-50          |                            |      | t <sub>KCY2</sub> /2-50    |      | ns |
| Slp 准备时间<br>(对 SCKp↑) 注 3 | t <sub>SIK2</sub>                      | 4.0V ≤ V <sub>DD</sub> ≤ 5.5V、2.7V ≤ V <sub>b</sub> ≤ 4.0V                                                    | 1/f <sub>MCK</sub> +20           |                            |      | 1/f <sub>MCK</sub> +30     |      | ns |
|                           |                                        | 2.7V ≤ V <sub>DD</sub> < 4.0V、2.3V ≤ V <sub>b</sub> ≤ 2.7V                                                    | 1/f <sub>MCK</sub> +20           |                            |      | 1/f <sub>MCK</sub> +30     |      | ns |
|                           |                                        | 1.8V ≤ V <sub>DD</sub> < 3.3V、1.6V ≤ V <sub>b</sub> ≤ 2.0V 注 2                                                | 1/f <sub>MCK</sub> +30           |                            |      | 1/f <sub>MCK</sub> +30     |      | ns |
| Slp 保持时间<br>(对 SCKp↑) 注 3 | t <sub>KSI2</sub>                      |                                                                                                               | 1/f <sub>MCK</sub> +31           |                            |      | 1/f <sub>MCK</sub> +31     |      | ns |
| SCKp↓→Sop<br>输出延迟时间注 4    | t <sub>KSO2</sub>                      | 4.0V ≤ V <sub>DD</sub> ≤ 5.5V、2.7V ≤ V <sub>b</sub> ≤ 4.0V、<br>C <sub>b</sub> =30pF、R <sub>b</sub> =1.4kΩ     |                                  | 2/f <sub>MCK</sub><br>+120 |      | 2/f <sub>MCK</sub><br>+573 |      | ns |
|                           |                                        | 2.7V ≤ V <sub>DD</sub> < 4.0V、2.3V ≤ V <sub>b</sub> ≤ 2.7V、<br>C <sub>b</sub> =30pF、R <sub>b</sub> =2.7kΩ     |                                  | 2/f <sub>MCK</sub><br>+214 |      | 2/f <sub>MCK</sub><br>+573 |      | ns |
|                           |                                        | 1.8V ≤ V <sub>DD</sub> < 3.3V、1.6V ≤ V <sub>b</sub> ≤ 2.0V 注 2、<br>C <sub>b</sub> =30pF、R <sub>b</sub> =5.5kΩ |                                  | 2/f <sub>MCK</sub><br>+573 |      | 2/f <sub>MCK</sub><br>+573 |      | ns |

注 1. SNOOZE 模式中的传送速率为 MAX.1Mbps。

2. 必须在 V<sub>DD</sub> ≥ V<sub>b</sub> 的情况下使用。

3. 这是 DAPmn=0、CKPmn=0 或者 DAPmn=1、CKPmn=1 的情况。在 DAPmn=0、CKPmn=1 或者 DAPmn=1、CKPmn=0 时, 为“对 SCKp↓”。

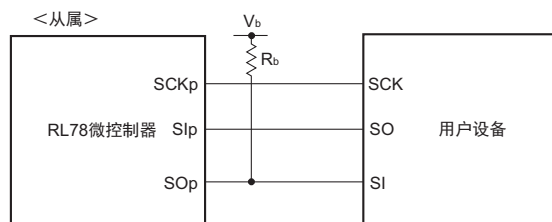
4. 这是 DAPmn=0、CKPmn=0 或者 DAPmn=1、CKPmn=1 的情况。在 DAPmn=0、CKPmn=1 或者 DAPmn=1、CKPmn=0 时, 为“对 SCKp↑”。

注意 1. 通过端口输入模式寄存器 1 (PIM1) 和端口输出模式寄存器 1 (POM1), 将 Slp 引脚和 SCKp 引脚选择为 TTL 输入缓冲器并且将 Sop 引脚选择为 N 沟道漏极开路输出 (V<sub>DD</sub> 耐压) 模式。有关 V<sub>IH</sub>、V<sub>IL</sub>, 请参照选择 TTL 输入缓冲器时的 DC 特性。

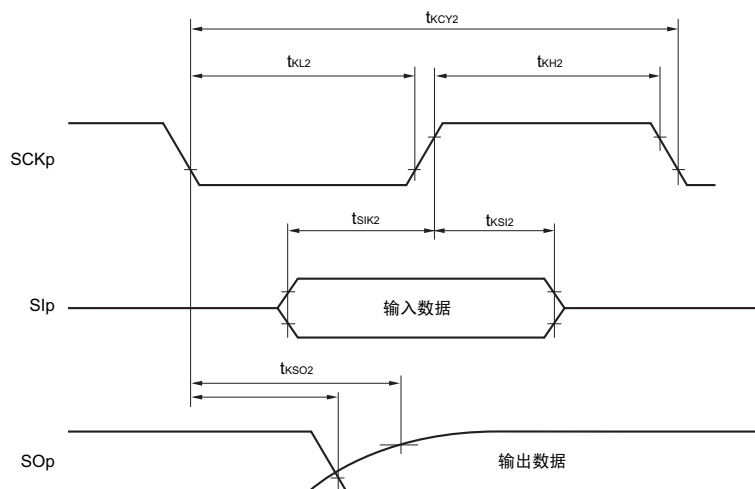
2. CSI01 和 CSI11 不能进行不同电位的通信。



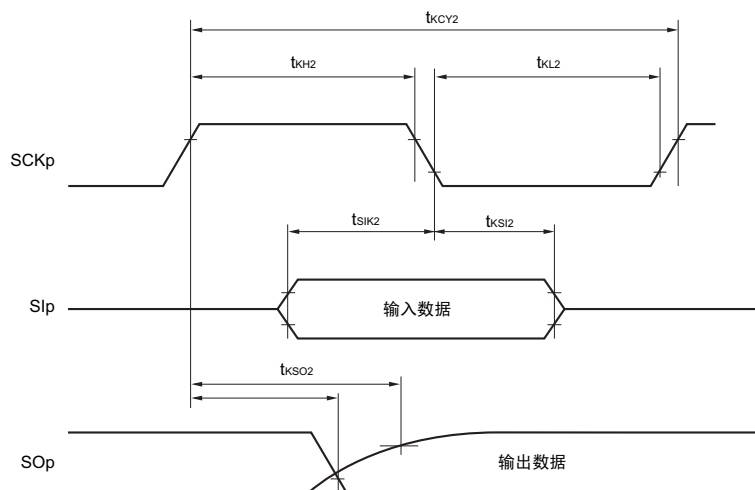
## CSI 模式的连接图 (不同电位的通信)



CSI 模式的串行传送时序: 从属模式 (不同电位的通信)  
(DAPmn=0、CKPmn=0 或者 DAPmn=1、CKPmn=1 的情况)



CSI 模式的串行传送时序: 从属模式 (不同电位的通信)  
(DAPmn=0、CKPmn=1 或者 DAPmn=1、CKPmn=0 的情况)



备注 1.  $R_b[\Omega]$ : 通信线 (SO<sub>p</sub>) 的上拉电阻值  $C_b[F]$ : 通信线 (SO<sub>p</sub>) 的负载电容值  $V_b[V]$ : 通信线的电压

2. p: CSI 号 (p=00、20) m: 单元号 (m=0、1) n: 通道号 (n=0)

3.  $f_{MCK}$ : 串行阵列单元的运行时钟频率

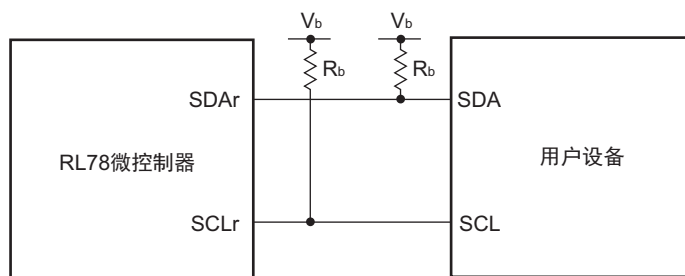
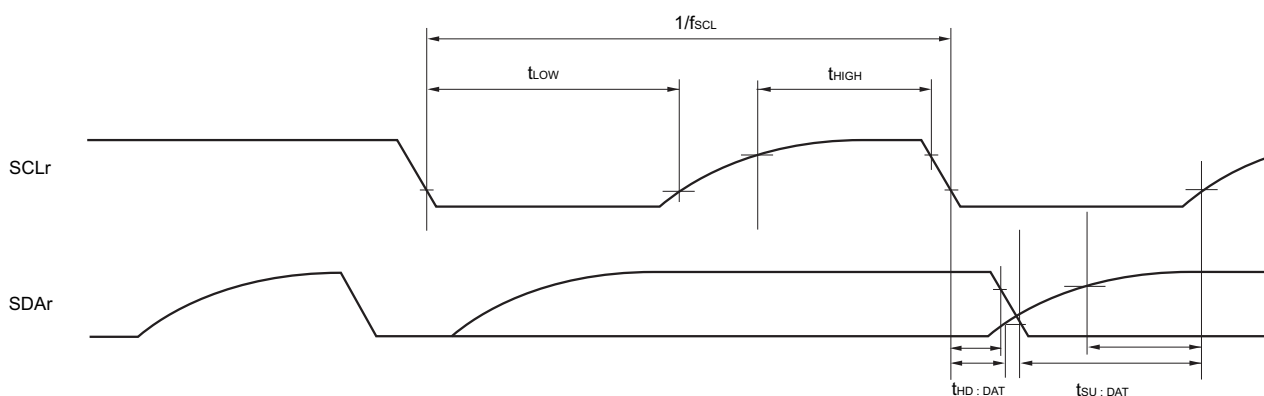
(这是串行时钟选择寄存器 m (SPSm) 和串行模式寄存器 mn (SMRmn) 的 CKSmn 位设定的运行时钟。m: 单元号、n: 通道号 (mn=00、10))

(10) 不同电位 (1.8V、2.5V、3V) 的通信 (简易 I<sup>2</sup>C 模式)(T<sub>A</sub> = -40 ~ +85°C, 1.8V ≤ V<sub>DD</sub> ≤ 5.5V, V<sub>SS</sub> = 0V)

| 项目              | 符号                   | 条件                                                                                                               | HS (高速主) 模式                                |         | LS (低速主) 模式                                |         | 单位  |
|-----------------|----------------------|------------------------------------------------------------------------------------------------------------------|--------------------------------------------|---------|--------------------------------------------|---------|-----|
|                 |                      |                                                                                                                  | MIN.                                       | MAX.    | MIN.                                       | MAX.    |     |
| SCLr 时钟频率       | f <sub>SCL</sub>     | 4.0V ≤ V <sub>DD</sub> ≤ 5.5V、2.7V ≤ V <sub>b</sub> ≤ 4.0V、<br>C <sub>b</sub> = 100pF、R <sub>b</sub> = 2.8kΩ     |                                            | 400 注 1 |                                            | 300 注 1 | kHz |
|                 |                      | 2.7V ≤ V <sub>DD</sub> < 4.0V、2.3V ≤ V <sub>b</sub> ≤ 2.7V、<br>C <sub>b</sub> = 100pF、R <sub>b</sub> = 2.7kΩ     |                                            | 400 注 1 |                                            | 300 注 1 | kHz |
|                 |                      | 1.8V ≤ V <sub>DD</sub> < 3.3V、1.6V ≤ V <sub>b</sub> ≤ 2.0V 注 2、<br>C <sub>b</sub> = 100pF、R <sub>b</sub> = 5.5kΩ |                                            | 300 注 1 |                                            | 300 注 1 | kHz |
| SCLr="L" 的保持时间  | t <sub>LOW</sub>     | 4.0V ≤ V <sub>DD</sub> ≤ 5.5V、2.7V ≤ V <sub>b</sub> ≤ 4.0V、<br>C <sub>b</sub> = 100pF、R <sub>b</sub> = 2.8kΩ     | 1150                                       |         | 1550                                       |         | ns  |
|                 |                      | 2.7V ≤ V <sub>DD</sub> < 4.0V、2.3V ≤ V <sub>b</sub> ≤ 2.7V、<br>C <sub>b</sub> = 100pF、R <sub>b</sub> = 2.7kΩ     | 1150                                       |         | 1550                                       |         | ns  |
|                 |                      | 1.8V ≤ V <sub>DD</sub> < 3.3V、1.6V ≤ V <sub>b</sub> ≤ 2.0V 注 2、<br>C <sub>b</sub> = 100pF、R <sub>b</sub> = 5.5kΩ | 1550                                       |         | 1550                                       |         | ns  |
| SCLr="H" 的保持时间  | t <sub>HIGH</sub>    | 4.0V ≤ V <sub>DD</sub> ≤ 5.5V、2.7V ≤ V <sub>b</sub> ≤ 4.0V、<br>C <sub>b</sub> = 100pF、R <sub>b</sub> = 2.8kΩ     | 675                                        |         | 610                                        |         | ns  |
|                 |                      | 2.7V ≤ V <sub>DD</sub> < 4.0V、2.3V ≤ V <sub>b</sub> ≤ 2.7V、<br>C <sub>b</sub> = 100pF、R <sub>b</sub> = 2.7kΩ     | 600                                        |         | 610                                        |         | ns  |
|                 |                      | 1.8V ≤ V <sub>DD</sub> < 3.3V、1.6V ≤ V <sub>b</sub> ≤ 2.0V 注 2、<br>C <sub>b</sub> = 100pF、R <sub>b</sub> = 5.5kΩ | 610                                        |         | 610                                        |         | ns  |
| 数据准备时间<br>(接收时) | t <sub>SU: DAT</sub> | 4.0V ≤ V <sub>DD</sub> ≤ 5.5V、2.7V ≤ V <sub>b</sub> ≤ 4.0V、<br>C <sub>b</sub> = 100pF、R <sub>b</sub> = 2.8kΩ     | 1/f <sub>MCK</sub> <sup>+</sup><br>190 注 3 |         | 1/f <sub>MCK</sub> <sup>+</sup><br>190 注 3 |         | ns  |
|                 |                      | 2.7V ≤ V <sub>DD</sub> < 4.0V、2.3V ≤ V <sub>b</sub> ≤ 2.7V、<br>C <sub>b</sub> = 100pF、R <sub>b</sub> = 2.7kΩ     | 1/f <sub>MCK</sub> <sup>+</sup><br>190 注 3 |         | 1/f <sub>MCK</sub> <sup>+</sup><br>190 注 3 |         | ns  |
|                 |                      | 1.8V ≤ V <sub>DD</sub> < 3.3V、1.6V ≤ V <sub>b</sub> ≤ 2.0V 注 2、<br>C <sub>b</sub> = 100pF、R <sub>b</sub> = 5.5kΩ | 1/f <sub>MCK</sub> <sup>+</sup><br>190 注 3 |         | 1/f <sub>MCK</sub> <sup>+</sup><br>190 注 3 |         | ns  |
| 数据保持时间<br>(发送时) | t <sub>HD: DAT</sub> | 4.0V ≤ V <sub>DD</sub> ≤ 5.5V、2.7V ≤ V <sub>b</sub> ≤ 4.0V、<br>C <sub>b</sub> = 100pF、R <sub>b</sub> = 2.8kΩ     | 0                                          | 355     | 0                                          | 355     | ns  |
|                 |                      | 2.7V ≤ V <sub>DD</sub> < 4.0V、2.3V ≤ V <sub>b</sub> ≤ 2.7V、<br>C <sub>b</sub> = 100pF、R <sub>b</sub> = 2.7kΩ     | 0                                          | 355     | 0                                          | 355     | ns  |
|                 |                      | 1.8V ≤ V <sub>DD</sub> < 3.3V、1.6V ≤ V <sub>b</sub> ≤ 2.0V 注 2、<br>C <sub>b</sub> = 100pF、R <sub>b</sub> = 5.5kΩ | 0                                          | 405     | 0                                          | 405     | ns  |

- 注 1. 并且必须设定为“≤ f<sub>MCK</sub>/4”。
2. 必须在 V<sub>DD</sub> ≥ V<sub>b</sub> 的情况下使用。
3. t<sub>SD: DAT</sub> 的设定值不能超过 SCLr="L" 和 SCLr="H" 的保持时间。

- 注意 1. 通过端口输入模式寄存器 1 (PIM1) 和端口输出模式寄存器 1 (POM1)，将 SDAr 引脚选择为 TTL 输入缓冲器和 N 沟道漏极开路输出 (V<sub>DD</sub> 耐压) 模式，并且将 SCLr 引脚选择为 N 沟道漏极开路输出 (V<sub>DD</sub> 耐压) 模式。有关 V<sub>IH</sub>、V<sub>IL</sub>，请参照选择 TTL 输入缓冲器时的 DC 特性。
2. IIC01 和 IIC11 不能进行不同电位的通信。

简易 I<sup>2</sup>C 模式连接图 (不同电位的通信)简易 I<sup>2</sup>C 模式串行传送时序 (不同电位的通信)

- 备注 1.  $R_b[\Omega]$ : 通信线 (SDAr、SCLr) 的上拉电阻值  $C_b[F]$ : 通信线 (SDAr、SCLr) 的负载电容值  $V_b[V]$ : 通信线的电压
2. r: IIC 号 (r=00、20)
3.  $f_{MCK}$ : 串行阵列单元的运行时钟频率  
(这是串行时钟选择寄存器 m (SPSm) 和串行模式寄存器 mn (SMRmn) 的 CKSmn 位设定的运行时钟。m: 单元号 (m=0、1)、n: 通道号 (n=0))
4. 只有 R5F102 产品有简易 I<sup>2</sup>C 模式。

## 28.5.2 串行接口 IICA

(  $T_A = -40 \sim +85^{\circ}\text{C}$ 、 $1.8\text{V} \leq V_{DD} \leq 5.5\text{V}$ 、 $V_{SS} = 0\text{V}$  )

| 项目               | 符号                   | 条件                                        | HS (高速主) 模式 |      | LS (低速主) 模式 |      | 单位            |
|------------------|----------------------|-------------------------------------------|-------------|------|-------------|------|---------------|
|                  |                      |                                           | MIN.        | MAX. | MIN.        | MAX. |               |
| SCLA0 时钟频率       | $f_{\text{SCL}}$     | 快速模式: $f_{\text{CLK}} \geq 3.5\text{MHz}$ |             |      | 0           | 400  | kHz           |
|                  |                      | 标准模式: $f_{\text{CLK}} \geq 1\text{MHz}$   | 0           | 100  |             |      |               |
| 重新开始条件的准备时间      | $t_{\text{SU: STA}}$ |                                           | 4.7         |      | 0.6         |      | $\mu\text{s}$ |
| 保持时间注 1          | $t_{\text{HD: STA}}$ |                                           | 4.0         |      | 0.6         |      | $\mu\text{s}$ |
| SCLA0="L" 的保持时间  | $t_{\text{LOW}}$     |                                           | 4.7         |      | 1.3         |      | $\mu\text{s}$ |
| SCLA0="H" 的保持时间  | $t_{\text{HIGH}}$    |                                           | 4.0         |      | 0.6         |      | $\mu\text{s}$ |
| 数据准备时间 (接收时)     | $t_{\text{SU: DAT}}$ |                                           | 250         |      | 100         |      | ns            |
| 数据保持时间 (发送时) 注 2 | $t_{\text{HD: DAT}}$ |                                           | 0           | 3.45 | 0           | 0.9  | $\mu\text{s}$ |
| 停止条件的准备时间        | $t_{\text{SU: STO}}$ |                                           | 4.0         |      | 0.6         |      | $\mu\text{s}$ |
| 总线空闲时间           | $t_{\text{BUF}}$     |                                           | 4.7         |      | 1.3         |      | $\mu\text{s}$ |

注 1. 在开始条件和重新开始条件的情况下, 在此期间之后生成第一个时钟脉冲。

2.  $t_{\text{HD: DAT}}$  的最大值 (MAX.) 是通常传送时的数值, 在进行应答  $\overline{\text{ACK}}$  (应答) 时需要等待。

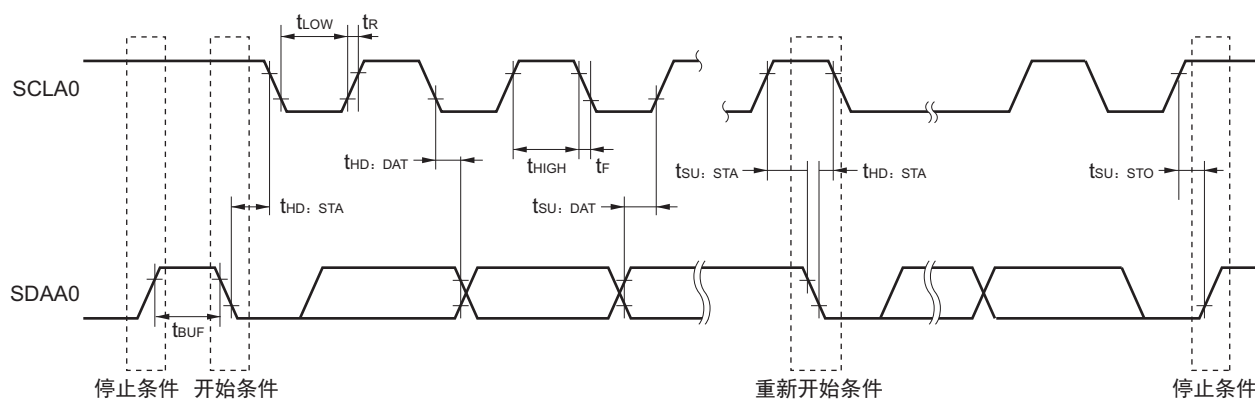
注意 只有 30 引脚产品在外围 I/O 重定向寄存器 (PIOR) 的 bit2 (PIOR2) 为 "1" 时, 也适用上述值。但是, 引脚特性 ( $I_{\text{OH1}}$ 、 $I_{\text{OL1}}$ 、 $V_{\text{OH1}}$ 、 $V_{\text{OL1}}$ ) 必须满足重定向目标的值。

备注 各模式的  $C_b$  (通信线电容) 的 MAX. 值和此时的  $R_b$  (通信线的上拉电阻值) 的值如下所示。

标准模式:  $C_b = 400\text{pF}$ 、 $R_b = 2.7\text{k}\Omega$

快速模式:  $C_b = 320\text{pF}$ 、 $R_b = 1.1\text{k}\Omega$

IICA 串行传送时序



## 28.6 模拟特性

## 28.6.1 A/D 转换器特性

## A/D 转换器特性的区分

| 输入通道                | 基准电压<br>基准电压 (+) = $AV_{REFP}$<br>基准电压 (-) = $AV_{REFM}$ | 基准电压 (+) = $V_{DD}$<br>基准电压 (-) = $V_{SS}$ | 基准电压 (+) = $V_{BGR}$<br>基准电压 (-) = $AV_{REFM}$ |
|---------------------|----------------------------------------------------------|--------------------------------------------|------------------------------------------------|
| ANI0 ~ ANI3         | 参照 28.6.1(1)                                             | 参照 28.6.1(3)                               | 参照 28.6.1(4)                                   |
| ANI16 ~ ANI22       | 参照 28.6.1(2)                                             |                                            |                                                |
| 内部基准电压<br>温度传感器输出电压 | 参照 28.6.1(1)                                             |                                            | —                                              |

(1) 选择基准电压 (+) =  $AV_{REFP}/ANI0$  ( $ADREFP1=0$ 、 $ADREFP0=1$ )、基准电压 (-) =  $AV_{REFM}/ANI1$  ( $ADREFM=1$ ) 时, 转换对象为: ANI2、ANI3、内部基准电压、温度传感器输出电压

( $T_A = -40 \sim +85^\circ\text{C}$ 、 $1.8\text{V} \leq AV_{REFP} \leq V_{DD} \leq 5.5\text{V}$ 、 $V_{SS}=0\text{V}$ 、基准电压 (+) =  $AV_{REFP}$ 、基准电压 (-) =  $AV_{REFM}=0\text{V}$ )

| 项目         | 符号         | 条件                                                                      | MIN.                                       | TYP.   | MAX.             | 单位            |
|------------|------------|-------------------------------------------------------------------------|--------------------------------------------|--------|------------------|---------------|
| 分辨率        | RES        |                                                                         | 8                                          |        | 10               | bit           |
| 综合误差注 1    | AINL       | 10 位分辨率<br>$AV_{REFP}=V_{DD}$ 注 3                                       |                                            | 1.2    | $\pm 3.5$        | LSB           |
|            |            |                                                                         |                                            | 1.2    | $\pm 7.0$ 注 4    | LSB           |
| 转换时间       | $t_{CONV}$ | 10 位分辨率<br>转换对象:<br>ANI2、ANI3                                           | $3.6\text{V} \leq V_{DD} \leq 5.5\text{V}$ | 2.125  | 39               | $\mu\text{s}$ |
|            |            |                                                                         | $2.7\text{V} \leq V_{DD} \leq 5.5\text{V}$ | 3.1875 | 39               | $\mu\text{s}$ |
|            |            |                                                                         | $1.8\text{V} \leq V_{DD} \leq 5.5\text{V}$ | 17     | 39               | $\mu\text{s}$ |
|            |            |                                                                         |                                            | 57     | 39               | $\mu\text{s}$ |
|            |            | 10 位分辨率<br>转换对象:<br>内部基准电压、温度传<br>感器输出电压<br>(HS (高速主) 模式)               | $3.6\text{V} \leq V_{DD} \leq 5.5\text{V}$ | 2.375  | 39               | $\mu\text{s}$ |
|            |            |                                                                         | $2.7\text{V} \leq V_{DD} \leq 5.5\text{V}$ | 3.5625 | 39               | $\mu\text{s}$ |
|            |            |                                                                         | $2.4\text{V} \leq V_{DD} \leq 5.5\text{V}$ | 17     | 39               | $\mu\text{s}$ |
| 零刻度误差注 1、2 | $E_{ZS}$   | 10 位分辨率<br>$AV_{REFP}=V_{DD}$ 注 3                                       |                                            |        | $\pm 0.25$       | %FSR          |
|            |            |                                                                         |                                            |        | $\pm 0.50$ 注 4   | %FSR          |
| 满刻度误差注 1、2 | $E_{FS}$   | 10 位分辨率<br>$AV_{REFP}=V_{DD}$ 注 3                                       |                                            |        | $\pm 0.25$       | %FSR          |
|            |            |                                                                         |                                            |        | $\pm 0.50$ 注 4   | %FSR          |
| 积分线性误差注 1  | ILE        | 10 位分辨率<br>$AV_{REFP}=V_{DD}$ 注 3                                       |                                            |        | $\pm 2.5$        | LSB           |
|            |            |                                                                         |                                            |        | $\pm 5.0$ 注 4    | LSB           |
| 微分线性误差注 1  | DLE        | 10 位分辨率<br>$AV_{REFP}=V_{DD}$ 注 3                                       |                                            |        | $\pm 1.5$        | LSB           |
|            |            |                                                                         |                                            |        | $\pm 2.0$ 注 4    | LSB           |
| 模拟输入电压     | $V_{AIN}$  | ANI2、ANI3                                                               | 0                                          |        | $AV_{REFP}$      | V             |
|            |            | 内部基准电压<br>( $2.4\text{V} \leq V_{DD} \leq 5.5\text{V}$ 、HS (高速主) 模式)    |                                            |        | $V_{BGR}$ 注 5    | V             |
|            |            | 温度传感器输出电压<br>( $2.4\text{V} \leq V_{DD} \leq 5.5\text{V}$ 、HS (高速主) 模式) |                                            |        | $V_{TMPS25}$ 注 5 | V             |

注 1. 不包含量化误差 ( $\pm 1/2$  LSB)。

2. 用对满刻度值的比率 (%FSR) 表示。

3. 在  $AV_{REFP} < V_{DD}$  时, MAX. 值如下变化。

综合误差: 在  $AV_{REFP}=V_{DD}$  时的 MAX. 值上加  $\pm 1.0\text{LSB}$

零刻度误差 / 满刻度误差: 在  $AV_{REFP}=V_{DD}$  时的 MAX. 值上加  $\pm 0.05\%\text{FSR}$

积分线性误差 / 微分线性误差: 在  $AV_{REFP}=V_{DD}$  时的 MAX. 值上加  $\pm 0.5\text{LSB}$

4. 这是将转换时间设定为 MIN.  $57\mu\text{s}$ 、MAX.  $95\mu\text{s}$  时的值。

5. 请参照“28.6.2 温度传感器 / 内部基准电压特性”。

(2) 选择基准电压 (+) =  $AV_{REFP}/ANI0$  ( $ADREFP1=0$ 、 $ADREFP0=1$ )、基准电压 (-) =  $AV_{REFM}/ANI1$  ( $ADREFM=1$ ) 时, 转换对象为: ANI16 ~ ANI22

( $T_A = -40 \sim +85^\circ\text{C}$ 、 $1.8\text{V} \leq AV_{REFP} \leq V_{DD} \leq 5.5\text{V}$ 、 $V_{SS}=0\text{V}$ 、基准电压 (+) =  $AV_{REFP}$ 、基准电压 (-) =  $AV_{REFM}=0\text{V}$ )

| 项目         | 符号                | 条件                                                 |                               | MIN.   | TYP. | MAX.                                     | 单位   |
|------------|-------------------|----------------------------------------------------|-------------------------------|--------|------|------------------------------------------|------|
| 分辨率        | RES               |                                                    |                               | 8      |      | 10                                       | bit  |
| 综合误差注 1    | AINL              | 10 位分辨率<br>AV <sub>REFP</sub> =V <sub>DD</sub> 注 3 |                               |        | 1.2  | ±5.0                                     | LSB  |
|            |                   |                                                    |                               |        | 1.2  | ±8.5 注 4                                 | LSB  |
| 转换时间       | t <sub>CONV</sub> | 10 位分辨率<br>转换对象：<br>ANI16 ~ ANI22                  | 3.6V ≤ V <sub>DD</sub> ≤ 5.5V | 2.125  |      | 39                                       | μs   |
|            |                   |                                                    | 2.7V ≤ V <sub>DD</sub> ≤ 5.5V | 3.1875 |      | 39                                       | μs   |
|            |                   |                                                    | 1.8V ≤ V <sub>DD</sub> ≤ 5.5V | 17     |      | 39                                       | μs   |
|            |                   |                                                    |                               | 57     |      | 95                                       | μs   |
| 零刻度误差注 1、2 | E <sub>ZS</sub>   | 10 位分辨率<br>AV <sub>REFP</sub> =V <sub>DD</sub> 注 3 |                               |        |      | ±0.35                                    | %FSR |
|            |                   |                                                    |                               |        |      | ±0.60 注 4                                | %FSR |
| 满刻度误差注 1、2 | E <sub>FS</sub>   | 10 位分辨率<br>AV <sub>REFP</sub> =V <sub>DD</sub> 注 3 |                               |        |      | ±0.35                                    | %FSR |
|            |                   |                                                    |                               |        |      | ±0.60 注 4                                | %FSR |
| 积分线性误差注 1  | ILE               | 10 位分辨率<br>AV <sub>REFP</sub> =V <sub>DD</sub> 注 3 |                               |        |      | ±3.5                                     | LSB  |
|            |                   |                                                    |                               |        |      | ±6.0 注 4                                 | LSB  |
| 微分线性误差注 1  | DLE               | 10 位分辨率<br>AV <sub>REFP</sub> =V <sub>DD</sub> 注 3 |                               |        |      | ±2.0                                     | LSB  |
|            |                   |                                                    |                               |        |      | ±2.5 注 4                                 | LSB  |
| 模拟输入电压     | V <sub>AIN</sub>  | ANI16 ~ ANI22                                      |                               | 0      |      | AV <sub>REFP</sub><br>并且 V <sub>DD</sub> | V    |

注 1. 不包含量化误差 ( $\pm 1/2$  LSB)。

2. 用对满刻度值的比率 (%FSR) 表示。

3. 在  $AV_{REFP} < V_{DD}$  时, MAX. 值如下变化。

综合误差: 在  $AV_{REFP}=V_{DD}$  时的 MAX. 值上加  $\pm 4.0\text{LSB}$

零刻度误差 / 满刻度误差: 在  $AV_{REFP}=V_{DD}$  时的 MAX. 值上加  $\pm 0.20\%\text{FSR}$

积分线性误差 / 微分线性误差: 在  $AV_{REFP}=V_{DD}$  时的 MAX. 值上加  $\pm 2.0\text{LSB}$

4. 这是将转换时间设定为 MIN.  $57\mu\text{s}$ 、MAX.  $95\mu\text{s}$  时的值。

(3) 选择基准电压 (+) =  $V_{DD}$  (ADREFP1=0、ADREFP0=0)、基准电压 (-) =  $V_{SS}$  (ADREFM=0) 时,  
转换对象为: ANI0 ~ ANI3、ANI16 ~ ANI22、内部基准电压、温度传感器输出电压

( $T_A = -40 \sim +85^\circ\text{C}$ 、 $1.8\text{V} \leq V_{DD} \leq 5.5\text{V}$ 、 $V_{SS} = 0\text{V}$ 、基准电压 (+) =  $V_{DD}$ 、基准电压 (-) =  $V_{SS}$ )

| 项目         | 符号                | 条件                                                                      |                                            | MIN.                    | TYP. | MAX.           | 单位            |
|------------|-------------------|-------------------------------------------------------------------------|--------------------------------------------|-------------------------|------|----------------|---------------|
| 分辨率        | RES               |                                                                         |                                            | 8                       |      | 10             | bit           |
| 综合误差注 1    | AINL              | 10 位分辨率                                                                 |                                            |                         | 1.2  | $\pm 7.0$      | LSB           |
|            |                   |                                                                         |                                            |                         | 1.2  | $\pm 10.5$ 注 3 | LSB           |
| 转换时间       | $t_{\text{CONV}}$ | 10 位分辨率<br>转换对象:<br>ANI0 ~ ANI3、<br>ANI16 ~ ANI22                       | $3.6\text{V} \leq V_{DD} \leq 5.5\text{V}$ | 2.125                   |      | 39             | $\mu\text{s}$ |
|            |                   |                                                                         | $2.7\text{V} \leq V_{DD} \leq 5.5\text{V}$ | 3.1875                  |      | 39             | $\mu\text{s}$ |
|            |                   |                                                                         | $1.8\text{V} \leq V_{DD} \leq 5.5\text{V}$ | 17                      |      | 39             | $\mu\text{s}$ |
|            |                   |                                                                         |                                            | 57                      |      | 95             | $\mu\text{s}$ |
|            |                   | 10 位分辨率<br>转换对象:<br>内部基准电压、<br>温度传感器输出电压<br>HS (高速主) 模式                 | $3.6\text{V} \leq V_{DD} \leq 5.5\text{V}$ | 2.375                   |      | 39             | $\mu\text{s}$ |
|            |                   |                                                                         | $2.7\text{V} \leq V_{DD} \leq 5.5\text{V}$ | 3.5625                  |      | 39             | $\mu\text{s}$ |
|            |                   |                                                                         | $2.4\text{V} \leq V_{DD} \leq 5.5\text{V}$ | 17                      |      | 39             | $\mu\text{s}$ |
| 零刻度误差注 1、2 | $E_{\text{ZS}}$   | 10 位分辨率                                                                 |                                            |                         |      | $\pm 0.60$     | %FSR          |
|            |                   |                                                                         |                                            |                         |      | $\pm 0.85$ 注 3 | %FSR          |
| 满刻度误差注 1、2 | $E_{\text{FS}}$   | 10 位分辨率                                                                 |                                            |                         |      | $\pm 0.60$     | %FSR          |
|            |                   |                                                                         |                                            |                         |      | $\pm 0.85$ 注 3 | %FSR          |
| 积分线性误差注 1  | ILE               | 10 位分辨率                                                                 |                                            |                         |      | $\pm 4.0$      | LSB           |
|            |                   |                                                                         |                                            |                         |      | $\pm 6.5$ 注 3  | LSB           |
| 微分线性误差注 1  | DLE               | 10 位分辨率                                                                 |                                            |                         |      | $\pm 2.0$      | LSB           |
|            |                   |                                                                         |                                            |                         |      | $\pm 2.5$ 注 3  | LSB           |
| 模拟输入电压     | $V_{\text{AIN}}$  | ANI0 ~ ANI3、ANI16 ~ ANI22                                               |                                            | 0                       |      | $V_{DD}$       | V             |
|            |                   | 内部基准电压<br>( $2.4\text{V} \leq V_{DD} \leq 5.5\text{V}$ 、HS (高速主) 模式)    |                                            | $V_{\text{BGR}}$ 注 4    |      |                | V             |
|            |                   | 温度传感器输出电压<br>( $2.4\text{V} \leq V_{DD} \leq 5.5\text{V}$ 、HS (高速主) 模式) |                                            | $V_{\text{TMPS25}}$ 注 4 |      |                | V             |

注 1. 不包含量化误差 ( $\pm 1/2$  LSB)。

2. 用对满刻度值的比率 (%FSR) 表示。

3. 这是将转换时间设定为 MIN.57 $\mu\text{s}$ 、MAX.95 $\mu\text{s}$  时的值。

4. 请参照“28.6.2 温度传感器 / 内部基准电压特性”。

- (4) 选择基准电压 (+) = 内部基准电压 (ADREFP1=1、ADREFP0=0)、基准电压 (-) =  $AV_{REFM}$  (ADREFM=1) 时, 转换对象为: ANI0、ANI2、ANI3、ANI16 ~ ANI22

( $T_A = -40 \sim +85^\circ\text{C}$ 、 $2.4\text{V} \leq V_{DD} \leq 5.5\text{V}$ 、 $V_{SS} = 0\text{V}$ 、基准电压 (+) =  $V_{BGR}$ <sup>注 3</sup>、基准电压 (-) =  $AV_{REFM}$ <sup>注 4</sup> = 0V、HS (高速主) 模式)

| 项目                     | 符号         | 条件     | MIN. | TYP. | MAX.                     | 单位            |
|------------------------|------------|--------|------|------|--------------------------|---------------|
| 分辨率                    | RES        |        | 8    |      |                          | bit           |
| 转换时间                   | $t_{CONV}$ | 8 位分辨率 | 17   |      | 39                       | $\mu\text{s}$ |
| 零刻度误差 <sup>注 1、2</sup> | $E_{ZS}$   | 8 位分辨率 |      |      | $\pm 0.60$               | %FSR          |
| 积分线性误差 <sup>注 1</sup>  | ILE        | 8 位分辨率 |      |      | $\pm 2.0$                | LSB           |
| 微分线性误差 <sup>注 1</sup>  | DLE        | 8 位分辨率 |      |      | $\pm 1.0$                | LSB           |
| 模拟输入电压                 | $V_{AIN}$  |        | 0    |      | $V_{BGR}$ <sup>注 3</sup> | V             |

注 1. 不包含量化误差 ( $\pm 1/2$  LSB)。

2. 用对满刻度值的比率 (%FSR) 表示。

3. 请参照“28.6.2 温度传感器 / 内部基准电压特性”。

4. 在基准电压 (-) =  $V_{SS}$  时, MAX. 值如下变化。

综合误差: 在基准电压 (-) =  $AV_{REFM}$  时的 MAX. 值上加  $\pm 0.35\%$ FSR

零刻度误差 / 满刻度误差: 在基准电压 (-) =  $AV_{REFM}$  时的 MAX. 值上加  $\pm 0.5$ LSB

积分线性误差 / 微分线性误差: 在基准电压 (-) =  $AV_{REFM}$  时的 MAX. 值上加  $\pm 0.2$ LSB

## 28.6.2 温度传感器 / 内部基准电压特性

( $T_A = -40 \sim +85^\circ\text{C}$ 、 $2.4\text{V} \leq V_{DD} \leq 5.5\text{V}$ 、 $V_{SS} = 0\text{V}$ 、HS (高速主) 模式)

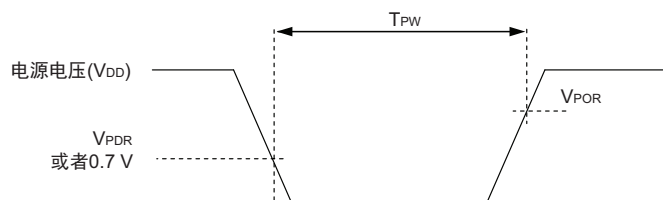
| 项目         | 符号           | 条件                                       | MIN. | TYP. | MAX. | 单位                         |
|------------|--------------|------------------------------------------|------|------|------|----------------------------|
| 温度传感器的输出电压 | $V_{TMPS25}$ | ADS 寄存器 = 80H、 $T_A = +25^\circ\text{C}$ |      | 1.05 |      | V                          |
| 内部基准电压     | $V_{BGR}$    | ADS 寄存器 = 81H                            | 1.38 | 1.45 | 1.50 | V                          |
| 温度系数       | $F_{VTMPS}$  | 取决于温度传感器输出电压的温度。                         |      | -3.6 |      | $\text{mV}/^\circ\text{C}$ |
| 运行稳定等待时间   | $t_{AMP}$    |                                          | 5    |      |      | $\mu\text{s}$              |

## 28.6.3 POR 电路特性

( $T_A = -40 \sim +85^\circ\text{C}$ 、 $V_{SS} = 0\text{V}$ )

| 项目                | 符号        | 条件      | MIN. | TYP. | MAX. | 单位            |
|-------------------|-----------|---------|------|------|------|---------------|
| 检测电压              | $V_{POR}$ | 电源电压上升时 | 1.47 | 1.51 | 1.55 | V             |
|                   | $V_{PDR}$ | 电源电压下降时 | 1.46 | 1.50 | 1.54 | V             |
| 最小脉宽 <sup>注</sup> | $T_{PW}$  |         | 300  |      |      | $\mu\text{s}$ |

注 这是在  $V_{DD}$  低于  $V_{PDR}$  时 POR 复位所需的时间。另外, 也是在 STOP 模式和通过设定时钟运行状态控制寄存器 (CSC) 的 bit0 (HIOSTOP) 和 bit7 (MSTOP) 停止主系统时钟 ( $f_{MAIN}$ ) 运行时, 从  $V_{DD}$  低于 0.7V 到回升超过  $V_{POR}$  为止 POR 复位所需的时间。





## 28.6.4 LVD 电路特性

复位模式、中断模式的 LVD 检测电压

( $T_A = -40 \sim +85^{\circ}\text{C}$ ,  $V_{PDR} \leq V_{DD} \leq 5.5\text{V}$ ,  $V_{SS} = 0\text{V}$ )

| 项目     | 符号          | 条件      | MIN. | TYP. | MAX. | 单位            |
|--------|-------------|---------|------|------|------|---------------|
| 检测电源电压 | $V_{LVD0}$  | 电源电压上升时 | 3.98 | 4.06 | 4.14 | V             |
|        |             | 电源电压下降时 | 3.90 | 3.98 | 4.06 | V             |
|        | $V_{LVD1}$  | 电源电压上升时 | 3.68 | 3.75 | 3.82 | V             |
|        |             | 电源电压下降时 | 3.60 | 3.67 | 3.74 | V             |
|        | $V_{LVD2}$  | 电源电压上升时 | 3.07 | 3.13 | 3.19 | V             |
|        |             | 电源电压下降时 | 3.00 | 3.06 | 3.12 | V             |
|        | $V_{LVD3}$  | 电源电压上升时 | 2.96 | 3.02 | 3.08 | V             |
|        |             | 电源电压下降时 | 2.90 | 2.96 | 3.02 | V             |
|        | $V_{LVD4}$  | 电源电压上升时 | 2.86 | 2.92 | 2.97 | V             |
|        |             | 电源电压下降时 | 2.80 | 2.86 | 2.91 | V             |
|        | $V_{LVD5}$  | 电源电压上升时 | 2.76 | 2.81 | 2.87 | V             |
|        |             | 电源电压下降时 | 2.70 | 2.75 | 2.81 | V             |
|        | $V_{LVD6}$  | 电源电压上升时 | 2.66 | 2.71 | 2.76 | V             |
|        |             | 电源电压下降时 | 2.60 | 2.65 | 2.70 | V             |
|        | $V_{LVD7}$  | 电源电压上升时 | 2.56 | 2.61 | 2.66 | V             |
|        |             | 电源电压下降时 | 2.50 | 2.55 | 2.60 | V             |
|        | $V_{LVD8}$  | 电源电压上升时 | 2.45 | 2.50 | 2.55 | V             |
|        |             | 电源电压下降时 | 2.40 | 2.45 | 2.50 | V             |
|        | $V_{LVD9}$  | 电源电压上升时 | 2.05 | 2.09 | 2.13 | V             |
|        |             | 电源电压下降时 | 2.00 | 2.04 | 2.08 | V             |
|        | $V_{LVD10}$ | 电源电压上升时 | 1.94 | 1.98 | 2.02 | V             |
|        |             | 电源电压下降时 | 1.90 | 1.94 | 1.98 | V             |
|        | $V_{LVD11}$ | 电源电压上升时 | 1.84 | 1.88 | 1.91 | V             |
|        |             | 电源电压下降时 | 1.80 | 1.84 | 1.87 | V             |
| 最小脉宽   | $t_{LW}$    |         | 300  |      |      | $\mu\text{s}$ |
| 检测延迟   |             |         |      |      | 300  | $\mu\text{s}$ |

## 中断 &amp; 复位模式的 LVD 检测电压

(  $T_A = -40 \sim +85^{\circ}\text{C}$ 、 $V_{PDR} \leq V_{DD} \leq 5.5\text{V}$ 、 $V_{SS} = 0\text{V}$  )

| 项目            | 符号                 | 条件                                                                          |          | MIN. | TYP. | MAX. | 单位 |
|---------------|--------------------|-----------------------------------------------------------------------------|----------|------|------|------|----|
| 中断 & 复位<br>模式 | V <sub>LVDB0</sub> | V <sub>POC2</sub> 、 V <sub>POC1</sub> 、 V <sub>POC0</sub> =0、 0、 1， 下降复位电压  |          | 1.80 | 1.84 | 1.87 | V  |
|               | V <sub>LVDB1</sub> | LVIS1、 LVIS0=1、 0                                                           | 上升复位解除电压 | 1.94 | 1.98 | 2.02 | V  |
|               |                    |                                                                             | 下降中断电压   | 1.90 | 1.94 | 1.98 | V  |
|               | V <sub>LVDB2</sub> | LVIS1、 LVIS0=0、 1                                                           | 上升复位解除电压 | 2.05 | 2.09 | 2.13 | V  |
|               |                    |                                                                             | 下降中断电压   | 2.00 | 2.04 | 2.08 | V  |
|               | V <sub>LVDB3</sub> | LVIS1、 LVIS0=0、 0                                                           | 上升复位解除电压 | 3.07 | 3.13 | 3.19 | V  |
|               |                    |                                                                             | 下降中断电压   | 3.00 | 3.06 | 3.12 | V  |
|               | V <sub>LVDC0</sub> | V <sub>POC2</sub> 、 V <sub>POC1</sub> 、 V <sub>POC0</sub> =0、 1、 0， 下降复位电压： |          | 2.40 | 2.45 | 2.50 | V  |
|               | V <sub>LVDC1</sub> | LVIS1、 LVIS0=1、 0                                                           | 上升复位解除电压 | 2.56 | 2.61 | 2.66 | V  |
|               |                    |                                                                             | 下降中断电压   | 2.50 | 2.55 | 2.60 | V  |
|               | V <sub>LVDC2</sub> | LVIS1、 LVIS0=0、 1                                                           | 上升复位解除电压 | 2.66 | 2.71 | 2.76 | V  |
|               |                    |                                                                             | 下降中断电压   | 2.60 | 2.65 | 2.70 | V  |
|               | V <sub>LVDC3</sub> | LVIS1、 LVIS0=0、 0                                                           | 上升复位解除电压 | 3.68 | 3.75 | 3.82 | V  |
|               |                    |                                                                             | 下降中断电压   | 3.60 | 3.67 | 3.74 | V  |
|               | V <sub>LVDD0</sub> | V <sub>POC2</sub> 、 V <sub>POC1</sub> 、 V <sub>POC0</sub> =0、 1、 1， 下降复位电压  |          | 2.70 | 2.75 | 2.81 | V  |
|               | V <sub>LVDD1</sub> | LVIS1、 LVIS0=1、 0                                                           | 上升复位解除电压 | 2.86 | 2.92 | 2.97 | V  |
|               |                    |                                                                             | 下降中断电压   | 2.80 | 2.86 | 2.91 | V  |
|               | V <sub>LVDD2</sub> | LVIS1、 LVIS0=0、 1)                                                          | 上升复位解除电压 | 2.96 | 3.02 | 3.08 | V  |
|               |                    |                                                                             | 下降中断电压   | 2.90 | 2.96 | 3.02 | V  |
|               | V <sub>LVDD3</sub> | LVIS1、 LVIS0=0、 0                                                           | 上升复位解除电压 | 3.98 | 4.06 | 4.14 | V  |
|               |                    |                                                                             | 下降中断电压   | 3.90 | 3.98 | 4.06 | V  |

## 28.6.5 电源电压上升斜率特性

(  $T_A = -40 \sim +85^{\circ}\text{C}$ 、 $V_{SS} = 0\text{V}$  )

| 项目       | 符号        | 条件 | MIN. | TYP. | MAX. | 单位   |
|----------|-----------|----|------|------|------|------|
| 电源电压上升斜率 | $S_{VDD}$ |    |      |      | 54   | V/ms |

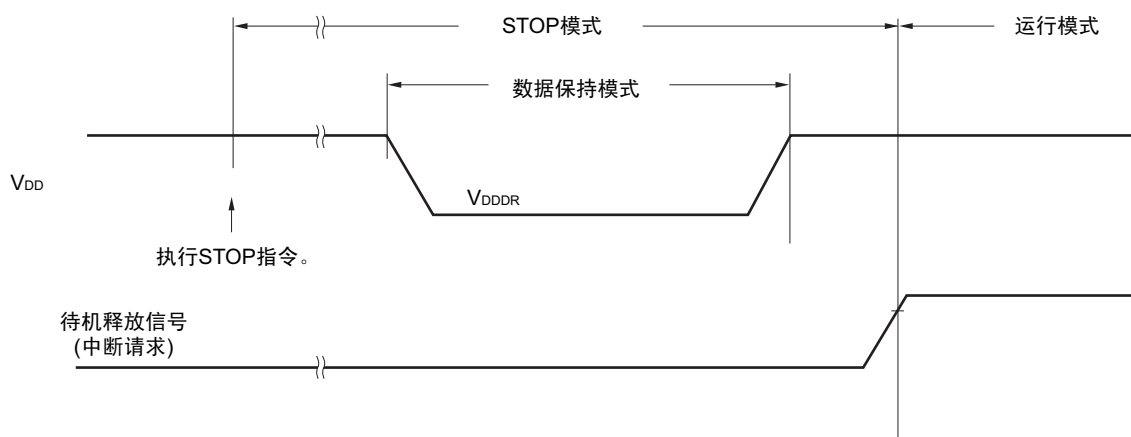
注意 通过 LVD 电路或者外部复位保持内部复位状态, 直到  $V_{DD}$  达到“28.4 AC 特性”所示的工作电压范围内。

## 28.7 STOP 模式中的数据存储器的低电源电压数据保持特性

(T<sub>A</sub>=-40 ~ +85°C、V<sub>SS</sub>=0V)

| 项目       | 符号                | 条件 | MIN.   | TYP. | MAX. | 单位 |
|----------|-------------------|----|--------|------|------|----|
| 数据保持电源电压 | V <sub>DDDR</sub> |    | 1.46 注 |      | 5.5  | V  |

注 取决于POR检测电压。当电压降下时，保持数据，直到发生POR复位为止。但是，当发生POR复位时，不保持数据。



## 28.8 闪存编程特性

(T<sub>A</sub>=-40 ~ +85°C、1.8V ≤ V<sub>DD</sub> ≤ 5.5V、V<sub>SS</sub>=0V)

| 项目               | 符号                | 条件        |                      | MIN.   | TYP.    | MAX. | 单位  |
|------------------|-------------------|-----------|----------------------|--------|---------|------|-----|
| 系统时钟频率           | f <sub>CLK</sub>  |           |                      | 1      |         | 24   | MHz |
| 代码闪存的改写次数注 1、2、3 | C <sub>erwr</sub> | 保持年数：20 年 | T <sub>A</sub> =85°C | 1000   |         |      | 次   |
| 数据闪存的改写次数注 1、2、3 |                   | 保持年数：1 年  | T <sub>A</sub> =25°C |        | 1000000 |      |     |
|                  |                   | 保持年数：5 年  | T <sub>A</sub> =85°C | 100000 |         |      |     |
|                  |                   | 保持年数：20 年 | T <sub>A</sub> =85°C | 10000  |         |      |     |

注 1. 1 次改写是指 1 次擦除 + 擦除后的 1 次编程。保持年数是指从 1 次改写到下次改写为止的期间。

2. 这是使用闪存编程器和本公司提供的库程序的情况。

3. 此特性表示闪存的特性，是本公司的可靠性试验的结果。

## 28.9 专用闪存编程器通信 (UART)

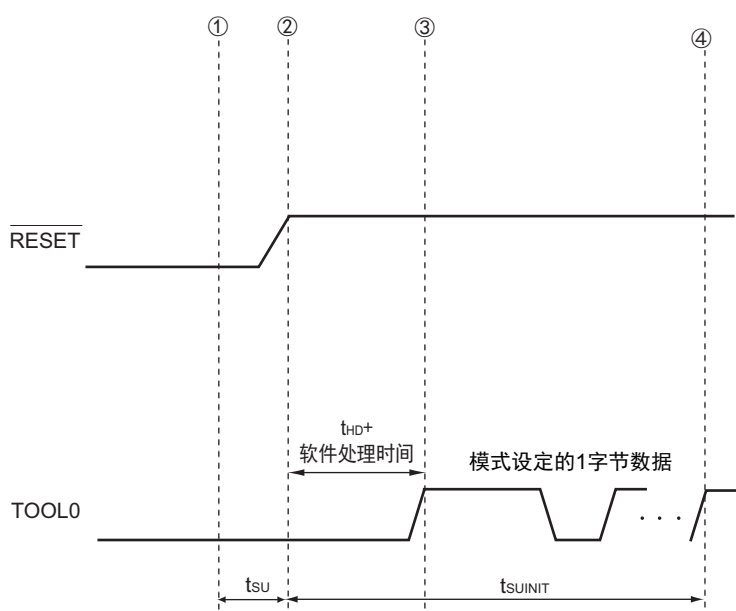
(T<sub>A</sub>=-40 ~ +85°C、1.8V ≤ V<sub>DD</sub> ≤ 5.5V、V<sub>SS</sub>=0V)

| 项目   | 符号 | 条件    | MIN.   | TYP. | MAX.    | 单位  |
|------|----|-------|--------|------|---------|-----|
| 传送速率 |    | 串行编程时 | 115200 |      | 1000000 | bps |

## 28.10 闪存编程模式的转移时序

(  $T_A = -40 \sim +85^{\circ}\text{C}$ 、 $1.8\text{V} \leq V_{DD} \leq 5.5\text{V}$ 、 $V_{SS} = 0\text{V}$  )

| 项目                                         | 符号                 | 条件                          | MIN. | TYP. | MAX. | 单位            |
|--------------------------------------------|--------------------|-----------------------------|------|------|------|---------------|
| 从解除外部复位到结束初始设定的通信为止的时间                     | $t_{\text{SUNIT}}$ | 在解除外部复位前, 解除 POR 和 LVD 的复位。 |      |      | 100  | ms            |
| 从将 TOOL0 引脚置为低电平到解除外部复位为止的时间               | $t_{\text{SU}}$    | 在解除外部复位前, 解除 POR 和 LVD 的复位。 | 10   |      |      | $\mu\text{s}$ |
| 在解除外部复位后保持 TOOL0 引脚为低电平的时间<br>(闪存固件处理时间除外) | $t_{\text{HD}}$    | 在解除外部复位前, 解除 POR 和 LVD 的复位。 | 1    |      |      | ms            |



- ① 给 TOOL0 引脚输入低电平。
- ② 解除外部复位 (在此之前需要解除 POR 和 LVD 的复位)。
- ③ 解除 TOOL0 引脚的低电平。
- ④ 通过 UART 接收, 完成波特率的设定。

备注  $t_{\text{SUNIT}}$ : 在此区间, 必须在解除复位后的 100ms 之内完成通信的初始设定。

$t_{\text{SU}}$ : 这是从将 TOOL0 引脚置为低电平到解除外部复位为止的时间。

$t_{\text{HD}}$ : 这是在解除外部复位后保持 TOOL0 引脚为低电平的时间 (闪存固件处理时间除外)。

## 第 29 章 电特性 (G: $T_A = -40 \sim +105^\circ\text{C}$ )

本章表示 G: 工业用产品 ( $T_A = -40 \sim +105^\circ\text{C}$ ) 的电特性。

- 注意 1. RL78 微控制器内置用于开发和评估的片上调试功能。如果使用片上调试功能, 就可能会超过闪存的保证改写次数而无法保证产品的可靠性, 因此批量生产的产品不能使用片上调试功能。对于使用片上调试功能的产品, 不作为投诉受理对象。
2. 配置的引脚因产品而不同。请参照“2.1 端口功能”~“2.2.1 各产品内置的功能”。
3. 有关在  $T_A = +85 \sim +105^\circ\text{C}$  下使用时的降额设计 (derating), 请向瑞萨电子的营业部门询问。降额设计是指为了提高产品的可靠性而计划的降低负载的额定值。

“G: 工业用产品 ( $T_A = -40 \sim +105^\circ\text{C}$ )”与“A: 民用产品、D: 工业用产品”的不同如下所示。

| 用途区分           | A: 民用产品、D: 工业用产品                                                                                                                                                                                                                                                   | G: 工业用产品                                                                                                                                                                                                 |
|----------------|--------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|----------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|
| 工作环境温度         | $T_A = -40 \sim +85^\circ\text{C}$                                                                                                                                                                                                                                 | $T_A = -40 \sim +105^\circ\text{C}$                                                                                                                                                                      |
| 运行模式<br>工作电压范围 | HS (高速主) 模式:<br>$2.7\text{V} \leq V_{DD} \leq 5.5\text{V}@1\text{MHz} \sim 32\text{MHz}$<br>$2.4\text{V} \leq V_{DD} \leq 5.5\text{V}@1\text{MHz} \sim 16\text{MHz}$<br>LS (低速主) 模式:<br>$1.8\text{V} \leq V_{DD} \leq 5.5\text{V}@1\text{MHz} \sim 8\text{MHz}$    | 只有 HS (高速主) 模式:<br>$2.7\text{V} \leq V_{DD} \leq 5.5\text{V}@1\text{MHz} \sim 24\text{MHz}$<br>$2.4\text{V} \leq V_{DD} \leq 5.5\text{V}@1\text{MHz} \sim 16\text{MHz}$                                  |
| 高速内部振荡器时钟精度    | R5F102 产品, $1.8\text{V} \leq V_{DD} \leq 5.5\text{V}$ :<br>$\pm 1.0\%@T_A = -20 \sim +85^\circ\text{C}$<br>$\pm 1.5\%@T_A = -40 \sim -20^\circ\text{C}$<br>R5F103 产品, $1.8\text{V} \leq V_{DD} \leq 5.5\text{V}$ :<br>$\pm 5.0\%@T_A = -40 \sim +85^\circ\text{C}$ | R5F102 产品, $2.4\text{V} \leq V_{DD} \leq 5.5\text{V}$ :<br>$\pm 2.0\%@T_A = +85 \sim +105^\circ\text{C}$<br>$\pm 1.0\%@T_A = -20 \sim +85^\circ\text{C}$<br>$\pm 1.5\%@T_A = -40 \sim -20^\circ\text{C}$ |
| 串行阵列单元         | UART<br>CSI: $f_{\text{CLK}}/2$ (支持 12Mbps)、 $f_{\text{CLK}}/4$<br>简易 I <sup>2</sup> C                                                                                                                                                                             | UART<br>CSI: $f_{\text{CLK}}/4$<br>简易 I <sup>2</sup> C                                                                                                                                                   |
| 电压检测电路         | <ul style="list-style-type: none"> <li>上升时: <math>1.88\text{V} \sim 4.06\text{V}</math> (12 种)</li> <li>下降时: <math>1.84\text{V} \sim 3.98\text{V}</math> (12 种)</li> </ul>                                                                                         | <ul style="list-style-type: none"> <li>上升时: <math>2.61\text{V} \sim 4.06\text{V}</math> (8 种)</li> <li>下降时: <math>2.55\text{V} \sim 3.98\text{V}</math> (8 种)</li> </ul>                                 |

备注 G: 工业用产品 ( $T_A = -40 \sim +105^\circ\text{C}$ ) 的电特性与“A: 民用产品、D: 工业用产品”不同, 详细内容请参照本页之后的 29.1 ~ 29.10。

## 29.1 绝对最大额定值

(T<sub>A</sub>=25°C)

| 项目              | 符号                  | 条件                                                                        |                                                                                                      | 额定值                                                                      | 单位 |
|-----------------|---------------------|---------------------------------------------------------------------------|------------------------------------------------------------------------------------------------------|--------------------------------------------------------------------------|----|
| 电源电压            | V <sub>DD</sub>     |                                                                           |                                                                                                      | -0.5 ~ +6.5                                                              | V  |
| REGC 引脚的输入电压注 1 | V <sub>I REGC</sub> | REGC                                                                      |                                                                                                      | -0.3 ~ +2.8 并且<br>-0.3 ~ V <sub>DD</sub> +0.3 注 2                        | V  |
| 输入电压            | V <sub>I1</sub>     | P60、P61 以外                                                                |                                                                                                      | -0.3 ~ V <sub>DD</sub> +0.3 注 3                                          | V  |
|                 | V <sub>I2</sub>     | P60、P61（N 沟道漏极开路）                                                         |                                                                                                      | -0.3 ~ +6.5                                                              | V  |
| 输出电压            | V <sub>O</sub>      |                                                                           |                                                                                                      | -0.3 ~ V <sub>DD</sub> +0.3 注 3                                          | V  |
| 模拟输入电压          | V <sub>AI</sub>     | 20、24 引脚产品：ANI0 ~ ANI3、ANI16 ~ ANI22<br>30 引脚产品：ANI0 ~ ANI3、ANI16 ~ ANI19 |                                                                                                      | -0.3 ~ V <sub>DD</sub> +0.3 并且<br>-0.3 ~ AV <sub>REF(+)</sub> +0.3 注 3、4 | V  |
| 高电平输出<br>电流     | I <sub>OH1</sub>    | 1 个引脚                                                                     | P20 ~ P23 以外                                                                                         | -40                                                                      | mA |
|                 |                     | 引脚合计                                                                      | P20 ~ P23 以外的全部引脚                                                                                    | -170                                                                     | mA |
|                 |                     |                                                                           | 20、24 引脚产品：P40 ~ P42<br>30 引脚产品：P00、P01、P40、P120                                                     | -70                                                                      | mA |
|                 |                     |                                                                           | 20、24 引脚产品：P00 ~ P03 注 5、<br>P10 ~ P14<br>30 引脚产品：P10 ~ P17、P30、P31、<br>P50、P51、P147                 | -100                                                                     | mA |
|                 | I <sub>OH2</sub>    | 1 个引脚                                                                     | P20 ~ P23                                                                                            | -0.5                                                                     | mA |
|                 |                     | 引脚合计                                                                      |                                                                                                      | -2                                                                       | mA |
| 低电平输出<br>电流     | I <sub>OL1</sub>    | 1 个引脚                                                                     | P20 ~ P23 以外                                                                                         | 40                                                                       | mA |
|                 |                     | 引脚合计                                                                      | P20 ~ P23 以外的全部引脚                                                                                    | 170                                                                      | mA |
|                 |                     |                                                                           | 20、24 引脚产品：P40 ~ P42<br>30 引脚产品：P00、P01、P40、P120                                                     | 70                                                                       | mA |
|                 |                     |                                                                           | 20、24 引脚产品：P00 ~ P03 注 5、<br>P10 ~ P14、P60、P61<br>30 引脚产品：P10 ~ P17、P30、P31、<br>P50、P51、P60、P61、P147 | 100                                                                      | mA |
|                 | I <sub>OL2</sub>    | 1 个引脚                                                                     | P20 ~ P23                                                                                            | 1                                                                        | mA |
|                 |                     | 引脚合计                                                                      |                                                                                                      | 5                                                                        | mA |
| 工作环境温度          | T <sub>A</sub>      |                                                                           |                                                                                                      | -40 ~ +105                                                               | °C |
| 保存温度            | T <sub>stg</sub>    |                                                                           |                                                                                                      | -65 ~ +150                                                               | °C |

注 1. 只限于 30 引脚产品。

2. 必须通过电容器 (0.47 ~ 1μF) 将 REGC 引脚连接 V<sub>SS</sub>。此值规定 REGC 引脚的绝对最大额定值, 在使用时不能外加电压。

3. 不超过 6.5V。

4. A/D 转换对象的引脚不能超过 AV<sub>REF(+)</sub>+0.3。

5. 只限于 24 引脚产品。

注意 即使是各项目中的 1 个项目一瞬间超过绝对最大额定值, 也可能降低产品的质量。绝对最大额定值是可能给产品带来物理性损伤的额定值, 必须在不超过额定值的状态下使用产品。

备注 1. 在没有特别指定的情况下, 复用引脚的特性和端口引脚的特性相同。

2. AV<sub>REF(+)</sub>: A/D 转换器的正 (+) 基准电压3. 将 V<sub>SS</sub> 作为基准电压。

## 29.2 振荡电路特性

### 29.2.1 X1 振荡电路特性

( $T_A = -40 \sim +105^\circ\text{C}$ 、 $2.4\text{V} \leq V_{DD} \leq 5.5\text{V}$ 、 $V_{SS} = 0\text{V}$ )

| 项目                    | 谐振器           | 条件                                         | MIN. | TYP. | MAX. | 单位  |
|-----------------------|---------------|--------------------------------------------|------|------|------|-----|
| X1 时钟振荡频率 ( $f_X$ ) 注 | 陶瓷谐振器 / 晶体振荡器 | $2.7\text{V} \leq V_{DD} \leq 5.5\text{V}$ | 1.0  |      | 20.0 | MHz |
|                       |               | $2.4\text{V} \leq V_{DD} < 2.7\text{V}$    | 1.0  |      | 8.0  |     |

注 只表示振荡电路的频率容许范围，指令执行时间请参照 AC 特性。

另外，委托谐振器厂商进行在安装电路中的评估，并且在确认振荡特性后再使用。

注意 解除复位后，通过高速内部振荡器时钟启动 CPU，因此用户必须通过振荡稳定时间计数器的状态寄存器（OSTC）确认 X1 时钟的振荡稳定时间，并且必须充分对所用谐振器进行振荡稳定时间的评估，然后决定 OSTC 寄存器和振荡稳定时间选择寄存器（OSTS）的振荡稳定时间。

备注 在使用 X1 振荡电路时，请参照“5.4 系统时钟振荡电路”。

### 29.2.2 内部振荡器特性

( $T_A = -40 \sim +105^\circ\text{C}$ 、 $2.4\text{V} \leq V_{DD} \leq 5.5\text{V}$ 、 $V_{SS} = 0\text{V}$ )

| 项目               | 符号       | 条件        | MIN.                                | TYP. | MAX. | 单位  |
|------------------|----------|-----------|-------------------------------------|------|------|-----|
| 高速内部振荡器时钟频率注 1、2 | $f_{IH}$ |           | 1                                   |      | 24   | MHz |
| 高速内部振荡器时钟频率精度    |          | R5F102 产品 | $T_A = -20 \sim +85^\circ\text{C}$  | -1.0 | +1.0 | %   |
|                  |          |           | $T_A = -40 \sim -20^\circ\text{C}$  | -1.5 | +1.5 | %   |
|                  |          |           | $T_A = +85 \sim +105^\circ\text{C}$ | -2.0 | +2.0 | %   |
| 低速内部振荡器时钟频率      | $f_{IL}$ |           |                                     | 15   |      | kHz |
| 低速内部振荡器时钟频率精度    |          |           | -15                                 |      | +15  | %   |

注 1. 通过选项字节（000C2H）的 bit0 ~ 3 和 HOCODIV 寄存器的 bit0 ~ 2 选择高速内部振荡器的频率。

2. 只表示振荡电路的特性，指令执行时间请参照 AC 特性。

## 29.3 DC 特性

## 29.3.1 引脚特性

(T<sub>A</sub> = -40 ~ +105°C, 2.4V ≤ V<sub>DD</sub> ≤ 5.5V, V<sub>SS</sub> = 0V)

(1/4)

| 项目                    | 符号               | 条件                                                                                                                                             | MIN.                          | TYP. | MAX.               | 单位 |
|-----------------------|------------------|------------------------------------------------------------------------------------------------------------------------------------------------|-------------------------------|------|--------------------|----|
| 高电平输出电流 <sup>注1</sup> | I <sub>OH1</sub> | 20、24 引脚产品:<br>P00 ~ P03 <sup>注4</sup> 、P10 ~ P14<br>P40 ~ P42<br>30 引脚产品:<br>P00、P01、P10 ~ P17、<br>P30、P31、P40、P50、<br>P51、P120、P147<br>1 个引脚 |                               |      | -3.0 <sup>注2</sup> | mA |
|                       |                  | 20、24 引脚产品:<br>P40 ~ P42<br>30 引脚产品:<br>P00、P01、P40、P120<br>合计<br>(占空比 ≤ 70% 时 <sup>注3</sup> )                                                 | 4.0V ≤ V <sub>DD</sub> ≤ 5.5V |      | -9.0               | mA |
|                       |                  |                                                                                                                                                | 2.7V ≤ V <sub>DD</sub> < 4.0V |      | -6.0               | mA |
|                       |                  |                                                                                                                                                | 2.4V ≤ V <sub>DD</sub> < 2.7V |      | -4.5               | mA |
|                       |                  | 20、24 引脚产品:<br>P00 ~ P03 <sup>注4</sup> 、P10 ~ P14<br>30 引脚产品:<br>P10 ~ P17、P30、P31、P50、<br>P51、P147<br>合计<br>(占空比 ≤ 70% 时 <sup>注3</sup> )      | 4.0V ≤ V <sub>DD</sub> ≤ 5.5V |      | -27.0              | mA |
|                       |                  |                                                                                                                                                | 2.7V ≤ V <sub>DD</sub> < 4.0V |      | -18.0              | mA |
|                       |                  |                                                                                                                                                | 2.4V ≤ V <sub>DD</sub> < 2.7V |      | -10.0              | mA |
|                       |                  | 全部引脚合计<br>(占空比 ≤ 70% 时 <sup>注3</sup> )                                                                                                         |                               |      | -36.0              | mA |
|                       | I <sub>OH2</sub> | P20 ~ P23<br>1 个引脚                                                                                                                             |                               |      | -0.1               | mA |
|                       |                  | 引脚合计                                                                                                                                           |                               |      | -0.4               | mA |

注 1. 这是即使电流从 V<sub>DD</sub> 引脚流到输出引脚也保证器件运行的电流值。

2. 不能超过合计的电流值。

3. 这是在占空比 ≤ 70% 条件下的输出电流值。

更改为占空比 > 70% 时的输出电流值能用以下的计算式进行计算 (将占空比更改为 n% 的情况)。

• 引脚合计的输出电流 = (I<sub>OH</sub> × 0.7) / (n × 0.01)

<计算例子> I<sub>OH</sub> = -10.0mA、n = 80%

引脚合计的输出电流 = (-10.0 × 0.7) / (80 × 0.01) ≈ -8.7mA

各引脚的电流不会因占空比而变, 而且不会流过绝对最大额定值以上的电流。

4. 只限于 24 引脚产品

注意 在 N 沟道漏极开路模式中, 20 引脚产品的 P10 ~ P12、P41, 24 引脚产品的 P01、P10 ~ P12、P41 和 30 引脚产品的 P00、P10 ~ P15、P17、P50 不输出高电平。

备注 在没有特别指定的情况下, 复用引脚的特性和端口引脚的特性相同。



(T<sub>A</sub> = -40 ~ +105°C、2.4V ≤ V<sub>DD</sub> ≤ 5.5V、V<sub>SS</sub> = 0V)

(2/4)

| 项目                     | 符号               | 条件                                                                                                                                                              | MIN.                          | TYP. | MAX.                | 单位 |
|------------------------|------------------|-----------------------------------------------------------------------------------------------------------------------------------------------------------------|-------------------------------|------|---------------------|----|
| 低电平输出电流 <sup>注 1</sup> | I <sub>OL1</sub> | 20、24 引脚产品：<br>P00 ~ P03 <sup>注 4</sup> 、P10 ~ P14<br>P40 ~ P42<br>30 引脚产品：<br>P00、P01、P10 ~ P17、<br>P30、P31、P40、P50、P51、<br>P120、P147<br>1 个引脚                 |                               |      | 8.5 <sup>注 2</sup>  | mA |
|                        |                  | P60、P61<br>1 个引脚                                                                                                                                                |                               |      | 15.0 <sup>注 2</sup> | mA |
|                        |                  | 20、24 引脚产品：<br>P40 ~ P42<br>30 引脚产品：<br>P00、P01、P40、P120<br>合计<br>(占空比 ≤ 70% 时 <sup>注 3</sup> )                                                                 | 4.0V ≤ V <sub>DD</sub> ≤ 5.5V |      | 25.5                | mA |
|                        |                  |                                                                                                                                                                 | 2.7V ≤ V <sub>DD</sub> < 4.0V |      | 9.0                 | mA |
|                        |                  |                                                                                                                                                                 | 2.4V ≤ V <sub>DD</sub> < 2.7V |      | 1.8                 | mA |
|                        |                  | 20、24 引脚产品：<br>P00 ~ P03 <sup>注 4</sup> 、P10 ~ P14、<br>P60、P61<br>30 引脚产品：<br>P10 ~ P17、P30、P31、P50、<br>P51、P60、P61、P147<br>合计<br>(占空比 ≤ 70% 时 <sup>注 3</sup> ) | 4.0V ≤ V <sub>DD</sub> ≤ 5.5V |      | 40.0                | mA |
|                        |                  |                                                                                                                                                                 | 2.7V ≤ V <sub>DD</sub> < 4.0V |      | 27.0                | mA |
|                        |                  |                                                                                                                                                                 | 2.4V ≤ V <sub>DD</sub> < 2.7V |      | 5.4                 | mA |
|                        |                  | 全部引脚合计<br>(占空比 ≤ 70% 时 <sup>注 3</sup> )                                                                                                                         |                               |      | 65.5                | mA |
|                        | I <sub>OL2</sub> | P20 ~ P23<br>1 个引脚                                                                                                                                              |                               |      | 0.4                 | mA |
|                        |                  | 全部引脚合计                                                                                                                                                          | 2.4V ≤ V <sub>DD</sub> ≤ 5.5V |      | 1.6                 | mA |

注 1. 这是即使电流从 V<sub>SS</sub> 引脚流到输出引脚也保证器件运行的电流值。

2. 不能超过合计的电流值。

3. 这是在占空比 ≤ 70% 条件下的输出电流值。

更改为占空比 > 70% 时的输出电流值能用以下的计算式进行计算 (将占空比更改为 n% 的情况)。

• 引脚合计的输出电流 = (I<sub>OL</sub> × 0.7) / (n × 0.01)

<计算例子> I<sub>OL</sub> = 10.0mA、n = 80%

引脚合计的输出电流 = (10.0 × 0.7) / (80 × 0.01) ≈ 8.7mA

各引脚的电流不会因占空比而变，而且不会流过绝对最大额定值以上的电流。

4. 只限于 24 引脚产品。

备注 在没有特别指定的情况下，复用引脚的特性和端口引脚的特性相同。

(T<sub>A</sub> = -40 ~ +105°C, 2.4V ≤ V<sub>DD</sub> ≤ 5.5V, V<sub>SS</sub> = 0V)

(3/4)

| 项目      | 符号               | 条件                                                                                                                          | MIN.                                                        | TYP.                  | MAX.               | 单位 |
|---------|------------------|-----------------------------------------------------------------------------------------------------------------------------|-------------------------------------------------------------|-----------------------|--------------------|----|
| 高电平输入电压 | V <sub>IH1</sub> | 通常输入缓冲器<br>20、24 引脚产品: P00 ~ P03 注 2、P10 ~ P14<br>P40 ~ P42<br>30 引脚产品: P00、P01、P10 ~ P17、P30、<br>P31、P40、P50、P51、P120、P147 | 0.8V <sub>DD</sub>                                          |                       | V <sub>DD</sub>    | V  |
|         | V <sub>IH2</sub> | TTL 输入缓冲器<br>20、24 引脚产品: P10、P11<br>30 引脚产品: P01、P10、<br>P11、P13 ~ P17                                                      | 4.0V ≤ V <sub>DD</sub> ≤ 5.5V                               | 2.2                   | V <sub>DD</sub>    | V  |
|         |                  |                                                                                                                             | 3.3V ≤ V <sub>DD</sub> < 4.0V                               | 2.0                   | V <sub>DD</sub>    | V  |
|         |                  |                                                                                                                             | 2.4V ≤ V <sub>DD</sub> < 3.3V                               | 1.5                   | V <sub>DD</sub>    | V  |
|         | V <sub>IH3</sub> | P20 ~ P23                                                                                                                   | 0.7V <sub>DD</sub>                                          |                       | V <sub>DD</sub>    | V  |
|         | V <sub>IH4</sub> | P60、P61                                                                                                                     | 0.7V <sub>DD</sub>                                          |                       | 6.0                | V  |
|         | V <sub>IH5</sub> | P121、P122、P125 注 1、P137、EXCLK、 $\overline{\text{RESET}}$                                                                    | 0.8V <sub>DD</sub>                                          |                       | V <sub>DD</sub>    | V  |
| 低电平输入电压 | V <sub>IL1</sub> | 通常输入缓冲器<br>20、24 引脚产品: P00 ~ P03 注 2、P10 ~ P14<br>P40 ~ P42<br>30 引脚产品: P00、P01、P10 ~ P17、P30、<br>P31、P40、P50、P51、P120、P147 | 0                                                           |                       | 0.2V <sub>DD</sub> | V  |
|         | V <sub>IL2</sub> | TTL 输入缓冲器<br>20、24 引脚产品: P10、P11<br>30 引脚产品: P01、P10、<br>P11、P13 ~ P17                                                      | 4.0V ≤ V <sub>DD</sub> ≤ 5.5V                               | 0                     | 0.8                | V  |
|         |                  |                                                                                                                             | 3.3V ≤ V <sub>DD</sub> < 4.0V                               | 0                     | 0.5                | V  |
|         |                  |                                                                                                                             | 2.4V ≤ V <sub>DD</sub> < 3.3V                               | 0                     | 0.32               | V  |
|         | V <sub>IL3</sub> | P20 ~ P23                                                                                                                   | 0                                                           |                       | 0.3V <sub>DD</sub> | V  |
|         | V <sub>IL4</sub> | P60、P61                                                                                                                     | 0                                                           |                       | 0.3V <sub>DD</sub> | V  |
|         | V <sub>IL5</sub> | P121、P122、P125 注 1、P137、EXCLK、 $\overline{\text{RESET}}$                                                                    | 0                                                           |                       | 0.2V <sub>DD</sub> | V  |
| 高电平输出电压 | V <sub>OH1</sub> | 20、24 引脚产品:<br>P00 ~ P03 注 2、P10 ~ P14<br>P40 ~ P42<br>30 引脚产品:<br>P00、P01、P10 ~ P17、<br>P30、P31、P40、P50、<br>P51、P120、P147  | 4.0V ≤ V <sub>DD</sub> ≤ 5.5V、<br>I <sub>OH1</sub> = -3.0mA | V <sub>DD</sub> - 0.7 |                    | V  |
|         |                  |                                                                                                                             | 2.7V ≤ V <sub>DD</sub> ≤ 5.5V、<br>I <sub>OH1</sub> = -2.0mA | V <sub>DD</sub> - 0.6 |                    | V  |
|         |                  |                                                                                                                             | 2.4V ≤ V <sub>DD</sub> ≤ 5.5V、<br>I <sub>OH1</sub> = -1.5mA | V <sub>DD</sub> - 0.5 |                    | V  |
|         | V <sub>OH2</sub> | P20 ~ P23                                                                                                                   | I <sub>OH2</sub> = -100μA                                   | V <sub>DD</sub> - 0.5 |                    | V  |

注 1. 只限于 20、24 引脚产品。

2. 只限于 24 引脚产品。

注意 即使在 N 沟道漏极开路模式中, 20 引脚产品的 P10 ~ P12、P41、24 引脚产品的 P01、P10 ~ P12、P41 和 30 引脚产品的 P00、P10 ~ P15、P17、P50 的 V<sub>IH</sub> 最大值 (MAX.) 也为 V<sub>DD</sub>。

另外, 在 N 沟道漏极开路模式中不输出高电平。

备注 在没有特别指定的情况下, 复用引脚的特性和端口引脚的特性相同。

(T<sub>A</sub> = -40 ~ +105°C, 2.4V ≤ V<sub>DD</sub> ≤ 5.5V, V<sub>SS</sub> = 0V)

(4/4)

| 项目       | 符号                | 条件                                                                                                                                   |                                                             | MIN.            | TYP. | MAX. | 单位 |
|----------|-------------------|--------------------------------------------------------------------------------------------------------------------------------------|-------------------------------------------------------------|-----------------|------|------|----|
| 低电平输出电压  | V <sub>OL1</sub>  | 20、24 引脚产品：<br>P00 ~ P03 注、P10 ~ P14、<br>P40 ~ P42<br>30 引脚产品：<br>P00、P01、P10 ~ P17、P30、<br>P31、P40、P50、P51、<br>P120、P147            | 4.0V ≤ V <sub>DD</sub> ≤ 5.5V、<br>I <sub>OL1</sub> = 8.5mA  |                 |      | 0.7  | V  |
|          |                   |                                                                                                                                      | 2.7V ≤ V <sub>DD</sub> ≤ 5.5V、<br>I <sub>OL1</sub> = 3.0mA  |                 |      | 0.6  | V  |
|          |                   |                                                                                                                                      | 2.7V ≤ V <sub>DD</sub> ≤ 5.5V、<br>I <sub>OL1</sub> = 1.5mA  |                 |      | 0.4  | V  |
|          |                   |                                                                                                                                      | 2.4V ≤ V <sub>DD</sub> ≤ 5.5V、<br>I <sub>OL1</sub> = 0.6mA  |                 |      | 0.4  | V  |
|          | V <sub>OL2</sub>  | P20 ~ P23                                                                                                                            | I <sub>OL2</sub> = 400μA                                    |                 |      | 0.4  | V  |
|          | V <sub>OL3</sub>  | P60、P61                                                                                                                              | 4.0V ≤ V <sub>DD</sub> ≤ 5.5V、<br>I <sub>OL3</sub> = 15.0mA |                 |      | 2.0  | V  |
|          |                   |                                                                                                                                      | 4.0V ≤ V <sub>DD</sub> ≤ 5.5V、<br>I <sub>OL3</sub> = 5.0mA  |                 |      | 0.4  | V  |
|          |                   |                                                                                                                                      | 2.7V ≤ V <sub>DD</sub> ≤ 5.5V、<br>I <sub>OL3</sub> = 3.0mA  |                 |      | 0.4  | V  |
|          |                   |                                                                                                                                      | 2.4V ≤ V <sub>DD</sub> ≤ 5.5V、<br>I <sub>OL3</sub> = 2.0mA  |                 |      | 0.4  | V  |
| 高电平输入漏电流 | I <sub>LIH1</sub> | P121、P122 以外                                                                                                                         | V <sub>I</sub> = V <sub>DD</sub>                            |                 |      | 1    | μA |
|          | I <sub>LIH2</sub> | P121、P122<br>(X1、X2/EXCLK)                                                                                                           | V <sub>I</sub> = V <sub>DD</sub>                            | 输入端口<br>外部时钟输入时 |      | 1    | μA |
|          |                   |                                                                                                                                      |                                                             | 连接谐振器时          |      | 10   | μA |
| 低电平输入漏电流 | I <sub>LIL1</sub> | P121、P122 以外                                                                                                                         | V <sub>I</sub> = V <sub>SS</sub>                            |                 |      | -1   | μA |
|          | I <sub>LIL2</sub> | P121、P122<br>(X1、X2/EXCLK)                                                                                                           | V <sub>I</sub> = V <sub>SS</sub>                            | 输入端口<br>外部时钟输入时 |      | -1   | μA |
|          |                   |                                                                                                                                      |                                                             | 连接谐振器时          |      | -10  | μA |
| 内部上拉电阻   | R <sub>U</sub>    | 20、24 引脚产品：<br>P00 ~ P03 注、P10 ~ P14、<br>P40 ~ P42、P125、RESET<br>30 引脚产品：<br>P00、P01、P10 ~ P17、P30、<br>P31、P40、P50、P51、P120、<br>P147 | V <sub>I</sub> = V <sub>SS</sub> ,<br>输入端口时                 | 10              | 20   | 100  | kΩ |

注 只限于 24 引脚产品。

备注 在没有特别指定的情况下，复用引脚的特性和端口引脚的特性相同。

## 29.3.2 电源电流特性

## (1) 20、24 引脚产品

(T<sub>A</sub> = -40 ~ +105°C, 2.4V ≤ V<sub>DD</sub> ≤ 5.5V, V<sub>SS</sub> = 0V)

(1/2)

| 项目                                                   | 符号               | 条件   |              |                                                      |                       | MIN.                  | TYP. | MAX. | 单位  |    |
|------------------------------------------------------|------------------|------|--------------|------------------------------------------------------|-----------------------|-----------------------|------|------|-----|----|
| 电源电流<br>注 1                                          | I <sub>DD1</sub> | 运行模式 | HS（高速主）模式注 4 | f <sub>IH</sub> =24MHz 注 3                           | 基本运行                  | V <sub>DD</sub> =5.0V |      | 1.5  |     | mA |
|                                                      |                  |      |              |                                                      |                       | V <sub>DD</sub> =3.0V |      | 1.5  |     |    |
|                                                      |                  |      |              |                                                      | 通常运行                  | V <sub>DD</sub> =5.0V |      | 3.3  | 5.3 | mA |
|                                                      |                  |      |              |                                                      |                       | V <sub>DD</sub> =3.0V |      | 3.3  | 5.3 |    |
|                                                      |                  |      |              | f <sub>IH</sub> =16MHz 注 3                           | V <sub>DD</sub> =5.0V |                       | 2.5  | 3.9  | mA  |    |
|                                                      |                  |      |              |                                                      | V <sub>DD</sub> =3.0V |                       | 2.5  | 3.9  |     |    |
|                                                      |                  |      |              | f <sub>MX</sub> =20MHz 注 2、<br>V <sub>DD</sub> =5.0V | 输入方波                  |                       | 2.8  | 4.7  | mA  |    |
|                                                      |                  |      |              |                                                      | 连接谐振器                 |                       | 3.0  | 4.8  |     |    |
|                                                      |                  |      |              | f <sub>MX</sub> =20MHz 注 2、<br>V <sub>DD</sub> =3.0V | 输入方波                  |                       | 2.8  | 4.7  | mA  |    |
|                                                      |                  |      |              |                                                      | 连接谐振器                 |                       | 3.0  | 4.8  |     |    |
|                                                      |                  |      |              | f <sub>MX</sub> =10MHz 注 2、<br>V <sub>DD</sub> =5.0V | 输入方波                  |                       | 1.8  | 2.8  | mA  |    |
|                                                      |                  |      |              |                                                      | 连接谐振器                 |                       | 1.8  | 2.8  |     |    |
| f <sub>MX</sub> =10MHz 注 2、<br>V <sub>DD</sub> =3.0V | 输入方波             |      | 1.8          | 2.8                                                  | mA                    |                       |      |      |     |    |
|                                                      | 连接谐振器            |      | 1.8          | 2.8                                                  |                       |                       |      |      |     |    |

注 1. 这是流过 V<sub>DD</sub> 的总电流，包含输入引脚固定为 V<sub>DD</sub> 或者 V<sub>SS</sub> 状态的输入漏电流。MAX. 值包含外围工作电流。但是，不包含流到 A/D 转换器、LVD 电路、I/O 端口、内部上拉或者下拉电阻的电流以及改写数据闪存时流过的电流。

2. 这是高速内部振荡器停止振荡的情况。

3. 这是高速系统时钟停止振荡的情况。

4. 工作电压范围、CPU 工作频率和运行模式的关系如下所示：

HS (高速主) 模式：V<sub>DD</sub> = 2.7V ~ 5.5V @ 1MHz ~ 24MHz

V<sub>DD</sub> = 2.4V ~ 5.5V @ 1MHz ~ 16MHz

备注 1. f<sub>MX</sub>: 高速系统时钟频率 (X1 时钟振荡频率或者外部主系统时钟频率)

2. f<sub>IH</sub>: 高速内部振荡器的时钟频率

3. TYP. 值的温度条件是 T<sub>A</sub> = 25°C。

## (1) 20、24 引脚产品

 $(T_A = -40 \sim +105^\circ\text{C}, 2.4\text{V} \leq V_{DD} \leq 5.5\text{V}, V_{SS} = 0\text{V})$ 

(2/2)

| 项目                 | 符号                             | 条件                       |                             |                                                                 |                       | MIN. | TYP. | MAX.  | 单位 |
|--------------------|--------------------------------|--------------------------|-----------------------------|-----------------------------------------------------------------|-----------------------|------|------|-------|----|
| 电源电流 <sup>注1</sup> | I <sub>DD2</sub> <sup>注2</sup> | HALT<br>模式               | HS（高速<br>主）模式 <sup>注6</sup> | f <sub>IH</sub> =24MHz <sup>注4</sup>                            | V <sub>DD</sub> =5.0V |      | 440  | 2230  | μA |
|                    |                                |                          |                             |                                                                 | V <sub>DD</sub> =3.0V |      | 440  | 2230  |    |
|                    |                                |                          |                             | f <sub>IH</sub> =16MHz <sup>注4</sup>                            | V <sub>DD</sub> =5.0V |      | 400  | 1650  | μA |
|                    |                                |                          |                             |                                                                 | V <sub>DD</sub> =3.0V |      | 400  | 1650  |    |
|                    |                                |                          |                             | f <sub>MX</sub> =20MHz <sup>注3</sup> 、<br>V <sub>DD</sub> =5.0V | 输入方波                  |      | 280  | 1900  | μA |
|                    |                                |                          |                             |                                                                 | 连接谐振器                 |      | 450  | 2000  |    |
|                    |                                |                          |                             | f <sub>MX</sub> =20MHz <sup>注3</sup> 、<br>V <sub>DD</sub> =3.0V | 输入方波                  |      | 280  | 1900  | μA |
|                    |                                |                          |                             |                                                                 | 连接谐振器                 |      | 450  | 2000  |    |
|                    |                                |                          |                             | f <sub>MX</sub> =10MHz <sup>注3</sup> 、<br>V <sub>DD</sub> =5.0V | 输入方波                  |      | 190  | 1010  | μA |
|                    |                                |                          |                             |                                                                 | 连接谐振器                 |      | 260  | 1090  |    |
|                    |                                |                          |                             | f <sub>MX</sub> =10MHz <sup>注3</sup> 、<br>V <sub>DD</sub> =3.0V | 输入方波                  |      | 190  | 1010  | μA |
|                    |                                |                          |                             |                                                                 | 连接谐振器                 |      | 260  | 1090  |    |
|                    | I <sub>DD3</sub> <sup>注5</sup> | STOP<br>模式 <sup>注8</sup> | T <sub>A</sub> =-40℃        |                                                                 |                       |      | 0.19 | 0.50  | μA |
|                    |                                |                          | T <sub>A</sub> =+25℃        |                                                                 |                       |      | 0.24 | 0.50  |    |
|                    |                                |                          | T <sub>A</sub> =+50℃        |                                                                 |                       |      | 0.32 | 0.80  |    |
|                    |                                |                          | T <sub>A</sub> =+70℃        |                                                                 |                       |      | 0.48 | 1.20  |    |
|                    |                                |                          | T <sub>A</sub> =+85℃        |                                                                 |                       |      | 0.74 | 2.20  |    |
|                    |                                |                          | T <sub>A</sub> =+105℃       |                                                                 |                       |      | 1.50 | 10.20 |    |
|                    |                                |                          |                             |                                                                 |                       |      |      |       |    |

注 1. 这是流过  $V_{DD}$  的总电流，包含输入引脚固定为  $V_{DD}$  或者  $V_{SS}$  状态的输入漏电流。MAX. 值包含外围工作电流。但是，不包含流到 A/D 转换器、LVD 电路、I/O 端口、内部上拉或者下拉电阻的电流以及改写数据闪存时流过的电流。

2. 这是执行闪存的 HALT 指令的情况。

3. 这是高速内部振荡器停止振荡的情况。

4. 这是高速系统时钟停止振荡的情况。

5. 不包含流到 12 位间隔定时器、看门狗定时器的电流。

6. 工作电压范围、CPU 工作频率和运行模式的关系如下所示：

HS (高速主) 模式:  $V_{DD} = 2.7 \sim 5.5\text{V} @ 1\text{MHz} \sim 24\text{MHz}$

$V_{DD} = 2.4 \sim 5.5\text{V} @ 1\text{MHz} \sim 16\text{MHz}$

备注 1.  $f_{MX}$ : 高速系统时钟频率 (X1 时钟振荡频率或者外部主系统时钟频率)

2.  $f_{IH}$ : 高速内部振荡器的时钟频率

3. “STOP 模式”以外的 TYP. 值的温度条件是  $T_A = 25^\circ\text{C}$ 。

## (2) 30 引脚产品

(T<sub>A</sub> = -40 ~ +105°C, 2.4V ≤ V<sub>DD</sub> ≤ 5.5V, V<sub>SS</sub> = 0V)

(1/2)

| 项目          | 符号               | 条件   |                |                                                        |       | MIN.                   | TYP. | MAX. | 单位 |
|-------------|------------------|------|----------------|--------------------------------------------------------|-------|------------------------|------|------|----|
| 电源电流<br>注 1 | I <sub>DD1</sub> | 运行模式 | HS (高速主) 模式注 4 | f <sub>IH</sub> = 24MHz 注 3                            | 基本运行  | V <sub>DD</sub> = 5.0V |      | 1.5  | mA |
|             |                  |      |                |                                                        |       | V <sub>DD</sub> = 3.0V |      | 1.5  |    |
|             |                  |      |                |                                                        | 通常运行  | V <sub>DD</sub> = 5.0V |      | 3.7  | mA |
|             |                  |      |                |                                                        |       | V <sub>DD</sub> = 3.0V |      | 3.7  |    |
|             |                  |      |                | f <sub>IH</sub> = 16MHz 注 3                            |       | V <sub>DD</sub> = 5.0V |      | 2.7  | mA |
|             |                  |      |                |                                                        |       | V <sub>DD</sub> = 3.0V |      | 2.7  |    |
|             |                  |      |                | f <sub>MX</sub> = 20MHz 注 2、<br>V <sub>DD</sub> = 5.0V | 输入方波  |                        | 3.0  | 4.9  | mA |
|             |                  |      |                |                                                        | 连接谐振器 |                        | 3.2  | 5.0  |    |
|             |                  |      |                | f <sub>MX</sub> = 20MHz 注 2、<br>V <sub>DD</sub> = 3.0V | 输入方波  |                        | 3.0  | 4.9  | mA |
|             |                  |      |                |                                                        | 连接谐振器 |                        | 3.2  | 5.0  |    |
|             |                  |      |                | f <sub>MX</sub> = 10MHz 注 2、<br>V <sub>DD</sub> = 5.0V | 输入方波  |                        | 1.9  | 2.9  | mA |
|             |                  |      |                |                                                        | 连接谐振器 |                        | 1.9  | 2.9  |    |
|             |                  |      |                | f <sub>MX</sub> = 10MHz 注 2、<br>V <sub>DD</sub> = 3.0V | 输入方波  |                        | 1.9  | 2.9  | mA |
|             |                  |      |                |                                                        | 连接谐振器 |                        | 1.9  | 2.9  |    |

注 1. 这是流过 V<sub>DD</sub> 的总电流, 包含输入引脚固定为 V<sub>DD</sub> 或者 V<sub>SS</sub> 状态的输入漏电流。MAX. 值包含外围工作电流。但是, 不包含流到 A/D 转换器、LVD 电路、I/O 端口、内部上拉或者下拉电阻的电流以及改写数据闪存时流过的电流。

2. 这是高速内部振荡器停止振荡的情况。

3. 这是高速系统时钟停止振荡的情况。

4. 工作电压范围、CPU 工作频率和运行模式的关系如下所示:

HS (高速主) 模式: V<sub>DD</sub> = 2.7 ~ 5.5V @ 1MHz ~ 24MHz

V<sub>DD</sub> = 2.4 ~ 5.5V @ 1MHz ~ 16MHz

备注 1. f<sub>MX</sub>: 高速系统时钟频率 (X1 时钟振荡频率或者外部主系统时钟频率)

2. f<sub>IH</sub>: 高速内部振荡器的时钟频率

3. TYP. 值的温度条件是 T<sub>A</sub> = 25°C。

## (2) 30 引脚产品

 $(T_A = -40 \sim +105^\circ\text{C}, 2.4\text{V} \leq V_{DD} \leq 5.5\text{V}, V_{SS} = 0\text{V})$ 

(2/2)

| 项目                              | 符号                              | 条件                    |                              |                                                                  |                       | MIN. | TYP. | MAX.  | 单位 |
|---------------------------------|---------------------------------|-----------------------|------------------------------|------------------------------------------------------------------|-----------------------|------|------|-------|----|
| 电源电流 <sup>注 1</sup>             | I <sub>DD2</sub> <sup>注 2</sup> | HALT<br>模式            | HS（高速<br>主）模式 <sup>注 6</sup> | f <sub>IH</sub> =24MHz <sup>注 4</sup>                            | V <sub>DD</sub> =5.0V |      | 440  | 2300  | μA |
|                                 |                                 |                       |                              |                                                                  | V <sub>DD</sub> =3.0V |      | 440  | 2300  |    |
|                                 |                                 |                       |                              | f <sub>IH</sub> =16MHz <sup>注 4</sup>                            | V <sub>DD</sub> =5.0V |      | 400  | 1700  | μA |
|                                 |                                 |                       |                              |                                                                  | V <sub>DD</sub> =3.0V |      | 400  | 1700  |    |
|                                 |                                 |                       |                              | f <sub>MX</sub> =20MHz <sup>注 3</sup> 、<br>V <sub>DD</sub> =5.0V | 输入方波                  |      | 280  | 1900  | μA |
|                                 |                                 |                       |                              |                                                                  | 连接谐振器                 |      | 450  | 2000  |    |
|                                 |                                 |                       |                              | f <sub>MX</sub> =20MHz <sup>注 3</sup> 、<br>V <sub>DD</sub> =3.0V | 输入方波                  |      | 280  | 1900  | μA |
|                                 |                                 |                       |                              |                                                                  | 连接谐振器                 |      | 450  | 2000  |    |
|                                 |                                 |                       |                              | f <sub>MX</sub> =10MHz <sup>注 3</sup> 、<br>V <sub>DD</sub> =5.0V | 输入方波                  |      | 190  | 1020  | μA |
|                                 |                                 |                       |                              |                                                                  | 连接谐振器                 |      | 260  | 1100  |    |
|                                 |                                 |                       |                              | f <sub>MX</sub> =10MHz <sup>注 3</sup> 、<br>V <sub>DD</sub> =3.0V | 输入方波                  |      | 190  | 1020  | μA |
|                                 |                                 |                       |                              |                                                                  | 连接谐振器                 |      | 260  | 1100  |    |
| I <sub>DD3</sub> <sup>注 5</sup> | STOP<br>模式                      | T <sub>A</sub> =-40℃  |                              |                                                                  |                       |      | 0.18 | 0.50  | μA |
|                                 |                                 | T <sub>A</sub> =+25℃  |                              |                                                                  |                       |      | 0.23 | 0.50  |    |
|                                 |                                 | T <sub>A</sub> =+50℃  |                              |                                                                  |                       |      | 0.30 | 1.10  |    |
|                                 |                                 | T <sub>A</sub> =+70℃  |                              |                                                                  |                       |      | 0.46 | 1.90  |    |
|                                 |                                 | T <sub>A</sub> =+85℃  |                              |                                                                  |                       |      | 0.75 | 3.30  |    |
|                                 |                                 | T <sub>A</sub> =+105℃ |                              |                                                                  |                       |      | 2.94 | 15.30 |    |

注 1. 这是流过  $V_{DD}$  的总电流, 包含输入引脚固定为  $V_{DD}$  或者  $V_{SS}$  状态的输入漏电流。MAX. 值包含外围工作电流。但是, 不包含流到 A/D 转换器、LVD 电路、I/O 端口、内部上拉或者下拉电阻的电流以及改写数据闪存时流过的电流。

2. 这是执行闪存中的 HALT 指令的情况。
3. 这是高速内部振荡器停止振荡的情况。
4. 这是高速系统时钟停止振荡的情况。
5. 不包含流到 12 位间隔定时器、看门狗定时器的电流。
6. 工作电压范围、CPU 工作频率和运行模式的关系如下所示:

HS (高速主) 模式:  $V_{DD} = 2.7 \sim 5.5\text{V} @ 1\text{MHz} \sim 24\text{MHz}$

$V_{DD} = 2.4 \sim 5.5\text{V} @ 1\text{MHz} \sim 16\text{MHz}$

备注 1.  $f_{MX}$ : 高速系统时钟频率 (X1 时钟振荡频率或者外部主系统时钟频率)

2.  $f_{IH}$ : 高速内部振荡器的时钟频率

4. “STOP 模式”以外的 TYP. 值的温度条件是  $T_A = 25^\circ\text{C}$ 。

## (3) 外围功能 (适用全部产品)

(T<sub>A</sub> = -40 ~ +105°C, 2.4V ≤ V<sub>DD</sub> ≤ 5.5V, V<sub>SS</sub> = 0V)

| 项目            | 符号                           | 条件                      |                                                              | MIN. | TYP. | MAX.  | 单位 |
|---------------|------------------------------|-------------------------|--------------------------------------------------------------|------|------|-------|----|
| 低速内部振荡器工作电流   | I <sub>FIL</sub> 注 1         |                         |                                                              |      | 0.20 |       | μA |
| 12 位间隔定时器工作电流 | I <sub>TMKA</sub><br>注 1、2、3 |                         |                                                              |      | 0.02 |       | μA |
| 看门狗定时器工作电流    | I <sub>WDT</sub> 注 1、2、4     | f <sub>IL</sub> = 15kHz |                                                              |      | 0.22 |       | μA |
| A/D 转换器工作电流   | I <sub>ADC</sub> 注 1、5       | 最高速<br>转换时              | 标准模式, AV <sub>REFP</sub> = V <sub>DD</sub> = 5.0V            |      | 1.30 | 1.70  | mA |
|               |                              |                         | 低电压模式, AV <sub>REFP</sub> = V <sub>DD</sub> = 3.0V           |      | 0.50 | 0.70  | mA |
| A/D 转换器基准电压电流 | I <sub>ADREF</sub> 注 1       |                         |                                                              |      | 75.0 |       | μA |
| 温度传感器工作电流     | I <sub>TMPS</sub> 注 1        |                         |                                                              |      | 75.0 |       | μA |
| LVD 工作电流      | I <sub>LVD</sub> 注 1、6       |                         |                                                              |      | 0.08 |       | μA |
| 自编程工作电流       | I <sub>FSP</sub> 注 1、8       |                         |                                                              |      | 2.00 | 12.20 | mA |
| BGO 工作电流      | I <sub>BGO</sub> 注 1、7       |                         |                                                              |      | 2.00 | 12.20 | mA |
| SNOOZE 工作电流   | I <sub>SNOZ</sub> 注 1        | ADC 运行                  | 模式转移中注 9                                                     |      | 0.50 | 1.10  | mA |
|               |                              |                         | 转换运行中, 低电压模式,<br>AV <sub>REFP</sub> = V <sub>DD</sub> = 3.0V |      | 1.20 | 2.04  | mA |
|               |                              | CSI/UART 运行             |                                                              |      | 0.70 | 1.54  | mA |

注 1. 这是流过 V<sub>DD</sub> 的电流。

2. 这是高速内部振荡器和高速系统时钟停止振荡的情况。

3. 这是只流到 12 位间隔定时器的电流 (不包含低速内部振荡器的工作电流)。在 12 位间隔定时器运行的情况下, RL78 微控制器的电流值为 I<sub>DD1</sub>、I<sub>DD2</sub> 或者 I<sub>DD3</sub> 加上 I<sub>FIL</sub> 和 I<sub>TMKA</sub> 的值。4. 这是只流到看门狗定时器的电流 (包含低速内部振荡器的工作电流)。在看门狗定时器运行的情况下, RL78 微控制器的电流值为 I<sub>DD1</sub>、I<sub>DD2</sub> 或者 I<sub>DD3</sub> 加上 I<sub>WDT</sub> 的值。5. 这是只流到 A/D 转换器的电流。在运行模式或者 HALT 模式中 A/D 转换器运行的情况下, RL78 微控制器的电流值为 I<sub>DD1</sub> 或者 I<sub>DD2</sub> 加上 I<sub>ADC</sub> 的值。6. 这是只流到 LVD 电路的电流。在 LVD 电路运行的情况下, RL78 微控制器的电流值为 I<sub>DD1</sub>、I<sub>DD2</sub> 或者 I<sub>DD3</sub> 加上 I<sub>LVD</sub> 的值。

7. 这是改写数据闪存时流过的电流。

8. 这是自编程时流过的电流。

9. 有关 SNOOZE 模式的转移时间, 请参照“17.3.3 SNOOZE 模式”。

备注 1. f<sub>IL</sub>: 低速内部振荡器的时钟频率2. TYP. 值的温度条件是 T<sub>A</sub> = 25°C。



## 29.4 AC 特性

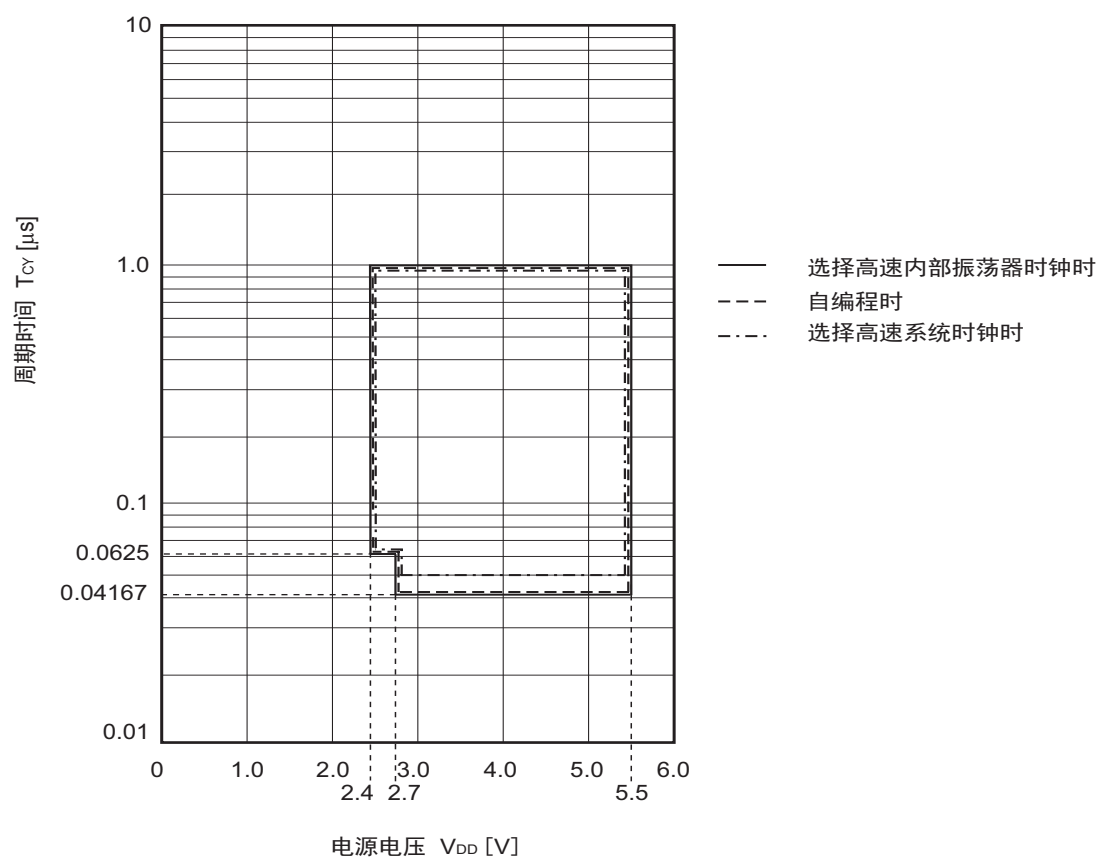
(  $T_A = -40 \sim +105^\circ\text{C}$ 、 $2.4\text{V} \leq V_{DD} \leq 5.5\text{V}$ 、 $V_{SS} = 0\text{V}$  )

| 项目                         | 符号                         | 条件                                         |             | MIN.                                       | TYP.    | MAX. | 单位            |
|----------------------------|----------------------------|--------------------------------------------|-------------|--------------------------------------------|---------|------|---------------|
| 指令周期<br>(最小指令执行时间)         | $T_{CY}$                   | 主系统时钟<br>( $f_{MAIN}$ )<br>运行              | HS (高速主) 模式 | $2.7\text{V} \leq V_{DD} \leq 5.5\text{V}$ | 0.04167 | 1    | $\mu\text{s}$ |
|                            |                            |                                            |             | $2.4\text{V} \leq V_{DD} < 2.7\text{V}$    | 0.0625  | 1    | $\mu\text{s}$ |
|                            |                            | 自编程时                                       | HS (高速主) 模式 | $2.7\text{V} \leq V_{DD} \leq 5.5\text{V}$ | 0.04167 | 1    | $\mu\text{s}$ |
|                            |                            |                                            |             | $2.4\text{V} \leq V_{DD} < 2.7\text{V}$    | 0.0625  | 1    | $\mu\text{s}$ |
| 外部系统时钟频率                   | $f_{EX}$                   | $2.7\text{V} \leq V_{DD} \leq 5.5\text{V}$ |             | 1.0                                        |         | 20.0 | MHz           |
|                            |                            | $2.4\text{V} \leq V_{DD} < 2.7\text{V}$    |             | 1.0                                        |         | 16.0 | MHz           |
| 外部系统时钟输入的高 / 低电平宽度         | $t_{EXH}$ 、<br>$t_{EXL}$   | $2.7\text{V} \leq V_{DD} \leq 5.5\text{V}$ |             | 24                                         |         |      | ns            |
|                            |                            | $2.4\text{V} \leq V_{DD} < 2.7\text{V}$    |             | 30                                         |         |      | ns            |
| TI00 ~ TI07 输入的高 / 低电平宽度   | $t_{TIH}$ 、<br>$t_{TIL}$   |                                            |             | $1/f_{MCK} + 10$                           |         |      | ns            |
| TO00 ~ TO07 的输出频率          | $f_{TO}$                   | $4.0\text{V} \leq V_{DD} \leq 5.5\text{V}$ |             |                                            |         | 16   | MHz           |
|                            |                            | $2.7\text{V} \leq V_{DD} < 4.0\text{V}$    |             |                                            |         | 8    | MHz           |
|                            |                            | $2.4\text{V} \leq V_{DD} < 2.7\text{V}$    |             |                                            |         | 4    | MHz           |
| PCLBUZ0、PCLBUZ1 的输出频率      | $f_{PCL}$                  | $4.0\text{V} \leq V_{DD} \leq 5.5\text{V}$ |             |                                            |         | 16   | MHz           |
|                            |                            | $2.7\text{V} \leq V_{DD} < 4.0\text{V}$    |             |                                            |         | 8    | MHz           |
|                            |                            | $2.4\text{V} \leq V_{DD} < 2.7\text{V}$    |             |                                            |         | 4    | MHz           |
| INTP0 ~ INTP5 输入的高 / 低电平宽度 | $t_{INTH}$ 、<br>$t_{INTL}$ |                                            |             | 1                                          |         |      | $\mu\text{s}$ |
| KR0 ~ KR9 输入的有效电平宽度        | $t_{KR}$                   |                                            |             | 250                                        |         |      | ns            |
| RESET 的低电平宽度               | $t_{RSL}$                  |                                            |             | 10                                         |         |      | $\mu\text{s}$ |

备注  $f_{MCK}$ : 定时器阵列单元的运行时钟频率

(这是定时器时钟选择寄存0 (TPS0) 和定时器模式寄存器0n (TMR0n) 的CKS0n位设定的运行时钟。n: 通道号 (n=0~7))

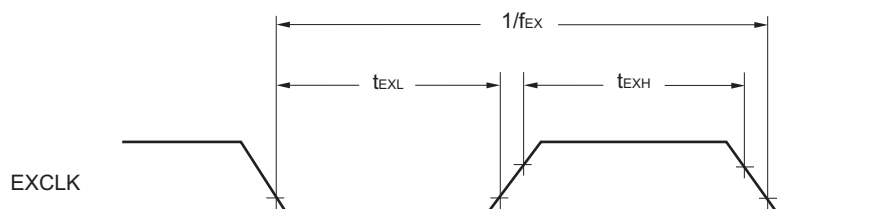
## 主系统时钟运行时的最短指令执行时间

 $T_{CY}$  vs  $V_{DD}$  (HS (高速主) 模式)

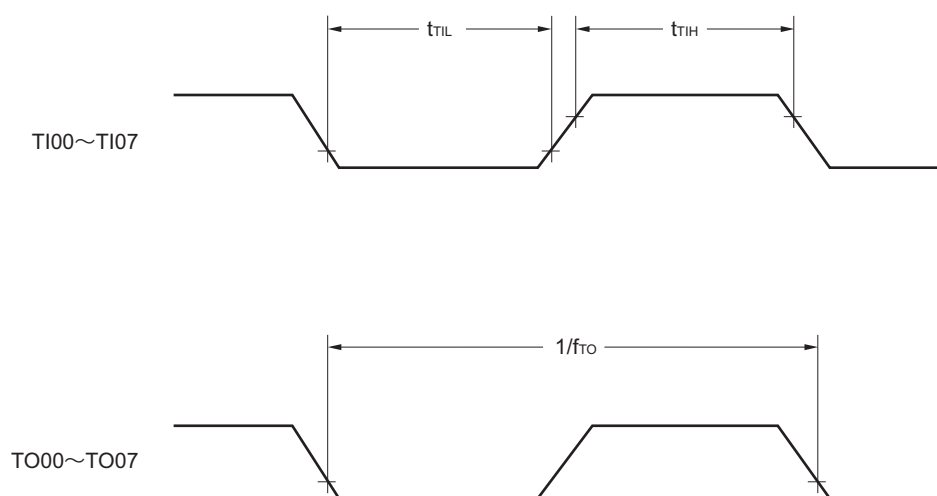
## AC 时序测量点



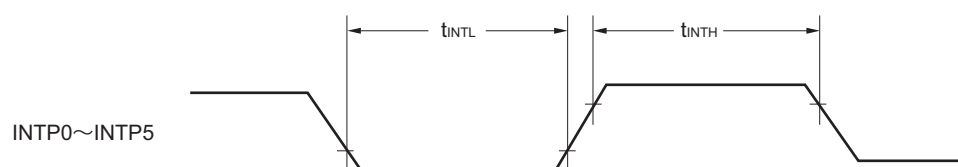
## 外部系统时钟的时序



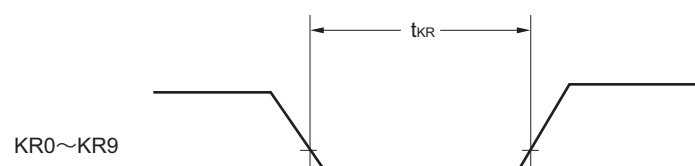
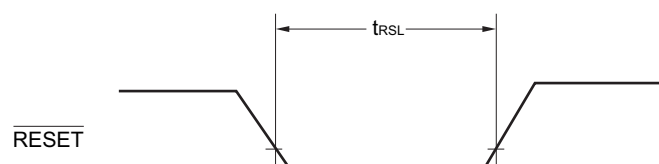
## TI/TO 时序



## 中断请求的输入时序



## 键中断的输入时序

 $\overline{\text{RESET}}$  的输入时序

## 29.5 外围功能特性

### AC 时序测量点



### 29.5.1 串行阵列单元

#### (1) 同电位的通信 (UART 模式)

( $T_A = -40 \sim +105^{\circ}\text{C}$ 、 $2.4\text{V} \leq V_{DD} \leq 5.5\text{V}$ 、 $V_{SS} = 0\text{V}$ )

| 项目      | 符号 | 条件                                    | HS (高速主) 模式 |              | 单位   |
|---------|----|---------------------------------------|-------------|--------------|------|
|         |    |                                       | MIN.        | MAX.         |      |
| 传送速率注 1 |    |                                       |             | $f_{MCK}/12$ | bps  |
|         |    | 最大传送速率的理论值<br>$f_{CLK} = f_{MCK}$ 注 2 |             | 2.0          | Mbps |

注 1. SNOOZE 模式中的传送速率只有 4800bps。

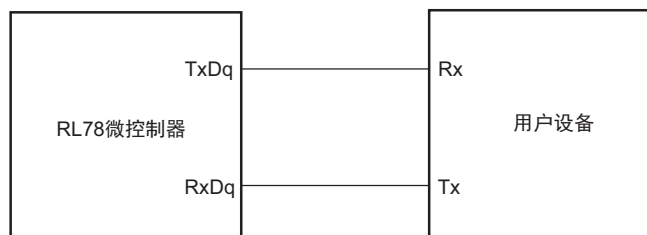
2. CPU/ 外围硬件时钟 ( $f_{CLK}$ ) 的最大工作频率如下所示:

HS (高速主) 模式:  $24\text{MHz}$  ( $2.7\text{V} \leq V_{DD} \leq 5.5\text{V}$ )

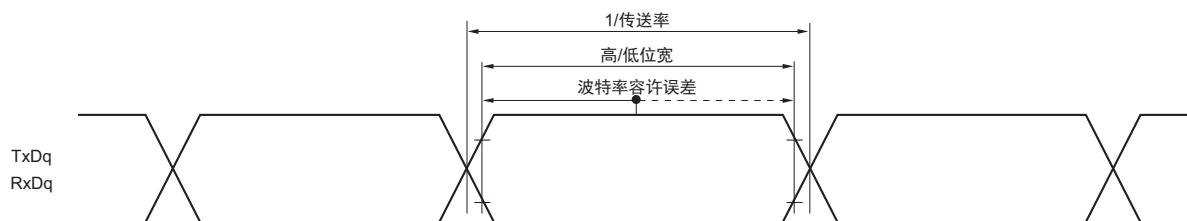
$16\text{MHz}$  ( $2.4\text{V} \leq V_{DD} \leq 5.5\text{V}$ )

注意 通过端口输入模式寄存器 g (PIMg) 和端口输出模式寄存器 g (POMg), 将 RxDq 引脚选择为通常输入缓冲器并且将 TxDq 引脚选择为通常输出模式。

#### UART 模式的连接图 (同电位的通信)



#### UART 模式的位宽 (同电位的通信) (参考)



备注 1. q: UART 号 ( $q=0 \sim 2$ ) g: PIM、POM 号 ( $g=0, 1$ )

2.  $f_{MCK}$ : 串行阵列单元的运行时钟频率

(这是串行时钟选择寄存器 m (SPSm) 和串行模式寄存器 mn (SMRmn) 的 CKSmn 位设定的运行时钟。m: 单元号、n: 通道号 ( $mn=00 \sim 03, 10, 11$ ))

## (2) 同电位的通信 (CSI 模式) (主控模式, SCKp..... 内部时钟输出)

(T<sub>A</sub> = -40 ~ +105°C, 2.4V ≤ V<sub>DD</sub> ≤ 5.5V, V<sub>SS</sub> = 0V)

| 项目                        | 符号                                     | 条件                                                                                                       | HS (高速主) 模式             |      | 单位 |
|---------------------------|----------------------------------------|----------------------------------------------------------------------------------------------------------|-------------------------|------|----|
|                           |                                        |                                                                                                          | MIN.                    | MAX. |    |
| SCKp 周期时间                 | t <sub>KCY1</sub>                      | t <sub>KCY1</sub> ≥ 4/f <sub>CLK</sub><br>2.7V ≤ V <sub>DD</sub> ≤ 5.5V<br>2.4V ≤ V <sub>DD</sub> ≤ 5.5V | 334                     |      | ns |
|                           |                                        |                                                                                                          | 500                     |      | ns |
| SCKp 高 / 低电平宽度            | t <sub>KH1</sub> 、<br>t <sub>KL1</sub> | 4.0V ≤ V <sub>DD</sub> ≤ 5.5V                                                                            | t <sub>KCY1</sub> /2-24 |      | ns |
|                           |                                        | 2.7V ≤ V <sub>DD</sub> ≤ 5.5V                                                                            | t <sub>KCY1</sub> /2-36 |      | ns |
|                           |                                        | 2.4V ≤ V <sub>DD</sub> ≤ 5.5V                                                                            | t <sub>KCY1</sub> /2-76 |      | ns |
| Slp 准备时间<br>(对 SCKp↑) 注 1 | t <sub>SIK1</sub>                      | 4.0V ≤ V <sub>DD</sub> ≤ 5.5V                                                                            | 66                      |      | ns |
|                           |                                        | 2.7V ≤ V <sub>DD</sub> ≤ 5.5V                                                                            | 66                      |      | ns |
|                           |                                        | 2.4V ≤ V <sub>DD</sub> ≤ 5.5V                                                                            | 113                     |      | ns |
| Slp 保持时间<br>(对 SCKp↑) 注 1 | t <sub>KSI1</sub>                      |                                                                                                          | 38                      |      | ns |
| SCKp↓→SOp<br>输出延迟时间注 2    | t <sub>KSO1</sub>                      | C=30pF 注 3                                                                                               |                         | 50   | ns |

注 1. 这是 DAPmn=0、CKPmn=0 或者 DAPmn=1、CKPmn=1 的情况。在 DAPmn=0、CKPmn=1 或者 DAPmn=1、CKPmn=0 时, 为“对 SCKp↓”。

2. 这是 DAPmn=0、CKPmn=0 或者 DAPmn=1、CKPmn=1 的情况。在 DAPmn=0、CKPmn=1 或者 DAPmn=1、CKPmn=0 时, 为“对 SCKp↑”。

3. C 是 SCKp、SOp 输出线的负载电容。

注意 通过端口输入模式寄存器 1 (PIM1) 和端口输出模式寄存器 0、1、4 (POM0、POM1、POM4), 将 Slp 引脚选择为通常输入缓冲器并且将 SOp 引脚和 SCKp 引脚选择为通常输出模式。

备注 1. p: CSI 号 (p=00、01、11、20) m: 单元号 (m=0、1) n: 通道号 (n=0、1、3)

2. f<sub>MCK</sub>: 串行阵列单元的运行时钟频率

(这是串行时钟选择寄存器 m (SPSm) 和串行模式寄存器 mn (SMRmn) 的 CKSmn 位设定的运行时钟。m: 单元号 (m=0、1)、n: 通道号 (n=0、1、3))

## (3) 同电位的通信 (CSI 模式) (从属模式, SCKp..... 外部时钟输入)

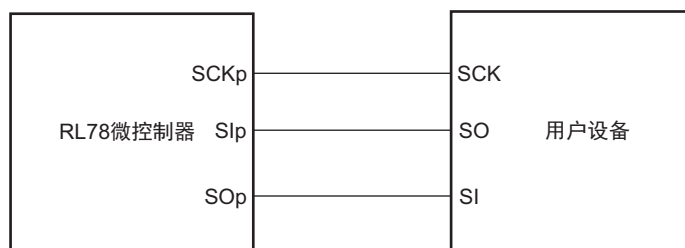
(T<sub>A</sub> = -40 ~ +105°C, 2.4V ≤ V<sub>DD</sub> ≤ 5.5V, V<sub>SS</sub> = 0V)

| 项目                        | 符号                                     | 条件                            |                               | HS (高速主) 模式                    |                         | 单位 |
|---------------------------|----------------------------------------|-------------------------------|-------------------------------|--------------------------------|-------------------------|----|
|                           |                                        |                               |                               | MIN.                           | MAX.                    |    |
| SCKp 周期时间注 4              | t <sub>KCY2</sub>                      | 4.0V ≤ V <sub>DD</sub> ≤ 5.5V | 20MHz < f <sub>MCK</sub>      | 16/f <sub>MCK</sub>            |                         | ns |
|                           |                                        |                               | f <sub>MCK</sub> ≤ 20MHz      | 12/f <sub>MCK</sub>            |                         | ns |
|                           |                                        | 2.7V ≤ V <sub>DD</sub> ≤ 5.5V | 16MHz < f <sub>MCK</sub>      | 16/f <sub>MCK</sub>            |                         | ns |
|                           |                                        |                               | f <sub>MCK</sub> ≤ 16MHz      | 12/f <sub>MCK</sub>            |                         | ns |
|                           |                                        | 2.4V ≤ V <sub>DD</sub> ≤ 5.5  |                               | 12/f <sub>MCK</sub><br>并且 1000 |                         | ns |
| SCKp 高 / 低电平宽度            | t <sub>KH2</sub> 、<br>t <sub>KL2</sub> | 4.0V ≤ V <sub>DD</sub> ≤ 5.5V |                               | t <sub>KCY2</sub> /2-14        |                         | ns |
|                           |                                        | 2.7V ≤ V <sub>DD</sub> ≤ 5.5V |                               | t <sub>KCY2</sub> /2-16        |                         | ns |
|                           |                                        | 2.4V ≤ V <sub>DD</sub> ≤ 5.5V |                               | t <sub>KCY2</sub> /2-36        |                         | ns |
| Slp 准备时间<br>(对 SCKp↑) 注 1 | t <sub>SIK2</sub>                      | 2.7V ≤ V <sub>DD</sub> ≤ 5.5V |                               | 1/f <sub>MCK</sub> +40         |                         | ns |
|                           |                                        | 2.4V ≤ V <sub>DD</sub> ≤ 5.5V |                               | 1/f <sub>MCK</sub> +60         |                         | ns |
| Slp 保持时间<br>(对 SCKp↑) 注 1 | t <sub>KSI2</sub>                      |                               |                               | 1/f <sub>MCK</sub> +62         |                         | ns |
| SCKp↓→SOp<br>输出延迟时间注 2    | t <sub>KSO2</sub>                      | C=30pF 注 3                    | 2.7V ≤ V <sub>DD</sub> ≤ 5.5V |                                | 2/f <sub>MCK</sub> +66  | ns |
|                           |                                        |                               | 2.4V ≤ V <sub>DD</sub> ≤ 5.5V |                                | 2/f <sub>MCK</sub> +113 | ns |

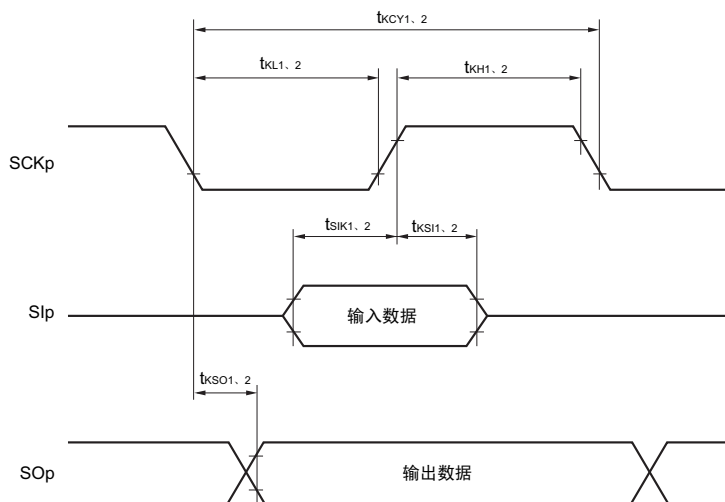
- 注 1. 这是 DAPmn=0、CKPmn=0 或者 DAPmn=1、CKPmn=1 的情况。在 DAPmn=0、CKPmn=1 或者 DAPmn=1、CKPmn=0 时, 为“对 SCKp↓”。
2. 这是 DAPmn=0、CKPmn=0 或者 DAPmn=1、CKPmn=1 的情况。在 DAPmn=0、CKPmn=1 或者 DAPmn=1、CKPmn=0 时, 为“对 SCKp↑”。
3. C 是 SOp 输出线的负载电容。
4. SNOOZE 模式中的传送速率为 MAX.1Mbps。

注意 通过端口输入模式寄存器 1 (PIM1) 和端口输出模式寄存器 0、1、4 (POM0、POM1、POM4), 将 Slp 引脚和 SCKp 引脚选择为通常输入缓冲器并且将 SOp 引脚选择为通常输出模式。

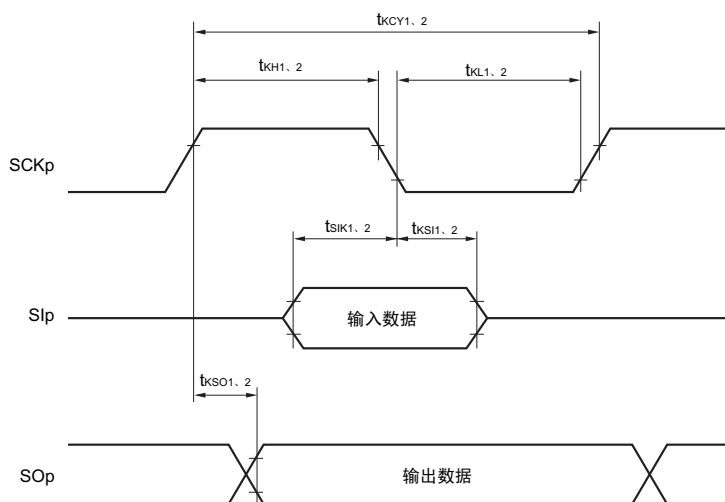
## CSI 模式的连接图 (同电位的通信)



CSI模式的串行传送时序 (同电位的通信)  
(DAPmn=0、CKPmn=0 或者 DAPmn=1、CKPmn=1 的情况)



CSI模式的串行传送时序 (同电位的通信)  
(DAPmn=0、CKPmn=1 或者 DAPmn=1、CKPmn=0 的情况)



备注 1. p: CSI 号 (p=00、01、11、20) m: 单元号 (m=0、1) n: 通道号 (n=0、1、3)

2.  $f_{MCK}$ : 串行阵列单元的运行时钟频率

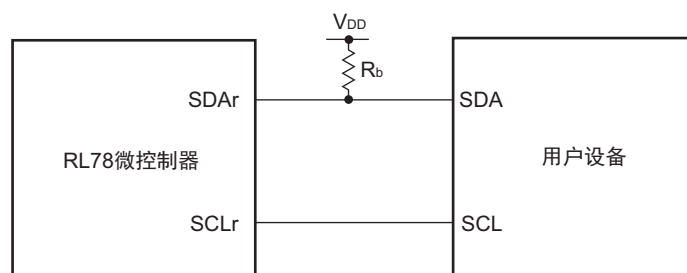
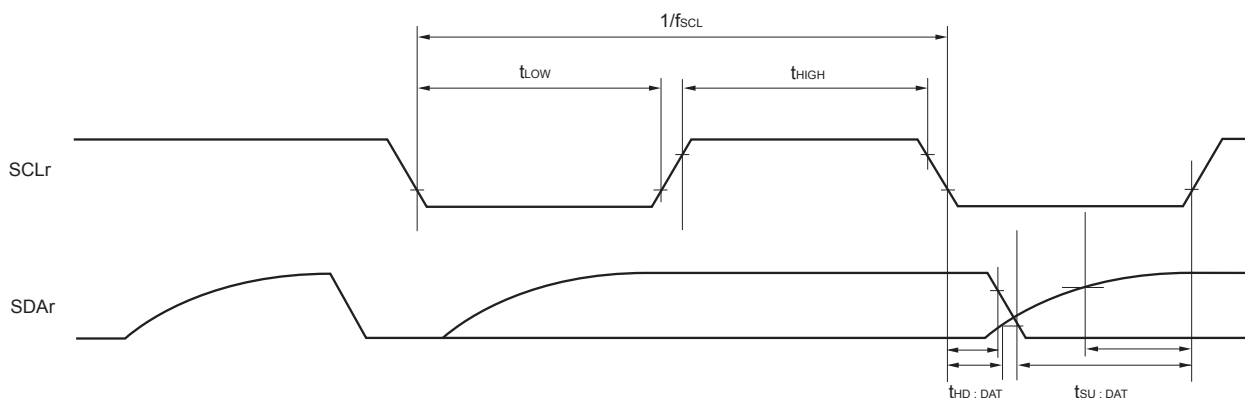
(这是串行时钟选择寄存器 m (SPSm) 和串行模式寄存器 mn (SMRmn) 的 CKSmn 位设定的运行时钟。m: 单元号 (m=0、1)、n: 通道号 (n=0、1、3))

(4) 同电位的通信 (简易 I<sup>2</sup>C 模式)(T<sub>A</sub> = -40 ~ +105°C、2.4V ≤ V<sub>DD</sub> ≤ 5.5V、V<sub>SS</sub> = 0V)

| 项目               | 符号                   | 条件                                          | HS (高速主) 模式                  |         | 单位  |
|------------------|----------------------|---------------------------------------------|------------------------------|---------|-----|
|                  |                      |                                             | MIN.                         | MAX.    |     |
| SCLr 时钟频率        | f <sub>SCL</sub>     | C <sub>b</sub> = 100pF、R <sub>b</sub> = 3kΩ |                              | 100 注 1 | kHz |
| SCLr = "L" 的保持时间 | t <sub>LOW</sub>     | C <sub>b</sub> = 100pF、R <sub>b</sub> = 3kΩ | 4600                         |         | ns  |
| SCLr = "H" 的保持时间 | t <sub>HIGH</sub>    | C <sub>b</sub> = 100pF、R <sub>b</sub> = 3kΩ | 4600                         |         | ns  |
| 数据准备时间 (接收时)     | t <sub>SU: DAT</sub> | C <sub>b</sub> = 100pF、R <sub>b</sub> = 3kΩ | 1/f <sub>MCK</sub> + 580 注 2 |         | ns  |
| 数据保持时间 (发送时)     | t <sub>HD: DAT</sub> | C <sub>b</sub> = 100pF、R <sub>b</sub> = 3kΩ | 0                            | 1420    | ns  |

注 1. 并且必须设定为 " $\leq f_{MCK}/4$ "。2. t<sub>SU: DAT</sub> 的设定值不能超过 SCLr = "L" 和 SCLr = "H" 的保持时间。

注意 通过端口输出模式寄存器 h (POMh)，将 SDAr 引脚选择为 N 沟道漏极开路输出 (V<sub>DD</sub> 耐压) 模式，并且将 SCLr 引脚选择为通常输出模式。

简易 I<sup>2</sup>C 模式的连接图 (同电位的通信)简易 I<sup>2</sup>C 模式的串行传送时序 (同电位的通信)备注 1. R<sub>b</sub>[Ω]: 通信线 (SDAr) 的上拉电阻值 C<sub>b</sub>[F]: 通信线 (SCLr、SDAr) 的负载电容值

2. r: IIC 号 (r=00、01、11、20) h: POM 号 (h=0、1、4、5)

3. f<sub>MCK</sub>: 串行阵列单元的运行时钟频率

(这是串行时钟选择寄存器 m (SPSm) 和串行模式寄存器 mn (SMRmn) 的 CKSmn 位设定的运行时钟。m: 单元号 (0、1) n: 通道号 (n=0、1、3))



## (5) 不同电位 (1.8V、2.5V、3V) 的通信 (UART 模式)

(T<sub>A</sub> = -40 ~ +105°C, 2.4V ≤ V<sub>DD</sub> ≤ 5.5V, V<sub>SS</sub> = 0V)

| 项目                  | 符号 | 条件                                                                                   | HS (高速主) 模式 |                                     | 单位   |
|---------------------|----|--------------------------------------------------------------------------------------|-------------|-------------------------------------|------|
|                     |    |                                                                                      | MIN.        | MAX.                                |      |
| 传送速率 <sup>注 4</sup> |    | 接收                                                                                   |             |                                     |      |
|                     |    | 4.0V ≤ V <sub>DD</sub> ≤ 5.5V、<br>2.7V ≤ V <sub>b</sub> ≤ 4.0V                       |             | f <sub>MCK</sub> /12 <sup>注 1</sup> | bps  |
|                     |    | 最大传送速率的理论值<br>f <sub>MCK</sub> = f <sub>CLK</sub> <sup>注 2</sup>                     |             | 2.0                                 | Mbps |
|                     |    | 2.7V ≤ V <sub>DD</sub> < 4.0V、<br>2.3V ≤ V <sub>b</sub> ≤ 2.7V                       |             | f <sub>MCK</sub> /12 <sup>注 1</sup> | bps  |
|                     |    | 最大传送速率的理论值<br>f <sub>MCK</sub> = f <sub>CLK</sub> <sup>注 2</sup>                     |             | 2.0                                 | Mbps |
|                     |    | 2.4V ≤ V <sub>DD</sub> < 3.3V、<br>1.6V ≤ V <sub>b</sub> ≤ 2.0V                       |             | f <sub>MCK</sub> /12 <sup>注 1</sup> | bps  |
|                     |    | 最大传送速率的理论值<br>f <sub>MCK</sub> = f <sub>CLK</sub> <sup>注 2</sup>                     |             | 2.0                                 | Mbps |
|                     |    | 发送                                                                                   |             |                                     |      |
|                     |    | 4.0V ≤ V <sub>DD</sub> ≤ 5.5V、<br>2.7V ≤ V <sub>b</sub> ≤ 4.0V                       |             | 注 3                                 | bps  |
|                     |    | 最大传送速率的理论值<br>C <sub>b</sub> = 50pF、R <sub>b</sub> = 1.4kΩ、<br>V <sub>b</sub> = 2.7V |             | 2.0 <sup>注 4</sup>                  | Mbps |
|                     |    | 2.7V ≤ V <sub>DD</sub> < 4.0V、<br>2.3V ≤ V <sub>b</sub> ≤ 2.7V                       |             | 注 5                                 | bps  |
|                     |    | 最大传送速率的理论值<br>C <sub>b</sub> = 50pF、R <sub>b</sub> = 2.7kΩ、<br>V <sub>b</sub> = 2.3V |             | 1.2 <sup>注 6</sup>                  | Mbps |
|                     |    | 2.4V ≤ V <sub>DD</sub> < 3.3V、<br>1.6V ≤ V <sub>b</sub> ≤ 2.0V                       |             | 注 2、7                               | bps  |
|                     |    | 最大传送速率的理论值<br>C <sub>b</sub> = 50pF、R <sub>b</sub> = 5.5kΩ、<br>V <sub>b</sub> = 1.6V |             | 0.43 <sup>注 8</sup>                 | Mbps |

注 1. SNOOZE 模式中的传送速率只有 4800bps。

2. CPU/ 外围硬件时钟 (f<sub>CLK</sub>) 的最大工作频率如下所示:HS (高速主) 模式: 24MHz (2.7V ≤ V<sub>DD</sub> ≤ 5.5V)16MHz (2.4V ≤ V<sub>DD</sub> ≤ 5.5V)3. f<sub>MCK</sub>/12 和用以下计算式算出的最大传送速率中的较小的值为有效的最大传送速率。4.0V ≤ V<sub>DD</sub> ≤ 5.5V、2.7V ≤ V<sub>b</sub> ≤ 4.0V 时的传送速率计算式:

$$\text{最大传送速率} = \frac{1}{\{-C_b \times R_b \times \ln(1 - \frac{2.2}{V_b})\} \times 3} \text{ [bps]}$$

$$\text{波特率容许误差 (理论值)} = \frac{\frac{1}{\text{传送速率} \times 2} - \{-C_b \times R_b \times \ln(1 - \frac{2.2}{V_b})\}}{\left(\frac{1}{\text{传送速率}}\right) \times \text{传送位数}} \times 100 \quad [\%]$$

※ 此值为发送方和接收方的相对误差的理论值。

4. 作为例子, 此值是满足条件栏中条件的计算值。有关用户条件下的最大传送速率, 必须根据注 3 进行计算。

5.  $f_{\text{MCK}}/12$  和用以下计算式算出的最大传送速率中的较小的值为有效的最大传送速率。

$2.7\text{V} \leq V_{\text{DD}} < 4.0\text{V}$ 、 $2.3\text{V} \leq V_b \leq 2.7\text{V}$  时的传送速率计算式：

$$\text{最大传送速率} = \frac{1}{\{-C_b \times R_b \times \ln(1 - \frac{2.0}{V_b})\} \times 3} \text{ [bps]}$$

$$\text{波特率容许误差 (理论值)} = \frac{\frac{1}{\text{传送速率} \times 2} - \{-C_b \times R_b \times \ln(1 - \frac{2.0}{V_b})\}}{(\frac{1}{\text{传送速率}}) \times \text{传送位数}} \times 100 \quad [\%]$$

※ 此值为发送方和接收方的相对误差的理论值。

6. 作为例子，此值是满足条件栏中条件的计算值。有关用户条件下的最大传送速率，必须根据注 5 进行计算。

7.  $f_{\text{MCK}}/12$  和用以下计算式算出的最大传送速率中的较小的值为有效的最大传送速率。

$2.4\text{V} \leq V_{\text{DD}} < 3.3\text{V}$ 、 $1.6\text{V} \leq V_b \leq 2.0\text{V}$  时的传送速率计算式：

$$\text{最大传送速率} = \frac{1}{\{-C_b \times R_b \times \ln(1 - \frac{1.5}{V_b})\} \times 3} \text{ [bps]}$$

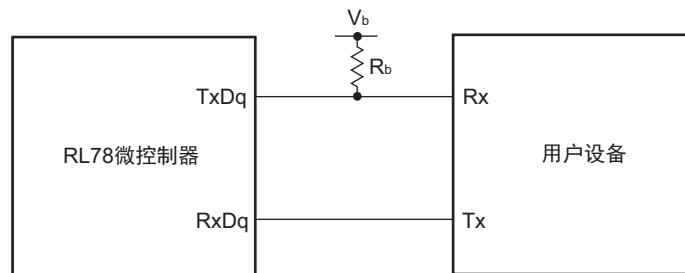
$$\text{波特率容许误差 (理论值)} = \frac{\frac{1}{\text{传送速率} \times 2} - \{-C_b \times R_b \times \ln(1 - \frac{1.5}{V_b})\}}{(\frac{1}{\text{传送速率}}) \times \text{传送位数}} \times 100 \quad [\%]$$

※ 此值为发送方和接收方的相对误差的理论值。

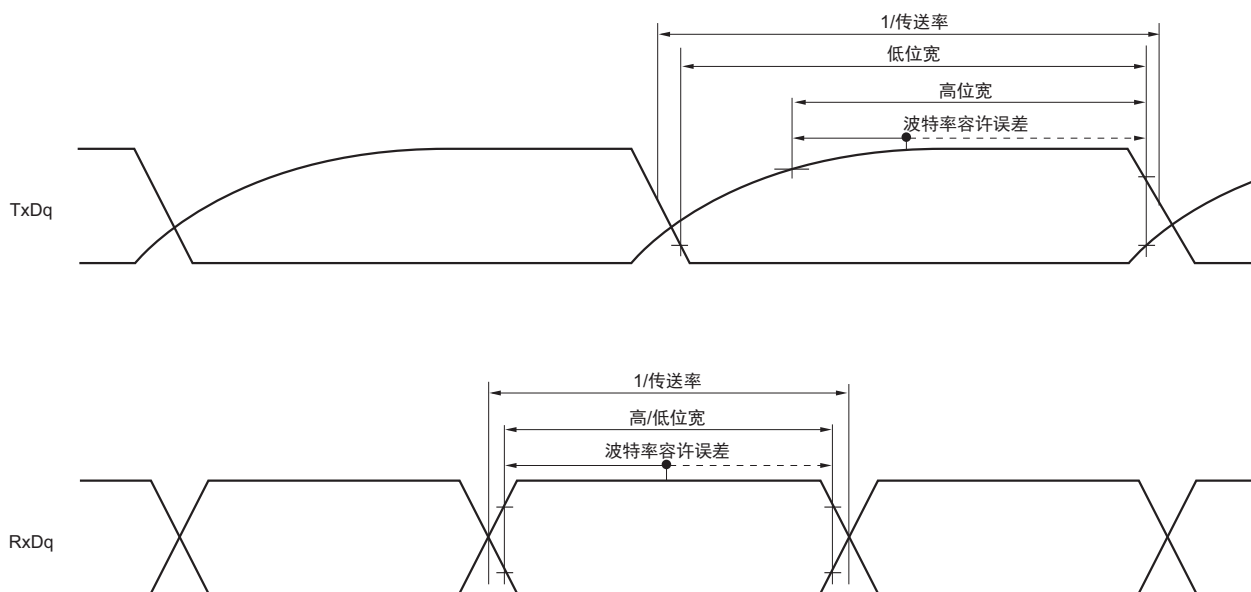
8. 作为例子，此值是满足条件栏中条件的计算值。有关用户条件下的最大传送速率，必须根据注 7 进行计算。

**注意** 通过端口输入模式寄存器 g (PIMg) 和端口输出模式寄存器 g (POMg)，将 RxDq 引脚选择为 TTL 输入缓冲器并且将 TxDq 引脚选择为 N 沟道漏极开路输出 ( $V_{\text{DD}}$  耐压) 模式。另外，有关  $V_{\text{IH}}$ 、 $V_{\text{IL}}$ ，请参照选择 TTL 输入缓冲器时的 DC 特性。

UART 模式的连接图 (不同电位的通信)



## UART 模式的位宽 (不同电位的通信) (参考)



备注 1.  $R_b[\Omega]$ : 通信线 (TxDq) 的上拉电阻值  $C_b[F]$ : 通信线 (TxDq) 的负载电容值  $V_b[V]$ : 通信线的电压

2. q: UART 号 (q=0 ~ 2) g: PIM、POM 号 (g=0、1)

3.  $f_{MCK}$ : 串行阵列单元的运行时钟频率

(这是串行时钟选择寄存器 m (SPSm) 和串行模式寄存器 mn (SMRmn) 的 CKSmn 位设定的运行时钟。m: 单元号、n: 通道号 (mn=00 ~ 03、10、11))

4. 20、24 引脚产品的 UART0 只有在未使用外围 I/O 重定向功能时才能支持不同电位的通信。

## (6) 不同电位 (1.8V、2.5V、3V) 的通信 (CSI 模式) (主控模式, SCKp..... 内部时钟输出) (1/2)

(T<sub>A</sub> = -40 ~ +105°C, 2.4V ≤ V<sub>DD</sub> ≤ 5.5V, V<sub>SS</sub> = 0V)

| 项目         | 符号                | 条件                                                                                                                                                        | HS (高速主) 模式              |      | 单位 |
|------------|-------------------|-----------------------------------------------------------------------------------------------------------------------------------------------------------|--------------------------|------|----|
|            |                   |                                                                                                                                                           | MIN.                     | MAX. |    |
| SCKp 周期时间  | t <sub>KCY1</sub> | t <sub>KCY1</sub> ≥ 4/f <sub>CLK</sub><br>4.0V ≤ V <sub>DD</sub> ≤ 5.5V、<br>2.7V ≤ V <sub>b</sub> ≤ 4.0V、<br>C <sub>b</sub> = 30pF、R <sub>b</sub> = 1.4kΩ | 600                      |      | ns |
|            |                   | 2.7V ≤ V <sub>DD</sub> < 4.0V、<br>2.3V ≤ V <sub>b</sub> ≤ 2.7V、<br>C <sub>b</sub> = 30pF、R <sub>b</sub> = 2.7kΩ                                           | 1000                     |      | ns |
|            |                   | 2.4V ≤ V <sub>DD</sub> < 3.3V、<br>1.6V ≤ V <sub>b</sub> ≤ 2.0V、<br>C <sub>b</sub> = 30pF、R <sub>b</sub> = 5.5kΩ                                           | 2300                     |      | ns |
| SCKp 高电平宽度 | t <sub>KH1</sub>  | 4.0V ≤ V <sub>DD</sub> ≤ 5.5V、2.7V ≤ V <sub>b</sub> ≤ 4.0V、<br>C <sub>b</sub> = 30pF、R <sub>b</sub> = 1.4kΩ                                               | t <sub>KCY1</sub> /2-150 |      | ns |
|            |                   | 2.7V ≤ V <sub>DD</sub> < 4.0V、2.3V ≤ V <sub>b</sub> ≤ 2.7V、<br>C <sub>b</sub> = 30pF、R <sub>b</sub> = 2.7kΩ                                               | t <sub>KCY1</sub> /2-340 |      | ns |
|            |                   | 2.4V ≤ V <sub>DD</sub> < 3.3V、1.6V ≤ V <sub>b</sub> ≤ 2.0V、<br>C <sub>b</sub> = 30pF、R <sub>b</sub> = 5.5kΩ                                               | t <sub>KCY1</sub> /2-916 |      | ns |
| SCKp 低电平宽度 | t <sub>KL1</sub>  | 4.0V ≤ V <sub>DD</sub> ≤ 5.5V、2.7V ≤ V <sub>b</sub> ≤ 4.0V、<br>C <sub>b</sub> = 30pF、R <sub>b</sub> = 1.4kΩ                                               | t <sub>KCY1</sub> /2-24  |      | ns |
|            |                   | 2.7V ≤ V <sub>DD</sub> < 4.0V、2.3V ≤ V <sub>b</sub> ≤ 2.7V、<br>C <sub>b</sub> = 30pF、R <sub>b</sub> = 2.7kΩ                                               | t <sub>KCY1</sub> /2-36  |      | ns |
|            |                   | 2.4V ≤ V <sub>DD</sub> < 3.3V、1.6V ≤ V <sub>b</sub> ≤ 2.0V、<br>C <sub>b</sub> = 30pF、R <sub>b</sub> = 5.5kΩ                                               | t <sub>KCY1</sub> /2-100 |      | ns |

注意 1. 通过端口输入模式寄存器 1 (PIM1) 和端口输出模式寄存器 1 (POM1), 将 SIp 引脚选择为 TTL 输入缓冲器并且将 SOp 引脚和 SCKp 引脚选择为 N 沟道漏极开路输出 (V<sub>DD</sub> 耐压) 模式。另外, 有关 V<sub>IH</sub>、V<sub>IL</sub>, 请参照选择 TTL 输入缓冲器时的 DC 特性。

2. CSI01 和 CSI11 不能进行不同电位的通信。

备注 1. R<sub>b</sub>[Ω]: 通信线 (SCKp、SOp) 的上拉电阻值 C<sub>b</sub>[F]: 通信线 (SCKp、SOp) 的负载电容值 V<sub>b</sub>[V]: 通信线的电压

2. p: CSI 号 (p=00、20)

## (6) 不同电位 (1.8V、2.5V、3V) 的通信 (CSI 模式) (主控模式, SCKp..... 内部时钟输出) (2/2)

(T<sub>A</sub> = -40 ~ +105°C, 2.4V ≤ V<sub>DD</sub> ≤ 5.5V, V<sub>SS</sub> = 0V)

| 项目                        | 符号                | 条件                                                                                                        | HS (高速主) 模式 |      | 单位 |
|---------------------------|-------------------|-----------------------------------------------------------------------------------------------------------|-------------|------|----|
|                           |                   |                                                                                                           | MIN.        | MAX. |    |
| Slp 准备时间<br>(对 SCKp↑) 注 1 | t <sub>SIK1</sub> | 4.0V ≤ V <sub>DD</sub> ≤ 5.5V、2.7V ≤ V <sub>b</sub> ≤ 4.0V、<br>C <sub>b</sub> =30pF、R <sub>b</sub> =1.4kΩ | 162         |      | ns |
|                           |                   | 2.7V ≤ V <sub>DD</sub> < 4.0V、2.3V ≤ V <sub>b</sub> ≤ 2.7V、<br>C <sub>b</sub> =30pF、R <sub>b</sub> =2.7kΩ | 354         |      | ns |
|                           |                   | 2.4V ≤ V <sub>DD</sub> < 3.3V、1.6V ≤ V <sub>b</sub> ≤ 2.0V、<br>C <sub>b</sub> =30pF、R <sub>b</sub> =5.5kΩ | 958         |      | ns |
| Slp 保持时间<br>(对 SCKp↑) 注 1 | t <sub>KSI1</sub> | 4.0V ≤ V <sub>DD</sub> ≤ 5.5V、2.7V ≤ V <sub>b</sub> ≤ 4.0V、<br>C <sub>b</sub> =30pF、R <sub>b</sub> =1.4kΩ | 38          |      | ns |
|                           |                   | 2.7V ≤ V <sub>DD</sub> < 4.0V、2.3V ≤ V <sub>b</sub> ≤ 2.7V、<br>C <sub>b</sub> =30pF、R <sub>b</sub> =2.7kΩ | 38          |      | ns |
|                           |                   | 2.4V ≤ V <sub>DD</sub> < 3.3V、1.6V ≤ V <sub>b</sub> ≤ 2.0V、<br>C <sub>b</sub> =30pF、R <sub>b</sub> =5.5kΩ | 38          |      | ns |
| SCKp↓→SOp<br>输出延迟时间注 1    | t <sub>KSO1</sub> | 4.0V ≤ V <sub>DD</sub> ≤ 5.5V、2.7V ≤ V <sub>b</sub> ≤ 4.0V、<br>C <sub>b</sub> =30pF、R <sub>b</sub> =1.4kΩ |             | 200  | ns |
|                           |                   | 2.7V ≤ V <sub>DD</sub> < 4.0V、2.3V ≤ V <sub>b</sub> ≤ 2.7V、<br>C <sub>b</sub> =30pF、R <sub>b</sub> =2.7kΩ |             | 390  | ns |
|                           |                   | 2.4V ≤ V <sub>DD</sub> < 3.3V、1.6V ≤ V <sub>b</sub> ≤ 2.0V、<br>C <sub>b</sub> =30pF、R <sub>b</sub> =5.5kΩ |             | 966  | ns |
| Slp 准备时间<br>(对 SCKp↓) 注 2 | t <sub>SIK1</sub> | 4.0V ≤ V <sub>DD</sub> ≤ 5.5V、2.7V ≤ V <sub>b</sub> ≤ 4.0V、<br>C <sub>b</sub> =30pF、R <sub>b</sub> =1.4kΩ | 88          |      | ns |
|                           |                   | 2.7V ≤ V <sub>DD</sub> < 4.0V、2.3V ≤ V <sub>b</sub> ≤ 2.7V、<br>C <sub>b</sub> =30pF、R <sub>b</sub> =2.7kΩ | 88          |      | ns |
|                           |                   | 2.4V ≤ V <sub>DD</sub> < 3.3V、1.6V ≤ V <sub>b</sub> ≤ 2.0V、<br>C <sub>b</sub> =30pF、R <sub>b</sub> =5.5kΩ | 220         |      | ns |
| Slp 保持时间<br>(对 SCKp↓) 注 2 | t <sub>KSI1</sub> | 4.0V ≤ V <sub>DD</sub> ≤ 5.5V、2.7V ≤ V <sub>b</sub> ≤ 4.0V、<br>C <sub>b</sub> =30pF、R <sub>b</sub> =1.4kΩ | 38          |      | ns |
|                           |                   | 2.7V ≤ V <sub>DD</sub> < 4.0V、2.3V ≤ V <sub>b</sub> ≤ 2.7V、<br>C <sub>b</sub> =30pF、R <sub>b</sub> =2.7kΩ | 38          |      | ns |
|                           |                   | 2.4V ≤ V <sub>DD</sub> < 3.3V、1.6V ≤ V <sub>b</sub> ≤ 2.0V、<br>C <sub>b</sub> =30pF、R <sub>b</sub> =5.5kΩ | 38          |      | ns |
| SCKp↑→SOp<br>输出延迟时间注 2    | t <sub>KSO1</sub> | 4.0V ≤ V <sub>DD</sub> ≤ 5.5V、2.7V ≤ V <sub>b</sub> ≤ 4.0V、<br>C <sub>b</sub> =30pF、R <sub>b</sub> =1.4kΩ |             | 50   | ns |
|                           |                   | 2.7V ≤ V <sub>DD</sub> < 4.0V、2.3V ≤ V <sub>b</sub> ≤ 2.7V、<br>C <sub>b</sub> =30pF、R <sub>b</sub> =2.7kΩ |             | 50   | ns |
|                           |                   | 2.4V ≤ V <sub>DD</sub> < 3.3V、1.6V ≤ V <sub>b</sub> ≤ 2.0V、<br>C <sub>b</sub> =30pF、R <sub>b</sub> =5.5kΩ |             | 50   | ns |

注 1. 这是 DAPmn=0、CKPmn=0 或者 DAPmn=1、CKPmn=1 的情况。

2. 这是 DAPmn=0、CKPmn=1 或者 DAPmn=1、CKPmn=0 的情况。

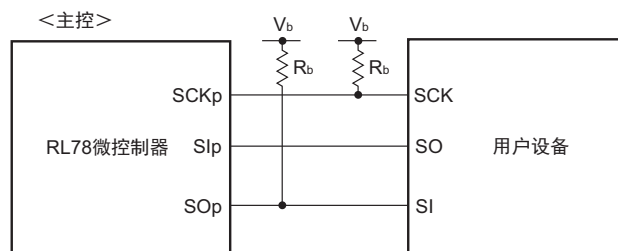
注意 1. 通过端口输入模式寄存器 1 (PIM1) 和端口输出模式寄存器 1 (POM1), 将 Slp 引脚选择为 TTL 输入缓冲器并且将 SOp 引脚和 SCKp 引脚选择为 N 沟道漏极开路输出 (V<sub>DD</sub> 耐压) 模式。另外, 有关 V<sub>IH</sub>、V<sub>IL</sub>, 请参照选择 TTL 输入缓冲器时的 DC 特性。

2. CSI01 和 CSI11 不能进行不同电位的通信。

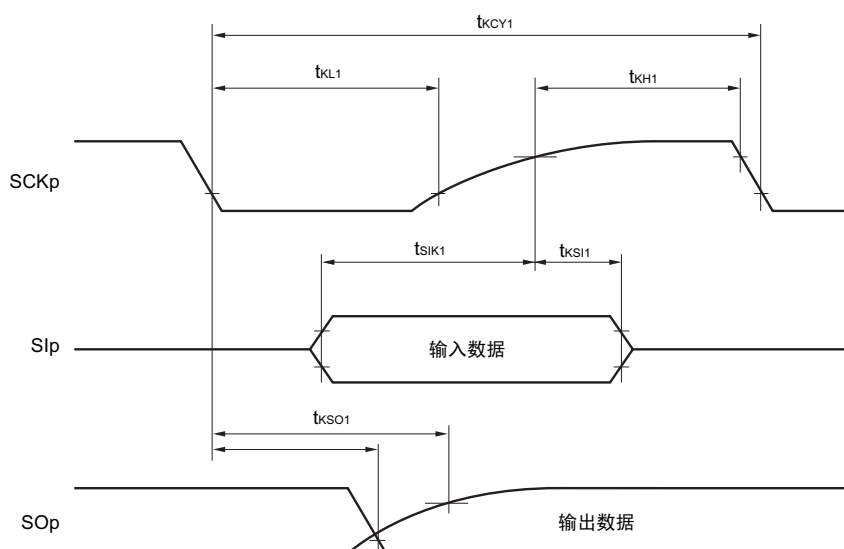
备注 1. R<sub>b</sub>[Ω]: 通信线 (SCKp、SOp) 的上拉电阻值 C<sub>b</sub>[F]: 通信线 (SCKp、SOp) 的负载电容值 V<sub>b</sub>[V]: 通信线的电压

2. p: CSI 号 (p=00、20) m: 单元号 (m=0、1) n: 通道号 (n=0)

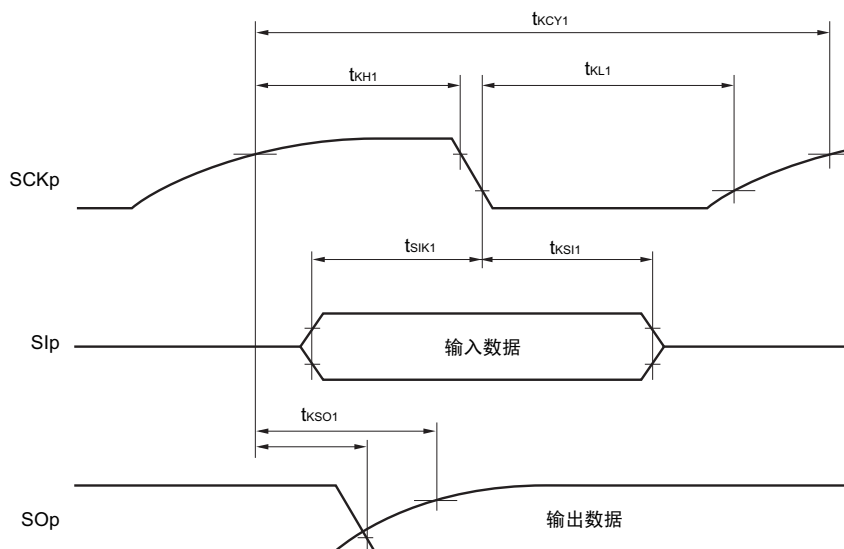
CSI 模式的连接图 (不同电位的通信)



CSI 模式的串行传送时序：主控模式 (不同电位的通信)  
 (DAPmn=0、CKPmn=0 或者 DAPmn=1、CKPmn=1 的情况)



CSI 模式的串行传送时序：主控模式 (不同电位的通信)  
 (DAPmn=0、CKPmn=1 或者 DAPmn=1、CKPmn=0 的情况)



备注 p: CSI 号 (p=00、20) m: 单元号 (m=0、1) n: 通道号 (n=0)

## (7) 不同电位 (1.8V、2.5V、3V) 的通信 (CSI 模式) (从属模式, SCKp..... 外部时钟输入)

(T<sub>A</sub> = -40 ~ +105°C, 2.4V ≤ V<sub>DD</sub> ≤ 5.5V, V<sub>SS</sub> = 0V)

| 项目                                   | 符号                                     | 条件                                                                                                          |                                                                | HS（高速主）模式                        |                          | 单位 |    |
|--------------------------------------|----------------------------------------|-------------------------------------------------------------------------------------------------------------|----------------------------------------------------------------|----------------------------------|--------------------------|----|----|
|                                      |                                        |                                                                                                             |                                                                | MIN.                             | MAX.                     |    |    |
| SCKp 周期时间 <sup>注 1</sup>             | t <sub>KCY2</sub>                      | 4.0V ≤ V <sub>DD</sub> ≤ 5.5V、<br>2.7V ≤ V <sub>b</sub> ≤ 4.0V                                              | 20MHz < f <sub>MCK</sub> ≤ 24MHz                               | 24/f <sub>MCK</sub>              |                          | ns |    |
|                                      |                                        |                                                                                                             | 8MHz < f <sub>MCK</sub> ≤ 20MHz                                | 20/f <sub>MCK</sub>              |                          | ns |    |
|                                      |                                        |                                                                                                             | 4MHz < f <sub>MCK</sub> ≤ 8MHz                                 | 16/f <sub>MCK</sub>              |                          | ns |    |
|                                      |                                        |                                                                                                             | f <sub>MCK</sub> ≤ 4MHz                                        | 12/f <sub>MCK</sub>              |                          | ns |    |
|                                      |                                        | 2.7V ≤ V <sub>DD</sub> < 4.0V、<br>2.3V ≤ V <sub>b</sub> ≤ 2.7V                                              | 20MHz < f <sub>MCK</sub> ≤ 24MHz                               | 32/f <sub>MCK</sub>              |                          | ns |    |
|                                      |                                        |                                                                                                             | 16MHz < f <sub>MCK</sub> ≤ 20MHz                               | 28/f <sub>MCK</sub>              |                          | ns |    |
|                                      |                                        |                                                                                                             | 8MHz < f <sub>MCK</sub> ≤ 16MHz                                | 24/f <sub>MCK</sub>              |                          | ns |    |
|                                      |                                        |                                                                                                             | 4MHz < f <sub>MCK</sub> ≤ 8MHz                                 | 16/f <sub>MCK</sub>              |                          | ns |    |
|                                      |                                        | f <sub>MCK</sub> ≤ 4MHz                                                                                     | 12/f <sub>MCK</sub>                                            |                                  | ns                       |    |    |
|                                      |                                        |                                                                                                             | 2.4V ≤ V <sub>DD</sub> < 3.3V、<br>1.6V ≤ V <sub>b</sub> ≤ 2.0V | 20MHz < f <sub>MCK</sub> ≤ 24MHz | 72/f <sub>MCK</sub>      |    | ns |
|                                      |                                        |                                                                                                             |                                                                | 16MHz < f <sub>MCK</sub> ≤ 20MHz | 64/f <sub>MCK</sub>      |    | ns |
|                                      |                                        |                                                                                                             |                                                                | 8MHz < f <sub>MCK</sub> ≤ 16MHz  | 52/f <sub>MCK</sub>      |    | ns |
|                                      |                                        | 4MHz < f <sub>MCK</sub> ≤ 8MHz                                                                              |                                                                | 32/f <sub>MCK</sub>              |                          | ns |    |
|                                      |                                        | f <sub>MCK</sub> ≤ 4MHz                                                                                     | 20/f <sub>MCK</sub>                                            |                                  | ns                       |    |    |
| SCKp 高 / 低电平<br>宽度                   | t <sub>KH2</sub> 、<br>t <sub>KL2</sub> | 4.0V ≤ V <sub>DD</sub> ≤ 5.5V、 2.7V ≤ V <sub>b</sub> ≤ 4.0V                                                 |                                                                | t <sub>KCY2</sub> /2-24          |                          | ns |    |
|                                      |                                        | 2.7V ≤ V <sub>DD</sub> < 4.0V、 2.3V ≤ V <sub>b</sub> ≤ 2.7V                                                 |                                                                | t <sub>KCY2</sub> /2-36          |                          | ns |    |
|                                      |                                        | 2.4V ≤ V <sub>DD</sub> < 3.3V、 1.6V ≤ V <sub>b</sub> ≤ 2.0V                                                 |                                                                | t <sub>KCY2</sub> /2-100         |                          | ns |    |
| Slp 准备时间<br>（对 SCKp↑） <sup>注 2</sup> | t <sub>SIK2</sub>                      | 4.0V ≤ V <sub>DD</sub> ≤ 5.5V、 2.7V ≤ V <sub>b</sub> ≤ 4.0V                                                 |                                                                | 1/f <sub>MCK</sub> +40           |                          | ns |    |
|                                      |                                        | 2.7V ≤ V <sub>DD</sub> < 4.0V、 2.3V ≤ V <sub>b</sub> ≤ 2.7V                                                 |                                                                | 1/f <sub>MCK</sub> +40           |                          |    |    |
|                                      |                                        | 2.4V ≤ V <sub>DD</sub> < 3.3V、 1.6V ≤ V <sub>b</sub> ≤ 2.0V                                                 |                                                                | 1/f <sub>MCK</sub> +60           |                          |    |    |
| Slp 保持时间<br>（对 SCKp↑） <sup>注 2</sup> | t <sub>KSI2</sub>                      |                                                                                                             |                                                                | 1/f <sub>MCK</sub> +62           |                          | ns |    |
| SCKp↓→SOp<br>输出延迟时间 <sup>注 3</sup>   | t <sub>KSO2</sub>                      | 4.0V ≤ V <sub>DD</sub> ≤ 5.5V、 2.7V ≤ V <sub>b</sub> ≤ 4.0V、<br>C <sub>b</sub> =30pF、 R <sub>b</sub> =1.4kΩ |                                                                |                                  | 2/f <sub>MCK</sub> +240  | ns |    |
|                                      |                                        | 2.7V ≤ V <sub>DD</sub> < 4.0V、 2.3V ≤ V <sub>b</sub> ≤ 2.7V、<br>C <sub>b</sub> =30pF、 R <sub>b</sub> =2.7kΩ |                                                                |                                  | 2/f <sub>MCK</sub> +428  | ns |    |
|                                      |                                        | 2.4V ≤ V <sub>DD</sub> < 3.3V、 1.6V ≤ V <sub>b</sub> ≤ 2.0V、<br>C <sub>b</sub> =30pF、 R <sub>b</sub> =5.5kΩ |                                                                |                                  | 2/f <sub>MCK</sub> +1146 | ns |    |

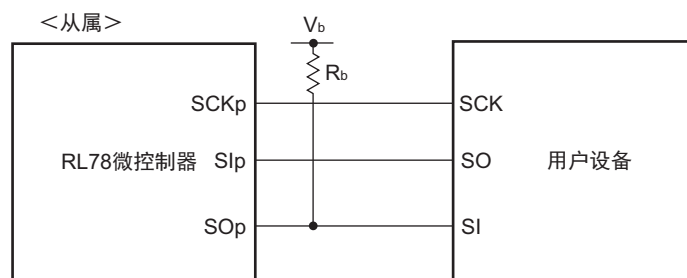
注 1. SNOOZE 模式中的传送速率为 MAX.1Mbps。

2. 这是 DAPmn=0、CKPmn=0 或者 DAPmn=1、CKPmn=1 的情况。在 DAPmn=0、CKPmn=1 或者 DAPmn=1、CKPmn=0 时, 为“对 SCKp↓”。
3. 这是 DAPmn=0、CKPmn=0 或者 DAPmn=1、CKPmn=1 的情况。在 DAPmn=0、CKPmn=1 或者 DAPmn=1、CKPmn=0 时, 为“对 SCKp↑”。

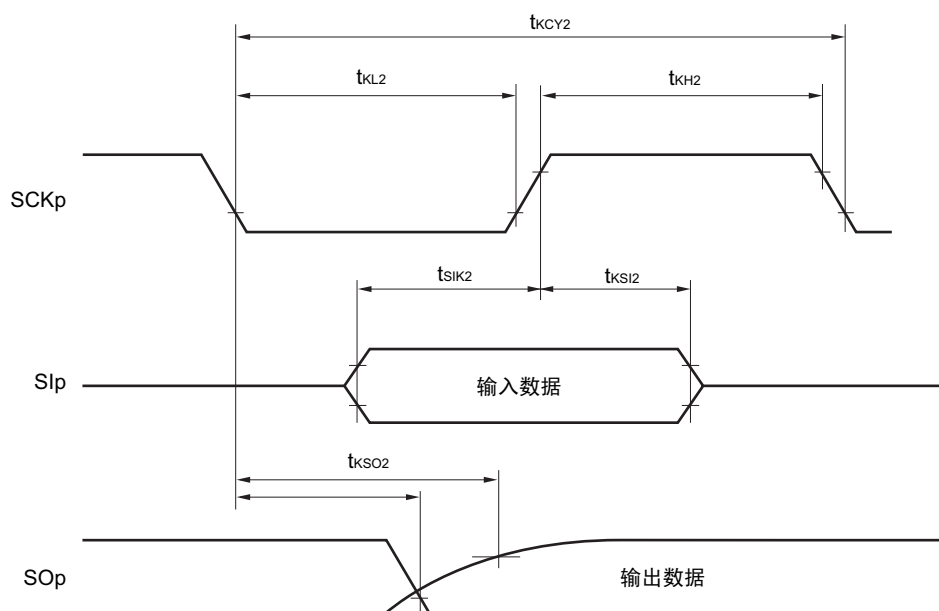
注意 1. 通过端口输入模式寄存器 1 (PIM1) 和端口输出模式寄存器 1 (POM1), 将 Slp 引脚和 SCKp 引脚选择为 TTL 输入缓冲器并且将 SOp 引脚选择为 N 沟道漏极开路输出 (V<sub>DD</sub> 耐压) 模式。另外, 有关 V<sub>IH</sub>、V<sub>IL</sub>, 请参照选择 TTL 输入缓冲器时的 DC 特性。

2. CSI01 和 CSI11 不能进行不同电位的通信。

CSI 模式的连接图 (不同电位的通信)



CSI 模式的串行传送时序: 从属模式 (不同电位的通信)  
(DAPmn=0、CKPmn=0 或者 DAPmn=1、CKPmn=1 的情况)



备注 1.  $R_b[\Omega]$ : 通信线 (SO<sub>p</sub>) 的上拉电阻值  $C_b[F]$ : 通信线 (SO<sub>p</sub>) 的负载电容值  $V_b[V]$ : 通信线的电压

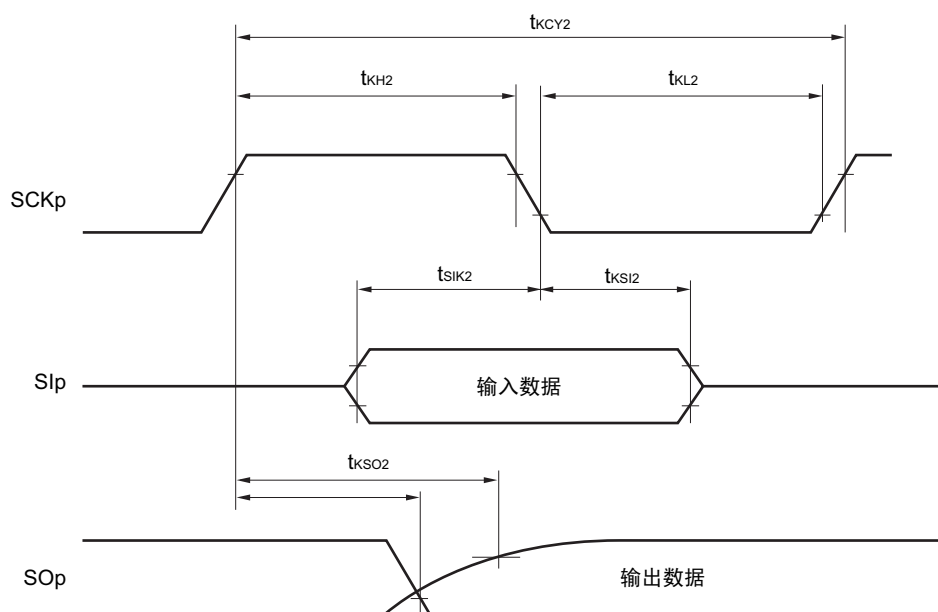
2. p: CSI 号 (p=00、20) m: 单元号 (m=0、1) n: 通道号 (n=0)

3.  $f_{MCK}$ : 串行阵列单元的运行时钟频率

(这是串行时钟选择寄存器 m (SPSm) 和串行模式寄存器 mn (SMRmn) 的 CKSmn 位设定的运行时钟。)



CSI模式的串行传送时序：从属模式（不同电位的通信）  
 (DAPmn=0、CKPmn=1 或者 DAPmn=1、CKPmn=0 的情况)



备注 p: CSI号 (p=00、20) m: 单元号 (m=0、1) n: 通道号 (n=0)

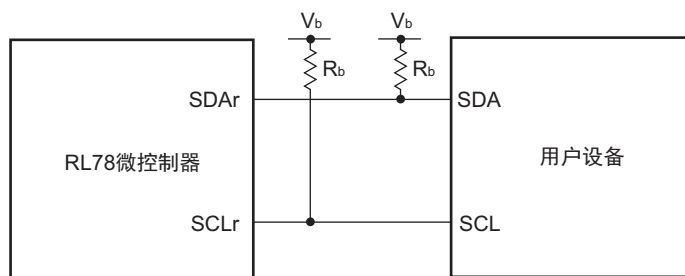
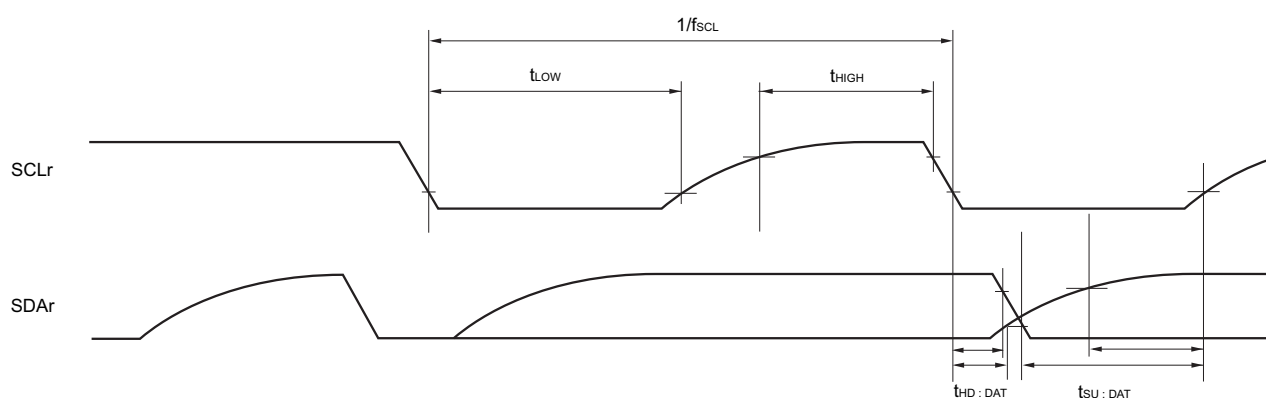
(8) 不同电位 (1.8V、2.5V、3V) 的通信 (简易 I<sup>2</sup>C 模式)(T<sub>A</sub> = -40 ~ +105°C, 2.4V ≤ V<sub>DD</sub> ≤ 5.5V, V<sub>SS</sub> = 0V)

| 项目               | 符号                   | 条件                                                                                                           | HS (高速主) 模式                     |         | 单位  |
|------------------|----------------------|--------------------------------------------------------------------------------------------------------------|---------------------------------|---------|-----|
|                  |                      |                                                                                                              | MIN.                            | MAX.    |     |
| SCLr 时钟频率        | f <sub>SCL</sub>     | 4.0V ≤ V <sub>DD</sub> ≤ 5.5V、2.7V ≤ V <sub>b</sub> ≤ 4.0V、<br>C <sub>b</sub> = 100pF、R <sub>b</sub> = 2.8kΩ |                                 | 100 注 1 | kHz |
|                  |                      | 2.7V ≤ V <sub>DD</sub> < 4.0V、2.3V ≤ V <sub>b</sub> ≤ 2.7V、<br>C <sub>b</sub> = 100pF、R <sub>b</sub> = 2.7kΩ |                                 | 100 注 1 | kHz |
|                  |                      | 2.4V ≤ V <sub>DD</sub> < 3.3V、1.6V ≤ V <sub>b</sub> ≤ 2.0V、<br>C <sub>b</sub> = 100pF、R <sub>b</sub> = 5.5kΩ |                                 | 100 注 1 | kHz |
| SCLr = “L” 的保持时间 | t <sub>LOW</sub>     | 4.0V ≤ V <sub>DD</sub> ≤ 5.5V、2.7V ≤ V <sub>b</sub> ≤ 4.0V、<br>C <sub>b</sub> = 100pF、R <sub>b</sub> = 2.8kΩ | 4600                            |         | ns  |
|                  |                      | 2.7V ≤ V <sub>DD</sub> < 4.0V、2.3V ≤ V <sub>b</sub> ≤ 2.7V、<br>C <sub>b</sub> = 100pF、R <sub>b</sub> = 2.7kΩ | 4600                            |         | ns  |
|                  |                      | 2.4V ≤ V <sub>DD</sub> < 3.3V、1.6V ≤ V <sub>b</sub> ≤ 2.0V、<br>C <sub>b</sub> = 100pF、R <sub>b</sub> = 5.5kΩ | 4650                            |         | ns  |
| SCLr = “H” 的保持时间 | t <sub>HIGH</sub>    | 4.0V ≤ V <sub>DD</sub> ≤ 5.5V、2.7V ≤ V <sub>b</sub> ≤ 4.0V、<br>C <sub>b</sub> = 100pF、R <sub>b</sub> = 2.8kΩ | 2700                            |         | ns  |
|                  |                      | 2.7V ≤ V <sub>DD</sub> < 4.0V、2.3V ≤ V <sub>b</sub> ≤ 2.7V、<br>C <sub>b</sub> = 100pF、R <sub>b</sub> = 2.7kΩ | 2400                            |         | ns  |
|                  |                      | 2.4V ≤ V <sub>DD</sub> < 3.3V、1.6V ≤ V <sub>b</sub> ≤ 2.0V、<br>C <sub>b</sub> = 100pF、R <sub>b</sub> = 5.5kΩ | 1830                            |         | ns  |
| 数据准备时间 (接收时)     | t <sub>SU: DAT</sub> | 4.0V ≤ V <sub>DD</sub> ≤ 5.5V、2.7V ≤ V <sub>b</sub> ≤ 4.0V、<br>C <sub>b</sub> = 100pF、R <sub>b</sub> = 2.8kΩ | 1/f <sub>MCK</sub> + 760<br>注 2 |         | ns  |
|                  |                      | 2.7V ≤ V <sub>DD</sub> < 4.0V、2.3V ≤ V <sub>b</sub> ≤ 2.7V、<br>C <sub>b</sub> = 100pF、R <sub>b</sub> = 2.7kΩ | 1/f <sub>MCK</sub> + 760<br>注 2 |         | ns  |
|                  |                      | 2.4V ≤ V <sub>DD</sub> < 3.3V、1.6V ≤ V <sub>b</sub> ≤ 2.0V、<br>C <sub>b</sub> = 100pF、R <sub>b</sub> = 5.5kΩ | 1/f <sub>MCK</sub> + 570<br>注 2 |         | ns  |
| 数据保持时间 (发送时)     | t <sub>HD: DAT</sub> | 4.0V ≤ V <sub>DD</sub> ≤ 5.5V、2.7V ≤ V <sub>b</sub> ≤ 4.0V、<br>C <sub>b</sub> = 100pF、R <sub>b</sub> = 2.8kΩ | 0                               | 1420    | ns  |
|                  |                      | 2.7V ≤ V <sub>DD</sub> < 4.0V、2.3V ≤ V <sub>b</sub> ≤ 2.7V、<br>C <sub>b</sub> = 100pF、R <sub>b</sub> = 2.7kΩ | 0                               | 1420    | ns  |
|                  |                      | 2.4V ≤ V <sub>DD</sub> < 3.3V、1.6V ≤ V <sub>b</sub> ≤ 2.0V、<br>C <sub>b</sub> = 100pF、R <sub>b</sub> = 5.5kΩ | 0                               | 1215    | ns  |

注 1. 并且必须设定为 “≤ f<sub>MCK</sub>/4”。2. t<sub>SU: DAT</sub> 的设定值不能超过 SCLr = “L” 和 SCLr = “H” 的保持时间。

注意 1. 通过端口输入模式寄存器 1 (PIM1) 和端口输出模式寄存器 1 (POM1)，将 SDAr 引脚选择为 TTL 输入缓冲器和 N 沟道漏极开路输出 (V<sub>DD</sub> 耐压) 模式，并且将 SCLr 引脚选择为 N 沟道漏极开路输出 (V<sub>DD</sub> 耐压) 模式。另外，有关 V<sub>IH</sub>、V<sub>IL</sub>，请参照选择 TTL 输入缓冲器时的 DC 特性。

2. IIC01 和 IIC11 不能进行不同电位的通信。

简易 I<sup>2</sup>C 模式连接图 (不同电位的通信)简易 I<sup>2</sup>C 模式串行传送时序 (不同电位的通信)

备注 1.  $R_b[\Omega]$ : 通信线 (SDAr、SCLr) 的上拉电阻值  $C_b[F]$ : 通信线 (SDAr、SCLr) 的负载电容值  $V_b[V]$ : 通信线的电压

2.  $r$ : IIC 号 ( $r=00$ 、 $20$ )

3.  $f_{MCK}$ : 串行阵列单元的运行时钟频率

(这是串行时钟选择寄存器  $m$  (SPSm) 和串行模式寄存器  $mn$  (SMRmn) 的 CKSmn 位设定的运行时钟。 $m$ : 单元号 ( $m=0$ 、 $1$ )、 $n$ : 通道号 ( $n=0$ )

## 29.5.2 串行接口 IICA

(T<sub>A</sub> = -40 ~ +105°C, 2.4V ≤ V<sub>DD</sub> ≤ 5.5V, V<sub>SS</sub> = 0V)

| 项目                         | 符号                   | 条件                              | HS（高速主）模式 |      |      |      | 单位  |
|----------------------------|----------------------|---------------------------------|-----------|------|------|------|-----|
|                            |                      |                                 | 标准模式      |      | 快速模式 |      |     |
|                            |                      |                                 | MIN.      | MAX. | MIN. | MAX. |     |
| SCLA0 时钟频率                 | f <sub>SCL</sub>     | 快速模式: f <sub>CLK</sub> ≥ 3.5MHz |           |      | 0    | 400  | kHz |
|                            |                      | 标准模式: f <sub>CLK</sub> ≥ 1MHz   | 0         | 100  |      |      | kHz |
| 重新开始条件的准备时间                | t <sub>SU: STA</sub> |                                 | 4.7       |      | 0.6  |      | μs  |
| 保持时间 <sup>注 1</sup>        | t <sub>HD: STA</sub> |                                 | 4.0       |      | 0.6  |      | μs  |
| SCLA0=“L” 的保持时间            | t <sub>LOW</sub>     |                                 | 4.7       |      | 1.3  |      | μs  |
| SCLA0=“H” 的保持时间            | t <sub>HIGH</sub>    |                                 | 4.0       |      | 0.6  |      | μs  |
| 数据准备时间（接收时）                | t <sub>SU: DAT</sub> |                                 | 250       |      | 100  |      | ns  |
| 数据保持时间（发送时） <sup>注 2</sup> | t <sub>HD: DAT</sub> |                                 | 0         | 3.45 | 0    | 0.9  | μs  |
| 停止条件的准备时间                  | t <sub>SU: STO</sub> |                                 | 4.0       |      | 0.6  |      | μs  |
| 总线空闲时间                     | t <sub>BUF</sub>     |                                 | 4.7       |      | 1.3  |      | μs  |

注 1. 在开始条件和重新开始条件的情况下, 在此期间之后生成第一个时钟脉冲。

2. t<sub>HD: DAT</sub> 的最大值 (MAX.) 是通常传送时的数值, 在进行应答 (ACK) 时需要等待。

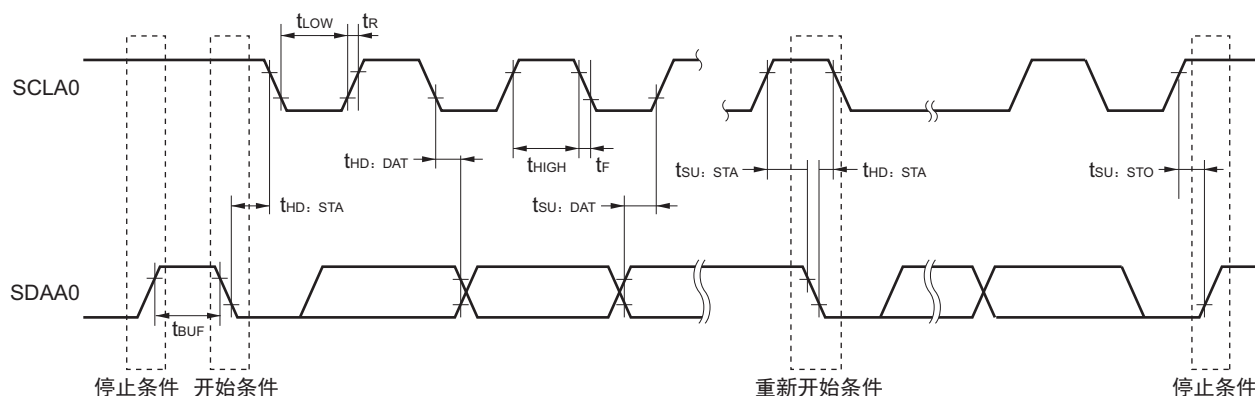
注意 只有 30 引脚产品即使在外围 I/O 重定向寄存器 (PIOR) 的 bit2 (PIOR2) 为 "1" 时, 也能适用上述值。但是, 引脚特性 (I<sub>OH1</sub>、I<sub>OL1</sub>、V<sub>OH1</sub>、V<sub>OL1</sub>) 必须满足重定向目标的值。

备注 各模式的 C<sub>b</sub> (通信线电容) 的 MAX. 值和此时的 R<sub>b</sub> (通信线的上拉电阻值) 的值如下所示:

标准模式: C<sub>b</sub> = 400pF、R<sub>b</sub> = 2.7kΩ

快速模式: C<sub>b</sub> = 320pF、R<sub>b</sub> = 1.1kΩ

IICA 串行传送时序



## 29.6 模拟特性

## 29.6.1 A/D 转换器特性

## A/D 转换器特性的区分

| 基准电压<br>输入通道        | 基准电压 (+) = $AV_{REFP}$<br>基准电压 (-) = $AV_{REFM}$ | 基准电压 (+) = $V_{DD}$<br>基准电压 (-) = $V_{SS}$ | 基准电压 (+) = $V_{BGR}$<br>基准电压 (-) = $AV_{REFM}$ |
|---------------------|--------------------------------------------------|--------------------------------------------|------------------------------------------------|
| ANI0 ~ ANI3         | 参照 29.6.1(1)                                     | 参照 29.6.1(3)                               | 参照 29.6.1(4)                                   |
| ANI16 ~ ANI22       | 参照 29.6.1(2)                                     |                                            |                                                |
| 内部基准电压<br>温度传感器输出电压 | 参照 29.6.1(1)                                     |                                            | —                                              |

(1) 选择基准电压 (+) =  $AV_{REFP}/ANI0$  ( $ADREFP1=0$ 、 $ADREFP0=1$ )、基准电压 (-) =  $AV_{REFM}/ANI1$  ( $ADREFM=1$ ) 时, 转换对象为: ANI2、ANI3、内部基准电压、温度传感器输出电压

( $T_A = -40 \sim +105^\circ\text{C}$ 、 $2.4\text{V} \leq AV_{REFP} \leq V_{DD} \leq 5.5\text{V}$ 、 $V_{SS}=0\text{V}$ 、基准电压 (+) =  $AV_{REFP}$ 、基准电压 (-) =  $AV_{REFM}=0\text{V}$ )

| 项目         | 符号         | 条件                                                        | MIN.                                       | TYP.             | MAX.        | 单位               |
|------------|------------|-----------------------------------------------------------|--------------------------------------------|------------------|-------------|------------------|
| 分辨率        | RES        |                                                           | 8                                          |                  | 10          | bit              |
| 综合误差注 1    | AINL       | 10 位分辨率<br>$AV_{REFP}=V_{DD}$ 注 3                         |                                            | 1.2              | $\pm 3.5$   | LSB              |
| 转换时间       | $t_{CONV}$ | 10 位分辨率<br>转换对象:<br>ANI2、ANI3                             | $3.6\text{V} \leq V_{DD} \leq 5.5\text{V}$ | 2.125            |             | 39 $\mu\text{s}$ |
|            |            |                                                           | $2.7\text{V} \leq V_{DD} \leq 5.5\text{V}$ | 3.1875           |             | 39 $\mu\text{s}$ |
|            |            |                                                           | $2.4\text{V} \leq V_{DD} \leq 5.5\text{V}$ | 17               |             | 39 $\mu\text{s}$ |
|            |            | 10 位分辨率<br>转换对象:<br>内部基准电压、温度传<br>感器输出电压<br>(HS (高速主) 模式) | $3.6\text{V} \leq V_{DD} \leq 5.5\text{V}$ | 2.375            |             | 39 $\mu\text{s}$ |
|            |            |                                                           | $2.7\text{V} \leq V_{DD} \leq 5.5\text{V}$ | 3.5625           |             | 39 $\mu\text{s}$ |
|            |            |                                                           | $2.4\text{V} \leq V_{DD} \leq 5.5\text{V}$ | 17               |             | 39 $\mu\text{s}$ |
| 零刻度误差注 1、2 | $E_{ZS}$   | 10 位分辨率、 $AV_{REFP}=V_{DD}$ 注 3                           |                                            |                  | $\pm 0.25$  | %FSR             |
| 满刻度误差注 1、2 | $E_{FS}$   | 10 位分辨率、 $AV_{REFP}=V_{DD}$ 注 3                           |                                            |                  | $\pm 0.25$  | %FSR             |
| 积分线性误差注 1  | ILE        | 10 位分辨率、 $AV_{REFP}=V_{DD}$ 注 3                           |                                            |                  | $\pm 2.5$   | LSB              |
| 微分线性误差注 1  | DLE        | 10 位分辨率、 $AV_{REFP}=V_{DD}$ 注 3                           |                                            |                  | $\pm 1.5$   | LSB              |
| 模拟输入电压     | $V_{AIN}$  | ANI2、ANI3                                                 | 0                                          |                  | $AV_{REFP}$ | V                |
|            |            | 内部基准电压 (HS (高速主) 模式)                                      |                                            | $V_{BGR}$ 注 4    |             | V                |
|            |            | 温度传感器输出电压 (HS (高速主) 模式)                                   |                                            | $V_{TMPS25}$ 注 4 |             | V                |

注 1. 不包含量化误差 ( $\pm 1/2$  LSB)。

2. 用对满刻度值的比率 (%FSR) 表示。

3. 在  $AV_{REFP} < V_{DD}$  时, MAX. 值如下变化。

综合误差: 在  $AV_{REFP}=V_{DD}$  时的 MAX. 值上加  $\pm 1.0\text{LSB}$

零刻度误差 / 满刻度误差: 在  $AV_{REFP}=V_{DD}$  时的 MAX. 值上加  $\pm 0.05\%\text{FSR}$

积分线性误差 / 微分线性误差: 在  $AV_{REFP}=V_{DD}$  时的 MAX. 值上加  $\pm 0.5\text{LSB}$

4. 请参照“29.6.2 温度传感器 / 内部基准电压特性”。

(2) 选择基准电压 (+) =  $AV_{REFP}/ANI0$  (ADREFP1=0、ADREFP0=1)、基准电压 (-) =  $AV_{REFM}/ANI1$  (ADREFM=1) 时, 转换对象为: ANI16 ~ ANI22

( $T_A = -40 \sim +105^\circ\text{C}$ 、 $2.4\text{V} \leq AV_{REFP} \leq V_{DD} \leq 5.5\text{V}$ 、 $V_{SS} = 0\text{V}$ 、基准电压 (+) =  $AV_{REFP}$ 、基准电压 (-) =  $AV_{REFM} = 0\text{V}$ )

| 项目         | 符号         | 条件                                  | MIN.                                       | TYP.   | MAX.                       | 单位            |
|------------|------------|-------------------------------------|--------------------------------------------|--------|----------------------------|---------------|
| 分辨率        | RES        |                                     | 8                                          |        | 10                         | bit           |
| 综合误差注 1    | AINL       | 10 位分辨率<br>$AV_{REFP} = V_{DD}$ 注 3 |                                            | 1.2    | $\pm 5.0$                  | LSB           |
| 转换时间       | $t_{CONV}$ | 10 位分辨率<br>转换对象:<br>ANI16 ~ ANI22   | $3.6\text{V} \leq V_{DD} \leq 5.5\text{V}$ | 2.125  | 39                         | $\mu\text{s}$ |
|            |            |                                     | $2.7\text{V} \leq V_{DD} \leq 5.5\text{V}$ | 3.1875 | 39                         | $\mu\text{s}$ |
|            |            |                                     | $2.4\text{V} \leq V_{DD} \leq 5.5\text{V}$ | 17     | 39                         | $\mu\text{s}$ |
| 零刻度误差注 1、2 | $E_{ZS}$   | 10 位分辨率、 $AV_{REFP} = V_{DD}$ 注 3   |                                            |        | $\pm 0.35$                 | %FSR          |
| 满刻度误差注 1、2 | $E_{FS}$   | 10 位分辨率、 $AV_{REFP} = V_{DD}$ 注 3   |                                            |        | $\pm 0.35$                 | %FSR          |
| 积分线性误差注 1  | ILE        | 10 位分辨率、 $AV_{REFP} = V_{DD}$ 注 3   |                                            |        | $\pm 3.5$                  | LSB           |
| 微分线性误差注 1  | DLE        | 10 位分辨率、 $AV_{REFP} = V_{DD}$ 注 3   |                                            |        | $\pm 2.0$                  | LSB           |
| 模拟输入电压     | $V_{AIN}$  | ANI16 ~ ANI22                       | 0                                          |        | $AV_{REFP}$<br>并且 $V_{DD}$ | V             |

注 1. 不包含量化误差 ( $\pm 1/2$  LSB)。

2. 用对满刻度值的比率 (%FSR) 表示。

3. 在  $AV_{REFP} < V_{DD}$  时, MAX. 值如下变化。

综合误差: 在  $AV_{REFP} = V_{DD}$  时的 MAX. 值上加  $\pm 4.0\text{LSB}$

零刻度误差 / 满刻度误差: 在  $AV_{REFP} = V_{DD}$  时的 MAX. 值上加  $\pm 0.20\%\text{FSR}$

积分线性误差 / 微分线性误差: 在  $AV_{REFP} = V_{DD}$  时的 MAX. 值上加  $\pm 2.0\text{LSB}$

(3) 选择基准电压 (+) =  $V_{DD}$  (ADREFP1=0、ADREFP0=0)、基准电压 (-) =  $V_{SS}$  (ADREFM=0) 时, 转换对象为: ANI0 ~ ANI3、ANI16 ~ ANI22、内部基准电压、温度传感器输出电压

( $T_A = -40 \sim +105^\circ\text{C}$ 、 $2.4\text{V} \leq V_{DD} \leq 5.5\text{V}$ 、 $V_{SS} = 0\text{V}$ 、基准电压 (+) =  $V_{DD}$ 、基准电压 (-) =  $V_{SS}$ )

| 项目         | 符号                | 条件                                                        |                                            | MIN.                    | TYP. | MAX.       | 单位            |
|------------|-------------------|-----------------------------------------------------------|--------------------------------------------|-------------------------|------|------------|---------------|
| 分辨率        | RES               |                                                           |                                            | 8                       |      | 10         | bit           |
| 综合误差注 1    | AINL              | 10 位分辨率                                                   |                                            |                         | 1.2  | $\pm 7.0$  | LSB           |
| 转换时间       | $t_{\text{CONV}}$ | 10 位分辨率<br>转换对象:<br>ANI0 ~ ANI3、<br>ANI16 ~ ANI22         | $3.6\text{V} \leq V_{DD} \leq 5.5\text{V}$ | 2.125                   |      | 39         | $\mu\text{s}$ |
|            |                   |                                                           | $2.7\text{V} \leq V_{DD} \leq 5.5\text{V}$ | 3.1875                  |      | 39         | $\mu\text{s}$ |
|            |                   |                                                           | $2.4\text{V} \leq V_{DD} \leq 5.5\text{V}$ | 17                      |      | 39         | $\mu\text{s}$ |
|            |                   | 10 位分辨率<br>转换对象:<br>内部基准电压、<br>温度传感器输出电压<br>(HS (高速主) 模式) | $3.6\text{V} \leq V_{DD} \leq 5.5\text{V}$ | 2.375                   |      | 39         | $\mu\text{s}$ |
|            |                   |                                                           | $2.7\text{V} \leq V_{DD} \leq 5.5\text{V}$ | 3.5625                  |      | 39         | $\mu\text{s}$ |
|            |                   |                                                           | $2.4\text{V} \leq V_{DD} \leq 5.5\text{V}$ | 17                      |      | 39         | $\mu\text{s}$ |
| 零刻度误差注 1、2 | $E_{\text{ZS}}$   | 10 位分辨率                                                   |                                            |                         |      | $\pm 0.60$ | %FSR          |
| 满刻度误差注 1、2 | $E_{\text{FS}}$   | 10 位分辨率                                                   |                                            |                         |      | $\pm 0.60$ | %FSR          |
| 积分线性误差注 1  | ILE               | 10 位分辨率                                                   |                                            |                         |      | $\pm 4.0$  | LSB           |
| 微分线性误差注 1  | DLE               | 10 位分辨率                                                   |                                            |                         |      | $\pm 2.0$  | LSB           |
| 模拟输入电压     | $V_{\text{AIN}}$  | ANI0 ~ ANI3、ANI16 ~ ANI22                                 |                                            | 0                       |      | $V_{DD}$   | V             |
|            |                   | 内部基准电压 (HS (高速主) 模式)                                      |                                            | $V_{\text{BGR}}$ 注 3    |      |            | V             |
|            |                   | 温度传感器输出电压 (HS (高速主) 模式)                                   |                                            | $V_{\text{TMPS25}}$ 注 3 |      |            | V             |

注 1. 不包含量化误差 ( $\pm 1/2$  LSB)。

2. 用对满刻度值的比率 (%FSR) 表示。

3. 请参照“29.6.2 温度传感器 / 内部基准电压特性”。

- (4) 选择基准电压 (+) = 内部基准电压 (ADREFP1=1、ADREFP0=0)、基准电压 (-) =  $AV_{REFM}$  (ADREFM=1) 时, 转换对象为: ANI0、ANI2、ANI3、ANI16 ~ ANI22

( $T_A = -40 \sim +105^\circ\text{C}$ 、 $2.4\text{V} \leq V_{DD} \leq 5.5\text{V}$ 、 $V_{SS} = 0\text{V}$ 、基准电压 (+) =  $V_{BGR}$  注 3、基准电压 (-) =  $AV_{REFM}$  注 4 =  $0\text{V}$ 、HS (高速主) 模式)

| 项目         | 符号         | 条件     | MIN. | TYP. | MAX.          | 单位            |
|------------|------------|--------|------|------|---------------|---------------|
| 分辨率        | RES        |        | 8    |      |               | bit           |
| 转换时间       | $t_{CONV}$ | 8 位分辨率 | 17   |      | 39            | $\mu\text{s}$ |
| 零刻度误差注 1、2 | $E_{ZS}$   | 8 位分辨率 |      |      | $\pm 0.60$    | %FSR          |
| 积分线性误差注 1  | ILE        | 8 位分辨率 |      |      | $\pm 2.0$     | LSB           |
| 微分线性误差注 1  | DLE        | 8 位分辨率 |      |      | $\pm 1.0$     | LSB           |
| 模拟输入电压     | $V_{AIN}$  |        | 0    |      | $V_{BGR}$ 注 3 | V             |

注 1. 不包含量化误差 ( $\pm 1/2$  LSB)。

2. 用对满刻度值的比率 (%FSR) 表示。

3. 请参照“29.6.2 温度传感器 / 内部基准电压特性”。

4. 在基准电压 (-) =  $V_{SS}$  时, MAX. 值如下变化。

综合误差: 在基准电压 (-) =  $AV_{REFM}$  时的 MAX. 值上加  $\pm 0.35\%$ FSR

零刻度误差 / 满刻度误差: 在基准电压 (-) =  $AV_{REFM}$  时的 MAX. 值上加  $\pm 0.5$ LSB

积分线性误差 / 微分线性误差: 在基准电压 (-) =  $AV_{REFM}$  时的 MAX. 值上加  $\pm 0.2$ LSB

## 29.6.2 温度传感器 / 内部基准电压特性

( $T_A = -40 \sim +105^\circ\text{C}$ 、 $2.4\text{V} \leq V_{DD} \leq 5.5\text{V}$ 、 $V_{SS} = 0\text{V}$ 、HS (高速主) 模式)

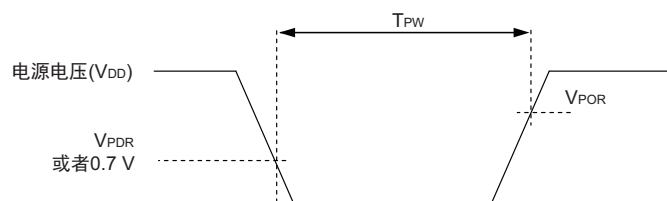
| 项目         | 符号           | 条件                                       | MIN. | TYP. | MAX. | 单位                         |
|------------|--------------|------------------------------------------|------|------|------|----------------------------|
| 温度传感器的输出电压 | $V_{TMPS25}$ | ADS 寄存器 = 80H、 $T_A = +25^\circ\text{C}$ |      | 1.05 |      | V                          |
| 内部基准电压     | $V_{BGR}$    | ADS 寄存器 = 81H                            | 1.38 | 1.45 | 1.50 | V                          |
| 温度系数       | $F_{VTMPS}$  | 取决于温度传感器输出电压的温度。                         |      | -3.6 |      | $\text{mV}/^\circ\text{C}$ |
| 运行稳定等待时间   | $t_{AMP}$    |                                          | 5    |      |      | $\mu\text{s}$              |

## 29.6.3 POR 电路特性

( $T_A = -40 \sim +105^\circ\text{C}$ 、 $V_{SS} = 0\text{V}$ )

| 项目    | 符号        | 条件      | MIN. | TYP. | MAX. | 单位            |
|-------|-----------|---------|------|------|------|---------------|
| 检测电压  | $V_{POR}$ | 电源电压上升时 | 1.45 | 1.51 | 1.57 | V             |
|       | $V_{PDR}$ | 电源电压下降时 | 1.44 | 1.50 | 1.56 | V             |
| 最小脉宽注 | $T_{PW}$  |         | 300  |      |      | $\mu\text{s}$ |

注 这是在  $V_{DD}$  低于  $V_{PDR}$  时 POR 复位所需的时间。另外, 也是在 STOP 模式和通过设定时钟运行状态控制寄存器 (CSC) 的 bit0 (HIOSTOP) 和 bit7 (MSTOP) 停止主系统时钟 ( $f_{MAIN}$ ) 运行时, 从  $V_{DD}$  低于  $0.7\text{V}$  到回升超过  $V_{POR}$  为止 POR 复位所需的时间。





## 29.6.4 LVD 电路特性

复位模式、中断模式的 LVD 检测电压

 $(T_A = -40 \sim +105^{\circ}\text{C}, V_{PDR} \leq V_{DD} \leq 5.5\text{V}, V_{SS} = 0\text{V})$ 

| 项目     | 符号         | 条件      | MIN. | TYP. | MAX. | 单位            |
|--------|------------|---------|------|------|------|---------------|
| 检测电源电压 | $V_{LVD0}$ | 电源电压上升时 | 3.90 | 4.06 | 4.22 | V             |
|        |            | 电源电压下降时 | 3.83 | 3.98 | 4.13 | V             |
|        | $V_{LVD1}$ | 电源电压上升时 | 3.60 | 3.75 | 3.90 | V             |
|        |            | 电源电压下降时 | 3.53 | 3.67 | 3.81 | V             |
|        | $V_{LVD2}$ | 电源电压上升时 | 3.01 | 3.13 | 3.25 | V             |
|        |            | 电源电压下降时 | 2.94 | 3.06 | 3.18 | V             |
|        | $V_{LVD3}$ | 电源电压上升时 | 2.90 | 3.02 | 3.14 | V             |
|        |            | 电源电压下降时 | 2.85 | 2.96 | 3.07 | V             |
|        | $V_{LVD4}$ | 电源电压上升时 | 2.81 | 2.92 | 3.03 | V             |
|        |            | 电源电压下降时 | 2.75 | 2.86 | 2.97 | V             |
|        | $V_{LVD5}$ | 电源电压上升时 | 2.70 | 2.81 | 2.92 | V             |
|        |            | 电源电压下降时 | 2.64 | 2.75 | 2.86 | V             |
|        | $V_{LVD6}$ | 电源电压上升时 | 2.61 | 2.71 | 2.81 | V             |
|        |            | 电源电压下降时 | 2.55 | 2.65 | 2.75 | V             |
|        | $V_{LVD7}$ | 电源电压上升时 | 2.51 | 2.61 | 2.71 | V             |
|        |            | 电源电压下降时 | 2.45 | 2.55 | 2.65 | V             |
| 最小脉宽   | $t_{LW}$   |         | 300  |      |      | $\mu\text{s}$ |
| 检测延迟   |            |         |      |      | 300  | $\mu\text{s}$ |

中断 &amp; 复位模式的 LVD 检测电压

 $(T_A = -40 \sim +105^{\circ}\text{C}, V_{PDR} \leq V_{DD} \leq 5.5\text{V}, V_{SS} = 0\text{V})$ 

| 项目            | 符号                 | 条件                                                                        |          | MIN. | TYP. | MAX. | 单位 |
|---------------|--------------------|---------------------------------------------------------------------------|----------|------|------|------|----|
| 中断 & 复位<br>模式 | V <sub>LVDD0</sub> | V <sub>POC2</sub> 、 V <sub>POC1</sub> 、 V <sub>POC0</sub> =0、 1、 1，下降复位电压 |          | 2.64 | 2.75 | 2.86 | V  |
|               | V <sub>LVDD1</sub> | LVIS1、 LVIS0=1、 0                                                         | 上升复位解除电压 | 2.81 | 2.92 | 3.03 | V  |
|               |                    |                                                                           | 下降中断电压   | 2.75 | 2.86 | 2.97 | V  |
|               | V <sub>LVDD2</sub> | LVIS1、 LVIS0=0、 1                                                         | 上升复位解除电压 | 2.90 | 3.02 | 3.14 | V  |
|               |                    |                                                                           | 下降中断电压   | 2.85 | 2.96 | 3.07 | V  |
|               | V <sub>LVDD3</sub> | LVIS1、 LVIS0=0、 0                                                         | 上升复位解除电压 | 3.90 | 4.06 | 4.22 | V  |
|               |                    |                                                                           | 下降中断电压   | 3.83 | 3.98 | 4.13 | V  |

## 29.6.5 电源电压上升斜率特性

 $(T_A = -40 \sim +105^{\circ}\text{C}, V_{SS} = 0\text{V})$ 

| 项目       | 符号        | 条件 | MIN. | TYP. | MAX. | 单位   |
|----------|-----------|----|------|------|------|------|
| 电源电压上升斜率 | $S_{VDD}$ |    |      |      | 54   | V/ms |

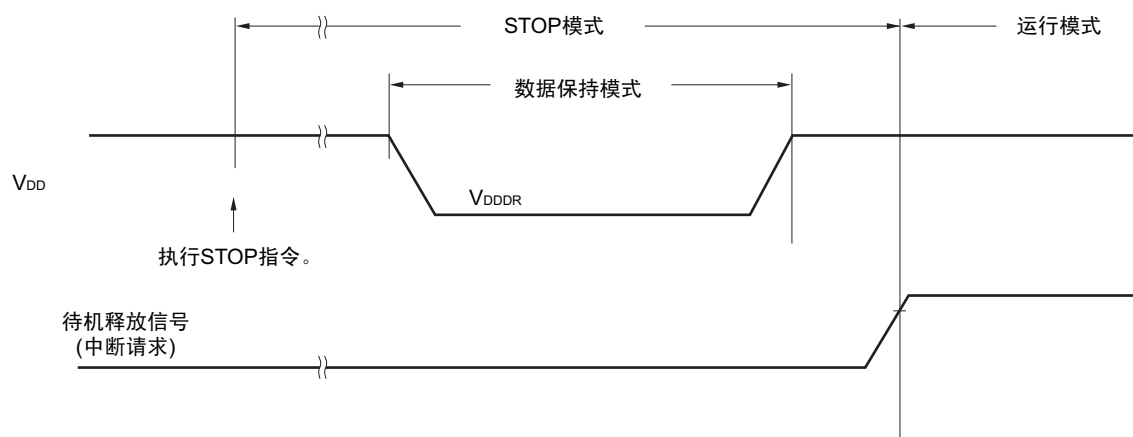
注意 通过 LVD 电路或者外部复位保持内部复位状态, 直到  $V_{DD}$  达到“29.4 AC 特性”所示的工作电压范围内。

## 29.7 STOP 模式中的数据存储器的低电源电压数据保持特性

(T<sub>A</sub>=-40 ~ +105°C、V<sub>SS</sub>=0V)

| 项目       | 符号                | 条件 | MIN.   | TYP. | MAX. | 单位 |
|----------|-------------------|----|--------|------|------|----|
| 数据保持电源电压 | V <sub>DDDR</sub> |    | 1.44 注 |      | 5.5  | V  |

注 取决于POR检测电压。当电压降下时，保持数据，直到发生POR复位为止。但是，当发生POR复位时，不保持数据。



## 29.8 闪存编程特性

(T<sub>A</sub>=-40 ~ +105°C、2.4V ≤ V<sub>DD</sub> ≤ 5.5V、V<sub>SS</sub>=0V)

| 项目               | 符号                | 条件        |                      | MIN.   | TYP.    | MAX. | 单位  |
|------------------|-------------------|-----------|----------------------|--------|---------|------|-----|
| 系统时钟频率           | f <sub>CLK</sub>  |           |                      | 1      |         | 24   | MHz |
| 代码闪存的改写次数注 1、2、3 | C <sub>erwr</sub> | 保持年数：20 年 | T <sub>A</sub> =85°C | 1000   |         |      | 次   |
| 数据闪存的改写次数注 1、2、3 |                   | 保持年数：1 年  | T <sub>A</sub> =25°C |        | 1000000 |      |     |
|                  |                   | 保持年数：5 年  | T <sub>A</sub> =85°C | 100000 |         |      |     |
|                  |                   | 保持年数：20 年 | T <sub>A</sub> =85°C | 10000  |         |      |     |

注 1. 1 次改写是指 1 次擦除 + 擦除后的 1 次编程。保持年数是指从 1 次改写到下次改写为止的期间。

2. 这是使用闪存编程器和本公司提供的库程序的情况。

3. 此特性表示闪存的特性，是本公司的可靠性试验的结果。

## 29.9 专用闪存编程器通信 (UART)

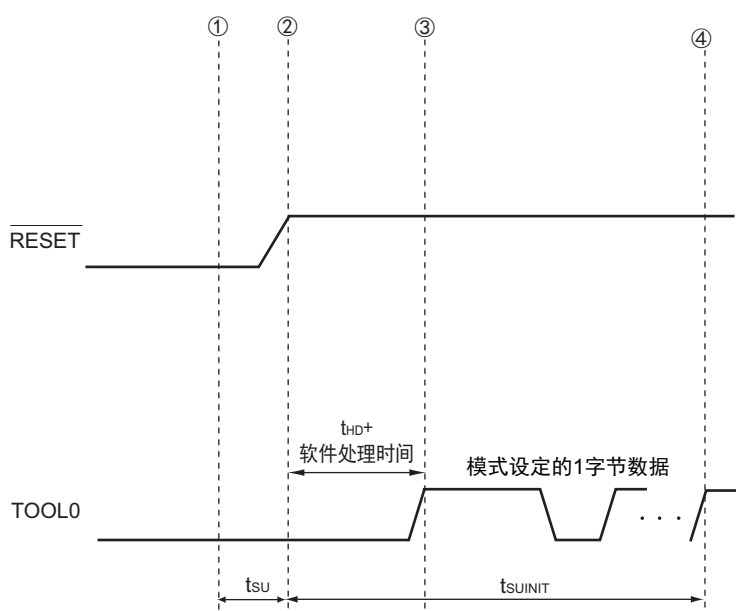
(T<sub>A</sub>=-40 ~ +105°C、2.4V ≤ V<sub>DD</sub> ≤ 5.5V、V<sub>SS</sub>=0V)

| 项目   | 符号 | 条件    | MIN.   | TYP. | MAX.    | 单位  |
|------|----|-------|--------|------|---------|-----|
| 传送速率 |    | 串行编程时 | 115200 |      | 1000000 | bps |

## 29.10 闪存编程模式的转移时序

(  $T_A = -40 \sim +105^{\circ}\text{C}$ 、 $2.4\text{V} \leq V_{DD} \leq 5.5\text{V}$ 、 $V_{SS} = 0\text{V}$  )

| 项目                                        | 符号                  | 条件                          | MIN. | TYP. | MAX. | 单位            |
|-------------------------------------------|---------------------|-----------------------------|------|------|------|---------------|
| 从解除外部复位到结束通信的初始设定为止的时间                    | $t_{\text{SUINIT}}$ | 在解除外部复位前, 解除 POR 和 LVD 的复位。 |      |      | 100  | ms            |
| 从将 TOOL0 引脚置为低电平到解除外部复位为止的时间              | $t_{\text{SU}}$     | 在解除外部复位前, 解除 POR 和 LVD 的复位。 | 10   |      |      | $\mu\text{s}$ |
| 在解除外部复位后保持 TOOL0 引脚低电平的时间<br>(闪存固件处理时间除外) | $t_{\text{HD}}$     | 在解除外部复位前, 解除 POR 和 LVD 的复位。 | 1    |      |      | ms            |



- ① 给 TOOL0 引脚输入低电平。
- ② 解除外部复位 (在此之前需要解除 POR 和 LVD 的复位)。
- ③ 解除 TOOL0 引脚的低电平。
- ④ 通过 UART 接收, 完成波特率的设定。

备注  $t_{\text{SUINIT}}$ : 在此区间, 必须在解除复位后的 100ms 之内完成通信的初始设定。

$t_{\text{SU}}$ : 这是从将 TOOL0 引脚置为低电平到解除外部复位为止的时间。

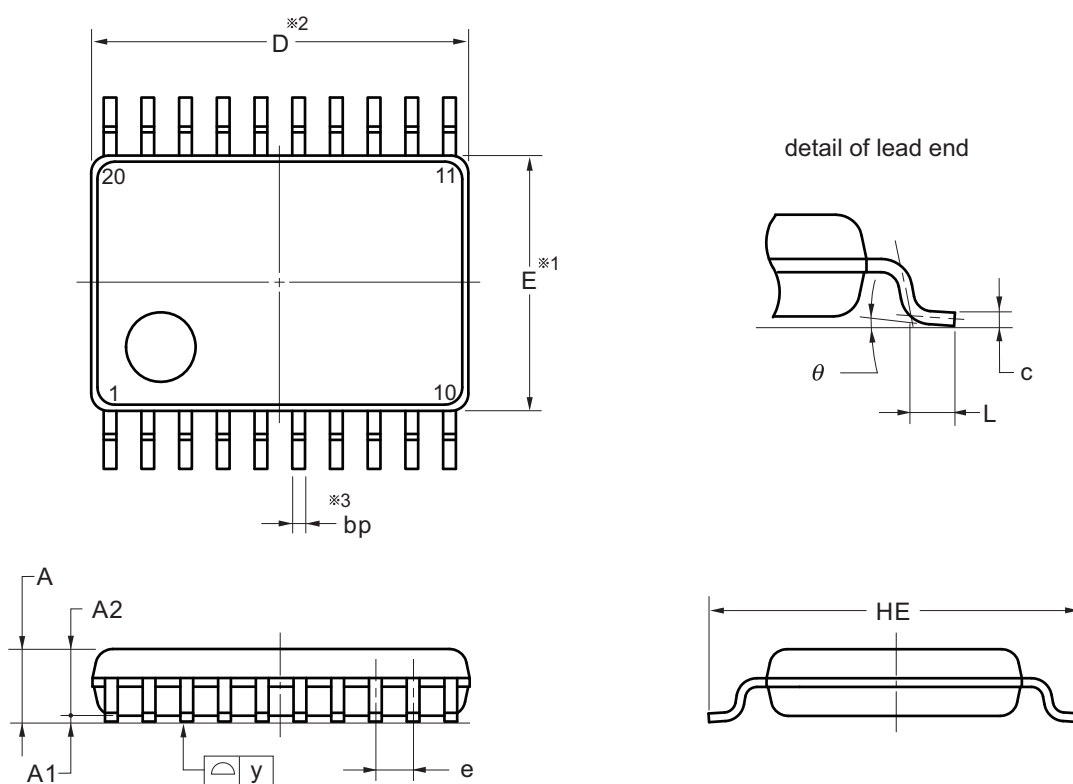
$t_{\text{HD}}$ : 这是在解除外部复位后保持 TOOL0 引脚为低电平的时间 (闪存固件处理时间除外)。

## 第 30 章 封装尺寸图

## 30.1 20 引脚产品

R5F1026AASP、R5F10269ASP、R5F10268ASP、R5F10267ASP、R5F10266ASP  
 R5F1036AASP、R5F10369ASP、R5F10368ASP、R5F10367ASP、R5F10366ASP  
 R5F1026ADSP、R5F10269DSP、R5F10268DSP、R5F10267DSP、R5F10266DSP  
 R5F1036ADSP、R5F10369DSP、R5F10368DSP、R5F10367DSP、R5F10366DSP

| JEITA Package Code     | RENESAS Code | Previous Code  | MASS (TYP.) [g] |
|------------------------|--------------|----------------|-----------------|
| P-LSSOP20-4.4x6.5-0.65 | PLSP0020JB-A | P20MA-65-NAA-1 | 0.1             |



## NOTE

1. Dimensions "※1" and "※2" do not include mold flash.
2. Dimension "※3" does not include trim offset.

| ITEM | DIMENSIONS                             |
|------|----------------------------------------|
| D    | 6.50±0.10                              |
| E    | 4.40±0.10                              |
| HE   | 6.40±0.20                              |
| A    | 1.45 MAX.                              |
| A1   | 0.10±0.10                              |
| A2   | 1.15                                   |
| e    | 0.65±0.12                              |
| bp   | 0.22 <sup>+0.10</sup> <sub>-0.05</sub> |
| c    | 0.15 <sup>+0.05</sup> <sub>-0.02</sub> |
| L    | 0.50±0.20                              |
| y    | 0.10                                   |
| θ    | 0° to 10°                              |

## 30.2 24 引脚产品

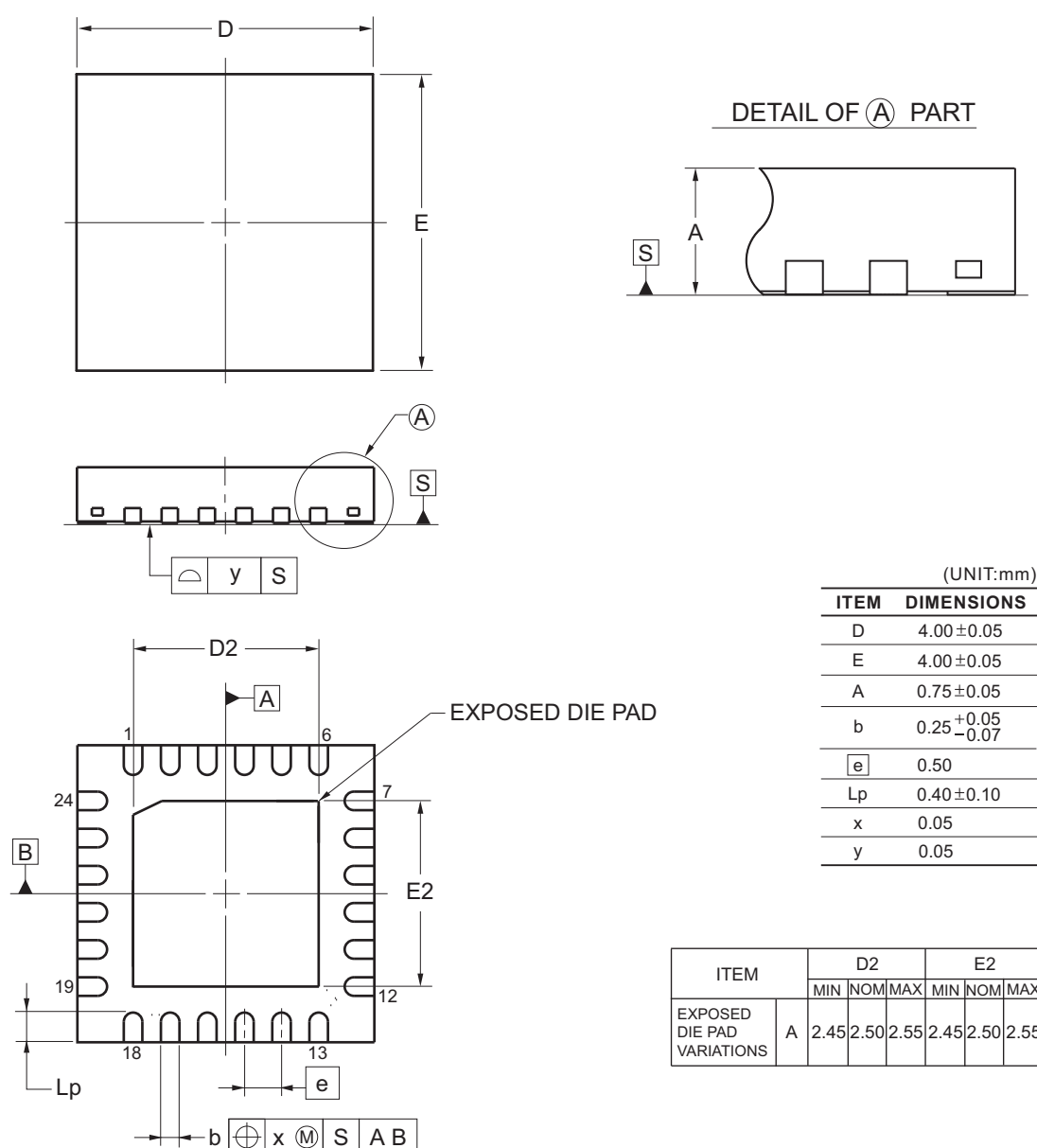
R5F1027AANA、R5F10279ANA、R5F10278ANA、R5F10277ANA

R5F1037AANA、R5F10379ANA、R5F10378ANA、R5F10377ANA

R5F1027ADNA、R5F10279DNA、R5F10278DNA、R5F10277DNA

R5F1037ADNA、R5F10379DNA、R5F10378DNA、R5F10377DNA

| JEITA Package Code | RENESAS Code | Previous Code  | MASS (TYP.) [g] |
|--------------------|--------------|----------------|-----------------|
| P-HWQFN24-4x4-0.50 | PWQN0024KE-A | P24K8-50-CAB-1 | 0.04            |



© 2012 Renesas Electronics Corporation. All rights reserved.

## 30.3 30 引脚产品

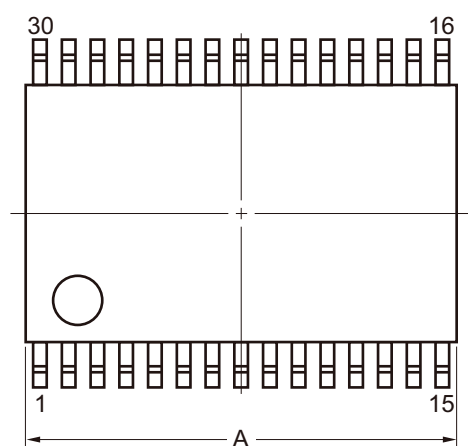
R5F102AAASP、R5F102A9ASP、R5F102A8ASP、R5F102A7ASP

R5F103AAASP、R5F103A9ASP、R5F103A8ASP、R5F103A7ASP

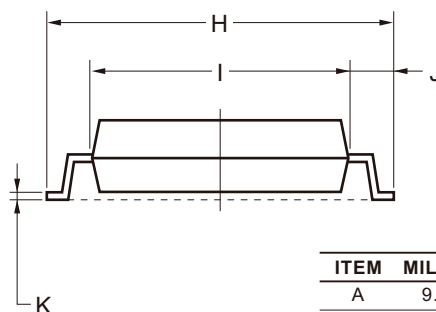
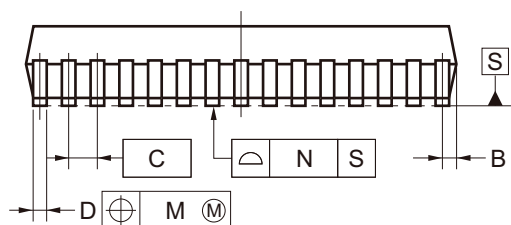
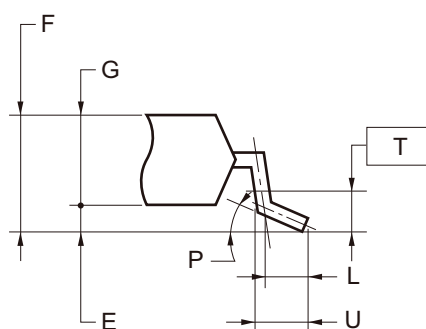
R5F102AADSP、R5F102A9DSP、R5F102A8DSP、R5F102A7DSP

R5F103AADSP、R5F103A9DSP、R5F103A8DSP、R5F103A7DSP

| JEITA Package Code  | RENESAS Code | Previous Code  | MASS (TYP.) [g] |
|---------------------|--------------|----------------|-----------------|
| P-LSSOP30-0300-0.65 | PLSP0030JB-B | S30MC-65-5A4-3 | 0.18            |



detail of lead end

**NOTE**

Each lead centerline is located within 0.13 mm of its true position (T.P.) at maximum material condition.

| ITEM | MILLIMETERS                            |
|------|----------------------------------------|
| A    | 9.85±0.15                              |
| B    | 0.45 MAX.                              |
| C    | 0.65 (T.P.)                            |
| D    | 0.24 <sup>+0.08</sup> <sub>-0.07</sub> |
| E    | 0.1±0.05                               |
| F    | 1.3±0.1                                |
| G    | 1.2                                    |
| H    | 8.1±0.2                                |
| I    | 6.1±0.2                                |
| J    | 1.0±0.2                                |
| K    | 0.17±0.03                              |
| L    | 0.5                                    |
| M    | 0.13                                   |
| N    | 0.10                                   |
| P    | 3° <sup>+5°</sup> <sub>-3°</sub>       |
| T    | 0.25                                   |
| U    | 0.6±0.15                               |

## 附录 A 修订记录

| Rev. | 发行日        | 修订内容  |                                   |
|------|------------|-------|-----------------------------------|
|      |            | 页     | 修订处                               |
| 1.00 | 2012.09.20 | —     | 初版发行                              |
| 2.00 | 2014.01.20 | 全文    | 删除 SCK（串行时钟）的上划线，更改各控制寄存器说明的标题格式。 |
|      |            | 1、2   | 追加 1.1。                           |
|      |            | 3～5   | 替换 1.2。                           |
|      |            | 6～8   | 替换 1.3。                           |
|      |            | 9～11  | 更改 1.4                            |
|      |            | 12    | 替换 1.5。                           |
|      |            | 13～15 | 替换 1.6。                           |
|      |            | 16、17 | 更改 1.7。                           |
|      |            | 18～23 | 替换 2.1。                           |
|      |            | 24    | 更改 2.2.1 的注和备注。                   |
|      |            | 25    | 更改 2.2.2，追加注意和备注。                 |
|      |            | 26    | 替换 2.3。                           |
|      |            | 27～36 | 追加 2.4。                           |
|      |            | 37～44 | 更改图 3-1～图 3-6 的标题，注和注意。           |
|      |            | 46    | 更改表 3-3 的注。                       |
|      |            | 47    | 更改表 3-4 的注。                       |
|      |            | 50    | 更改图 3-7 的注意。                      |
|      |            | 51    | 更改表 3-5 的注意。                      |
|      |            | 52    | 更改图 3-8 和注，删除注意以及图 3-9～图 3-12。    |
|      |            | 54    | 更改图 3-11 的注意 4，追加注意 3，删除图 3-17。   |
|      |            | 55    | 更改 3.2.2。                         |
|      |            | 56    | 更改 3.2.3 说明，追加图 3-14。             |
|      |            | 58～61 | 更改表 3-6 的注。                       |
|      |            | 63    | 更改表 3-7 的注                        |
|      |            | 71    | 更改 3.4.3。                         |
|      |            | 74    | 更改图 3-26、图 3-27。                  |
|      |            | 75    | 更改图 3-28。                         |
|      |            | 76～78 | 替换图 3-29～图 3-34。                  |
|      |            | 79    | 替换图 3-35、图 3-36。                  |
|      |            | 80～83 | 追加图 3-37～图 3-42。                  |
|      |            | 84    | 更改表 4-1 的“端口”结构。                  |
|      |            | 85～88 | 替换 4.2.1 和 4.2.2。                 |
|      |            | 90    | 删除表 4-5 下的“各寄存器的格式如下所示”。          |
|      |            | 91    | 在图 4-1 下追加注意。                     |
|      |            | 93    | 在图 4-2 下追加注意。                     |
|      |            | 94    | 更改 4.3.3 说明。                      |
|      |            | 95    | 在图 4-3 中追加注和注意。                   |
|      |            | 96    | 在图 4-4 下追加注意。                     |
|      |            | 97    | 更改 4.3.5 说明，在图 4-5 下追加注意。         |
|      |            | 98    | 在图 4-6 下追加注意 3。                   |
|      |            | 99    | 在图 4-7 下追加注意 3，更改 4.3.8 说明。       |
|      |            | 100   | 在图 4-8 中追加注 3 和备注。                |

| Rev. | 发行日        | 修订内容      |                                                        |
|------|------------|-----------|--------------------------------------------------------|
|      |            | 页         | 修订处                                                    |
| 2.00 | 2014.01.20 | 102、 103  | 更改 4.4.4。                                              |
|      |            | 104 ~ 114 | 替换 4.5。                                                |
|      |            | 115       | 替换 4.6.2。                                              |
|      |            | 116       | 更改 5.1(1) 的②。                                          |
|      |            | 118       | 替换图 5-1。                                               |
|      |            | 119       | 在 5.3 说明中追加注意，更改图 5-2 的注意。                             |
|      |            | 120       | 更改图 5-3 的注意。                                           |
|      |            | 122       | 更改图 5-5 中部分“振荡稳定时间状态”值。                                |
|      |            | 123       | 更改 5.3.5 说明，以及图 5-6 中部分“振荡稳定时间的选择”值，删除注意 1。            |
|      |            | 124       | 在图 5-7 下追加注和注意。                                        |
|      |            | 126       | 追加 5.3.7。                                              |
|      |            | 127       | 更改 5.3.8。                                              |
|      |            | 128       | 在图 5-10 中追加“不定值”，更改注，追加注意。                             |
|      |            | 132       | 更改 5.4.2 和 5.4.3。                                      |
|      |            | 133       | 替换图 5-13，更改图 5-13 下的说明以及注 3。                           |
|      |            | 134       | 更改 5.6.1。                                              |
|      |            | 135       | 将 5.6.2 ①图中的“AMPH1”更改为“AMPH0/1”，将②、④中的“102.4”更改为“102”。 |
|      |            | 136       | 更改图 5-14。                                              |
|      |            | 138       | 更改表 5-3(2/3) 的 (4)。                                    |
|      |            | 141、 142  | 追加 5.7。                                                |
|      |            | 143       | 在第 6 章下追加“定时器阵列单元的通道个数因产品而不同”、表以及注意。                   |
|      |            | 145       | 在 6.1.1(4) 中追加注。                                       |
|      |            | 147       | 更改 6.1.2 说明和 (1) 图。                                    |
|      |            | 149       | 在表 6-1 中追加注。                                           |
|      |            | 150       | 更改表 6-2。                                               |
|      |            | 151 ~ 155 | 替换图 6-1 ~ 图 6-3。                                       |
|      |            | 159       | 更改 6.3 中的“端口模式控制寄存器”、“端口模式寄存器”和“端口寄存器”，追加注意。           |
|      |            | 160       | 在图 6-7 中追加注，更改注意。                                      |
|      |            | 161、 162  | 更改 6.3.2 说明和图 6-8 中的部分值。                               |
|      |            | 173       | 将图 6-15 中的“TOmn”更改为“TO0n”。                             |
|      |            | 174       | 更改 6.3.10 说明。                                          |
|      |            | 177       | 更改 6.3.13 说明，追加注和备注。                                   |
|      |            | 178       | 更改 6.3.14。                                             |
|      |            | 179       | 更改 6.4.1 基本规则下的说明。                                     |
|      |            | 183       | 更改图 6-20 的标题和备注 3。                                     |
|      |            | 187       | 更改图 6-24。                                              |
|      |            | 189       | 更改图 6-26。                                              |
|      |            | 196       | 在图 6-34 下追加注意。                                         |
|      |            | 197       | 更改图 6-35。                                              |
|      |            | 198、 199  | 追加 6.7。                                                |
|      |            | 201       | 更改图 6-39。                                              |
|      |            | 202       | 更改图 6-40(a)。                                           |
|      |            | 203       | 更改图 6-41。                                              |



| Rev. | 发行日        | 修订内容    |                                              |
|------|------------|---------|----------------------------------------------|
|      |            | 页       | 修订处                                          |
| 2.00 | 2014.01.20 | 205     | 更改图 6-43。                                    |
|      |            | 206     | 更改图 6-44(a)。                                 |
|      |            | 207     | 更改图 6-45。                                    |
|      |            | 209     | 更改图 6-47。                                    |
|      |            | 210     | 更改图 6-48(a)。                                 |
|      |            | 211     | 更改图 6-49。                                    |
|      |            | 213     | 更改图 6-51。                                    |
|      |            | 215     | 更改图 6-53。                                    |
|      |            | 217     | 更改图 6-55。                                    |
|      |            | 219     | 更改图 6-57。                                    |
|      |            | 222     | 更改图 6-60(a)。                                 |
|      |            | 223     | 更改图 6-61。                                    |
|      |            | 227     | 更改图 6-64(a)，追加注。                             |
|      |            | 229、230 | 更改图 6-66。                                    |
|      |            | 234     | 更改图 6-69(a) 和注。                              |
|      |            | 235     | 更改图 6-70(a) 和注。                              |
|      |            | 241     | 更改图 6-74(a)，追加注。                             |
|      |            | 245     | 替换 6.10。                                     |
|      |            | 246     | 更改图 7-1。                                     |
|      |            | 247     | 更改图 7-2 的注意 1。                               |
|      |            | 248     | 更改图 7.3.2 的第一段说明。                            |
|      |            | 251     | 追加 7.4.2。                                    |
|      |            | 252     | 追加第 8 章说明和注意，更改 8.1 说明，替换图 8-1。              |
|      |            | 253     | 在 8.3 中追加“端口寄存器 1、3 (P1、P3)”。                |
|      |            | 254     | 在图 8-2 中追加注 1，替换 8.3.2。                      |
|      |            | 255     | 更改 8.4.1 说明，删除图 8-3 下的注意，追加 8.5。             |
|      |            | 256     | 在 9.1 中追加“看门狗定时器以低速内部振荡器时钟 ( $f_{IL}$ ) 运行”。 |
|      |            | 257     | 更改表 9-1 和图 9-1，追加备注。                         |
|      |            | 259     | 更改 9.4.1 的注意 4。                              |
|      |            | 263     | 追加第 10 章说明，更改 10.1。                          |
|      |            | 264     | 替换图 10-1。                                    |
|      |            | 268     | 在图 10-2 中追加注，更改注意。                           |
|      |            | 269     | 将图 10-3 中的“等待稳定状态”更改为“A/D 电源稳定等待时间”。         |
|      |            | 271     | 更改图 10-4 下的注意 4，追加备注。                        |
|      |            | 272     | 更改表 10-3(1/4)、注和注意。                          |
|      |            | 273     | 更改表 10-3(2/4)、注和注意。                          |
|      |            | 274     | 更改表 10-3(3/4)、注和注意。                          |
|      |            | 275     | 更改表 10-3(4/4)、注和注意。                          |
|      |            | 277     | 更改图 10-6 的注意 2，追加备注 2。                       |
|      |            | 278     | 更改图 10-7(1/2) 和注意，追加注。                       |
|      |            | 279     | 更改图 10-7(2/2)、图 10-8。                        |
|      |            | 280     | 删除图 10-9 的注意 1。                              |
|      |            | 281、282 | 更改图 10-11 和注意。                               |
|      |            | 283     | 在图 10-13 下追加注意 2 和注意 3，替换 10.3.11。           |
|      |            | 284     | 更改 10.3.10 说明和图 10-14，删除注意。                  |
|      |            | 286     | 更改图 10-15 下的说明。                              |
|      |            | 290     | 更改图 10-19。                                   |

| Rev. | 发行日        | 修订内容    |                                                          |
|------|------------|---------|----------------------------------------------------------|
|      |            | 页       | 修订处                                                      |
| 2.00 | 2014.01.20 | 291     | 更改图 10-20。                                               |
|      |            | 294     | 更改图 10-23。                                               |
|      |            | 295     | 更改图 10-24。                                               |
|      |            | 298     | 更改图 10-27。                                               |
|      |            | 299     | 更改图 10-28。                                               |
|      |            | 300     | 更改图 10-29。                                               |
|      |            | 301     | 更改图 10-30。                                               |
|      |            | 302     | 更改图 10-31。                                               |
|      |            | 303     | 更改图 10-32。                                               |
|      |            | 304     | 更改图 10-33，追加备注。                                          |
|      |            | 308     | 追加图 10-38 和注。                                            |
|      |            | 313     | 更改 10.10(6)。                                             |
|      |            | 317     | 更改 11.1.1 中的“最大传送速率”说明和注。                                |
|      |            | 318     | 在 11.1.2 中追加注，更改 11.1.3 的注和备注。                           |
|      |            | 319     | 更改表 11-1 中的“串行数据输出”结构。                                   |
|      |            | 320     | 替换图 11-1。                                                |
|      |            | 321     | 替换图 11-2。                                                |
|      |            | 322     | 替换图 11-3。                                                |
|      |            | 323     | 更改 11.2.1 说明和 11.2.2 说明和注。                               |
|      |            | 326     | 更改图 11-6 的注和注意。                                          |
|      |            | 327     | 更改图 11-7 的“运行时钟（CKmk）的选择”中的部分值。                          |
|      |            | 328、329 | 更改图 11-8 下的注意。                                           |
|      |            | 330     | 更改图 11-9(1/2) 下的注意。                                      |
|      |            | 331     | 更改图 11-9(2/2) 中“UART 模式中的停止位的设定”说明和注意。                   |
|      |            | 332     | 更改 11.3.5。                                               |
|      |            | 333     | 更改图 11-11 下的注意。                                          |
|      |            | 334     | 更改图 11-12(1/2) 下的注意。                                     |
|      |            | 335     | 在图 11-12(2/2) 下追加注意。                                     |
|      |            | 336     | 更改图 11-13 下的注意。                                          |
|      |            | 337     | 更改图 11-14 下的注意。                                          |
|      |            | 338     | 在图 11-15 中追加注意。                                          |
|      |            | 339     | 更改图 11-16 下的注意。                                          |
|      |            | 340     | 更改 11.3.12 说明和图 11-17 下的注意。                              |
|      |            | 341     | 更改图 11-18 下的注意，追加“在进行 UART 发送时，发送数据的电平取反例子如图 11-19 所示。”。 |
|      |            | 342     | 追加图 11-19。                                               |
|      |            | 343     | 更改 11.3.14 的注意和图 11-20，删除图 11-20 下的注意，追加图 11-21。         |
|      |            | 344     | 更改 11.3.15 说明，在图 11-22 中追加注，更改注意。                        |
|      |            | 345     | 替换 11.3.16。                                              |
|      |            | 346     | 更改图 11-23 下的注意 2。                                        |
|      |            | 348     | 更改 11.5 中“最大传送速率”说明和注。                                   |
|      |            | 349     | 更改 11.5.1 说明，表中“传送速率”说明和备注。                              |
|      |            | 352     | 将图 11-28 中的“主设备”更改为“从属设备”。                               |
|      |            | 353     | 更改图 11-29。                                               |
|      |            | 355     | 更改图 11-31。                                               |
|      |            | 356     | 更改图 11-32。                                               |

| Rev. | 发行日        | 修订内容    |                                 |
|------|------------|---------|---------------------------------|
|      |            | 页       | 修订处                             |
| 2.00 | 2014.01.20 | 357     | 更改 11.5.2 说明, 表中“传送速率”说明和备注。    |
|      |            | 360     | 将图 11-36 中的“主设备”更改为“从属设备”。      |
|      |            | 361     | 更改图 11-37。                      |
|      |            | 363     | 更改图 11-39。                      |
|      |            | 364     | 更改图 11-40。                      |
|      |            | 365     | 更改 11.5.3 说明, 表中“传送速率”说明和备注。    |
|      |            | 367     | 更改图 11-43。                      |
|      |            | 369     | 更改图 11-45。                      |
|      |            | 370     | 更改图 11-46。                      |
|      |            | 371     | 更改图 11-47。                      |
|      |            | 372     | 更改图 11-48。                      |
|      |            | 373     | 更改 11.5.4 说明, 注和备注。             |
|      |            | 375     | 更改图 11-51。                      |
|      |            | 376     | 更改图 11-52。                      |
|      |            | 377     | 更改图 11-53。                      |
|      |            | 378     | 更改图 11-54。                      |
|      |            | 379     | 更改图 11-55。                      |
|      |            | 380     | 更改图 11-56。                      |
|      |            | 381     | 更改 11.5.5 说明和注。                 |
|      |            | 383     | 更改图 11-58, 删除注意, 更改图 11-59。     |
|      |            | 385     | 更改图 11-61。                      |
|      |            | 386     | 更改图 11-62。                      |
|      |            | 387     | 更改 11.5.6 说明和注。                 |
|      |            | 389     | 更改图 11-65。                      |
|      |            | 391     | 更改图 11-67。                      |
|      |            | 392     | 更改图 11-68。                      |
|      |            | 393     | 更改图 11-69。                      |
|      |            | 394     | 更改图 11-70。                      |
|      |            | 395     | 更改 11.5.7。                      |
|      |            | 396     | 更改图 11-72。                      |
|      |            | 397     | 更改图 11-73、注和注意。                 |
|      |            | 398     | 更改图 11-74。                      |
|      |            | 402     | 更改 11.6 中的注, 追加注 2 下说明。         |
|      |            | 403     | 更改 11.6.1 说明和注。                 |
|      |            | 405     | 更改图 11-76(2) 的注 2。              |
|      |            | 406     | 更改图 11-77、图 11-78。              |
|      |            | 407     | 更改图 11-79。                      |
|      |            | 408     | 更改图 11-80、图 11-81。              |
|      |            | 409     | 更改图 11-82。                      |
|      |            | 410     | 更改图 11-83。                      |
|      |            | 411     | 更改 11.6.2 说明, 表中“停止位”说明, 追加注 1。 |
|      |            | 414     | 更改图 11-86。                      |
|      |            | 416     | 更改图 11-88。                      |
|      |            | 417     | 更改图 11-89。                      |
|      |            | 418、419 | 更改 11.6.3 说明和注意, 追加表 11-3、注和备注。 |
|      |            | 420     | 追加 11.6.3(1) 说明, 更改图 11-90。     |
|      |            | 421     | 更改 11.6.3(2) 说明和图 11-91。        |

| Rev. | 发行日        | 修订内容 |                                         |
|------|------------|------|-----------------------------------------|
|      |            | 页    | 修订处                                     |
| 2.00 | 2014.01.20 | 422  | 更改图 11-92。                              |
|      |            | 423  | 更改 11.6.3(3) 说明和图 11-93。                |
|      |            | 424  | 更改图 11-94。                              |
|      |            | 430  | 在 11.7 的“错误检测标志”中追加“溢出错误”。              |
|      |            | 431  | 更改 11.7.1 表的注。                          |
|      |            | 436  | 更改 11.7.2 表的注。                          |
|      |            | 439  | 更改 11.7.3 表的注。                          |
|      |            | 443  | 更改图 11-109。                             |
|      |            | 446  | 更改图 11-110，追加图 11-111。                  |
|      |            | 448  | 替换图 12-1。                               |
|      |            | 453  | 更改图 12-5 的注和注意。                         |
|      |            | 456  | 在图 12-6(3) 中追加注 2。                      |
|      |            | 457  | 在图 12-6(4) 中追加注。                        |
|      |            | 463  | 更改图 12-9(2/2) 中“DFC0”和“PRS0”说明，更改注意。    |
|      |            | 464  | 更改 12.3.6 和 12.3.7 的说明。                 |
|      |            | 467  | 更改 12.4.2。                              |
|      |            | 480  | 更改图 12-22“等待”说明。                        |
|      |            | 481  | 更改图 12-23“等待”说明。                        |
|      |            | 482  | 更改图 12-24“等待”说明。                        |
|      |            | 483  | 更改 12.5.14(1) 中的“等待时间的计算式”。             |
|      |            | 485  | 更改图 12-27 的注 1 和 12.5.14(2) 的最后一段。      |
|      |            | 486  | 更改 12.5.15(3) 的④。                       |
|      |            | 488  | 更改图 12-28。                              |
|      |            | 490  | 更改图 12-29(2/3)。                         |
|      |            | 491  | 更改图 12-29(3/3)。                         |
|      |            | 493  | 更改图 12-30。                              |
|      |            | 531  | 替换图 13-1，追加备注。                          |
|      |            | 532  | 更改表 13-2。                               |
|      |            | 533  | 更改表 13-3。                               |
|      |            | 534  | 更改表 13-4。                               |
|      |            | 536  | 更改 13.3.1 说明。                           |
|      |            | 537  | 在图 13-5 中追加注 1。                         |
|      |            | 538  | 更改 13.4.1 的⑦。                           |
|      |            | 539  | 更改 13.4.2 的⑦。                           |
|      |            | 540  | 更改 13.4.3 的(11)。                        |
|      |            | 541  | 更改 13.4.4 的(14)。                        |
|      |            | 542  | 更改图 13-9。                               |
|      |            | 544  | 将 14.1 中的“模拟数据的批量传送”更改为“A/D 转换结果的连续读取”。 |
|      |            | 553  | 更改 14.5.1 说明。                           |
|      |            | 554  | 将图 14-7 中的“启动 DMA”更改为“启动 DMA0”。         |
|      |            | 556  | 更改图 14-9。                               |
|      |            | 561  | 更改 14.6(4) 和 (6)。                       |
|      |            | 583  | 更改图 15-11、图 15-12。                      |
|      |            | 587  | 更改 15.4.4 中的指令。                         |
|      |            | 588  | 追加第 16 章下说明，更改 16.1 和表 16-2。            |
|      |            | 589  | 替换图 18-1。                               |

| Rev. | 发行日        | 修订内容      |                                                       |
|------|------------|-----------|-------------------------------------------------------|
|      |            | 页         | 修订处                                                   |
| 2.00 | 2014.01.20 | 590       | 更改 16.3 说明和图 16-2。                                    |
|      |            | 591       | 更改图 16-3 下的注意 1 和注意 2。                                |
|      |            | 592       | 更改 16.3.3 说明第二段、图 16-4 下的注意和 16.3.4。                  |
|      |            | 593 ~ 596 | 追加 16.4。                                              |
|      |            | 598       | 替换 17.1.2 为 17.2，在 17.3.1(1) 中追加注意。                   |
|      |            | 601       | 更改图 17-2、注以及 17.3.2(1) 的注意。                           |
|      |            | 603       | 更改图 17-3(1/2)、注和备注。                                   |
|      |            | 604       | 更改图 17-3(2/2)、注和备注。                                   |
|      |            | 605       | 更改图 17-5 和注。                                          |
|      |            | 606       | 更改 17.3.3(1)，追加备注。                                    |
|      |            | 608       | 追加 17.3.3(2)、(3)。                                     |
|      |            | 611、612   | 更改 18.1。                                              |
|      |            | 613       | 更改表 18-1 的注。                                          |
|      |            | 614       | 替换表 18-2。                                             |
|      |            | 615       | 更改图 18-4 的注意。                                         |
|      |            | 616、617   | 追加表 18-3 下说明和图 18-5。                                  |
|      |            | 618       | 更改 19.1。                                              |
|      |            | 620 ~ 622 | 替换图 19-2(1/3)、19-2(2/3)，追加 19-2(3/3)。                 |
|      |            | 623       | 更改 20.1。                                              |
|      |            | 624       | 更改图 20-1。                                             |
|      |            | 625       | 更改图 20-2。                                             |
|      |            | 626       | 更改图 20-3 的注 2 和注意。                                    |
|      |            | 627、628   | 更改图 20-4。                                             |
|      |            | 629       | 更改 20.4.1。                                            |
|      |            | 630       | 替换图 20-5。                                             |
|      |            | 631、632   | 更改 20.4.2。                                            |
|      |            | 633 ~ 637 | 更改 20.4.3。                                            |
|      |            | 639、640   | 替换 20.5。                                              |
|      |            | 641       | 更改 21.1(6)、(7) 和备注。                                   |
|      |            | 645       | 更改图 21-4 的注和备注。                                       |
|      |            | 646       | 追加图 21-5 和注。                                          |
|      |            | 649       | 更改 21.3.6 说明。                                         |
|      |            | 650       | 更改图 21-10 和 21.3.6.1 说明。                              |
|      |            | 651       | 追加 21.3.7 说明和备注。                                      |
|      |            | 653、654   | 更改图 21-14、注和注意。                                       |
|      |            | 656       | 更改 23.1 说明，追加注意，更改 23.1.1(1) 和 (3)，在 23.1.1(2) 中追加注意。 |
|      |            | 659、660   | 更改图 23-2、注、注意和备注。                                     |
|      |            | 661       | 更改图 23-3。                                             |
|      |            | 662       | 更改 23.4。                                              |
|      |            | 665       | 更改表 24-1。                                             |
|      |            | 666       | 更改表 24-2，删除备注，追加注意。                                   |
|      |            | 667       | 更改表 24-3，删除备注。                                        |
|      |            | 668       | 更改 24.3.1。                                            |
|      |            | 670       | 更改 24.4 和 24.1.1 的标题，删除图 24-6 下的说明。                   |
|      |            | 671       | 更改表 24-5 和注。                                          |
|      |            | 674       | 追加 24.5，更改 24.6 说明。                                   |

| Rev. | 发行日        | 修订内容      |                                                                                      |
|------|------------|-----------|--------------------------------------------------------------------------------------|
|      |            | 页         | 修订处                                                                                  |
| 2.00 | 2014.01.20 | 676       | 更改图 24-9 的注意。                                                                        |
|      |            | 677       | 更改 24.7。                                                                             |
|      |            | 678       | 更改 24.8.1, 追加注意。                                                                     |
|      |            | 679       | 更改 24.8.3。                                                                           |
|      |            | 680       | 更改图 25.1 的标题、说明和图 25-1。                                                              |
|      |            | 681       | 更改图 25-2、图 25-3。                                                                     |
|      |            | 690 ~ 706 | 更改表 27-5 的注 2。                                                                       |
|      |            | 708       | 更改 28.1。                                                                             |
|      |            | 709       | 更改 28.2.1 和 28.2.2。                                                                  |
|      |            | 710       | 在 28.3.1(1/4) 中追加注 2, 更改注 3。                                                         |
|      |            | 711       | 在 28.3.1(2/4) 中追加注 2 和注 4, 更改注 3。                                                    |
|      |            | 712       | 在 28.3.1(3/4) 中追加注 2。                                                                |
|      |            | 713       | 更改 28.3.1(4/4) 的注。                                                                   |
|      |            | 714、715   | 更改 28.3.2(1) 的注。                                                                     |
|      |            | 716、717   | 更改 28.3.2(2) 的注。                                                                     |
|      |            | 718       | 更改 28.3.2(3)。                                                                        |
|      |            | 719       | 更改 28.4。                                                                             |
|      |            | 720       | 追加 “ $T_{CY}$ vs $V_{DD}$ (HS (高速主) 模式)” 图和 “ $T_{CY}$ vs $V_{DD}$ (HS (低速主) 模式)” 图。 |
|      |            | 721       | 更改 “AC 时序测量点” 图和 “外部系统时钟的时序” 图。                                                      |
|      |            | 722       | 在 28.5 中追加 “AC 时序测量点” 图, 更改 28.5.1(1) 表, 追加注。                                        |
|      |            | 723       | 更改 28.5.1(2)。                                                                        |
|      |            | 724       | 更改 28.5.1(3)。                                                                        |
|      |            | 725       | 更改 28.5.1(4)。                                                                        |
|      |            | 727       | 更改 28.5.1(5)。                                                                        |
|      |            | 729、730   | 更改 28.5.1(6)。                                                                        |
|      |            | 731       | 更改 28.5.1(6) 的备注。                                                                    |
|      |            | 732       | 更改 28.5.1(7)。                                                                        |
|      |            | 733、734   | 更改 28.5.1(8)。                                                                        |
|      |            | 735       | 更改 28.5.1(9)。                                                                        |
|      |            | 737       | 更改 28.5.1(10)。                                                                       |
|      |            | 739       | 在 28.5.2 中追加注意, 更改备注。                                                                |
|      |            | 740       | 在 28.6.1 中追加 “A/D 转换器特性的区分” 表, 更改表 28.6.1(1)。                                        |
|      |            | 741       | 更改表 28.6.1(2)。                                                                       |
|      |            | 742       | 更改表 28.6.1(3)。                                                                       |
|      |            | 743       | 更改表 28.6.1(4)、28.6.2 和 28.6.3。                                                       |
|      |            | 744       | 删除 28.6.4 的备注, 追加 28.6.5。                                                            |
|      |            | 746       | 将 28.7 中的 “1.47” 更改为 “1.46”, 更改 28.8。                                                |
|      |            | 749       | 替换 28.10。                                                                            |
|      |            | 748 ~ 786 | 追加第 29 章。                                                                            |

---

RL78/G12  
用户手册 硬件篇

Publication Date: Rev.2.00 Jan 20, 2014

Published by: Renesas Electronics Corporation

---



## SALES OFFICES

## Renesas Electronics Corporation

<http://www.renesas.com>

Refer to "<http://www.renesas.com/>" for the latest and detailed information.

### **Renesas Electronics America Inc.**

2880 Scott Boulevard Santa Clara, CA 95050-2554, U.S.A.  
Tel: +1-408-588-6000, Fax: +1-408-588-6130

### **Renesas Electronics Canada Limited**

1101 Nicholson Road, Newmarket, Ontario L3Y 9C3, Canada  
Tel: +1-905-898-5441, Fax: +1-905-898-3220

### **Renesas Electronics Europe Limited**

Dukes Meadow, Millboard Road, Bourne End, Buckinghamshire, SL8 5FH, U.K.  
Tel: +44-1628-651-700, Fax: +44-1628-651-804

### **Renesas Electronics Europe GmbH**

Arcadiastrasse 10, 40472 Düsseldorf, Germany  
Tel: +49-211-65030, Fax: +49-211-6503-1327

### **Renesas Electronics (China) Co., Ltd.**

7th Floor, Quantum Plaza, No.27 ZhiChunLu Haidian District, Beijing 100083, P.R.China  
Tel: +86-10-8235-1155, Fax: +86-10-8235-7679

### **Renesas Electronics (Shanghai) Co., Ltd.**

Unit 301, Tower A, Central Towers, 555 LanGao Rd., Putuo District, Shanghai, China  
Tel: +86-21-2226-0888, Fax: +86-21-2226-0999

### **Renesas Electronics Hong Kong Limited**

Unit 1601-1613, 16/F., Tower 2, Grand Century Place, 193 Prince Edward Road West, Mongkok, Kowloon, Hong Kong  
Tel: +852-2866-9318, Fax: +852 2866-9022/9044

### **Renesas Electronics Taiwan Co., Ltd.**

13F, No. 363, Fu Shing North Road, Taipei, Taiwan  
Tel: +886-2-8175-9600, Fax: +886 2-8175-9670

### **Renesas Electronics Singapore Pte. Ltd.**

80 Bendemeer Road, Unit #06-02 Hyflux Innovation Centre Singapore 339949  
Tel: +65-6213-0200, Fax: +65-6213-0300

### **Renesas Electronics Malaysia Sdn.Bhd.**

Unit 906, Block B, Menara Amcorp, Amcorp Trade Centre, No. 18, Jln Persiaran Barat, 46050 Petaling Jaya, Selangor Darul Ehsan, Malaysia  
Tel: +60-3-7955-9390, Fax: +60-3-7955-9510

### **Renesas Electronics Korea Co., Ltd.**

12F., 234 Teheran-ro, Gangnam-Gu, Seoul, 135-080, Korea  
Tel: +82-2-558-3737, Fax: +82-2-558-5141



RL78/G12



瑞萨电子株式会社

R01UH0200CJ0200